(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0087525
(43) 공개일자 2008년10월01일

(51) Int. Cl.
G09G 3/36 (2006.01) *G02F 1/133* (2006.01)
G09G 3/20 (2006.01)
(21) 출원번호 10-2007-0029891
(22) 출원일자 2007년03월27일
심사청구일자 없음

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 매탄동 416
(72) 발명자
김형욱
부산 사하구 하단2동 1217-1번지 SK뷰아파트 106-203
김철기
경기 용인시 수지구 죽전1동 극동스타클래스아파트 201-2003
(뒷면에 계속)
(74) 대리인
팬코리아특허법인

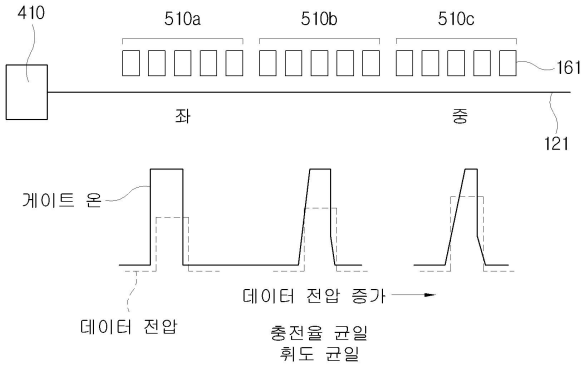
전체 청구항 수 : 총 17 항

(54) 액정표시장치와 액정표시장치의 구동방법

(57) 요 약

본 발명은 액정표시장치와 액정표시장치의 구동방법에 관한 것이다. 본 발명에 따른 액정표시장치는 표시영역에서 서로 절연교차하는 게이트선 및 데이터선과; 상기 게이트선을 구동하는 게이트 구동부와; 입력된 전원전압으로부터 데이터 전압을 형성하고, 형성된 상기 데이터 전압을 해당하는 데이터선에 공급하는 복수의 데이터 구동부와; 상기 게이트 구동부와의 거리에 따라 상기 각 데이터 구동부에 레벨이 다른 전원전압을 공급하는 전원전압 공급부를 포함하는 것을 특징으로 한다. 이에 의해 게이트 신호 지연 차이로 인한 휘도불균일이 감소된 액정표시장치가 제공된다.

대 표 도 - 도8



(72) 발명자

최민성

충남 천안시 신부동 대림아파트 302-1306

백승호

충남 천안시 쌍용동 1561번지 청솔2차아파트 202-701

김상연

대구 중구 남산동 보성활실타운 106-1006

박병화

충남 천안시 원성2동 571-18

장지은

충남 아산시 탕정면 삼성크리스탈기숙사 비취동 304호

특허청구의 범위

청구항 1

표시영역에서 서로 절연교차하는 게이트선 및 데이터선과;

상기 게이트선을 구동하는 게이트 구동부와;

입력된 전원전압으로부터 데이터 전압을 형성하고, 형성된 상기 데이터 전압을 해당하는 데이터선에 공급하는 복수의 데이터 구동부와;

상기 게이트 구동부와의 거리에 따라 상기 각 데이터 구동부에 레벨이 다른 전원전압을 공급하는 전원전압공급부를 포함하는 액정표시장치.

청구항 2

제1항에 있어서,

상기 전원전압공급부는 상기 데이터 구동부에 상기 게이트 구동부와의 거리가 멀수록 높은 레벨의 전원전압을 공급하는 것을 특징으로 하는 액정표시장치.

청구항 3

제1항에 있어서,

상기 전원전압공급부는,

전원전압생성부와;

상기 전원전압생성부와 상기 데이터 구동부 사이에 위치하며 상기 각 데이터 구동부에 입력되는 전원전압을 조절하는 전원전압조절부를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 4

제3항에 있어서,

상기 전원전압조절부는 저항 스트링을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 5

제1항에 있어서,

상기 게이트 구동부는 한 쌍으로 마련되며,

상기 표시영역은 상기 한 쌍의 게이트 구동부 사이에 위치하는 것을 특징으로 하는 액정표시장치.

청구항 6

표시영역에서 서로 절연교차하는 게이트선 및 데이터선을 포함하는 제1기판과;

상기 제1기판과 대향하는 제2기판과;

상기 제1기판과 상기 제2기판 사이에 위치하는 액정층과;

상기 게이트선을 구동하는 게이트 구동부와;

상기 게이트 구동부로부터 제1거리로 이격되어 있는 제1데이터 구동부와 상기 게이트 구동부로부터 상기 제1거리보다 큰 제2거리로 이격되어 있는 제2데이터 구동부를 포함하는 데이터 구동부와;

상기 제1데이터 구동부와 상기 제2데이터 구동부에 서로 다른 레벨의 전원전압을 공급하는 전원전압공급부를 포함하는 액정표시장치.

청구항 7

제6항에 있어서,

상기 전원전압공급부는 상기 제2데이터 구동부에 상기 제1데이터 구동부보다 레벨이 높은 전원전압을 공급하는 것을 특징으로 하는 액정표시장치.

청구항 8

제6항에 있어서,

상기 전원전압공급부는,

전원전압생성부와;

상기 전원전압생성부와 상기 데이터 구동부 사이에 위치하며 상기 각 데이터 구동부에 입력될 전원전압을 조절하는 전원전압조절부를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 9

제8항에 있어서,

상기 전원전압조절부는 저항 스트링을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 10

제6항 내지 제9항 중 어느 한 항에 있어서,

상기 액정층은 VA(vertical alignment) 모드인 것을 특징으로 하는 액정표시장치.

청구항 11

제10항에 있어서,

상기 제1기판은 화소전극 절개패턴이 형성되어 있는 화소전극을 더 포함하며,

상기 제2기판은 공통전극 절개패턴이 형성되어 있는 공통전극을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 12

제6항에 있어서,

상기 게이트 구동부는 상기 제1기판 상에 형성되어 있는 것을 특징으로 하는 액정표시장치.

청구항 13

제6항에 있어서,

상기 게이트 구동부는 한 쌍으로 마련되며,

상기 표시영역은 상기 한 쌍의 게이트 구동부 사이에 위치하는 것을 특징으로 하는 액정표시장치.

청구항 14

표시영역에서 서로 절연교차하는 게이트선 및 데이터선을 포함하는 제1기판과;

상기 제1기판과 대향하는 제2기판과;

상기 제1기판과 상기 제2기판 사이에 위치하는 액정층과;

상기 게이트선을 구동하는 게이트 구동부와;

상기 게이트 구동부로부터 제1거리로 이격되어 있는 제1데이터 구동부와 상기 게이트 구동부로부터 상기 제1거리보다 큰 제2거리로 이격되어 있는 제2데이터 구동부를 포함하는 데이터 구동부를 포함하며,

상기 제1데이터 구동부와 상기 제2데이터 구동부는 서로 다른 레벨의 데이터 전압을 형성하고, 형성된 상기 데이터 전압을 해당하는 데이터선에 인가하는 액정표시장치.

청구항 15

제14항에 있어서,

상기 제2데이터 구동부는 상기 제1데이터 구동부보다 높은 레벨의 데이터 전압을 형성하는 것을 특징으로 하는 액정표시장치.

청구항 16

표시영역에서 서로 절연교차하는 게이트선 및 데이터선과; 상기 게이트선을 구동하는 게이트 구동부와; 입력된 전원전압으로부터 형성한 데이터 전압을 상기 데이터선에 공급하는 복수의 데이터 구동부를 포함하는 액정표시장치의 구동방법에 있어서,

상기 게이트 구동부와의 거리에 따라서 상기 데이터 구동부에 서로 다른 레벨의 전원전압을 공급하는 단계와;

상기 각 데이터 구동부에서 입력된 전원전압을 이용하여 데이터 전압을 형성하는 단계와;

상기 각 데이터 구동부에서 해당하는 상기 데이터선에 상기 데이터 전압을 인가하는 단계를 포함하는 액정표시장치의 구동방법.

청구항 17

제16항에 있어서,

상기 전원전압 공급 단계에서,

상기 데이터 구동부에 상기 게이트 구동부와의 거리가 멀수록 높은 레벨의 전원전압을 공급하는 것을 특징으로 하는 액정표시장치의 구동방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<24> 본 발명은 액정표시장치와 그 구동방법에 관한 것으로, 더 상세하게는 휘도균일성을 향상시킨 액정표시장치와 그 구동방법에 관한 것이다.

<25> 액정표시장치는 박막트랜지스터가 형성되어 있는 제1기판과, 제1기판에 대향 배치되어 있는 제2기판, 그리고 이들 사이에 위치하는 액정층을 포함한다.

<26> 박막트랜지스터 기판에 마련된 게이트선과 데이터선은 서로 교차하면서 화소를 형성하며 각 화소는 박막트랜지스터에 연결되어 있다. 게이트선에 게이트 신호(게이트 온전압)가 인가되어 박막트랜지스터가 턴온되면 데이터선을 통해 인가된 데이터 전압이 화소에 충전된다.

<27> 게이트 온전압은 게이트 구동부를 통해 게이트선에 인가된다. 인가된 게이트 온전압은 게이트선의 저항에 의해 게이트 구동부에서 멀어질수록 지연된다.

<28> 그런데 게이트 온전압의 지연에 의해 게이트 구동부에서 멀어질수록 화소의 충전율이 저하되어 휘도가 불균일해지는 문제가 발생한다.

발명이 이루고자 하는 기술적 과제

<29> 따라서 본 발명의 목적은 휘도불균일이 감소된 액정표시장치를 제공하는 것이다.

<30> 본 발명의 다른 목적은 휘도불균일이 감소된 액정표시장치의 구동방법을 제공하는 것이다.

발명의 구성 및 작용

<31> 상기 본 발명의 목적은 표시영역에서 서로 절연교차하는 게이트선 및 데이터선과; 상기 게이트선을 구동하는 게이트 구동부와; 입력된 전원전압으로부터 데이터 전압을 형성하고, 형성된 상기 데이터 전압을 해당하는 데이터선에 공급하는 복수의 데이터 구동부와; 상기 게이트 구동부와의 거리에 따라 상기 각 데이터 구동부에 레벨이

다른 전원전압을 공급하는 전원전압공급부를 포함하는 액정표시장치에 의하여 달성된다.

<32> 상기 전원전압공급부는 상기 데이터 구동부에 상기 게이트 구동부와의 거리가 멀수록 높은 레벨의 전원전압을 공급하는 것이 바람직하다.

<33> 상기 전원전압공급부는, 전원전압생성부와; 상기 전원전압생성부와 상기 데이터 구동부 사이에 위치하며 상기 각 데이터 구동부에 입력되는 전원전압을 조절하는 전원전압조절부를 포함하는 것이 바람직하다.

<34> 상기 전원전압조절부는 저항 스트링을 포함하는 것이 바람직하다.

<35> 상기 게이트 구동부는 한 쌍으로 마련되며, 상기 표시영역은 상기 한 쌍의 게이트 구동부 사이에 위치하는 것이 바람직하다.

<36> 상기 본 발명의 목적은 표시영역에서 서로 절연교차하는 게이트선 및 데이터선을 포함하는 제1기판과; 상기 제1기판과 대향하는 제2기판과; 상기 제1기판과 상기 제2기판 사이에 위치하는 액정층과; 상기 게이트선을 구동하는 게이트 구동부와; 상기 게이트 구동부로부터 제1거리로 이격되어 있는 제1데이터 구동부와 상기 게이트 구동부로부터 상기 제1거리보다 큰 제2거리로 이격되어 있는 제2데이터 구동부를 포함하는 데이터 구동부와; 상기 제1데이터 구동부와 상기 제2데이터 구동부에 서로 다른 레벨의 전원전압을 공급하는 전원전압공급부를 포함하는 액정표시장치에 의해서도 달성된다.

<37> 상기 전원전압공급부는 상기 제2데이터 구동부에 상기 제1데이터 구동부보다 레벨이 높은 전원전압을 공급하는 것이 바람직하다.

<38> 상기 전원전압공급부는, 전원전압생성부와; 상기 전원전압생성부와 상기 데이터 구동부 사이에 위치하며 상기 각 데이터 구동부에 입력될 전원전압을 조절하는 전원전압조절부를 포함하는 것이 바람직하다.

<39> 상기 전원전압조절부는 저항 스트링을 포함하는 것이 바람직하다.

<40> 상기 액정층은 VA(vertical alignment) 모드인 것이 바람직하다.

<41> 상기 제1기판은 화소전극 절개패턴이 형성되어 있는 화소전극을 더 포함하며, 상기 제2기판은 공통전극 절개패턴이 형성되어 있는 공통전극을 포함하는 것이 바람직하다.

<42> 상기 게이트 구동부는 상기 제1기판 상에 형성되어 있는 것이 바람직하다.

<43> 상기 게이트 구동부는 한 쌍으로 마련되며, 상기 표시영역은 상기 한 쌍의 게이트 구동부 사이에 위치하는 것이 바람직하다.

<44> 상기 본 발명의 목적은 표시영역에서 서로 절연교차하는 게이트선 및 데이터선을 포함하는 제1기판과; 상기 제1기판과 대향하는 제2기판과; 상기 제1기판과 상기 제2기판 사이에 위치하는 액정층과; 상기 게이트선을 구동하는 게이트 구동부와; 상기 게이트 구동부로부터 제1거리로 이격되어 있는 제1데이터 구동부와 상기 게이트 구동부로부터 상기 제1거리보다 큰 제2거리로 이격되어 있는 제2데이터 구동부를 포함하는 데이터 구동부를 포함하며, 상기 제1데이터 구동부와 상기 제2데이터 구동부는 서로 다른 레벨의 데이터 전압을 형성하고, 형성된 상기 데이터 전압을 해당하는 데이터선에 인가하는 액정표시장치에 의해서도 달성된다.

<45> 상기 제2데이터 구동부는 상기 제1데이터 구동부보다 높은 레벨의 데이터 전압을 형성하는 것이 바람직하다.

<46> 상기 본 발명의 다른 목적은 표시영역에서 서로 절연교차하는 게이트선 및 데이터선과; 상기 게이트선을 구동하는 게이트 구동부와; 입력된 전원전압으로부터 형성한 데이터 전압을 상기 데이터선에 공급하는 복수의 데이터 구동부를 포함하는 액정표시장치의 구동방법에 있어서, 상기 게이트 구동부와의 거리에 따라서 상기 데이터 구동부에 서로 다른 레벨의 전원전압을 공급하는 단계와; 상기 각 데이터 구동부에서 입력된 전원전압을 이용하여 데이터 전압을 형성하는 단계와; 상기 각 데이터 구동부에서 해당하는 상기 데이터선에 상기 데이터 전압을 인가하는 단계를 포함하는 액정표시장치의 구동방법에 의하여 달성된다.

<47> 상기 전원전압 공급 단계에서, 상기 데이터 구동부에 상기 게이트 구동부와의 거리가 멀수록 높은 레벨의 전원전압을 공급하는 것이 바람직하다.

<48> 이하 첨부된 도면을 참조로 하여 본 발명을 더욱 상세히 설명하겠다. 이하에서 어떤 막(층)이 다른 막(층)의 '상부에' 형성되어(위치하고) 있다는 것은, 두 막(층)이 접해 있는 경우 뿐 아니라 두 막(층) 사이에 다른 막(층)이 존재하는 경우도 포함한다.

<49> 도 1 내지 도 3을 참조하여 본 발명의 제1실시예에 따른 액정표시장치를 설명한다.

<50> 도 1 및 도 3을 보면 액정표시장치(1)는 제1기판(100), 제2기판(200),양 기판(100, 200) 사이에 위치하는 액정층(300), 제1기판(100)의 좌측변과 우측변을 따라 위치하는 게이트 구동부(410), 제1기판(100)의 상측변을 따라 위치하는 데이터 구동부(510), 데이터 구동부(510)에 연결되어 있는 데이터 회로기판(610) 및 제어 회로기판(710)을 포함한다.

<51> 도 1을 참조하면, 게이트 구동부(410)와 데이터 구동부(510)는 각각 연성부재(420, 520)에 장착되어 있으며, 연성부재(810)는 데이터 회로기판(610)과 제어 회로기판(710)을 연결한다. 제어 회로기판(710)에는 타이밍 컨트롤러(720)와 DC/DC 컨버터(전원전압생성부, 730)가 실장되어 있으며, DC/DC 컨버터(730)에서 형성된 전원전압(AVDD)은 연결배선(740)을 통해 데이터 구동부(510)에 인가된다.

<52> 먼저 도 2 및 도 3을 참조하여 제1 기판(100)에 대하여 설명한다.

<53> 제1절연기판(111) 상에 게이트 배선이 형성되어 있다. 게이트 배선은 금속 단일층 또는 다중층일 수 있다. 게이트 배선은 표시영역 내에 위치하며 가로 방향으로 뻗어 있는 게이트선(121) , 게이트선(121)에서 연결되어 있는 게이트 전극(122), 그리고 게이트선(121)과 평행하게 연장되어 있는 유지전극선(123)을 포함한다.

<54> 게이트선(121)의 양 단부는 게이트 구동부(410)에 연결되어 있으며, 게이트 구동부(410)를 통해 게이트 신호, 즉 게이트 온 전압과 게이트 오프 전압을 인가받는다.

<55> 제1절연기판(111)위에는 실리콘 질화물(SiNx) 등으로 이루어진 게이트 절연막(131)이 게이트 배선을 덮고 있다.

<56> 게이트 전극(122)의 게이트 절연막(131) 상부에는 비정질 실리콘 등의 반도체로 이루어진 반도체층(132)이 형성되어 있으며, 반도체층(132)의 상부에는 실리사이드 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 실리콘 등의 물질로 만들어진 저항 접촉층(133)이 형성되어 있다. 소스 전극(142)과 드레인 전극(143) 사이의 채널부에서는 저항 접촉층(133)이 제거되어 있다.

<57> 저항 접촉층(133) 및 게이트 절연막(131) 위에는 데이터 배선이 형성되어 있다. 데이터 배선 역시 금속층으로 이루어진 단일층 또는 다중층일 수 있다. 데이터 배선은 세로방향으로 형성되어 게이트선(121)과 교차하여 화소를 형성하는 데이터선(141), 데이터선(141)의 분지이며 저항 접촉층(133)의 상부까지 연장되어 있는 소스 전극(142), 소스전극(142)과 분리되어 있으며 소스전극(142)의 반대쪽 저항 접촉층(133) 상부에 형성되어 있는 드레인 전극(143)을 포함한다.

<58> 데이터선(141)의 단부는 데이터 구동부(510)에 연결되어 있으며, 데이터 구동부(510)를 통해 데이터 전압을 인가받는다.

<59> 데이터 배선 및 이들이 가리지 않는 반도체층(132)의 상부에는 보호막(151)이 형성되어 있다. 보호막(151)에는 드레인 전극(143)을 드러내는 접촉구(152)가 형성되어 있다.

<60> 보호막(151)의 상부에는 화소전극(161)이 형성되어 있다. 화소전극(161)은 통상 ITO(indium tin oxide) 또는 IZO(indium zinc oxide)등의 투명한 도전물질로 이루어진다. 화소전극(161)은 접촉구(152)를 통해 드레인 전극(143)과 연결되어 있다. 화소전극(161)에는 화소전극 절개패턴(166)이 형성되어 있다.

<61> 화소전극(161)의 화소전극 절개패턴(166)은 후술하는 공통전극 절개패턴(252)과 함께 액정층(300)을 다수의 영역으로 분할한다.

<62> 이어 도 3을 참조하여 제2 기판(200)에 대하여 설명하겠다.

<63> 제2절연기판(211) 위에 블랙매트릭스(221)가 형성되어 있다. 블랙매트릭스(221)는 일반적으로 적색, 녹색 및 청색 필터 사이를 구분하며, 제1기판(100)에 위치하는 박막트랜지스터로의 직접적인 광조사를 차단하는 역할을 한다. 블랙매트릭스(221)는 통상 검은색 안료가 첨가된 감광성 유기물질로 이루어져 있다. 상기 검은색 안료로는 카본블랙이나 티타늄 옥사이드 등을 사용한다.

<64> 컬러필터(231)는 블랙매트릭스(221)를 경계로 하여 적색, 녹색 및 청색 필터가 반복되어 형성된다. 컬러필터(231)는 백라이트 유닛(도시하지 않음)으로부터 조사되어 액정층(300)을 통과한 빛에 색상을 부여하는 역할을 한다. 컬러필터(231)는 통상 감광성 유기물질로 이루어져 있다.

<65> 컬러필터(231)와 컬러필터(231)가 덮고 있지 않은 블랙매트릭스(221)의 상부에는 오버코트층(241)이 형성되어 있다. 오버코트층(241)은 컬러필터(231)를 평탄화하면서, 컬러필터(231)를 보호하는 역할을 한다. 오버코트층

(241)은 감광성 아크릴계 수지일 수 있다.

<66> 오버코트층(241)의 상부에는 공통전극(251)이 형성되어 있다. 공통전극(251)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide)등의 투명한 도전물질로 이루어진다. 공통전극(251)은 박막트랜지스터 기판의 화소전극(161)과 함께 액정층(300)에 직접 전압을 인가한다.

<67> 공통전극(251)에는 공통전극 절개패턴(252)이 형성되어 있다. 공통전극 절개패턴(252)은 화소전극(161)의 화소전극 절개패턴(166)과 함께 액정층(300)을 다수의 영역으로 나누는 역할을 한다.

<68> 화소전극 절개패턴(166)과 공통전극 절개패턴(252)은 실시예에 한정되지 않고 다양한 형상으로 형성될 수 있다. 다른 실시예서는 절개패턴(166, 252) 대신 돌기부가 마련되어 액정층(300)을 다수의 영역으로 나눌 수 있다.

<69> 도 3을 보면 제1기판(100)과 제2기판(200)의 사이에는 액정층(300)이 위치한다. 액정층(300)은 VA(vertically aligned)모드로서, 액정분자는 전압이 가해지지 않은 상태에서는 길이방향이 수직을 이루고 있다. 전압이 가해지면 액정분자는 유전율 이방성이 음이기 때문에 전기장에 대하여 수직방향으로 눕는다.

<70> 그런데 절개패턴(166, 252)이 형성되어 있지 않으면, 액정분자는 눕는 방위각이 결정되지 않아서 여러 방향으로 무질서하게 배열하게 되고, 배향 방향이 다른 경계면에서 전경선(disclination line)이 생긴다. 절개 패턴(166, 252)은 액정층(300)에 전압이 걸릴 때 프린지 필드를 만들어 액정 배향의 방위각을 결정해 준다. 또한 액정층(300)은 절개 패턴(166, 252)의 배치에 따라 다중영역으로 나누어진다.

<71> 제1실시예에 따른 액정표시장치(1)은 노말리 블랙(normally black) 모드이다. 본 발명과 같이 VA모드의 액정을 사용하는 경우 낮은 계조에서의 투과율 변화는 TN(twisted nematic) 액정과 비교하여 약 3배 정도 급격하다.

<72> 한편 제1실시예에서는 PVA(patterned vertical alignment) 모드의 액정표시장치를 예시하였으나 본 발명은 이에 한정되지 않는다.

<73> 다시 도 1을 참조하면 게이트 구동부(410)는 구동칩 형태이며, 연성부재(420)에 장착되어 있다. 게이트 구동부(410)는 연성부재(420)에 형성된 배선(도시하지 않음)과 이방성전도 필름(도시하지 않음)을 통해 게이트선(121)에 연결되어 있다.

<74> 게이트 구동부(410)는 표시영역의 양편에 마련되어 있으며, 게이트선(121)은 양단에 연결된 게이트 구동부(410)로부터 게이트 신호를 인가받는다.

<75> 게이트 신호는 타이밍 컨트롤러(720) 및 DC/DC 컨버터(730)에서 형성될 수 있다. 형성된 게이트 신호는 연성부재(810, 520), 데이터 회로기판(600) 및 제1절연기판(111) 상에 형성된 연결배선(도시하지 않음)을 통해 게이트 구동부(410)로 전달된다.

<76> 다른 실시예에서 게이트 구동부(410)는 COG(chip on glass) 타입으로 제1절연기판(111) 상에 장착될 수 있다.

<77> 데이터 구동부(510)는 구동칩 형태이며, 연성부재(520)에 장착되어 있다. 데이터 구동부(510)는 연성부재(520)에 형성된 배선(도시하지 않음)과 이방성전도 필름(도시하지 않음)을 통해 데이터선(141)에 연결되어 있다.

<78> 실시예에서 데이터 구동부(510)는 제1데이터 구동부(510a) 내지 제6데이터 구동부(510f)를 포함하며, 이들 데이터 구동부(510)는 제1기판(100)의 상변을 따라 일렬로 배치되어 있다.

<79> 데이터 구동부(510)는 표시영역의 중앙에 위치하며 게이트 구동부(410)로부터 멀리 떨어진 이격 데이터 구동부(510c, 510d), 표시영역의 양 측에 위치하며 게이트 구동부(410)에 인접한 인접 데이터 구동부(510a, 510f), 이격 데이터 구동부(510c, 510d)와 인접 데이터 구동부(510a, 510f) 사이에 위치하는 중간 데이터 구동부(510b, 510e)로 나누어진다.

<80> 데이터 회로기판(610)은 제1데이터 회로기판(610a)과 제2데이터 회로기판(610b)의 한쌍으로 마련되어 있으며, 각각 3개씩의 데이터 구동부(510)에 연결되어 있다. 데이터 회로기판(610)은 제어 회로기판(710)에서 생성된 제어신호와 전원을 게이트 구동부(410)와 데이터 구동부(510)로 전달한다.

<81> 제어 회로기판(710)은 한 쌍의 데이터 회로기판(610)에 연결되어 있다. 제어 회로기판(710)에는 타이밍 컨트롤러(720)와 DC/DC 컨버터(730)가 장착되어 있다. 타이밍 컨트롤러(720)는 제1기판(100)의 구동에 필요한 제어신호를 생성한다. DC/DC 컨버터(730)는 외부로부터 입력된 전원으로부터 제1기판(100) 및 제2기판(200)에 필요한 전원, 예를 들어 게이트 온 전압, 게이트 오프 전압, 공통전압 및 전원전압(AVDD)을 생성한다.

<82> 다른 실시예에서 제어 회로기판(710)은 별도로 마련되지 않을 수 있는데,이 경우에는 타이밍 컨트롤러(720)와

DC/DC 컨버터(730)가 데이터 회로기판(610)에 실장될 수 있다.

<83> 이상의 제1실시예에서 게이트 온 전압은 게이트선(121)의 양 단에서 인가된다. 인가된 게이트 온 전압은 게이트선(121)의 저항에 의해 지연된다.

<84> 이에 의해 게이트 구동부(410)에 가까운 표시영역의 좌측과 우측, 즉 인접 데이터 구동부(510a, 510f)에 대응하는 영역에는 지연정도가 작은 게이트 온 전압이 인가되는 반면, 게이트 구동부(410)에서 먼 표시영역의 중앙, 즉 이격 데이터 구동부(510c, 510d)에 대응하는 영역에는 지연정도가 큰 게이트 온 전압이 인가된다.

<85> 이와 같이 게이트 구동부(410)와의 거리에 따라 달라지는 게이트 온 전압의 지연정도는 휘도불균일을 야기하는데 이를 도 4를 참조하여 설명한다.

<86> 표시영역 좌측과 우측의 게이트선(121), 즉 게이트 구동부(410)에 인접한 게이트선(121)에 인가되는 게이트 온 전압은 지연이 적어 비교적 긴 온 타임(Ton)을 가진다.

<87> 반면 표시영역 중앙의 게이트선(121), 즉 게이트 구동부(410)에서 멀리 떨어진 게이트선(121)에 인가되는 게이트 온 전압은 지연이 커서 비교적 짧은 온 타임(Ton)을 가진다.

<88> 서로 다른 온 타임에 의해 동일한 레벨의 데이터 전압이 인가되어도, 표시영역 좌측과 우측은 충전율이 비교적 크고 표시영역 중앙의 충전율은 비교적 작다. 따라서 충전율이 높은 표시영역 좌우는 휘도가 높으며, 충전율이 낮은 표시영역 중앙으로 갈수록 휘도가 낮게 된다.

<89> 제1실시예에서는 이상에서 설명한 휘도 불균일을 감소시키기 위해 데이터 구동부(510)에 인가되는 전원전압(AVDD)을 조절하는데, 이를 도 5 내지 도 8을 참조하여 설명한다.

<90> 도 5를 보면 데이터 구동부(510)에 전원전압을 공급하는 전원전압공급부(730, 740, 750)는 DC/DC 컨버터(전원전압생성부, 730), 연결배선(740) 및 저항스트링(전원전압조절부, 750)을 포함한다.

<91> DC/DC 컨버터(730)는 외부로부터 입력된 전원을 이용하여 원시 전원전압(AVDD0)을 형성한다.

<92> 원시 전원전압(AVDD0)은 연결배선(740)을 통해, 저항스트링(750)으로 인가된다. 저항스트링(750)에는 복수의 저항(R1 내지 R4)이 위치하고 있으며, 원시전원 전압(AVDD0)은 저항을 지나면 레벨이 낮아진다.

<93> 저항스트링(750)의 저항(R1 내지 R4)은 직렬로 연결되어 있으며, 원시 전원전압(AVDD0)은 표시영역의 중앙에서 멀어질수록 많은 저항(R1 내지 R4)을 거친 후 데이터 구동부(510)에 공급되도록 되어 있다. 저항 스트링(750)은 데이터 회로기판(610)에 표면실장되어 있을 수 있다.

<94> 저항스트링(750)에 의해 각 데이터 구동부(510)에 공급되는 전원전압의 레벨은 이격 데이터 구동부(510c, 510d)에서 가장 높고, 인접 데이터 구동부(510a, 510f)에서 가장 낮게 된다.

<95> 즉 게이트 신호의 지연이 큰 이격 데이터 구동부(510c, 510d)에는 높은 레벨의 전원전압이 공급되고, 게이트 신호의 지연이 작은 인접 데이터 구동부(510a, 510f)에는 낮은 레벨의 전원전압이 공급되는 것이다.

<96> 도 6을 참조하면 각 데이터 구동부(510a 내지 610f)는 입력된 전원전압으로부터 데이터 전압을 생성한다.

<97> 도 6은 인접 데이터 구동부(510a)에 관한 것으로, 공급된 전원전압(AVDD1)으로부터 256계조의 데이터 전압(V0 내지 V255)을 형성하는 것을 나타낸다.

<98> 데이터 전압은 전원전압으로부터 형성되기 때문에 데이터 전압의 레벨의 전원전압의 레벨의 의하여 결정된다. 즉 입력된 전원전압의 레벨이 높으면 데이터 전압의 레벨도 높아지며, 입력된 전원전압의 레벨이 낮으면 데이터 전압의 레벨도 낮아진다.

<99> 위에서 살펴본 바와 같이 각 데이터 구동부(510a 내지 510f)에 인가되는 전원전압의 레벨이 다르기 때문에, 각 데이터 구동부(510a 내지 510f)에서 생성하는 데이터 전압의 레벨도 다르게 된다

<100> 도 7은 데이터 구동부(510a, 510b, 510c)가 형성한 데이터 전압을 나타낸 것이다.

<101> 도 7을 보면 동일한 계조를 표현하기 위한 데이터 전압은 표시영역 중앙에 위치한 이격 데이터 구동부(510c)가 표시영역 좌측에 위치한 인접 데이터 구동부(510a)에 비해 높은 것을 알 수 있다.

<102> 이는 표시영역 중앙에 위치한 이격 데이터 구동부(510c)에 표시영역 좌측에 위치한 인접 데이터 구동부(510a)보다 높은 전원전압이 인가되었기 때문이다.

<103> 이상과 같이 본 발명에서는 표시영역의 좌우에 비하여 표시영역중앙에 높은 데이터 전압이 인가되게 된다. 이에 의해 휘도불균일이 감소하는데 이를 도 8을 참조하여 설명한다. 도 8은 설명을 위해 3개의 데이터 구동부(510a, 510b, 510c)에 대응하는 부분만을 나타내었다.

<104> 표시영역 좌측에 위치하며 인접 데이터 구동부(510a)에 대응하는 게이트선(121)은 비교적 긴 온 타임(Ton)을 가지는 반면, 데이터 전압의 레벨은 비교적 낮다. 반면 표시영역 중앙에 위치하며 이격 데이터 구동부(510c)에 대응하는 게이트선(121)은 비교적 짧은 온 타임(Ton)을 가지지만, 데이터 전압의 레벨은 비교적 크다.

<105> 즉 온 타임(Ton)의 차이를 데이터 전압의 레벨이 보상해주는 것이며, 화소의 충전율은 표시영역 전체에 걸쳐 일정하게 된다. 균일한 충전율에 의해 휘도도 균일해진다.

<106> 이상과 같이 데이터 구동부(510)에 전원전압을 달리 인가하여 휘도를 균일하게 만드는 것은 실험을 통해 확인되며, 이를 표 1을 참조하여 설명한다.

<107> 실험에서는 전원전압의 레벨을 바꾸어가면서 도 1에 도시한 3지점(B1, B2, B3)의 화소의 휘도변화를 관찰하였다. 각 실험에서 데이터 구동부(510)에는 동일한 전원전압을 공급하였으며, 45계조에서의 휘도를 관찰하였다.

<108> B1 지점의 화소는 이격 데이터 구동부(510c)로부터 데이터 전압을 인가받으며, B2지점의 화소는 중간 데이터 구동부(510b)로부터 데이터 전압을 인가받으며, B3지점의 화소는 인접 데이터 구동부(510a)로부터 데이터 전압을 인가받는다.

<109> <표 1>

<110> 단위 : nit

<111>

전원전압(V)	B1	B2	B3
14.0	2.00	2.37	5.36
14.2	2.41	2.92	6.57
14.6	4.71	5.33	9.91
14.8	5.31	6.21	10.77
15.0	7.61	8.66	13.66

<112> 표 1을 보면 동일한 전원전압 조건에서 화소의 위치에 따라 휘도가 크게 차이가 남을 알 수 있다. 즉 데이터 구동부(510)에 동일한 전원전압을 공급하여 동일한 데이터 전압이 생성되고, 동일한 레벨의 데이터 전압을 인가하는 경우 휘도 불균일이 발생하는 것이다.

<113> 또한 전원전압을 증가시키면 화소의 휘도가 상승함을 알 수 있다. 즉 데이터 전압의 레벨을 증가시키면 휘도가 상승하는 것이다.

<114> 표 1에서부터 각 지점에 대응하는 전원전압을 변경하면, 휘도를 균일하게 만들 수 있음을 알 수 있다. 예를 들어, 45계조에서 표시영역의 좌측(B3)에서 5.36니트의 휘도를 가지게 하고, 표시영역의 다른 영역에서도 유사한 휘도를 가지게 하려면 다음의 표 2와 같이 각 영역별로 전원전압을 달리하면 된다.

<115> <표 2>

<116>

	B1	B2	B3
전원전압	14.8	14.6	14.0
휘도(nit)	5.31	5.33	5.36

<117> 표 2를 따를 경우 이격 데이터 구동부(510c)에는 14.8V의 전원전압이, 중간 데이터 구동부(510b)에는 14.6V의 전원전압이, 인접 데이터 구동부(510a)에는 14V의 전원전압이 공급되며, 정해진 전원전압에 따라 전원전압조절부(750)의 저항값을 조절한다.

<118> 이상의 실험결과로부터 데이터 구동부(510a 내지 510f)에 인가되는 전원전압을 조절하여 휘도불균일을 감소시킬 수 있음을 알 수 있다.

<119> 도 9를 참조하여 본 발명의 제2실시예를 설명한다.

<120> 전원전압공급부(730, 740, 760)는 집적회로(760, 전원전압조절부)를 포함한다. 집적회로(760)는 데이터 회로기판(610)에 장착될 수 있다.

<121> DC/DC 컨버터(730)에서 형성된 원시전원전압(AVDD0)은 집적회로(760)를 거쳐 데이터 구동부(510a 내지 510f)로 공급된다. 공급되는 전원전압(AVDD1 내지 AVDD6)은 제1실시예와 같이 중앙으로 갈수록 레벨이 높게 된다.

<122> 도 10 및 도 11을 참조하여 제3실시예를 설명한다.

<123> 도 10을 보면 게이트 구동부(410)는 표시영역의 일측에만 위치한다. 따라서 게이트 온 전압의 지연 및 온 타임(Ton)의 감소는 표시영역의 좌측에서 우측으로 갈수록 심해진다.

<124> 도 11을 보면 저항스트링(750)의 저항은 표시영역의 좌측에서 우측으로 갈수록 낮은 전원전압이 인가되도록 구성되어 있다. 즉 게이트 구동부(410)에서 먼 데이터 구동부(510)일수록 높은 전원전압을 인가한다.

<125> 이에 따라 게이트 구동부(410)에 멀수록 높은 데이터 전압이 인가되며, 게이트 온 전압(Ton)의 감소는 데이터 전압의 증가에 인해 보상된다.

<126> 도 12를 참조하여 제4실시예를 설명한다.

<127> 게이트 구동부(410)는 제1실시예와 같이 표시영역의 양 편에 위치한다. 다만 좌측의 게이트 구동부(410)에 연결되어 있는 게이트선(121)과 우측의 게이트 구동부(410)에 연결되어 있는 게이트선(121)은 서로 만나지 않는다('C' 부분 참조).

<128> 제4실시예에서도 제1실시예와 같이 온 타임(Ton)의 감소는 표시영역의 중앙에서 가장 심하며, 이로 인한 휘도 불균일은 전원전압의 차등 인가로 해결할 수 있다.

<129> 도 13을 참조하여 제5실시예를 설명한다.

<130> 제5실시예에서 게이트 구동부(411)는 제1절연기판(111)에 직접 실장되어 있다. 게이트 구동부(411)는 표시영역의 소자 형성 시 같이 형성될 수 있다.

<131> 게이트 구동부(411)는 표시영역의 일측에만 위치한다. 따라서 게이트 온 전압의 지연 및 온 타임(Ton)의 감소는 표시영역의 좌측에서 우측으로 갈수록 심해지며, 이는 전원전압의 차등 인가로 해결할 수 있다.

<132> 비록 본발명의 실시예가 도시되고 설명되었지만, 본발명이 속하는 기술분야의 통상의 지식을 가진 당업자라면 본발명의 원칙이나 정신에서 벗어나지 않으면서 본 실시예를 변형할 수 있음을 알 수 있을 것이다. 본발명의 범위는 첨부된 청구항과 그 균등물에 의해 정해질 것이다.

발명의 효과

<133> 이상 설명한 바와 같이, 본 발명에 따르면, 게이트 신호 지연 차이로 인한 휘도불균일이 감소된 액정표시장치가 제공된다.

도면의 간단한 설명

<1> 도 1은 본 발명의 제1실시예에 따른 액정표시장치의 구성도이고,

<2> 도 2는 도 1의 A부분의 확대도이고,

<3> 도 3은 도 2의 Ⅲ-Ⅲ을 따른 단면도이고,

<4> 도 4는 게이트 신호 지연에 따른 휘도불균일을 설명하기 위한 도면이고,

<5> 도 5는 본 발명의 제1실시예에 따른 액정표시장치에서 전원전압 공급을 설명하기 위한 도면이고,

<6> 도 6은 본 발명의 제1실시예에 따른 액정표시장치에서 데이터 구동부의 데이터 전압 형성을 설명하기 위한 도면이고,

<7> 도 7은 본 발명의 제1실시예에 따른 액정표시장치에서 계조 대 데이터 전압을 나타낸 도면이고,

<8> 도 8은 본 발명의 제1실시예에 따른 액정표시장치에서 휘도불균일 개선을 설명하기 위한 도면이고,

<9> 도 9는 본 발명의 제2실시예에 따른 액정표시장치에서 전원전압 공급을 설명하기 위한 도면이고,

<10> 도 10은 본 발명의 제3실시예에 따른 액정표시장치의 구성도이고,

<11> 도 11은 본 발명의 제4실시예에 따른 액정표시장치에서 전원전압 공급을 설명하기 위한 도면이고,

<12> 도 12는 본 발명의 제5실시예에 따른 액정표시장치의 구성도이고,

<13> 도 13은 본 발명의 제6실시예에 따른 액정표시장치의 구성도이다.

<14> * 도면의 주요부분의 부호에 대한 설명 *

<15> 100 : 제1기판 121 : 게이트선

<16> 141 : 데이터선 200 : 제2기판

<17> 300 : 액정층 410 : 게이트 구동부

<18> 510 : 데이터 구동부 420, 520, 810 : 연성부재

<19> 610 : 데이터 회로기판 710 : 제어 회로기판

<20> 720 : 타이밍 컨트롤러

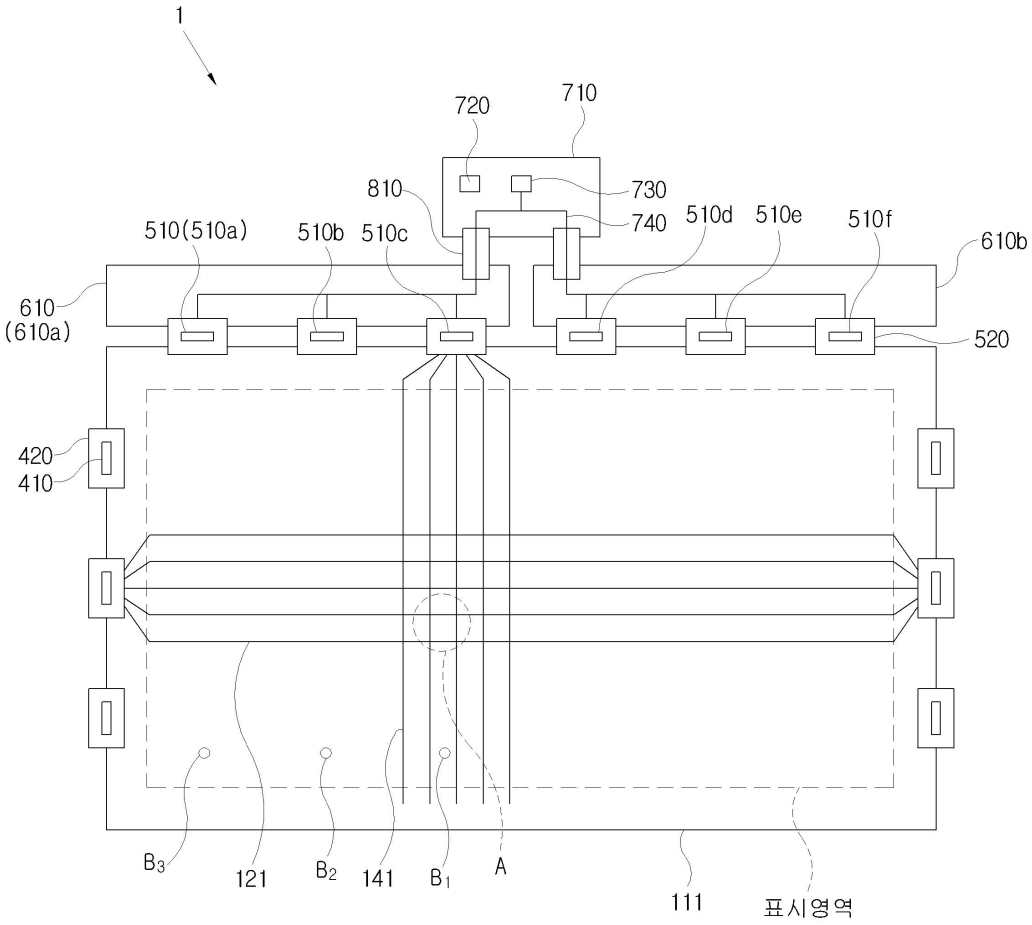
<21> 730, 740, 750 : 전원전압공급부

<22> 730 : DC/DC 컨버터(전원전압생성부)

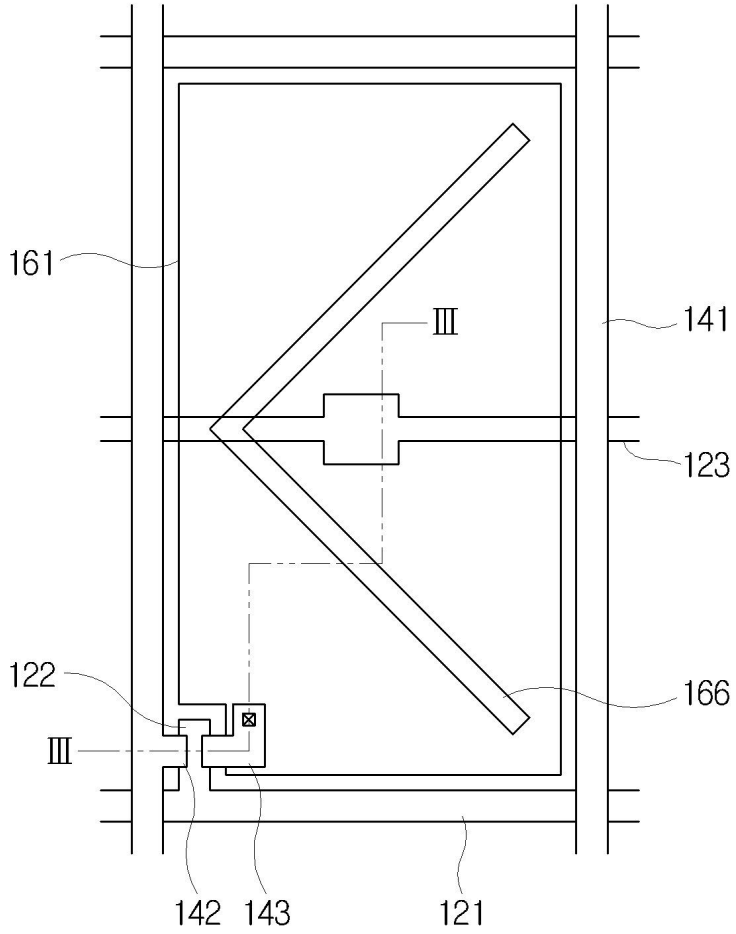
<23> 740 : 연결배선 750 : 전원전압조절부

도면

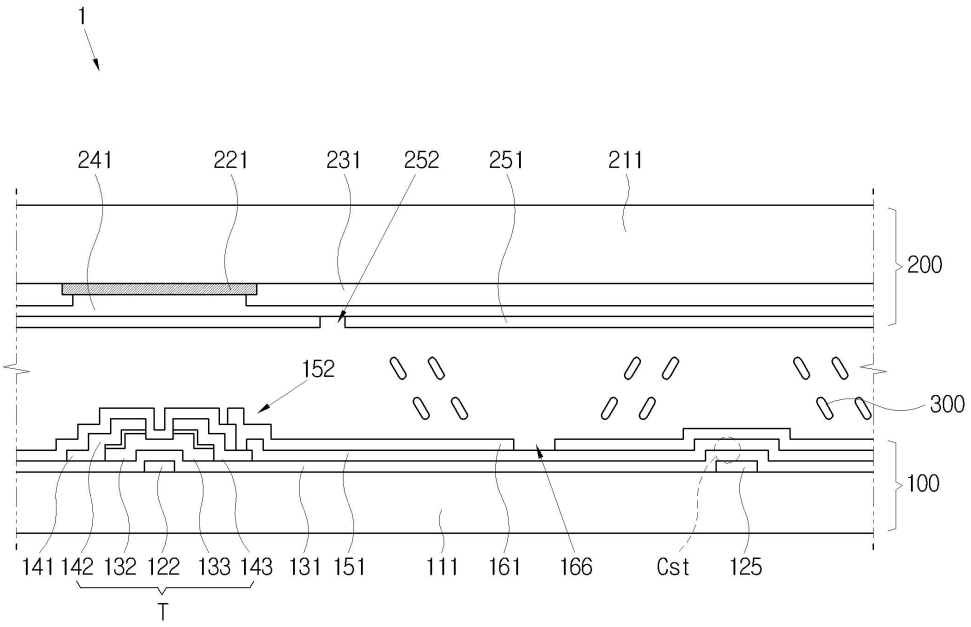
도면1



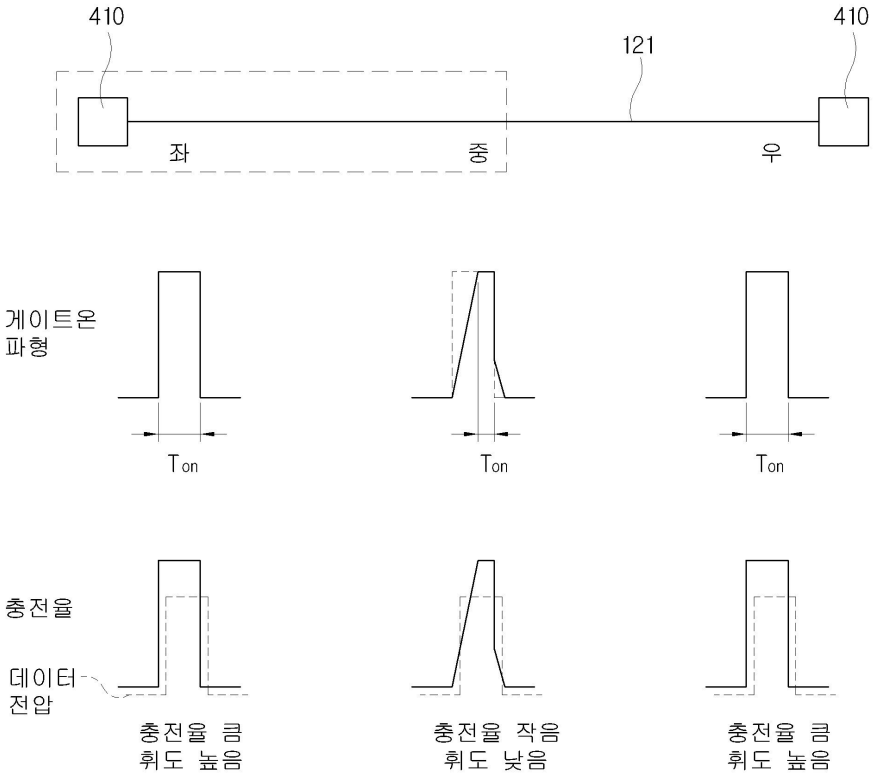
도면2



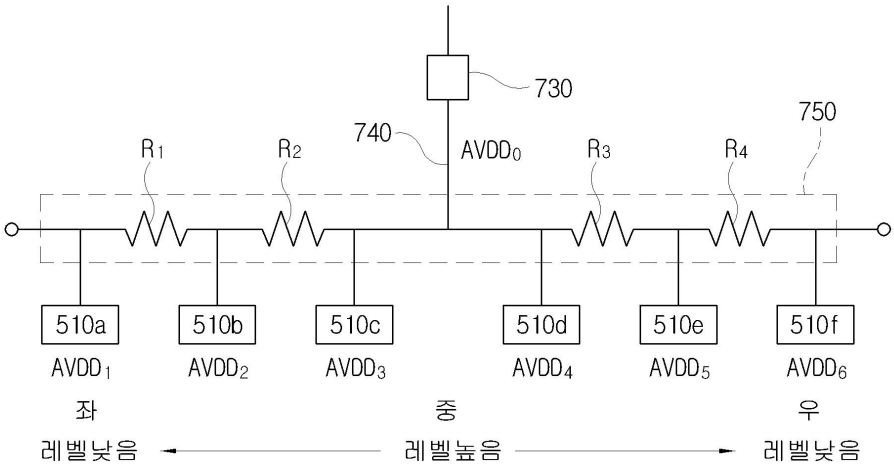
도면3


1
241
221
231
252
251
211
200
152
300
100
141
142
132
122
133
143
131
151
111
161
166
Cst
125
T

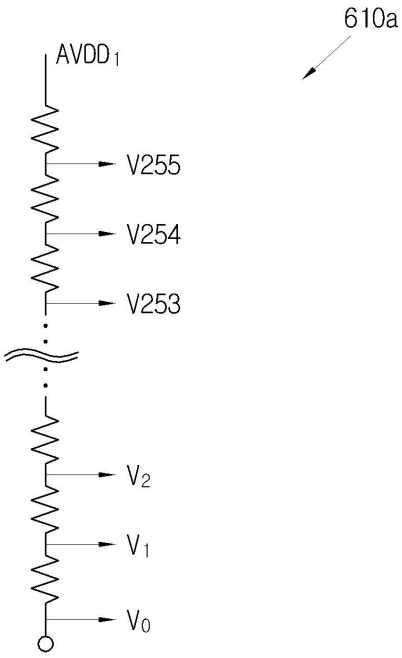
도면4


410
121
410
좌
중
우
게이트온
파형
Ton
Ton
Ton
충전율
데이터
전압
충전율 큼
휘도 높음
충전율 작음
휘도 낮음
충전율 큼
휘도 높음

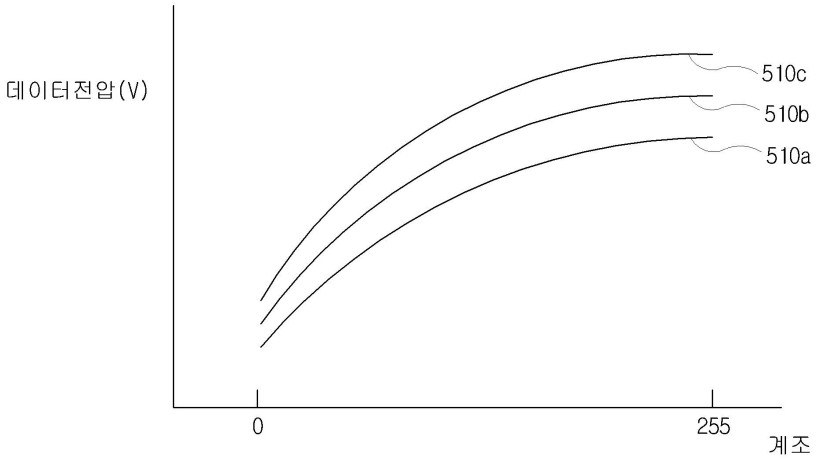
도면5


730
740
750
R1
R2
AVDD0
R3
R4
510a
510b
510c
510d
510e
510f
AVDD1
AVDD2
AVDD3
AVDD4
AVDD5
AVDD6
좌
중
우
레벨낮음
레벨높음
레벨낮음

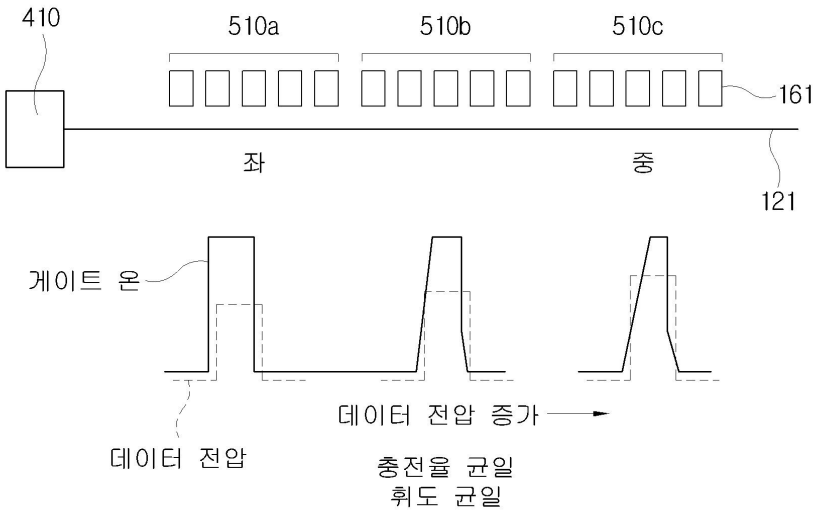
도면6


610a
AVDD1
V255
V254
V253
V2
V1
V0

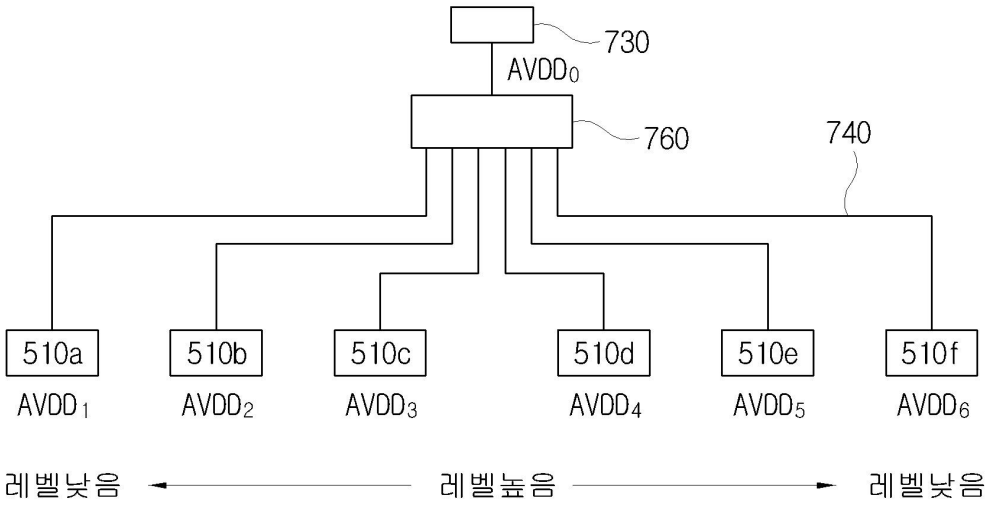
도면7


데이터전압(V)
510c
510b
510a
0
255
계조

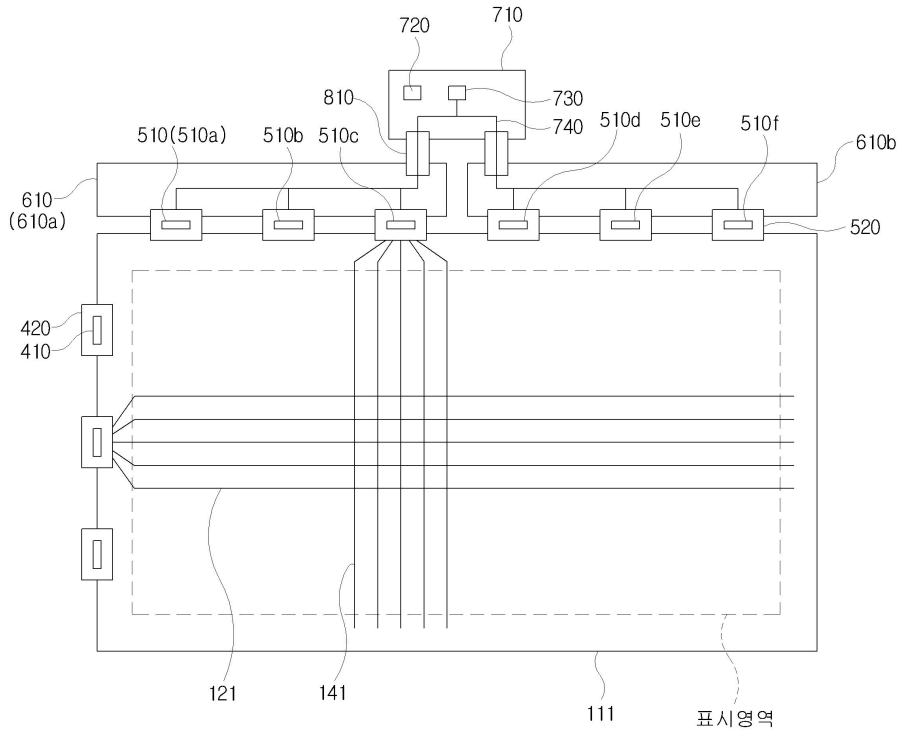
도면8


410
510a
510b
510c
161
좌
중
121
게이트 온
데이터 전압 증가
데이터 전압
충전율 균일
휘도 균일

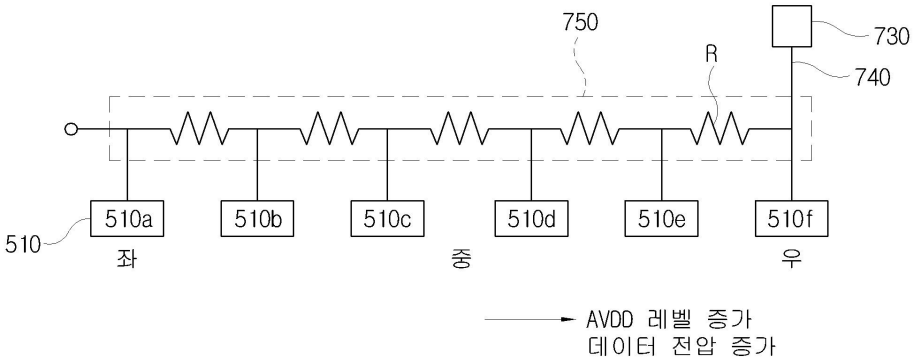
도면9


730
AVDD0
760
740
510a
510b
510c
510d
510e
510f
AVDD1
AVDD2
AVDD3
AVDD4
AVDD5
AVDD6
레벨낮음
레벨높음
레벨낮음

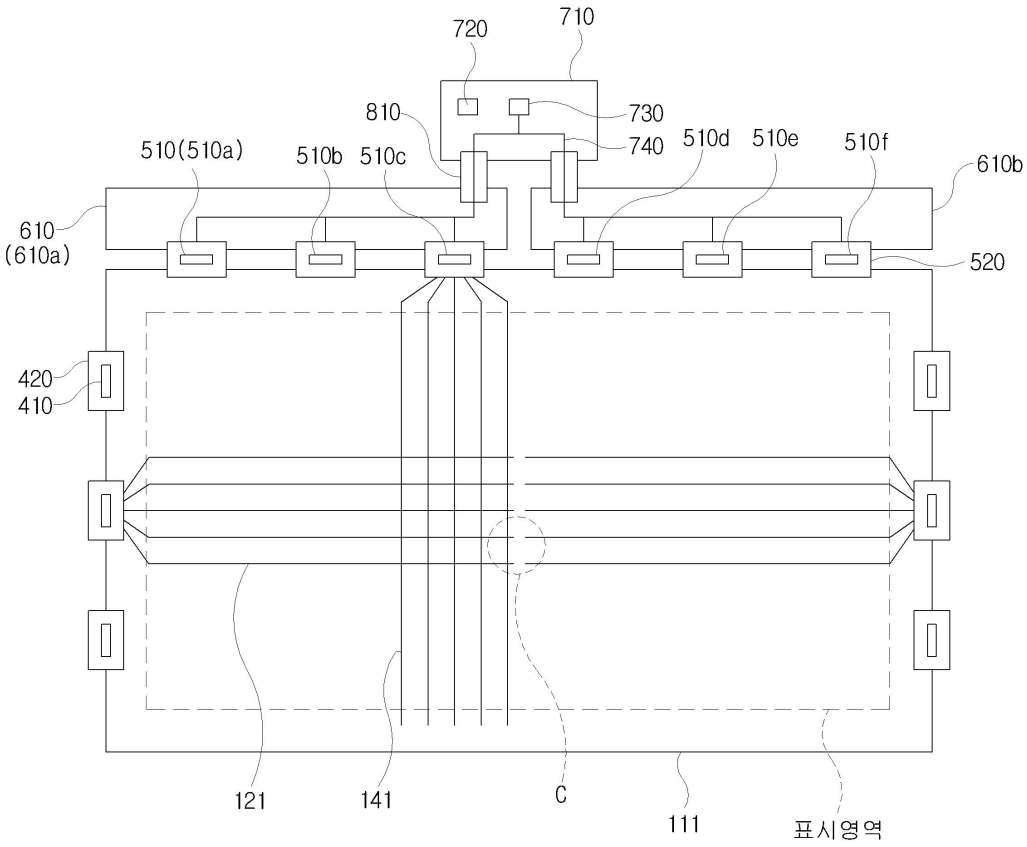
도면10


720
710
810
730
740
510(510a)
510b
510c
510d
510e
510f
610b
610
(610a)
520
420
410
121
141
111
표시영역

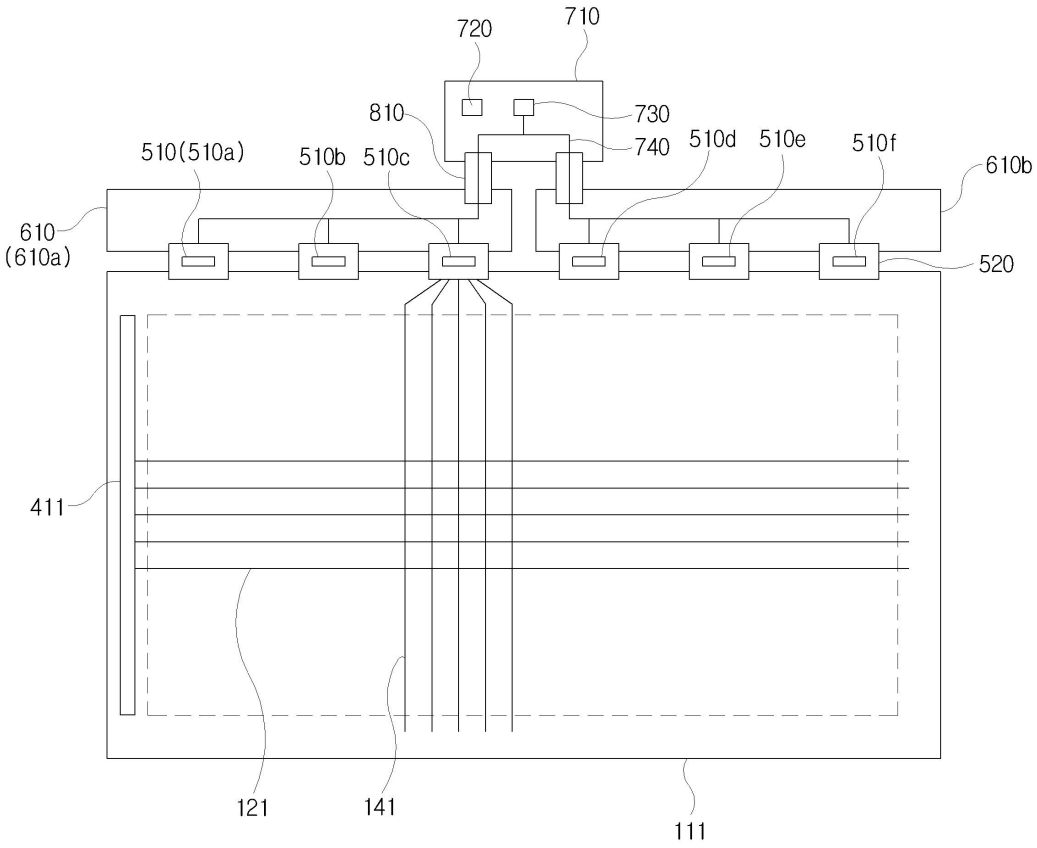
도면11


750
730
R
740
510
510a
510b
510c
510d
510e
510f
좌
중
우
AVDD 레벨 증가
데이터 전압 증가

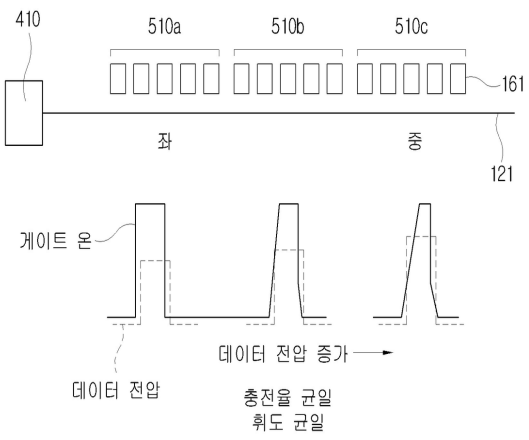
도면12


720
710
810
730
740
510(510a)
510b
510c
510d
510e
510f
610b
610
(610a)
520
420
410
121
141
C
111
표시영역

도면13


720
710
810
730
740
510(510a)
510b
510c
510d
510e
510f
610b
610
(610a)
520
411
121
141
111

专利名称(译)	液晶显示装置和液晶显示装置的驱动方法		
公开(公告)号	KR1020080087525A	公开(公告)日	2008-10-01
申请号	KR1020070029891	申请日	2007-03-27
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM HYOUNG WOOK 김형욱 KIM CHEAL GI 김철기 CHOI MIN SUNG 최민성 BAEK SEUNG HO 백승호 KIM SANG YOUN 김상연 PARK BYOUNG HAW 박병화 JANG JI EUN 장지은		
发明人	김형욱 김철기 최민성 백승호 김상연 박병화 장지은		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G02F1/1393 G09G2320/0223 G09G3/3696 G09G2320/0233		
外部链接	Espacenet		

摘要(译)

提供LCD装置及其驱动方法，以通过根据显示区域的位置施加不同的电压来抑制由于栅极信号延迟引起的亮度不均匀性。 LCD（液晶显示器）装置包括栅极线和数据线，栅极驱动器（410），多个数据驱动器（510a，510b，510c）和电源单元。栅极线和数据线在显示区域中彼此交叉。栅极驱动器驱动栅极线（121）。数据驱动器基于输入源电压形成数据电压，并将形成的数据电压提供给数据线。电源单元根据与栅极驱动器的距离向各个数据驱动器提供具有不同电平的电压。