



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0121972  
(43) 공개일자 2007년12월28일

(51) Int. Cl.

G09G 3/36 (2006.01) G02F 1/133 (2006.01)

G09G 3/20 (2006.01)

(21) 출원번호 10-2006-0056859

(22) 출원일자 2006년06월23일

심사청구일자 없음

(71) 출원인

엘지.필립스 엘시디 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

소현진

서울 영등포구 문래동 현대아파트 501동 404호

이석우

서울 구로구 오류1동 338번지

(74) 대리인

김용인, 심창섭

전체 청구항 수 : 총 20 항

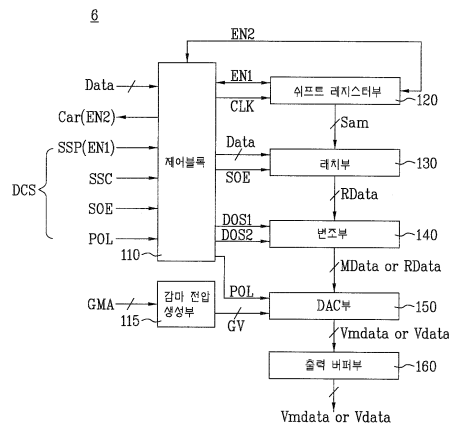
(54) 액정 표시장치의 구동장치 및 구동방법

(57) 요약

본 발명은 메모리를 사용하지 않고도 중간 계조에 대한 액정의 응답속도를 빠르게 하여 화질저하를 방지할 수 있도록 한 액정 표시장치의 구동장치 및 구동방법에 관한 것이다.

본 발명에 따른 액정 표시장치의 구동장치는 복수의 게이트 라인과 복수의 데이터 라인에 의해 정의되는 영역에 액정셀이 형성된 영상 표시부와; 상기 게이트 라인에 스캔펄스를 순차적으로 공급하는 게이트 드라이버와; 입력 데이터의 적어도 상위 2비트에 따라 상기 입력 데이터를 변조하고, 변조 데이터 및 상기 입력 데이터를 선택적으로 아날로그 비디오 신호로 변환하여 상기 데이터 라인에 공급하는 데이터 드라이버와; 외부로부터의 소스 데이터를 정렬하여 상기 데이터 드라이버에 공급함과 아울러 상기 데이터 드라이버 및 상기 게이트 드라이버를 제어하는 타이밍 컨트롤러를 포함하여 구성되는 것을 특징으로 한다. 이러한 구성에 의하여 본 발명은 별도의 메모리를 사용하지 않고도 중간 계조의 액정 응답속도를 빠르게 하여 색감 변화 또는 화질 저하를 방지할 수 있다. 나아가, 본 발명은 메모리를 사용하지 않으므로 액정 표시장치의 비용을 감소시킬 수 있다.

대표도 - 도6



## 특허청구의 범위

### 청구항 1

복수의 게이트 라인과 복수의 데이터 라인에 의해 정의되는 영역에 액정셀이 형성된 영상 표시부와;

상기 게이트 라인에 스캔펄스를 순차적으로 공급하는 게이트 드라이버와;

입력 데이터의 적어도 상위 2비트에 따라 상기 입력 데이터를 변조하고, 변조 데이터 및 상기 입력 데이터를 선택적으로 아날로그 비디오 신호로 변환하여 상기 데이터 라인에 공급하는 데이터 드라이버와;

외부로부터의 소스 데이터를 정렬하여 상기 데이터 드라이버에 공급함과 아울러 상기 데이터 드라이버 및 상기 게이트 드라이버를 제어하는 타이밍 컨트롤러를 포함하여 구성되는 것을 특징으로 하는 액정 표시장치의 구동장치.

### 청구항 2

제 1 항에 있어서,

상기 데이터 드라이버는,

상기 변조 데이터를 상기 아날로그 비디오 신호로 변환하여 데이터 출력기간의 초기 기간 동안 상기 데이터 라인에 공급하고,

상기 입력 데이터를 상기 아날로그 비디오 신호로 변환하여 상기 데이터 출력기간의 초기 기간을 제외한 상기 데이터 출력기간의 나머지 기간 동안 상기 데이터 라인에 공급하는 것을 특징으로 하는 액정 표시장치의 구동장치.

### 청구항 3

제 2 항에 있어서,

상기 데이터 드라이버는,

상기 타이밍 컨트롤러로부터의 소스 출력신호를 이용하여 서로 다른 제 1 및 제 2 데이터 출력신호를 생성하는 데이터 출력신호 생성부와,

샘플링 신호를 순차적으로 발생하는 쉬프트 레지스터부와,

상기 샘플링 신호에 따라 상기 입력 데이터를 래치하는 래치부와,

상기 래치부로부터 공급되는 입력 데이터의 적어도 상위 2비트에 따라 상기 변조 데이터를 생성하고 상기 제 1 및 제 2 데이터 출력신호의 제 1 논리 상태에 따라 상기 변조 데이터 및 상기 입력 데이터를 선택적으로 출력하는 변조부와,

상기 변조부로부터 공급되는 상기 변조 데이터 또는 상기 입력 데이터를 상기 아날로그 비디오 신호로 변환하여 출력하는 디지털-아날로그 변환부를 포함하여 구성되는 것을 특징으로 하는 액정 표시장치의 구동장치.

### 청구항 4

제 3 항에 있어서,

상기 제 1 데이터 출력신호의 제 1 논리 상태는 상기 데이터 출력기간의 초기 기간에 대응되고,

상기 제 2 데이터 출력신호의 제 1 논리 상태는 상기 데이터 출력기간의 나머지 기간에 대응되는 것을 특징으로 하는 액정 표시장치의 구동장치.

### 청구항 5

제 3 항에 있어서,

상기 데이터 출력신호 생성부는,

상기 소스 출력신호를 2배로 체배하는 체배부와,

상기 체배부의 출력신호에 따라 상기 소스 출력신호를 지연시키는 지연부와,

상기 체배부의 출력신호와 상기 지연부의 출력신호를 논리 연산하여 상기 제 2 데이터 출력신호를 생성하는 제 2 데이터 출력신호 생성부와,

상기 제 2 데이터 출력신호와 상기 소스 출력신호를 논리 연산하여 상기 제 1 데이터 출력신호를 생성하는 제 1 데이터 출력신호 생성부를 포함하여 구성되는 것을 특징으로 하는 액정 표시장치의 구동장치.

#### 청구항 6

제 5 항에 있어서,

상기 제 1 및 제 2 데이터 출력신호 생성부는 부정 논리합 게이트인 것을 특징으로 하는 액정 표시장치의 구동장치.

#### 청구항 7

제 3 항에 있어서,

상기 변조부는,

상기 입력 데이터의 적어도 상위 2비트 데이터를 분석하여 계조 분석신호를 생성하는 계조 분석부와,

상기 계조 분석신호에 따라 적어도 2비트의 가산 비트를 생성하는 가산 비트 생성부와,

상기 가산 비트를 상기 입력 데이터에 가산하여 상기 변조 데이터를 생성하는 가산부와,

상기 제 1 데이터 출력신호의 제 1 논리 상태에 따라 상기 변조 데이터를 상기 디지털-아날로그 변환부로 출력하는 제 1 출력부와,

상기 제 2 데이터 출력신호의 제 1 논리 상태에 따라 상기 입력 데이터를 상기 디지털-아날로그 변환부로 출력하는 제 2 출력부를 포함하여 구성되는 것을 특징으로 하는 액정 표시장치의 구동장치.

#### 청구항 8

제 7 항에 있어서,

상기 가산부는 상기 가산 비트를 상기 입력 데이터의 상위 비트에 가산하는 것을 특징으로 하는 액정 표시장치의 구동장치.

#### 청구항 9

제 7 항에 있어서,

상기 입력 데이터와 상기 변조 데이터는 동일한 비트 수를 가지는 것을 특징으로 하는 액정 표시장치의 구동장치.

#### 청구항 10

제 7 항에 있어서,

상기 변조 데이터의 계조 값은 상기 입력 데이터보다 큰 것을 특징으로 하는 액정 표시장치의 구동장치.

#### 청구항 11

복수의 게이트 라인과 복수의 데이터 라인에 의해 정의되는 영역에 액정셀이 형성된 영상 표시부의 구동방법에 있어서;

상기 게이트 라인에 스캔펄스를 순차적으로 공급하는 제 1 단계와;

입력 데이터의 적어도 상위 2비트에 따라 상기 입력 데이터를 변조하고, 변조 데이터 및 상기 입력 데이터를 선택적으로 아날로그 비디오 신호로 변환하여 상기 데이터 라인에 공급하는 제 2 단계를 포함하여 이루어진 것을 특징으로 하는 액정 표시장치의 구동방법.

## 청구항 12

제 11 항에 있어서,

상기 변조 데이터에 대응되는 상기 아날로그 비디오 신호는 데이터 출력기간의 초기 기간 동안 상기 데이터 라인에 공급되고,

상기 입력 데이터에 대응되는 상기 아날로그 비디오 신호는 상기 데이터 출력기간의 초기 기간을 제외한 상기 데이터 출력기간의 나머지 기간 동안 상기 데이터 라인에 공급되는 것을 특징으로 하는 액정 표시장치의 구동방법.

## 청구항 13

제 12 항에 있어서,

상기 제 2 단계는;

소스 출력신호를 이용하여 서로 다른 제 1 및 제 2 데이터 출력신호를 생성하는 단계와;

샘플링 신호를 순차적으로 발생하는 단계와;

상기 샘플링 신호에 따라 상기 입력 데이터를 래치하는 단계와;

상기 래치된 상기 입력 데이터의 적어도 상위 2비트 입력 데이터에 따라 변조 데이터를 생성하고, 상기 제 1 데이터 출력신호의 제 1 논리 상태에 따라 상기 변조 데이터를 출력하거나 상기 제 2 데이터 출력신호의 제 1 논리 상태에 따라 상기 입력 데이터를 출력하는 단계와;

상기 제 1 및 제 2 데이터 출력신호에 따라 공급되는 상기 변조 데이터 또는 상기 입력 데이터를 상기 아날로그 비디오 신호로 변환하는 단계를 포함하여 이루어진 것을 특징으로 하는 액정 표시장치의 구동방법.

## 청구항 14

제 13 항에 있어서,

상기 제 1 데이터 출력신호의 제 1 논리 상태는 상기 데이터 출력기간의 초기 기간에 대응되고,

상기 제 2 데이터 출력신호의 제 1 논리 상태는 상기 데이터 출력기간의 나머지 기간에 대응되는 것을 특징으로 하는 액정 표시장치의 구동방법.

## 청구항 15

제 13 항에 있어서,

상기 제 1 및 제 2 데이터 출력신호를 생성하는 단계는,

상기 소스 출력신호를 2배로 체배하는 단계와,

상기 체배부의 출력신호에 따라 상기 소스 출력신호를 지연시키는 단계와,

상기 체배된 소스 출력신호와 상기 지연된 소스 출력신호를 논리 연산하여 상기 제 2 데이터 출력신호를 생성하는 단계와,

상기 제 2 데이터 출력신호와 상기 소스 출력신호를 논리 연산하여 상기 제 1 데이터 출력신호를 생성하는 단계를 포함하여 이루어진 것을 특징으로 하는 액정 표시장치의 구동방법.

## 청구항 16

제 15 항에 있어서,

상기 논리 연산은 부정 논리합 연산인 것을 특징으로 하는 액정 표시장치의 구동방법.

## 청구항 17

제 13 항에 있어서,

상기 변조 데이터를 생성하는 단계는,

상기 입력 데이터의 적어도 상위 2비트 데이터를 분석하여 계조 분석신호를 생성하는 단계와,

상기 계조 분석신호에 따라 적어도 2비트의 가산 비트를 생성하는 단계와,

상기 가산 비트를 상기 입력 데이터에 가산하여 상기 변조 데이터를 생성하는 단계를 포함하여 이루어진 것을 특징으로 하는 액정 표시장치의 구동방법.

#### 청구항 18

제 17 항에 있어서,

상기 가산 비트는 상기 입력 데이터의 상위 비트에 가산되는 것을 특징으로 하는 액정 표시장치의 구동방법.

#### 청구항 19

제 17 항에 있어서,

상기 입력 데이터와 상기 변조 데이터는 동일한 비트 수를 가지는 것을 특징으로 하는 액정 표시장치의 구동방법.

#### 청구항 20

제 17 항에 있어서,

상기 변조 데이터의 계조 값은 상기 입력 데이터보다 큰 것을 특징으로 하는 액정 표시장치의 구동방법.

### 명세서

#### 발명의 상세한 설명

##### 발명의 목적

##### 발명이 속하는 기술 및 그 분야의 종래기술

- <16> 본 발명은 액정 표시장치에 관한 것으로, 특히 메모리를 사용하지 않고도 중간 계조에 대한 액정의 응답속도를 빠르게 하여 화질저하를 방지할 수 있도록 한 액정 표시장치의 구동장치 및 구동방법에 관한 것이다.
- <17> 통상적으로, 액정 표시장치(Liquid Crystal Display)는 비디오 신호에 따라 액정셀들의 광투과율을 조절하여 화상을 표시하게 된다. 액정셀마다 스위칭 소자가 형성된 액티브 매트릭스(Active Matrix) 타입의 액정 표시장치는 동영상상을 표시하기에 적합하다. 액티브 매트릭스 타입의 액정 표시장치에 사용되는 스위칭 소자로는 주로 박막 트랜지스터(Thin Film Transistor; 이하 "TFT"라 함)가 이용되고 있다.
- <18> 액정 표시장치는 아래의 수학식 1 및 2에서 알 수 있는 바, 액정의 고유한 점성과 탄성 등의 특성에 의해 응답속도가 느린 단점이 있다.

##### 수학식 1

$$\tau_r \propto \frac{\gamma d^2}{\Delta \epsilon |V_a^2 - V_F^2|}$$

- <19> 여기서,  $\tau_r$ 는 액정에 전압이 인가될 때의 라이징 타임(Rising Time)을 의미하고,  $V_a$ 는 인가전압을 의미하고,  $V_F$ 는 액정분자가 경사운동을 시작하는 프리드릭 천이 전압(Freederick Transition Voltage)을 의미하고,  $d$ 는 액정 셀의 셀갭(Cell gap)을 의미하고,  $\gamma$  (Gamma)는 액정분자의 회전점도(Rotational Viscosity)를 의미한다.

## 수학식 2

$$\tau_F \propto \frac{\gamma d^2}{K}$$

- <21>
- <22> 여기서,  $\tau_F$ 는 액정에 인가된 전압이 오프된 후 액정이 탄성 복원력에 의해 원위치로 복원되는 폴링타임(Falling Time)을,  $K$ 는 액정 고유의 탄성계수를 각각 의미한다.
- <23> 트위스티드 네마틱(Twisted Nematic : TN) 모드의 액정 응답속도는 액정 재료의 물성과 셀갭 등에 의해 달라질 수 있지만 통상, 라이징 타임이 20 ~ 80ms이고 폴링 타임이 20 ~ 30ms이다. 이러한 액정의 응답속도는 동영상의 한 프레임 기간(National Television Standards Committee : NTSC의 경우 16.67ms)보다 길기 때문에 도 1과 같이 액정셀에 충전되는 전압이 원하는 전압에 도달하기 전에 다음 프레임으로 진행되기 때문에 동영상에서 화면이 흐릿하게 되는 모션 블러링(Motion Blurring) 현상이 나타나게 된다.
- <24> 도 1을 참조하면, 관련기술에 따른 액정 표시장치는 동영상 구현시 느린 응답속도로 인하여 한 레벨에서 다른 레벨로 데이터(VD)가 변할 때 그에 대응하는 표시 휘도(BL)가 원하는 휘도에 도달하지 못하게 되어 원하는 색과 휘도를 표현하지 못하게 된다. 그 결과, 액정 표시장치는 동화상에서 모션 블러링 현상이 나타나게 되고, 명암비(Contrast ratio)의 저하로 인하여 표시품위가 떨어지게 된다.
- <25> 이러한 액정 표시장치의 느린 응답속도를 해결하기 위하여, 미국특허 제5,495,265호와 PCT 국제공개번호 WO 99/09967에는 룩 업 테이블을 이용하여 데이터의 변화여부에 따라 데이터를 변조하는 방안(이하, '고속구동'이라 한다)이 제안된 바 있다. 이 고속 구동방법은 도 2와 같은 원리로 데이터를 변조하게 된다.
- <26> 도 2를 참조하면, 관련기술에 따른 고속 구동방법은 입력 데이터(VD)를 변조하고, 그 변조 데이터(MVD)를 액정 셀에 인가하여 원하는 휘도(MBL)를 얻게 된다. 이 고속 구동방법은 한 프레임 기간 내에 입력 데이터의 휘도값에 대응하여 원하는 휘도를 얻을 수 있도록 데이터의 변화여부에 기초하여 수학식 1에서  $|V_a^2 - V_F^2|$ 을 크게 함으로써 액정의 응답속도를 빠르게 가속시키게 된다.
- <27> 따라서, 관련기술에 따른 고속 구동방법을 이용하는 액정 표시장치는 액정의 느린 응답속도를 데이터 값의 변조로 보상하여 동화상에서 모션 블러링 현상을 완화시킴으로써 원하는 색과 휘도로 화상을 표시할 수 있게 된다.
- <28> 구체적으로, 관련기술에 따른 고속 구동방법은 하드웨어 구현시 메모리의 용량 부담을 줄이기 위하여, 도 3에 도시된 바와 같이 이전 프레임(Fn-1)과 현재 프레임(Fn) 각각의 상위 비트(MSB)만을 비교하여 변조하게 된다. 다시 말하여, 관련기술에 따른 고속 구동방법은 이전 프레임(Fn-1)과 현재 프레임(Fn) 각각의 상위 비트 데이터(MSB)를 비교하여 상위 비트 데이터(MSB)간의 변화가 있으면, 룩업 테이블에서 해당되는 변조 데이터(MRGB)를 현재 프레임(Fn)의 상위 비트 데이터(MSB)로 선택하게 된다.
- <29> 이러한 고속 구동방법이 구현되는 고속 구동장치는 도 4에 도시된 바와 같다.
- <30> 도 4를 참조하면, 관련기술에 따른 고속 구동장치는 상위 비트 버스라인(42)에 접속된 프레임 메모리(43)와, 상위 비트 버스라인(42)과 프레임 메모리(43)의 출력단자에 공통으로 접속된 룩업 테이블(44)을 구비한다.
- <31> 프레임 메모리(43)는 상위 비트(MSB)를 1 프레임기간 동안 저장하고, 저장된 데이터를 룩업 테이블(44)에 공급하게 된다. 여기서, 상위 비트(MSB)는 8 비트의 소스 데이터(RGB) 중에서 상위 4 비트로 설정된다.
- <32> 룩업 테이블(44)은 상위 비트 버스라인(42)으로부터 입력되는 현재 프레임(Fn)의 상위 비트 데이터(MSB)와 프레임 메모리(43)로부터 입력되는 이전 프레임(Fn-1)의 상위 비트 데이터(MSB)를 아래의 표 1과 같이 비교하여 그 결과에 대응되는 변조 데이터(MRGB)를 선택하게 된다. 변조 데이터(MRGB)는 하위 비트 버스라인(41)으로부터의 하위 비트 데이터(LSB)와 가산되어 액정 표시장치에 공급된다.
- <33> 상위 비트 데이터(MSB)를 4비트로 한정된 경우에 고속 구동장치 및 구동방법의 룩업 테이블(44)에 등재되는 변조 데이터(MRGB)는 아래의 표 1과 같다.

표 1

| 이전<br>frame | 현 frame |   |   |   |   |   |   |    |    |    |    |    |    |    |    |    |
|-------------|---------|---|---|---|---|---|---|----|----|----|----|----|----|----|----|----|
|             | 0       | 1 | 2 | 3 | 4 | 5 | 6 | 7  | 8  | 9  | 10 | 11 | 12 | 13 | 14 | 15 |
| 0           | 0       | 1 | 3 | 4 | 6 | 7 | 9 | 10 | 11 | 12 | 14 | 15 | 15 | 15 | 15 | 15 |
| 1           | 0       | 1 | 2 | 4 | 5 | 7 | 9 | 10 | 11 | 12 | 13 | 14 | 15 | 15 | 15 | 15 |
| 2           | 0       | 1 | 2 | 3 | 5 | 7 | 8 | 9  | 10 | 12 | 13 | 14 | 15 | 15 | 15 | 15 |
| 3           | 0       | 1 | 2 | 3 | 5 | 6 | 8 | 9  | 10 | 11 | 12 | 14 | 14 | 15 | 15 | 15 |
| 4           | 0       | 0 | 1 | 2 | 4 | 6 | 7 | 9  | 10 | 11 | 12 | 13 | 14 | 15 | 15 | 15 |
| 5           | 0       | 0 | 0 | 2 | 3 | 5 | 7 | 8  | 9  | 11 | 12 | 13 | 14 | 15 | 15 | 15 |
| 6           | 0       | 0 | 0 | 1 | 3 | 4 | 6 | 8  | 9  | 10 | 11 | 13 | 14 | 15 | 15 | 15 |
| 7           | 0       | 0 | 0 | 1 | 2 | 4 | 5 | 7  | 8  | 10 | 11 | 12 | 14 | 14 | 15 | 15 |
| 8           | 0       | 0 | 0 | 1 | 2 | 3 | 5 | 6  | 8  | 9  | 11 | 12 | 13 | 14 | 15 | 15 |
| 9           | 0       | 0 | 0 | 1 | 2 | 3 | 4 | 6  | 7  | 9  | 10 | 12 | 13 | 14 | 15 | 15 |
| 10          | 0       | 0 | 0 | 0 | 1 | 2 | 4 | 5  | 7  | 8  | 10 | 11 | 13 | 14 | 15 | 15 |
| 11          | 0       | 0 | 0 | 0 | 0 | 2 | 3 | 5  | 6  | 7  | 9  | 11 | 12 | 14 | 15 | 15 |
| 12          | 0       | 0 | 0 | 0 | 0 | 1 | 3 | 4  | 5  | 7  | 8  | 10 | 12 | 13 | 15 | 15 |
| 13          | 0       | 0 | 0 | 0 | 0 | 1 | 2 | 3  | 4  | 6  | 8  | 10 | 11 | 13 | 14 | 15 |
| 14          | 0       | 0 | 0 | 0 | 0 | 0 | 1 | 2  | 3  | 5  | 7  | 9  | 11 | 13 | 14 | 15 |
| 15          | 0       | 0 | 0 | 0 | 0 | 0 | 0 | 1  | 2  | 4  | 6  | 9  | 11 | 13 | 14 | 15 |

<34>

<35>

표 1에 있어서, 좌측열은 이전 프레임(Fn-1)의 데이터 전압(VDn-1)이며, 최상측행은 현재 프레임(Fn)의 데이터 전압(VDn)이다. 또한, 표 1은 상위 4비트를 10진수로 표현한 룩업 테이블 정보이다.

<36>

이와 같은, 종래의 고속 구동장치 및 구동방법은 블랙 대 화이트(Black to White)가 아닌 계조 대 계조(Gray to Gray) 변화시의 액정 응답속도를 빠르게 하기 위한 것으로, 계조 대 계조 변화는 블랙 대 화이트 변화에 비해 상대적으로 전압차가 작아 계조별 액정 반응이 느리거나 비선형적이어서 색감 변화 또는 화질 저하가 발생한다.

<37>

또한, 종래의 고속 구동장치 및 구동방법은 이전 프레임(Fn-1)과 현재 프레임(Fn)의 데이터를 비교하여 변조 데이터(MRGB)를 발생하기 위하여 룩업 테이블(44)과 같은 메모리를 구비해야 하므로 제조비용이 상승할 뿐만 아니라 칩 사이즈가 커지는 문제점이 있다.

### 발명이 이루고자 하는 기술적 과제

<38>

따라서 상기와 같은 문제점을 해결하기 위하여, 본 발명은 메모리를 사용하지 않고도 중간 계조에 대한 액정의 응답속도를 빠르게 하여 화질저하를 방지할 수 있도록 한 액정 표시장치의 구동장치 및 구동방법을 제공하는데 있다.

### 발명의 구성 및 작용

<39>

상기와 같은 목적을 달성하기 위한 본 발명의 실시 예에 따른 액정 표시장치의 구동장치는 복수의 게이트 라인과 복수의 데이터 라인에 의해 정의되는 영역에 액정셀이 형성된 영상 표시부와; 상기 게이트 라인에 스캔펄스를 순차적으로 공급하는 게이트 드라이버와; 입력 데이터의 적어도 상위 2비트에 따라 상기 입력 데이터를 변조하고, 변조 데이터 및 상기 입력 데이터를 선택적으로 아날로그 비디오 신호로 변환하여 상기 데이터 라인에 공급하는 데이터 드라이버와; 외부로부터의 소스 데이터를 정렬하여 상기 데이터 드라이버에 공급함과 아울러 상기 데이터 드라이버 및 상기 게이트 드라이버를 제어하는 타이밍 컨트롤러를 포함하여 구성되는 것을 특징으로 한다.

<40>

본 발명의 실시 예에 따른 액정 표시장치의 구동방법은 복수의 게이트 라인과 복수의 데이터 라인에 의해 정의되는 영역에 액정셀이 형성된 영상 표시부의 구동방법에 있어서; 상기 게이트 라인에 스캔펄스를 순차적으로 공급하는 제 1 단계와; 입력 데이터의 적어도 상위 2비트에 따라 상기 입력 데이터를 변조하고, 변조 데이터 및 상기 입력 데이터를 선택적으로 아날로그 비디오 신호로 변환하여 상기 데이터 라인에 공급하는 제 2 단계를 포함하여 이루어진 것을 특징으로 한다.

<41>

이하에서, 첨부된 도면 및 실시 예를 통해 본 발명의 실시 예를 구체적으로 살펴보면 다음과 같다.

<42>

도 5는 본 발명의 실시 예에 따른 액정 표시장치의 구동장치를 개략적으로 나타내는 도면이다.

<43>

도 5를 참조하면, 본 발명의 실시 예에 따른 액정 표시장치의 구동장치는 n개의 게이트 라인(GL1 내지 GLn)과 m개의 데이터 라인(DL1 내지 DLm)에 의해 정의되는 영역마다 형성된 액정셀을 포함하는 영상 표시부(2)와, 게이트 라인(GL1 내지 GLn)에 스캔펄스를 순차적으로 공급하는 게이트 드라이버(4)와, 입력되는 i비트 입력 데이터



(Data)의 적어도 상위 2비트 데이터에 따라 i비트 입력 데이터(Data)를 액정의 응답속도를 빠르게 하기 위한 i비트 변조 데이터로 변환하고, i비트 변조 데이터 또는 i비트 입력 데이터를 아날로그 비디오 신호로 변환하여 스캔펄스에 동기되도록 데이터 라인(DL1 내지 DLm)에 공급하는 데이터 드라이버(6)와, 외부로부터의 소스 데이터(RGB)를 정렬하여 데이터 드라이버(6)에 공급함과 아울러 데이터 드라이버(6) 및 게이트 드라이버(4)를 제어하는 타이밍 컨트롤러(8)를 포함하여 구성된다.

- <44> 영상 표시부(2)는 서로 대향하여 합착된 트랜지스터 어레이 기판 및 컬러필터 어레이 기판과, 두 어레이 기판 사이에서 셀갭을 일정하게 유지시키기 위한 스페이서와, 스페이서에 의해 마련된 액정공간에 채워진 액정을 구비한다.
- <45> 이러한, 영상 표시부(2)는 n개의 게이트 라인(GL1 내지 GLn)과 m개의 데이터 라인(DL1 내지 DLm)에 의해 정의되는 영역에 형성된 TFT와, TFT에 접속되는 액정셀들을 구비한다.
- <46> TFT는 게이트 라인(GL1 내지 GLn)으로부터의 스캔펄스에 응답하여 데이터 라인(DL1 내지 DLm)으로부터의 아날로그 비디오 신호를 액정셀로 공급한다.
- <47> 액정셀은 액정을 사이에 두고 대면하는 공통전극과 TFT에 접속된 화소전극으로 구성되므로 등가적으로 액정 커패시터(C1c)로 표시될 수 있다. 이러한 액정셀은 액정 커패시터(C1c)에 충전된 아날로그 비디오 신호를 다음 아날로그 비디오 신호가 충전될 때까지 유지시키기 위한 스토리지 커패시터(Cst)를 포함한다.
- <48> 타이밍 컨트롤러(8)는 외부로부터 입력되는 소스 데이터(RGB)를 영상 표시부(2)의 구동에 알맞도록 정렬하여 데이터 드라이버(6)에 공급한다. 또한, 타이밍 컨트롤러(8)는 외부로부터 입력되는 도트클럭(DCLK), 데이터 인에이블 신호(DE), 수평 및 수직 동기신호(Hsync, Vsync)를 이용하여 데이터 제어신호(DCS)와 게이트 제어신호(GCS)를 생성하여 데이터 드라이버(6)와 게이트 드라이버(4) 각각의 구동 타이밍을 제어한다.
- <49> 게이트 드라이버(4)는 타이밍 컨트롤러(8)로부터의 게이트 제어신호(GCS)에 응답하여 스캔펄스 즉, 게이트 하이신호를 순차적으로 발생하는 쉬프트 레지스터를 포함한다. 이러한, 게이트 드라이버(4)는 게이트 하이신호를 영상 표시부(2)의 게이트 라인들(GL)을 순차적으로 공급하여 게이트 라인(GL)에 접속된 TFT를 턴-온시키게 된다.
- <50> 데이터 드라이버(6)는 타이밍 컨트롤러(8)로부터 공급되는 데이터 제어신호(DCS)에 응답하여 타이밍 컨트롤러(8)로부터 공급되는 i비트 입력 데이터(Data)의 적어도 상위 2비트 데이터에 따라 i비트 입력 데이터(Data)를 액정의 응답속도를 빠르게 하기 위한 i비트 변조 데이터로 변환하고, i비트 변조 데이터 또는 i비트 입력 데이터를 아날로그 비디오 신호로 변환하여 게이트 라인(GL)에 스캔펄스가 공급되는 1수평 주기마다 1수평 라인분의 아날로그 비디오 신호를 데이터 라인들(DL)에 공급한다. 이때, 데이터 드라이버(6)는 극성 제어신호(POL)에 응답하여 데이터 라인들(DL)에 공급되는 아날로그 비디오 신호의 극성을 반전시키게 된다.
- <51> 이를 위해, 데이터 드라이버(6)는 도 6에 도시된 바와 같이 제어블록(110), 감마전압 생성부(115), 쉬프트 레지스터부(120), 래치부(130), 변조부(140), 디지털-아날로그 변환(Digital-Analog Converter; 이하, "DAC"라 함)부(150) 및 출력 버퍼부(160)를 포함하여 구성된다.
- <52> 제어블록(110)은 타이밍 컨트롤러(8)로부터의 i비트 입력 데이터(Data)를 래치부(130)로 전달하고, 타이밍 컨트롤러(8)로부터의 데이터 제어신호(DCS)를 쉬프트 레지스터부(120), 래치부(130) 및 DAC부(150)에 전달한다. 이때, 제어블록(110)은 소스 스타트 펄스(SSP)에 대응되는 제 1 인에이블 신호(EN1)와 소스 쉬프트 클럭(SSC)에 대응되는 클럭신호(CLK)를 쉬프트 레지스터부(120)에 전달하고, 쉬프트 레지스터부(120)로부터 출력되는 캐리신호(Car)에 대응되는 제 2 인에이블 신호(EN2)를 외부로 출력한다. 또한, 제어블록(110)은 소스 출력신호(SOE)를 래치부(130)로 전달하고, 극성 제어신호(POL)를 DAC부(150)로 전달한다.
- <53> 한편, 제어블록(110)은 타이밍 컨트롤러(8)로부터의 소스 출력신호(SOE)를 이용하여 i비트 변조 데이터 또는 i비트 입력 데이터를 선택적으로 아날로그 비디오 신호로 변환하기 위한 제 1 및 제 2 데이터 출력신호(DOS1, DOS2)를 생성하여 변조부(140)에 공급하는 데이터 출력신호 생성부를 포함하여 구성된다.
- <54> 도 7은 본 발명의 실시 예에 따른 데이터 출력신호 생성부를 개략적으로 나타내는 블록도이고, 도 8은 도 7의 데이터 출력신호 생성부의 구동 타이밍도이다.
- <55> 도 7을 도 8과 결부하면, 데이터 출력신호 생성부(112)는 소스 출력신호 체배부(200), 지연부(210), 제 1 및 제 2 데이터 출력신호 생성부(220, 230)를 포함하여 구성된다.



- <56> 소스 출력신호 체배부(200)는 소스 출력신호(SOE)를 2배로 체배하여 지연부(210) 및 제 2 데이터 출력신호 생성부(220) 각각에 공급한다.
- <57> 지연부(210)는 소스 출력신호 체배부(200)의 출력신호(DSOE)에 따라 소스 출력신호(SOE)를 지연시켜 제 2 데이터 출력신호 생성부(220)에 공급한다. 즉, 지연부(210)는 체배된 소스 출력신호(DSOE)의 라이징 에지에 따라 소스 출력신호(SOE)를 지연시킨다.
- <58> 제 2 데이터 출력신호 생성부(220)는 소스 출력신호 체배부(200)의 출력신호(DSOE)와 지연부(210)의 출력신호(DS)를 논리 연산하여 제 2 데이터 출력신호(DOS2)를 생성한다. 이때, 제 2 데이터 출력신호 생성부(220)는 입력신호(DSOE, DS)가 모두 로우(Low) 상태일 경우에만 하이(High) 상태의 제 2 데이터 출력신호(DOS2)를 생성하는 부정 논리합(NOR) 게이트로 구성된다.
- <59> 제 1 데이터 출력신호 생성부(230)는 소스 출력신호(SOE)와 제 2 데이터 출력신호(DOS2)를 논리 연산하여 제 1 데이터 출력신호(DOS1)를 생성한다. 이때, 제 1 데이터 출력신호 생성부(230)는 입력신호(SOE, DOS2)가 모두 로우(Low) 상태일 경우에만 하이(High) 상태의 제 1 데이터 출력신호(DOS1)를 생성하는 부정 논리합(NOR) 게이트로 구성된다.
- <60> 이러한, 데이터 출력신호 생성부(112)는 1수평 기간(1H) 단위로 공급되는 소스 출력신호(SOE)의 데이터 출력기간 중 초기 기간(T1) 동안 하이 상태의 제 1 데이터 출력신호(DOS1)를 변조부(140)에 공급하고, 소스 출력신호(SOE)의 데이터 출력기간 중 초기 기간(T1)을 제외한 데이터 출력기간의 나머지 기간(T2) 동안 하이 상태의 제 2 데이터 출력신호(DOS2)를 변조부(140)에 공급한다. 이때, 소스 출력신호(SOE)의 데이터 출력기간의 초기 기간(T1)과 나머지 기간(T2)은 동일한 기간을 갖는다.
- <61> 도 6에서, 감마전압 생성부(115)는 외부로부터 도시하지 않은 감마 기준전압 생성부로부터 공급되는 감마 기준전압(GMA)를 i비트 계조 수에 대응되도록 세분화하여  $2^i$ 개의 서로 다른 감마전압(GV)을 생성하여 DAC부(150)에 공급한다.
- <62> 쉬프트 레지스터부(120)는 제어블록(110)으로부터의 클럭신호(CLK)에 따라 제어블록(110)으로부터의 제 1 인에이블 신호(EN1)를 순차적으로 쉬프트시켜 샘플링 신호(Sam)를 생성하여 래치부(130)에 공급한다.
- <63> 래치부(130)는 쉬프트 레지스터부(120)로부터의 샘플링 신호(Sam)에 따라 제어블록(110)으로부터의 i비트 입력 데이터(Data)를 1수평 라인분씩 래치한다. 그리고, 래치부(130)는 소스 출력신호(SOE)에 따라 래치된 1수평 라인분의 i비트 래치 데이터(RData)를 변조부(140)에 공급한다.
- <64> 변조부(140)는 도 9에 도시된 바와 같이 계조 분석부(310), 가산 비트 생성부(320), 가산부(330), 제 1 및 제 2 출력부(340, 350)를 포함하여 구성된다.
- <65> 계조 분석부(310)는 래치부(130)로부터의 i비트 래치 데이터(RData) 중 적어도 상위 2비트(j) 데이터를 분석하여 계조 분석신호(GAS)를 가산 비트 생성부(330)에 공급한다. 예를 들어, 계조 분석부(310)는 래치부(130)로부터의 i비트 래치 데이터(RData)의 상위 2비트에 따라 아래의 표 2와 같이 계조 분석신호(GAS)를 생성한다.

표 2

<66>

| 상위 2비트 | 계조 분석신호(GAS) |
|--------|--------------|
| 00     | 0            |
| 01     | 1            |
| 10     | 2            |
| 11     | 3            |

- <67> 가산 비트 생성부(320)는 계조 분석부(310)로부터의 계조 분석신호(GAS)에 따라 적어도 2비트의 가산 비트(ABit)를 생성하여 가산부(330)에 공급한다. 예를 들어, 가산 비트 생성부(320)는 아래의 표 3과 같이 계조 분석신호(GAS)가 '0' 또는 '3'의 계조 분석신호(GAS)일 경우 '001'의 가산 비트(ABit)를 생성하고, '1' 또는 '2'의 계조 분석신호(GAS)일 경우 '010'의 가산 비트(ABit)를 생성한다. 여기서, 가산 비트(ABit)는 일례로 나타낸 표 3에 한정되는 것이 아니라 액정패널의 해상도, 액정 모드 등에 따라 다양하게 설정될 수 있다.

표 3

<68>

| 계조 분석신호(GAS) | 가산 비트(ABit) |
|--------------|-------------|
| 0            | 001         |
| 1            | 010         |
| 2            | 010         |
| 3            | 001         |

<69>

가산부(330)는 래치부(130)로부터의 i비트 래치 데이터(RData)의 상위 비트에 가산 비트 생성부(320)로부터의 적어도 2비트의 가산 비트(ABit)를 가산하여 i비트 변조 데이터(MData)를 생성하여 제 1 출력부(340)에 공급한다. 이에 따라, i비트 변조 데이터(MData)의 계조 값은 i비트 래치 데이터(RData)의 계조 값보다 크게 된다.

<70>

제 1 출력부(340)는 하이 상태의 제 1 데이터 출력신호(DOS1)에 따라 가산부(330)로부터의 i비트 변조 데이터(MData)를 DAC부(150)에 공급한다.

<71>

제 2 출력부(350)는 하이 상태의 제 2 데이터 출력신호(DOS2)에 따라 래치부(130)로부터의 i비트 래치 데이터(RData)를 DAC부(150)에 공급한다.

<72>

이와 같은, 변조부(140)는 래치부(130)로부터 공급되는 i비트 래치 데이터(RData)의 적어도 상위 2비트 데이터에 따라 i비트 래치 데이터(RData)를 액정의 응답속도를 빠르게 하기 위한 i비트 변조 데이터(MData)로 변환한다. 그리고, 변조부(140)는 하이 상태의 제 1 데이터 출력신호(DOS1)에 따라 i비트 변조 데이터(MData)를 DAC부(150)에 공급한 후, 하이 상태의 제 2 데이터 출력신호(DOS2)에 따라 i비트 래치 데이터(RData)를 DAC부(150)에 공급한다.

<73>

예를 들어, 래치부(130)로부터 '011000'의 래치 데이터(RData)가 공급될 경우에 있어서, 변조부(140)는 먼저 '011000'의 래치 데이터(RData) 중 '01'의 상위 2비트에 대응되는 '1'의 계조 분석신호(GAS)에 따라 '010'의 가산 비트(ABit)를 생성하고, '010'의 가산 비트(ABit)를 '011000'의 래치 데이터(RData)의 상위 3비트에 가산하여 '101000'의 변조 데이터(MData)를 생성한다.

<74>

그런 다음, 변조부(140)는 소스 출력신호(SOE)의 데이터 출력기간 중 초기 기간(T1)에 대응되는 하이 상태의 제 1 데이터 출력신호(DOS1)에 따라 '101000'의 변조 데이터(MData)를 DAC부(150)에 공급한 후, 소스 출력신호(SOE)의 데이터 출력기간 중 초기 기간(T1)을 제외한 데이터 출력기간의 나머지 기간(T2)에 대응되는 하이 상태의 제 2 데이터 출력신호(DOS2)에 따라 '011000'의 래치 데이터(RData)를 DAC부(150)에 공급한다.

<75>

도 6에서, DAC부(150)는 감마전압 생성부(115)로부터 공급되는  $2^i$ 개의 서로 다른 감마전압(GV) 중 변조부(140)로부터 공급되는 i비트 변조 데이터(MData)에 대응되는 정극성 및 부극성 감마전압(GV)을 선택하고, 극성 제어 신호(POL)에 따라 선택된 정극성 및 부극성 감마전압(GV) 중 어느 하나를 아날로그 비디오 신호(Vmdata)로 선택하여 출력 버퍼부(160)에 공급한다.

<76>

또한, DAC부(150)는 감마전압 생성부(115)로부터 공급되는  $2^i$ 개의 서로 다른 감마전압(GV) 중 변조부(140)로부터 공급되는 i비트 래치 데이터(RData)에 대응되는 정극성 및 부극성 감마전압(GV)을 선택하고, 극성 제어 신호(POL)에 따라 선택된 정극성 및 부극성 감마전압(GV) 중 어느 하나를 아날로그 비디오 신호(Vdata)로 선택하여 출력 버퍼부(160)에 공급한다.

<77>

출력 버퍼부(160)는 DAC부(150)로부터 공급되는 i비트 변조 데이터(MData)에 대응되는 아날로그 비디오 신호(Vmdata)를 버퍼링하여 소스 출력신호(SOE)의 데이터 출력기간 중 초기 기간(T1) 동안 데이터 라인들(DL)에 공급한 후, DAC부(150)로부터 공급되는 i비트 래치 데이터(RData)에 대응되는 아날로그 비디오 신호(Vdata)를 버퍼링하여 소스 출력신호(SOE)의 출력기간 중 초기 기간을 제외한 데이터 출력기간의 나머지 기간(T2) 동안 데이터 라인들(DL)에 공급한다. 이때, 출력 버퍼부(160)는 데이터 라인(DL)의 부하를 감안하여 아날로그 비디오 신호(Vmdata, Vdata)를 증폭하여 출력한다.

<78>

이와 같은, 데이터 드라이버(6)는 도 10에 도시된 바와 같이 소스 출력신호(SOE)의 데이터 출력기간 중 초기 기간(T1) 동안 i비트 변조 데이터(MData)에 대응되는 아날로그 비디오 신호(Vmdata)로 액정셀을 미리 구동시킨 후 소스 출력신호(SOE)의 데이터 출력기간 중 초기 기간(T1)을 제외한 데이터 출력기간의 나머지 기간(T2) 동안 원

래의 i비트 입력 데이터(Data)에 대응되는 아날로그 비디오 신호(Vdata)로 액정셀을 구동시킨다.

<79> 한편, 이상에서 설명한 본 발명은 상술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 종래의 지식을 가진 자에게 있어 명백할 것이다.

## 발명의 효과

<80> 상기와 같은 본 발명의 실시 예에 따른 액정 표시장치의 구동장치 및 구동방법은 입력 데이터의 적어도 2비트에 따라 입력 데이터를 변조하여 액정셀을 미리 구동시킨 후 원래의 입력 데이터에 따라 액정셀을 원하는 상태로 구동시킨다.

<81> 따라서, 본 발명의 실시 예에 따른 액정 표시장치의 구동장치 및 구동방법은 별도의 메모리를 사용하지 않고도 중간 계조의 액정 응답속도를 빠르게 하여 색감 변화 또는 화질 저하를 방지할 수 있다. 나아가, 본 발명은 메모리를 사용하지 않으므로 액정 표시장치의 비용을 감소시킬 수 있다.

## 도면의 간단한 설명

<1> 도 1은 관련기술에 따른 액정 표시장치의 데이터에 따른 휘도 변화를 나타내는 파형도.

<2> 도 2는 관련기술에 따른 액정 표시장치의 고속 구동방법의 데이터 변조에 따른 휘도 변화의 일례를 나타내는 파형도.

도 3은 관련기술에 따른 액정 표시장치의 고속 구동장치에 있어서 상위 비트 데이터의 변조를 나타내는 도면.

<4> 도 4는 관련기술에 따른 액정 표시장치의 고속 구동장치를 나타내는 블록도.

<5> 도 5는 본 발명의 실시 예에 따른 액정 표시장치의 구동장치를 개략적으로 나타내는 도면.

<6> 도 6은 본 발명의 실시 예에 따른 데이터 드라이버를 개략적으로 나타내는 블록도.

**<7>** 도 7은 본 발명의 실시 예에 따른 데이터 출력신호 생성부를 개략적으로 나타내는 블록도.

<8> 도 8은 도 7의 데이터 출력신호 생성부의 구동 타이밍도이다.

◁9▷ 도 9는 본 발명의 실시 예에 따른 변조부를 개략적으로 나타내는 블록도.

<10> 도 10은 본 발명의 실시 예에 따른 아날로그 비디오 신호의 파형을 나타내는 파형도.

<11> < 도면의 주요 부분에 대한 부호설명 >

<12>      6 : 데이터 드라이버                          110 : 제어블록

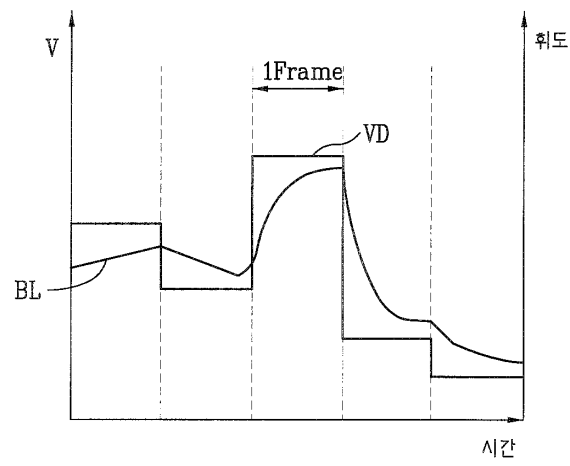
<13>      115 : 감마전압 생성부                          120 : 쉬프트 레지스터부

<14>      130 : 래치부                          140 : 변조부

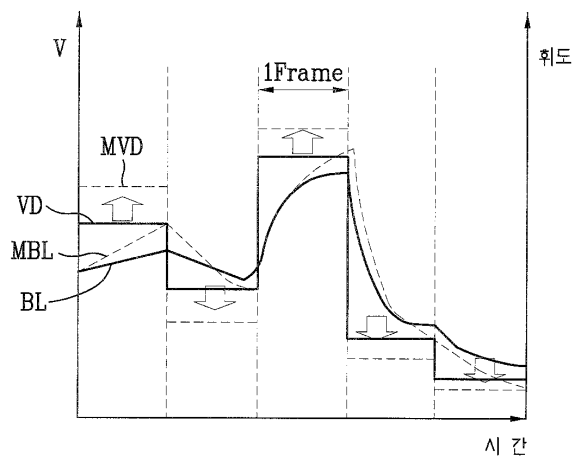
<15>      150 : 디지털-아날로그 변환부                      160 : 출력 버퍼부

도면

도면1



도면2



도면3

Fn-1 

|   |   |   |   |   |   |   |   |
|---|---|---|---|---|---|---|---|
| 0 | 0 | 1 | 1 | 0 | 1 | 0 | 1 |
|---|---|---|---|---|---|---|---|

  
상위 4비트

Fn 

|   |   |   |   |   |   |   |   |
|---|---|---|---|---|---|---|---|
| 0 | 1 | 0 | 0 | 1 | 1 | 1 | 1 |
|---|---|---|---|---|---|---|---|

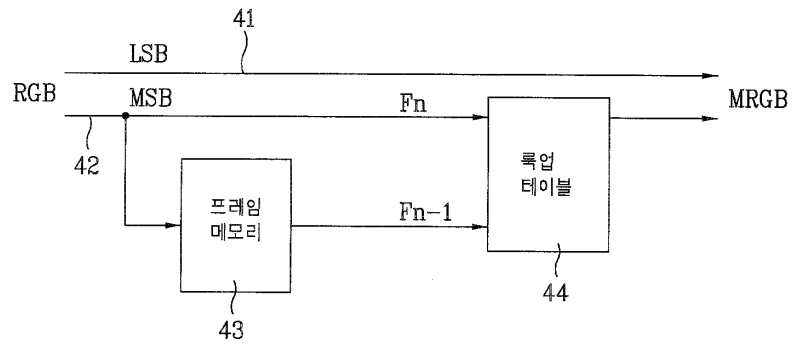
  
상위 4비트

MRGB 

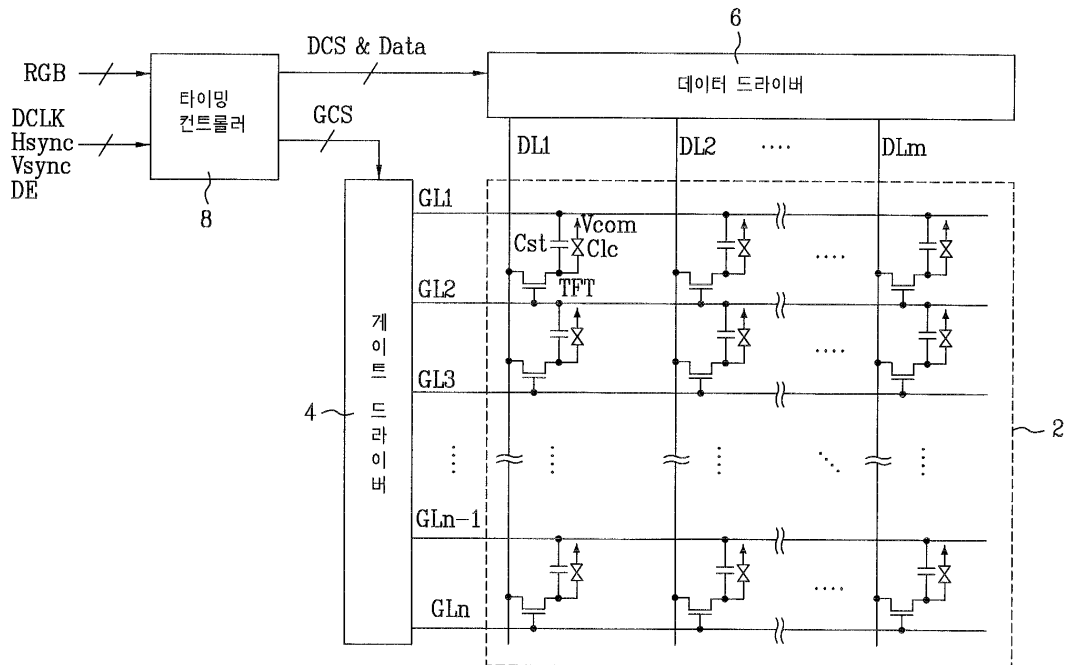
|   |   |   |   |   |   |   |   |
|---|---|---|---|---|---|---|---|
| 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 |
|---|---|---|---|---|---|---|---|

  
상위 4비트

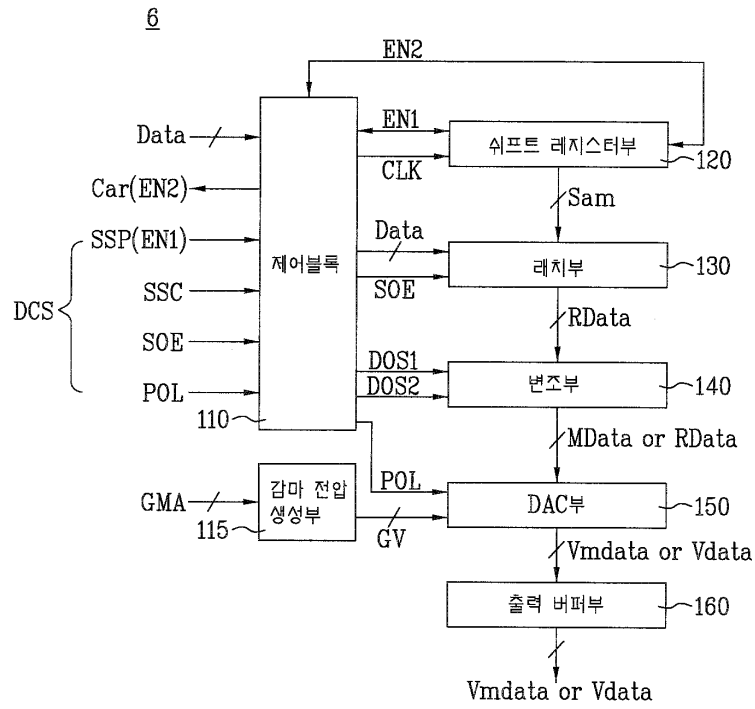
도면4



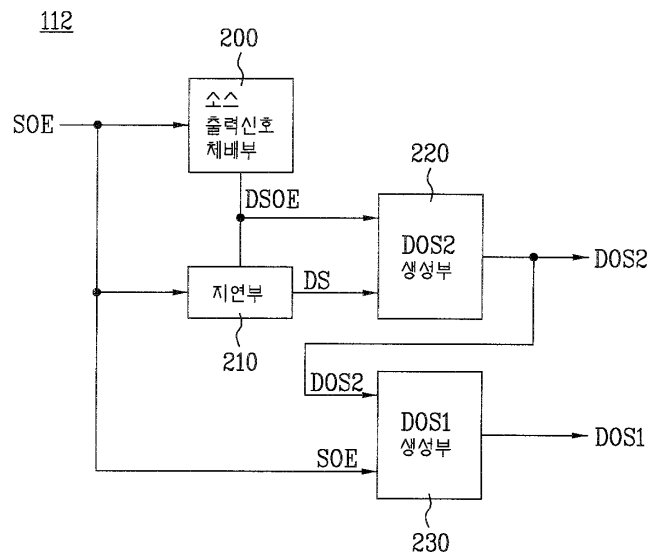
도면5



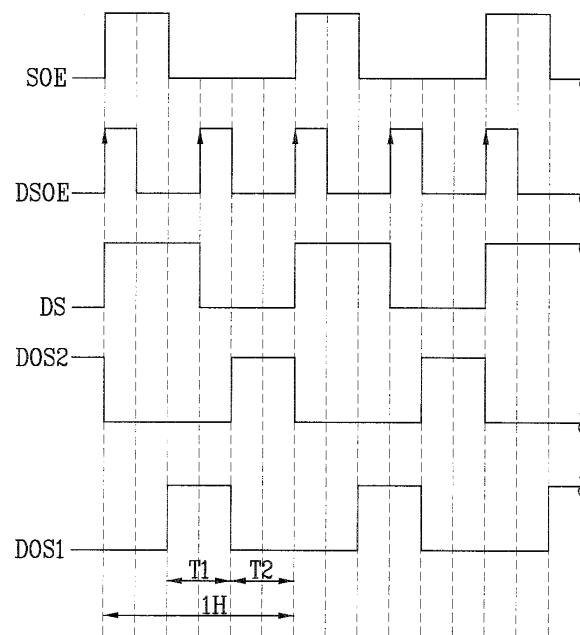
도면6



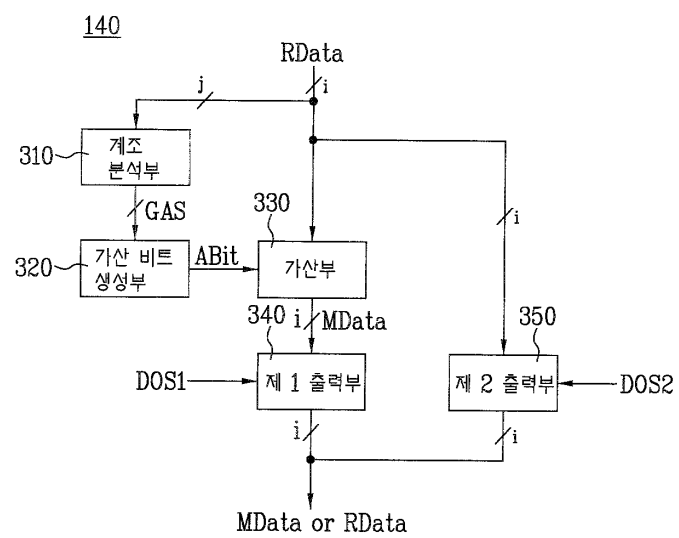
도면7



도면8

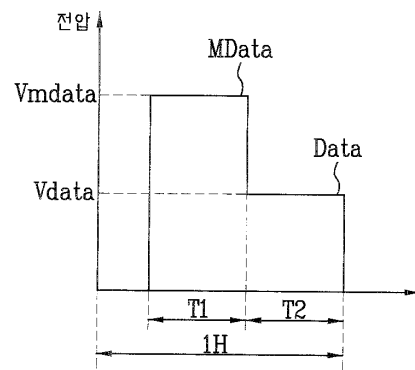


도면9





도면10



|                |                                                    |         |            |
|----------------|----------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶显示装置的驱动装置和驱动方法                                   |         |            |
| 公开(公告)号        | <a href="#">KR1020070121972A</a>                   | 公开(公告)日 | 2007-12-28 |
| 申请号            | KR1020060056859                                    | 申请日     | 2006-06-23 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                                           |         |            |
| 申请(专利权)人(译)    | LG显示器有限公司                                          |         |            |
| 当前申请(专利权)人(译)  | LG显示器有限公司                                          |         |            |
| [标]发明人         | SO HYUN JIN<br>소현진<br>LEE SEOK WOO<br>이석우          |         |            |
| 发明人            | 소현진<br>이석우                                         |         |            |
| IPC分类号         | G09G3/36 G02F1/133 G09G3/20                        |         |            |
| CPC分类号         | G09G2320/0252 G09G2310/06 G09G3/3685 G09G2320/0276 |         |            |
| 代理人(译)         | 金勇<br>新昌                                           |         |            |
| 其他公开文献         | KR101232161B1                                      |         |            |
| 外部链接           | <a href="#">Espacenet</a>                          |         |            |

#### 摘要(译)

本发明是加快用于中间灰度的液晶的响应速度而不根据驱动装置的使用的存储器的和液晶显示装置的驱动方法，从而防止了图像劣化。根据本发明的液晶显示器的驱动装置包括：视频显示单元，其中液晶单元形成在由多条栅极线和多条数据线限定的区域中；栅极驱动器顺序地向栅极线提供扫描脉冲；在根据至少所述输入数据和数据驱动器，和调制的高两位，通过调制数据和所述输入数据，有选择地转换提供给数据线到所述输入数据的模拟视频信号；还有一个定时控制器，用于从外部排列源数据并将数据提供给数据驱动器，并控制数据驱动器和栅极驱动器。根据本发明，可以在不使用单独的存储器的情况下增加中间灰度的液晶响应速度，从而防止颜色变化或图像质量劣化。此外，由于本发明不使用存储器，所以可以降低液晶显示器的成本。

