



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0118977  
(43) 공개일자 2007년12월18일

- |   |   |
|---|---|
| <p>(51) Int. Cl.<br/>G02F 1/133 (2006.01) G02F 1/13 (2006.01)</p> <p>(21) 출원번호 10-2007-0057638</p> <p>(22) 출원일자 2007년06월13일<br/>심사청구일자 없음</p> <p>(30) 우선권주장<br/>JP-P-2006-00162991 2006년06월13일 일본(JP)</p> | <p>(71) 출원인<br/>소니 가부시끼 가이샤<br/>일본국 도쿄도 미나토쿠 코난 1-7-1</p> <p>(72) 발명자<br/>가와우라 히데아끼<br/>일본 도쿄도 미나토쿠 코난 1-7-1 소니 가부시끼 가이샤 내<br/>시미즈메 가즈토시<br/>일본 도쿄도 미나토쿠 코난 1-7-1 소니 가부시끼 가이샤 내<br/>(뒷면에 계속)</p> <p>(74) 대리인<br/>장수길, 이중희</p> |
|---|---|

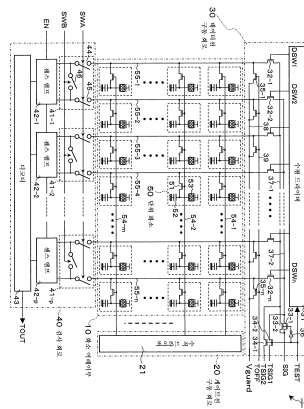
전체 청구항 수 : 총 6 항

**(54) 액정 표시 장치 및 액정 표시 장치의 검사 방법**

**(57) 요약**

데이터선에 단순히 기준 전압을 프리차지한 것만으로는, 데이터선의 기생 용량 등의 영향으로부터, 쌍으로 한 2개의 데이터선의 전위를 동일하게 할 수 없기 때문에, 화소의 보유 전압을 2개의 데이터선 상에 읽어내어 비교하는 동작을 정확하게 행할 수 없다. 제1 화소군(예를 들면, 1열째의 화소군)의 각 단위 화소로부터 제1 측정 신호 TSIG1을 제1 데이터선(55-1)에, 제2 화소군(예를 들면, 2열째의 화소군)의 각 단위 화소(50)로부터 제2 측정 신호 TSIG2를 제2 데이터선(55-2)에 각각 읽어내기 전에, 데이터선(55-1, 55-2)에 소정의 직류 전압 Vguard를 공급하고, 또한 데이터선(55-1)과 데이터선(55-2)을 스위치(46)에 의해 단락함으로써, 쌍으로 되는 데이터선(55-1, 55-2)의 각 전위를 동전위로 한다.

대표도 - 도1



(72) 발명자

**안도 나오끼**

일본 가나가와켄 요코하마시 호도가야쿠 고우도쥬  
134 소니엘에스아이 디자인 주식회사 내

**미야자와 가즈유키**

일본 후쿠오카켄 후쿠오카시 사와라쿠 모모찌하마  
2-3-2 소니세미콘덕터 규수 코포레이션 내

**히라노 가즈히사**

일본 후쿠오카켄 후쿠오카시 사와라쿠 모모찌하마  
2-3-2 소니세미콘덕터 규수 코포레이션 내

**호리구찌 노리아끼**

일본 도쿄도 미나토꾸 고난 1-7-1 소니 가부시끼  
가이샤 내

**아키토모 오사무**

일본 도쿄도 미나토꾸 고난 1-7-1 소니 가부시끼  
가이샤 내

## 특허청구의 범위

### 청구항 1

화소 트랜지스터와, 그 화소 트랜지스터의 출력 전극에 접속된 용량 소자와, 그 용량 소자에 보유되는 전압에 따른 계조 표시를 행하는 액정 셀을 갖는 단위 화소가 행렬 형상으로 배치되어 이루어지는 화소 어레이부와,

상기 화소 어레이부의 각 단위 화소 중, 화소열을 단위로 하는 제1 화소군의 각 단위 화소의 입력 전극에 접속된 제1 데이터선과,

상기 화소 어레이부의 각 단위 화소 중, 화소열을 단위로 하는 제2 화소군의 각 단위 화소의 입력 전극에 접속된 제2 데이터선과,

상기 제1 데이터선을 통해서 상기 제1 화소군의 각 단위 화소에 제1 측정 신호를, 상기 제2 데이터선을 통해서 상기 제2 화소군의 각 단위 화소에 제2 측정 신호를 각각 써넣는 써넣기 수단과,

상기 제1, 제2 데이터선에 소정의 직류 전압을 선택적으로 공급하는 전압 공급 제어 수단과,

상기 전압 공급 제어 수단에 의한 전압 공급 후에 상기 제1 데이터선과 상기 제2 데이터선을 단락하는 데이터선 단락 수단과,

상기 데이터선 단락 수단에 의한 상기 제1 데이터선과 상기 제2 데이터선의 단락 후에, 상기 제1 화소군의 각 단위 화소로부터 상기 제1 측정 신호를 상기 제1 데이터선에, 상기 제2 화소군의 각 단위 화소로부터 상기 제2 측정 신호를 상기 제2 데이터선에 각각 읽어내는 읽어내기 수단과,

상기 읽어내기 수단에 의한 읽어내기 후에 상기 제1 데이터선의 전위와 상기 제2 데이터선의 전위를 비교하고, 그 비교 결과에 기초하여 상기 화소 어레이부의 검사를 행하는 검사 수단

을 구비한 것을 특징으로 하는 액정 표시 장치.

### 청구항 2

제1항에 있어서,

상기 검사 수단의 입력단에, 그 검사 수단과 상기 제1 데이터선 및 상기 제2 데이터선 사이의 전기적인 접속을 선택적으로 분리하는 스위치 수단을 갖는 것을 특징으로 하는 액정 표시 장치.

### 청구항 3

제2항에 있어서,

상기 데이터선 단락 수단은, 상기 스위치 수단과 상기 검사 수단 사이에 설치되어 있는 것을 특징으로 하는 액정 표시 장치.

### 청구항 4

제1항에 있어서,

상기 검사 수단은,

상기 읽어내기 수단에 의한 읽어내기 후에 상기 제1 데이터선의 전위와 상기 제2 데이터선의 전위를 비교하는 비교 수단과,

상기 비교 수단의 비교 결과가 상기 제1, 제2 측정 신호로부터 상정되는 기대값과 일치하는지의 여부를 판정하는 판정 수단

을 갖는 것을 특징으로 하는 액정 표시 장치.

### 청구항 5

화소 트랜지스터와, 그 화소 트랜지스터의 출력 전극에 접속된 용량 소자와, 그 용량 소자에 보유되는 전압에 따른 계조 표시를 행하는 액정 셀을 갖는 단위 화소가 행렬 형상으로 배치되어 이루어지는 화소 어레이부와,

상기 화소 어레이부의 각 단위 화소 중, 화소열을 단위로 하는 제1 화소군의 각 단위 화소의 입력 전극에 접속된 제1 데이터선과,

상기 화소 어레이부의 각 단위 화소 중, 화소열을 단위로 하는 제2 화소군의 각 단위 화소의 입력 전극에 접속된 제2 데이터선을 구비한 액정 표시 장치의 검사 방법으로서,

상기 제1 데이터선을 통해서 상기 제1 화소군의 각 단위 화소에 제1 측정 신호를, 상기 제2 데이터선을 통해서 상기 제2 화소군의 각 단위 화소에 제2 측정 신호를 각각 써넣는 써넣기 스텝과,

상기 써넣기 스텝에서 상기 제1, 제2 측정 신호를 써넣은 후에, 상기 제1, 제2 데이터선에 소정의 직류 전압을 선택적으로 공급하는 전압 공급 스텝과,

상기 전압 공급 스텝에서 전압 공급한 후에 상기 제1 데이터선과 상기 제2 데이터선을 단락하는 단락 스텝과,

상기 단락 스텝에서 상기 제1 데이터선과 상기 제2 데이터선을 단락한 후에, 상기 제1 화소군의 각 단위 화소로부터 상기 제1 측정 신호를 상기 제1 데이터선에, 상기 제2 화소군의 각 단위 화소로부터 상기 제2 측정 신호를 상기 제2 데이터선에 각각 읽어내는 읽어내기 스텝과,

상기 읽어내기 스텝에서 읽어내기 후에 상기 제1 데이터선의 전위와 상기 제2 데이터선의 전위를 비교하고, 그 비교 결과에 기초하여 상기 화소 어레이부의 검사를 행하는 검사 스텝

을 갖는 것을 특징으로 하는 액정 표시 장치의 검사 방법.

## 청구항 6

제5항에 있어서,

상기 써넣는 써넣기 스텝, 상기 전압 공급 스텝, 상기 단락 스텝, 상기 읽어내기 스텝 및 상기 검사 스텝의 일련의 동작을, 상기 화소 어레이부의 전체 화소열을 복수로 분할하고 그 분할의 단위를 대상으로 하여, 인접하는 2개의 화소열을 쌍으로 하여 화소행마다 행하는 것을 특징으로 하는 액정 표시 장치의 검사 방법.

## 명세서

### 발명의 상세한 설명

#### 발명의 목적

#### 종래기술의 문헌 정보

<27> [특허 문헌1] 일본 특개 2004-226551호 공보

#### 발명이 속하는 기술 및 그 분야의 종래기술

<28> 본 발명은, 액정 표시 장치 및 액정 표시 장치의 검사 방법에 관한 것이다.

<29> 표시 장치의 분야에서는, 최근, 급속히 장치의 박형화가 진행되어 가고 있다. 그리고, 박형의 표시 장치로서, 예를 들면, 액정 표시 장치(LCD; Liquid Crystal Display)가 널리 보급되고 있다. 이 액정 표시 장치는, 박형, 경량 및 저소비 전력이라고 하는 특장을 갖기 때문에, 특히, 휴대 전화기, PDA(Personal Digital Assistants), 노트북 PC(Personal Computer), 휴대용 텔레비전 등의 소위 모바일 기기에 다용되고 있다. 또한, 모바일 기기에 한하지 않고, 가정용의 텔레비전이나 프로젝터 등에도 이용되고 있다.

<30> 액정 표시 장치의 구동 방식에는, 액티브 매트릭스 방식과 패시브 매트릭스 방식이 있다. 그리고, 최근, 액티브 매트릭스 방식의 액정 표시 장치가 주류로 되어 가고 있다. 이 액티브 매트릭스 방식의 액정 표시 장치는, 투명한 화소 전극과 TFT(Thin Film Transistor; 박막 트랜지스터)가 형성된 기관(이하, 「TFT 기관」이라고 기술함)과, 표시 에리어 전체에 하나의 투명한 전극이 형성된 기관(이하, 「대향 기관」이라고 기술함)이 대향 배치되고, 이들 기관 사이에 액정이 봉입된 패널 구조로 되어 있다.

<31> 이 액티브 매트릭스 방식의 액정 표시 장치에서, 행렬 형상으로 2차원 배치되는 화소마다, 스위칭 소자인 TFT를 온/오프(스위칭) 제어함으로써, 각 화소 전극에 계조에 따른 전압(이하, 「계조 전압」이라고 기술함)을 인가하여, 각 화소 전극과 대향 기관의 전극 사이에 전위차를 발생시키고, 이 전위차에 의해 액정의 투과율을 변화시

키는 것이 액정 표시의 원리로 된다.

- <32> TFT 기판 상에는, 각 화소 전극에 계조 전압을 공급하는 복수의 데이터선과, TFT를 스위칭시키기 위한 제어 신호를 TFT의 게이트에 인가하는 복수의 게이트선이 매트릭스 형상으로 배선되어 있다. 그리고, 화상 표시의 1프레임 기간에서, 행렬 형상 배치의 각 화소를, 게이트선을 통해서 행 단위로 순서대로 선택하고, 이 선택한 행의 각 화소 전극에 데이터선을 통해서 계조 전압을 인가함으로써 화상 표시가 행해진다. 각 화소 전극에 인가된 계조 전압은, 각 TFT의 출력 전극에 접속된 용량 소자에 의해 다음에 계조 전압이 인가될 때까지 보유된다.
- <33> 또한, 액정 표시 장치로서는, 액정 패널의 이면측에 배치된 백라이트를 광원으로 하여, 액정 패널의 배면으로부터 광을 조사하여 표시를 행하는 투과형 액정 표시 장치가 일반적이었다. 이에 대하여, 최근에는, LCOS(Liquid Crystal On Silicon) 등의 반사형 액정 표시 장치가 시장에 투입되기 시작하고 있다. 이 LCOS는, 실리콘 웨이퍼를 기판으로서 사용할 수 있기 때문에, 글래스 기판 상에 폴리실리콘으로 회로가 형성되는 투과형 액정 표시 장치에 비해, 고성능의 트랜지스터를 사용할 수 있는 이점이 있다.
- <34> 그런데, 이들 액정 표시 장치의 제조 단계에서, 행렬 형상으로 2차원 배치되는 다수의 화소 중에는 어떠한 요인에 의해 불량으로 되는 화소도 존재한다. 그 불량 화소가 너무 많으면, 정상적인 화상 표시를 행할 수 없다. 따라서, 액정 표시 장치의 출하 전에, 화소의 양부를 검사할 필요가 있다. 이 화소의 검사에서는, 액정 패널을 실제로 구동하고, 그 표시 화상을 화상 처리 장치에서 해석하여 화소의 양부를 판정하거나, 직접 목시(direct visual inspection)에 의해 화소의 양부를 판정하거나 하는 방법이 채용되고 있다. 그러나, 이러한 방법은, 실제로 액정 패널을 구동하여, 화상의 표시 후에 화소의 양부의 판정을 행하고 있기 때문에, 검사에 시간이 걸리게 된다. 또한, 화소의 양부의 검사를, TFT 기판과 대향 기판의 간극에의 액정의 주입 전에 행할 수 없다.
- <35> 또한, LSI 테스터를 이용하여 리크 전류를 측정함으로써 화소의 양부를 판정하는 방법도 채용되고 있다. 이 방법에 의해,  $\mu\text{A}$  정도의 리크 전류까지를 측정할 수 있다. 그런데, LCOS 등의 반사형 액정 표시 장치에서는, TFT의 출력 전극에 접속되는 용량 소자의 용량값이 수십fF(펨토 패럿) 정도이며, 예를 들면, 10V의 신호를 50fF 용량 소자에 10msec 동안 유지시키는 사양일 때는, 50pA 이하의 리크 전류의 측정이 필요로 된다. 따라서, LSI 테스터를 이용하여 리크 전류를 측정하는 방법에서는, 화소의 양부를 검사할 수 없다.
- <36> 따라서, 종래에는, 쌍으로 한 화소에 서로 다른 전압을 각각 써넣은 후, 동일한 전압을 모든 데이터선에 기준 전압으로서 인가함으로써 프리차지하고, 그 후, 쌍으로 한 화소에 보유한 전압을 각각 데이터선 상에 읽어내어 비교함으로써, 화소의 양부를 행하도록 하고 있었다 (예를 들면, 특허 문헌1 참조).

**발명이 이루고자 하는 기술적 과제**

- <37> 그러나, 상기의 종래 기술에서는, 데이터선에 대하여 기준 전압을 프리차지할 때에, 단순히 기준 전압을 프리차지한 것만으로는, 데이터선의 기생 용량 등의 영향으로부터, 기준 전압으로서 동일한 전압을 인가하였다고 해도, 쌍으로 한 화소에 대응하는 2개의 데이터선의 전위를 동일하게 할 수 없기 때문에, 쌍으로 한 화소에 보유한 전압을 2개의 데이터선 상에 읽어내어 비교할 때에, 그 비교 동작, 나아가서는 화소의 양부의 판정을 정확하게 행할 수 없다고 하는 문제가 있었다.
- <38> 따라서, 본 발명은, 쌍으로 한 화소에 보유한 전압을 2개의 데이터선 상에 읽어내어 비교할 때에, 그 비교 동작을 정확하게 행하는 것이 가능한 액정 표시 장치 및 액정 표시 장치의 검사 방법을 제공하는 것을 목적으로 한다.

**발명의 구성 및 작용**

- <39> 상기 목적을 달성하기 위해, 본 발명은, 화소 트랜지스터와, 그 화소 트랜지스터의 출력 전극에 접속된 용량 소자와, 그 용량 소자에 보유되는 전압에 따른 계조 표시를 행하는 액정 셀을 갖는 단위 화소가 행렬 형상으로 배치되어 이루어지는 화소 어레이부와, 상기 화소 어레이부의 각 단위 화소 중, 화소열을 단위로 하는 제1 화소군의 각 단위 화소의 입력 전극에 접속된 제1 데이터선과, 상기 화소 어레이부의 각 단위 화소 중, 화소열을 단위로 하는 제2 화소군의 각 단위 화소의 입력 전극에 접속된 제2 데이터선을 구비한 액정 표시 장치로서, 상기 제1 데이터선을 통해서 상기 제1 화소군의 각 단위 화소에 제1 측정 신호를, 상기 제2 데이터선을 통해서 상기 제2 화소군의 각 단위 화소에 제2 측정 신호를 각각 써넣고, 계속해서, 상기 제1, 제2 데이터선에 소정의 직류 전압을 공급하고, 그러한 후, 상기 제1 데이터선과 상기 제2 데이터선을 단락한다. 그리고, 상기 제1 데이터선과 상기 제2 데이터선의 단락 후에, 상기 제1 화소군의 각 단위 화소로부터 상기 제1 측정 신호를 상기 제1 데이터선에, 상기 제2 화소군의 각 단위 화소로부터 상기 제2 측정 신호를 상기 제2 데이터선에 각각 읽어내고, 이 읽

어내기 후에 상기 제1 데이터선의 전위와 상기 제2 데이터선의 전위를 비교하고, 그 비교 결과에 기초하여 상기 화소 어레이부의 검사를 행하는 것을 특징으로 한다.

- <40> 상기 구성의 액정 표시 장치의 검사에서, 제1 화소군의 각 단위 화소로부터 제1 측정 신호를 제1 데이터선에, 제2 화소군의 각 단위 화소로부터 제2 측정 신호를 제2 데이터선에 각각 읽어내기 전에, 제1, 제2 데이터선에 소정의 직류 전압을 공급하고, 또한 제1 데이터선과 제2 데이터선을 단락함으로써, 쌍으로 되는 제1, 제2 데이터선의 각 전위가 동전위로 된다. 그리고, 제1, 제2 데이터선의 각 전위가 동전위로 된 상태에서, 제1, 제2 화소군의 각 단위 화소로부터 제1, 제2 측정 신호를 제1, 제2 데이터선에 읽어내고, 이들 쌍으로 되는 데이터선의 각 전위를 비교하는 동작이 행해진다.
- <41> <실시예>
- <42> 이하, 본 발명의 실시예에 대해서 도면을 참조하여 상세하게 설명한다.
- <43> 도 1은, 본 발명의 일 실시예에 따른 액정 표시 장치의 구성의 개략을 도시하는 시스템 구성도이다. 본 실시예에 따른 액정 표시 장치(1)는, 구동 방식으로서 액티브 매트릭스 방식을 채용하고 있으며, 도 1에 도시한 바와 같이, 화소 어레이부(10), 게이트선 구동 회로(20), 데이터선 구동 회로(30) 및 검사 회로(40)를 가짐과 함께, 통상의 화상 표시를 행하는 통상 동작 모드 외에, 단위 화소, 게이트선 및 데이터선의 양부의 검사를 행하는 것이 가능한 테스트 모드를 구비한 구성으로 되어 있다.
- <44> 또한, 액정 표시 장치(1)는, 적어도 한쪽이 투명한 2매의 기관(도시 생략)이 대향하여 배치되고, 이들 2매의 기관 사이에 액정이 봉입된 구조를 갖고, 적어도 한쪽의 기관의 표면에 매트릭스 형상으로 분할된 단위 화소를 갖고, 각 단위 화소에는 전극(화소 전극)이 배치된 구성으로 되어 있다.
- <45> (화소 어레이부)
- <46> 화소 어레이부(10)는, 화소 트랜지스터(51)와, 그 화소 트랜지스터(51)의 출력 전극에 접속된 용량 소자(52)와, 그 용량 소자(52)에 보유되는 전압에 따른 계조 표시를 행하는 액정 셀(53)을 갖는 단위 화소(50)가 다수 행렬 어레이 형상(m행 n열)으로 2차원 배치된 구성으로 되어 있다. 이 화소 어레이부(10)의 m행 n열의 화소 배열에 대하여, 화소행마다 게이트선(54-1~54-m)이 배선되고, 화소열마다 데이터선(55-1~55-n)이 배선되어 있다.
- <47> (단위 화소)
- <48> 도 2는, 단위 화소(50)의 회로 구성의 일례를 도시하는 회로도이다. 도 2에 도시한 바와 같이, 화소(50)에서, 화소 트랜지스터(51)는, 제어 전극(게이트 전극)이 게이트선(54(54-1~54-m))에 접속되고, 입력 전극이 데이터선(55(55-1~55-n))에 접속되어 있다. 화소 트랜지스터(51)로서는, 예를 들면 TFT(박막 트랜지스터)가 이용된다.
- <49> 용량 소자(52)는, 일단이 화소 트랜지스터(51)의 출력 전극에 접속되고, 타단이 접지되어 있다. 액정 셀(53)은, 화소 전극과 이것에 대향하여 형성되는 대향 전극 사이에서 발생하는 액정 용량을 의미하고, 화소 전극이 화소 트랜지스터(51)의 출력 전극에 접속되어 있다. 액정 셀(53)의 대향 전극은, 하나의 투명 전극에 의해 표시 에리어 전체 면에 걸쳐 화소 공통으로 형성된다. 이 대향 전극에는, 화소 공통의 커먼 전위  $V_{com}$ 이 인가된다.
- <50> 이 단위 화소(50)에서, 데이터선(55(55-1~55-n))으로부터 화소 트랜지스터(51)를 통해서 액정 셀(53)의 화소 전극에 전압이 인가되면, 그 인가 전압에 따라서 액정의 편광 특성이 변화됨으로써, 액정 셀(53)에 의해 인가 전압에 따른 계조 표시가 행해진다. 이 인가 전압은, 용량 소자(52)에 보유된다. 따라서, 화소 트랜지스터(51)가 오프한 후에도, 용량 소자(52)에 보유된 인가 전압에 의해 액정의 반사량이 계속적으로 유지된다.
- <51> 여기서, 화소 어레이부(10)의 각 단위 화소 중, 홀수번째의 화소열의 각 단위 화소(50)가 제1 화소군에 상당하고, 짝수번째의 화소열의 각 단위 화소(50)가 제2 화소군에 상당하는 것으로 한다. 이에 대응하여, 제1 화소군인 홀수번째의 화소열의 각 단위 화소(50)의 입력 전극에 접속된 데이터선(55-1, 55-3, ...)이 제1 데이터선에 상당하고, 제2 화소군인 짝수번째의 화소열의 각 단위 화소(50)의 입력 전극에 접속된 데이터선(55-2, 55-4, ...)이 제2 데이터선에 상당하는 것으로 한다.
- <52> (게이트선 구동 회로)
- <53> 게이트선 구동 회로(20)는, 수직 드라이버(21)에 의해 구성되어 있다. 수직 드라이버(21)는, 예를 들면 시프트

레지스터 회로에 의해 구성되며, 게이트선(54-1~54-m)을 통해서 화소 어레이부(10)의 각 단위 화소(50)를 행 단위로 선택하기 위한 수직 주사 신호 GATE를 순서대로 출력한다.

- <54> (데이터선 구동 회로)
- <55> 데이터선 구동 회로(30)는, 수평 드라이버(31), 수평 선택 스위치(32-1~32-n), 표시 신호 공급 트랜지스터(33-1, 33-2), 측정 신호 공급 트랜지스터(34-1, 34-2), 전압 공급 제어 트랜지스터(35-1~35-n) 및 인버터(36)에 의해 구성되어 있다.
- <56> 수평 드라이버(31)는, 예를 들면 시프트 레지스터 회로와, 테스트용 로직 회로를 갖는 구성으로 되어 있고, 테스트 신호 TEST가 접지 레벨인 저레벨(이하, 「"L" 레벨」이라고 기술함)일 때, 즉 통상 동작 모드에서는 시프트 레지스터 회로가 동작함으로써, 수평 선택 스위치(32-1~32-n)를 순서대로 선택 구동하기 위한 제1 수평 스위치 구동 신호 DSW1~DSWn을 출력하고, 테스트 신호 TEST가 "H" 레벨일 때, 즉 테스트 모드에서는 테스트용 로직 회로가 동작함으로써, 수평 선택 스위치(32-1~32-n)를 소정의 화소열 단위로 선택 구동하기 위한 제2 수평 스위치 구동 신호 DSW를 출력하도록 되어 있다.
- <57> 수평 선택 스위치(32-1~32-n) 중, 홀수번째의 화소열에 대응하는 수평 선택 스위치(32-1, 32-3, ...)는, 홀수번째의 화소열의 데이터선(55-1, 55-3, ...)과 제1 신호 공급선(37-1) 사이에 접속되고, 짝수번째의 화소열에 대응하는 수평 선택 스위치(32-2, 32-4, ...)는, 짝수번째의 화소열의 데이터선(55-2, 55-4, ...)과 제2 신호 공급선(37-2) 사이에 접속되며, 수평 드라이버(31)로부터 출력되는 제1 또는 제2 수평 주사 신호에 응답하여 온 상태로 된다.
- <58> 통상 동작 모드에서는, 화상 표시용 신호 SIG가 표시 신호 공급 트랜지스터(33-1, 33-2)를 통해서 제1, 제2 신호 공급선(37-1, 37-2)에 공통으로 공급된다. 표시 신호 공급 트랜지스터(33-1, 33-2)는, "L" 레벨의 테스트 신호 TEST가 인버터(36)를 통해서 게이트 전극에 인가됨으로써 온 상태로 되어, 화상 표시용 신호 SIG를 제1, 제2 신호 공급선(37-1, 37-2)에 대하여 공통으로 공급한다.
- <59> 한편, 테스트 모드에서는, 제1 신호 공급선(37-1)에는 제1 측정 신호 TSIG1이 측정 신호 공급 트랜지스터(34-1)를 통해서 선택적으로 공급되고, 제2 신호 공급선(37-2)에는 제2 측정 신호 TSIG2가 신호 공급 트랜지스터(34-2)를 통해서 선택적으로 공급된다. 측정 신호 공급 트랜지스터(34-1, 34-2)는, "H" 레벨의 테스트 신호 TEST가 게이트 전극에 인가됨으로써 온 상태로 되어, 제1, 제2 측정 신호 TSIG1, TSIG2를 제1, 제2 신호 공급선(37-1, 37-2)에 공급한다.
- <60> 전압 공급 제어 트랜지스터(35-1~35-n)는, 데이터선(55-1~55-n)의 각각과 전압 공급선(38) 사이에 접속되어 있다. 전압 공급선(38)에는 소정의 직류 전압 Vguard가 공급된다. 전압 공급 트랜지스터(35-1~35-n)는, 각 게이트 전극이 제어 선(39)에 공통으로 접속되어 있고, 그 제어선(39)을 통해서 "H" 레벨의 전압 공급 제어 신호 TOFF가 게이트 전극에 인가됨으로써 온 상태로 되어 직류 전압 Vguard를 데이터선(55-1~55-n)에 인가한다.
- <61> (검사 회로)
- <62> 검사 회로(40)는, 스위치 회로(41-1~41-p), 센스 앰프(42-1~42-p) 및 디코더(43)에 의해 구성되어 있다.
- <63> 스위치 회로(41-1~41-p)는, 인접하는 2개의 데이터선(55-1과 55-2, 55-3과 55-4, ...)을 쌍으로 하여 배치되어 있다. 따라서, 스위치 회로(41-1~41-p)의 수 p는, 데이터선(55-1~55-n)의 개수 n의 절반으로 된다. 스위치 회로(41-1~41-p)는 동일한 회로 구성으로 되어 있기 때문에, 여기서는, 1번째의 스위치 회로(41-1)를 예로 들어 그 구체적인 회로 구성에 대해서 설명한다.
- <64> 스위치 회로(41-1)는, 한쪽의 접점이 데이터선(55-1, 55-2)의 각 일단에 각각 접속된 스위치(44, 45)와, 이들 스위치(44, 45)의 다른 쪽의 접점 사이에 접속된 스위치(46)로 구성되어 있다. 스위치(44, 45)는, "H" 레벨의 스위치 제어 신호 SWA가 인가됨으로써 온(단합) 상태로 되어 센스 앰프(42-1)의 반전 입력단 및 비반전 입력단을 데이터선(55-1, 55-2)에 각각 저임피던스로 접속하는 작용을 한다.
- <65> 스위치(46)는, "H" 레벨의 스위치 제어 신호 SWB가 인가됨으로써 온(단합) 상태로 되어 데이터선(55-1, 55-2) 사이를 저임피던스로 단락하는 데이터선 탭 수단으로서의 기능을 갖는다. 스위치(46)에 의해 데이터선(55-1, 55-2) 사이가 단락됨으로써, 데이터선(55-1, 55-2) 사이에 전위차가 있는 경우에, 데이터선(55-1, 55-2)의 각 전위, 즉 센스 앰프(42-1)의 반전 입력단 및 비반전 입력단의 각 전위가 동전위, 구체적으로는 단락 전의 데이

터선(55-1, 55-2)의 각 전위의 중간 전위로 된다.

- <66> 이와 같이, 스위치(46)는 데이터선(55-1, 55-2) 사이를 단락하는 작용을 하는 것이기 때문에, 스위치(46)의 배설 위치는 스위치(44, 45)와 센스 앰프(42-1) 사이에 한정되는 것은 아니다. 단, 스위치(46)를 센스 앰프(42-1)에 보다 가까운 위치에 배치한 쪽이, 데이터선(55-1, 55-2)의 기생 용량이나 배선 저항의 영향을 받지 않아, 센스 앰프(42-1)의 반전 입력단 및 비반전 입력단의 각 전위를 동전위로 할 수 있는 이점이 있다.
- <67> 센스 앰프(42-1)는, 스위치 회로(41-1)의 스위치(44, 45)가 온 상태에 있을 때에, 인에이블 신호 EN에 동기하여 데이터선(55-1, 55-2)의 각 전위를 비교하여 그 전위차를 검출하고, 그 전위차를 증폭하여 출력한다. 센스 앰프(42-2~42-p)도, 센스 앰프(42-1)와 마찬가지로 동작을 행한다. 이들 센스 앰프(42-1~42-p)는, 제1 데이터선인 홀수번째의 데이터선(55-1, 55-3, ...)의 전위와 제2 데이터선인 짝수번째의 데이터선(55-2, 55-4, ...)의 전위를 비교하는 비교 회로이다. 단, 비교 회로로서는 센스 앰프(42-1~42-p)에 한정되는 것이 아니라, 제1 데이터선의 전위와 제2 데이터선의 전위를 비교할 수 있는 구성의 것이면 된다.
- <68> 센스 앰프(42-1~42-p)로부터는 "H" 레벨 또는 "L" 레벨의 검출 신호가 출력되어, 디코더(43)에 입력된다. 디코더(43)는, 센스 앰프(42-1~42-p)로부터 공급되는 검출 신호를 일단 보유하고, 그 보유 결과를 기대값과 비교하여, 기대값대로이면 검사 결과가 양호(OK), 기대값대로가 아니면 불량(NG)으로 하는 검사 결과 신호 TOUT를 출력한다.
- <69> (센스 앰프 및 디코더)
- <70> 도 3은, 예를 들면 1번째의 센스 앰프(42-1) 및 이에 대응하는 디코더(43)의 회로 부분의 구체적인 회로예를 도시하는 회로도이다.
- <71> 도 3에 도시한 바와 같이, 센스 앰프(42-1)는, 소스 전극이 공통으로 접속되어 차동 동작을 하는 Nch의 차동쌍 트랜지스터 Q1, Q2와, 이들 차동쌍 트랜지스터 Q1, Q2의 각 드레인 전극에 각 드레인 전극이 각각 접속된 Pch의 부하 트랜지스터 Q3, Q4와, 차동쌍 트랜지스터 Q1, Q2의 소스 공통 접속 노드와 그라운드 사이에 접속된 Nch의 전류원 트랜지스터 Q5와, 부하 트랜지스터 Q3, Q4의 소스 공통 접속 노드와 전원 Vdd 사이에 접속된 Pch의 전류원 트랜지스터 Q6으로 구성되어 있다.
- <72> 트랜지스터 Q1, Q3의 각 게이트 전극은 서로 공통으로 접속됨과 함께, 트랜지스터 Q2, Q4의 드레인 공통 접속 노드에 접속되어 있다. 트랜지스터 Q2, Q4의 각 게이트 전극은 서로 공통으로 접속됨과 함께, 트랜지스터 Q1, Q3의 드레인 공통 접속 노드에 접속되어 있다. 그리고, 트랜지스터 Q1, Q3의 드레인 공통 접속 노드는 스위치(44)의 다른 쪽의 접점에 접속되고, 트랜지스터 Q2, Q4의 드레인 공통 접속 노드는 스위치(45)의 다른 쪽의 접점에 접속되어 있다. 전류원 트랜지스터 Q5의 게이트 전극에는 인에이블 신호 EN이 인가된다. 전류원 트랜지스터 Q6의 게이트 전극에는 인에이블 신호 EN의 반전 신호가 인가된다.
- <73> 디코더(43)의 센스 앰프(42-1)에 대응하는 회로 부분(43-1)은, 플립플롭(FF) (47)과 2입력 AND 게이트(48)로 구성되어 있다. 플립플롭(47)은, 센스 앰프(42-1)로부터 공급되는 "H" 레벨(논리 "1") 또는 "L" 레벨(논리 "0")의 검출 신호를 일시적으로 보유한다. 2입력 AND 게이트(48)는, 플립플롭(47)의 보유 내용인 논리 "1" 또는 논리 "0"을 기대값 "1"(또는 "0")과 비교한다. 그리고, 2입력의 논리가 일치할 때, 즉 플립플롭(47)의 보유 내용이 기대값대로이면 검사 결과가 양호(OK), 2입력의 논리가 일치하지 않을 때, 즉 플립플롭(47)의 보유 내용이 기대값대로가 아니면 불량(NG)으로 하는 2치("H" 레벨/"L" 레벨)의 검사 결과 신호 TOUT를 출력한다.
- <74> [액정 표시 장치의 검사]
- <75> 이상과 같이 구성된 본 실시예에 따른 액정 표시 장치(1)의 화소 어레이부(10)의 검사 방법(본 발명에 따른 검사 방법), 구체적으로는 단위 화소(50)의 양부의 검사, 게이트선(54-1~54-m) 및 데이터선(55-1~55-n)의 단락이나 단선 등의 검사에 대해서, 이하에 구체적으로 설명한다. 또한, 단위 화소(50)의 양부의 검사에는, 용량 소자(52)의 양부의 검사와, 액정 셀(53)의 양부의 검사가 있다. 이들 검사는, 주지의 LSI 테스터를 이용함으로써 행해진다.
- <76> 도 4는 액정 표시 장치(1)와 LSI 테스터(70)의 관계를 도시하는 블록도이다. 본 실시예에서는, LSI 테스터(70)로부터 액정 표시 장치(1)에 대하여 각종 제어 신호, 구체적으로는 데이터선 구동 회로(30)에서 이용하는 테스트 신호 TEST, 제1, 제2 측정 신호 TSIG1, TSIG2 및 전압 공급 제어 신호 TOFF와, 검사 회로(40)에서 이용하는 스위치 제어 신호 SWA, SWB 및 인에이블 신호 EN을 입력한다. 그리고, 액정 표시 장치(1)로부터 LSI 테스터(70)에 대하여 검사 결과 신호 TOUT가 입력되고, 그 검사 결과 신호 TOUT에 기초하여 LSI 테스터(70)가 단위 화

소(50)의 양부의 판단이나, 게이트선(54-1~54-m) 및 데이터선(55-1~55-n)의 단락이나 단선 등의 유무의 판단을 행하게 된다.

- <77> LSI 테스터(70)는, 내부에 CPU(71) 및 기억부(72) 등을 갖고, CPU(71)가 기억부(72) 등에 기억된 검사 프로그램을 읽어내어 실행함으로써, 이하에 설명하는 기능, 즉 단위 화소(50)의 양부나, 게이트선(54-1~54-m) 및 데이터선(55-1~55-n)의 단락, 단선 등을 검사하기 위한 기능을 실행하도록 되어 있다.
- <78> 여기서는, 검사 프로그램을 기억부(72) 등에 미리 기억해 두는 것을 전제로 하고 있지만, 검사 프로그램을 통신 수단에 의해 제공하여 기억부(72)에 읽어들이게 하는 것은 물론, CD-ROM 등의 기록 매체에 검사 프로그램을 기록하고, 그 검사 프로그램을 LSI 테스터(70)의 기록 매체 드라이버(도시 생략)를 통해서 기억부(72)에 읽어들이게 하도록 하는 것도 가능하다.
- <79> 또한, 단위 화소(50)의 양부의 검사나, 게이트선(54-1~54-m) 및 데이터선(55-1~55-n)의 단락, 단선 등의 검사는, 제조 공정에서 액정을 주입하기 전의 단계에서 행하는 것으로 한다. 단, 액정 셀(53)의 양부의 검사에 대해서는, 액정을 주입한 후의 단계에서 행하는 것으로 한다. 어떠한 경우에도, 검사의 동작에 대해서는 기본적으로 동일하다.
- <80> 이하에, LSI 테스터(70)의 CPU(71)에 의한 제어 하에 실행되는, 단위 화소(50)의 양부의 검사나, 게이트선(54-1~54-m) 및 데이터선(55-1~55-n)의 단락, 단선 등의 검사를 위한 일련의 측정 동작에 대해서, 도 5의 타이밍차트 및 도 6의 동작 설명도를 이용하여 설명한다.
- <81> 또한, 이 CPU(71)에 의한 일련의 측정 동작은, 수직 드라이버(21)에 의한 수직 주사에 동기하여 화소행 단위로, 인접하는 화소열을 쌍으로 하여 실행되는 것으로 한다. 여기서는, 이해를 쉽게 하기 위해서, 도 6에 도시한 바와 같이, 임의의 화소행 i에서의 1열째, 2열째의 단위 화소(50i-1, 50i-2)를 쌍으로 한 경우를 예로 들어 설명하는 것으로 한다.
- <82> 도 5의 타이밍차트에는, 테스트 신호 TEST, 수평 스위치 구동 신호 DSW, 전압 공급 제어 신호 TOFF, 수직 주사 신호 GATE, 스위치 제어 신호 SWA, SWB 및 인에이블 신호 EN의 타이밍 관계를 도시하고 있다. 이들 신호는, 측정 개시 전에는 모두 "L" 레벨의 상태에 있다.
- <83> 우선, LSI 테스터(70)는, 시각 t11에서 테스트 신호 TEST를 "H" 레벨로 함과 함께, 제1, 제2 측정 신호 TSIG1, TSIG2를 액정 표시 장치(1)에 공급한다. 테스트 신호 TEST가 "H" 레벨로 됨으로써, 신호 공급 트랜지스터(34-1, 34-2)가 온 상태로 되어 제1, 제2 측정 신호 TSIG1, TSIG2를 제1, 제2 신호 공급선(37-1, 37-2)에 공급한다.
- <84> 또한, 테스트 신호 TEST가 "H" 레벨로 됨으로써, 수평 드라이버(31)가 수평 선택 스위치(32-1, 32-2)에 대하여 공통의 수평 스위치 구동 신호 DSW를 "H" 레벨로 하여 수평 선택 스위치(32-1, 32-2)를 온 상태로 한다. 이에 의해, 제1, 제2 측정 신호 TSIG1, TSIG2는, 제1, 제2 신호 공급선(37-1, 37-2)으로부터 수평 선택 스위치(32-1, 32-2)를 통해서 데이터선(55-1, 55-2)에 인가된다.
- <85> 데이터선(55-1, 55-2)에 대한 제1, 제2 측정 신호 TSIG1, TSIG2의 인가와 동시에(시각 t11), 수직 드라이버(21)에 의한 수직 주사에 의해, 수직 드라이버(21)로부터 화소행 i의 게이트선(54-i)에 대하여 "H" 레벨의 수직 주사 신호 GATE가 인가된다. 이에 의해, 단위 화소(50i-1, 50i-2)의 각 화소 트랜지스터(51)가 온 상태로 되기 때문에, 그 화소 트랜지스터(51)를 통해서 제1, 제2 측정 신호 TSIG1, TSIG2가 각 용량 소자(52)에 인가된다.
- <86> 여기서, 제1 측정 신호 TSIG1의 전압 레벨을 예를 들면 5.0V로 하고, 제2 측정 신호 TSIG2의 전압 레벨을 예를 들면 4.0V로 한다. 단, 이들 전압 레벨은 일례에 지나치지 않으며, 이에 한정되는 것은 아니다. 또한, 제1, 제2 측정 신호 TSIG1, TSIG2는 직류 전압의 아날로그 신호이다.
- <87> 제1, 제2 측정 신호 TSIG1, TSIG2가 단위 화소(50i-1, 50i-2)의 각 용량 소자(52)에 인가됨으로써, 이들은 측정 신호 TSIG1, TSIG2에 따른 전하가 차지되어, 제1, 제2 측정 신호 TSIG1, TSIG2의 전압 레벨이 각 용량 소자(52)에 보유된다. 이와 같이 하여, 단위 화소(50i-1, 50i-2)에는, 제1, 제2 측정 신호 TSIG1, TSIG2의 전압 레벨이 써넣어진다.
- <88> 다음으로, 단위 화소(50i-1, 50i-2)에의 제1, 제2 측정 신호 TSIG1, TSIG2의 전압 레벨의 써넣기 후, 시각 t12에서 수직 드라이버(21)로부터 i행째의 화소행에 대하여 출력되는 수직 주사 신호 GATE가 "H" 레벨로부터 "L" 레벨로 천이한다. 이에 의해, 단위 화소(50i-1, 50i-2)의 각 화소 트랜지스터(51)가 오프 상태로 되어, 각 용

량 소자(52)에 축적된 전하량이 확정된다.

- <89> 다음으로, 시각 t13에서 수평 드라이버(31)는, 수평 스위치 구동 신호 DSW를 "L" 레벨로 하여 수평 선택 스위치(32-1, 32-2)를 오프 상태로 하여, 데이터선(55-1, 55-2)에 대한 제1, 제2 측정 신호 TSIG1, TSIG2의 인가를 정지한다.
- <90> 이와 동시에(시각 t13), LSI 테스터(70)는, 전압 공급 제어 신호 TOFF 및 스위치 제어 신호 SWA, SWB를 "H" 레벨로 한다. 이에 의해, 전압 공급 제어 트랜지스터(35-1~35-n)가 온 상태로 되어, 소정의 직류 전압 Vguard가 데이터선(55-1, 55-2)에 인가됨과 함께, 스위치 회로(41-1)의 스위치(44, 45)가 온 상태로 되어, 그 직류 전압 Vguard가 센서 앰프(42-1)의 반전 입력단 및 비반전 입력단에 인가된다. 여기서, 직류 전압 Vguard를 예를 들면 3.0V로 한다.
- <91> 또한, 스위치(46)는, 온 상태로 되어 데이터선(55-1, 55-2) 사이, 나아가서는 센서 앰프(42-1)의 반전 입력단-비반전 입력단을 단락함으로써, 데이터선(55-1, 55-2)의 각 전위 및 센서 앰프(42-1)의 반전 입력단 및 비반전 입력단의 각 전위를 동일한 전위, 즉 전압 Vguard로 하는 이퀄라이즈 동작을 행한다.
- <92> 이 이퀄라이즈 동작에 의해 회로 내의 각 부위, 즉 데이터선(55-1, 55-2)의 각 전위 및 센서 앰프(42-1)의 반전 입력단 및 비반전 입력단의 각 전위가 거의 일정(동전위)하게 된 단계에서의 시각 t14에서 LSI 테스터(70)는, 전압 공급 제어 신호 TOFF를 "L" 레벨로 하여 전압 공급 제어 트랜지스터(35-1~35-n)를 오프 상태로 한다. 이에 의해, 직류 전압 Vguard의 데이터선(55-1, 55-2)에의 인가가 정지되고, 이 상태에서, 스위치(46)의 작용에 의해 회로 내 전위의 더욱 정밀한 이퀄라이즈 동작이 행해진다.
- <93> 이러한 이퀄라이즈 동작을 행함으로써, 센서 앰프(42-1)의 반전 입력단 및 비반전 입력단의 각 전위가 동전위로 되기 때문에, 이후, 센서 앰프(42-1)에 의해 데이터선(55-1, 55-2)의 각 전위를 비교할 때에, 그 비교 동작을 확실하게 행할 수 있다.
- <94> 이퀄라이즈 동작이 종료된 후의 시각 t15에서 LSI 테스터(70)는, 스위치 제어 신호 SWB를 "L" 레벨로 하여 스위치 회로(41-1)의 스위치(46)를 오프 상태로 함으로써, 데이터선(55-1)과 데이터선(55-2) 사이를 전기적으로 독립시킴과 함께, 센서 앰프(42-1)의 반전 입력단과 비반전 입력단 사이를 전기적으로 독립시킨다.
- <95> 다음으로, 시각 t16에서 수직 드라이버(21)에 의한 2회째의 수직 주사에 의해, 수직 드라이버(21)로부터 화소행 i의 게이트선(54-i)에 대하여 "H" 레벨의 수직 주사 신호 GATE가 인가된다. 이에 의해, 단위 화소(50i-1, 50i-2)의 각 화소 트랜지스터(51)가 온 상태로 되기 때문에, 각 용량 소자(52)의 보유 전압이 화소 트랜지스터(51)를 통해서 쌓으로 되는 2개의 데이터선(55-1, 55-2)에 인가된다.
- <96> 여기서, 데이터선(55-1, 55-2)은 용량 성분을 갖고 있다. 또한, 본 실시예 에서는, 데이터선(55-1)의 용량값과 데이터선(55-2)의 용량값을 동일하게 하고, 그 용량값을 Cdata라고 한다. 또한, 데이터선(55-1, 55-2)의 용량값 Cdata는, 용량 소자(52)의 용량값 Cs에 비해 매우 크다. 일례로서, Cs : Cdata=1 : 100으로 한다. 즉, 데이터선(55-1, 55-2)의 용량값 Cdata는, 용량 소자(52)의 용량값 Cs의 100배로 한다.
- <97> 이퀄라이즈 동작에 의해, 데이터선(55-1, 55-2)의 각 용량 성분에 3.0V(Vguard)가 보유되어 있다. 이 상태에서, 단위 화소(50i-1, 50i-2)의 각 용량 소자(52)의 보유 전압을 데이터선(55-1, 55-2)에 읽어내면, 단위 화소(50i-1)의 용량 소자(52)의 보유 전압이 5.0V, 단위 화소(50i-2)의 용량 소자(52)의 보유 전압이 4.0V로 되기 때문에, 데이터선(55-1, 55-2)의 용량값 Cdata와 용량 소자(52)의 용량값 Cs의 용량비로부터, 데이터선(55-1)의 전위가 3.05V로 되고, 데이터선(55-2)의 전위가 3.04V로 된다(Q=C·V로부터, 데이터선(55-1)의 전하는 305·Cs, 데이터선(55-2)의 전하는 304·Cs).
- <98> 다음으로, LSI 테스터(70)는, 쌓으로 되는 2개의 데이터선(55-1, 55-2)의 전위가 확정된 시각 t17에서 인에이블 신호 EN을 "H" 레벨로 하여 센스 앰프(42-1) 내의 전류원 트랜지스터 Q5, Q6(도 3을 참조)을 온 상태로 한다. 이에 의해, 센스 앰프(42-1)는 활성화 상태로 되어, 데이터선(55-1)의 전위와 데이터선(55-2)의 전위를 비교한다.
- <99> 여기서, 상기의 예에서는, 데이터선(55-1)의 전위 3.05V가 센스 앰프(42-1)의 비반전 입력단에 인가되고, 데이터선(55-2)의 전위 3.04V가 센스 앰프(42-1)의 반전 입력단에 인가되게 된다. 이 때, 센스 앰프(42-1)는, 데이터선(55-1)의 전위 3.05V와 데이터선(55-2)의 전위 3.04V의 전위차 0.01V를 최대 진폭 전압 Vdd까지 증폭하여 논리 "1"의 비교 결과로서 디코더(43), 구체적으로는 센스 앰프(42-1)에 대응하는 회로 부분(43-1)에 출력한다.

- <100> 데이터선(55-1, 55-2)의 각 전위의 전위차는, 본래 동일한 용량값이어야 할 단위 화소(50i-1), 단위 화소(50i-2)의 각 용량 소자(52)의 용량값 Cs와 데이터선(55-1, 55-2)의 용량값 Cdata의 용량비의 차이에 기인한다. 그리고, 단위 화소(50i-1)의 용량 소자(52)에 이상이 있어 그 용량값 Cs가 2할 이상 작아지면, 데이터선(55-1)의 전위가 3.04V 이하로 되고, 단위 화소(50i-2)의 용량 소자(52)에 이상이 있어 그 용량값 Cs가 2할 이상 커지면, 데이터선(55-2)의 전위가 3.05V 이상으로 된다. 즉, 데이터선(55-1, 55-2)의 전위의 고저 관계가 역전된다. 이 때, 센스 앰프(42-1)는, 데이터선(55-1, 55-2)의 전위차를 논리 "0"의 비교 결과로서 디코더(43)의 회로 부분(43-1)에 출력한다.
- <101> 디코더(43)의 회로 부분(43-1)은, 센스 앰프(42-1)의 비교 결과가, 단위 화소(50i-1, 50i-2)의 각 용량 소자(52)가 정상일 때의 기대값 "1"과 일치하는지의 여부를 판정하고, 그 판정 결과를 검사 결과 신호 TOUT로서 LSI 테스터(70)에 공급한다. 단위 화소(50i-1, 50i-2)의 각 용량 소자(52)가 정상일 때는, 센스 앰프(42-1)의 비교 결과가 논리 "1"로 되기 때문에, 2입력 AND 게이트(48)의 출력인 검사 결과 신호 TOUT는 "H" 레벨(논리 "1")로 된다. 한편, 단위 화소(50i-1, 50i-2)의 각 용량 소자(52) 중 어느 하나가 이상일 때는, 센스 앰프(42-1)의 비교 결과가 논리 "0"으로 되기 때문에, 검사 결과 신호 TOUT는 "L" 레벨(논리 "0")로 된다.
- <102> LSI 테스터(70)는, 디코더(43)로부터의 검사 결과 신호 TOUT를 받아, 단위 화소(50) 모두에 대해서 용량 소자(52)의 양부를, 화소행 단위로 인접하는 2개의 단위 화소를 쌍으로 하여 검사할 수 있다.
- <103> 또한, 본 예에서는, 제1 측정 신호 TSIG1의 전압 레벨을 제2 측정 신호 TSIG2의 전압 레벨보다도 높게 설정하였지만, 제1, 제2 측정 신호 TSIG1, TSIG2의 각 전압 레벨의 고저 관계를 역으로 설정하는 것도 가능하다. 이 경우에는, 디코더(43)에서, 단위 화소(50i-1, 50i-2)의 각 용량 소자(52)가 정상일 때의 기대값으로서 논리 "0"을 설정하게 된다. 즉, 기대값 "1"/ "0"은, 쌍으로 되는 2개의 데이터선(55-1, 55-2)에 인가하는 제1, 제2 측정 신호 TSIG1, TSIG2로부터 상정되게 된다.
- <104> 또한, 제1 측정 신호 TSIG1의 전압 레벨과 제2 측정 신호 TSIG2의 전압 레벨을 절환하는 회로를 설치하고, 제1 측정 신호 TSIG1의 전압 레벨을 데이터선(55-1)에, 제2 측정 신호 TSIG2의 전압 레벨을 데이터선(55-2)에 각각 공급하여 행하는 검사와, 제2 측정 신호 TSIG2의 전압 레벨을 데이터선(55-1)에, 제1 측정 신호 TSIG1의 전압 레벨을 데이터선(55-2)에 각각 공급하여 행하는 검사의 2개의 검사를 행하는 구성을 채용하는 것도 가능하다. 이 구성을 채용함으로써, 단위 화소(50i-1, 50i-2)의 각 용량 소자(52) 중 어느 하나가 이상인지를 보다 확실하게 판정할 수 있다.
- <105> 여기까지 설명한 일련의 측정 동작을, 액정 주입 전의 단계에서의 검사로서 실행함으로써, 전술한 바와 같이, 단위 화소(50)의 용량 소자(52)의 양부(정상/이상)에 대해서 검사할 수 있다.
- <106> 또한, 액정 주입 전의 단계에서의 검사에서, 전술한 일련의 측정 동작을 화소행마다 행하여 각 화소행의 인접하는 2개의 단위 화소에 제1, 제2 측정 신호 TSIG1, TSIG2의 각 전압 레벨을 써넣을 때에, 전압 레벨을 써넣을 수 없는 단위 화소가 발생한 경우에는, 써넣을 수 없었던 단위 화소를 포함하는 화소열의 데이터선에 단락 혹은 단선이 발생한 것을 검출할 수 있다.
- <107> 데이터선에 단락 혹은 단선이 발생한 부위에 대해서는, 제1, 제2 측정 신호 TSIG1, TSIG2의 각 전압 레벨을 써넣는 동작이, 수직 드라이버(21)에 의한 수직 주사에 동기하여 화소행 단위로 행해지기 때문에, 전압 레벨을 써넣을 수 없는 단위 화소가 발생한 화소행의 위치를, 데이터선에 단락 혹은 단선이 발생한 부위로서 검출할 수 있다.
- <108> 또한, 액정 주입 전의 단계에서의 검사에서, 전체 데이터선(55-1~55-n)이 정상인 것을 전제로 한 후에, 전술한 일련의 측정 동작을, 전체 화소열을 대상으로 하여, 인접하는 2개의 화소열을 쌍으로 하여 화소행마다 행하는 것이 아니라, 전체 화소열을 복수로 분할하고 그 분할의 단위를 대상으로 하여, 인접하는 2개의 화소열을 쌍으로 하여 화소행마다 행함으로써, 제1, 제2 측정 신호 TSIG1, TSIG2의 각 전압 레벨을 단위 화소(50)에 써넣을 때에, 전압 레벨을 써넣을 수 없는 단위 화소가 발생한 경우에는, 수직 주사 신호 GATE에 의해 화소 트랜지스터(51)를 온시킬 수 없었던 것으로 되기 때문에, 써넣을 수 없었던 단위 화소를 포함하는 화소행의 게이트선에 단락 혹은 단선이 발생한 것을 검출할 수 있다.
- <109> 일례로서, 화소열이 1920개(수평 방향의 화소수가 1920)인 것으로 하고, 전체 화소열 1920을 48개의 화소열을 단위로 하여 40영역으로 분할하고, 그 분할 영역마다 전술한 일련의 측정 동작을 40회, 인접하는 2개의 화소열을 쌍으로 하여 화소행마다 실행함으로써, 게이트선(54-1~54-m)에 단락 혹은 단선의 발생 개소를 40개의 영역 단위로 검출할 수 있다.

- <110> 한편, 모든 단위 화소(50)의 용량 소자(52), 전체 데이터선(55-1~55-n) 및 전체 게이트선(54-1~54-m)이 정상 인 것을 전제로 한 후에, 액정 주입 후의 단계에서의 검사에서, 전술한 일련의 측정 동작을 화소행마다 행함으로써, 단위 화소(50)의 용량 소자(42) 이외의 양부에 대해서 검사할 수 있다.
- <111> 즉, 액정이 규정대로 주입되지 않거나, 액정에 이물이 혼입되거나, 혹은 화소 전극의 패턴이 무너지거나 한 경우에, 용량 소자(52)의 용량값 Cs가 변화된다. 따라서, 전술한 일련의 측정 동작에 의해 이상이 검출된 경우에는, 용량 소자(52)가 정상이기 때문에, 단위 화소(50)에 용량 소자(52) 이외의 이상이 있는, 즉 액정이 규정대로 주입되어 있지 않거나, 액정에 이물이 혼입되어 있거나, 혹은 화소 전극의 패턴이 무너져 있는 등의 이상이 있다고 판정할 수 있다.
- <112> 전술한 바와 같이, 제1 화소군(상기의 예에서는, 1열째의 화소군)의 각 단위 화소로부터 제1 측정 신호 TSIG1을 제1 데이터선(55-1)에, 제2 화소군(상기의 예에서는, 2열째의 화소군)의 각 단위 화소(50)로부터 제2 측정 신호 TSIG2를 제2 데이터선(55-2)에 각각 읽어내기 전에, 제1, 제2 데이터선(55-1, 55-2)에 소정의 직류 전압 Vguard를 공급하고, 또한 제1 데이터선(55-1)과 제2 데이터선(55-2)을 스위치(46)에 의해 단락함으로써, 쌍으로 되는 제1, 제2 데이터선(55-1, 55-2)의 각 전위가 동전위로 된다.
- <113> 이와 같이, 제1, 제2 데이터선(55-1, 55-2)의 각 전위를 동전위로 한 상태에서, 제1, 제2 화소군의 각 단위 화소(50)로부터 제1, 제2 측정 신호 TSIG1, TSIG2를 제1, 제2 데이터선(55-1, 55-2)에 읽어내고, 이들 쌍으로 되는 데이터선(55-1, 55-2)의 각 전위를 비교하는 동작을 행함으로써, 그 비교 동작을 정확하게 행할 수 있다.
- <114> 특히, 본 실시예에 따른 검사 방법은, 리크 전류를 측정하는 방법과는 달리, 쌍으로 한 단위 화소에 전압값이 서로 다른 측정 신호 TSIG1, TSIG2를 각각 써넣은 후, 쌍으로 되는 데이터선(55-1, 55-2)에 소정의 직류 전압 Vguard를 인가하고, 또한 그 데이터선(55-1, 55-2) 사이를 단락하여 이퀄라이즈 동작을 행한 후, 쌍으로 한 단위 화소에 보유한 전압을 각각 데이터선(55-1, 55-2) 상에 읽어내어 비교하는 방법이기 때문에, 용량 소자(52)의 용량값 Cs가 수십fF 정도의 LCOS 등의 반사형 액정 표시 장치에서도 확실하게 검사를 행할 수 있다.
- <115> 또한, 검사 회로(40)의 입력단에, 그 검사 수단과 제1, 제2 데이터선(55-1, 55-2) 사이의 전기적인 접촉을 선택적으로 분리하는 스위치(44, 45)를 설치함으로써, 단위 화소(50)에의 제1, 제2 측정 신호 TSIG1, TSIG2의 써넣기 동작과 검사 회로(40)에서의 검사 동작을 병행하여 행할 수 있기 때문에, 일련의 검사에 요하는 처리 시간을 단축할 수 있다.
- <116> 또한, 데이터선 단락 수단인 스위치(46)를 스위치(44, 45)와 센스 앰프(41-1) 사이에 배치함으로써, 스위치(46)의 배치 위치가 센스 앰프(42-1)에 보다 가까운 위치로 되기 때문에, 데이터선(55-1, 55-2)의 기생 용량이나 배선 저항의 영향을 받지 않고, 센스 앰프(42-1)의 반전 입력단 및 비반전 입력단의 각 전위를 동전위로 할 수 있다.

**발명의 효과**

- <117> 본 발명에 따르면, 제1, 제2 데이터선의 각 전위를 동전위로 한 상태에서, 제1, 제2 화소군의 각 단위 화소로부터 제1, 제2 측정 신호를 제1, 제2 데이터선에 읽어내고, 이들 쌍으로 되는 데이터선의 각 전위를 비교하는 동작을 행하는 것으로 되기 때문에, 그 비교 동작을 정확하게 행할 수 있다.

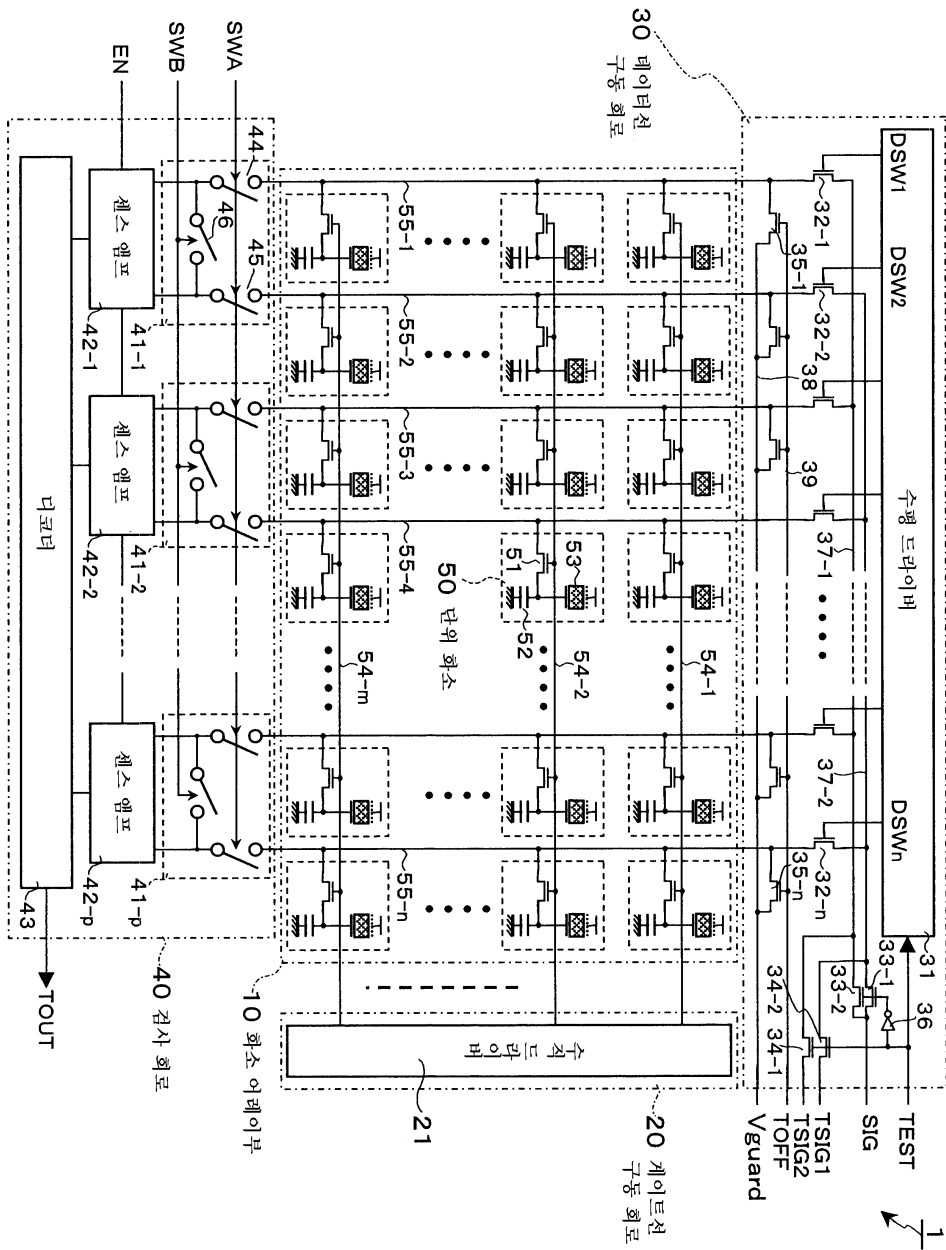
**도면의 간단한 설명**

- <1> 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 구성의 개략을 도시하는 시스템 구성도.
- <2> 도 2는 단위 화소의 회로 구성의 일례를 도시하는 회로도.
- <3> 도 3은 1번째의 센스 앰프 및 이에 대응하는 디코더의 회로 부분의 구체적인 회로예를 도시하는 회로도.
- <4> 도 4는 액정 표시 장치와 LSI 테스트와의 접속 관계를 도시하는 블록도.
- <5> 도 5는 검사를 위한 일련의 측정 동작의 설명에 이용되는 타이밍차트.
- <6> 도 6은 검사를 위한 일련의 측정 동작에 대한 동작 설명도.
- <7> <도면의 주요 부분에 대한 부호의 설명
- <8> 1 : 액티브 매트릭스 방식 액정 표시 장치

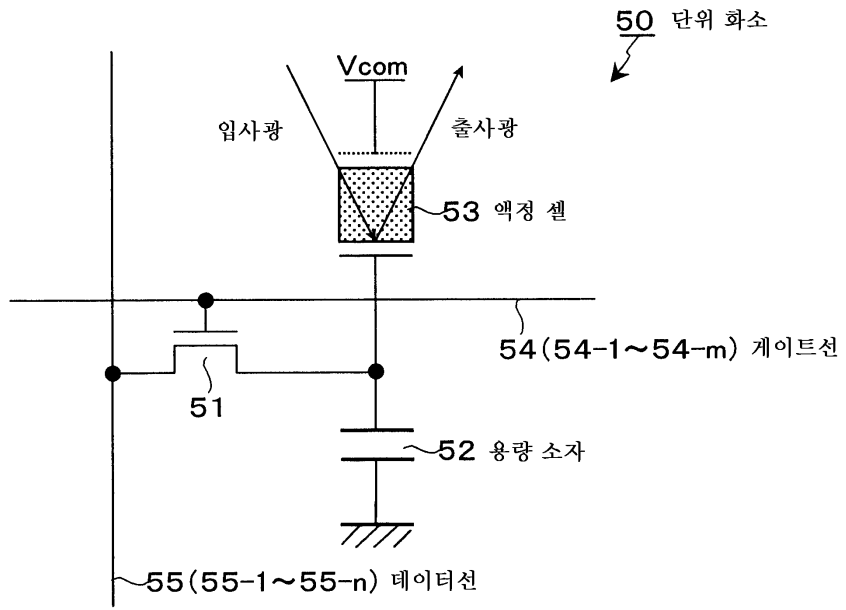
- <9> 10 : 화소 어레이부
- <10> 20 : 게이트선 구동 회로
- <11> 21 : 수직 드라이버
- <12> 30 : 데이터선 구동 회로
- <13> 31 : 수평 드라이버
- <14> 32-1~32-n : 수평 선택 스위치
- <15> 35-1~35-n : 전압 공급 제어 트랜지스터
- <16> 40 : 검사 회로
- <17> 41-1~41-p : 스위치 회로
- <18> 42-1~42-p : 센스 앰프
- <19> 43 : 디코더
- <20> 50 : 단위 화소
- <21> 51 : 화소 트랜지스터
- <22> 52 : 용량 소자
- <23> 53 : 액정 셀
- <24> 54(54-1~54-m) : 게이트선
- <25> 55(55-1~55-n) : 데이터선
- <26> 70 : LSI 테스터

도면

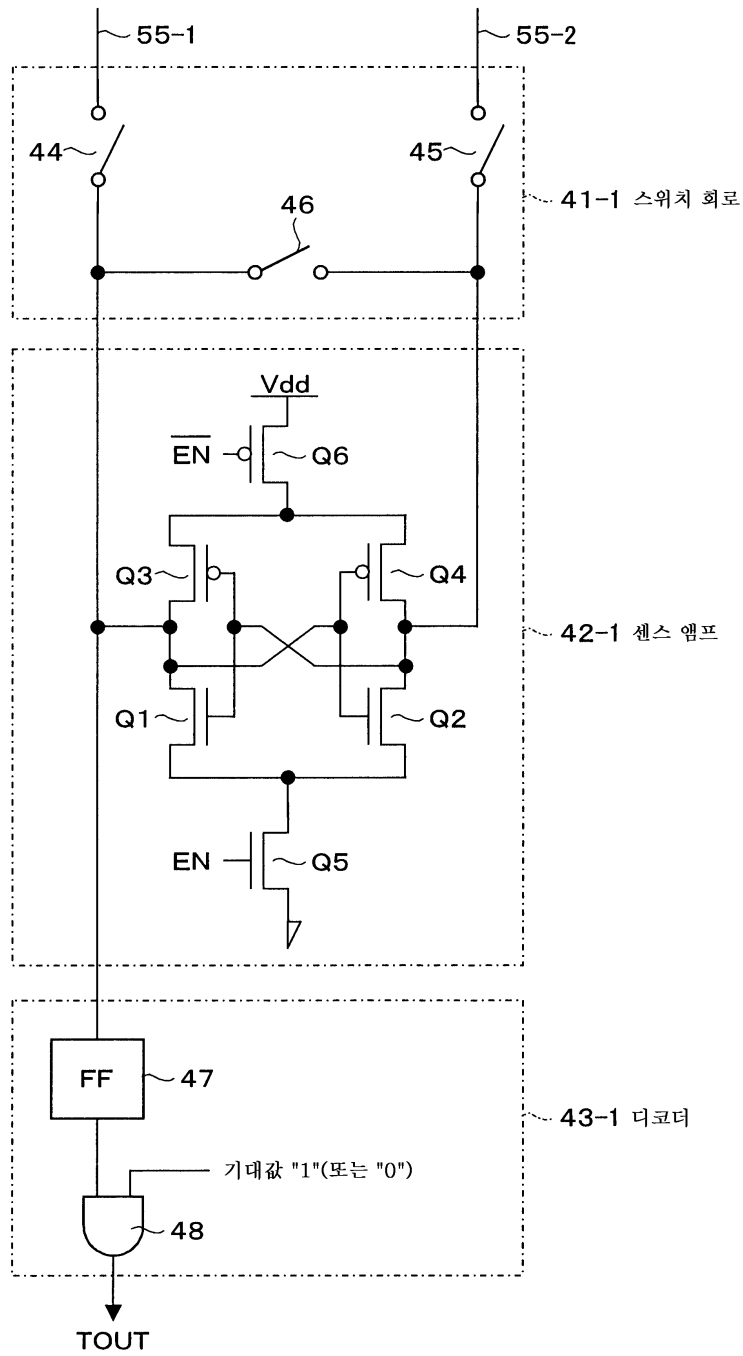
도면1



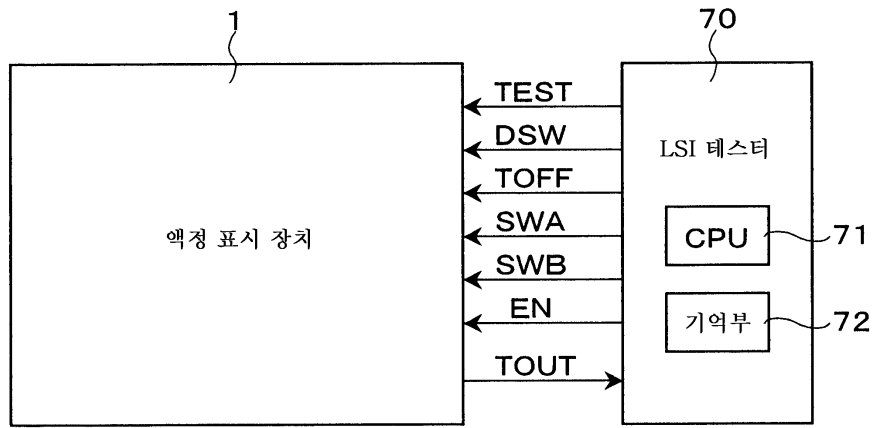
도면2



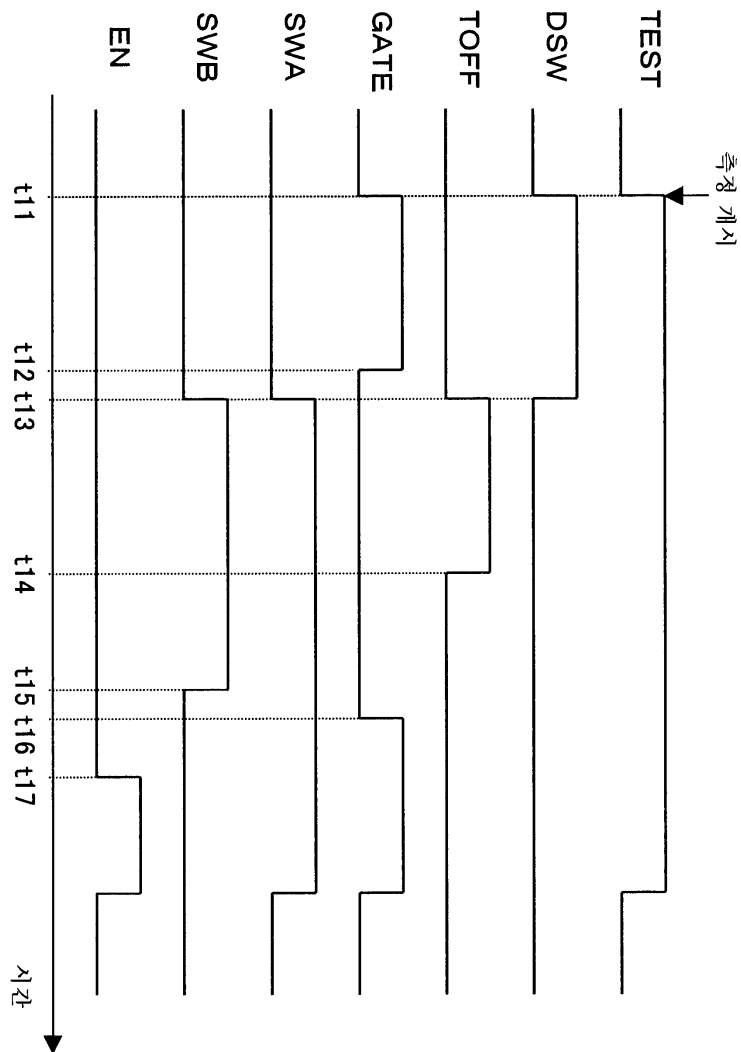
도면3



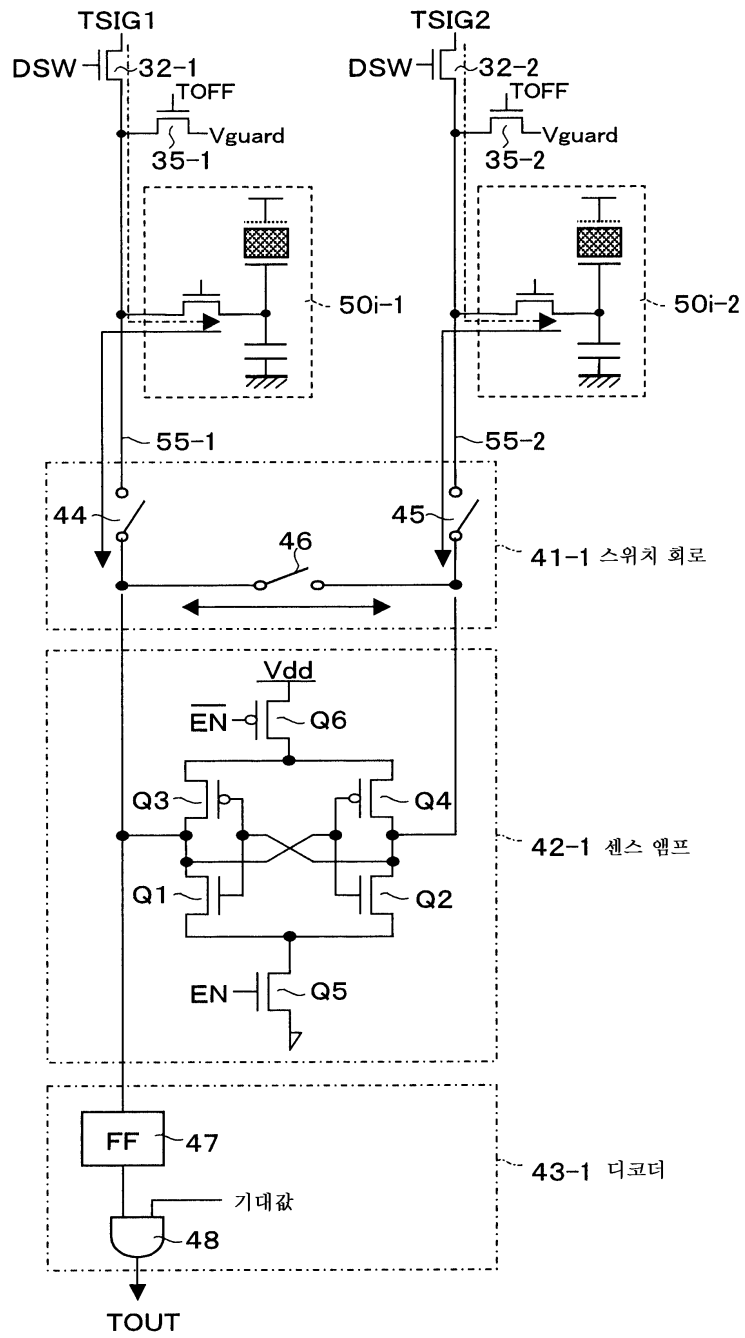
도면4



도면5



도면6



专利名称(译)	液晶显示装置和检查液晶显示装置的方法		
公开(公告)号	<a href="#">KR1020070118977A</a>	公开(公告)日	2007-12-18
申请号	KR1020070057638	申请日	2007-06-13
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	KAWAURA HIDEAKI 가와우라히데아끼 SHIMIZUME KAZUTOSHI 시미즈메가즈또시 ANDO NAOKI 안도나오끼 MIYAZAWA KAZUYUKI 미야자와가즈유키 HIRANO KATSUHISA 히라노가쯔히사 HORIGUCHI NORIAKI 호리구찌노리아끼 AKIMOTO OSAMU 아끼모또오사무		
发明人	가와우라히데아끼 시미즈메가즈또시 안도나오끼 미야자와가즈유키 히라노가쯔히사 호리구찌노리아끼 아끼모또오사무		
IPC分类号	G02F1/133 G02F1/13		
CPC分类号	G09G2320/0295 G09G3/006 G09G3/3611		
代理人(译)	CHANG, SOO KIL LEE, JUNG HEE		
优先权	2006162991 2006-06-13 JP		
其他公开文献	KR101376404B1		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

它使得数据线的电位决定从2的数据线的寄生电容等相对应。因此，仅将参考电压预充电到数据线，读取2的数据线上的操作并且不能执行比较像素的拥有电压。在第一测量信号TSIG1从第一数据线(55-1)中的第一像素组的每个单位像素(例如，1热的像素组)读取之前，分别读取第二侧静态信号TSIG2从第二数据线(55-2)中的第二像素组的每个单位像素(50)(例如，2个热的像素组)开始。预定的DC电压Vguard被提供给数据线(55-1,55-2)。而且，数据线(55-1)和数据线(55-2)与开关(46)短路。以这种方式，由对组成的数据线(55-1,55-2)的每个电位都是对电动势进行的。数据线，测量信号，开关，像素阵列，单位像素。

