



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0109345  
(43) 공개일자 2007년11월15일

(51) Int. Cl.

G02F 1/133 (2006.01)

(21) 출원번호 10-2006-0042193

(22) 출원일자 2006년05월11일

심사청구일자 없음

(71) 출원인

엘지.필립스 엘시디 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

전용주

대전 동구 인동 현대아파트 108-402

박재석

대구 북구 관음동 한신아파트 101동 404호

(74) 대리인

허용록

전체 청구항 수 : 총 28 항

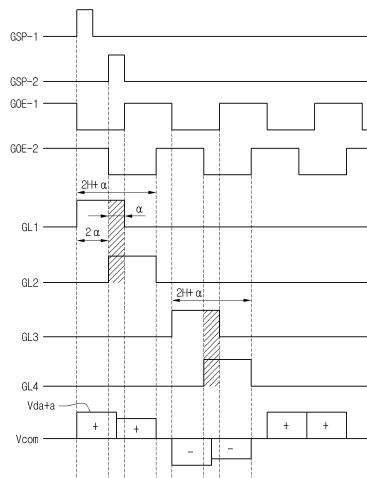
#### (54) 액정표시장치 및 그의 구동방법

##### (57) 요약

고 주파수에서도 박막트랜지스터의 충전시간을 확보하여 화질을 향상시킬 수 있는 액정표시장치 및 그의 구동방법이 개시된다.

본 발명에 따른 액정표시장치는 복수의 게이트라인 및 복수의 데이터라인이 배열된 액정패널과, 상기 각 게이트라인으로 1수평구간+ $\alpha$  동안 게이트 스캔신호를 공급하는 게이트 드라이버 및 상기 데이터라인으로 데이터 전압을 공급하는 데이터 드라이버를 포함하고, 상기 스캔신호의 소정 구간은 중첩되어 상기 각 게이트라인으로 공급되는 것을 특징으로 한다.

대표도 - 도4



## 특허청구의 범위

### 청구항 1

복수의 게이트라인 및 복수의 데이터라인이 배열된 액정패널;

상기 각 게이트라인으로 1수평구간+ $\alpha$  동안 게이트 스캔신호를 공급하는 게이트 드라이버; 및

상기 데이터라인으로 데이터 전압을 공급하는 데이터 드라이버를 포함하고,

상기 스캔신호의 소정 구간은 중첩되어 상기 각 게이트라인으로 공급되는 것을 특징으로 하는 액정표시장치.

### 청구항 2

제 1항에 있어서,

상기 액정패널은 수직 2 도트 인버전 방식으로 구동되는 것을 특징으로 하는 액정표시장치.

### 청구항 3

제 1항에 있어서,

상기 액정패널은 스퀘어(Square) 인버전 방식으로 구동되는 것을 특징으로 하는 액정표시장치.

### 청구항 4

제 1항에 있어서,

상기 소정 구간은  $\alpha$  인 것을 특징으로 하는 액정표시장치.

### 청구항 5

제 4항에 있어서,

상기  $\alpha$ 는 1 수평구간 보다 적은 구간인 것을 특징으로 하는 액정표시장치.

### 청구항 6

제 1항에 있어서,

상기 게이트라인 중 인접하는 기수번째 및 우수번째 게이트라인으로 공급된 상기 스캔신호는 상기 소정 구간 중첩되는 것을 특징으로 하는 액정표시장치.

### 청구항 7

제 6항에 있어서,

상기 인접하는 기수번째 및 우수번째 게이트라인과 각각 교차되는 데이터라인으로 공급되는 데이터 전압의 극성은 서로 동일한 것을 특징으로 하는 액정표시장치.

### 청구항 8

제 1항에 있어서,

상기 게이트라인 중 인접하는 우수번째 및 기수번째 게이트라인으로 공급되는 게이트 스캔신호는 중첩되지 않는 것을 특징으로 하는 액정표시장치.

### 청구항 9

제 8항에 있어서,

상기 인접하는 우수번째 및 기수번째 게이트라인과 각각 교차되는 데이터라인으로 공급되는 데이터 전압의 극성은 서로 상이한 것을 특징으로 하는 액정표시장치.

### 청구항 10

복수의 게이트라인과 데이터라인이 배열된 액정패널을 구동하기 위한 액정표시장치에 있어서,  
 상기 각 게이트라인으로 1 수평구간+ $\alpha$  동안 스캔신호를 공급하는 단계;  
 상기 데이터라인으로 데이터 전압을 공급하는 단계를 포함하고,  
 상기 스캔신호의 소정 구간은 중첩되어 상기 각 게이트라인으로 공급되는 것을 특징으로 하는 액정표시장치의 구동방법.

#### 청구항 11

제 10항에 있어서,  
 상기 소정 구간은  $\alpha$  인 것을 특징으로 하는 액정표시장치의 구동방법.

#### 청구항 12

제 11항에 있어서,  
 상기  $\alpha$ 는 1 수평구간 보다 작은 구간인 것을 특징으로 하는 액정표시장치의 구동방법.

#### 청구항 13

제 10항에 있어서,  
 상기 게이트라인 중 인접하는 기수번째 및 우수번째 게이트라인으로 공급된 상기 스캔신호는 상기 소정 구간 중첩되는 것을 특징으로 하는 액정표시장치의 구동방법.

#### 청구항 14

복수의 게이트라인 및 복수의 데이터라인이 배열된 액정패널;  
 상기 각 게이트라인으로 1수평구간+ $\alpha$  동안 게이트 스캔신호를 공급하는 게이트 드라이버; 및  
 상기 데이터라인으로 R, G, B 데이터 전압과 블랙 데이터 전압을 공급하는 데이터 드라이버를 포함하고,  
 상기 스캔신호의 소정 구간은 중첩되어 상기 각 게이트라인으로 공급되고, 상기 게이트라인 중 기수번째 게이트라인과 교차된 데이터라인으로 공급된 데이터 전압의 종류는 우수번째 게이트라인과 교차된 데이터라인으로 공급된 데이터 전압의 종류와 상이한 것을 특징으로 하는 액정표시장치.

#### 청구항 15

제 14항에 있어서,  
 상기  $\alpha$ 는 1 수평구간 보다 작은 구간인 것을 특징으로 하는 액정표시장치.

#### 청구항 16

제 14항에 있어서,  
 상기 게이트라인 중 인접한 기수번째 게이트라인과 우수번째 게이트라인으로 공급된 스캔신호는 소정구간 동안 중첩되는 것을 특징으로 하는 액정표시장치.

#### 청구항 17

제 14항에 있어서,  
 상기 우수번째 게이트라인과 교차된 데이터라인으로 공급된 데이터 전압은 상기 R, G, B 데이터 전압과 블랙 데이터 전압을 포함하는 것을 특징으로 하는 액정표시장치.

#### 청구항 18

제 14항에 있어서,  
 상기 액정패널은 수직 2 도트 인버전 방식으로 구동되는 것을 특징으로 하는 액정표시장치.

#### 청구항 19

제 14항에 있어서,

상기 액정패널은 스퀘어(Square) 인버전 방식으로 구동되는 것을 특징으로 하는 액정표시장치.

#### 청구항 20

복수의 게이트라인과 데이터라인이 배열된 액정패널을 구동하기 위한 액정표시장치에 있어서,

상기 각 게이트라인으로 1 수평구간+ $\alpha$  동안 스캔신호를 공급하는 단계;

상기 게이트라인 중 기수번째 게이트라인과 교차된 데이터라인으로 R, G, B 데이터 전압을 인가하는 단계;

상기 게이트라인 중 우수번째 게이트라인과 교차된 데이터라인으로 R, G, B 데이터 전압과 블랙 데이터 전압을 순차적으로 인가하는 단계; 및

상기 스캔신호의 소정 구간은 중첩되어 상기 각 게이트라인으로 공급되는 것을 특징으로 하는 액정표시장치의 구동방법.

#### 청구항 21

제 20항에 있어서,

상기 게이트라인 중 인접하는 기수번째 게이트라인과 우수번째 게이트라인으로 공급되는 게이트 스캔신호는 소정구간 동안 중첩되는 것을 특징으로 하는 액정표시장치의 구동방법.

#### 청구항 22

복수의 게이트라인 및 복수의 데이터라인이 배열된 액정패널;

상기 각 게이트라인으로 1수평구간+ $\alpha$  동안 게이트 스캔신호를 공급하는 게이트 드라이버;

상기 데이터라인으로 데이터 전압을 공급하는 데이터 드라이버; 및

상기 데이터 드라이버로 극성신호를 공급하는 극성신호 생성부를 포함하고,

상기 스캔신호의 소정 구간은 중첩되어 상기 각 게이트라인으로 공급되는 것을 특징으로 하는 액정표시장치.

#### 청구항 23

제 22항에 있어서,

상기 극성신호 생성부는 이전 프레임동안 출력된 극성신호를 소정구간 동안 쉬프트 시켜 다음 프레임에서 상기 데이터 드라이버로 공급하는 것을 특징으로 하는 액정표시장치.

#### 청구항 24

제 22항에 있어서,

상기 소정 구간은  $\alpha$  인 것을 특징으로 하는 액정표시장치.

#### 청구항 25

제 22항에 있어서,

상기 게이트라인 중 인접하는 기수번째 게이트라인과 우수번째 게이트라인으로 공급되는 게이트 스캔신호는  $\alpha$  구간동안 중첩되고, 상기 게이트라인 중 인접하는 우수번째 게이트라인과 기수번째 게이트라인으로 공급되는 게이트 스캔신호는 중첩되지 않는 것을 특징으로 하는 액정표시장치.

#### 청구항 26

제 22항에 있어서,

상기 액정패널은 수직 2 도트 인버전 방식으로 구동되는 것을 특징으로 하는 액정표시장치.

## 청구항 27

제 22항에 있어서,

상기 액정패널은 스퀘어 인버전 방식으로 구동되는 것을 특징으로 하는 액정표시장치.

## 청구항 28

복수의 게이트라인과 데이터라인이 배열된 액정패널을 구동하기 위한 액정표시장치에 있어서,

한 프레임동안 상기 액정패널의 구동방법에 적절한 극성신호를 생성하는 단계;

상기 각 게이트라인으로 1 수평구간+ $\alpha$  동안 스캔신호를 공급하는 단계;

상기 데이터라인으로 상기 극성신호와 일대일 대응된 데이터 전압을 공급하는 단계; 및

상기 스캔신호의 소정 구간은 중첩되어 상기 각 게이트라인으로 공급되고 한 프레임동안 위의 단계를 수행하고, 다음 프레임에서 이전 프레임동안 출력된 극성신호를 소정구간 동안 쉬프트 시켜 출력하는 단계를 수행하는 것을 특징으로 하는 액정표시장치의 구동방법.

## 명세서

### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

- <15> 본 발명은 액정표시장치에 관한 것으로, 특히 고 주파수에서 박막트랜지스터의 충전시간을 확보하여 화질을 향상시킬 수 있는 액정표시장치 및 그의 구동방법에 관한 것이다.
- <16> 정보화 사회가 발전함에 따라 표시장치에 대한 요구도 다양한 형태로 점증하고 있다. 이에 부응하여 근래에는 LCD(Liquid Crystal Display device, 이하 '액정표시장치'라 함), PDP(Plasma Display Panel), ELD(Electro Luminescent Display) 등 여러가지 평판표시장치가 연구되어 왔고 일부는 이미 여러장비에서 표시장치로 활용되고 있다.
- <17> 그 중에, 현재 화질이 우수하고 경량, 박형, 저소비 전력 등의 장점으로 인하여 이동형 화상 표시장치의 용도로 브라운관(CRT)을 대체하면서 액정표시장치가 가장 널리 사용되고 있으며, 액정표시장치는 노트북 컴퓨터의 모니터와 같은 이동형의 용도 이외에도 텔레비전 모니터 등으로 다양하게 개발되고 있다.
- <18> 액정표시장치는 액정의 광학적 이방성과 분극성질을 이용하여 화상을 표시한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 가지고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.
- <19> 상기 액정표시장치는 소정의 화상을 표시하는 액정패널과 상기 액정패널을 구동하는 구동부로 구분된다. 상기 액정패널은 두개의 기판과 상기 두개의 기판 사이에 형성된 액정층으로 이루어진다.
- <20> 상기 두개의 기판 중 하나의 기판에는 일정 간격으로 배열된 복수의 게이트라인과, 화소영역을 정의하기 위해 상기 게이트라인에 수직한 방향으로 배열된 복수의 데이터라인과, 상기 각 화소영역에 형성된 복수의 화소전극과 상기 게이트라인과 데이터라인이 교차되는 부분에 박막트랜지스터가 형성된다.
- <21> 상기 박막트랜지스터는 상기 게이트라인의 스캔신호에 따라 상기 데이터라인의 데이터 신호를 각 화소전극에 전달하는 역할을 한다. 따라서, 복수의 게이트라인에 순차적으로 스캔신호를 인가하면 그 때마다 해당 화소영역의 화소전극에 데이터 신호가 인가되므로 영상이 표시된다.
- <22> 상기 구동부는 상기 액정패널을 구동하기 위한 게이트 드라이버 및 데이터 드라이버와, 상기 게이트 드라이버 및 데이터 드라이버를 제어하기 위한 타이밍 컨트롤러 및 상기 액정패널로 소정의 광을 조사하여 화상을 표시하도록 하는 백라이트 유닛 등을 포함한다.
- <23> 이러한 구성을 갖는 액정표시장치는 일반적으로 60Hz의 구동 주파수로 구동하는데, 이때 1 프레임의 시간은 대략 16.67ms 이다. 액정표시장치의 1 프레임은 액정패널 상에 데이터를 기입하는 시간(AP)과, 상기 액정패널 상

에 형성된 액정층의 액정분자가 응답하는 시간(WP)과, 백라이트 유닛 발광하는 시간(FP)으로 나누어진다.

- <24> 상기 16.67ms 시간동안 상기 데이터 기입 시간(AP)과 액정응답 시간(WP) 및 백라이트 유닛 발광 시간(FP)은 3등분(예를 들어)하면 대략 5.56ms 라는 시간을 갖게 된다.
- <25> 상기 데이터 기입 시간(AP)은 액정패널 상에 형성된 박막트랜지스터(TFT)가 턴-온(turn-on)되어 데이터라인을 통해 데이터 신호에 해당하는 데이터 전압이 공급되는 시간을 의미한다. 상기 액정응답 시간(WP)은 상기 데이터 전압이 공급된 후 상기 액정패널 내부에 형성된 액정이 공통전압과 상기 데이터 전압 간의 전위차에 의해 구동되는 시간을 의미한다. 상기 백라이트 유닛 발광 시간(FP)은 상기 액정이 구동된 후 백라이트 유닛이 발광하는 시간을 의미한다.
- <26> 상기 데이터 기입 시간(AP)은 게이트라인으로 스캔신호가 공급되어 상기 박막트랜지스터(TFT)가 충전되는 시간을 의미한다. 상기 데이터 기입 시간(AP)과 상기 박막트랜지스터(TFT)의 충전시간은 서로 비례하게 된다. 결국 상기 데이터 기입 시간(AP)이 증가하게 되면 상기 박막트랜지스터(TFT)의 충전시간을 확보할 수 있게 된다.
- <27> 한편, 60Hz 구동 주파수 보다 고 주파수 일수록 120Hz 구동 주파수에서는 1 프레임의 시간은 8.33ms가 된다.
- <28> 상기 120Hz 구동 주파수의 1 프레임은 60Hz 구동 주파수와 마찬가지로 데이터 기입 시간(AP)과 액정 응답 시간(WP) 및 백라이트 유닛 발광시간(FP)으로 구분된다. 상기 120Hz 구동 주파수에서 상기 데이터 기입 시간(AP)과 액정 응답 시간(WP) 및 백라이트 유닛 발광시간(FP)는 각각 2.78ms(예를 들어) 정도이다.
- <29> 상기 120Hz 구동 주파수로 구동되는 액정표시장치에서는 데이터 기입 시간(AP) 즉, 박막트랜지스터(TFT)의 턴-온(turn-on) 시간은 2.78ms 정도이다. 60Hz 구동 주파수로 구동되는 액정표시장치에 비해 박막트랜지스터(TFT)의 턴-온(turn-on) 시간이 감소하므로써 박막트랜지스터(TFT)의 충전시간을 확보하지 못하게 된다.
- <30> 즉, 고 주파수로 구동하는 액정표시장치는 상기 주파수와 반 비례관계인 1 프레임의 주기가 감소함에 따라 박막트랜지스터(TFT)의 턴-온(turn-on) 시간이 감소하여 충전시간을 확보하지 못하게 된다. 이로인해, 데이터 전압이 1 프레임 내에 원하는 만큼 충전되지 못하여 화질 저하와 같은 문제가 발생하게 된다.

### 발명이 이루고자 하는 기술적 과제

- <31> 본 발명은 고 주파수에서 박막트랜지스터(TFT) 충전시간을 확보하여 화질을 향상시킬 수 있는 액정표시장치 및 그의 구동방법을 제공함에 그 목적이 있다.

### 발명의 구성 및 작용

- <32> 상기 목적을 달성하기 위한 본 발명의 제 1 실시예에 따른 액정표시장치는 복수의 게이트라인 및 복수의 데이터라인이 배열된 액정패널과, 상기 각 게이트라인으로 1수평구간+ $\alpha$  동안 게이트 스캔신호를 공급하는 게이트 드라이버 및 상기 데이터라인으로 데이터 전압을 공급하는 데이터 드라이버를 포함하고, 상기 스캔신호의 소정 구간은 중첩되어 상기 각 게이트라인으로 공급되는 것을 특징으로 한다.
- <33> 상기 목적을 달성하기 위한 본 발명의 제 1 실시예에 따른 액정표시장치의 구동방법은 복수의 게이트라인과 데이터라인이 배열된 액정패널을 구동하기 위한 액정표시장치에 있어서, 상기 각 게이트라인으로 1 수평구간+ $\alpha$  동안 스캔신호를 공급하는 단계와, 상기 데이터라인으로 데이터 전압을 공급하는 단계를 포함하고, 상기 스캔신호의 소정 구간은 중첩되어 상기 각 게이트라인으로 공급되는 것을 특징으로 한다.
- <34> 상기 목적을 달성하기 위한 본 발명의 제 2 실시예에 따른 액정표시장치는 복수의 게이트라인 및 복수의 데이터라인이 배열된 액정패널과, 상기 각 게이트라인으로 1수평구간+ $\alpha$  동안 게이트 스캔신호를 공급하는 게이트 드라이버 및 상기 데이터라인으로 R, G, B 데이터 전압과 블랙 데이터 전압을 공급하는 데이터 드라이버를 포함하고, 상기 스캔신호의 소정 구간은 중첩되어 상기 각 게이트라인으로 공급되고, 상기 게이트라인 중 기수번째 게이트라인과 교차된 데이터라인으로 공급된 데이터 전압의 종류는 우수번째 게이트라인과 교차된 데이터라인으로 공급된 데이터 전압의 종류와 상이한 것을 특징으로 한다.
- <35> 상기 목적을 달성하기 위한 본 발명의 제 2 실시예에 따른 액정표시장치의 구동방법은 복수의 게이트라인과 데이터라인이 배열된 액정패널을 구동하기 위한 액정표시장치에 있어서, 상기 각 게이트라인으로 1 수평구간+ $\alpha$  동안 스캔신호를 공급하는 단계와, 상기 게이트라인 중 기수번째 게이트라인과 교차된 데이터라인으로 R, G, B 데이터 전압을 인가하는 단계와, 상기 게이트라인 중 우수번째 게이트라인과 교차된 데이터라인으로 R, G, B 데이터 전압과 블랙 데이터 전압을 순차적으로 인가하는 단계 및 상기 스캔신호의 소정 구간은 중첩되어 상기 각 게

이트라인으로 공급되는 것을 특징으로 한다.

- <36> 상기 목적을 달성하기 위한 본 발명의 제 3 실시예에 따른 액정표시장치는 복수의 게이트라인 및 복수의 데이터라인이 배열된 액정패널과, 상기 각 게이트라인으로 1수평구간+ $\alpha$  동안 게이트 스캔신호를 공급하는 게이트 드라이버와, 상기 데이터라인으로 데이터 전압을 공급하는 데이터 드라이버 및 상기 데이터 드라이버로 극성신호를 공급하는 극성신호 생성부를 포함하고, 상기 스캔신호의 소정 구간은 중첩되어 상기 각 게이트라인으로 공급되는 것을 특징으로 한다.
- <37> 상기 목적을 달성하기 위한 본 발명의 제 3 실시예에 따른 액정표시장치의 구동방법은 복수의 게이트라인과 데이터라인이 배열된 액정패널을 구동하기 위한 액정표시장치에 있어서, 한 프레임동안 상기 액정패널의 구동방법에 적절한 극성신호를 생성하는 단계와, 상기 각 게이트라인으로 1 수평구간+ $\alpha$  동안 스캔신호를 공급하는 단계와, 상기 데이터라인으로 상기 극성신호와 일대일 대응된 데이터 전압을 공급하는 단계 및 상기 스캔신호의 소정 구간은 중첩되어 상기 각 게이트라인으로 공급되고 한 프레임동안 위의 단계를 수행하고, 다음 프레임에서 이전 프레임동안 출력된 극성신호를 소정구간 동안 쉬프트시켜 출력하는 단계를 수행하는 것을 특징으로 한다.
- <38> 이하, 첨부된 도면을 참조하여 본 발명에 따른 실시예를 설명한다.
- <39> 도 1은 본 발명의 제 1 실시예에 따른 액정표시장치를 나타낸 도면이다.
- <40> 도 1에 도시된 바와 같이, 화소영역을 정의하는 복수의 게이트라인(GL0 ~ GLn)과 데이터라인(DL1 ~ DLm)이 배열되어 소정의 화상을 표시하는 액정패널(102)과, 상기 복수의 게이트라인(GL0 ~ GLn)을 구동하는 게이트 드라이버(104)와, 상기 복수의 데이터라인(DL1 ~ DLm)을 구동하는 데이터 드라이버(106)와, 상기 게이트 드라이버(104) 및 데이터 드라이버(106)를 제어하는 타이밍 컨트롤러(108)를 더 포함한다.
- <41> 상기 액정패널(102)에는 복수의 화소영역을 정의하는 복수의 게이트라인(GL0 ~ GLn)과 데이터라인(DL1 ~ DLm)이 배열되며 그 교차부에는 박막트랜지스터(TFT)와 상기 박막트랜지스터(TFT)와 전기적으로 연결된 화소전극(110)이 형성된다. 상기 액정패널(102)은 두개의 유리기판과 상기 두개의 유리기판 사이에 형성된 액정층으로 이루어진다.
- <42> 상기 화소전극(110)에 공급된 데이터 전압과 상기 두개의 유리기판 중 한개의 유리기판 상에 형성된 공통전극(미도시)에 공급된 공통전압의 전위차에 의해 상기 액정층의 액정분자가 구동된다.
- <43> 상기 게이트 드라이버(104)는 상기 타이밍 컨트롤러(108)에서 생성된 게이트 제어신호에 응답하여 상기 복수의 게이트라인(GL1 ~ GLn)에 게이트 스캔신호를 순차적으로 공급한다.
- <44> 상기 데이터 드라이버(106)는 상기 타이밍 컨트롤러(108)에서 생성된 데이터 제어신호에 따라 상기 복수의 데이터라인(DL1 ~ DLm)에 데이터 전압을 공급한다.
- <45> 상기 타이밍 컨트롤러(108)는 도시되지 않은 시스템으로부터 공급된 수직동기신호(Vsync), 수평동기신호(Hsync), 데이터 이네이블(DE) 신호 및 소정의 클럭신호(CLK)를 이용해서 상기 게이트 드라이버(104)와 상기 데이터 드라이버(106)를 제어하는 게이트 제어신호 및 데이터 제어신호를 생성한다.
- <46> 이때, 상기 타이밍 컨트롤러(108)는 상기 복수의 게이트라인(GL1 ~ GLn) 중 기수번째 게이트라인(GL1, GL3, ...)과 우수번째 게이트라인(GL2, GL4, ...)을 각각 제어하기 위한 게이트 제어신호를 생성한다. 상기 기수번째 게이트라인(GL1, GL3, ...)과 우수번째 게이트라인(GL2, GL4, ...)은 서로 상이한 게이트 제어신호에 의해 제어된다.
- <47> 이와 같이 구성되는 액정표시장치는 위에서 언급한 바와 같이, 화소전극(110)과 공통전극에 각각 전압을 인가하여 액정층에 전계를 생성하여 상기 전계의 세기를 조절하여 액정층을 통과하는 빛의 투과율을 조절함으로써 원하는 화상을 얻는다. 이때, 상기 액정층에 한 방향의 전계가 오랫동안 인가됨으로써 발생하는 열화 현상을 방지하기 위하여 프레임 별로, 라인 별로 또는 도트별로 공통전압에 대한 데이터 전압의 극성을 반전시키는 인버전 구동방식이 널리 사용되고 있다.
- <48> 상기 프레임 인버전 방식은 프레임이 변경될 때마다 액정패널(102) 상의 액정셀들에 공급되는 R, G, B 데이터 전압의 극성을 반전시킨다. 상기 라인 인버전 방식은 상기 액정패널(102) 상의 라인(칼럼)에 따라 액정셀들에 공급되는 R, G, B 데이터 전압의 극성을 반전시킨다.
- <49> 상기 도트 인버전 방식은 상기 액정패널(102) 상의 액정셀들 각각에 수직 및 수평 방향들 쪽에서 인접하는 액정셀들에 공급되는 R, G, B 데이터 전압들과 상반된 극성의 R, G, B 데이터 전압이 공급되게 함과 아울러 프레임마다 액정패널(102) 상의 모든 액정셀들에 공급되는 R, G, B 데이터 전압의 극성이 반전되게 한다.

- <50> 이러한 인버전 방식의 구동은 상기 타이밍 컨트롤러(108)로부터 상기 데이터 드라이버(106)에 공급되는 극성신호(POL)에 따라 상기 데이터 드라이버(106)가 응답하여 수행한다.
- <51> 본 발명의 제 1 실시예에 따른 액정표시장치는 수직 2 도트 인버전 방식과 스퀘어(Square) 인버전 방식으로 구동된다.
- <52> 상기 수직 2 도트 인버전 방식은 도 2a 및 도 2b에 도시된 바와 같이, 기수 및 우수 프레임에서 화소신호의 극성이 수평방향으로는 기존의 도트 인버전방식과 같이 도트 단위로 바뀌는 반면에 수직방향으로는 2도트 단위로 극성이 바뀌도록 구동된다.
- <53> 상기 스퀘어(Square) 인버전 방식은 도 3a 및 도 3b에 도시된 바와 같이, 기수 및 우수 프레임에서 극성이 수직방향으로는 2 도트 단위로 반전되고 수평방향 역시 2 도트 단위로 바뀌도록 구동된다.
- <54> 도 4는 도 1의 액정표시장치의 제어신호 및 구동전압을 나타낸 파형도이다.
- <55> 도 1 및 도 4에 도시된 바와 같이, 상기 타이밍 컨트롤러(108)에서 생성된 게이트 제어신호에 따라 상기 게이트 드라이버(104)는 복수의 게이트라인(GL1 ~ GLn)으로 게이트 스캔신호 즉, 게이트 하이 전압(VGH)과 게이트 로우 전압(VGL)을 공급한다.
- <56> 일례로 제 1 내지 제 4 게이트라인(GL1 ~ GL4)으로 게이트 스캔신호가 공급되어 구동되는 동작을 설명하기로 한다.
- <57> 상기 제 1 및 제 3 게이트라인(GL1, GL3)은 기수번째 게이트라인으로 상기 타이밍 컨트롤러(108)에서 생성된 제 1 게이트 제어신호에 의해 제어되며, 상기 제 2 및 제 4 게이트라인(GL2, GL4)은 우수번째 게이트라인으로 상기 타이밍 컨트롤러(108)에서 생성된 제 2 게이트 제어신호에 의해 제어된다.
- <58> 상기 제 1 게이트 제어신호에는 도 4에 도시된 바와 같이, 제 1 게이트 스타트 펄스(GSP-1) 신호와 제 1 게이트 출력 이네이블(GOE-1) 신호 및 도시되지 않은 제 1 게이트 쉬프트 클럭 신호(GSC-1)가 있다.
- <59> 상기 제 2 게이트 제어신호에는 도 4에 도시된 바와 같이, 제 2 게이트 스타트 펄스(GSP-2) 신호와 제 2 게이트 출력 이네이블(GOE-2) 신호 및 도시되지 않은 제 2 게이트 쉬프트 클럭 신호(GSC-2)가 있다.
- <60> 상기 제 1 및 제 2 게이트 스타트 펄스(GSP-1, GSP-2) 신호는 1 프레임 동안 한번 출력된다.
- <61> 상기 제 1 게이트 스타트 펄스(GSP-1) 신호의 폴링 타임(falling time)에 상기 제 1 게이트 출력 이네이블 신호(GOE-1)가 동기된다. 상기 제 1 게이트 출력 이네이블 신호(GOE-1)가 로우(Low) 구간일때 상기 제 1 게이트라인(GL1)으로 게이트 하이 전압(VGH)이 공급된다.
- <62> 상기 제 1 게이트라인(GL1)으로 게이트 하이 전압(VGH)이 공급되는 동안 상기 제 2 게이트 스타트 펄스(GSP-2) 신호가 출력되어 상기 제 2 게이트 스타트 펄스(GSP-2) 신호의 폴링타임(falling time)에 상기 제 2 게이트 출력 이네이블 신호(GOE-2)가 동기된다.
- <63> 상기 제 2 게이트 출력 이네이블 신호(GOE-2)가 로우(Low) 구간일때 상기 제 2 게이트라인(GL2)으로 게이트 하이 전압(VGH)이 공급된다.
- <64> 상기 제 1 및 제 2 게이트라인(GL1, GL2)으로 게이트 하이 전압(VGH)이 공급되는 구간이 소정 부분 즉,  $\alpha$  구간 동안 중첩된다. 이때, 상기 제 1 및 제 2 게이트라인(GL1, GL2)으로 게이트 하이 전압(VGH)이 공급되는 구간은  $1H + \alpha$  구간이다. 상기 제 1 및 제 2 게이트라인(GL1, GL2)으로 게이트 하이 전압(VGH)이 공급되는 구간은 총  $2H + \alpha$  구간이다.
- <65> 상기  $\alpha$  구간은 1 수평구간(1H) 보다 적은 구간이다.
- <66> 이는 상기 제 1 및 제 2 게이트라인(GL1, GL2)과 연결된 박막트랜지스터(TFT)의 충전시간을 확보하기 위함이다. 즉, 상기 제 1 및 제 2 게이트라인(GL1, GL2)으로 게이트 하이 전압(VGH)이 공급되는 구간이 종래에 비해 길어짐에 따라 빠른 구동 주파수에서도 박막트랜지스터(TFT)의 충전시간을 확보할 수 있다.
- <67> 이때, 상기 제 1 및 제 2 게이트라인(GL1, GL2)과 교차된 데이터라인(도 1의 DL1 ~ DLm)으로 공급되는 데이터 전압의 극성을 서로 동일하다.
- <68> 위에서 언급한 바와 같이, 본 발명에 따른 액정표시장치는 수직 2 도트, 스퀘어 인버전 방식으로 구동되기 때문에 상기 제 1 및 제 2 게이트라인(GL1, GL2)과 교차된 데이터라인(DL1 ~ DLm)으로 공급되는 데이터 전압의 극성

이 서로 동일하다.

- <69> 이어, 상기 제 2 게이트라인(GL2)으로 게이트 하이 전압(VGH)이 공급된 후에 상기 제 1 게이트 이네이블 신호(GOE-1)의 폴링 타임(falling time)에 동기되어 상기 제 3 게이트라인(GL3)으로 게이트 하이 전압(VGH)이 공급된다.
- <70> 상기 제 3 게이트라인(GL3)으로 게이트 하이 전압(VGH)이 공급되는 동안 상기 제 2 게이트 이네이블 신호(GOE-2)의 폴링 타임(falling time)에 동기되어 상기 제 4 게이트라인(GL4)으로 게이트 하이 전압(VGH)이 공급된다.
- <71> 상기 제 3 및 제 4 게이트라인(GL3, GL4)으로 게이트 하이 전압(VGH)이 공급되는 구간이 소정 부분  $\alpha$  구간동안 중첩된다. 이때, 상기 제 3 및 제 4 게이트라인(GL3, GL4)으로 게이트 하이 전압(VGH)이 공급되는 구간은  $1H + \alpha$  구간이다. 상기 제 3 및 제 4 게이트라인(GL3, GL4)으로 게이트 하이 전압(VGH)이 공급되는 구간은 총  $2H + \alpha$  구간이다.
- <72> 이는 상기 제 3 및 제 4 게이트라인(GL3, GL4)과 연결된 박막트랜지스터(TFT)의 충전시간을 확보하기 위함이다. 즉, 상기 제 3 및 제 4 게이트라인(GL3, GL4)으로 게이트 하이 전압(VGH)이 공급되는 구간이 종래에 비해 길어짐에 따라 빠른 구동 주파수에서도 박막트랜지스터(TFT)의 충전시간을 확보할 수 있다.
- <73> 이때, 상기 제 3 및 제 4 게이트라인(GL3, GL4)과 교차된 데이터라인(도 1의 DL1 ~ DLm)으로 공급되는 데이터 전압의 극성을 서로 동일하다.
- <74> 상기 제 1 및 제 2 게이트라인(GL1, GL2)과 교차된 데이터라인으로 공급된 데이터 전압의 극성과 상기 제 3 및 제 4 게이트라인(GL3, GL4)과 교차된 데이터라인으로 공급된 전압의 극성은 서로 상이하다.
- <75> 극성이 서로 상이한 데이터 전압이 공급된 데이터라인과 교차된 제 2 및 제 3 게이트라인(GL2, GL3)으로 게이트 하이 전압(VGH)이 공급될때 서로 중첩되지 않는다.
- <76> 이처럼, 상기 제 1 및 제 2 게이트라인(GL1, GL2)으로 게이트 하이 전압(VGH)이 공급되는 구간이  $\alpha$  만큼 중첩되기 때문에 상기 제 1 및 제 2 게이트라인(GL1, GL2)과 연결된 박막트랜지스터는  $\alpha$  구간동안 동시에 턴-온(turn-on) 된다.
- <77> 일례로, 상기 제 1 게이트라인(GL1)으로  $2\alpha$  구간동안 게이트 하이 전압(VGH)이 공급되면 상기 제 1 게이트라인(GL1)과 연결된 박막트랜지스터(TFT)가 턴-온(turn-on)된다. 상기 제 1 게이트라인(GL1)과 교차된 데이터라인으로 정극성(+)의 데이터 전압이 공급된다.
- <78> 이어 상기 제 1 게이트라인(GL1)으로 게이트 하이 전압(VGH)이 공급되는 동안 상기 제 2 게이트라인(GL2)으로 게이트 하이 전압(VGH)이 공급된다. 위에서 언급한 바와같이, 상기 제 1 및 제 2 게이트라인(GL1, GL2)으로 게이트 하이 전압(VGH)이 동시에 공급되는 구간은  $\alpha$  구간동안이다.
- <79> 이로인해, 상기 제 2 게이트라인(GL2)과 연결된 박막트랜지스터(TFT)가 턴-온(turn-on) 된다.
- <80> 결국, 상기 제 1 및 제 2 게이트라인(GL1, GL2)과 연결된 박막트랜지스터(TFT)가 동시에 턴-온(turn-on)되어 상기 제 1 및 제 2 게이트라인(GL1, GL2)과 교차된 데이터라인으로 정극성의 데이터 전압이 공급된다.
- <81> 상기  $\alpha$  구간 후에 상기 제 1 게이트라인(GL1)에는 게이트 하이 전압(VGH)이 공급되지 않아 상기 제 1 게이트라인(GL1)과 연결된 박막트랜지스터(TFT)는 턴-오프(turn-off) 된다. 상기 제 2 게이트라인(GL2)에는 계속해서 게이트 하이 전압(VGH)이 공급되어 상기 제 2 게이트라인(GL2)과 교차된 데이터라인으로 실제 정극성(+) 데이터 전압이 공급된다.
- <82> 상기 제 1 게이트라인(GL1)으로는  $1H + \alpha$  구간동안 게이트 하이 전압(VGH)이 공급됨에 따라, 빠른 구동 주파수로 구동되어도 상기 제 1 게이트라인(GL1)과 연결된 박막트랜지스터(TFT)의 충전시간을 확보할 수 있다.
- <83> 또한, 상기 제 2 게이트라인(GL2)과 연결된 박막트랜지스터(TFT)가 미리 턴-온(turn-on) 되어 데이터 전압이 미리 충전되기 때문에 고 주파수에서도 박막트랜지스터(TFT)의 충전시간을 확보할 수 있다.
- <84> 이어, 상기 제 3 게이트라인(GL3)으로 게이트 하이 전압(VGH)이 공급되어 상기 제 3 게이트라인(GL3)과 교차된 데이터라인으로 부극성(-)의 데이터 전압이 공급된다. 이때, 상기 제 2 게이트라인(GL2)에는 게이트 하이 전압(VGH)이 공급되지 않는다.
- <85> 상기 제 3 게이트라인(GL3)으로 게이트 하이 전압(VGH)이 공급되는 동안 상기 제 4 게이트라인(GL4)으로 게이트 하이 전압(VGH)이 공급된다. 상기 제 3 및 제 4 게이트라인(GL3, GL4)으로 게이트 하이 전압(VGH)이 동시에 공

급되는 구간은  $\alpha$  구간이다.

- <86> 이로인해, 상기 제 3 및 제 4 게이트라인(GL3, GL4)과 연결된 박막트랜지스터(TFT)가 동시에 턴-온(turn-on) 되어 상기 제 3 및 제 4 게이트라인(GL3, GL4)과 교차된 데이터라인으로 부극성(-)의 데이터 전압이 공급된다.
- <87> 상기  $\alpha$  구간 후에 상기 제 3 게이트라인(GL3)에는 게이트 하이 전압(VGH)이 공급되지 않아 상기 제 3 게이트라인(GL3)과 연결된 박막트랜지스터(TFT)는 턴-오프(turn-off) 된다. 상기 제 4 게이트라인(GL4)에는 계속해서 게이트 하이 전압(VGH)이 공급되어 상기 제 4 게이트라인(GL4)과 교차된 데이터라인으로 실제 정극성(+) 데이터 전압이 공급된다.
- <88> 상기 제 3 게이트라인(GL3)으로는 1H+  $\alpha$  구간동안 게이트 하이 전압(VGH)이 공급됨에 따라, 빠른 구동 주파수로 구동되어도 상기 제 3 게이트라인(GL3)과 연결된 박막트랜지스터(TFT)의 충전시간을 확보할 수 있다.
- <89> 또한, 상기 제 4 게이트라인(GL4)과 연결된 박막트랜지스터(TFT)가 미리 턴-온(turn-on) 되어 데이터 전압이 미리 충전되기 때문에 빠른 구동 주파수에서도 박막트랜지스터(TFT)의 충전시간을 확보할 수 있다.
- <90> 위에서 언급한 바와 같이, 본 발명의 제 1 실시예에 따른 액정표시장치는 게이트라인으로 게이트 하이 전압(VGH)을 1H+  $\alpha$  구간동안 공급하고 기수번째 게이트라인과 우수번째 게이트라인으로 공급되는 게이트 하이 전압(VGH)을 소정 부분 중첩되도록 하여 빠른 구동 주파수에서 박막트랜지스터의 충전시간을 충분히 확보하여 응답 속도를 향상시킬 수 있다.
- <91> 도 5는 본 발명의 제 2 실시예에 따른 액정표시장치를 나타낸 도면이다.
- <92> 도 5에 도시된 바와 같이, 본 발명의 제 2 실시예에 따른 액정표시장치는 복수의 게이트라인(GL1 ~ GLn)과 데이터라인(DL1 ~ DLm)이 배열되어 소정의 화상을 표시하는 액정패널(202)과, 상기 액정패널(202)을 구동하는 게이트 드라이버(204) 및 데이터 드라이버(206)와, 상기 게이트 드라이버(204) 및 데이터 드라이버(206)를 제어하는 타이밍 컨트롤러(208)를 포함한다.
- <93> 본 발명의 제 2 실시예에 따른 액정표시장치는 앞서 설명한 본 발명의 제 1 실시예에 따른 액정표시장치와 동일하므로 간략히 설명한다.
- <94> 상기 타이밍 컨트롤러(208)는 상기 데이터 드라이버(206)로 R, G, B 데이터 신호와 블랙 데이터를 공급하고, 또한, 상기 타이밍 컨트롤러(208)는 도시되지 않은 시스템으로부터 공급된 소정의 신호들을 이용해서 데이터 제어 신호를 생성하여 상기 데이터 드라이버(206)로 공급한다.
- <95> 상기 데이터 드라이버(206)는 블랙 데이터 출력부(206a)를 포함하는데, 상기 블랙 데이터 출력부(206a)는 도 6a에 도시된 바와 같이, 상기 복수의 데이터라인(DL1 ~ DLm)과 대응하는 버퍼부(207)와, 복수의 스위치(sw1 ~ swn)를 구비한다.
- <96> 상기 버퍼부(206a)의 출력단에서 아날로그로 변환된 데이터 전압이 상기 복수의 스위치(sw1 ~ swn)를 통해 상기 복수개의 데이터라인(DL1 ~ DLm)으로 공급된다. 상기 복수의 스위치(sw1 ~ swn)는 상기 데이터 제어신호 중 소스 출력 이네이블 신호(SOE)에 의해 제어된다.
- <97> 상기 데이터 출력 이네이블 신호(SOE)가 하이(High)일때, 상기 스위치(sw1 ~ swn)는 블랙 데이터와 연결되고, 상기 데이터 출력 이네이블 신호(SOE)가 로우(Low)일때, 상기 스위치(sw1 ~ swn)는 상기 데이터 전압과 연결된다.
- <98> 상기 소스 출력 이네이블 신호(SOE)는 도 6b에 도시된 바와 같이, 제 1 펄스(P1)와 제 2 펄스(P2)를 갖는다. 상기 제 2 펄스(P2)는 상기 제 1 펄스(P1) 보다 넓은 폭을 갖도록 설정된다.
- <99> 상기 소스 출력 이네이블 신호(SOE)의 제 1 펄스(P1)의 폴링 타임(falling time)부터 상기 제 2 펄스(P2)의 라이징 타임(rising time) 동안, 상기 스위치(sw1 ~ swn)는 상기 데이터 전압과 연결되고 이로인해, 상기 데이터 전압(Vdata)은 상기 데이터라인(DL1 ~ DLm)으로 공급된다.
- <100> 이어, 상기 제 2 펄스(P2)의 라이징 타임(rising time)부터 폴링 타임(falling time) 동안, 상기 스위치(sw1 ~ swn)는 상기 블랙 데이터와 연결되고 이로인해, 상기 블랙 데이터는 상기 데이터라인(DL1 ~ DLm)으로 공급된다.
- <101> 상기 블랙 데이터는 상기 소스 출력 이네이블 신호(SOE)의 제 2 펄스(P2)의 라이징 타임(rising time) 부터 폴링 타임(falling time) 인 하이(High) 구간동안 상기 데이터라인(DL1 ~ DLm)으로 공급된다.
- <102> 이때, 상기 소스 출력 이네이블 신호(SOE)의 제 2 펄스(P2)는 상기 복수의 게이트라인(GL1 ~ GLn)들 중 우수번

째 게이트라인(GL2, GL4, )과 교차된 데이터라인(DL1 ~ DLm)으로 소정 구간 동안 공급된다.

- <103> 결국, 우수번째 게이트라인(GL2, GL4, )과 교차된 데이터라인(DL1 ~ DLm)으로 블랙 데이터가 소정구간 동안 삽입된다.
- <104> 액정표시장치가 빠른 주파수로 구동되는 경우, 동화상을 구현할때 원하지 않는 잔상이 표시될 수도 있기 때문에 이를 방지하기 위해서 우수번째 게이트라인(GL2, GL4, )과 교차된 데이터라인(DL1 ~ DLm)으로 소정구간 동안 블랙 데이터를 삽입한다.
- <105> 위에서 언급한 바와 같이, 본 발명의 제 2 실시예에 따른 액정표시장치는 게이트라인으로 게이트 하이 전압(VGH)을 1H+ $\alpha$  구간동안 공급하고 기수번째 게이트라인과 우수번째 게이트라인으로 공급되는 게이트 하이 전압(VGH)을 소정 부분 중첩되도록 하여 빠른 구동 주파수에서 박막트랜지스터의 충전시간을 충분히 확보하여 응답속도를 향상시킬 수 있다.
- <106> 또한, 본 발명의 제 2 실시예에 따른 액정표시장치는 우수번째 게이트라인과 교차된 데이터라인으로 소정구간 동안 블랙 데이터를 삽입하여 동화상 구현시 발생하는 잔상을 방지하여 화질을 향상시킬 수 있다.
- <107> 도 7은 본 발명의 제 3 실시예에 따른 액정표시장치를 나타낸 도면이다.
- <108> 도 7에 도시된 바와 같이, 본 발명의 제 3 실시예에 따른 액정표시장치는 복수의 게이트라인(GL0 ~ GLn)과 데이터라인(DL1 ~ DLm)이 배열되어 소정의 화상을 표시하는 액정패널(302)과, 상기 액정패널(302)을 구동하는 게이트 드라이버(304) 및 데이터 드라이버(306)와, 상기 게이트 드라이버(304)와 데이터 드라이버(306)를 제어하는 타이밍 컨트롤러(308)를 포함한다.
- <109> 본 발명의 제 3 실시예에 따른 액정표시장치는 본 발명의 제 1 및 제 2 실시예와 동일하므로 본 발명의 제 1 및 제 2 실시예와 차이점을 중심으로 간략하게 설명하도록 한다.
- <110> 상기 타이밍 컨트롤러(308)는 극성신호(POL)를 생성하는 극성신호 생성부(310)와, 상기 극성신호 생성부(310)에서 생성된 극성신호(POL)를 1 라인별로 쉬프트 시키는 쉬프트 레지스터(312)를 포함한다.
- <111> 상기 극성신호 생성부(310)는 일예로 액정표시장치가 스쿼어 인버전 방식으로 구동되면 스쿼어 인버전 방식에 맞는 극성신호(POL)를 생성한다. 상기 극성신호 생성부(310)에서 생성된 극성신호(POL)는 상기 쉬프트 레지스터(312)로 공급된다.
- <112> 상기 쉬프트 레지스터(312)는 상기 극성신호 생성부(310)에서 생성된 극성 신호를 프레임별로 쉬프트 시킨다.
- <113> 처음, 제 1 프레임동안 상기 극성신호 생성부(310)에서 생성된 극성신호(POL)는 상기 데이터 드라이버(306)와 상기 쉬프트 레지스터(312)로 공급된다. 상기 쉬프트 레지스터(312)로 공급된 극성신호(POL)는 다음 제 2 프레임에서 쉬프트 되어 상기 데이터 드라이버(206)로 공급된다.
- <114> 상기 제 2 프레임동안 상기 쉬프트 레지스터(312)에서 쉬프트 된 극성신호(POL)는 다시 상기 쉬프트 레지스터(312)로 피드백 되어 제 3 프레임에서 쉬프트 되어 상기 데이터 드라이버(306)로 공급된다.
- <115> 도 8은 도 7의 쉬프트 레지스터가 제 1 내지 제 3 프레임동안 쉬프트 된 극성신호를 나타낸 도면이다.
- <116> 도 7 및 도 8에 도시된 바와 같이, 상기 쉬프트 레지스터(312)는 매 프레임마다 서로 상이한 극성신호(POL)를 생성한다.
- <117> 앞서 설명한 바와 같이, 제 1 프레임동안 상기 극성신호 생성부(310)는 액정표시장치의 인버전 방식에 해당하는 극성신호(POL)를 생성한다.
- <118> 위에서 설명한 바와 같이, 본 발명에 따른 액정표시장치는 스쿼어 인버전 방식으로 구동되므로 제 1 프레임에 상기 극성신호 생성부(310)는 처음 두 수평구간(2H) 동안 정극성(+) 극성신호를 출력하고, 다음 두 수평구간(2H) 동안 부극성(-) 극성신호를 출력한다.
- <119> 다음 프레임인 제 2 프레임에서는 상기 극성신호 생성부(310)는 상기 제 1 프레임동안 출력했던 극성신호를 1 수평구간(1H) 쉬프트 시킨 극성신호를 출력한다.
- <120> 즉, 상기 극성신호 생성부(310)는 제 2 프레임에서 제 1 수평구간(1H) 동안 부극성(-) 극성신호를 출력하고, 상기 제 1 수평구간(1H)의 다음 두 수평구간(2H) 동안 정극성(+) 극성신호를 출력하고 다음 두 수평구간(2H) 동안 다시 부극성(-) 극성신호를 출력한다.

- <121> 제 3 프레임에서 상기 극성신호 생성부(310)는 상기 제 2 프레임동안 출력했던 극성신호를 1 수평구간(1H) 쉬프트 시킨 극성신호를 출력한다.
- <122> 즉, 상기 극성신호 생성부(310)는 제 3 프레임에서 처음 두 수평구간(2H) 동안 부극성(-) 극성신호를 출력하고 다음 두 수평구간(2H) 동안 정극성(+) 극성신호를 출력하고 다음 두 수평구간(2H) 동안 다시 부극성(-) 극성신호를 출력한다.
- <123> 상기 제 1 프레임동안 상기 극성신호 생성부(310)에서 출력된 극성신호는 상기 제 3 프레임동안 출력된 극성신호와 반전된다. 또한, 상기 제 2 프레임동안 상기 극성신호 생성부(310)에서 출력된 극성신호는 제 4 프레임동안 출력된 극성신호와 반전된다.
- <124> 상기 극성신호 생성부(310)에서 매 프레임마다 이전 프레임동안 출력된 극성신호를 1 수평구간(H)씩 쉬프트 시킨 극성신호를 출력하는 이유는 액정표시장치의 열화 현상을 방지하기 위함이다.
- <125> 열화 현상을 방지하기 위해서 상기 극성신호 생성부(310)는 매 프레임마다 이전 프레임에서 출력된 극성신호를 소정구간 동안 쉬프트 시킨 극성신호를 출력한다.
- <126> 위에서 언급한 바와 같이, 본 발명의 제 3 실시예에 따른 액정표시장치는 게이트라인으로 게이트 하이 전압(VGH)을 1H+ $\alpha$  구간동안 공급하고 기수번째 게이트라인과 우수번째 게이트라인으로 공급되는 게이트 하이 전압(VGH)을 소정 부분 중첩되도록 하여 빠른 구동 주파수에서 박막트랜지스터의 충전시간을 충분히 확보하여 응답속도를 향상시킬 수 있다.
- <127> 또한, 본 발명의 제 3 실시예에 따른 액정표시장치는 매 프레임마다 이전 프레임에서 출력된 극성신호를 소정구간 동안 쉬프트 시킨 극성신호를 출력함으로써 열화현상을 방지할 수 있다.

### 발명의 효과

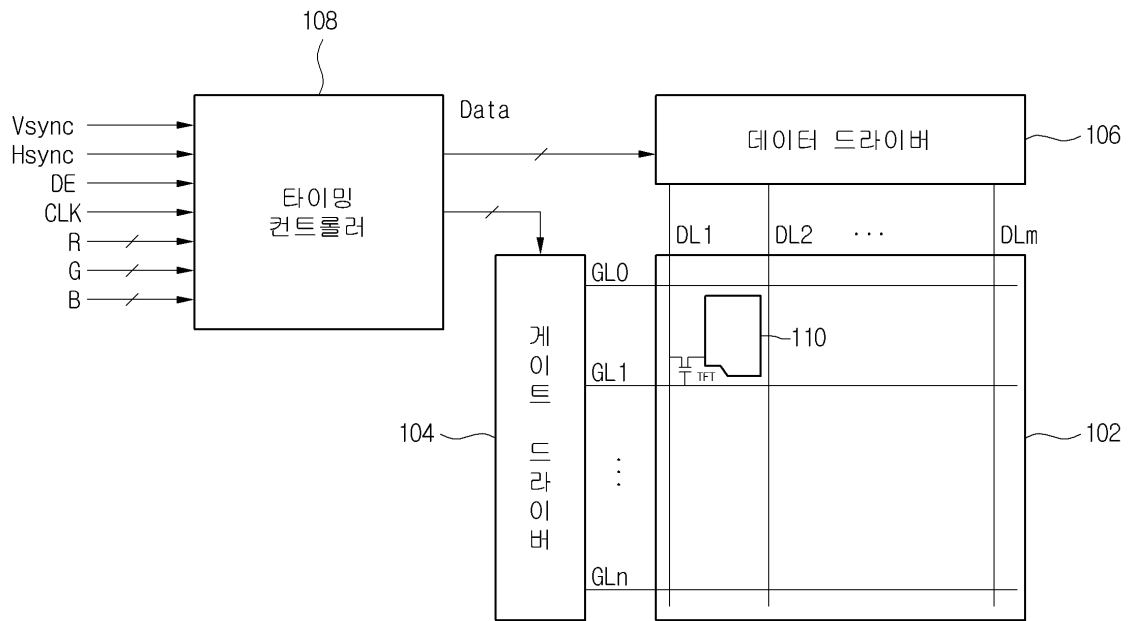
- <128> 이상에서 살펴본 바와 같이, 본 발명에 따른 액정표시장치는 게이트라인으로 게이트 하이 전압(VGH)을 1H+ $\alpha$  구간동안 공급하고 기수번째 게이트라인과 우수번째 게이트라인으로 공급되는 게이트 하이 전압(VGH)을 소정 부분 중첩되도록 하여 빠른 구동 주파수에서 박막트랜지스터의 충전시간을 충분히 확보하여 응답속도를 향상시킬 수 있다.

### 도면의 간단한 설명

- <1> 도 1은 본 발명의 제 1 실시예에 따른 액정표시장치를 나타낸 도면.
- <2> 도 2a 및 도 2b는 프레임 별로 수직 2 도트 인버전 방식을 나타낸 도면.
- <3> 도 3a 및 도 3b는 프레임 별로 스쿼어 인버전 방식을 나타낸 도면.
- <4> 도 4는 도 1의 액정표시장치의 제어신호 및 구동전압을 나타낸 파형도.
- <5> 도 5는 본 발명의 제 2 실시예에 따른 액정표시장치를 나타낸 도면.
- <6> 도 6a는 도 5의 블랙 데이터 출력부를 나타낸 도면.
- <7> 도 6b는 도 5의 액정표시장치의 데이터 전압과 소스 출력 이네이블 신호를 나타낸 도면.
- <8> 도 7은 본 발명의 제 3 실시예에 따른 액정표시장치를 나타낸 도면.
- <9> 도 8은 도 7의 쉬프트 레지스터가 제 1 내지 제 3 프레임동안 쉬프트 된 극성신호를 나타낸 도면.
- <10> <도면의 주요부분에 대한 간단한 설명>
- |                             |                        |
|-----------------------------|------------------------|
| <11> 102, 202, 302:액정패널     | 104, 204, 304:게이트 드라이버 |
| <12> 106, 206, 306:데이터 드라이버 | 108, 208, 308:타이밍 컨트롤러 |
| <13> 206a:블랙 데이터 출력부        | 207:버퍼부                |
| <14> 310:극성신호 생성부           | 312:쉬프트 레지스터           |

도면

도면1



도면2a

<기수프레임>

|   |   |   |   |   |   |   |   |
|---|---|---|---|---|---|---|---|
| + | - | + | - | + | - | + | - |
| + | - | + | - | + | - | + | - |
| - | + | - | + | - | + | - | + |
| - | + | - | + | - | + | - | + |
| + | - | + | - | + | - | + | - |
| + | - | + | - | + | - | + | - |
| - | + | - | + | - | + | - | + |
| - | + | - | + | - | + | - | + |

도면2b

<우수프레임>

|   |   |   |   |   |   |   |   |
|---|---|---|---|---|---|---|---|
| - | + | - | + | - | + | - | + |
| - | + | - | + | - | + | - | + |
| + | - | + | - | + | - | + | - |
| + | - | + | - | + | - | + | - |
| - | + | - | + | - | + | - | + |
| - | + | - | + | - | + | - | + |
| + | - | + | - | + | - | + | - |
| + | - | + | - | + | - | + | - |

도면3a

<기수프레임>

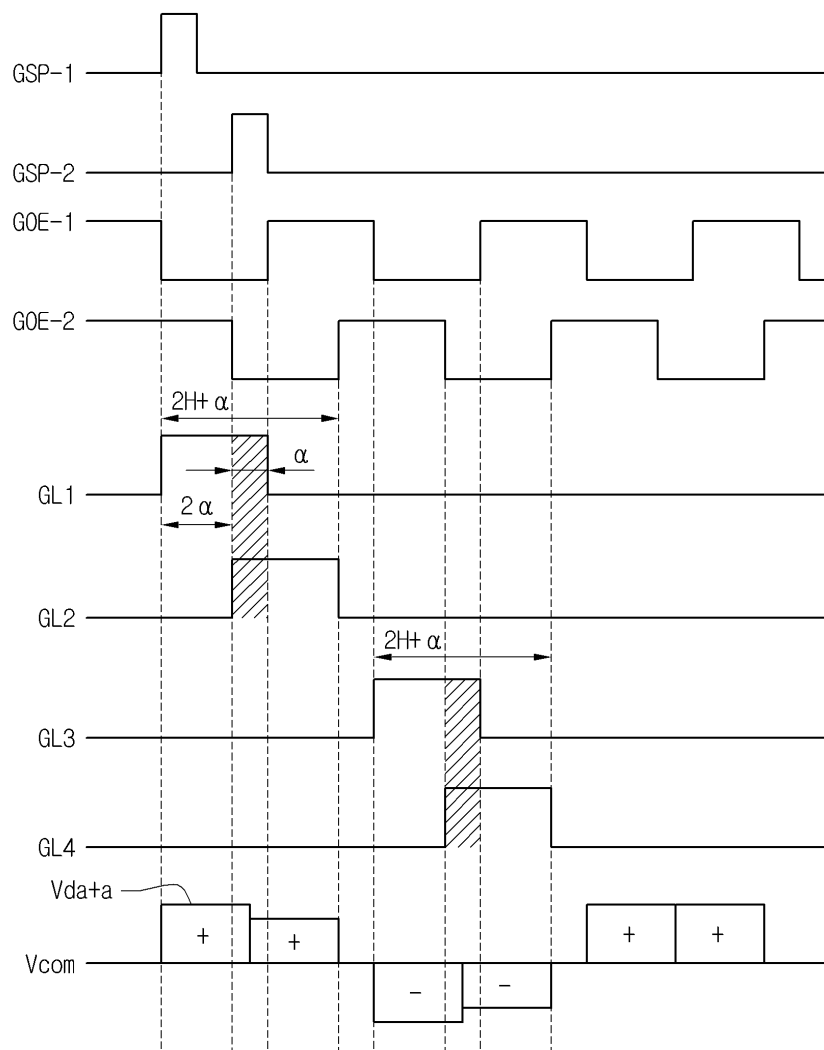
|   |   |   |   |   |   |   |   |
|---|---|---|---|---|---|---|---|
| + | + | - | - | + | + | - | - |
| + | + | - | - | + | + | - | - |
| - | - | + | + | - | - | + | + |
| - | - | + | + | - | - | + | + |
| + | + | - | - | + | + | - | - |
| + | + | - | - | + | + | - | - |
| - | - | + | + | - | - | + | + |
| - | - | + | + | - | - | + | + |

도면3b

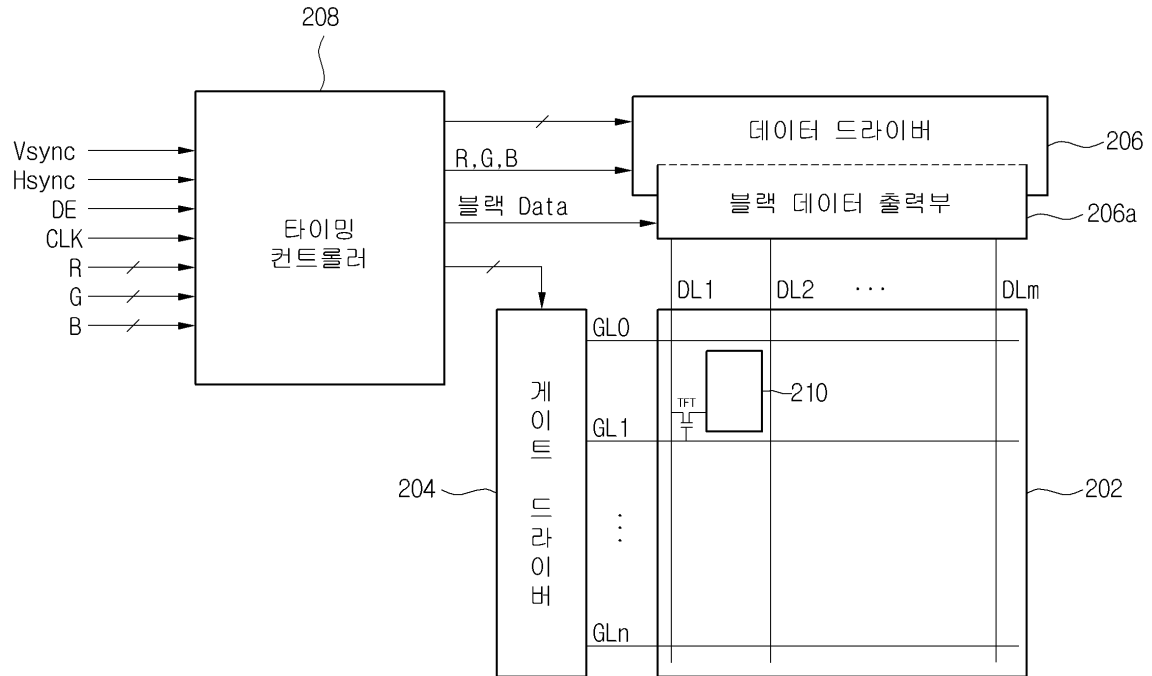
<우수프레임>

|   |   |   |   |   |   |   |   |
|---|---|---|---|---|---|---|---|
| - | - | + | + | - | - | + | + |
| - | - | + | + | - | - | + | + |
| + | + | - | - | + | + | - | - |
| + | + | - | - | + | + | - | - |
| - | - | + | + | - | - | + | + |
| - | - | + | + | - | - | + | + |
| + | + | - | - | + | + | - | - |
| + | + | - | - | + | + | - | - |

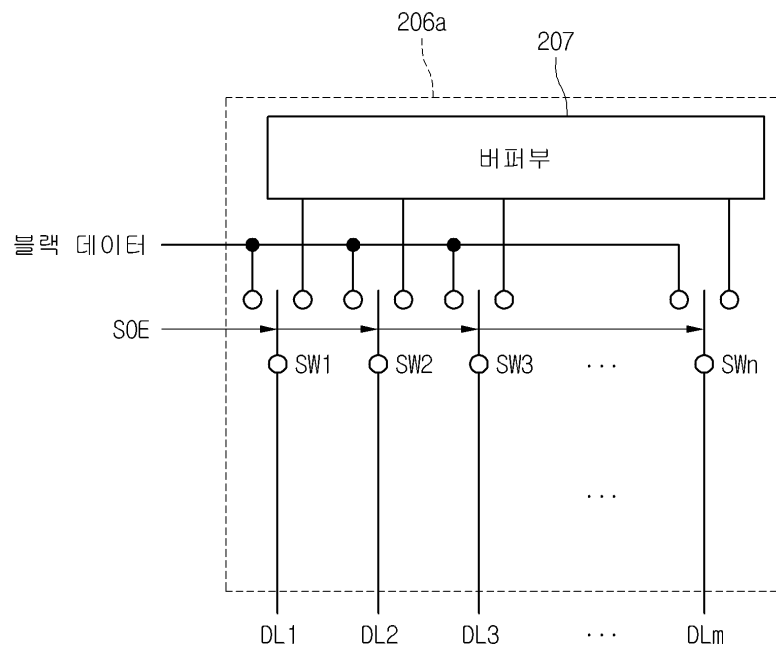
도면4



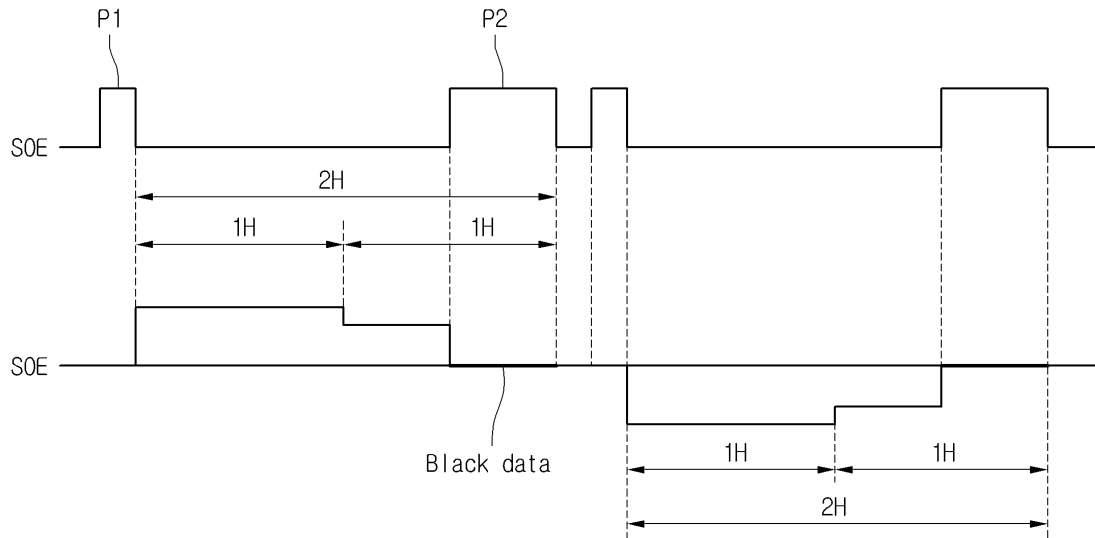
도면5



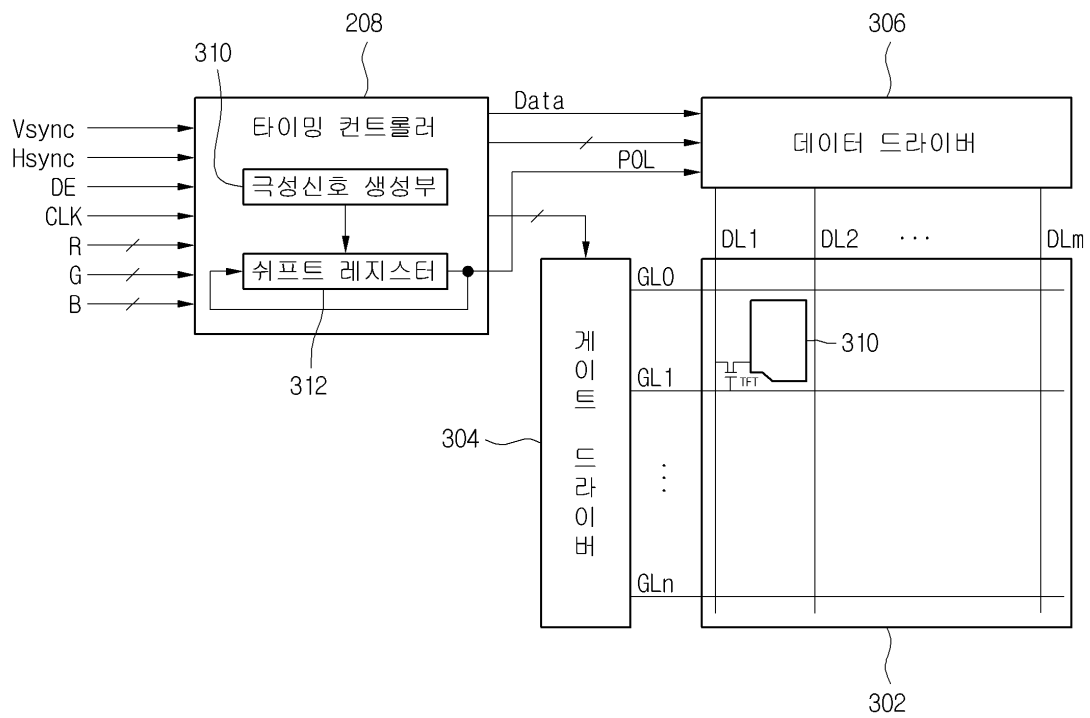
도면6a



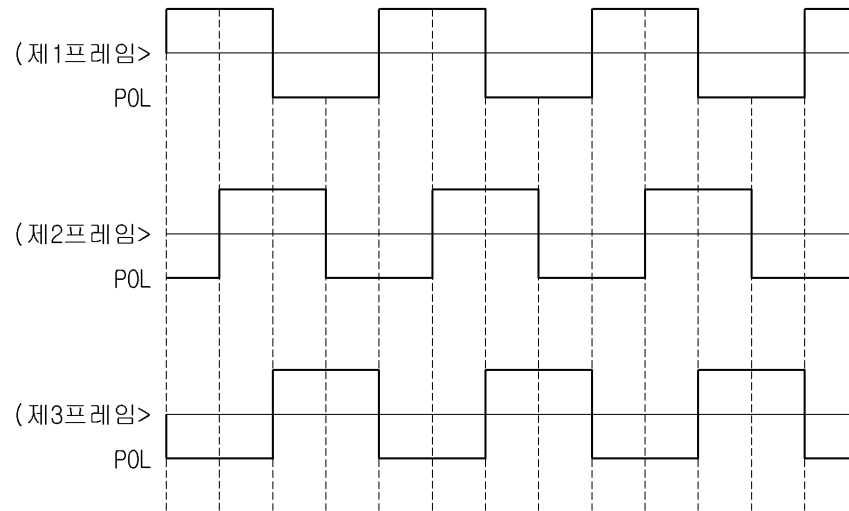
도면6b



도면7



도면8



|                |                                                                |         |            |
|----------------|----------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶显示器及其驱动方法                                                    |         |            |
| 公开(公告)号        | <a href="#">KR1020070109345A</a>                               | 公开(公告)日 | 2007-11-15 |
| 申请号            | KR1020060042193                                                | 申请日     | 2006-05-11 |
| [标]申请(专利权)人(译) | 乐金显示有限公司                                                       |         |            |
| 申请(专利权)人(译)    | LG显示器有限公司                                                      |         |            |
| 当前申请(专利权)人(译)  | LG显示器有限公司                                                      |         |            |
| [标]发明人         | JEON YONG JU<br>전용주<br>PARK JAE SEOK<br>박재석                    |         |            |
| 发明人            | 전용주<br>박재석                                                     |         |            |
| IPC分类号         | G02F1/133                                                      |         |            |
| CPC分类号         | G09G2310/061 G09G2320/0252 G09G3/3659 G09G3/3614 G09G2310/0224 |         |            |
| 其他公开文献         | KR101234422B1                                                  |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                      |         |            |

#### 摘要(译)

公开了一种液晶显示装置及其驱动方法，其能够通过确保高频下的薄膜晶体管的充电时间来改善图像质量。根据本发明的液晶显示装置包括：液晶面板，其中布置有多条栅极线和多条数据线；栅极驱动器，用于向每条栅极线提供一个水平周期的栅极扫描信号 $+\alpha$ ；并且以叠加的方式将预定周期的扫描信号提供给每条栅极线。

