

(19)대한민국특허청(KR)
(12) 공개특허공보(A)(51) 。 Int. Cl.⁷
G09G 3/36
G09G 3/20(11) 공개번호 10-2005-0067379
(43) 공개일자 2005년07월01일

(21) 출원번호	10-2005-0049334(분할)		
(22) 출원일자	2005년06월09일		
(62) 원출원	특허10-2003-0009696		
	원출원일자 : 2003년02월17일	심사청구일자	2003년02월17일

(30) 우선권주장 JP-P-2002-00094476 2002년03월29일 일본(JP)

(71) 출원인 가부시끼가이샤 에키쇼 센탄 기쥬즈 가이하쓰 센터
일본 가나가와켄, 요코하마시, 토즈카구, 요시다쥬 292(72) 발명자 나카자키, 요시아키
일본 가나가와켄, 요코하마시, 미나미쿠, 타카네초, 3-17-28, 교에이 빌딩, #805

(74) 대리인 최덕규

심사청구 : 있음

(54) 액정 표시 장치의 입출력 보호 회로

요약

본 발명의 액정 표시 장치의 입출력 보호 회로는 보다 안정적인 입출력 보호 기능을 갖는 액정 표시 장치의 입출력 보호 회로를 제공하기 위한 것이다. 입출력 보호 회로는 입출력 보호 박막 트랜지스터와, 상기 입출력 보호 박막 트랜지스터의 채널층에 접속된 P형 기판전위 고정단자 및 N형 기판전위 고정단자를 구비하고, 상기 P형 기판전위 고정단자 및 상기 N형 기판전위 고정단자를 그라운드 단자에 접속한 것을 특징으로 한다.

대표도

도 1

색인어

입출력 단자 패드, 기판전위 고정단자, 그라운드 단자, 전원 단자, 접속부, 채널층

명세서

도면의 간단한 설명

도 1은 본 발명의 구체예1의 액정 표시 장치의 입출력 보호 회로의 회로도이다.

도 2는 도 1에 나타내는 회로에 대응하는 구체예2의 액정 표시 장치의 입출력 보호 회로의 구조를 나타내는 평면도이다.

도 3은 본 발명의 구체예2의 액정 표시 장치의 입출력 보호 회로의 회로도이다.

도 4는 도 3에 나타내는 회로에 대응하는 구체예2의 액정 표시 장치의 입출력 보호 회로의 구조를 나타내는 평면도이다.

도 5는 종래의 액정 표시 장치의 입출력 보호 회로의 등가 회로도이다.

도 6은 MOS FET의 스냅백(snap back) 특성의 측정방법을 실행하기 위한 접속도이다.

도 7은 MOS FET의 스냅백 특성을 나타내는 도면이다.

* 도면의 주요부호에 대한 설명 *

11: 입출력 단자 패드 12: 입출력 초기단계 TFT

13: 입출력 보호용의 저항 14, 15: 입출력 보호 TFT

16: 입출력 보호 TFT(14)의 N형 기판전위 고정단자

17: 입출력 보호 TFT(14)의 P형 기판전위 고정단자

18: 입출력 보호 TFT(15)의 N형 기판전위 고정단자

19: 입출력 보호 TFT(15)의 P형 기판전위 고정단자

20: 그라운드 단자 21: 전원 단자

22: 입출력 보호 TFT(12)의 N형 기판전위 고정단자

23: 입출력 초기단계 TFT(12)의 P형 기판전위 고정단자

24: 기판 바이어스 발생회로 41: 입출력 단자 패드

42: 입출력 보호 TFT 43: 입출력 초기단계 TFT

R1, R2, R3, R4, R5: 저항 G: 게이트

S: 소스 D: 드레인

V_{dd} , V_{ss} : 전원 51: 산화 절연막

52: 게이트 절연막 53: 게이트 전극

54: 드레인 영역 55: 소스 영역

56: 채널 영역 57: 다결정 실리콘층

V_{cnt} : 제어 전압

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

발명의 분야

본 발명은 액정 패널의 입출력 초기단계 박막 트랜지스터에 대해서 전류 서지(surge)와 전압 소음에 관한 정전기 대책으로서 입출력 보호 기능을 갖는 액정 표시 장치의 입출력 보호 회로에 관한 것이다.

발명의 배경

종래의 저온에서 제조된 다결정 실리콘층(폴리 실리콘층)으로 구성된 박막 트랜지스터(이하, 박막 트랜지스터를 TFT로 기재한다)를 포함하는 액정 표시 장치에서, 각 화소 위치에 설치된 스위치용의 TFT와 액정 패널의 구동 회로 및 입출력 보호 회로는 LDD MOS TFT(N-Channel Lightly Doped Drain TFT)를 포함한다.

도 5에 종래의 액정 표시 장치의 입출력 회로의 등가 회로도들을 나타낸다.

도 5에 나타내는 바와 같이 입출력 단자 패드(41)를 통해서 대향 전극 등에 공급하는 전원이 상기 입출력 보호 회로에 인가된다.

상기 입출력 보호 회로는 입출력 보호 TFT(42)와 입력 저항(R1)과 입출력 보호 TFT(42)의 게이트(G)와 드레인(D) 사이에 접속된 저항(R2)을 가지고, 상기 출력부에 입출력 초기단계 TFT(43)와 저항(R3, R4, R5)이 설치되어 있다. 입출력 보호 TFT(42) 및 입출력 초기단계 TFT(43)는 LDD 구조를 갖는 TFT이다. 입출력 보호 TFT(42)의 확산층으로 구성되는 소스(S)는 전원(V_{ss})에 접속되어 있다. 입출력 초기단계 TFT(43)는 액정 패널의 대향 전극에 전원(전류)을 부여하는 버퍼(buffer)이고, 상기 드레인(D)은 저항(R3)을 통해서 게이트(G)에 접속되면서 전원(V_{dd})에 접속한다. 또한, 입출력 초기단계 TFT(43)의 소스(S)는 저항(R4)을 통해서 전원(V_{ss})에 접속되면서, 입출력 보호 TFT(42)의 드레인(D)에 공통으로 접속되어 저항(R5)을 통해서 입력 회로에 접속되어 있다.

입출력 보호 TFT(42) 및 입출력 초기단계 TFT(43)는 일반적인 반도체 소자와 같이, 실리콘(Si) 등의 반도체 기판상에 구성된 것이 아니고 유리 기판상에 포토리소그래피 방법을 이용하여 다결정 실리콘에 의해서 형성된 TFT이다. 액정 표시 장치의 TFT에서 채널층은 진성 반도체(비(非)도프의 Si)로 구성되어 있기 때문에 기판에 대해서, 즉 채널층에 대해서 기준이 되는 전위가 부여되지 않은 경우가 많다.

발명이 이루고자 하는 기술적 과제

그러나, 상기의 구성에서는 입출력 보호 회로에 흘러 들어간 전류가 빠져나갈 수 있는 방법이 충분히 확보되어 있지 않기 때문에, 결과적으로 입출력 보호 회로를 구성하는 입출력 보호 TFT의 절연막 또는 접합부에서 정전 파괴가 발생하여 입출력 보호 회로의 본래의 역할을 달성하지 못하게 되는 문제가 있다.

여기서 MOS TFT의 스냅백(snap back) 현상에 대해서 도 6 및 도 7을 이용하여 설명한다.

도 6에 나타내는 구조의 MOS TFT에서는 산화 절연막(51) 상에 다결정 실리콘층(57)이 형성되고 그 위에 게이트 절연막(52)이 형성되고 다시 그 위에 게이트 전극(53)이 형성되어 있다. 상기 게이트 전극(53)의 패턴을 이용하여 불순물이 다결정 실리콘층(57)에 도핑되어, 드레인 영역(54)과 소스 영역(55)이 형성되고 이들의 중간 영역이 채널 영역(56)이다. 이와 같은 LDD 구조의 TFT에서는 소스 영역(55)을 전원(V_{ss})에 접속하고 드레인 영역(54)과 게이트 전극(53)을 공통으로 접속하고 제어 전압(V_{cnt})을 부여하도록 한다.

제어 전압(V_{cnt})을 가변함으로써 드레인 영역(54)과 소스 영역(55) 사이의 인가 전압(V_{ds})을 제어하고, 드레인 영역(54)과 소스 영역(55)에 흐르는 전류(I_{ds})의 변화를 조사했다. 그 결과, 인가 전압(V_{ds})과 전류(I_{ds})와의 관계는 도 7에 나타내는 실선과 같이 변화한다. 여기서, 인가 전압(V_{ds})을 일단 항복 전압(브레이크 아웃 전압)(BV_{ds}) 이상으로 하면, 전류(I_{ds})가 급히 흐르기 시작하고 인가 전압(V_{ds})을 항복 전압(BV_{ds}) 이하로 하여도 전류(I_{ds})는 감소하지 않게 된다. 그리고, 보다 낮은 인가 전압(V_{ds})에서 전류(I_{ds})가 증가하는 2차 항복 상태가 발생한다. 이와 같은 현상을 스냅백이라고 부른다.

전압 전류 특성에 있어서, 도면의 P점에서의 전압을 유지(hold) 전압이라고 부르고 전류를 유지(hold) 전류라 부른다. 이와 같은 스냅백 특성은 MOS TFT의 바이폴라 액션이라고 불려진다. TFT의 드레인과 기판(즉, 채널)과의 불순물 농도 차이가 크면 도면에서 실선에서 파선으로 나타내는 바와 같이 특성이 변화한다. 결국, 항복 전압(BV_{ds})은 낮아지고 유지 전압도 낮아진다. 이와 같은 형태의 TFT를 여기서는 비(非) LDD TFT라고 부른다.

이와 같은 항복 전압(BV_{ds})과 유지 전압을 높게 한 것을 액정 패널의 구동용 TFT로서 이용하기에는 최적이지만, 입출력 보호용 TFT로서 사용하기에는 적합하지 않다. 한편, 액정 표시 장치에서 이용되고 있는 TFT에서는 기판 전위를 고정할 수 없기 때문에 기판측의 하부 지면막 및 반도체층과 게이트 절연막에 존재하는 고정 전하 등의 영향으로 기판 전위가 변화하기 때문에, TFT의 특성이 불안정하게 되는 문제점도 있었다.

또한, 상술한 바와 같이 종래의 액정 표시 장치의 입출력 보호 회로에서는 입출력 보호 회로에 흘러 들어간 전류가 빠져나갈 수 있는 방법이 없기 때문에, 액정 패널의 각 화소의 구동에 이용하는 스위치 소자 혹은 입출력 초기단계 TFT를 LDD의 TFT로 구성하여, 상기 LDD TFT의 항복 전압(BV_{ds}) 및 스냅백 시의 유지 전압보다 각각 낮은 비(非) LDD TFT에서 보호용 TFT를 구성할 수는 없었다.

본 발명은 상기와 같은 종래의 문제점을 감안하여 이루어진 것으로, 보다 안정적인 입출력 보호 기능을 갖는 액정 표시 장치의 입출력 보호 회로를 제공하는 것을 목적으로 한다.

상기 과제를 해결하기 위해 본 발명에 있어서는 특허 청구의 범위에 기재하도록 하는 것과 같은 구성을 취한다.

즉, 청구항 1 기재의 액정 표시 장치의 입출력 보호 박막 트랜지스터 회로는 보호 박막 트랜지스터와, 상기 보호 박막 트랜지스터의 채널층에 접속된 P형 기판전위 고정단자 및 N형 기판전위 고정단자를 구비하고, 상기 P형 기판전위 고정단자 및 상기 N형 기판전위 고정단자를 그라운드 단자에 접속한 것을 특징으로 한다.

또한, 청구항 2의 액정 표시 장치의 입출력 보호 박막 트랜지스터 회로는 입출력 보호 박막 트랜지스터와, 상기 입출력 보호 박막 트랜지스터의 채널층에 접속된 P형 기판전위 고정단자 및 N형 기판전위 고정단자를 구비하고, 상기 P형 기판전위 고정단자 및 상기 N형 기판전위 고정단자를 그라운드 단자에 접속한 것을 특징으로 한다.

또한, 청구항 3 기재의 액정 표시 장치의 입출력 보호 박막 트랜지스터 회로는 박막 트랜지스터와, 상기 박막 트랜지스터의 채널층에 접속된 P형 기판전위 고정단자 및 N형 기판전위 고정단자를 구비하고, 상기 P형 기판전위 고정단자 및 상기 N형 기판전위 고정단자를 기판 바이어스 발생회로에 접속한 것을 특징으로 한다.

또한, 청구항 4 기재의 액정 표시 장치의 입출력 보호용 초기단계 박막 트랜지스터 회로는 초기단계 박막 트랜지스터와, 상기 초기단계 박막 트랜지스터의 채널층에 접속된 P형 기판전위 고정단자 및 N형 기판전위 고정단자를 구비하고, 상기 P형 기판전위 고정단자 및 상기 N형 기판전위 고정단자를 기판 바이어스 발생회로에 접속한 것을 특징으로 한다.

발명의 구성 및 작용

이하, 도면을 이용하여 본 발명의 구체예에 대해서 상세하게 설명한다. 더욱이, 이하에서 설명하는 도면에서 동일한 기능을 갖는 것에는 동일 부호를 붙이고 그 반복된 설명은 생략한다.

구체예 1

도 1에는 본 발명의 구체예 1의 액정 표시 장치의 입출력 보호 회로의 회로도도를 나타내고, 도 2에는 도 1의 회로에 대응하는 구체예 1의 액정 표시 장치의 입출력 보호 회로의 구조를 나타내는 평면도를 나타낸다.

도 1 및 도 2에서, 11은 입출력 단자 패드, 12는 입출력 초기단계 TFT, 13은 입출력 보호용의 저항, 14 및 15는 입출력 보호 TFT, 16은 입출력 보호 TFT(14)의 채널층에 접속된 N형 기판전위 고정단자(즉, 채널층에 접속되는 영역에 설치된 N형 불순물 영역에 접속된 금속 전극으로 이루어지는 기판(채널층) 전위 고정용 전극 단자), 17은 동일한 형태로 입출력 보호 TFT(14)의 채널층에 접속된 P형 기판전위 고정단자, 18은 동일한 형태로 입출력 보호 TFT(15)의 채널층에 접속된 N형 기판전위 고정단자, 19는 동일한 형태로 입출력 보호 TFT(15)의 채널층에 접속된 P형 기판전위 고정단자, 20은 그라운드 단자(어스 단자), 21은 전원 단자를 나타낸다.

입출력 초기단계 TFT(12) 이후의 구성은 이미 잘 알려져 있기 때문에 도시하지 않는다.

입출력 단자 패드(11)와 입출력 초기단계 TFT(12)와의 사이에는 예를 들면 확산층(예를 들면 소스 영역 및 드레인 영역 등에서 사용하는 것과 동일한 형태의 고농도 N형층)으로 구성된 저항(13)(예를 들면, 약 300Ω에서 2.0kΩ의 범위의 저항 값을 갖는 저항)이 설치되어 있다. 더욱이, 저항(13)은 상기 회로에 2개 이상 설치되어 있어도 좋다(예를 들면, 입출력 단자 패드(11) 및 저항(13)을 접속하는 배선의 2개의 입출력 보호 박막 트랜지스터(14, 15)의 접속부와 입출력 단자 패드(11)와의 사이). 저항(13)은 서지 전류가 입출력 초기단계 TFT(12)(입출력 회로의 일부를 구성한다)와 입출력 초기단계 TFT(12)에 연결되는 입출력 보호 회로에 흘러갈 때, 응답 특성을 나쁘게 하기(예를 들면 응답을 지연시킨다) 때문에 해당 입출력 보호 회로에 도입되어 있다.

저항(13)과 입출력 단자 패드(11)와의 사이에 입출력 보호 TFT(14, 15)가 접속되어 있다. 입출력 보호 TFT(14, 15)의 항복 전압(BV_{ds}) 및 스냅백 특성에서의 유지 전압은 입출력 초기단계 TFT(12)(혹은 상기 액정 표시 장치의 화소 구동용 스위치 소자인 TFT)보다 작게 설정되어 있다. 결국, 상기 입출력 회로가 작동하기 전에 상기 입출력 보호 회로가 동작하도록 되어 있다. 그리고 큰 전류의 서지(surge)가 발생했을 때 회로 파손이 발생하지 않도록, 입출력 보호 TFT(14, 15)의 게이트 폭은 입출력 초기단계 TFT(12)의 게이트 폭보다 크게 되어 있다. 게이트 폭은 공급 전력에 의해서 결정되지만 100μm 이상이 바람직하다.

입출력 보호 TFT(14)는 플러스 측의 서지(surge) 소음에 대한 보호 TFT이고, 도 1에 나타내는 바와 같이 소스는 그라운드 단자(20)에 접속되어 있다. 또한, 입출력 보호 TFT(14)의 채널층에는 N형 기판전위 고정단자(16) 및 P형 기판전위 고정단자(17)가 접속되어 있다. 즉, N형 기판전위 고정단자(16) 및 P형 기판전위 고정단자(17)는 도 2에 나타내는 바와 같이 입출력 보호 TFT(14)의 채널층에 접속되는 영역에 접속되는 영역에 설치된 N형 불순물 영역 및 P형 불순물 영역(도시하지 않음)상에 각각 전기적으로 접속되도록 형성된 금속 전극에 의해서 구성된다.

입출력 보호 TFT(15)는 마이너스측의 서지 소음에 대한 보호 TFT이고, 소스는 전원(V_{dd}) 단자(21)에 접속되어 있다. 또한, 입출력 보호 TFT(15)의 채널층에는 N형 기판전위 고정단자(18) 및 P형 기판전위 고정단자(19)가 접속되어 있다. 즉, N형 기판전위 고정단자(18) 및 P형 기판전위 고정단자(19)는 도 2에 나타내는 바와 같이 입출력 보호 TFT(15)의 채널층에 접속되는 영역에 설치된 N형 불순물 영역 및 P형 불순물 영역(도시하지 않음)상에 각각 전기적으로 접속되도록 형성된 금속 전극에 의해서 구성된다.

입출력 단자 패드(11)는 금속, 예를 들면 Ti(하부층)/Al(상부층)(상하 부분을 반대로 하여도 좋다)으로 구성되어 있다.

입출력 초기단계 TFT(12)는 금속, 예를 들면 MoW 및 Al 등으로 이루어지는 게이트 전극과 N형 반도체층인 Si로 구성된 소스 및 드레인을 가지고 있다. 입출력 초기단계 TFT(12)의 소스 및 드레인을 포함하는 반도체층은 게이트 전극과 절연막으로 전기적으로 분리되어, 소스, 드레인은 콘택홀(contact hole)에 의해서, 예를 들면 Al의 금속막으로 연결되어 있다.

저항(13)은 예를 들면 N형 Si층으로 구성되어 있지만, P형 Si층과는 다른 재료로도 가능하다.

또한, 입출력 보호 TFT(14, 15)도 게이트, 소스 및 드레인의 구조에 대해서는 입출력 초기단계 TFT(12)와 동일하다. 단자, 입출력 보호 TFT(14)에 대해서는 해당 TFT(14)의 전극하의 진성 반도체층(I층)에 N형 기판전위 고정단자(16) 및 P형 기판전위 고정단자(17)가 접속되어 있다. 동일한 형태로 입출력 보호 TFT(15)에 대해서는 해당 TFT(15)의 게이트 전극하의 진성 반도체층(I층)에 N형 기판전위 고정단자(18) 및 P형 기판전위 고정단자(19)가 접속되어 있다. 이들의 기판전위 고정단자(16, 17, 18, 19)는 도 2에 나타내는 바와 같이, 예를 들면 게이트 전극 재료로 이루어지는 배선에 의해서 하나로 모아져서 콘택홀을 통해서 그라운드 단자(20)에 접속되어 있다.

이와 같이, 입출력 보호 TFT(14)에 대해서는 기관(즉, 채널층)의 전위는 N형 기관전위 고정단자(16) 및 P형 기관전위 고정단자(17)에 의해서 고정된다. 입출력 보호 TFT(15)에 대해서 기관 전위는 N형 기관전위 고정단자(18) 및 P형 기관전위 고정단자(19)에 의해서 고정된다.

이들의 N형 기관전위 고정단자(16), P형 기관전위 고정단자(17), N형 기관전위 고정단자(18) 및 P형 기관전위 고정단자(19)에 의해서 입출력 보호 TFT(14, 15)의 특성을 안정화시킬 수 있다. 또한, 서지 전류가 흐르는 경우에 이들의 N형 기관전위 고정단자(16), P형 기관전위 고정단자(17), N형 기관전위 고정단자(18) 및 P형 기관전위 고정단자(19)에도 전류가 흐름으로써, 입출력 보호 TFT(14, 15)가 한번의 서지 소음에 의해서 파괴되는 것을 방지할 수 있다.

더욱이, 입출력 보호 TFT(14, 15)에 각각 2개의 N형 기관전위 고정단자(16, 18) 및 P형 기관전위 고정단자(17, 19)를 설치했기 때문에 계면 준위와 벌크(bulk) 준위와의 분리 평가가 어렵고, TFT의 평가에서는 통상의 세로 방향의 N형(혹은 P형) TFT에 대해서 가로 방향으로 PIN 다이오드를 설치하고, 소스, 드레인 및 게이트 전극의 3개의 단자에 덧붙여서, 합계 5개 단자의 구조로 함으로써 세로 방향 TFT의 특성 평가 및 가로 방향의 PIN 다이오드 평가를 실현할 수 있다.

상기와 같이, 구체에 1의 액정 표시 장치의 입출력 보호 회로는 채널층에 접속된 P형 기관전위 고정단자(16, 18) 및 N형 기관전위 고정단자(17, 19)를 갖는 입출력 보호 TFT(14, 15)를 구비하고, P형 기관전위 고정단자(16, 18) 및 N형 기관전위 고정단자(17, 19)를 그라운드 단자(20)에 접속한 것을 특징으로 한다.

또한, 구체에 1의 액정 표시 장치의 입출력 보호 회로는 입출력 단자 패드(11)와 입출력 초기단계 TFT(12)와의 사이에 설치된 저항(13)과 입출력 단자 패드(11)와 저항(13)을 접속하는 배선과, 그라운드 단자(20)와 전원 단자(21)와의 사이에 직렬로 접속된 2개의 입출력 보호 TFT(14, 15)를 가지고, 2개의 입출력 보호 TFT(14, 15)의 접속부에 상기 배선이 접속되고, 2개의 입출력 보호 TFT(14, 15)는 각각 채널층에 접속된 P형 기관전위 고정단자(16, 18) 및 N형 기관전위 고정단자(17, 19)를 가지고, P형 기관전위 고정단자(16, 18) 및 N형 기관전위 고정단자(17, 19)를 그라운드 단자(20)에 접속한 것을 특징으로 한다.

또한, 구체에 1의 액정 표시 장치의 입출력 보호 회로에서는 입출력 보호 TFT(14, 15)의 항복 전압 및 유지 전압이 입출력 초기단계 TFT(12) 혹은 해당 액정 표시 장치의 화소 구동용 스위치 소자의 TFT의 항복 전압 및 유지 전압보다 각각 낮게 구성되어 있는 것을 특징으로 한다.

구체에 2

도 3은 본 발명의 구체에 2의 액정 표시 장치의 입출력 보호 회로의 회로도를 나타낸다. 도 4에서는 도 3에 대응하는 구체에 2의 액정 표시 장치의 입출력 보호 회로의 구조를 나타내는 평면도를 나타낸다.

도 3 및 도 4에서, 22는 입출력 초기단계 TFT(12)의 채널층에 접속된 N형 기관전위 고정단자(즉, 채널층에 접속되는 영역에 설치된 N형 불순물 영역에 접속된 금속 전극으로 이루어지는 기관전위 고정용 전극 단자), 23은 동일한 형태로 입출력 TFT(12)의 채널층에 접속된 P형 기관전위 고정단자, 24는 입출력 초기단계 TFT(12)의 채널층에 접속된 N형 기관전위 고정단자(22) 및 P형 기관전위 고정단자(23)가 접속된 기관 바이어스 발생회로(기관전위 발생회로 및 기관 바이어스 보정회로)이다.

상기 구체에 1을 나타내는 도 1 및 도 2와 구체에 2를 나타내는 도 3 및 도 4는 입출력 단자 패드(11)에서 입출력 보호 회로가 연결되어 있는 그라운드 단자(20)까지의 구조는 동일하기 때문에 설명은 생략한다.

도 3 및 도 4에서, 입출력 초기단계 TFT(12)에 P형 기관전위 고정단자(23) 및 N형 기관전위 고정단자(22)가 접속되어, P형 기관전위 고정단자(23) 및 N형 기관전위 고정단자(22)는 기관 바이어스 발생회로(24)에 접속되어 있다. 기관 바이어스 발생회로(24)에 의해서 상기 단자(23, 22)에 전압을 인가한다. 입출력 초기단계 TFT(12)의 항복 전압(BV_{ds})을 입출력 보호 TFT(14, 15)보다 높게 설정함으로써 입출력 보호 TFT(14, 15)는 안정적으로 움직인다. 더욱이, 기관 바이어스 발생회로(24)는 예를 들면 도 3에 나타내는 바와 같이 최대 부하가 되기 전에, 예를 들면 휴즈 등으로 이루어지는 저항을 가지고 있으며 입출력 초기단계 TFT(12)의 기관 전위를 조정할 수 있다.

이와 같이, 구체에 2에서도 입출력 보호 TFT(14, 15)의 기관 전위가 고정되어 있지 않은 것에 의한 전기적인 불안정성에 대해서는 N형 기관전위 고정단자(16, 18) 및 P형 기관전위 고정단자(17, 19)를 설치함으로써 전기 특성이 안정화되고, 또한 서지 소음 전류가 소스측 뿐만 아니라 기관측에도 흘러 들어가고, 입출력 보호 TFT(14, 15)가 한번의 서지 소음으로 파괴하는 것을 방지한다.

또한, 구체에 2에 대해서는 입출력 초기단계 TFT(12)의 채널층에 P형 기관전위 고정단자(22) 및 N형 기관전위 고정단자(23)가 접속되어 있다. 입출력 초기단계 TFT(12)에 조정된 기관전위를 기관 바이어스 발생회로(24)에서 인가함으로써 입출력 초기단계 TFT(12)의 항복 전압(BV_{ds})이 입출력 보호 회로의 항복 전압(BV_{ds})에 비해서 항상 크게 되도록 설정할 수 있다.

더욱이, 입출력 보호 TFT(14, 15) 및 입출력 초기단계 TFT(12)에 각각 2개의 N형 기관전위 고정단자(16, 18, 22) 및 P형 기관전위 고정단자(17, 19, 23)가 설치되었기 때문에, 계면 준위와 벌크(bulk) 준위와의 분리 평가가 어렵고 TFT의 평가에서는 통상의 세로 방향의 N형(혹은 P형) TFT에 대해서 가로 방향으로 PIN 다이오드를 설치하고, 소스, 드레인 및 게이트 전극의 3개의 단자에 덧붙여서 합계 5개의 단자의 구조로 함으로써 세로 방향 TFT의 특성 평가 및 가로 방향의 PIN 다이오드 평가를 실현할 수 있다.

상기와 같이, 구체예 2의 액정 표시 장치의 입출력 보호 회로에서 입출력 초기단계 TFT(12)는 채널층에 접속된 P형 기판전위 고정단자(22) 및 N형 기판전위 고정단자(23)를 가지고, P형 기판전위 고정단자(22) 및 N형 기판전위 고정단자(23)는 기판 바이어스 발생회로(24)에 접속되어 있는 것을 특징으로 한다.

발명의 효과

이상 설명한 바와 같이, 본 발명에 의하면 보다 안정적인 입출력 보호 기능을 갖는 액정 표시 장치의 입출력 보호 회로를 제공할 수 있다.

본 발명의 단순한 변형 내지 변경은 이 분야의 통상의 지식을 가진 자에 의하여 용이하게 실시될 수 있으며, 이러한 변형이나 변경은 모두 본 발명의 영역에 포함되는 것으로 볼 수 있다.

(57) 청구의 범위

청구항 1.

보호 박막 트랜지스터와,

상기 보호 박막 트랜지스터의 채널층에 접속된 P형 기판전위 고정단자 및 N형 기판전위 고정단자를 구비하고,

상기 P형 기판전위 고정단자 및 상기 N형 기판전위 고정단자를 그라운드 단자에 접속한 것을 특징으로 하는 보호 박막 트랜지스터 회로.

청구항 2.

입출력 보호 박막 트랜지스터와,

상기 입출력 보호 박막 트랜지스터의 채널층에 접속된 P형 기판전위 고정단자 및 N형 기판전위 고정단자를 구비하고,

상기 P형 기판전위 고정단자 및 상기 N형 기판전위 고정단자를 그라운드 단자에 접속한 것을 특징으로 하는 입출력 보호 박막 트랜지스터 회로.

청구항 3.

박막 트랜지스터와,

상기 박막 트랜지스터의 채널층에 접속된 P형 기판전위 고정단자 및 N형 기판전위 고정단자를 구비하고,

상기 P형 기판전위 고정단자 및 상기 N형 기판전위 고정단자를 기판 바이어스 발생회로에 접속한 것을 특징으로 하는 박막 트랜지스터 회로.

청구항 4.

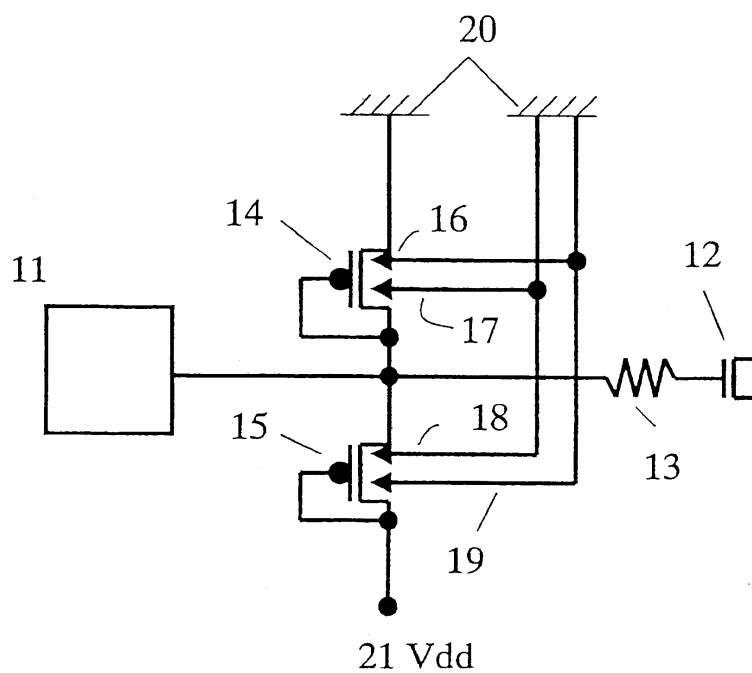
초기단계 박막 트랜지스터와,

상기 초기단계 박막 트랜지스터의 채널층에 접속된 P형 기판전위 고정단자 및 N형 기판전위 고정단자를 구비하고,

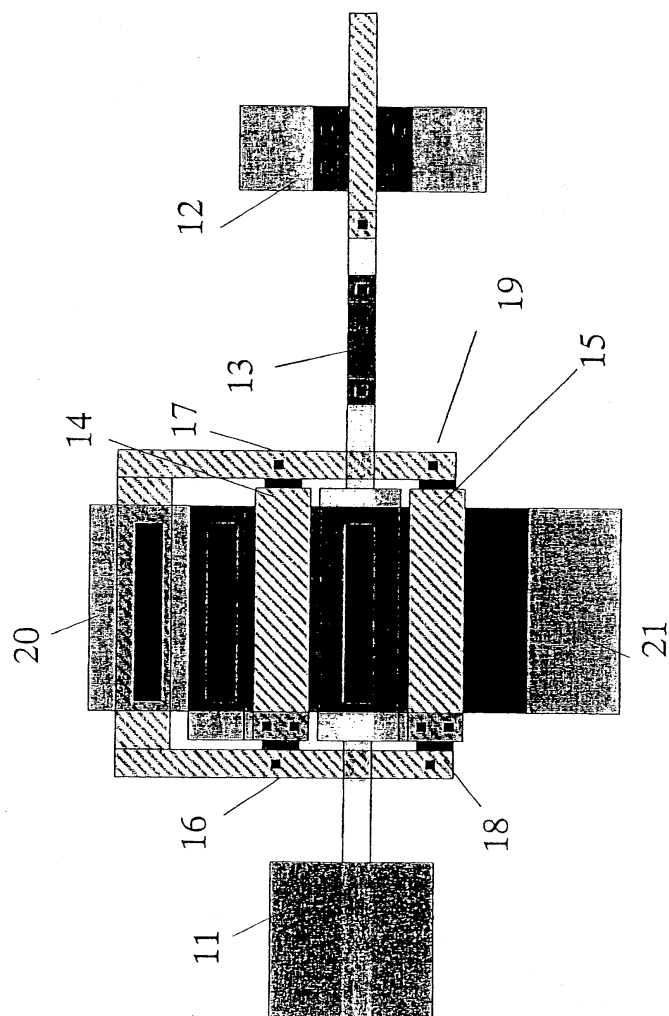
상기 P형 기판전위 고정단자 및 상기 N형 기판전위 고정단자를 기판 바이어스 발생회로에 접속한 것을 특징으로 하는 초기단계 박막 트랜지스터 회로.

도면

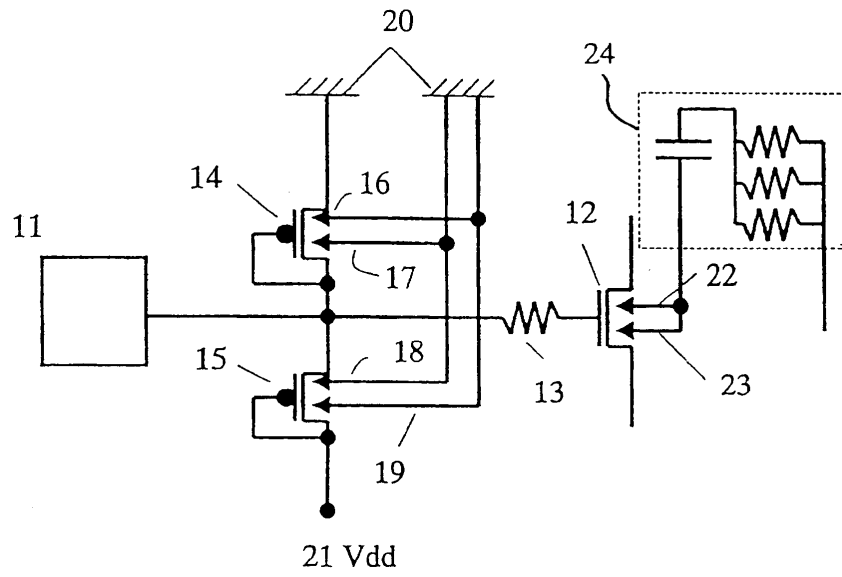
도면1



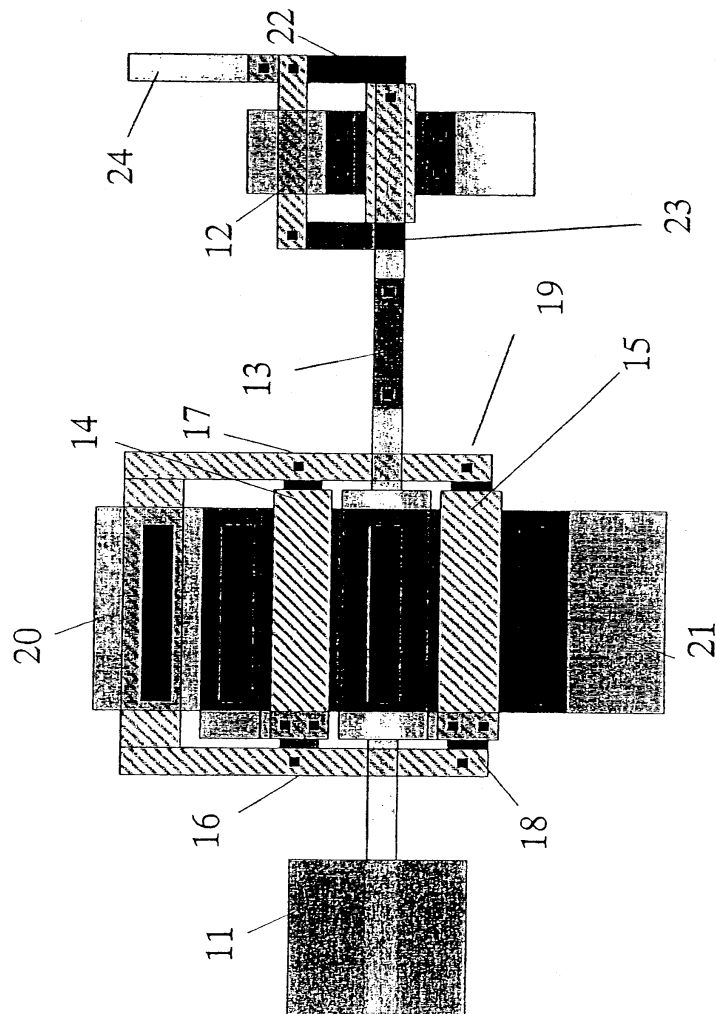
도면2



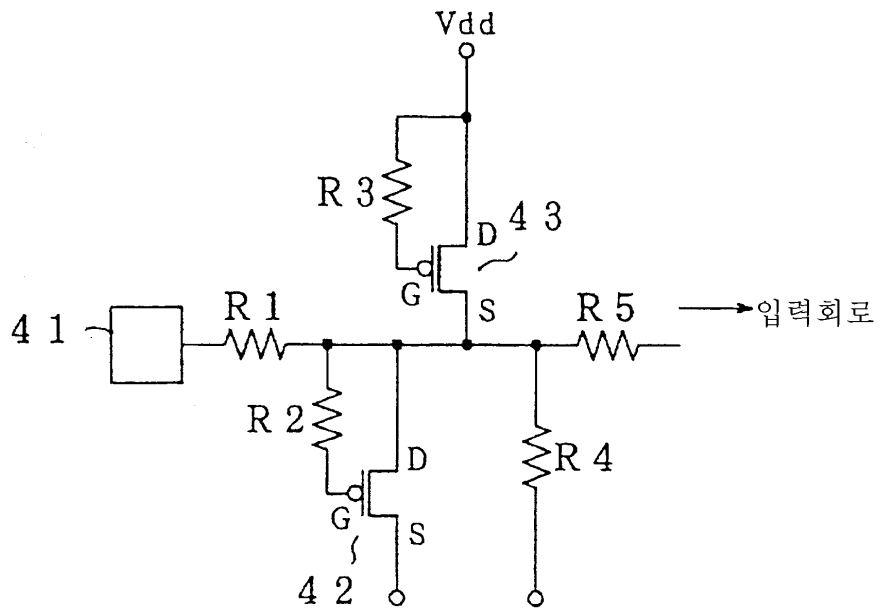
도면3



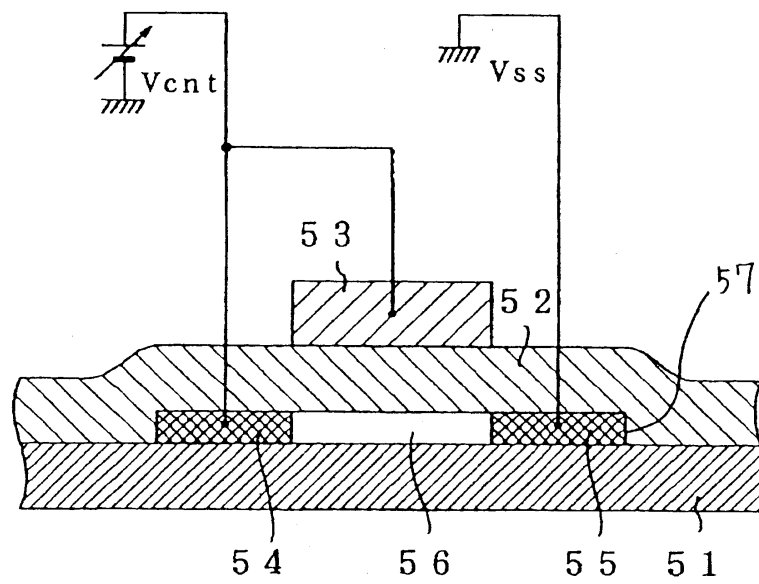
도면4



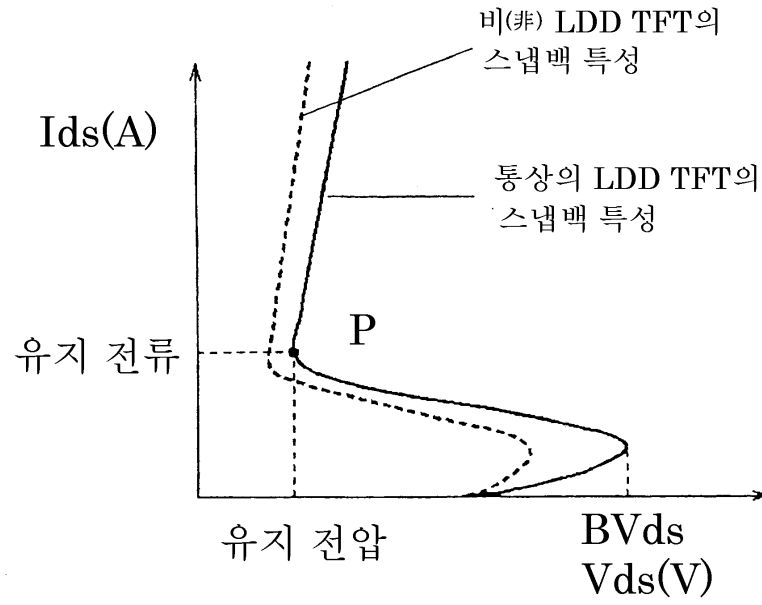
도면5



도면6



도면7



专利名称(译)	液晶显示装置的输入/输出保护电路		
公开(公告)号	KR1020050067379A	公开(公告)日	2005-07-01
申请号	KR1020050049334	申请日	2005-06-09
[标]申请(专利权)人(译)	液晶先端技术开发中心股份有限公司		
申请(专利权)人(译)	可否参与这个节目的高弹机莎饰品茨人越中心		
当前申请(专利权)人(译)	可否参与这个节目的高弹机莎饰品茨人越中心		
[标]发明人	NAKAZAKI YOSHIAKI		
发明人	NAKAZAKI, YOSHIAKI		
IPC分类号	G02F1/1362 H01L27/088 G09G5/00 H01L27/12 H01L21/8234 H01L21/84 H01L27/06 H01L29/786 H01L27/04 G09G3/20 G02F1/133 H01L21/822 G09G3/36 H01L21/77 H01L27/08 G02F1/1368		
CPC分类号	G02F1/136204 H01L27/1214 G09G5/006 H01L27/12 H01L2924/0002		
代理人(译)	CHOI , DUK KYU		
优先权	2002094476 2002-03-29 JP		
其他公开文献	KR100592406B1		
外部链接	Espacenet		

摘要(译)

本发明的液晶显示器的输入和输出保护电路为液晶显示器的输入和输出提供保护电路，以便更具有稳定的输入输出保护。用于输入和输出的保护电路包括输入 - 输出保护薄膜晶体管，以及连接到输入 - 输出保护薄膜晶体管的沟道层的P型衬底电位固定端子和N型衬底电位固定端子。P型衬底电位固定端子和N型衬底电位固定端子连接到接地端子。输入输出端子焊盘，基板电位固定端子，接地端子，电流源端子，连接单元，沟道层。

