

(19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) 。 Int. Cl. ⁷
G02F 1/1333

(11) 공개번호 특2001 - 0103430
(43) 공개일자 2001년11월23일

(21) 출원번호 10 - 2000 - 0024970
(22) 출원일자 2000년05월10일

(71) 출원인 엘지.필립스 엘시디 주식회사
구본준, 론 위라하디락사
서울 영등포구 여의도동 20번지
(72) 발명자 김수중
울산광역시북구무릉동147번지
(74) 대리인 정원기

심사청구 : 없음

(54) 리페어배선을 포함하는 액정표시장치용 어레이기판 제조방법

요약

본 발명은 액정표시장치용 어레이기판에 관한 것으로, 특히 게이트배선과 데이터배선과 화소전극을 포함하는 어레이기판 내부에 리페어배선을 형성하여, 상기 어레이기판의 제조과정 중 발생하는 배선불량을 화소단위로 수리할 수 있음으로, 대면적 액정표시장치의 수리가 가능하여 제품의 수율을 향상시킬 수 있다.

대표도
도 3

명세서

도면의 간단한 설명

도 1은 일반적인 액정표시장치를 개략적으로 도시한 평면도이고,

도 2는 액정표시장치용 어레이기판의 일부를 도시한 평면도이고,

도 3은 본 발명에 따른 액정표시장치용 어레이기판의 일부를 도시한 평면도이고,

도 4a 내지 도 4e는 본 발명에 따른 액정표시장치용 어레이기판의 제조공정을 도시한 공정 평면도이고,

도 5a 내지 도 5c는 본 발명에 따른 리페어배선을 이용한 단선불량이 수리방법을 도시한 평면도이고,
도 6a 내지 도 6b는 본 발명에 따른 리페어배선을 이용한 단락불량의 수리방법을 도시한 평면도이다.

< 도면의 주요부분에 대한 부호의 설명 >

113 : 게이트배선 115 : 데이터배선

116 : 제 2 리페어배선 117 : 화소전극

119 : 제 1 리페어배선 131 : 게이트전극

133 : 소스전극 135 : 드레인전극

137 : 액티브층

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치용 어레이기판에 관한 것으로, 특히 다수의 게이트배선과 데이터배선이 매트릭스 형태로 구성되고, 리페어배선을 더욱 포함하는 액정표시장치용 어레이기판 구조와 제조방법에 관한 것이다.

도 1은 일반적인 액정표시장치를 개략적으로 도시한 평면도이다

도시한 바와 같이, 일반적인 액정표시장치(11)는 블랙매트릭스(6)를 포함하는 컬러필터(7)와 컬러필터 상에 투명한 공통전극(18)이 형성된 상부기판(5)과, 화소영역(P)과 화소영역 상에 형성된 화소전극(17)과 스위칭소자(T)를 포함한 어레이배선이 형성된 하부기판(22)으로 구성되며, 상기 상부기판(5)과 하부기판(22) 사이에는 액정(14)이 충전되어 있다.

상기 하부기판(22)은 어레이기판이라고도 하며, 스위칭 소자인 박막트랜지스터(T)가 매트릭스형태(matrix type)로 위치하고, 이러한 다수의 박막트랜지스터를 교차하여 지나가는 게이트배선(13)과 데이터배선(15)이 형성된다.

상기 화소(P)영역은 상기 게이트배선(13)과 데이터배선(15)이 교차하여 정의되는 영역이다. 상기 화소영역(P)상에 형성되는 화소전극(17)은 인듐 - 틴 - 옥사이드(indium - tin - oxide : ITO)와 같이 빛의 투과율이 비교적 뛰어난 투명 도전성 금속을 사용한다.

전술한 바와 같이 구성되는 액정표시장치는 상기 박막트랜지스터(T)와 상기 박막트랜지스터에 연결된 화소전극(17)이 매트릭스 내에 존재함으로써 영상을 표시한다.

상기 게이트배선(13)은 상기 박막트랜지스터(T)의 제 1 전극인 게이트전극을 구동하는 펄스전압을 전달하며, 상기 데이터배선(15)은 상기 박막트랜지스터(T)의 제 2 전극인 소스전극을 구동하는 신호전압을 전달하는 수단이다.

이러한 구성에서, 상기 게이트배선(13)에 펄스가 주사되고 있으면, 박막트랜지스터(T)의 게이트전극에 펄스가 인가되고, 모든 데이터배선(15)에 신호전압이 인가되고 있으면, 상기 박막트랜지스터(T)의 소스전극에 신호가 인가된다.

이 때, 상기 게이트전극의 신호에 의해 임의의 소스전극에 액정을 구동할 수 있는 전압이 인가되고, 나머지에는 액정 구동전압보다 작은 전압이 인가된다면, 액정 구동전압이 인가된 화소만 동작할 것이다.

이러한 동작원리에 의해, 모든 게이트전극에 순차적으로 펄스를 인가하고, 해당 소스전극에 신호전압을 인가함으로써 액정표시장치의 모든 화소전극을 구동하는 것이 가능하다.

전술한 바와 같이, 수백만 개의 화소전극을 각각 독립적으로 구동하기 위해 전체 표시면적에 게이트배선(13) 및 데이터배선이 매트릭스 형태로 배치되어 있으며, 이러한 게이트배선(13) 및 데이터배선은 스위칭 소자인 박막트랜지스터를 구동하기 위해 사용된다.

수백만 개의 화소를 구동하기 위해 각 화소마다 스위칭 소자를 두어야 하는 표시소자를 제조하는데 있어서, 세밀한 패턴을 형성함과 동시에 박막소자의 특성을 동일하게 제어하는 기술은 매우 중요하다고 할 수 있다.

이러한 세밀한 패턴을 형성하는데 있어서, 각종 먼지는 패턴의 단선, 단락 및 박막특성 불량량의 주원인이 된다.

결과적으로, 이러한 원인들은 액정표시장치의 전반적인 수율, 품질, 신뢰성을 약화시키는 주요 요인이 된다.

이외에, 소자배열에 있어서, 결함을 발생시키는 원인은 매우 다양하다.

예를 들면, 성막공정의 먼지나 레지스트 도포공정의 먼지, 세정공정의 먼지, 세정 공정의 건조 불균일, 유리기판 위의 미세한 긁힘 등 여러 원인이 있다.

이러한 여러 원인들에 의해, 액정표시장치용 어레이기판의 제작과정 중, 여러 가지 결함이 발생할 수 있다.

이러한 결함은 발생원인에 따라 공정편차에 의해 특성 값이 설계기준을 벗어나서 발생하는 불량, 막 계면의 세정불량이나 먼지 등에 의한 불량, 그리고 정전기에 의한 특성변화 및 박막트랜지스터 또는 액정셀의 파괴로 나타나는 불량 등을 예로 들 수 있다. 이러한 불량들은 형태에 따라 점 결함(dot defect), 선결함 또는 표시얼룩으로 나눌 수 있는데, 점 결함은 박막트랜지스터 소자 또는 화소전극 등의 불량으로 발생되며, 선결함은 배선의 단선, 단락 및 정전기에 의한 박막트랜지스터 등의 파괴에 기인한다.

이러한 결함들은 이미지 소자의 표시면적이 대면적화 됨에 따라 더욱 중요한 문제로 대두되고 있으며, 이러한 결함발생을 능동적으로 대처하기 위한 방법으로 리던던시(redundancy) 및 리페어(repair)가능한 설계가 도입되었다.

상기 리던던시 개념은 예를 들어, 점결함의 한 종류인 박막트랜지스터의 결함일 경우, 결함이 발생한 박막트랜지스터를 대신하기 위해 하나의 화소에 복수개의 박막트랜지스터를 더 배치하여 점결함의 발생을 막을 수 있으며, 선결함의 한 종류인 게이트배선(13) 또는 데이터배선이 단선 되었을 경우, 상기 각 배선의 양 끝부분에 인접한 예비배선을 연결하여 단선을 수리하는 방법으로 결함을 방지 할 수 있다.

이러한 리던던시 또는 리페어 설계의 개념은 상기 결함들 중 점결함의 경우보다는 선결함의 경우에 더욱 필요하다. 왜냐하면 점결함의 경우는 그 분포, 개수, 유형에 따라 허용되는 레벨이 있지만, 선결함의 경우는 한 개라도 발생하면 제품으로서의 가치가 없어지기 때문이다.

예를 들면, 상기 데이터배선 또는 게이트배선(13) 중 한 라인이 단선이 되었다고 가정하면 단선된 라인과 연결되어 있는 모든 박막트랜지스터의 동작이 불가능하게 될 것이고, 이러한 어레이기판에서의 결함은 액정표시소자에서 치명적인 결함이 된다.

도 2는 도 1의 구성 중 한 화소에 해당하는 어레이기판의 일부를 도시한 단면도이다.

도시한 바와 같이, 액티브매트릭스용 어레이기판은 상기 게이트배선(13)과 데이터배선(15)이 교차하여 형성되고, 상기 게이트배선(13)과 데이터배선(15)이 교차하여 정의된 영역은 화소영역(P)이라 정의한다.

상기 화소영역(P)의 상부에는 투명전극으로 형성된 화소전극(17)이 형성된다.

상기 화소전극(17)의 일측은 상기 박막트랜지스터(T)에 연결되어 형성되고 타측은 상기 화소영역(P)을 정의하는 일부 게이트배선(13)의 상부에 위치하여, 상기 게이트배선(13)과 함께 스토리지 캐패시터(C)를 구성한다.

상기 박막트랜지스터(T)는 앞서 설명한 바와 같이, 게이트전극(31)과 소스전극(33) 및 드레인전극(35)으로 구성되고, 액티브채널로서 반도체층(37)을 포함한다.

이와 같이 구성된 어레이기판의 공정 중 상기 게이트배선(13)이 단선(open)된다면, 도시한 바와 같이 단선된 게이트배선(13)을 대신할 수리배선이 구성되어 있지 않으므로 수리가 불가능하다.

단, 상기 스토리지 캐패시터 하부의 게이트배선(13)이 오픈 된다면 상기 스토리지 캐패시터 전극을 이용한 수리가 어느 정도 가능하나, 한 화소에 대한 스토리지기능을 사용할 수 없으므로 점결함이 발생한다.

더불어, 상기 게이트배선(13)과 데이터배선(15)의 교차부에서의 단락(short)이 발생할 경우에도 이를 수리할 배선이 구성되어 있지 않으므로 수리가 불가능하기 때문에, 비용의 낭비와 더불어 액정표시장치의 수율을 상당히 저하하는 문제가 발생한다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 전술한 문제를 해결하기 위해, 배선불량이 발생할 경우 수리 가능한 수단을 더욱 형성한 액정표시장치용 어레이기판과 그 제조방법을 제안하는데 그 목적이 있다.

발명의 구성 및 작용

전술한 바와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치용 어레이기판은 기판과; 상기 기판 상에 가로방향으로 연장된 다수개의 게이트배선과; 상기 게이트배선의 상부에 위치하고, 상기 게이트배선과 절연층을 사이에 두고 교차하는 다수개의 데이터배선과, 상기 데이터배선과 소정간격 이격하여 평행하게 형성된 제 2 리페어배선과; 상기 데이터배선과 게이트배선의 교차지점에 위치한 스위칭소자와; 상기 게이트배선과 동시에 패터닝되어 구성되고, 상기 제 2 리페어배선과 상기 데이터배선과 동시에 교차하고, 상기 스위칭소자 사이에 적어도 2개가 위치하는 제 1 리페어배선을 포함한다.

본 발명의 특징에 따른 액정표시장치용 어레이기판 제조방법은 기판 상에 게이트전극을 포함하고 가로방향으로 연장된 다수의 게이트배선과, 상기 게이트배선과 수직이고 등간격인 다수개의 가상선과 교차하면서, 상기 게이트배선과 평행하고, 인접한 상기 게이트배선 사이에 적어도 2개가 위치하도록 다수개의 제 1 리페어배선을 형성하는 단계와; 상기 다수개의 게이트배선과 상기 제 1 리페어배선이 형성된 기판상에 절연층과 반도체층을 형성하는 단계와; 상기 반도체층을 패터닝하여 액티브층을 형성하는 단계와; 상기 다수개의 게이트배선과 교차하고, 상기 다수개의 가상선에 인접하여 상기 제 1 리페어배선과 오버랩되는 다수개의 데이터배선과, 상기 데이터배선과 연결된 소스전극과, 상기 소스전극과 이격된 드레인전극을 형성하는 단계와; 상기 데이터배선과 평행하고, 상기 제 1 리페어배선과 오버랩되는 다수개의 제 2 리페어배선을 형성하는 단계와; 상기 데이터배선과 다수개의 제 2 리페어배선이 형성된 기판의 전면에 보호층을 형성하는 단계와; 상기 드레인전극과 연결된 화소전극을 형성하는 단계를 포함한다.

상기 제 2 리페어배선은 상기 데이터배선과 동시에 형성되는 것을 특징으로 한다.

상기 제 1 리페어배선은 상기 화소전극과 겹치지 않도록 형성되는 것을 특징으로 한다.

이하 첨부한 도면을 참조하여 본 발명에 따른 실시예를 설명한다.

- - 실시예 - -

본 발명은 전술한 바와 같은 배선불량을 수리하기 위해, 상기 데이터배선(115)과 소정간격 이격되어 일 방향으로 형성된 제 2 리페어배선(116)과, 상기 제 2 리페어배선(116)과 상기 데이터배선(115)에 동시에 교차하는 다수의 제 1 리페어배선(119)을 형성한다.

이하 도 3을 참조하여, 리페어배선을 더욱 포함하는 본 발명에 따른 액정표시장치용 어레이기판의 구조를 자세히 설명한다.

도 3은 리페어배선을 더욱 구성한 본 발명에 따른 액정표시장치용 어레이기판의 일부 단면도이다.

도시한 바와 같이, 어레이기판은 기판 상에 게이트배선(113)과 데이터배선(115)을 교차하여 형성하며, 일반적으로 두 배선은 절연층을 사이에 두고 형성된다.

상기 게이트배선(113)과 데이터배선(115)이 교차하여 화소영역(P)을 정의하고, 교차지점에는 게이트전극(131)과 소스전극(133) 및 드레인전극(135), 그리고 반도체층(액티브층)(137)을 포함하는 스위칭 소자인 박막트랜지스터(T)가 구성된다.

여기서, 박막트랜지스터(T)의 드레인전극(135)은 상기 화소영역(P)상에 위치하는 화소전극(117)과 전기적으로 접촉하여 액정에 화상신호를 전달한다.

이와 같은 구조에서, 상기 데이터배선(115)과 평행하게 소정간격 이격되어 일 방향으로 제 2 리페어배선(116)을 더욱 형성하여 주며, 상기 데이터배선(115)과 상기 제 2 리페어배선(116)과 절연층을 사이에 두고 동시에 교차하는 다수의 제 1 리페어배선(119)을 형성한다.

상기 제 1 리페어배선(119)은 상기 게이트전극(131)과 동시에 패터닝하여 형성한다.

전술한 바와 같은 어레이기판 제조방법을 이하 도 4a 내지 도 4f를 참조하여 설명한다.

도 4a 내지 도 4f는 본 발명에 따른 어레이기판의 제조방법을 공정순서에 따라 도시한 공정평면도이다.

도 4a는 게이트배선과 게이트전극과 제 1 리페어배선을 형성하는 1 마스크공정이다.

먼저, 기판(111)위에 알루미늄(Al), 텅스텐(W), 몰리브덴(Mo), 크롬(Cr) 등의 도전성 금속을 증착하고 패터닝하여, 게이트배선(113)과 상기 게이트배선에서 소정면적으로 일 방향으로 돌출 연장된 게이트전극(131)을 형성한다.

상기 게이트배선(113)과 게이트전극(131)을 형성하는 동시에, 상기 화소영역 상(도 3의 P)에 위치하지 않으며, 추후에 형성될 데이터배선(115)과 교차하는 위치에 상기 게이트배선(113)과 평행하게 구성된 다수의 제 1 리페어배선(119)을 형성한다.

상기 제 1 리페어배선(119)은 상기 게이트전극(131)에 근접한 게이트배선(113)의 상하에 평행하게 이격하여 형성한다. 또한 상기 화소영역(P)상에 위치한 화소전극(도 3의 117)과 충분히 접촉하지 않을 정도의 길이로 패터닝한다.

여기서, 상기 화소영역(P)을 정의하는 일부 게이트배선(113)은 제 1 스토리지 전극으로 이용된다.

다음으로, 상기 게이트배선(113)과 제 1 리페어배선(119)이 형성된 기판(111)의 전면에 실리콘 질화막(SiN_x)과 실리콘 산화막(SiO_2) 등의 무기 절연물질과 경우에 따라서는 벤조사이클로부텐(BCB)과 아크릴(Acryl)계 수지(resin)와 같은 유기절연물질을 증착 또는 도포하고 연속으로, 순수 비정질실리콘과 불순물(n형 또는 p형)이 도핑된 비정질실리콘을 증착하여, 제 1 절연층인 게이트절연막(미도시)과 반도체층(미도시)을 형성한다.

도 4b는 액티브층을 형성하는 2 마스크공정이다.

상기 반도체층을 패터닝하여 형성한 액티브층(137)은, 추후에 형성되는 데이터배선과 동일한 형상으로 액티브라인(137a)을 일 방향으로 형성하고, 상기 액티브라인에서 상기 게이트전극(131) 상부로 돌출 연장하여 액티브채널(137b)을 형성하여 구성한다.

여기서, 상기 액티브채널(137b)은 상기 게이트전극 상부에 아일랜드 형태로 구성할 수도 있다.

다음으로, 상기 액티브층(137)이 형성된 기판(111)의 전면에 전술한 바와 같은 도전성 금속층 선택된 하나를 증착하여 도전성 금속층(미도시)을 형성한다.

도 4c는 데이터배선과 소스 및 드레인전극 그리고 제 2 스토리지전극 및 제 2 리페어배선을 형성하는 3 마스크공정이다.

상기 도전성 금속층을 패터닝하여, 상기 일 방향으로 형성된 액티브라인(137a)과 평면적으로 겹쳐지는 데이터배선(115)을 형성하고, 상기 데이터배선(115)에서 상기 게이트전극(131) 상부로 돌출 형성된 소스전극(133)과, 이와는 소정간격 이격된 드레인전극(135)을 형성한다.

동시에, 상기 데이터배선(115)과 평행하고 소정간격 이격하여, 상기 소스전극(133)과 대응하는 위치에서 일 방향으로 제 2 리페어배선(116)을 형성하며, 상기 화소영역(P)과 평행한 일부 게이트배선(113) 상부에 아일랜드형태로 제 2 스토리지전극(139)을 형성한다.

다음으로, 상기 데이터배선(115)과 제 2 리페어배선(116)과 제 2 스토리지전극(139) 등이 형성된 기판(111)의 전면에 전술한 바와 같은 절연물질을 증착 또는 도포하여 보호층을 형성한다.

도 4d는 드레인 콘택홀과 스토리지 콘택홀을 형성하는 4 마스크공정이다.

전술한 보호층을 패터닝하여, 상기 드레인전극(135) 상부에 드레인 콘택홀(141)을 형성하고, 상기 제 2 스토리지전극(139) 상부에 스토리지 콘택홀(143)을 형성한다.

다음으로, 상기 드레인 콘택홀(141)과 스토리지 콘택홀(143)이 형성된 기판(111)의 전면에 인듐 - 틴 - 옥사이드(ITO)와 인듐 - 징크 - 옥사이드(IZO)와 같은 투명 도전성금속을 증착하여 투명전극층(미도시)을 형성한다.

도 4e는 화소영역 상에 화소전극을 형성하는 5마스크 공정이다.

도시한 바와 같이, 상기 투명전극층을 패터닝하여, 일측은 상기 드레인 콘택홀(141)을 통해 상기 드레인전극(135)과 전기적으로 접촉하고 타측은 상기 스토리지 콘택홀(143)을 통해 상기 제 2 스토리지 전극(139)과 전기적으로 접촉하는 화소전극(117)을 형성한다.

이와 같은 방법으로 본 발명에 따른 액정표시장치용 어레이기판을 제작할 수 있다.

전술한 바와 같이 리페어배선을 더욱 포함한 어레이기판의 수리방법을 이하 도면을 참조하여 설명하고자 한다.

도 5a 내지 도 5c는 데이터배선에 단선불량이 발생하였을 경우, 수리방법을 도시한 평면도이다.

도 5a에 도시한 바와 같이, 화소영역(P)을 지나는 게이트배선(113)의 일부가 단선 되었을 경우, 상기 데이터배선의 단선부(A)를 중심으로 화소영역(P)의 상측과 하측에 근접하여 위치한 제 1 리페어배선과(119), 상기 상/하부의 제 1 리페어배선(119)과 상기 제 2 리페어배선(116)과 데이터배선(115)의 교차점(D)을 동시에 레이저와 같은 수단으로 용접(welding)한다.

따라서, 상기 단선된 데이터배선(115)을 통해 흐르게 될 데이터신호는 상부 제 1 리페어배선(119)과 제 2 리페어배선(116)과 하부 제 1 리페어배선(119)을 통해 다시 데이터배선(115)으로 흐르게 되기 때문에 정상적으로 화소를 구동할 수 있다.

도 5b는 박막트랜지스터를 구성하는 소스전극이 연장되는 위치의 데이터배선에 단선이 발생할 경우 수리방법을 도시하였다.

도시한 바와 같이, 박막트랜지스터를 지나가는 데이터배선이 단선된 경우이며, 이와 같은 경우에도 단선된 부분(E)과 근접한 곳에 위치한 제 1 리페어배선(119)을 이용하여 수리 가능하다. 즉, 데이터배선(115)의 단선부(E)의 상부와 하부의 근접한 곳에 각각 위치한 제 1 리페어배선(119)과, 상기 제 2 리페어배선(116)과 데이터배선(115)이 교차하는 교차지점(F)을 용접하여 수리할 수 있다.

이 경우에는, 상기 단선된 데이터배선(115)과 연결된 박막트랜지스터(T)에 신호를 인가할 수 없는 경우이므로 선결함(line defect)을 점결함(point defect)으로 대체한 경우이다.

앞서 설명한 바대로, 허용레벨 내에서 발생한 점결함(point defect)은 관찰자의 눈으로 인식할 수 없기 때문에 액정패널의 표시특성에 영향을 주지 않는다.

도 5c의 경우는 2개의 화소에 걸쳐 데이터배선이 단선 되었을 경우 수리방법을 도시하였다.

도시한 바와 같이, 근접한 화소영역(P)에 걸쳐 데이터배선(115)이 단선 되었을 경우이며, 이때도 마찬가지로 상기 단선지점(G)에 근접한 제 1 리페어배선(119)을 이용한다.

즉, 데이터배선(115)의 단선지점(G)의 상부에 근접하게 위치한 제 1 리페어배선(119)과 하부에 근접한 제 1 리페어배선(119)과, 상기 제 2 리페어배선(116)과 데이터배선(115)이 교차하는 교차점(H)을 용접하는 방식으로 수리를 행한다.

이와 같은 경우에는 선결함이 2개의 점 결함으로 줄어드는 경우이다.

전술한 바와 같은 방법으로 데이터배선 불량률 수리할 수 있으며, 상기 데이터배선과 게이트배선(113)의 단락(Short) 불량이 발생할 경우 이를 수리하는 방법은 이하 6a 내지 6b를 참조하여 설명한다.

도 6a 내지 도 6b는 데이터배선(115)과 게이트배선(113)이 단락 되었을 경우 수리방법을 도시한 평면도이다.

먼저, 도 6a는 하나의 박막트랜지스터(T)에 연결된 게이트배선(113)과 데이터배선(115)의 교차지점(I)에서 두 배선의 단락이 발생하였을 경우, 평면적으로 상기 박막트랜지스터(T)의 상부와 하부에 근접한 제 1 리페어배선(119)을 이용한다.

즉, 상기 박막트랜지스터(T)의 상부에 위치한 제 1 리페어배선(119)과 하부에 위치한 제 1 리페어배선(119)과, 상기 제 2 리페어배선(116)과 상기 데이터배선(115)의 교차점(J)을 용접한 후, 상기 단락된 교차지점(I)을 지나가는 데이터배선 중 상기 용접된 곳(J)에 근접한 데이터배선을 각각 절단한다.

이와 같이 수리하면, 단락지점(I)을 흐르는 데이터신호는 상기 상부 제 1 리페어배선(119)과 제 2 리페어배선(116)과 하부 제 1 리페어배선(119)을 통해 상기 데이터배선(119)으로 흐르게 된다.

도 6b는 서로 근접하게 위치한 박막트랜지스터를 각각 지나가는 게이트배선과 데이터배선의 교차점에서 단락불량이 발생하였을 경우 수리방법을 도시하였다.

도시한 바와 같이, 박막트랜지스터(T)에 근접하고 상기 두 교차지점(K) 사이에 위치하지 않은 제 1 리페어배선(119)을 이용한다.

상기 단락지점(K)을 중심으로 상/하부에 위치한 제 1 리페어배선(119)과, 상기 제 2 리페어배선(116)과 데이터배선(115)이 동시에 교차하는 교차점(L)을 용접한다.

다음으로, 상기 단락지점을 지나고 상기 교차점(L)에 근접한 부분의 데이터배선(115)을 각각 절단하여, 상기 데이터 신호가 상기 단락된 교차지점(K)으로 흐르지 않고 상기 리페어배선(119)(116)을 통해 흐르도록 한다.

이와 같은 방식으로 배선의 단선불량이나 배선간의 단락불량을 수리할 수 있다.

발명의 효과

본 발명에 따른 액정표시장치용 어레이기판은 화소단위로 수리가 가능하므로 수리배선에 의한 신호지연문제를 고려하지 않아도 된다.

따라서, 대면적 액정표시장치용 어레이기판의 수리가 가능하므로 제품의 수율을 향상시키는 효과가 있다.

(57) 청구의 범위

청구항 1.

기판과;

상기 기판 상에 가로방향으로 연장된 다수개의 게이트배선과;

상기 게이트배선의 상부에 위치하고, 상기 게이트배선과 절연층을 사이에 두고 교차하는 다수개의 데이터배선과, 상기 데이터배선과 소정간격 이격하여 평행하게 형성된 제 2 리페어배선과;

상기 데이터배선과 게이트배선의 교차지점에 위치한 스위칭소자와;

상기 게이트배선과 동시에 패터닝되어 구성되고, 상기 제 2 리페어배선과 상기 데이터배선과 동시에 교차하고, 상기 스위칭소자 사이에 적어도 2개가 위치하는 제 1 리페어배선을 포함하는 액정표시장치용 어레이기판.

청구항 2.

기판 상에 게이트전극을 포함하고 가로방향으로 연장된 다수의 게이트배선과, 상기 게이트배선과 수직이고 등간격인 다수개의 가상선과 교차하면서, 상기 게이트배선과 평행하고, 인접한 상기 게이트배선 사이에 적어도 2개가 위치하도록 다수개의 제 1 리페어배선을 형성하는 단계와;

상기 다수개의 게이트배선과 상기 제 1 리페어배선이 형성된 기판상에 절연층과 반도체층을 형성하는 단계와;

상기 반도체층을 패터닝하여 액티브층을 형성하는 단계와; 상기 다수개의 게이트배선과 교차하고, 상기 다수개의 가상선에 인접하여 상기 제 1 리페어배선과 오버랩되는 다수개의 데이터배선과, 상기 데이터배선과 연결된 소스전극과, 상기 소스전극과 이격된 드레인전극을 형성하는 단계와;

상기 데이터배선과 평행하고, 상기 제 1 리페어배선과 오버랩되는 다수개의 제 2 리페어배선을 형성하는 단계와;

상기 데이터배선과 다수개의 제 2 리페어배선이 형성된 기판의 전면에 보호층을 형성하는 단계와;

상기 드레인전극과 연결된 화소전극을 형성하는 단계를

포함하는 액정표시장치용 어레이기판 제조방법

청구항 3.

제 2 항에 있어서,

상기 제 2 리페어배선은 상기 데이터배선과 동시에 형성되는 액정표시장치용 어레이기판 제조방법.

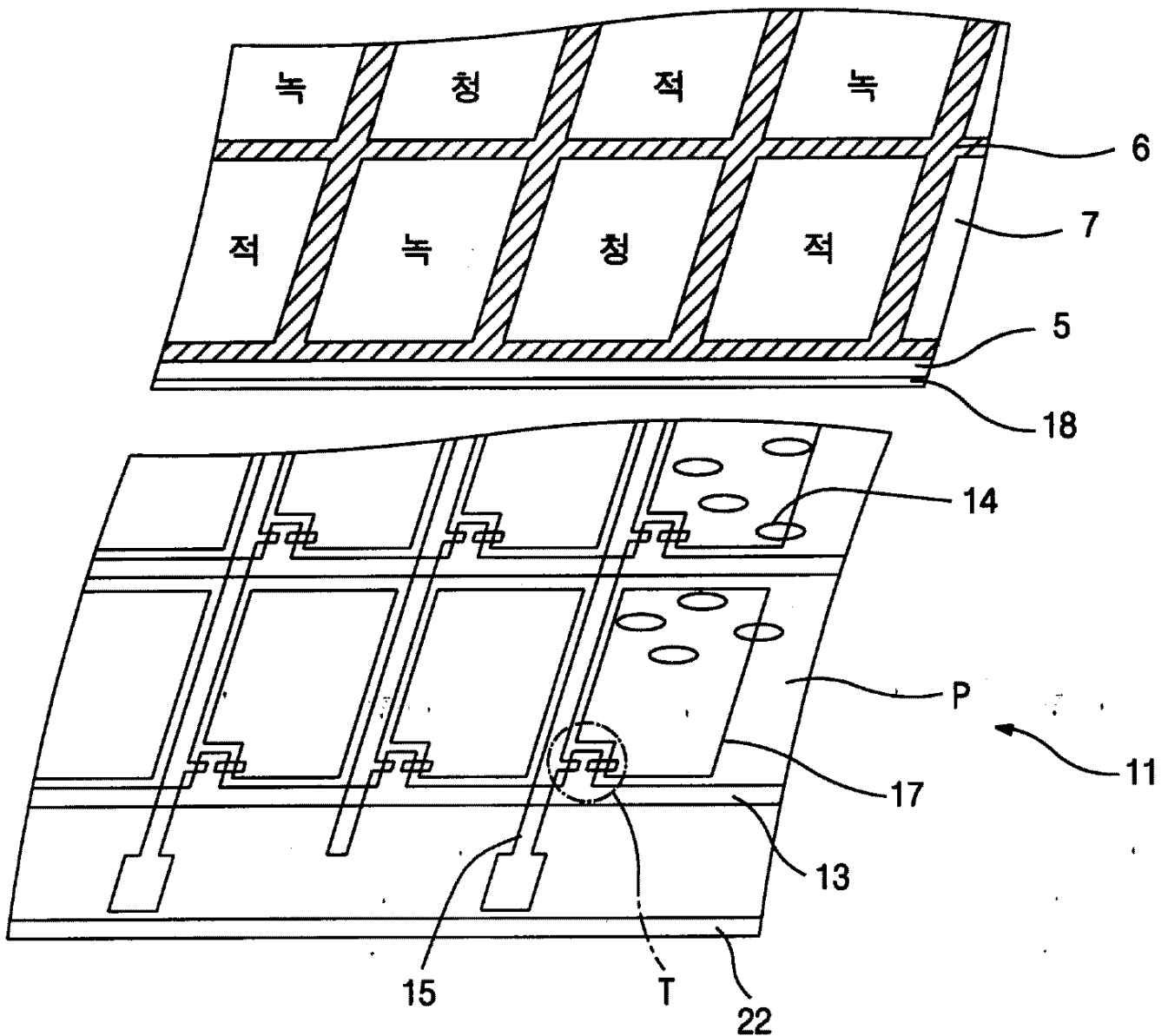
청구항 4.

제 2 항에 있어서,

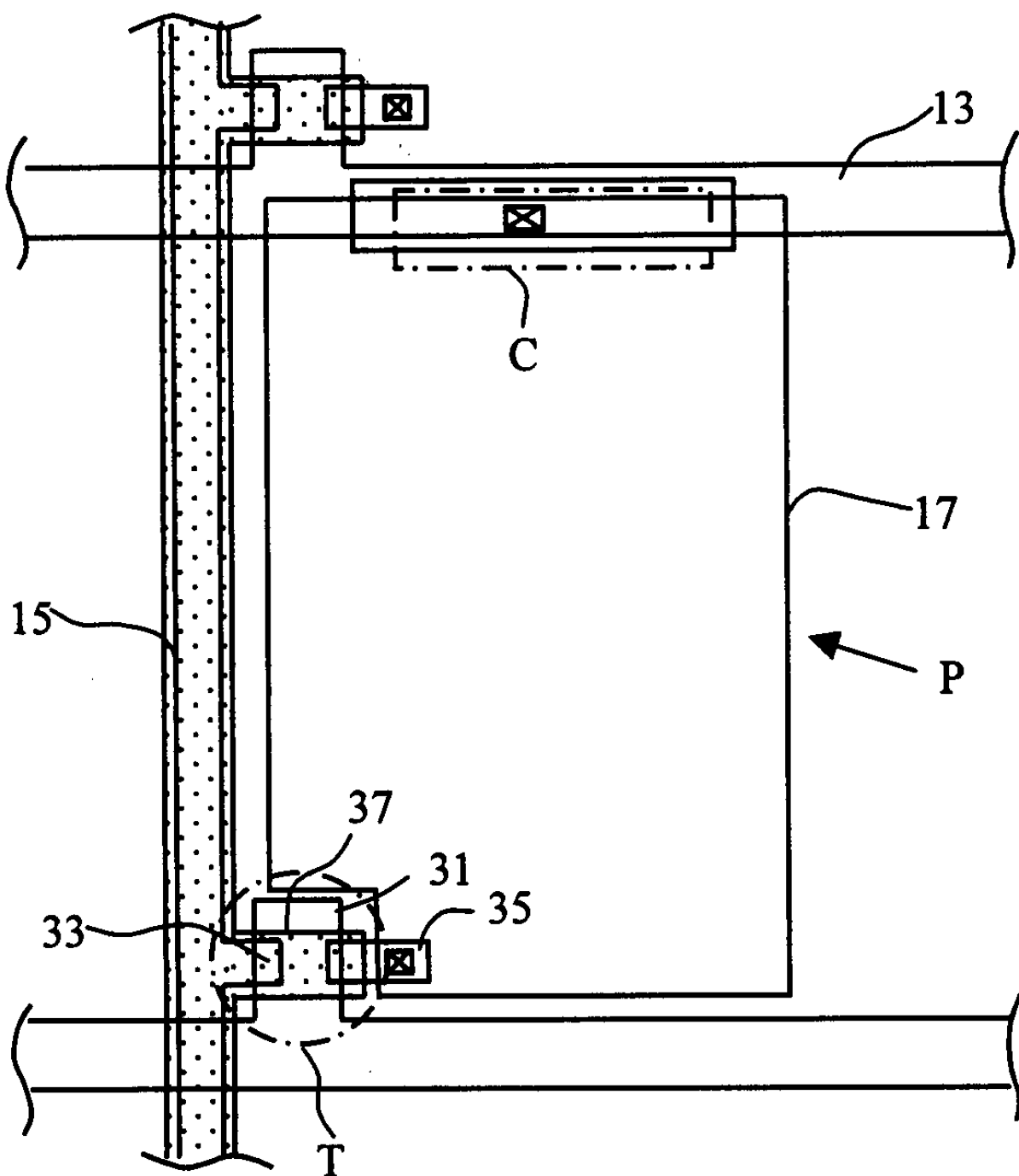
상기 제 1 리페어배선은 상기 화소전극과 겹치지 않도록 형성되는 액정표시장치용 어레이기판 제조방법.

도면

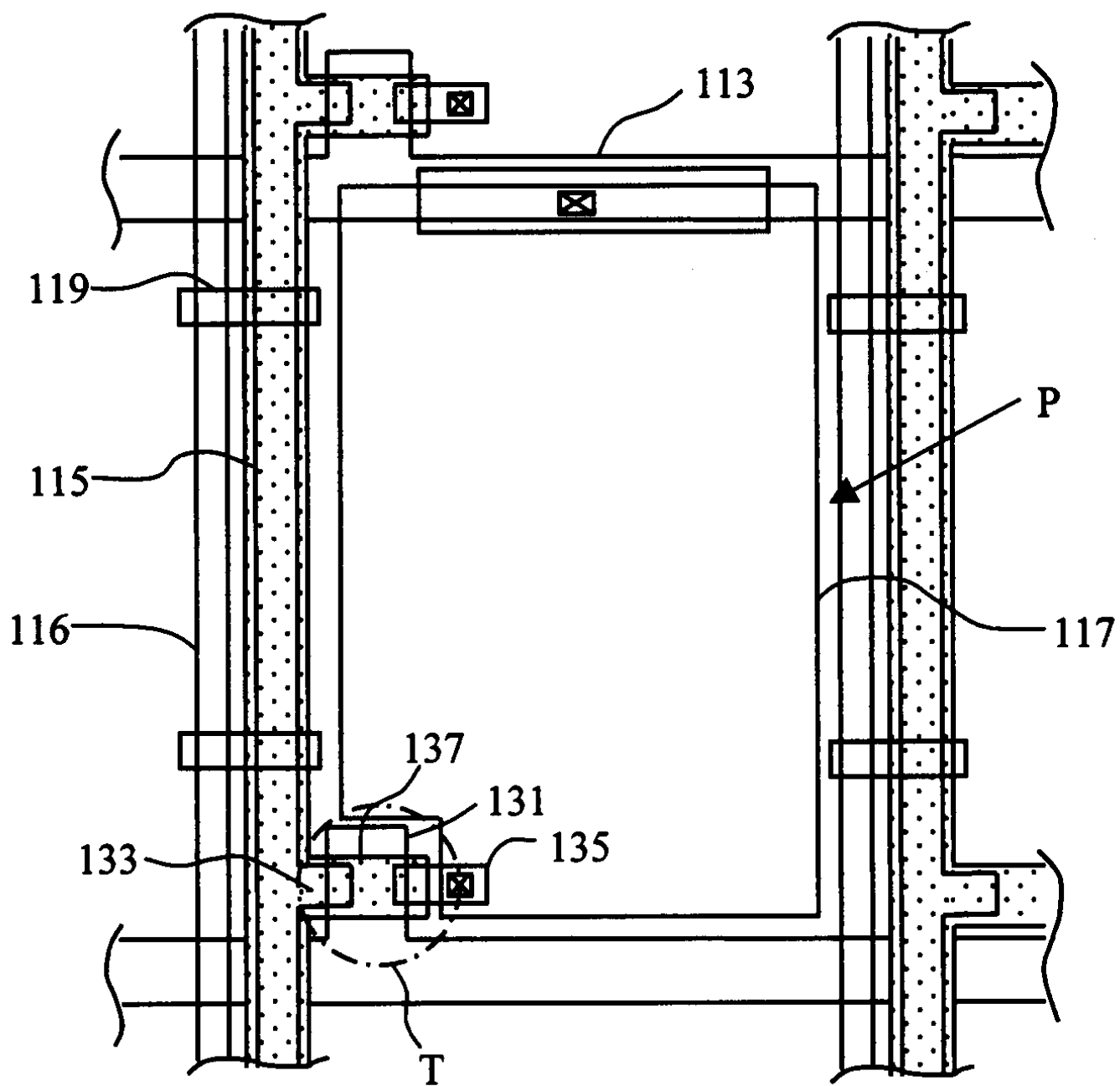
도면 1



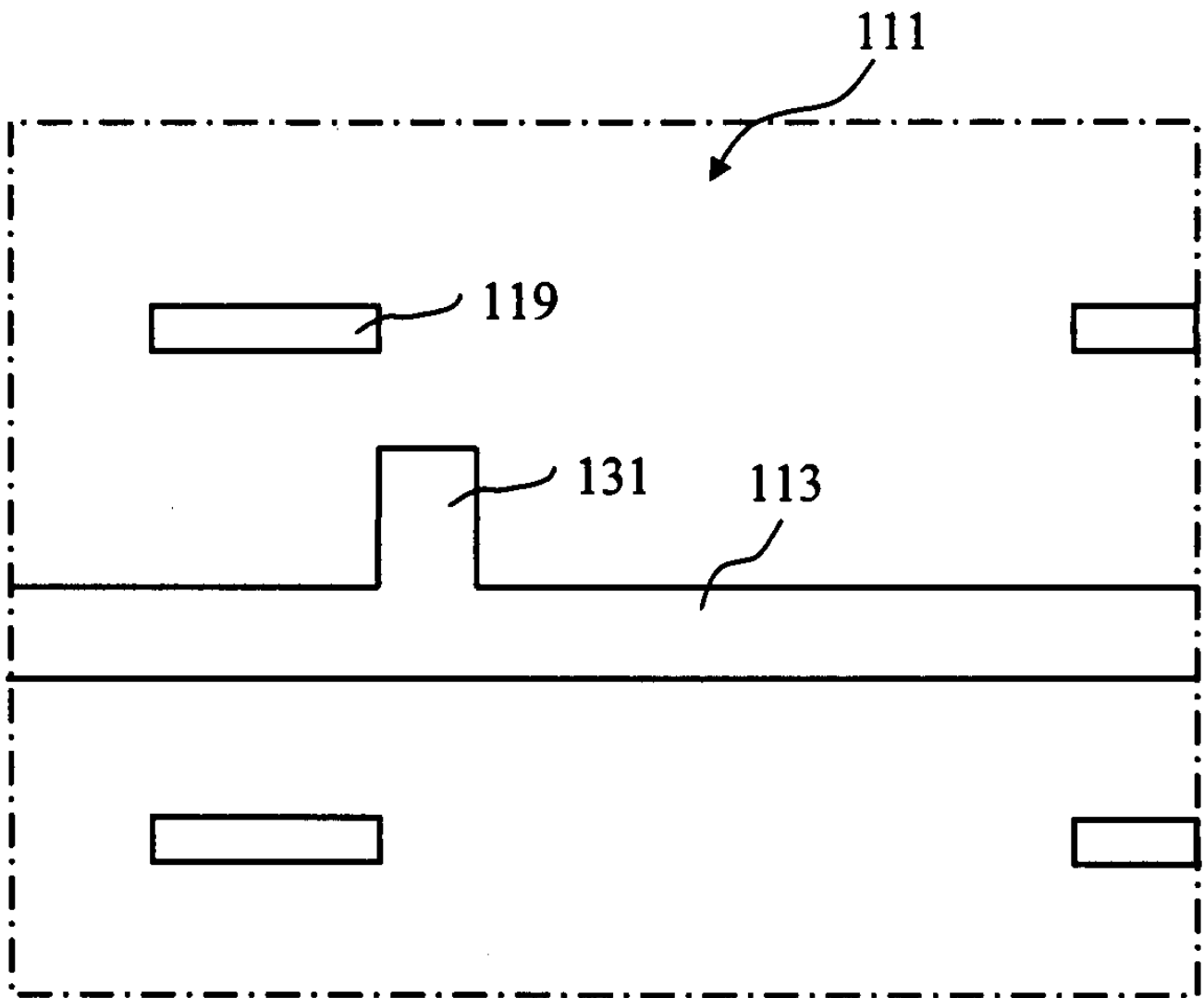
도면 2



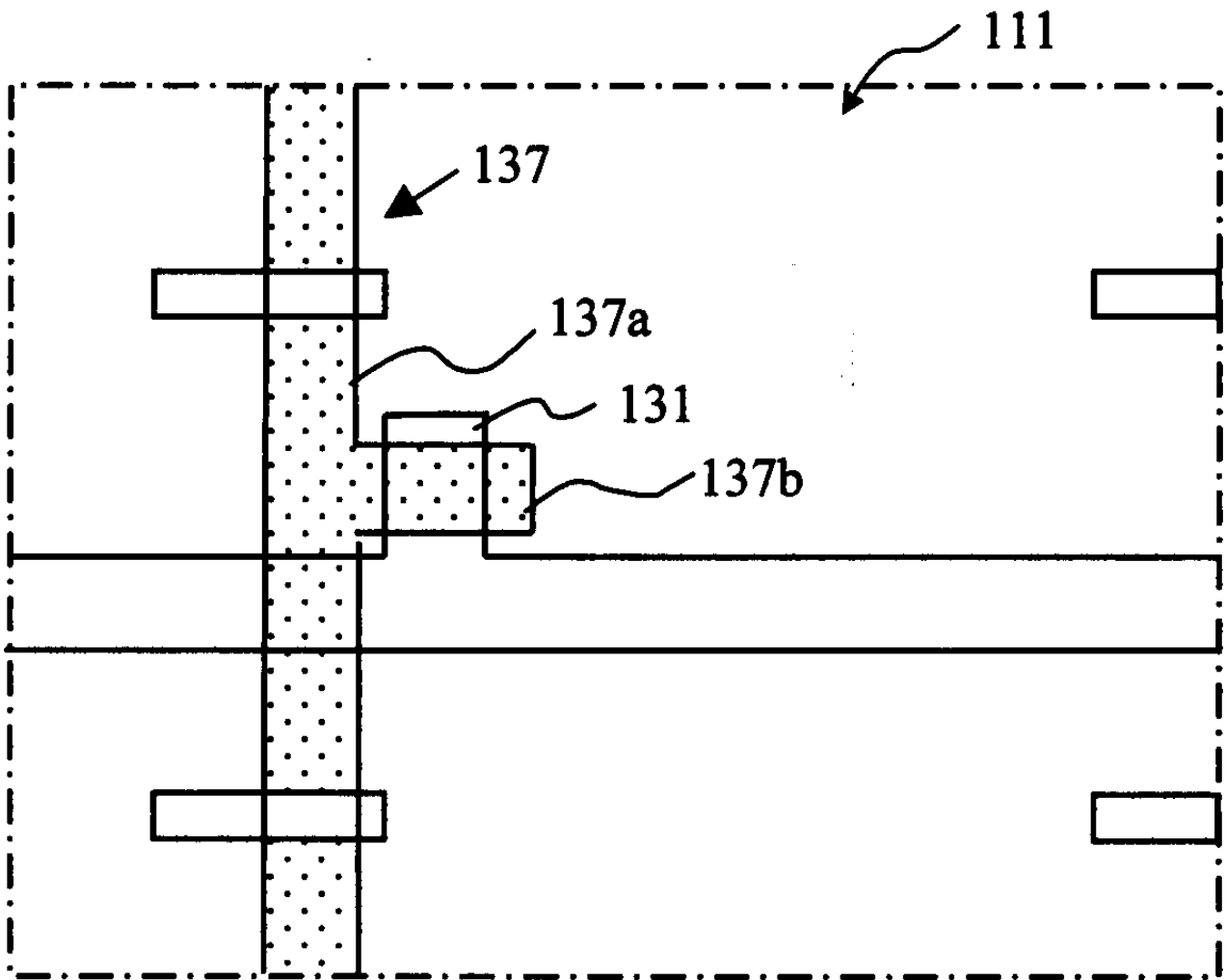
도면 3



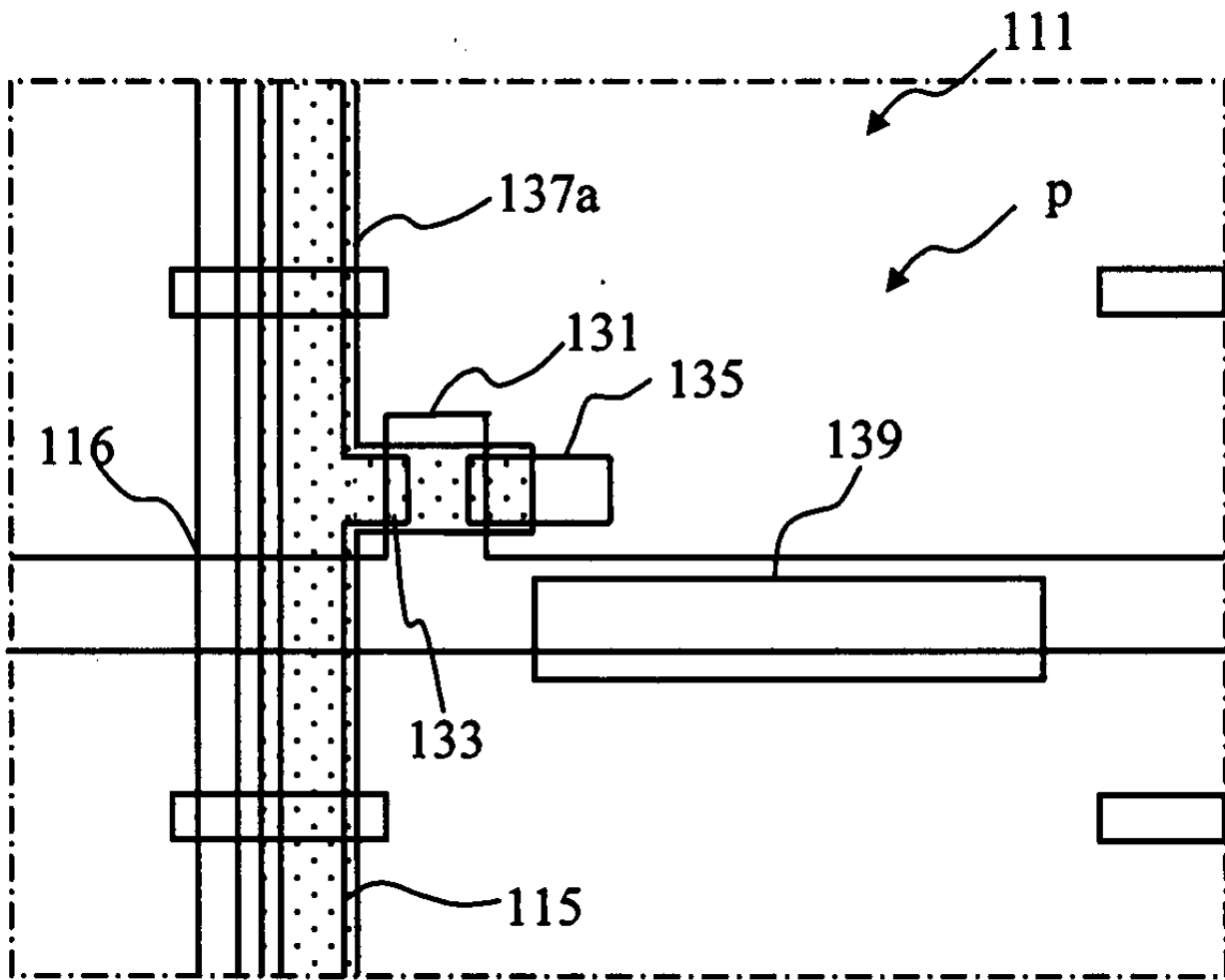
도면 4a



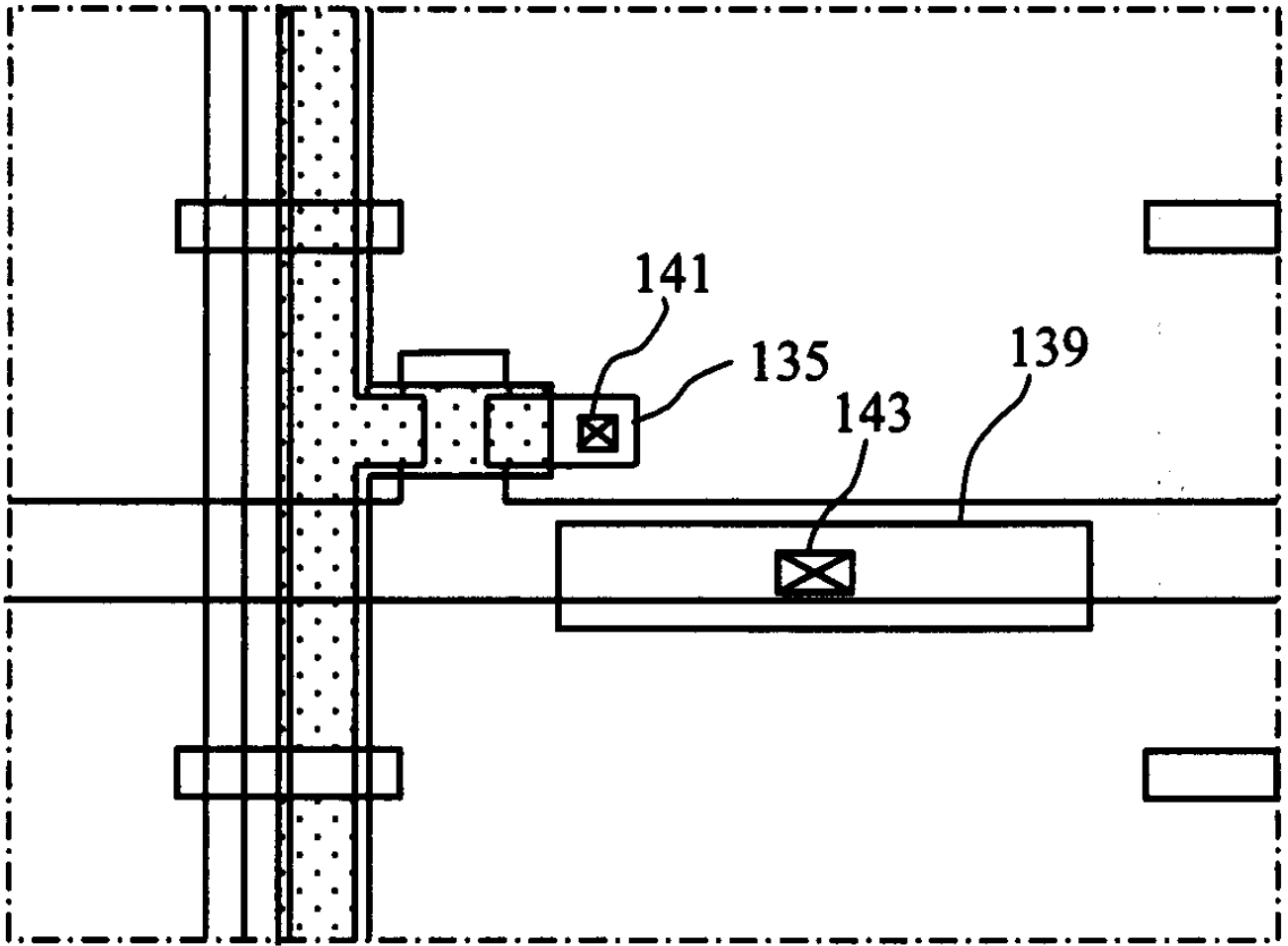
도면 4b



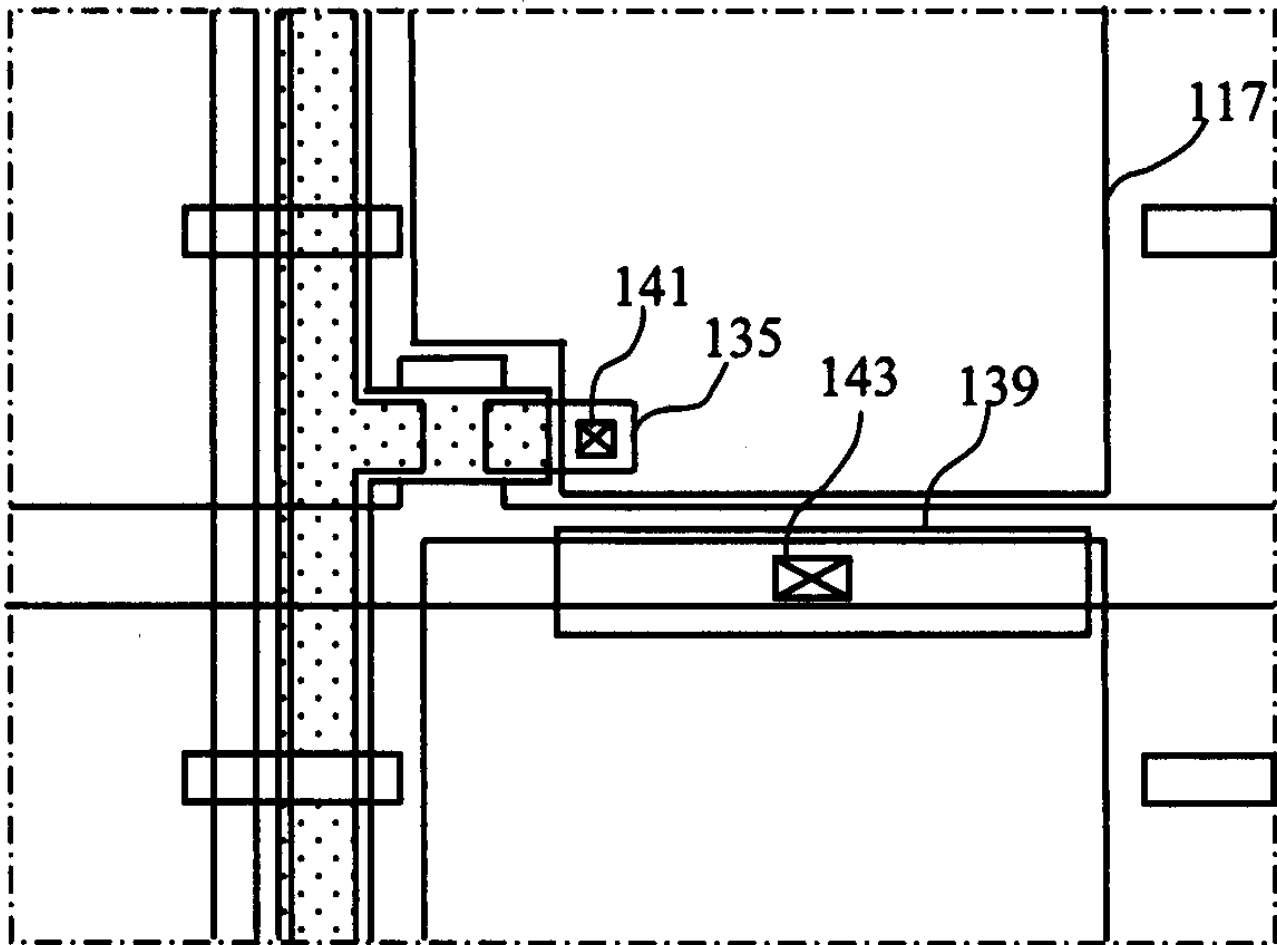
도면 4c



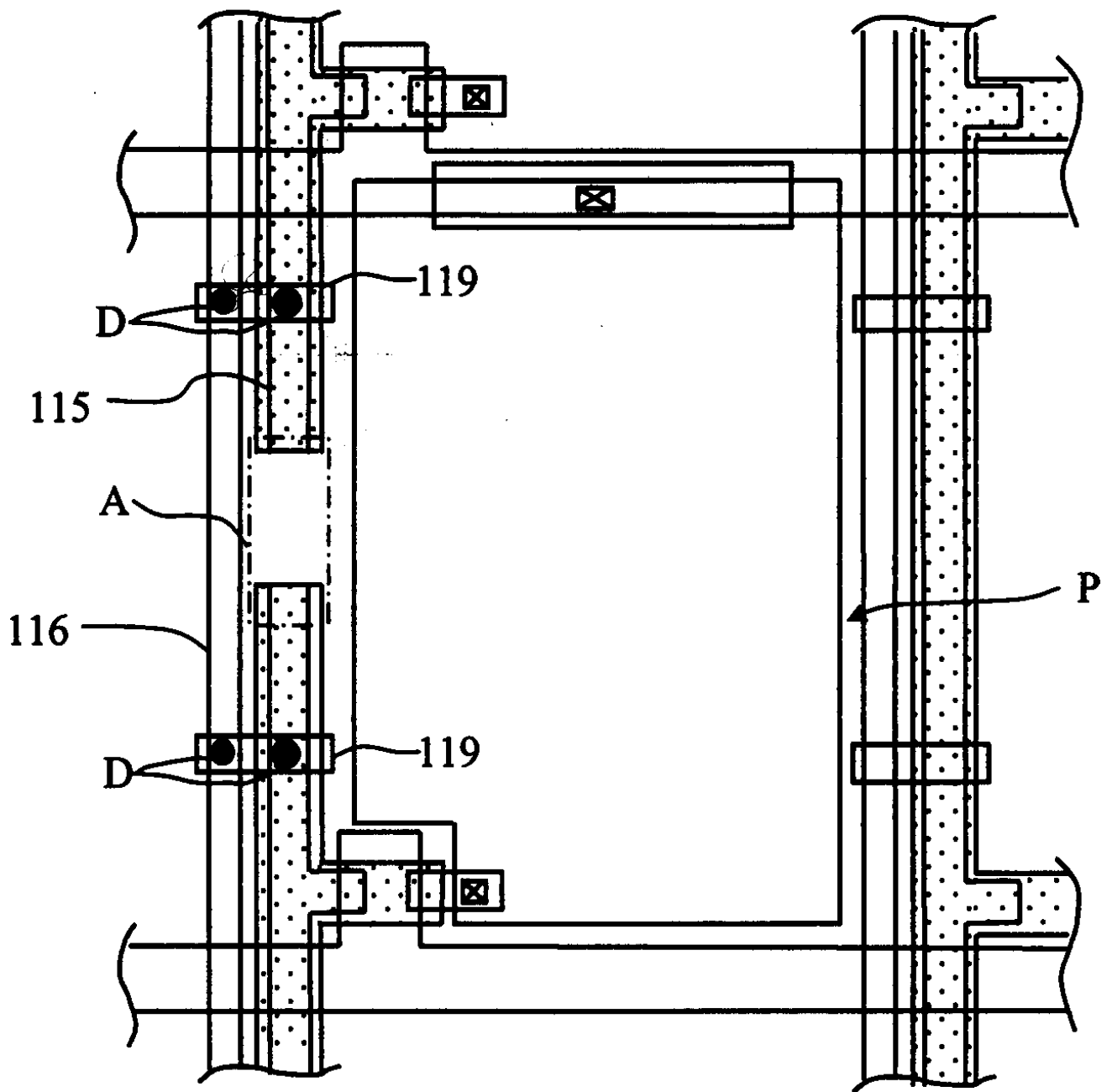
도면 4d



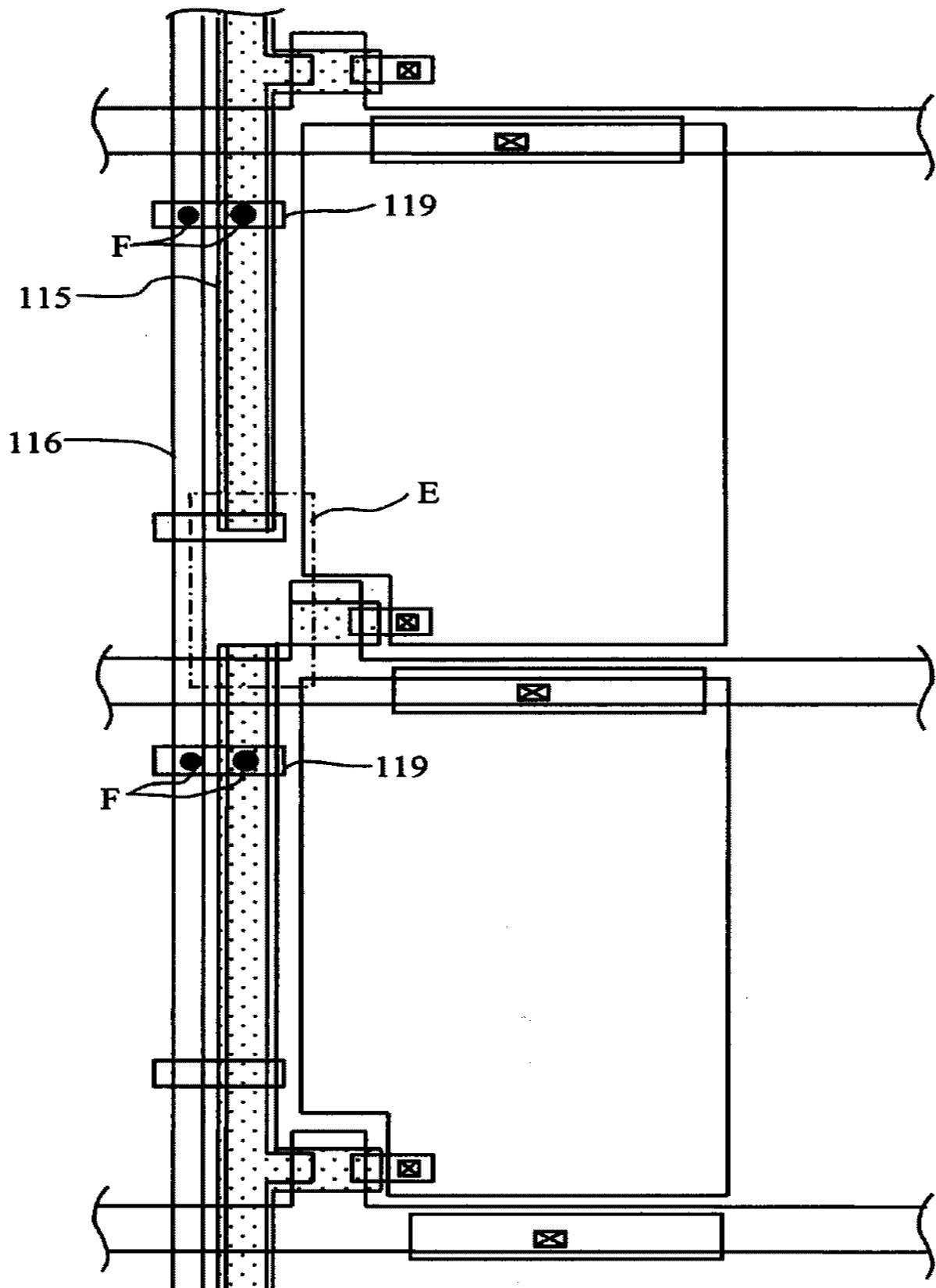
도면 4e



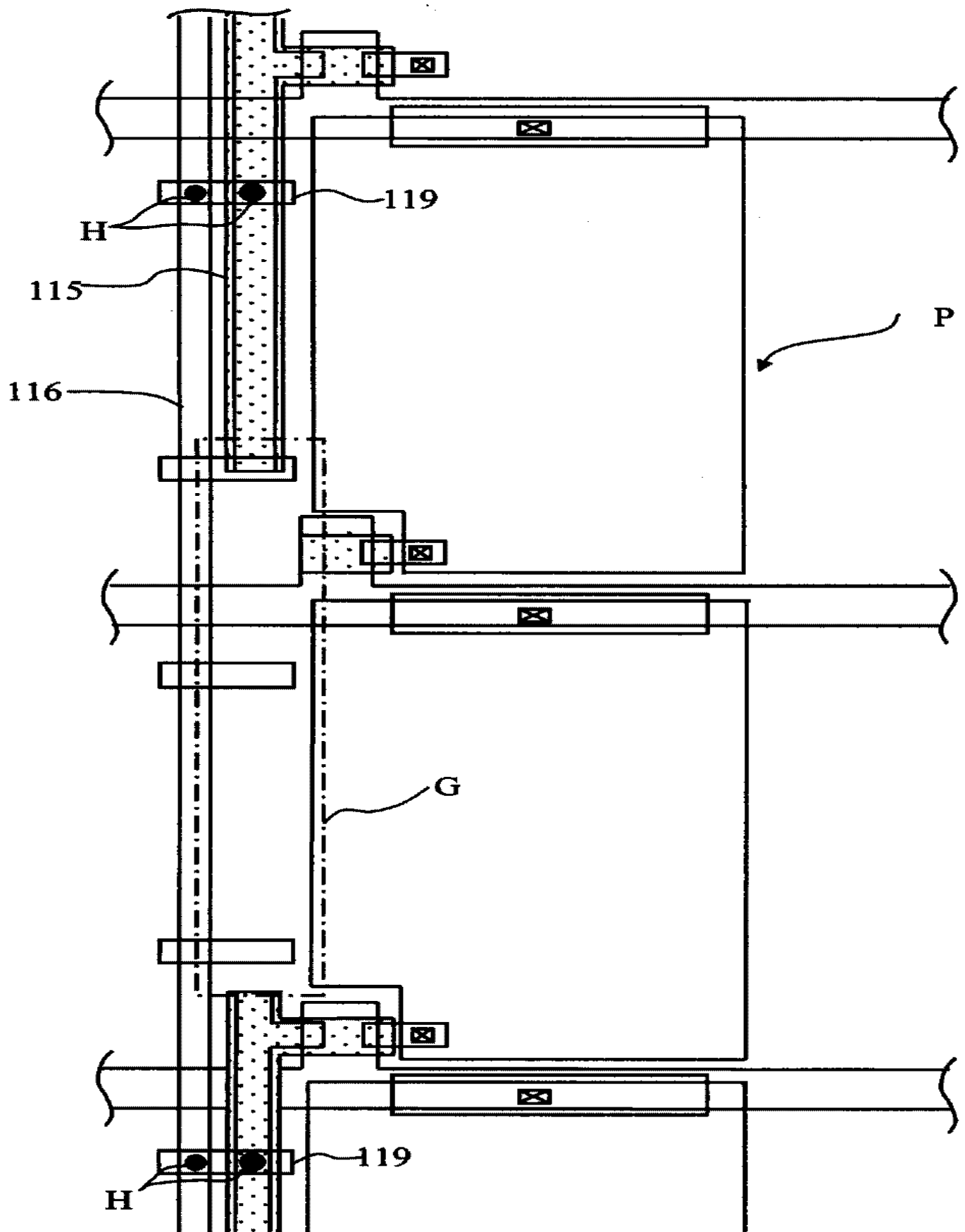
도면 5a



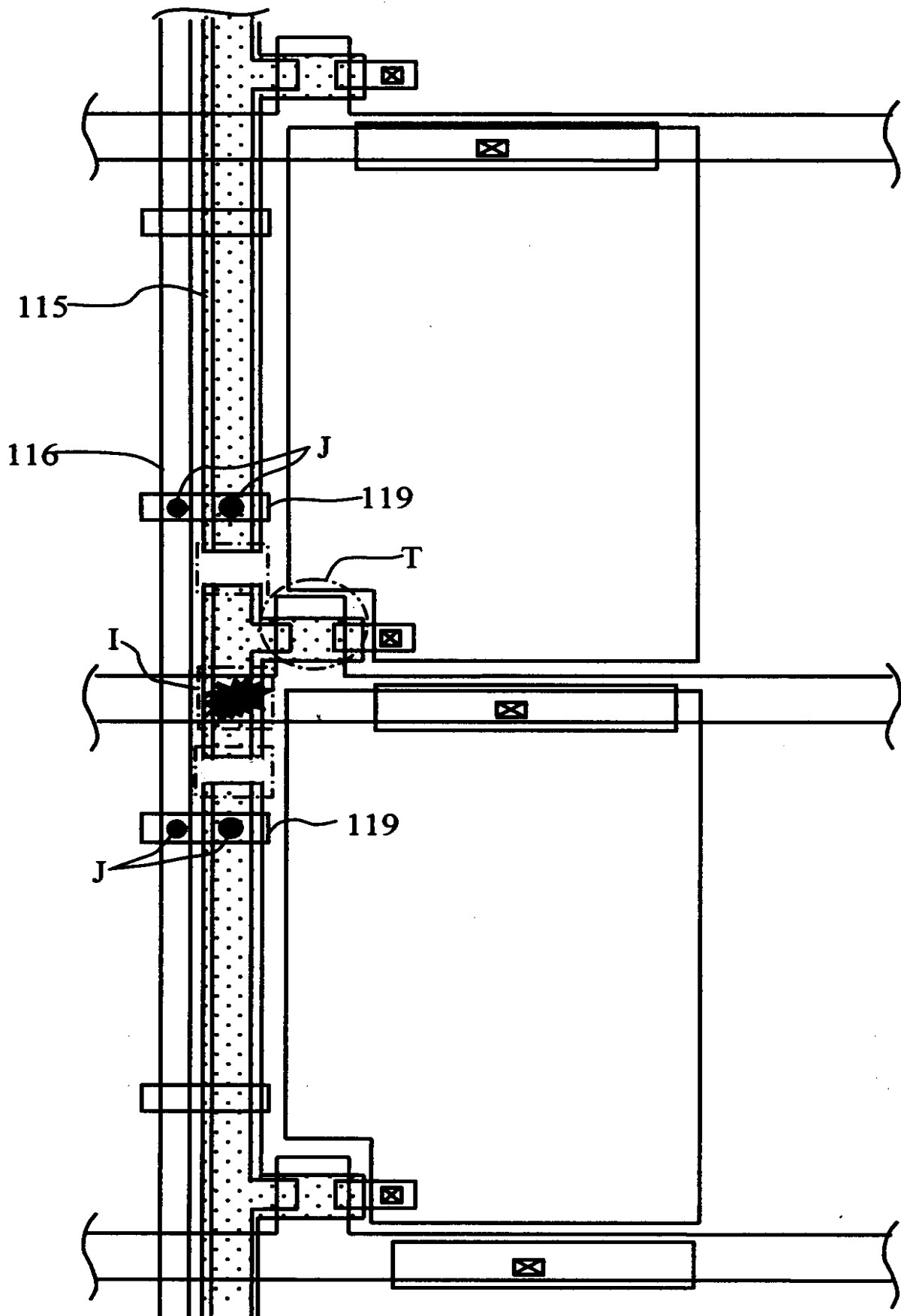
도면 5b



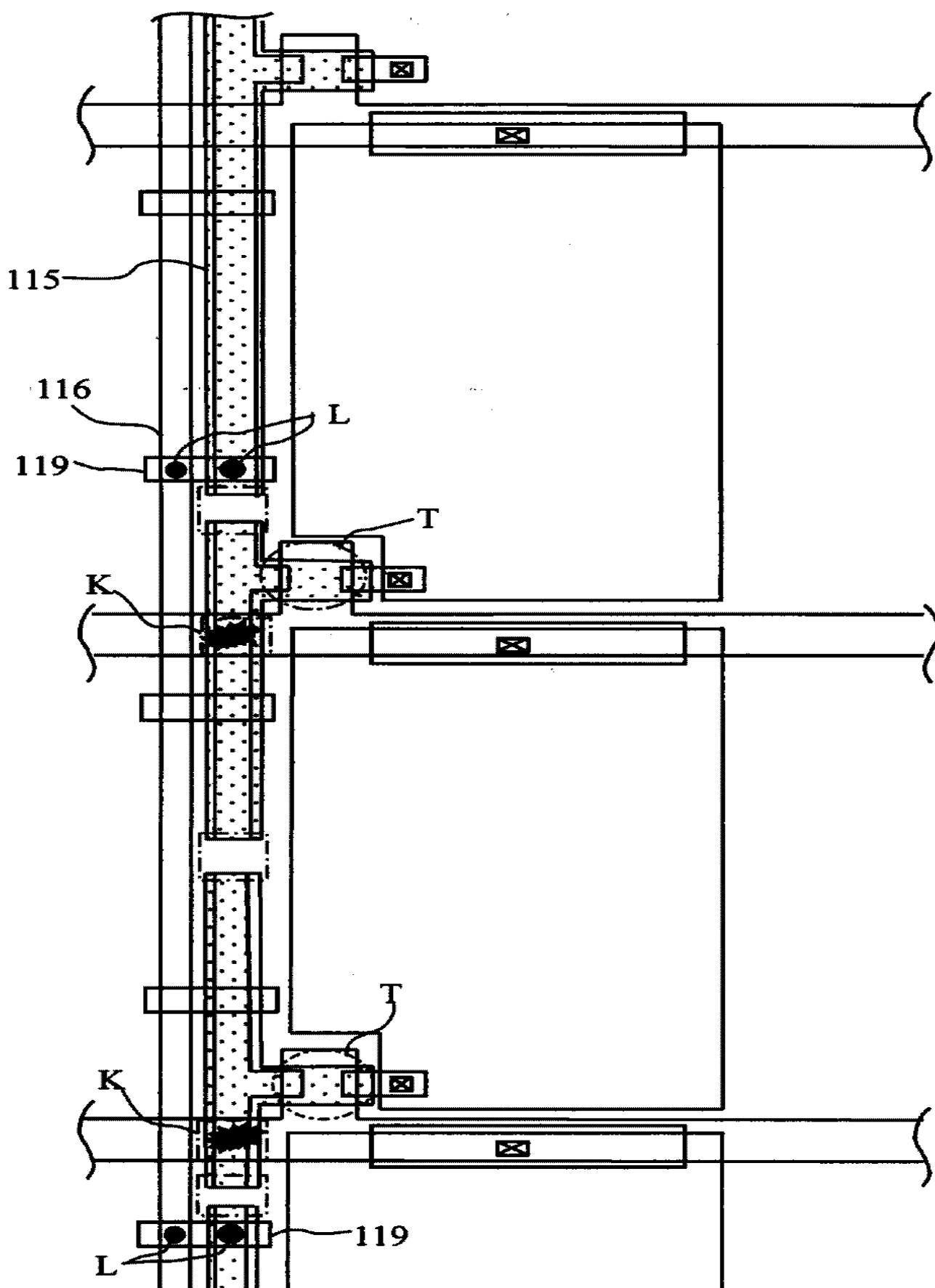
도면 5c



도면 6a



도면 6b



专利名称(译)	制造包括修复布线的液晶显示装置的阵列基板的方法		
公开(公告)号	KR1020010103430A	公开(公告)日	2001-11-23
申请号	KR1020000024970	申请日	2000-05-10
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM SU JONG		
发明人	KIM,SU JONG		
IPC分类号	G02F1/1333		
代理人(译)	贞媛KI		
外部链接	Espacenet		

摘要(译)

本发明涉及一种用于液晶显示器的阵列基板。特别地，修复线形成在阵列面板内部，包括栅极布线，数据线和像素电极。在阵列面板的制造过程中产生的布线缺陷可以通过像素单元来修复。以这种方式，可以修复大尺寸液晶显示装置，并且可以提高产品的产量。

