



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2013년01월22일  
(11) 등록번호 10-1224459  
(24) 등록일자 2013년01월15일

(51) 국제특허분류(Int. Cl.)  
G02F 1/133 (2006.01) G09G 3/36 (2006.01)  
(21) 출원번호 10-2007-0064561  
(22) 출원일자 2007년06월28일  
심사청구일자 2011년11월09일  
(65) 공개번호 10-2009-0000475  
(43) 공개일자 2009년01월07일  
(56) 선행기술조사문헌  
US6680722 B1  
US6756957 B2  
JP2002196731 A  
JP2000235375 A

(73) 특허권자  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
장수혁  
대구광역시 북구 팔거천동로24길 40, 영남2차타운 103동 902호 (동천동)  
김종우  
경상북도 구미시 칠성로2길 16, 주공아파트 110-106 (원평동)  
구성조  
대구광역시 달서구 성서서로 316, 대백한라창신아파트 202동 1210호 (이곡동)  
(74) 대리인  
특허법인로알

전체 청구항 수 : 총 17 항

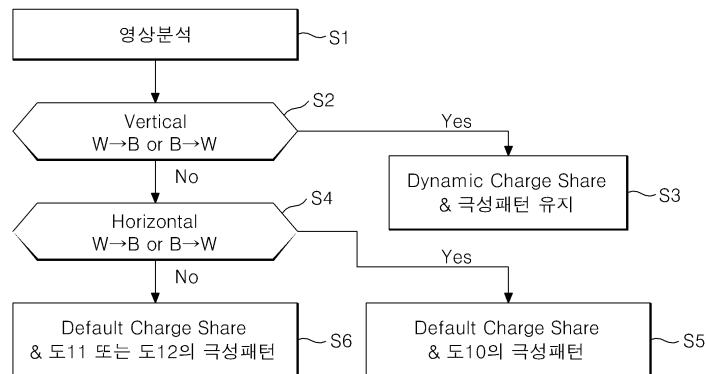
심사관 : 김홍섭

(54) 발명의 명칭 **액정표시장치**

**(57) 요약**

본 발명은 액정표시장치에 관한 것으로, 입력 영상을 분석하여 연속적으로 입력되는 데이터들의 계조차에 따라 논리가 달라지는 동적 차지쉐어 제어신호를 발생함과 아울러, 상기 데이터들의 계조차에 무관하게 주기적으로 논리가 반전되는 디폴트 차지쉐어 제어신호를 발생하는 영상분석회로; 매 프레임기간마다 위상이 달라지는 극성제어신호를 발생하고 상기 영상분석 회로의 제어 하에 상기 극성제어신호의 위상을 다르게 제어하는 로직회로; 상기 극성제어신호에 응답하여 데이터전압의 극성을 변환하여 액정표시패널의 데이터라인들에 공급하고 상기 차지쉐어 제어신호들 중 어느 하나에 응답하여 상기 데이터라인들에 연속적으로 공급되는 데이터전압들 사이에 차지쉐어전압과 공통전압 중 어느 하나를 공급하는 데이터 구동회로; 및 스캔펄스를 상기 액정표시패널의 게이트라인들에 공급하는 게이트 구동회로를 구비한다.

**대표도** - 도5



**특허청구의 범위**

**청구항 1**

다수의 데이터라인과 다수의 게이트라인이 교차되고 다수의 액정셀들을 가지는 액정표시패널;

입력 영상을 분석하여 연속적으로 입력되는 데이터들의 계조차에 따라 논리가 달라지는 동적 차지웨어 제어신호를 발생함과 아울러, 상기 데이터들의 계조차에 무관하게 주기적으로 논리가 반전되는 디폴트 차지웨어 제어신호를 발생하는 영상분석회로;

매 프레임기간마다 위상이 달라지는 극성제어신호를 발생하고 상기 영상분석 회로의 제어 하에 상기 극성제어신호의 위상을 다르게 제어하는 로직회로;

상기 극성제어신호에 응답하여 데이터전압의 극성을 변환하여 상기 데이터라인들에 공급하고 상기 차지웨어 제어신호들 중 어느 하나에 응답하여 상기 데이터라인들에 연속적으로 공급되는 데이터전압들 사이에 차지웨어전압과 공통전압 중 어느 하나를 공급하는 데이터 구동회로; 및

스캔필스를 상기 게이트라인들에 공급하는 게이트 구동회로를 구비하는 것을 특징으로 하는 액정표시장치.

**청구항 2**

제 1 항에 있어서,

상기 영상분석회로는,

상기 입력 영상이 상기 액정표시패널에서 수직으로 이웃하는 액정셀들에 표시될 데이터전압들이 블랙계조 데이터와 화이트계조 데이터를 포함하는 제1 데이터 패턴이면 상기 동적 차지웨어 제어신호를 상기 데이터 구동회로에 공급하고,

상기 제1 데이터 패턴 이외의 다른 데이터 패턴들이 입력되면 상기 디폴트 차지웨어 제어신호를 상기 데이터 구동회로에 공급하는 것을 특징으로 하는 액정표시장치.

**청구항 3**

제 2 항에 있어서,

상기 데이터 구동회로는,

상기 동적 차지웨어신호에 응답하여 상기 데이터전압의 극성이 바뀌는 시간과, 동일 극성의 데이터전압들이 화이트 계조와 블랙 계조를 가질 때 그 데이터전압들 사이의 시간에만 상기 차지웨어전압과 상기 공통전압 중 어느 하나를 상기 데이터라인들에 공급하고,

상기 디폴트 차지웨어 제어신호에 응답하여 매 라인마다 상기 데이터전압들 사이에 상기 차지웨어전압과 상기 공통전압 중 어느 하나를 상기 데이터라인들에 공급하는 것을 특징으로 하는 액정표시장치.

**청구항 4**

제 3 항에 있어서,

상기 로직회로는,

상기 제1 데이터패턴에서 상기 액정표시패널에 표시되는 데이터전압들의 현재 극성패턴이 유지되도록 상기 현재 극성패턴을 제어하는 1 군의 극성제어신호들을 순차적으로 상기 데이터 구동회로에 공급하는 것을 특징으로 하는 액정표시장치.

**청구항 5**

삭제

**청구항 6**

삭제

**청구항 7**

제 2 항에 있어서,

상기 액정표시패널은,

2 프레임기간 동안 동일 극성의 데이터전압이 공급되는 제1 액정셀군과,

상기 제1 액정셀군의 극성 반전주기와 어긋나는 반전주기를 가지는 데이터전압을 충전하여 상기 2 프레임기간 내에서 극성이 1회 반전되는 제2 액정셀군을 구비하는 것을 특징으로 하는 액정표시장치.

**청구항 8**

다수의 데이터라인과 다수의 게이트라인이 교차되고 다수의 액정셀들을 가지는 액정표시패널;

입력 영상을 분석하여 연속적으로 입력되는 데이터들의 계조차에 따라 논리가 달라지는 동적 차지웨어 제어신호를 발생함과 아울러, 상기 데이터들의 계조차에 무관하게 주기적으로 논리가 반전되는 디폴트 차지웨어 제어신호를 발생하고 상기 액정표시패널에서 수평방향으로 이웃하는 액정셀들에 공급되는 데이터전압들의 극성을 지시하는 수평출력 반전신호를 발생하는 영상분석회로;

매 프레임기간마다 위상이 달라지는 극성제어신호를 발생하고 상기 영상분석 회로의 제어 하에 상기 극성제어신호의 위상을 다르게 제어하는 로직회로;

상기 극성제어신호에 응답하여 데이터전압의 극성을 변환하여 상기 데이터라인들에 공급하고 상기 차지웨어 제어신호들 중 어느 하나에 응답하여 상기 데이터라인들에 연속적으로 공급되는 데이터전압들 사이에 차지웨어전압과 공통전압 중 어느 하나를 공급하고 상기 수평출력 반전신호에 응답하여 수평으로 이웃하는 데이터라인들을 통해 출력되는 데이터전압들의 극성을 반전시키는 데이터 구동회로; 및

스캔펄스를 상기 게이트라인들에 공급하는 게이트 구동회로를 구비하는 것을 특징으로 하는 액정표시장치.

**청구항 9**

제 8 항에 있어서,

상기 영상분석회로는,

상기 입력 영상이 상기 액정표시패널에서 수직으로 이웃하는 액정셀들에 표시될 데이터전압들이 블랙계조 데이터와 화이트계조 데이터를 포함하는 제1 데이터 패턴이면 상기 동적 차지웨어 제어신호를 상기 데이터 구동회로에 공급하고,

상기 제1 데이터 패턴 이외의 다른 데이터 패턴들이 입력되면 상기 디폴트 차지웨어 제어신호를 상기 데이터 구동회로에 공급하는 것을 특징으로 하는 액정표시장치.

**청구항 10**

제 9 항에 있어서,

상기 데이터 구동회로는,

상기 동적 차지웨어신호에 응답하여 상기 데이터전압의 극성이 바뀌는 시간과, 동일 극성의 데이터전압들이 화이트 계조와 블랙 계조를 가질 때 그 데이터전압들 사이의 시간에만 상기 차지웨어전압과 상기 공통전압 중 어느 하나를 상기 데이터라인들에 공급하고,

상기 디폴트 차지웨어 제어신호에 응답하여 매 라인마다 상기 데이터전압들 사이에 상기 차지웨어전압과 상기 공통전압 중 어느 하나를 상기 데이터라인들에 공급하는 것을 특징으로 하는 액정표시장치.

**청구항 11**

제 10 항에 있어서,

상기 로직회로는,

상기 제1 데이터패턴에서 상기 액정표시패널에 표시되는 데이터전압들의 현재 극성패턴이 유지되도록 상기 현재

극성패턴을 제어하는 1 군의 극성제어신호들을 순차적으로 상기 데이터 구동회로에 공급하는 것을 특징으로 하는 액정표시장치.

**청구항 12**

삭제

**청구항 13**

삭제

**청구항 14**

제 9 항에 있어서,

상기 영상분석회로는,

상기 입력 영상이 상기 액정표시패널에서 수평으로 이웃하는 액정셀들에 표시될 데이터전압들이 블랙계조 데이터와 화이트계조 데이터를 포함하는 제2 데이터 패턴이면 상기 수평출력 반전신호를 매 프레임마다 반전시키는 것을 특징으로 하는 액정표시장치.

**청구항 15**

제 14 항에 있어서,

상기 로직회로는,

제 $4i+1$ ( $i$ 는 양의 정수) 프레임기간 동안 2 수평기간마다 극성이 반전되는 제1 극성제어신호를 발생하고,

제 $4i+2$  프레임기간 동안, 상기 제1 극성제어신호에 1 수평기간만큼 위상이 빠른 제2 극성제어신호를 발생하고,

제 $4i+3$  프레임기간 동안 상기 제1 극성제어신호의 역위상인 제3 극성제어신호를 발생하고,

제 $4i+4$  프레임기간 동안, 상기 제2 극성제어신호의 역위상인 제4 극성제어신호를 발생하는 것을 특징으로 하는 액정표시장치.

**청구항 16**

제 15 항에 있어서,

상기 액정표시패널은,

2 프레임기간 동안 동일 극성의 데이터전압이 공급되는 제1 액정셀군과,

상기 제1 액정셀군의 극성 반전주기와 어긋나는 반전주기를 가지는 데이터전압을 충전하여 상기 2 프레임기간 내에서 극성이 1회 반전되는 제2 액정셀군을 구비하며,

상기 제 $4i+1$  프레임기간 동안 상기 제1 액정셀군은 제 $4i+1$  및 제 $4i+3$  수평라인에서 제 $4i+1$  및 제 $4i+2$  수직라인에 배치된 액정셀들과, 제 $4i+2$  및 제 $4i+4$  수평라인에서 제 $4i+3$  및 제 $4i+4$  수직라인에 배치된 액정셀들을 포함하고, 상기 제2 액정셀군은 수직 및 수평방향에서 상기 제1 액정셀군을 사이에 두고 배치되고;

상기 제 $4i+2$  프레임기간 동안, 상기 제1 액정셀군은 상기 제 $4i+1$  및 제 $4i+3$  수평라인에서 상기 제 $4i+3$  및 제 $4i+4$  수직라인에 배치된 액정셀들과, 상기 제 $4i+2$  및 제 $4i+4$  수평라인에서 상기 제 $4i+1$  및 제 $4i+2$  수직라인에 배치된 액정셀들을 포함하고, 상기 제2 액정셀군은 수직 및 수평방향에서 상기 제1 액정셀군을 사이에 두고 배치되고;

상기 제 $4i+3$  프레임기간 동안, 상기 제1 액정셀군은 상기 제 $4i+1$  및 제 $4i+3$  수평라인에서 상기 제 $4i+1$  및 제 $4i+2$  수직라인에 배치된 액정셀들과, 상기 제 $4i+2$  및 제 $4i+4$  수평라인에서 상기 제 $4i+3$  및 제 $4i+4$  수직라인에 배치된 액정셀들을 포함하고, 상기 제2 액정셀군은 수직 및 수평방향에서 상기 제1 액정셀군을 사이에 두고 배치되며;

상기 제 $4i+4$  프레임기간 동안, 상기 제1 액정셀군은 상기 제 $4i+1$  및 제 $4i+3$  수평라인에서 상기 제 $4i+3$  및 제 $4i+4$  수직라인에 배치된 액정셀들과, 상기 제 $4i+2$  및 제 $4i+4$  수평라인에서 상기 제 $4i+1$  및 제 $4i+2$  수직라인에

배치된 액정셀들을 포함하고, 상기 제2 액정셀군은 수직 및 수평방향에서 상기 제1 액정셀군을 사이에 두고 배치되는 것을 특징으로 하는 액정표시장치.

**청구항 17**

제 14 항에 있어서,

상기 영상분석회로는,

상기 입력 영상이 상기 제1 및 제2 데이터 패턴 이외의 다른 데이터패턴을 포함하면 상기 수평출력 반전신호를 일정한 논리로 발생하는 것을 특징으로 하는 액정표시장치.

**청구항 18**

제 17 항에 있어서,

상기 로직회로는,

제 $4i+1$ ( $i$ 는 양의 정수) 프레임기간 동안 2 수평기간마다 극성이 반전되는 제1 극성제어신호를 발생하고,

제 $4i+2$  프레임기간 동안, 상기 제1 극성제어신호에 1 수평기간만큼 위상이 빠른 제2 극성제어신호를 발생하고,

제 $4i+3$  프레임기간 동안 상기 제1 극성제어신호의 역위상인 제3 극성제어신호를 발생하고,

제 $4i+4$  프레임기간 동안, 상기 제2 극성제어신호의 역위상인 제4 극성제어신호를 발생하는 것을 특징으로 하는 액정표시장치.

**청구항 19**

제 18 항에 있어서,

상기 액정표시패널은,

2 프레임기간 동안 동일 극성의 데이터전압이 공급되는 제1 액정셀군과,

상기 제1 액정셀군의 극성 반전주기와 어긋나는 반전주기를 가지는 데이터전압을 충전하여 상기 2 프레임기간 내에서 극성이 1회 반전되는 제2 액정셀군을 구비하며,

상기 제 $4i+1$  프레임기간 동안, 상기 제1 액정셀군은 우수 수평라인의 액정셀들을 포함하고, 상기 제2 액정셀군은 기수 수평라인의 액정셀들을 포함하고;

상기 제 $4i+2$  프레임기간 동안, 상기 제1 액정셀군은 상기 기수 수평라인의 액정셀들을 포함하고, 상기 제2 액정셀군은 상기 우수 수평라인의 액정셀들을 포함하고;

상기 제 $4i+3$  프레임기간 동안, 상기 제1 액정셀군은 상기 우수 수평라인의 액정셀들을 포함하고, 상기 제2 액정셀군은 기수 수평라인의 액정셀들을 포함하고;

상기 제 $4i+4$  프레임기간 동안, 상기 제1 액정셀군은 상기 기수 수평라인의 액정셀들을 포함하고, 상기 제2 액정셀군은 상기 우수 수평라인의 액정셀들을 포함하는 것을 특징으로 하는 액정표시장치.

**청구항 20**

제 17 항에 있어서,

상기 로직회로는,

제 $4i+1$ ( $i$ 는 양의 정수) 프레임기간 동안 2 수평기간마다 극성이 반전되는 제1 극성제어신호를 발생하고,

제 $4i+2$  프레임기간 동안, 상기 제1 극성제어신호에 1 수평기간만큼 위상이 낮은 제2 극성제어신호를 발생하고,

제 $4i+3$  프레임기간 동안 상기 제1 극성제어신호의 역위상인 제3 극성제어신호를 발생하고,

제 $4i+4$  프레임기간 동안, 상기 제2 극성제어신호의 역위상인 제4 극성제어신호를 발생하는 것을 특징으로 하는 액정표시장치.

**청구항 21**

제 20 항에 있어서,

상기 액정표시패널은,

2 프레임기간 동안 동일 극성의 데이터전압이 공급되는 제1 액정셀군과,

상기 제1 액정셀군의 극성 반전주기와 어긋나는 반전주기를 가지는 데이터전압을 충전하여 상기 2 프레임기간 내에서 극성이 1회 반전되는 제2 액정셀군을 구비하며,

상기 제4i+1 프레임기간 동안, 상기 제1 액정셀군은 기수 수평라인의 액정셀들을 포함하고, 상기 제2 액정셀군은 우수 수평라인의 액정셀들을 포함하고;

상기 제4i+2 프레임기간 동안, 상기 제1 액정셀군은 상기 우수 수평라인의 액정셀들을 포함하고, 상기 제2 액정셀군은 상기 기수 수평라인의 액정셀들을 포함하고;

상기 제4i+3 프레임기간 동안, 상기 제1 액정셀군은 상기 기수 수평라인의 액정셀들을 포함하고, 상기 제2 액정셀군은 상기 우수 수평라인의 액정셀들을 포함하며;

상기 제4i+4 프레임기간 동안, 상기 제1 액정셀군은 상기 우수 수평라인의 액정셀들을 포함하고, 상기 제2 액정셀군은 상기 기수 수평라인의 액정셀들을 포함하는 것을 특징으로 하는 액정표시장치.

**청구항 22**

삭제

**청구항 23**

삭제

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- [0031] 본 발명은 액정표시장치에 관한 것으로, 특히 직류화 잔상과 플리커를 방지하여 표시품질을 높이고 데이터 구동 회로의 발열 및 소비전력을 줄이도록 한 액정표시장치에 관한 것이다.
- [0032] 액정표시장치는 비디오신호에 따라 액정셀들의 광투과율을 조절하여 화상을 표시한다. 액티브 매트릭스(Active Matrix) 타입의 액정표시장치는 도 1과 같이 액정셀(C1c)마다 형성된 박막트랜지스터(Thin Film Transistor, TFT)를 이용하여 액정셀들에 공급되는 데이터전압을 스위칭하여 데이터를 능동적으로 제어하므로 동화상의 표시 품질을 높일 수 있다. 도 1에 있어서, 도면부호 "Cst"는 액정셀(C1c)에 충전된 데이터전압을 유지하기 위한 스토리지 커패시터(Storage Capacitor, Cst), 'D1'은 데이터전압이 공급되는 데이터라인, 그리고 'G1'은 스캔전압이 공급되는 게이트라인을 각각 의미한다.
- [0033] 이와 같은 액정표시장치는 직류 옵션 성분을 감소시키고 액정의 열화를 줄이기 위하여, 이웃한 액정셀들 사이에서 극성이 반전되고 프레임기간 단위로 극성이 반전되는 인버전 방식(Inversion)으로 구동되고 있다. 그런데 데이터전압의 두 극성 중에서 어느 한 극성이 장시간 우세적(dominant)으로 공급되면 잔상이 발생한다. 이러한 잔상을 액정셀에 동일 극성의 전압이 반복적으로 충전되므로 "직류화 잔상(DC Image sticking)"이라 한다. 이러한 예 중 하나는 액정표시장치에 인터레이스(Interlace) 방식의 데이터전압들이 공급되는 경우이다. 인터레이스 방식의 데이터(이하, "인터레이스 데이터"라 함)은 기수 프레임기간에 기수 수평라인의 액정셀들에 표시될 기수라인 데이터전압만을 포함하고, 우수 프레임기간에 우수 수평라인의 액정셀들에 표시될 데이터전압만을 포함한다.
- [0034] 도 2는 액정셀(C1c)에 공급되는 인터레이스 데이터의 일예를 보여주는 파형도이다. 도 2와 같은 데이터전압이 공급되는 액정셀(C1c)은 기수 수평라인에 배치된 액정셀들 중 어느 하나로 가정한다.

- [0035] 도 2를 참조하면, 액정셀(C1c)에는 기수 프레임기간 동안 정극성 전압이 공급되고 우수 프레임기간 동안 부극성 전압이 공급된다. 인터레이스 방식에서, 기수 수평라인에 배치된 액정셀(C1c)에 기수 프레임기간 동안에만 높은 정극성 데이터전압이 공급된다. 이 때문에, 4 개의 프레임기간 동안 박스 내의 좌형과 같이 정극성 데이터 전압이 부극성 데이터전압에 비하여 우세적으로 되어 직류화 잔상이 나타나게 된다. 도 3은 인터레이스 데이터로 인하여 나타나는 직류화 잔상의 실험 결과를 보여주는 이미지이다. 도 3의 좌측 이미지와 같은 원 화상을 인터레이스방식으로 액정표시패널에 일정시간 동안 공급하면 극성이 프레임기간 단위로 변하는 데이터전압이 기수 프레임과 우수 프레임에서 진폭이 달라진다. 그 결과, 좌측 이미지와 같은 원 화상(Original image) 후에 액정표시패널의 모든 액정셀들(C1c)에 중간계조 즉, 127 계조의 데이터전압을 공급하면 우측 이미지와 같이 원 화상의 패턴이 희미하게 보이는 직류화 잔상이 나타난다.
- [0036] 직류화 잔상의 다른 예로써, 동일한 화상을 일정한 속도로 이동 또는 스크롤(scroll)시키면 스크롤되는 그림의 크기와 스크롤 속도(이동속도)의 상관 관계에 따라 액정셀(C1c)에 동일 극성의 전압이 반복적으로 축적되어 직류화 잔상이 나타날 수 있다. 이러한 실예는 도 4와 같다. 도 4는 사선 패턴과 문자 패턴을 일정한 속도로 이동시킬 때 나타나는 직류화 잔상의 실험 결과를 보여주는 이미지이다.
- [0037] 액정표시장치에서는 직류화 잔상에 의해 동화상 표시품질이 떨어질 뿐 아니라 육안으로 휘도차이를 주기적으로 느끼는 플리커(Flicker) 현상에 의해서도 표시품질이 떨어진다. 따라서, 액정표시장치의 표시품질을 높이기 위해서는 직류화 잔상과 함께 플리커 현상을 방지하여야 한다.
- [0038] 또한, 종래의 액정표시장치에서 데이터 구동회로는 발열과 소비전력이 큰 문제점이 있다. 예컨대, 데이터 전압들 간의 극성이 다르고 전압차가 크면 데이터 구동회로에서 발열량과 소비전류가 크다. 이러한 데이터 구동회로의 발열과 소비전류를 줄이기 위하여 이웃한 데이터전압들 사이에서 차지웨어링을 통해 그 데이터전압들 사이에서 스윙폭을 줄일 수 있지만 차지웨어링시에도 데이터 구동회로에서 전류가 흐르므로 데이터 구동회로의 발열과 소비전류를 줄이는데 한계가 있다.

**발명이 이루고자 하는 기술적 과제**

- [0039] 본 발명의 목적은 상기 종래 기술의 문제점들을 해결하고자 안출된 발명으로써 직류화 잔상과 플리커를 방지하여 표시품질을 높이고 데이터 구동회로의 발열 및 소비전력을 줄이도록 한 액정표시장치를 제공하는데 있다.

**발명의 구성 및 작용**

- [0040] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 액정표시장치는 다수의 데이터라인과 다수의 게이트라인이 교차되고 다수의 액정셀들을 가지는 액정표시패널; 입력 영상을 분석하여 연속적으로 입력되는 데이터들의 계조차에 따라 논리가 달라지는 동적 차지웨어 제어신호를 발생함과 아울러, 상기 데이터들의 계조차에 무관하게 주기적으로 논리가 반전되는 디폴트 차지웨어 제어신호를 발생하는 영상분석회로; 매 프레임기간마다 위상이 달라지는 극성제어신호를 발생하고 상기 영상분석 회로의 제어 하에 상기 극성제어신호의 위상을 다르게 제어하는 로직회로; 상기 극성제어신호에 응답하여 데이터전압의 극성을 변환하여 상기 데이터라인들에 공급하고 상기 차지웨어 제어신호들 중 어느 하나에 응답하여 상기 데이터라인들에 연속적으로 공급되는 데이터전압들 사이에 차지웨어전압과 공통전압 중 어느 하나를 공급하는 데이터 구동회로; 및 스캔펄스를 상기 게이트라인들에 공급하는 게이트 구동회로를 구비한다.
- [0041] 상기 영상분석회로는 상기 입력 영상이 상기 액정표시패널에서 수직으로 이웃하는 액정셀들에 표시될 데이터전압들이 블랙계조 데이터와 화이트계조 데이터를 포함하는 제1 데이터 패턴이면 상기 동적 차지웨어 제어신호를 상기 데이터 구동회로에 공급한다.
- [0042] 상기 데이터 구동회로는 상기 동적 차지웨어신호에 응답하여 상기 데이터전압의 극성이 바뀌는 시간과, 동일 극성의 데이터전압들이 화이트 계조와 블랙 계조를 가질 때 그 데이터전압들 사이의 시간에만 상기 차지웨어전압과 상기 공통전압 중 어느 하나를 상기 데이터라인들에 공급한다.
- [0043] 상기 로직회로는 상기 제1 데이터패턴에서 상기 액정표시패널에 표시되는 데이터전압들의 현재 극성패턴이 유지되도록 상기 현재 극성패턴을 제어하는 1 군의 극성제어신호들을 순차적으로 상기 데이터 구동회로에 공급한다.

- [0044] 상기 영상분석회로는 상기 제1 데이터 패턴 이외의 다른 데이터 패턴들에서 상기 디폴트 차지웨어 제어신호를 상기 데이터 구동회로에 공급한다.
- [0045] 상기 데이터 구동회로는 상기 동적 차지웨어신호에 응답하여 매 라인마다 상기 데이터전압들 사이에 상기 차지웨어전압과 상기 공통전압 중 어느 하나를 상기 데이터라인들에 공급한다.
- [0046] 상기 액정표시패널은 2 프레임기간 동안 동일 극성의 데이터전압이 공급되는 제1 액정셀군과, 상기 제1 액정셀군의 극성 반전주기와 어긋나는 반전주기를 가지는 데이터전압을 충전하여 상기 2 프레임기간 내에서 극성이 1회 반전되는 제2 액정셀군을 구비한다.
- [0047] 본 발명의 다른 실시예에 따른 액정표시장치는 다수의 데이터라인과 다수의 게이트라인이 교차되고 다수의 액정셀들을 가지는 액정표시패널; 입력 영상을 분석하여 연속적으로 입력되는 데이터들의 계조차에 따라 논리가 달라지는 동적 차지웨어 제어신호를 발생함과 아울러, 상기 데이터들의 계조차에 무관하게 주기적으로 논리가 반전되는 디폴트 차지웨어 제어신호를 발생하고 상기 액정표시패널에서 수평방향으로 이웃하는 액정셀들에 공급되는 데이터전압들의 극성을 지시하는 수평출력 반전신호를 발생하는 영상분석회로; 매 프레임기간마다 위상이 달라지는 극성제어신호를 발생하고 상기 영상분석 회로의 제어 하에 상기 극성제어신호의 위상을 다르게 제어하는 로직회로; 상기 극성제어신호에 응답하여 데이터전압의 극성을 변환하여 상기 데이터라인들에 공급하고 상기 차지웨어 제어신호들 중 어느 하나에 응답하여 상기 데이터라인들에 연속적으로 공급되는 데이터전압들 사이에 차지웨어전압과 공통전압 중 어느 하나를 공급하고 상기 수평출력 반전신호에 응답하여 수평으로 이웃하는 데이터라인들을 통해 출력되는 데이터전압들의 극성을 반전시키는 데이터 구동회로; 및 스캔펄스를 상기 게이트라인들에 공급하는 게이트 구동회로를 구비한다.
- [0048] 상기 영상분석회로는 상기 입력 영상이 상기 액정표시패널에서 수직으로 이웃하는 액정셀들에 표시될 데이터전압들이 블랙계조 데이터와 화이트계조 데이터를 포함하는 제1 데이터 패턴이면 상기 동적 차지웨어 제어신호를 상기 데이터 구동회로에 공급한다.
- [0049] 상기 데이터 구동회로는 상기 동적 차지웨어신호에 응답하여 상기 데이터전압의 극성이 바뀌는 시간과, 동일 극성의 데이터전압들이 화이트 계조와 블랙 계조를 가질 때 그 데이터전압들 사이의 시간에만 상기 차지웨어전압과 상기 공통전압 중 어느 하나를 상기 데이터라인들에 공급한다.
- [0050] 상기 로직회로는 상기 제1 데이터패턴에서 상기 액정표시패널에 표시되는 데이터전압들의 현재 극성패턴이 유지되도록 상기 현재 극성패턴을 제어하는 1 군의 극성제어신호들을 순차적으로 상기 데이터 구동회로에 공급한다.
- [0051] 상기 영상분석회로는 상기 제1 데이터 패턴 이외의 다른 데이터 패턴들에서 상기 디폴트 차지웨어 제어신호를 상기 데이터 구동회로에 공급한다.
- [0052] 상기 데이터 구동회로는 상기 동적 차지웨어신호에 응답하여 매 라인마다 상기 데이터전압들 사이에 상기 차지웨어전압과 상기 공통전압 중 어느 하나를 상기 데이터라인들에 공급한다.
- [0053] 상기 영상분석회로는 상기 입력 영상이 상기 액정표시패널에서 수평으로 이웃하는 액정셀들에 표시될 데이터전압들이 블랙계조 데이터와 화이트계조 데이터를 포함하는 제2 데이터 패턴이면 상기 수평출력 반전신호를 매 프레임마다 반전시킨다.
- [0054] 상기 로직회로는 제 $4i+1$ ( $i$ 는 양의 정수) 프레임기간 동안 2 수평기간마다 극성이 반전되는 제1 극성제어신호를 발생하고, 제 $4i+2$  프레임기간 동안, 상기 제1 극성제어신호에 1 수평기간만큼 위상이 빠른 제2 극성제어신호를 발생하고, 제 $4i+3$  프레임기간 동안 상기 제1 극성제어신호의 역위상인 제3 극성제어신호를 발생하고, 제 $4i+4$  프레임기간 동안, 상기 제2 극성제어신호의 역위상인 제4 극성제어신호를 발생한다.
- [0055] 상기 제 $4i+1$  프레임기간 동안 상기 제1 액정셀군은 제 $4i+1$  및 제 $4i+3$  수평라인에서 제 $4i+1$  및 제 $4i+2$  수직라인에 배치된 액정셀들과, 제 $4i+2$  및 제 $4i+4$  수평라인에서 제 $4i+3$  및 제 $4i+4$  수직라인에 배치된 액정셀들을 포함하고, 상기 제2 액정셀군은 수직 및 수평방향에서 상기 제1 액정셀군을 사이에 두고 배치되고; 상기 제 $4i+2$  프레임기간 동안, 상기 제1 액정셀군은 상기 제 $4i+1$  및 제 $4i+3$  수평라인에서 상기 제 $4i+3$  및 제 $4i+4$  수직라인에 배치된 액정셀들과, 상기 제 $4i+2$  및 제 $4i+4$  수평라인에서 상기 제 $4i+1$  및 제 $4i+2$  수직라인에 배치된 액정셀들을 포함하고, 상기 제2 액정셀군은 수직 및 수평방향에서 상기 제1 액정셀군을 사이에 두고 배치되고; 상기 제 $4i+3$  프레임기간 동안, 상기 제1 액정셀군은 상기 제 $4i+1$  및 제 $4i+3$  수평라인에서 상기 제 $4i+1$  및 제 $4i+2$  수직라인에 배치된 액정셀들과, 상기 제 $4i+2$  및 제 $4i+4$  수평라인에서 상기 제 $4i+3$  및 제 $4i+4$  수직라인에 배치된 액정셀들을 포함하고, 상기 제2 액정셀군은 수직 및 수평방향에서 상기 제1 액정셀군을 사이에 두고 배치되며; 상기 제 $4i+4$

프레임기간 동안, 상기 제1 액정셀군은 상기 제4i+1 및 제4i+3 수평라인에서 상기 제4i+3 및 제4i+4 수직라인에 배치된 액정셀들과, 상기 제4i+2 및 제4i+4 수평라인에서 상기 제4i+1 및 제4i+2 수직라인에 배치된 액정셀들을 포함하고, 상기 제2 액정셀군은 수직 및 수평방향에서 상기 제1 액정셀군을 사이에 두고 배치된다.

[0056] 상기 영상분석회로는 상기 입력 영상이 상기 제1 및 제2 데이터 패턴 이외의 다른 데이터패턴을 포함하면 상기 수평출력 반전신호를 일정한 논리로 발생한다.

[0057] 상기 로직회로는 제4i+1(i는 양의 정수) 프레임기간 동안 2 수평기간마다 극성이 반전되는 제1 극성제어신호를 발생하고, 제4i+2 프레임기간 동안, 상기 제1 극성제어신호에 1 수평기간만큼 위상이 빠른 제2 극성제어신호를 발생하고, 제4i+3 프레임기간 동안 상기 제1 극성제어신호의 역위상인 제3 극성제어신호를 발생하고, 제4i+4 프레임기간 동안, 상기 제2 극성제어신호의 역위상인 제4 극성제어신호를 발생한다.

[0058] 상기 제4i+1 프레임기간 동안, 상기 제1 액정셀군은 우수 수평라인의 액정셀들을 포함하고, 상기 제2 액정셀군은 기수 수평라인의 액정셀들을 포함하고; 상기 제4i+2 프레임기간 동안, 상기 제1 액정셀군은 상기 기수 수평라인의 액정셀들을 포함하고, 상기 제2 액정셀군은 상기 우수 수평라인의 액정셀들을 포함하고; 상기 제4i+3 프레임기간 동안, 상기 제1 액정셀군은 상기 우수 수평라인의 액정셀들을 포함하고, 상기 제2 액정셀군은 기수 수평라인의 액정셀들을 포함하고; 상기 제4i+4 프레임기간 동안, 상기 제1 액정셀군은 상기 기수 수평라인의 액정셀들을 포함하고, 상기 제2 액정셀군은 상기 우수 수평라인의 액정셀들을 포함한다.

[0059] 상기 로직회로는 제4i+1(i는 양의 정수) 프레임기간 동안 2 수평기간마다 극성이 반전되는 제1 극성제어신호를 발생하고, 제4i+2 프레임기간 동안, 상기 제1 극성제어신호에 1 수평기간만큼 위상이 늦은 제2 극성제어신호를 발생하고, 제4i+3 프레임기간 동안 상기 제1 극성제어신호의 역위상인 제3 극성제어신호를 발생하고, 제4i+4 프레임기간 동안, 상기 제2 극성제어신호의 역위상인 제4 극성제어신호를 발생한다.

[0060] 상기 제4i+1 프레임기간 동안, 상기 제1 액정셀군은 기수 수평라인의 액정셀들을 포함하고, 상기 제2 액정셀군은 우수 수평라인의 액정셀들을 포함하고; 상기 제4i+2 프레임기간 동안, 상기 제1 액정셀군은 상기 우수 수평라인의 액정셀들을 포함하고, 상기 제2 액정셀군은 상기 기수 수평라인의 액정셀들을 포함하고; 상기 제4i+3 프레임기간 동안, 상기 제1 액정셀군은 상기 기수 수평라인의 액정셀들을 포함하고, 상기 제2 액정셀군은 상기 우수 수평라인의 액정셀들을 포함하며; 상기 제4i+4 프레임기간 동안, 상기 제1 액정셀군은 상기 우수 수평라인의 액정셀들을 포함하고, 상기 제2 액정셀군은 상기 기수 수평라인의 액정셀들을 포함한다.

[0061] 삭제

[0062] 삭제

[0063] 이하, 도 5 내지 도 24를 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

[0064] 본 발명의 실시예에 따른 액정표시장치는 매 라인마다 입력 영상의 데이터를 분석한다. 영상의 데이터 분석 방법은 각 화소에 포함된 R, G, B 서브 화소 데이터들 각각의 최상위 2 bits 데이터만으로 화소 각각의 계조를 판단한다. 또한, 영상의 데이터 분석 방법은 매 라인마다 쉬프트 레지스터에 데이터를 업데이트하고, 매 라인마다 타이밍 컨트롤러에 데이터가 입력되는 시점부터 액정표시패널에 데이터를 공급하기 시작하는 시점(이하, "패널 로드시점"이라 함)까지의 기간 동안 두 라인 데이터들의 계조정보를 판단한다. 이러한 영상의 데이터 분석 방법은 타이밍 컨트롤러의 데이터 전송 타이밍부터 데이터 구동회로의 동작 타이밍 및 패널 로드시점 까지 고려하여 두 라인 데이터의 계조정보를 판단하기 때문에 기존 타이밍 컨트롤러 내의 메모리와 데이터 구동회로 내의 메모리(래치)만이 필요하므로 메모리를 추가로 필요하지 않고, 타이밍 컨트롤러와 데이터 구동회로의 데이터 흐름의 변경없이 매 라인마다 데이터의 계조정보를 판단할 수 있다.

[0065] 영상의 데이터 분석 결과, 현재 입력되는 영상이 도 6과 같이 수직 방향(또는 화소열(pixel column) 방향)으로 백색 계조(W)의 데이터와 흑색 계조(B)의 데이터가 1 라인씩 교대로 배치되는 데이터 스트림을 포함한다면(S2), 본 발명의 실시예에 따른 액정표시장치는 액정표시패널에 공급되는 데이터전압들에 대하여 동적 차지 셰어링(Dynamic Charge Sharing)을 실행한다.(S3) 동적 차지 셰어링(DCS)은 도 7의 위쪽 데이터 파형과 같이 액정표시패널에 공급되는 데이터전압들(+Vdata, -Vdata)의 극성이 바뀌는 시점과, 액정표시패널에 연속적으로 공급되는 동일 극성의 데이터전압들이 화이트 계조(W)에서 블랙 계조로(B) 또는, 블랙 계조(B)에서 화이트 계조(W)로 변하는 시간 동안 액정표시패널의 데이터라인들에 공통전압(Vcom)이나 차지 셰어전압을 공급한다. 그리고 동적

차지 셰어링(DCS)은 도 7의 아래쪽 데이터 파형들과 같이 액정표시패널에 연속적으로 공급되는 동일 극성의 데이터전압들이 화이트 계조(W1)에서 화이트 계조(W2)로, 또는 블랙 계조(B1)에서 블랙 계조(B2)로 변하는 시간 동안 액정표시패널의 데이터라인들에 공통전압이나 차지셰어전압을 공급한다. 공통전압(Vcom)은 액정셀의 공통전극에 공급되는 공통전압(Vcom)과 등전위 전압으로써 정극성 데이터전압과 부극성 데이터전압 사이의 전압이다. 차지셰어전압은 정극성 데이터전압이 공급되는 데이터라인과 부극성 데이터전압이 공급되는 데이터라인이 단락(short)될 때 발생하는 전압으로써 정극성 데이터전압과 부극성 데이터전압의 평균전압이다.

[0066] 또한, 현재 입력되는 영상이 도 6과 같이 수직 방향으로 백색 계조의 데이터(W)와 흑색 계조의 데이터(B)가 1 라인씩 교대로 배치되는 데이터 스트림을 포함한다면, 액정표시패널에 공급되는 극성 패턴을 현재 상태로 유지한다.(S3) 본 발명의 실시예에 따른 액정표시장치는 직류화잔상을 줄이기 위하여 도 10 내지 도 12와 같은 극성패턴들로 액정표시패널에 공급되는 데이터전압의 극성을 제어한다. 이러한 극성패턴들은 후술하는 바와 같이 영상의 패턴에 따라 선택될 수 있다. 동적 차지 셰어링은 동일 극성에서 유사한 계조의 데이터전압들 사이에 차지 셰어링을 하지 않으므로 데이터 구동회로의 소비전력과 발열을 줄일 수 있으며 동일 극성에서 계조차이가 큰 데이터전압들 사이에서 차지 셰어링을 실시하여 그 데이터전압들 사이의 시간 동안 차지셰어링 회로만 구동시키고 데이터 구동회로 내의 다른 회로의 동작을 정지시켜 데이터 구동회로의 발열과 소비전력을 더 낮춘다.

[0067] 영상의 데이터 분석 결과, 현재 입력되는 영상이 도 8과 같이 수평 방향(또는 화소행(pixel row) 방향)으로 백색 계조(W)의 데이터와 흑색 계조(B)의 데이터가 1 픽셀씩 교대로 배치되는 데이터 스트림을 포함한다면(S4), 본 발명의 실시예에 따른 액정표시장치는 액정표시패널에 공급되는 데이터전압들에 대하여 디폴트 차지 셰어링(Default Charge Sharing)을 실행한다.(S5) 디폴트 차지 셰어링(CS)은 도 9와 같이 계조 변화와 극성에 관계 없이 매 라인마다 데이터전압들(+Vdata, -Vdata) 사이에 공통전압(Vcom)이나 차지셰어전압을 공급한다. 즉, S5 단계는 액정표시패널에 공급되는 데이터전압들의 극성이 바뀌는 시점과, 매 1 수평기간마다 데이터전압들 사이의 시간 동안 공통전압(Vcom)이나 차지셰어전압을 데이터라인들에 공급한다.

[0068] 또한, 현재 입력되는 영상이 도 8과 같이 수평 방향으로 백색 계조(W)의 데이터와 흑색 계조(B)의 데이터가 1 픽셀씩 교대로 배치되는 데이터 스트림을 포함한다면(S4), 본 발명의 실시예에 따른 액정표시장치는 직류화 잔상이 없을 뿐 아니라 도 8과 같은 데이터 패턴에서 플리커와 노이즈가 거의 보이지 않는 도 10의 극성패턴으로 액정표시패널에 공급되는 데이터전압의 극성을 제어한다.(S5)

[0069] 영상의 데이터 분석 결과, 현재 입력되는 영상이 도 6 및 도 8과 같이 이웃한 픽셀 또는 이웃한 라인들 사이에 계조차가 크지 않은 중간 계조 영상이나 일반 영상이면, 본 발명의 실시예에 따른 액정표시장치는 액정표시패널에 공급되는 데이터전압들에 대하여 디폴트 차지 셰어링을 실행한다.(S6) 또한, 현재 입력되는 영상이 도 6 및 도 8과 같이 이웃한 픽셀 또는 이웃한 라인들 사이에 계조차가 크지 않은 중간 계조 영상이나 일반 영상이면, 본 발명의 실시예에 따른 액정표시장치는 직류화 잔상이 없을 뿐 아니라 중간 계조 영상과 일반 영상에서 플리커와 노이즈가 거의 보이지 않는 도 11 또는 도 12의 극성패턴으로 액정표시패널에 공급되는 데이터전압의 극성을 제어한다.(S5)

[0070] 도 10 내지 도 12의 극성패턴들 모두는 직류화잔상과 플리커를 방지한다.

[0071] 도 10 내지 도 12를 참조하면, 제1 및 제2 액정셀군에 충전되는 데이터전압의 극성은 2 프레임기간 주기로 반전되나, 제2 액정셀군에 공급되는 데이터전압의 극성 반전주기는 제1 액정셀군에 충전되는 데이터전압의 극성 반전주기와 어긋난다. 따라서, 제1 액정셀군은 2 프레임기간 내에서 동일한 극성의 데이터전압들이 연속적으로 공급되는데 비하여, 동일 기간 내에서 제2 액정셀군에 충전되는 데이터전압들의 극성은 1회 반전된다.

[0072] 제1 액정셀군은 직류화 잔상을 방지하기 위하여 낮은 구동 주파수로 구동된다. 이에 비하여, 제2 액정셀군은 제1 액정셀군에 의해 나타날 수 있는 플리커를 방지하기 위하여 상대적으로 높은 구동 주파수로 구동된다. 제1 액정셀군에 충전되는 데이터전압의 극성패턴 변화는 제1 액정셀군의 구동 주파수에 대응하고, 제2 액정셀군에 충전되는 데이터전압의 극성패턴 변화는 제2 액정셀군의 구동 주파수에 대응한다.

[0073] 본 발명의 실시예에 따른 액정표시장치는 도 10 내지 도 12와 같이 수평 방향으로 1 액정셀 단위로 데이터전압의 극성이 반전되는 수평 1 도트 인버전(Horizontal 1 dot inversion, V2D)과 함께, 수직 방향으로 2 액정셀 단위로 극성이 반전되는 수직 2 도트 인버전(Horizontal 2 dot inversion, V2D)으로 액정표시패널에 공급되는 데이터전압들의 극성을 제어한다.

[0074] 본 발명의 실시예에 따른 액정표시장치는 도 10과 같이 2 프레임기간 내에서 제1 액정셀군을 제2 액정셀군에 비하여 1/2 낮은 주파수로 구동하기 위하여, 매 프레임기간마다 극성제어신호(POLa 내지 POLd)를 다르게

발생하고, 수평출력 반전신호(HINV)를 이용하여 데이터 구동회로에서 이웃하는 출력 채널들을 통해 데이터라인들로 공급되는 데이터전압들의 극성들을 반전시켜 매 프레임마다 수직방향을 따라 데이터전압의 극성을 1 액정셀만큼 쉬프트시킴과 동시에, 수평방향을 따라 데이터전압의 극성을 1 액정셀만큼 쉬프트시킨다. 도 10과 같이 수평방향과 수직방향을 따라 데이터전압의 극성을 쉬프트시키기 위하여 수평출력 반전신호(HINV)는 매 프레임기간마다 논리가 반전된다.

[0075] 본 발명의 실시예에 따른 액정표시장치는 도 11 또는 도 12와 같이 2 프레임기간 내에서 제1 액정셀군을 제2 액정셀군에 비하여 1/2 낮은 주파수로 구동하기 위하여, 매 프레임기간마다 극성제어신호(POLa 내지 POLd)를 다르게 발생하여 매 프레임마다 수직방향을 따라 데이터전압의 극성을 1 액정셀만큼 쉬프트시킨다. 도 11 또는 도 12와 같이 수직방향을 따라 데이터전압의 극성을 쉬프트시키기 위하여 수평출력 반전신호(HINV)는 로우논리(L)를 유지한다.

[0076] 도 10은 수평 화이트 및 블랙의 교번 패턴(도 5의 S4 및 S5 단계)에서 선택되는 데이터전압의 극성패턴의 일 예이다.

[0077] 도 10을 참조하면, 제4i+1(i는 양의 정수) 프레임기간 동안 제1 액정셀군은 제4i+1 및 제4i+3 수평라인(L1, L3, L5, L7)에서 제4i+1 및 제4i+2 수직라인(C1, C2, C5, C6)에 배치된 액정셀들을 포함하고, 제4i+2 및 제4i+4 수평라인(L2, L4, L6)에서 제4i+3 및 제4i+4 수직라인(C3, C4, C7, C8)에 배치된 액정셀들(C1c)을 포함한다. 제2 액정셀군은 수직 및 수평방향에서 제1 액정셀군을 사이에 두고 배치된다. 제2 액정셀군은 제4i+1 및 제4i+3 수평라인(L1, L3, L5, L7)에서 제4i+3 및 제4i+4 수직라인(C3, C4, C7, C8)에 배치된 액정셀들(C1c)을 포함하고, 제4i+2 및 제4i+4 수평라인(L2, L4, L6)에서 제4i+1 및 제4i+2 수직라인(C1, C2, C5, C6)에 배치된 액정셀들(C1c)을 포함한다. 제1 및 제2 액정셀군 각각은 수평방향에서 이웃하는 2×1 액정셀들 단위로 배치된다. 이러한 2×1 액정셀들 내에서 이웃하는 액정셀들의 극성은 상반된다. 그리고 제1 액정셀군의 액정셀과 그와 이웃하는 제2 액정셀군의 액정셀은 서로 다른 극성의 데이터전압들을 충전한다. 이를 위하여, 제4i+1 프레임기간 동안 발생하는 제1 극성제어신호(POLa)는 2 수평기간 단위로 극성이 반전된다. 데이터 구동회로는 제4i+1 프레임기간 동안 수평으로 이웃하는 액정셀들에 서로 다른 극성의 데이터전압을 공급하고 2 수평기간 단위로 데이터전압의 극성을 반전시키기 위하여, 제1 극성제어신호(POLa)에 응답하여 데이터전압들의 극성을 반전시킨다. 제4i+1 프레임기간 동안, 제1 및 제2 액정셀군은 수평 1 도트 인버전(H1D) 및 수직 2 도트 인버전(V2D) 방식으로 구동된다.

[0078] 제4i+2 프레임기간 동안, 제1 액정셀군은 제4i+1 및 제4i+3 수평라인(L1, L3, L5, L7)에서 제4i+3 및 제4i+4 수직라인(C3, C4, C7, C8)에 배치된 액정셀들(C1c)을 포함하고, 제4i+2 및 제4i+4 수평라인(L2, L4, L6)에서 제4i+1 및 제4i+2 수직라인(C1, C2, C5, C6)에 배치된 액정셀들(C1c)을 포함한다. 제2 액정셀군은 수직 및 수평방향에서 제1 액정셀군을 사이에 두고 배치된다. 제2 액정셀군은 제4i+1 및 제4i+3 수평라인(L1, L3, L5, L7)에서 제4i+1 및 제4i+2 수직라인(C1, C2, C5, C6)에 배치된 액정셀들(C1c)을 포함하고, 제4i+2 및 제4i+4 수평라인(L2, L4, L6)에서 제4i+3 및 제4i+4 수직라인(C3, C4, C7, C8)에 배치된 액정셀들(C1c)을 포함한다. 제1 및 제2 액정셀군 각각은 수평방향에서 이웃하는 2×1 액정셀들 단위로 배치된다. 이러한 2×1 액정셀들 내에서 이웃하는 액정셀들에 충전되는 데이터전압들의 극성은 상반된다. 제1 액정셀군의 액정셀과 그와 이웃하는 제2 액정셀군의 액정셀은 서로 다른 극성의 데이터전압들을 충전한다. 이를 위하여, 제4i+2 프레임기간 동안 발생하는 제2 극성제어신호(POLb)는 2 수평기간 단위로 극성이 반전되고, 제1 극성제어신호(POLa)에 대하여 1 수평기간 만큼의 위상차로 발생된다. 데이터 구동회로는 제4i+2 프레임기간 동안 수평으로 이웃하는 액정셀들에 서로 다른 극성의 데이터전압을 공급하고 2 수평기간 단위로 데이터전압의 극성을 반전시키기 위하여, 제2 극성제어신호(POLb)에 응답하여 데이터전압들의 극성을 반전시킨다. 제4i+2 프레임기간 동안, 제1 및 제2 액정셀군은 수평 2 도트 인버전(H2D) 및 수직 2 도트 인버전(V2D) 방식으로 구동된다.

[0079] 제4i+3 프레임기간 동안, 제1 액정셀군은 제4i+1 및 제4i+3 수평라인(L1, L3, L5, L7)에서 제4i+1 및 제4i+2 수직라인(C1, C2, C5, C6)에 배치된 액정셀들(C1c)을 포함하고, 제4i+2 및 제4i+4 수평라인(L2, L4, L6)에서 제4i+3 및 제4i+4 수직라인(C3, C4, C7, C8)에 배치된 액정셀들(C1c)을 포함한다. 제2 액정셀군은 수직 및 수평방향에서 제1 액정셀군을 사이에 두고 배치된다. 제2 액정셀군은 제4i+1 및 제4i+3 수평라인(L1, L3, L5, L7)에서 제4i+3 및 제4i+4 수직라인(C3, C4, C7, C8)에 배치된 액정셀들(C1c)을 포함하고, 제4i+2 및 제4i+4 수평라인(L2, L4, L6)에서 제4i+1 및 제4i+2 수직라인(C1, C2, C5, C6)에 배치된 액정셀들(C1c)을 포함한다. 제1 및 제2 액정셀군 각각은 수직 및 수평방향에서 이웃하는 2×1 액정셀들 단위로 배치된다. 이러한 2×1 액정셀들 내에서 이웃하는 액정셀들의 극성은 상반된다. 제1 액정셀군의 액정셀과 그와 이웃하는 제2 액정셀군의 액정셀은 서로 다른 극성의 데이터전압들을 충전한다. 제4i+3 프레임기간 동안 제1 및 제2 액정셀군의 액정셀

들 각각에 공급되는 데이터전압들의 극성은 제4i+1 프레임기간 동안 발생하는 데이터전압들의 극성과 상반된다. 이를 위하여, 제4i+3 프레임기간 동안 발생하는 제3 극성제어신호(POLc)는 2 수평기간 단위로 극성이 반전되고, 제1 극성제어신호(POLa)에 대하여 반전된 논리로 발생된다. 데이터 구동회로는 제4i+3 프레임기간 동안 수평으로 이웃하는 2 개의 액정셀들에 동일한 극성의 데이터전압을 공급하기 위하여, 제3 극성제어신호(POLc)에 응답하여 이웃하는 두 개의 출력채널들을 통해 동일한 극성의 데이터전압들을 출력하고 두 개의 출력채널 단위로 데이터전압들의 극성을 반전시킨다. 또한, 데이터 구동회로는 제4i+2 프레임기간 동안 수평으로 이웃하는 액정셀들에 서로 다른 극성의 데이터전압을 공급하고 2 수평기간 단위로 데이터전압의 극성을 반전시키기 위하여, 제3 극성제어신호(POLc)에 응답하여 데이터전압들의 극성을 반전시킨다. 제4i+3 프레임기간 동안, 제1 및 제2 액정셀군은 수평 1 도트 인버전(H1D) 및 수직 2 도트 인버전(V2D) 방식으로 구동된다.

[0080] 제4i+4 프레임기간 동안, 제1 액정셀군은 제4i+1 및 제4i+3 수평라인(L1, L3, L5, L7)에서 제4i+3 및 제4i+4 수직라인(C3, C4, C7, C8)에 배치된 액정셀들(C1c)을 포함하고, 제4i+2 및 제4i+4 수평라인(L2, L4, L6)에서 제4i+1 및 제4i+2 수직라인(C1, C2, C5, C6)에 배치된 액정셀들(C1c)을 포함한다. 제2 액정셀군은 수직 및 수평방향에서 제1 액정셀군을 사이에 두고 배치된다. 제2 액정셀은 제4i+1 및 제4i+3 수평라인(L1, L3, L5, L7)에서 제4i+1 및 제4i+2 수직라인(C1, C2, C5, C6)에 배치된 액정셀들(C1c)을 포함하고, 제4i+2 및 제4i+4 수평라인(L2, L4, L6)에서 제4i+3 및 제4i+4 수직라인(C3, C4, C7, C8)에 배치된 액정셀들(C1c)을 포함한다. 제1 및 제2 액정셀군 각각은 수직 및 수평방향에서 이웃하는 2×1 액정셀들 단위로 배치된다. 이러한 2×1 액정셀들 내에서 이웃하는 액정셀들의 극성은 상반된다. 제1 액정셀군의 액정셀과 그와 이웃하는 제2 액정셀군의 액정셀은 서로 다른 극성의 데이터전압들을 충전한다. 제4i+4 프레임기간 동안 제1 및 제2 액정셀군의 액정셀들 각각에 공급되는 데이터전압들의 극성은 제4i+2 프레임기간 동안 발생하는 데이터전압들의 극성과 상반된다. 이를 위하여, 제4i+4 프레임기간 동안 발생하는 제4 극성제어신호(POLd)는 2 수평기간 단위로 극성이 반전되고, 제2 극성제어신호(POLb)에 대하여 반전된 논리로 발생된다. 데이터 구동회로는 제4i+4 프레임기간 동안 수평으로 이웃하는 액정셀들에 서로 다른 극성의 데이터전압을 공급하고 2 수평기간 단위로 데이터전압의 극성을 반전시키기 위하여, 제4 극성제어신호(POLd)에 응답하여 데이터전압들의 극성을 반전시킨다. 제4i+4 프레임기간 동안, 제1 및 제2 액정셀군은 수평 2 도트 인버전(H2D) 및 수직 2 도트 인버전(V2D) 방식으로 구동된다.

[0081] 도 11 및 도 12는 일반 영상이나 중간계조 영상(도 5의 S6 단계)에서 선택되는 데이터전압의 극성패턴의 예들이다.

[0082] 도 11을 참조하면, 본 발명의 실시예에 따른 액정표시장치는 4 프레임기간 주기로 데이터전압 극성패턴을 반복하고 매 프레임마다 제1 및 제2 액정셀군의 위치를 이동시킨다.

[0083] 제4i+1 프레임기간에서, 제1 액정셀군은 우수 수평라인(Even Horizontal lines)의 액정셀들(C1c)을 포함하고, 제2 액정셀군은 기수 수평라인의 액정셀들(C1c)을 포함한다. 제4i+1 프레임기간 동안 제2 액정셀군의 액정셀(C1c)을 사이에 두고 수직방향으로 이웃하는 제1 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반되고 또한, 수평방향으로 이웃하는 제1 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반된다. 마찬가지로, 제4i+1 프레임기간 동안 제1 액정셀군의 액정셀(C1c)을 사이에 두고 수직방향으로 이웃하는 제2 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반되고 또한, 수평방향으로 이웃하는 제2 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반된다.

[0084] 제4i+2 프레임기간 동안, 제1 및 제2 액정셀군에는 제4i+1 프레임기간의 데이터전압 극성패턴에 대하여 반전된 극성패턴의 데이터전압들이 공급된다. 제4i+1 프레임기간의 제1 액정셀군은 제4i+2 프레임기간에서 제2 액정셀군으로 바뀌고, 제4i+1 프레임기간의 제2 액정셀군은 제4i+2 프레임기간에서 제1 액정셀군으로 바뀐다. 따라서, 제4i+2 프레임기간에서 제1 액정셀군은 기수 수평라인의 액정셀들(C1c)을 포함하고, 제2 액정셀군은 우수 수평라인의 액정셀들(C1c)을 포함한다. 제4i+2 프레임기간 동안, 제2 액정셀군의 액정셀(C1c)을 사이에 두고 수직방향으로 이웃하는 제1 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반되고 또한, 수평방향으로 이웃하는 제1 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반된다. 마찬가지로, 제4i+2 프레임기간 동안 제1 액정셀군의 액정셀(C1c)을 사이에 두고 수직방향으로 이웃하는 제2 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반되고 또한, 수평방향으로 이웃하는 제2 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반된다.

[0085] 제4i+3 프레임기간 동안, 제1 및 제2 액정셀군에는 제4i+2 프레임기간의 데이터전압 극성패턴에 대하여 반전된 극성패턴의 데이터전압들이 공급된다. 제4i+2 프레임기간의 제1 액정셀군은 제4i+3 프레임기간에서 제2 액정셀군으로 바뀌고, 제4i+2 프레임기간의 제2 액정셀군은 제4i+3 프레임기간에서 제1 액정셀군으로 바뀐다.

따라서, 제4i+3 프레임기간에서 제1 액정셀군은 우수 수평라인의 액정셀들(C1c)을 포함하고, 제2 액정셀군은 기수 수평라인의 액정셀들(C1c)을 포함한다. 제4i+3 프레임기간 동안, 제2 액정셀군의 액정셀(C1c)을 사이에 두고 수직방향으로 이웃하는 제1 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반되고 또한, 수평방향으로 이웃하는 제1 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반된다. 마찬가지로, 제4i+3 프레임기간 동안, 제1 액정셀군의 액정셀(C1c)을 사이에 두고 수직방향으로 이웃하는 제2 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반되고 또한, 수평방향으로 이웃하는 제2 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반된다. 제4i+3 프레임기간의 데이터전압 극성 패턴과 제4i+1 프레임기간의 데이터전압 극성패턴의 비교에서 알 수 있는바, 제4i+1 프레임기간과 제4i+3 프레임기간에서 제1 및 제2 액정셀군의 위치는 동일한데 반하여, 데이터전압의 극성은 상반된다.

[0086] 제4i+4 프레임기간 동안, 제1 및 제2 액정셀군에는 제4i+3 프레임기간의 데이터전압 극성패턴에 대하여 반전된 극성패턴의 데이터전압들이 공급된다. 제4i+3 프레임기간의 제1 액정셀군은 제4i+4 프레임기간에서 제2 액정셀군으로 바뀌고, 제4i+3 프레임기간의 제2 액정셀군은 제4i+4 프레임기간에서 제1 액정셀군으로 바뀐다. 따라서, 제4i+4 프레임기간에서 제1 액정셀군은 기수 수평라인의 액정셀들(C1c)을 포함하고, 제2 액정셀군은 우수 수평라인의 액정셀들(C1c)을 포함한다. 제4i+4 프레임기간 동안, 제2 액정셀군의 액정셀(C1c)을 사이에 두고 수직방향으로 이웃하는 제1 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반되고 또한, 수평방향으로 이웃하는 제1 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반된다. 마찬가지로, 제4i+4 프레임기간 동안 제1 액정셀군의 액정셀(C1c)을 사이에 두고 수직방향으로 이웃하는 제2 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반되고 또한, 수평방향으로 이웃하는 제2 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반된다. 제4i+4 프레임기간의 데이터전압 극성 패턴과 제4i+2 프레임기간의 데이터전압 극성패턴의 비교에서 알 수 있는바, 제4i+2 프레임기간과 제4i+4 프레임기간에서 제1 및 제2 액정셀군의 위치는 동일한데 반하여, 데이터전압의 극성은 상반된다.

[0087] 제4i+1 프레임기간에서 발생하는 제1 극성제어신호(POLa)와 제4i+3 프레임기간 동안 발생하는 제3 극성제어신호(POLc)는 서로 역위상의 파형으로 발생된다. 제4i+2 프레임기간에서 발생하는 제2 극성제어신호(POLb)와 제4i+4 프레임기간 동안 발생하는 제4 극성제어신호(POLd)는 서로 역위상의 파형으로 발생된다. 제1 극성제어신호(POLa)와 제2 극성제어신호(POLb)는 1 수평기간 만큼의 위상차가 있고, 제3 극성제어신호(POLc)와 제4 극성제어신호(POLd) 역시 1 수평기간 만큼의 위상차가 있다.

[0088] 도 12의 데이터전압 극성패턴을 제어하기 위한 극성제어신호들(POLa 내지 POLd) 중에서 제2 및 제4 극성제어신호들(POLb, POLd)은 도 11의 제2 및 제4 극성제어신호들(POLb, POLd)에 비하여 역위상으로 발생된다.

[0089] 도 12를 참조하면, 제4i+1 프레임기간 동안 제1 액정셀군은 기수 수평라인의 액정셀들(C1c)을 포함하고, 제2 액정셀군은 우수 수평라인의 액정셀들(C1c)을 포함한다. 제4i+1 프레임기간 동안 제2 액정셀군의 액정셀(C1c)을 사이에 두고 수직방향으로 이웃하는 제1 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반되고 또한, 수평방향으로 이웃하는 제1 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반된다. 마찬가지로, 제4i+1 프레임기간 동안 제1 액정셀군의 액정셀(C1c)을 사이에 두고 수직방향으로 이웃하는 제2 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반되고 또한, 수평방향으로 이웃하는 제2 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반된다.

[0090] 제4i+2 프레임기간 동안, 제1 및 제2 액정셀군에는 제4i+1 프레임기간의 데이터전압 극성패턴에 대하여 반전된 극성패턴의 데이터전압들이 공급된다. 제4i+1 프레임기간의 제1 액정셀군은 제4i+2 프레임기간에서 제2 액정셀군으로 바뀌고, 제4i+1 프레임기간의 제2 액정셀군은 제4i+2 프레임기간에서 제1 액정셀군으로 바뀐다. 따라서, 제4i+2 프레임기간에서 제1 액정셀군은 우수 수평라인의 액정셀들(C1c)을 포함하고, 제2 액정셀군은 기수 수평라인의 액정셀들(C1c)을 포함한다. 제4i+2 프레임기간 동안, 제2 액정셀군의 액정셀(C1c)을 사이에 두고 수직방향으로 이웃하는 제1 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반되고 또한, 수평방향으로 이웃하는 제1 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반된다. 마찬가지로, 제4i+2 프레임기간 동안 제1 액정셀군의 액정셀(C1c)을 사이에 두고 수직방향으로 이웃하는 제2 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반되고 또한, 수평방향으로 이웃하는 제2 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반된다.

[0091] 제4i+3 프레임기간 동안, 제1 및 제2 액정셀군에는 제4i+2 프레임기간의 데이터전압 극성패턴에 대하여 반전된 극성패턴의 데이터전압들이 공급된다. 제4i+2 프레임기간의 제1 액정셀군은 제4i+3 프레임기간에서 제2 액정셀군으로 바뀌고, 제4i+2 프레임기간의 제2 액정셀군은 제4i+3 프레임기간에서 제1 액정셀군으로 바뀐다.

따라서, 제4i+3 프레임기간에서 제1 액정셀군은 기수 수평라인의 액정셀들(C1c)을 포함하고, 제2 액정셀군은 우수 수평라인의 액정셀들(C1c)을 포함한다. 제4i+3 프레임기간 동안, 제2 액정셀군의 액정셀(C1c)을 사이에 두고 수직방향으로 이웃하는 제1 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반되고 또한, 수평방향으로 이웃하는 제1 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반된다. 마찬가지로, 제4i+3 프레임기간 동안, 제1 액정셀군의 액정셀(C1c)을 사이에 두고 수직방향으로 이웃하는 제2 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반되고 또한, 수평방향으로 이웃하는 제2 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반된다. 제4i+1 프레임기간과 제4i+3 프레임기간에서 제1 및 제2 액정셀군의 위치는 동일한데 반하여, 데이터전압의 극성은 상반된다.

[0092] 제4i+4 프레임기간 동안, 제1 및 제2 액정셀군에는 제4i+3 프레임기간의 데이터전압 극성패턴에 대하여 반전된 극성패턴의 데이터전압들이 공급된다. 제4i+3 프레임기간의 제1 액정셀군은 제4i+4 프레임기간에서 제2 액정셀군으로 바뀌고, 제4i+3 프레임기간의 제2 액정셀군은 제4i+4 프레임기간에서 제1 액정셀군으로 바뀐다. 따라서, 제4i+4 프레임기간에서 제1 액정셀군은 우수 수평라인의 액정셀들(C1c)을 포함하고, 제2 액정셀군은 기수 수평라인의 액정셀들(C1c)을 포함한다. 제4i+4 프레임기간 동안, 제2 액정셀군의 액정셀(C1c)을 사이에 두고 수직방향으로 이웃하는 제1 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반되고 또한, 수평방향으로 이웃하는 제1 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반된다. 마찬가지로, 제4i+4 프레임기간 동안 제1 액정셀군의 액정셀(C1c)을 사이에 두고 수직방향으로 이웃하는 제2 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반되고 또한, 수평방향으로 이웃하는 제2 액정셀군의 액정셀들(C1c)에 충전되는 데이터전압의 극성은 서로 상반된다. 제4i+2 프레임기간과 제4i+4 프레임기간에서 제1 및 제2 액정셀군의 위치는 동일한데 반하여, 데이터전압의 극성은 상반된다.

[0093] 도 13은 도 10과 같은 데이터전압의 극성을 제어하기 위한 극성제어신호들(POLa~POLd)과 수평출력 반전신호(HINV)를 나타내는 파형도이다. 도 14는 도 11과 같은 데이터전압의 극성을 제어하기 위한 극성제어신호들(POLa~POLd)과 수평출력 반전신호(HINV)를 나타내는 파형도이다. 도 15는 도 12와 같은 데이터전압의 극성을 제어하기 위한 극성제어신호들(POLa~POLd)과 수평출력 반전신호(HINV)를 나타내는 파형도이다.

[0094] 제1 액정셀군으로 인한 직류화 잔상의 방지효과를 도 16을 결부하여 설명하면 다음과 같다.

[0095] 도 16을 참조하면, 제1 액정셀군에 포함된 임의의 액정셀(C1c)에 기수 프레임기간 동안 높은 데이터전압이 공급되고 우수 프레임기간 동안 상대적으로 낮은 데이터전압이 공급되고, 그 데이터전압들이 2 프레임기간 주기로 극성이 변한다. 그러면, 제1 및 제2 프레임기간 동안 박스 내의 파형과 같이 제1 액정셀군의 액정셀에 공급되는 정극성 데이터전압들과 제3 및 제4 프레임기간 동안 제1 액정셀군의 액정셀(C1c)에 공급되는 부극성 데이터전압들이 중화되어 액정셀에 편향된 극성의 전압이 축적되지 않는다. 따라서, 본 발명의 액정표시장치는 제1 액정셀군에 의해 기수 프레임과 우수 프레임 중 어느 하나에서 우세한 극성의 높은 전압이 인가되는 데이터전압 예컨대, 인터레이스 화상의 데이터전압에서도 직류화 잔상이 나타나지 않는다.

[0096] 제1 액정셀군은 직류화잔상을 방지할 수 있지만 동일 극성의 데이터전압들이 2 프레임기간 주기로 액정셀에 공급되므로 플리커가 나타날 수 있다. 제2 액정셀군에 충전되는 데이터전압의 극성은 육안으로 플리커가 거의 느껴지지 않는 1 프레임기간 주기로 반전된다. 이 제2 액정셀군에 의해 육안으로 느끼는 표시화면의 구동 주파수는 제2 액정셀군의 빠른 구동 주파수로 인식된다.

[0097] 도 17은 도 10 내지 도 12와 같은 극성패턴으로 127 계조의 데이터전압을 액정표시패널에 공급하고 그 액정표시패널의 전압 파형을 측정된 실험 결과를 나타낸다. 이 실험에서, 액정표시패널은 제2 액정셀군으로 인하여 60Hz 주파수로 구동된다. 이는 액정표시패널에서 측정되는 광파형은 2 프레임기간 내에서 구동 주파수가 느린 제1 액정셀 보다는 구동 주파수가 빠른 제2 액정셀군의 광 변환주기에 의해 결정되기 때문이다. 한편, 액정표시패널의 액정셀들 모두가 제1 액정셀군의 액정셀들로 구동된다면 그 구동 주파수는 30Hz 주파수로 낮아져 30Hz 플리커가 나타난다.

[0098] 도 18 내지 도 22는 본 발명의 실시예에 따른 액정표시장치를 나타낸다.

[0099] 도 18을 참조하면, 본 발명의 실시예에 따른 액정표시장치는 액정표시패널(100), 타이밍 콘트롤러(101), 로직회로(102), 데이터 구동회로(103), 게이트 구동회로(104), 및 영상분석회로(107)를 구비한다.

[0100] 액정표시패널(100)은 두 장의 유리기관 사이에 액정분자들이 주입된다. 이 액정표시패널(100)의 하부 유리기관에는 m 개의 데이터라인들(D1 내지 Dm)과 n 개의 게이트라인들(G1 내지 Gn)이 교차된다. 데이터라인들(D1 내지 Dm)과 n 개의 게이트라인들(G1 내지 Gn)의 교차 구조에 의해 액정표시패널(100)에는 매트릭스 형태로 배치된 m

×n 개의 액정셀들(C1c)을 포함한다. 액정셀들(C1c)은 전술한 바와 같이 서로 다른 데이터전압 주파수로 구동되는 제1 액정셀군과 제2 액정셀군을 포함한다. 액정표시패널(100)의 하부 유리기관에는 데이터라인들(D1 내지 Dm), 게이트라인들(G1 내지 Gn), TFT들, TFT에 접속된 액정셀(C1c)의 화소전극들(1), 및 스토리지 커패시터(Cst) 등이 형성된다.

[0101] 액정표시패널(100)의 상부 유리기관상에는 블랙매트릭스, 컬러필터 및 공통전극(2)이 형성된다. 공통전극(2)은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 상부 유리기관상에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극(1)과 함께 하부 유리기관상에 형성된다. 액정표시패널(100)의 상부 유리기관과 하부 유리기관 각각에는 광축이 직교하는 편광판이 부착되고 액정과 접하는 내면에 액정의 프리틸트각을 설정하기 위한 배향막이 형성된다.

[0102] 타이밍 컨트롤러(101)는 수직/수평 동기신호(Vsync, Hsync), 데이터인에이블(Data Enable), 클럭신호(CLK) 등의 타이밍신호를 입력받아 데이터 구동회로(103)와 게이트 구동회로(104) 및 로직회로(102)의 동작 타이밍을 제어하기 위한 제어신호들을 발생한다. 이러한 제어신호들은 게이트 스타트 펄스(Gate Start Pulse : GSP), 게이트 쉬프트 클럭신호(Gate Shift Clock : GSC), 게이트 출력 인에이블신호(Gate Output Enable : GOE), 소스 스타트 펄스(Source Start Pulse : SSP), 소스 샘플링 클럭(Source Sampling Clock : SSC), 소스 출력 인에이블신호(Source Output Enable : SOE), 기준 극성제어신호(Polarity : POL)를 포함한다. 게이트 스타트 펄스(GSP)는 한 화면이 표시되는 1 수직기간 중에서 스캔이 시작되는 시작 수평라인을 지시한다. 게이트 쉬프트 클럭신호(GSC)은 게이트 구동회로 내의 쉬프트 레지스터에 입력되어 게이트 스타트 펄스(GSP)를 순차적으로 쉬프트시키기 위한 타이밍 제어신호로써 TFT의 온(ON) 기간에 대응하는 펄스폭으로 발생된다. 게이트 출력 인에이블신호(GOE)는 게이트 구동회로(104)의 출력을 지시한다. 소스 스타트 펄스(SSP)는 데이터가 표시될 1 수평라인에서 시작 화소를 지시한다. 소스 샘플링 클럭(SSC)은 라이징(Rising) 또는 폴링(Falling) 에지에 기준하여 데이터 구동회로(103) 내에서 데이터의 래치동작을 지시한다. 소스 출력 인에이블신호(Source Output Enable : SOE)는 데이터 구동회로(103)의 출력을 지시한다. 기준 극성제어신호(Polarity : POL)는 액정표시패널(100)의 액정셀들(C1c)에 공급될 데이터전압의 극성을 지시한다. 기준 극성제어신호(POL)는 1 수평기간 주기로 논리가 반전되는 1 도트 인버전의 극성제어신호나 2 수평기간 주기로 논리가 반전되는 2 도트 인버전의 극성제어신호 중 어느 한 형태로 발생된다.

[0103] 또한, 타이밍 컨트롤러(101)는 디지털 비디오 데이터의 전송 주파수를 낮추기 위하여, 입력 디지털 비디오 데이터(RGB)를 기수 화소 데이터(RGBodd)와 우수 화소 데이터(RGBeven)로 분리하고 그 데이터들(RGBodd, RGBeven)을 6 개의 데이터버스를 통해 데이터 구동회로(103)에 공급한다.

[0104] 영상분석회로(107)는 매 라인마다 입력 영상의 데이터를 분석한다. 이 영상분석회로(107)는 영상의 데이터 분석 방법은 각 화소에 포함된 R, G, B 서브 화소 데이터들 각각의 최상위 2 bits 데이터만으로 화소 각각의 계조를 판단한다. 또한, 영상분석회로(107)는 매 라인마다 쉬프트 레지스터에 데이터를 업데이트하고, 매 라인마다 타이밍 컨트롤러에 데이터가 입력되는 시점부터 패널 로드시점까지의 시간 동안 두 라인 데이터들의 계조정보를 판단한다. 영상분석회로(107)는 입력영상에 도 6과 같은 데이터 패턴이 포함되면 데이터 구동회로(103)로부터 출력되는 데이터전압들이 디폴트 차지 웨어링 제어되도록 하고, 그 외의 입력 영상에서 데이터 구동회로(103)로부터 출력되는 데이터전압들이 디폴트 차지 웨어링 제어되도록 데이터 구동회로(103)를 제어하는 차지 웨어 제어신호(CS/DCS)를 발생한다. 또한 영상 분석회로(107)는 입력 영상에 도 8과 같은 데이터 패턴이 포함되면 데이터 구동회로(103)로부터 데이터전압들이 도 10의 극성패턴으로 출력되도록 1 프레임마다 논리가 반전되는 수평출력 반전신호(HINV)를 발생하고, 현재 입력되는 영상이 도 6 및 도 8과 같은 데이터 패턴들을 포함하고 있지 않은 중간 계조 영상이나 일반 영상이면, 극성패턴으로 데이터 구동회로(103)로부터 데이터전압들이 도 11 또는 도 12의 극성패턴으로 출력되도록 수평출력 반전신호(HINV)를 로우논리(L)로 유지시킨다.

[0105] 로직회로(102)는 게이트 스타트 펄스(GSP), 소스 출력 인에이블신호(SOE), 기준 극성제어신호(POL) 및 데이터 인에이블신호(DE)를 입력받아 잔상과 플리커를 방지하기 위한 도 10 내지 도 12와 같은 극성제어신호들(POLa 내지 POLd)을 순차적으로 출력하거나 또는 선택적으로 매 프레임마다 동일한 기준 극성제어신호(POL)를 출력한다. 또한, 로직회로(102)는 영상분석회로(107)의 제어 하에 데이터 인에이블신호(DE)에서 유효 픽셀 데이터들이 없는 블랭크기간 동안 영상의 데이터패턴에 따라 극성제어신호들(POLa 내지 POLd)을 선택한다. 예컨대, 로직회로(102)는 영상분석회로(107)의 제어 하에 데이터 인에이블신호(DE)에서 유효 픽셀 데이터들이 없는 블랭크기간 동안 영상의 데이터패턴에 따라 극성제어신호들(POLa 내지 POLd)을 선택한다. 예컨대, 입력 영상에 도 8과 같은 데이터 패턴이 포함되면, 로직회로(102)는 데이터 인에이블신호(DE)에서 유효 픽셀 데이터들이 없는 블랭크

기간 동안 도 10과 같은 극성제어신호들(POLa 내지 POLd)을 데이터 구동회로(103)에 공급한다. 입력 영상이 중간 계조 영상이나 일반 영상이면, 로직회로(102)는 도 11 또는 도 12와 같은 극성제어신호들(POLa 내지 POLd)을 데이터 구동회로(103)에 공급한다.

- [0106] 데이터 구동회로(103)는 타이밍 콘트롤러(101)의 제어 하에 디지털 비디오 데이터(RGBodd, RGBevne)를 래치하고 그 디지털 비디오 데이터를 로직회로(102)로부터의 극성제어신호(POL/POLa~POLd)에 응답하여 아날로그 정극성/부극성 감마보상전압으로 변환하여 정극성/부극성 아날로그 데이터전압을 발생하고 그 데이터전압을 데이터라인들(D1 내지 Dm)에 공급한다. 데이터 구동회로(103)는 로직회로(102)로부터의 극성제어신호(POL/POLa~POLd)에 응답하여 1 수평기간 또는 2 수평기간 단위로 데이터전압의 극성을 반전시킨다. 또한, 데이터 구동회로(103)는 로직회로(102)로부터의 수평출력 반전신호(HINV)에 응답하여 이웃하는 데이터라인들에 공급될 데이터전압들의 극성을 반전시키거나, 두 개의 데이터라인 단위로 데이터전압들의 극성을 반전시킨다. 또한, 데이터 구동회로(103)는 차지 웨어 제어신호(CS/DCS)와 소스 출력 인에이블신호(SOE)에 응답하여 데이터라인들로 공급될 데이터전압들 사이에 공통전압(Vcom)이나 차지웨어전압을 공급한다. 차지웨어전압은 정극성 데이터전압이 공급되는 데이터라인과 부극성 데이터전압이 공급되는 데이터라인을 단락시켜 발생하는 평균전압이다.
- [0107] 게이트 구동회로(104)는 쉬프트 레지스터, 쉬프트 레지스터의 출력신호를 액정셀의 TFT 구동에 적합한 스윙폭으로 변환하기 위한 레벨 쉬프터 및 레벨 쉬프터와 게이트라인(G1 내지 Gn) 사이에 접속되는 출력 버퍼를 각각 포함하는 다수의 게이트 드라이브 집적회로들로 구성되어 대략 1 수평기간의 펄스폭을 가지는 스캔펄스들을 순차적으로 출력한다.
- [0108] 영상분석회로(107)와 로직회로(102)는 타이밍 콘트롤러(101) 내에 내장될 수 있다.
- [0109] 본 발명의 제1 실시예에 따른 액정표시장치는 타이밍 콘트롤러(101)에 디지털 비디오 데이터(RGB)와 타이밍신호들(Vsync, Hsync, DE, CLK)을 공급하는 시스템(105)을 더 구비한다.
- [0110] 시스템(105)은 방송신호, 외부기기 인터페이스회로, 그래픽처리회로, 라인 메모리(106) 등을 포함하여 방송신호나 외부기기로부터 입력되는 영상소스로부터 비디오 데이터를 추출하고 그 비디오 데이터를 디지털로 변환하여 타이밍 콘트롤러(101)에 공급한다. 시스템(105)에서 수신되는 인터레이스 방송신호는 라인메모리(106)에 저장된 후 출력된다. 인터레이스 방송신호의 비디오 데이터는 기수 프레임기간에 기수라인에만 존재하고 우수 프레임기간에 우수라인에만 존재한다. 따라서, 시스템(105)은 인터레이스 방송신호를 수신하면 라인 메모리(106)에 저장된 유효 데이터들의 평균값 또는 블랙 데이터값으로 기수 프레임기간의 우수라인 데이터, 그리고 우수 프레임의 기수라인 데이터를 발생한다. 이러한 시스템(105)은 디지털 비디오 데이터와 함께 타이밍신호들(Vsync, Hsync, DE, CLK)과 전원을 타이밍 콘트롤러(101)에 공급한다.
- [0111] 도 19 및 도 20은 로직회로(102)를 상세히 나타내는 회로도들이다.
- [0112] 도 19 및 도 20을 참조하면, 로직회로(102)는 프레임 카운터(141), 라인 카운터(142), POL 발생회로(143), 및 멀티플렉서(144)를 구비한다.
- [0113] 프레임 카운터(141)는 1 프레임기간 동안 1회 발생되고 1 프레임기간의 시작과 동시에 발생하는 게이트 스타트 펄스(GSP)에 응답하여 액정표시패널(100)에 표시될 화상의 프레임 수를 지시하는 프레임 카운트 정보(Fcnt)를 출력한다. 프레임 카운트 정보(Fcnt)는 도 9 내지 도 12와 같이 4 프레임기간 주기로 데이터전압의 극성패턴이 반복된다고 가정할 때 4 개의 프레임기간 각각을 식별할 수 있도록 2 비트 정보로 발생된다.
- [0114] 라인 카운터(142)는 매 수평라인에 데이터전압을 공급하는 시점을 지시하는 소스 출력 인에이블 신호(SOE)에 응답하여 액정표시패널(100)에 표시될 수평라인을 지시하는 라인 카운트 정보(Lcnt)를 출력한다. 라인 카운트 정보(Fcnt)는 도 9 내지 도 12와 같은 극성패턴에서 알 수 있는 바와 같이 액정표시패널(100)에 표시되는 데이터전압의 극성이 1 또는 2 수평라인 주기로 반전되므로 2 비트 정보로 발생된다.
- [0115] 멀티플렉서(144)의 제어단자는 옵션핀에 접속된다. 이 멀티플렉서(144)는 옵션핀으로부터의 제어신호 전압에 따라 데이터 구동회로(103)에 공급할 극성제어신호들(POL, POLa 내지 POLd)을 선택한다. 옵션핀은 제조업체 또는 사용자에게 의해 기저전압(GND) 또는 전원전압(Vcc)에 선택적으로 접속될 수 있다. 옵션핀이 기저전압원(GND)에 접속되면 멀티플렉서(144)는 기준 극성 제어신호(POL)를 출력한다. 옵션핀이 전원전압원(Vcc)에 접속되면, 멀티플렉서(144)는 도 10 내지 도 12와 같은 극성제어신호들(POLa 내지 POLd)을 출력한다.
- [0116] POL 발생회로(143)는 제1 POL 발생회로(151), 제2 POL 발생회로(152), 제1 및 제2 인버터(153, 154), 멀티플렉서(155)를 포함하여, 극성제어신호들(POLa 내지 POLd(또는 POL2a 및 POL2b))을 순차적으로 발생한다.

- [0117] 제1 POL 발생회로(151)는 라인 카운터 정보(Lcnt)에 기초하여 2 수평기간 단위로 논리(H, L)가 반전되는 제1 극성제어신호(POLa)를 발생한다. 제1 인버터(153)는 제1 극성제어신호(POLa)를 반전시켜 제1 극성제어신호(POLa)의 역위상을 가지는 제3 극성제어신호(POLc)를 발생한다.
- [0118] 제2 POL 발생회로(152)는 라인 카운터 정보(Lcnt)에 기초하여 2 수평기간 단위로 논리(H, L)가 반전되고 제1 극성제어신호(POLa)에 비하여 1 수평기간만큼 위상차를 가지는 제2 극성제어신호(POLb)를 발생한다. 이 제2 POL 발생회로(152)는 영상분석회로(107)의 영상 분석 결과 입력 영상이 중간 계조 영상이나 일반 영상이면, 도 12와 같은 제2 극성제어신호(POLb)를 선택적으로 출력할 수 있다. 제2 인버터(154)는 제2 극성제어신호(POLb)를 반전시켜 제4 극성제어신호(POLd)를 발생한다.
- [0119] 또한, POL 발생회로(143)는 영상분석회로(107)의 영상 분석 결과 입력 영상에 도 8과 같은 데이터 패턴이 포함되면, 데이터 인에이블신호(DE)에서 유효 픽셀 데이터들이 없는 블랭크기간 동안 도 10과 같은 제1 극성제어신호(POLa)를 출력하고, 입력 영상이 중간 계조 영상이나 일반 영상이면 데이터 인에이블신호(DE)에서 유효 픽셀 데이터들이 없는 블랭크기간 동안 도 11 또는 도 12와 같은 극성제어신호들(POLa 내지 POLd)을 출력한다.
- [0120] 멀티플렉서(155)는 2 비트의 프레임 카운트 정보(Fcnt)에 응답하여 제4i+1 프레임기간 동안 제1 극성제어신호(POLa)를 출력한 후, 제4i+2 프레임기간 동안 제2 극성제어신호(POLb)를 출력한 다음, 제4i+3 프레임기간 동안 제3 극성제어신호(POLc)를 출력한다. 그리고 멀티플렉서(155)는 제4i+4 프레임기간 동안 제4 극성제어신호(POLd)를 출력한다.
- [0121] 도 21은 데이터 구동회로(103)를 상세히 나타낸다.
- [0122] 도 21을 참조하면, 데이터 구동회로(103)는 각각 k(k는 m보다 작은 정수) 개의 데이터라인들(D1 내지 Dk)을 구동하는 다수의 집적회로(Integrated Circuit, IC)를 포함한다. 집적회로 각각은 쉬프트 레지스터(161), 데이터 레지스터(162), 제1 래치(163), 제2 래치(164), 디지털/아날로그 변환기(이하, "DAC"라 한다)(165), 출력회로(166), 및 차지쉐어회로(167)를 포함한다.
- [0123] 쉬프트레지스터(161)는 타이밍 콘트롤러(101)로부터의 소스 스타트 펄스(SSP)를 소스 샘플링 클럭(SSC)에 따라 쉬프트시켜 샘플링신호를 발생하게 된다. 또한, 쉬프트 레지스터(161)는 소스 스타트 펄스(SSP)를 쉬프트시켜 다음 단 집적회로의 쉬프트 레지스터(161)에 캐리신호(CAR)를 전달하게 된다. 데이터 레지스터(162)는 타이밍 콘트롤러(101)에 의해 분리된 기수 디지털 비디오 데이터(RGBodd)와 우수 디지털 비디오 데이터(RGBeven)를 일시 저장하고 저장된 데이터들(RGBodd, RGBeven)을 제1 래치(163)에 공급한다. 제1 래치(163)는 쉬프트 레지스터(161)로부터 순차적으로 입력되는 샘플링신호에 응답하여 데이터 레지스터(162)로부터의 디지털 비디오 데이터들(RGBeven, RGBodd)을 샘플링하고, 그 데이터들(RGBeven, RGBodd)을 래치한 다음, 그 데이터들을 동시에 출력한다. 제2 래치(164)는 제1 래치(163)로부터 입력되는 데이터들을 래치한 다음, 소스 출력 인에이블신호(SOE)의 로우논리기간 동안 다른 집적회로들의 제2 래치(164)와 동시에 래치된 디지털 비디오 데이터들을 출력한다.
- [0124] DAC(165)는 도 22와 같은 회로로 구성된다. 이 DAC(165)는 극성제어신호(POL/POLa-POLd)와 수평출력 반전신호(HINV)에 응답하여 제2 래치(164)로부터의 디지털 비디오 데이터를 정극성 감마보상전압(GH) 또는 부극성 감마보상전압(GL)으로 변환하여 아날로그 정극성/부극성 데이터전압으로 변환한다.
- [0125] 출력회로(166)는 버퍼를 포함하여 데이터라인(D1 내지 Dk)으로 공급되는 아날로그 데이터전압의 신호감쇠를 최소화한다.
- [0126] 차지쉐어회로(167)는 차지쉐어 제어신호(CS/DCS)가 로우논리전압일 때 소스 출력 인에이블신호(SOE)의 하이논리기간 동안 차지쉐어전압이나 공통전압(Vcom)을 데이터라인들(D1 내지 Dk)에 공급한다.
- [0127] 도 22는 DAC(165)를 상세히 나타내는 회로도이다.
- [0128] 도 22를 참조하면, 본 발명의 제2 실시예에 따른 DAC(165)는 정극성 감마보상전압(GH)이 공급되는 P-디코더(PDEC)(171), 부극성 감마보상전압(GL)이 공급되는 N-디코더(NDEC)(172), 극성제어신호들(POL/POLa-POLd)에 응답하여 P-디코더(171)의 출력과 N-디코더(172)의 출력을 선택하는 멀티플렉서(173a 내지 173d), 수평출력 반전신호(HINV)에 응답하여 멀티플렉서(123)의 제어단자에 공급되는 선택 제어신호의 논리를 반전시키는 수평출력 반전회로(190)를 포함한다.
- [0129] P-디코더(171)는 제2 래치(164)로부터 입력되는 디지털 비디오 데이터를 디코드하여 그 데이터의 계조값에 해당하는 정극성 감마보상전압을 출력하고, N-디코더(172)는 제2 래치(164)로부터 입력되는 디지털 비디오 데이터를

디코드하여 그 데이터의 계조값에 해당하는 부극성 감마보상전압을 출력한다.

- [0130] 멀티플렉서(173)는 극성제어신호(POL/POLa,POL2b)에 의해 직접 제어되는 제4i+1 및 제4i+2 멀티플렉서(173a, 173b)와, 수평출력 반전회로(190)의 출력에 의해 제어되는 제4i+3 및 제4i+4 멀티플렉서(173c, 173d)를 구비한다.
- [0131] 제4i+1 멀티플렉서(173a)는 자신의 비반전 제어단자에 입력되는 극성제어신호(POL/POLa,POLb)에 응답하여 1 수평기간 단위로 정극성의 감마보상전압과 부극성의 감마보상전압을 교대로 선택하고 선택된 정극성/부극성 감마보상전압을 아날로그 데이터전압으로 출력한다. 제4i+2 멀티플렉서(173b)는 자신의 반전 제어단자에 입력되는 극성제어신호(POL/POLa,POLb)에 응답하여 1 수평기간 단위로 정극성의 감마보상전압과 부극성의 감마보상전압을 교대로 선택하고 선택된 정극성/부극성 감마보상전압을 아날로그 데이터전압으로 출력한다.
- [0132] 제4i+3 멀티플렉서(173c)는 자신의 비반전 제어단자에 입력되는 수평출력 반전회로(190)의 출력에 응답하여 1 수평기간 단위로 정극성의 감마보상전압과 부극성의 감마보상전압을 교대로 선택하고 선택된 정극성/부극성 감마보상전압을 아날로그 데이터전압으로 출력한다. 제4i+4 멀티플렉서(173d)는 자신의 반전 제어단자에 입력되는 수평출력 반전회로(190)의 출력에 응답하여 1 수평기간 단위로 정극성의 감마보상전압과 부극성의 감마보상전압을 교대로 선택하고 선택된 정극성/부극성 감마보상전압을 아날로그 데이터전압으로 출력한다.
- [0133] 수평출력 반전회로(190)는 스위치소자들(S1, S2), 및 인버터(194)를 구비한다. 이 수평출력 반전회로(190)는 수평출력 반전신호(HINV)에 응답하여 제4i+3 멀티플렉서(173c)와 제4i+4 멀티플렉서(173d)의 제어단자에 공급되는 선택 제어신호의 논리값을 제어한다. 제1 스위치소자(S1)의 입력단자는 극성제어신호 공급단자(181)에 접속되고 제1 스위치소자(S1)의 출력단자는 제4i+3 및 제4i+4 멀티플렉서(173c, 173d)의 반전/비반전 제어단자에 접속된다. 제1 스위치소자(S1)의 반전 제어단자는 수평출력 반전신호 공급단자(182)에 접속된다. 제2 스위치소자(S2)의 입력단자는 극성제어신호 공급단자(181)에 접속되고 제2 스위치소자(S2)의 출력단자는 인버터(194)에 접속된다. 제2 스위치소자(S2)의 비반전 제어단자는 수평출력 반전신호 공급단자(182)에 접속된다. 인버터(194)는 제2 스위치소자(S2)의 출력단자와, 제4i+1 또는 제4i+2 멀티플렉서(173a, 173b)의 반전/비반전 제어단자에 접속된다.
- [0134] 수평출력 반전신호(HINV)가 하이논리이면, 제2 스위치소자(S2)는 턴-온되고 제1 스위치소자(S1)는 턴-오프된다. 그러면 제4i+3 멀티플렉서(173c)의 비반전 제어단자에는 반전된 극성제어신호들(POL/POLa,POLb)이 입력되고, 제4i+4 멀티플렉서(173d)의 반전 제어단자에는 반전된 극성제어신호들(POL/POLa,POLb)이 입력된다. 수평출력 반전신호(HINV)가 로우논리이면, 제1 스위치소자(S1)는 턴-온되고 제2 스위치소자(S2)는 턴-오프된다. 그러면 제4i+3 멀티플렉서(173c)의 비반전 제어단자에는 극성제어신호들(POL/POLa,POLb)이 그대로 입력되고, 제4i+4 멀티플렉서(173d)의 반전 제어단자에는 극성제어신호들(POL/POL2a,POL2b)이 그대로 입력된다. 따라서, 도 13과 같이 수평출력 반전신호(HINV)와 극성제어신호들(POLa-POLd)이 발생된다면, 제4i+1 내지 제4i+4 데이터라인들에 공급되는 데이터의 수평 극성패턴은 도 10과 같이 제4i+1 프레임기간 동안 "+ - + -"으로, 제4i+2 프레임기간 동안 "- + + -"로, 제4i+3 프레임기간 동안 "- + - +"로, 제4i+4 프레임기간 동안 "+ - - +"로 된다. 도 14와 같은 극성제어신호들(POLa-POLd)이 발생되고 수평출력 반전신호(HINV)가 로우논리를 유지한다면, 제4i+1 내지 제4i+4 데이터라인들에 공급되는 데이터의 수평 극성패턴은 도 11과 같이 제4i+1 프레임기간 동안 "+ - + -", "+ - + -"로, 제4i+3 프레임기간 동안 "- + - +"로, 제4i+4 프레임기간 동안 "- + - +"로 된다. 도 15와 같은 극성제어신호들(POLa-POLd)이 발생되고 수평출력 반전신호(HINV)가 로우논리를 유지한다면, 제4i+1 내지 제4i+4 데이터라인들에 공급되는 데이터의 수평 극성패턴은 도 12와 같이 제4i+1 프레임기간 동안 "+ - + -", "- + - +"로, 제4i+3 프레임기간 동안 "- + - +"로, 제4i+4 프레임기간 동안 "+ - + -"로 된다.
- [0135] 도 23은 디지털 비디오 데이터들과 그 데이터들의 계조에 따라 영상분석회로(107)에서 발생하는 차지웨어 제어신호(CS/DCS)의 일례를 나타낸다.
- [0136] 영상분석회로(107)는 타이밍 컨트롤러(101)에 입력되는 디지털 비디오 데이터를 1 수평기간 늦은 시점부터 분석하여 연속적으로 입력되는 디지털 비디오 데이터의 최상위 2 bits 데이터만으로 그 데이터의 계조를 판단한다. 그 결과, 영상분석회로(107)는 데이터의 계조 변화를 지시하는 마스크신호(MASK)를 발생함과 아울러, 데이터의 극성이나 계조에 관계없이 1 수평기간 또는 2 수평기간 단위로 논리가 반전되는 디폴트 차지웨어 제어신호(CS)를 발생한다. 그리고 영상분석회로(107)는 마스크신호(MASK)와 디폴트 차지웨어신호(CS)를 논리곱(AND) 연산하여 동적 차지웨어 제어신호(DCS)를 발생한다.
- [0137] 마스크신호(MASK)는 백색 계조(W)의 데이터에 이어서 흑색 계조(B)의 데이터가 입력되거나, 흑색 계조(B)의 데

이터에 이어서 백색 계조(W)의 데이터가 입력될 때 로우논리로 발생된다. 그리고 마스크 신호는 백색 계조(W)에서 백색 계조(W) 또는, 흑색 계조(B)에서 흑색 계조(B)로 계조가 변하는 데이터들에서 하이논리로 발생된다.

- [0138] 동적 차지웨어 제어신호(DCS)는 마스크신호(MASK)에 따라 백색 계조(W)의 데이터에 이어서 흑색 계조(B)의 데이터가 입력되거나, 흑색 계조(B)의 데이터에 이어서 백색 계조(W)의 데이터가 입력될 때에만 로우논리로 발생된다. 데이터 구동회로(103)는 동적 차지웨어 제어신호(DCS)가 로우논리이고 소스출력 인에이블신호(SOE)가 하이논리일 때에만 데이터라인들에 공통전압(Vcom)이나 차지웨어전압을 공급한다. 그리고 데이터 구동회로(103)는 동적 차지웨어 제어신호(DCS)가 하이논리이고 소스출력 인에이블신호(SOE)가 로우논리일 때 데이터라인들에 데이터전압을 공급한다.
- [0139] 데이터 구동회로(103) 내에서의 데이터지연으로 인하여, 타이밍 콘트롤러(101)의 출력으로부터 1 수평기간(1H) 후에 데이터전압들이 데이터라인들에 공급된다.
- [0140] 입력 영상의 분석 결과, 도 8과 같은 데이터패턴이 포함된 영상으로부터 일반영상이나 중간계조 영상으로 변하거나 그 반대의 경우에 도 10의 극성패턴과 도 11 또는 도 12의 극성패턴 사이에 극성패턴이 변환되어야 한다. 이러한 영상 변화시에, 영상분석회로(107)는 도 24와 같이 매 프레임기간마다 유효 픽셀 데이터들이 없는 블랭크크기(BLK) 또는 포치기간(Porch) 동안에 도 13 내지 도 15와 같이 수평출력 반전신호(HINV)를 변환한다. 또한, 영상 변화시에 로직회로(102)는 도 24와 같이 매 프레임기간마다 유효 픽셀 데이터들이 없는 블랭크크기(BLK) 또는 포치기간(Porch) 동안에 도 10 내지 도 12의 극성제어신호들(POLa 내지 POLd)을 변환한다.

**발명의 효과**

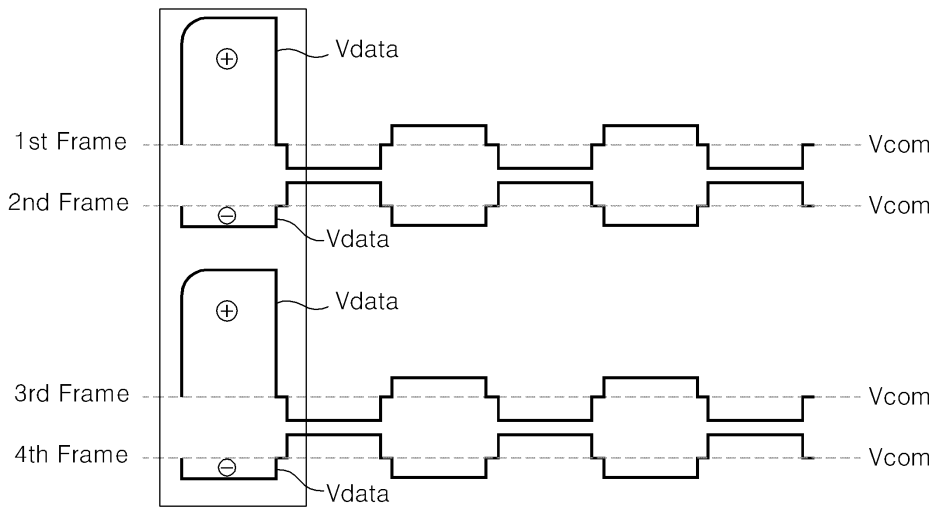
- [0141] 상술한 바와 같이, 본 발명의 실시예에 따른 액정표시장치는 도 10 내지 도 12와 같은 극성패턴을 이용하여 직류화 잔상과 플리커를 방지하여 표시품질을 높일뿐 아니라 동적 차지웨어링을 이용하여 데이터 구동회로의 발열 및 소비전력을 줄일 수 있다.
- [0142] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

**도면의 간단한 설명**

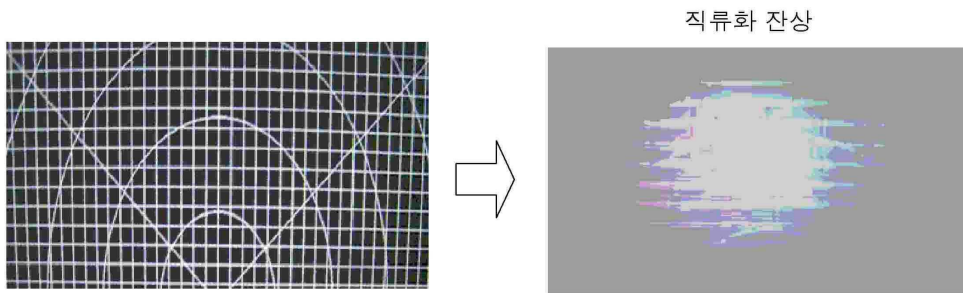
- [0001] 도 1은 액정표시장치의 액정셀을 보여 주는 등가 회로도.
- [0002] 도 2는 인터레이스 데이터의 일예를 보여 주는 파형도.
- [0003] 도 3은 인터레이스 데이터로 인한 직류화 잔상을 보여 주는 실험 결과 화면.
- [0004] 도 4는 스크롤 데이터로 인한 직류화 잔상을 보여 주는 실험 결과 화면.
- [0005] 도 5는 본 발명의 실시예에 따른 액정표시장치의 구동방법의 제어수순을 단계적으로 나타내는 흐름도.
- [0006] 도 6은 수직 화이트-블랙 패턴의 일예를 나타내는 도면.
- [0007] 도 7은 동적 차지 웨어링에 의해 제어되는 데이터전압들의 예를 나타내는 파형도.
- [0008] 도 8은 수평 화이트-블랙 패턴의 일예를 나타내는 도면.
- [0009] 도 9는 디폴트 차지 웨어링에 의해 제어되는 데이터전압들의 예를 나타내는 파형도.
- [0010] 도 10은 수평 화이트-블랙 패턴에서 액정표시패널에 표시되는 데이터전압들의 극성패턴을 보여 주는 도면.
- [0011] 도 11 및 도 12는 일반영상이나 중간 계조영상에서 액정표시패널에 표시되는 데이터전압들의 극성패턴을 보여 주는 도면.
- [0012] 도 13은 도 10과 같은 데이터전압의 극성을 제어하기 위한 극성제어신호들과 수평출력 반전신호를 나타내는 파형도.
- [0013] 도 14는 도 11과 같은 데이터전압의 극성을 제어하기 위한 극성제어신호들과 수평출력 반전신호를 나타내는 파



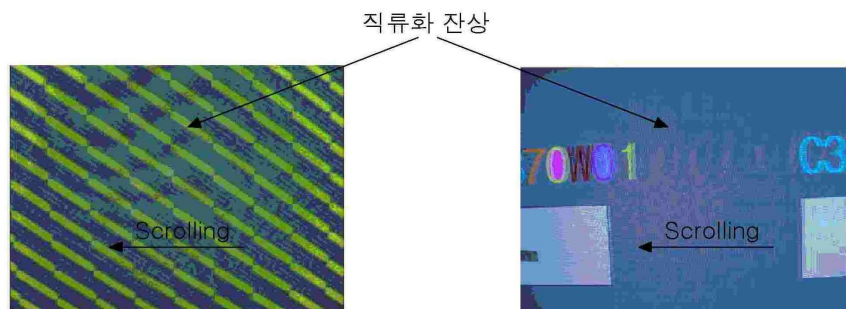
도면2



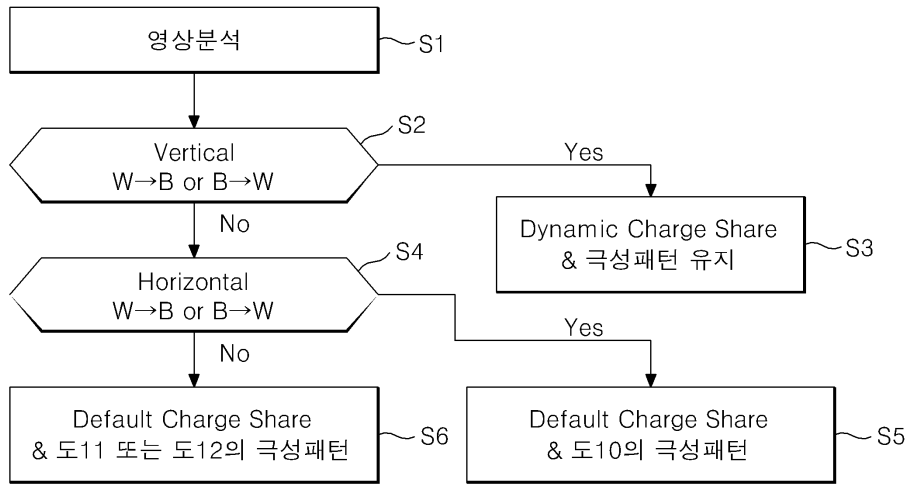
도면3



도면4



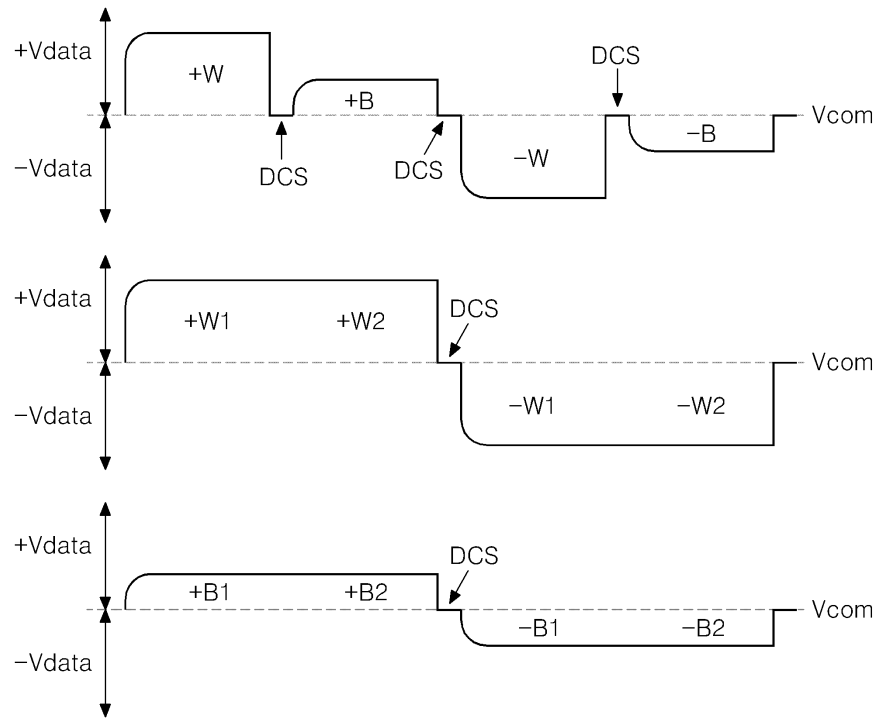
도면5



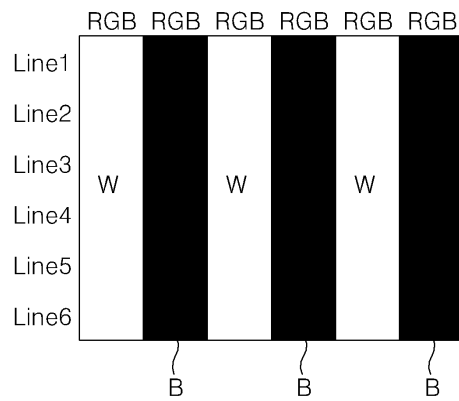
도면6



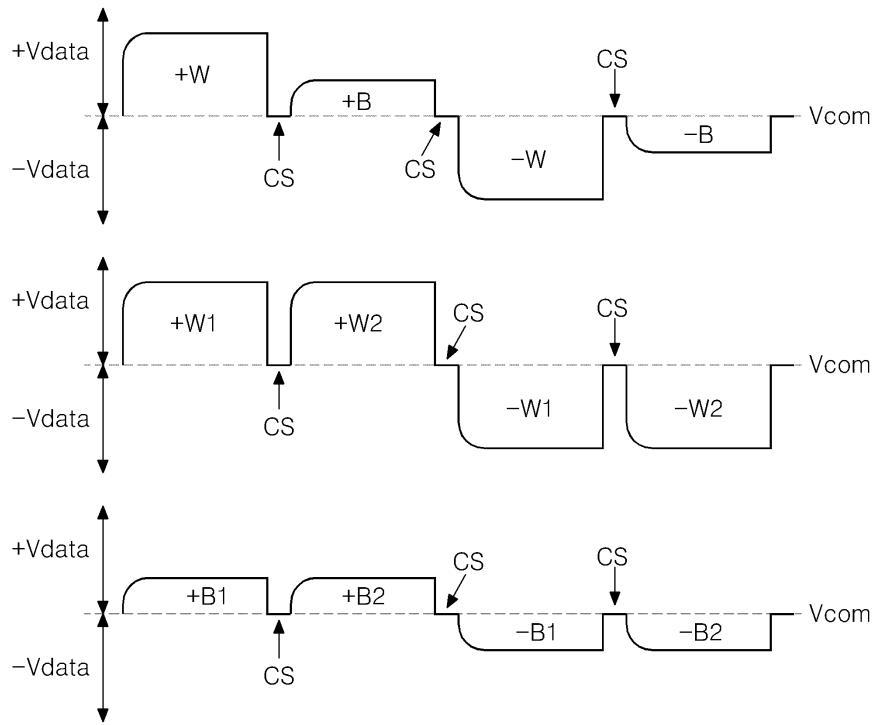
도면7



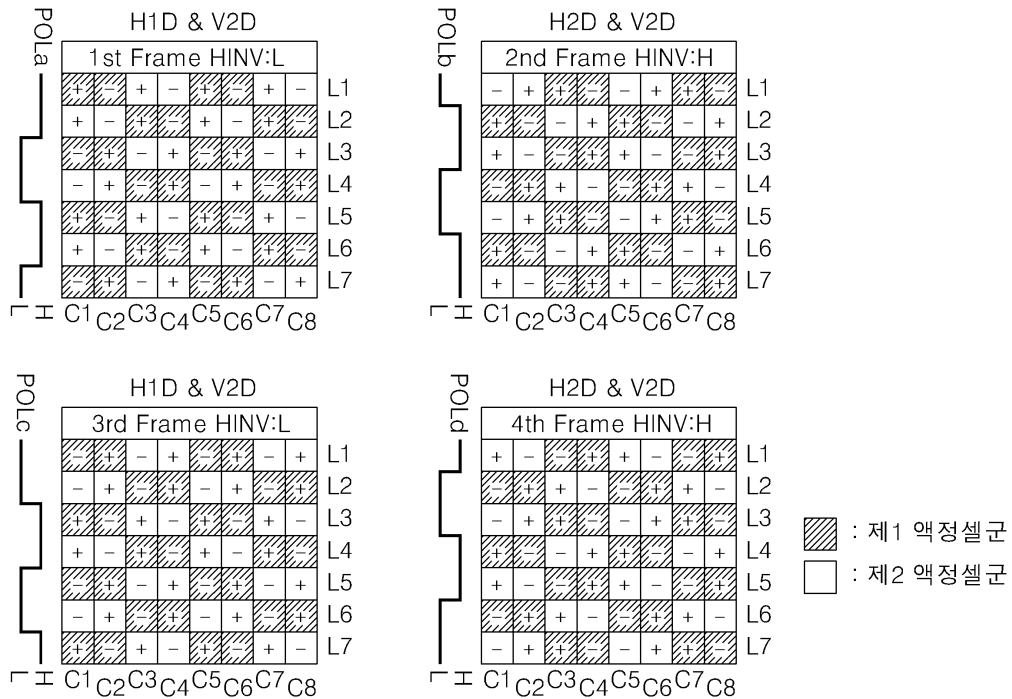
도면8



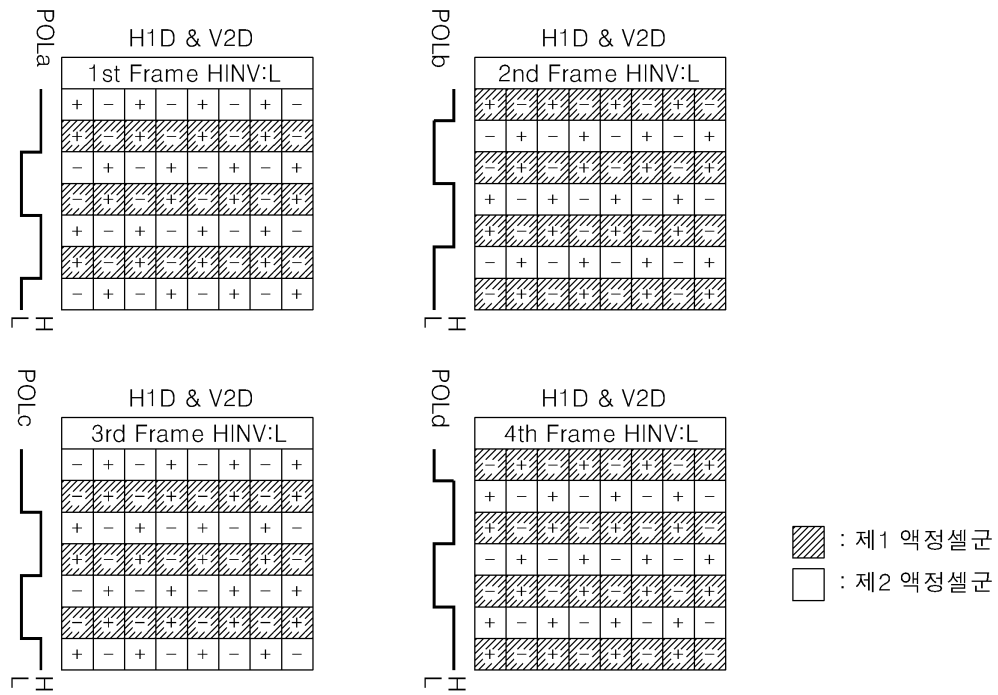
도면9



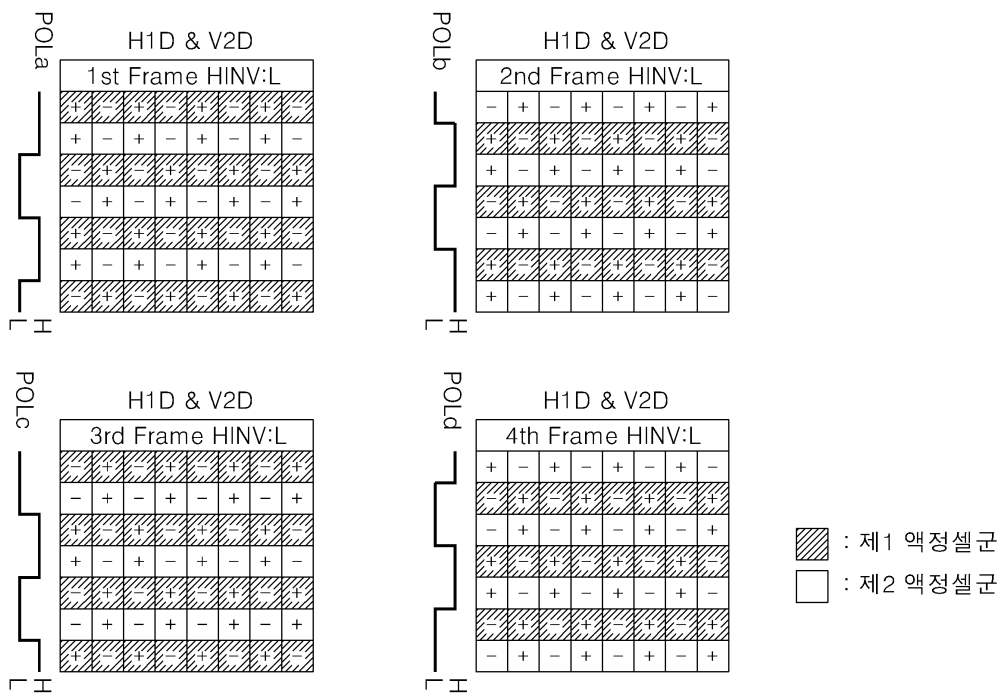
도면10



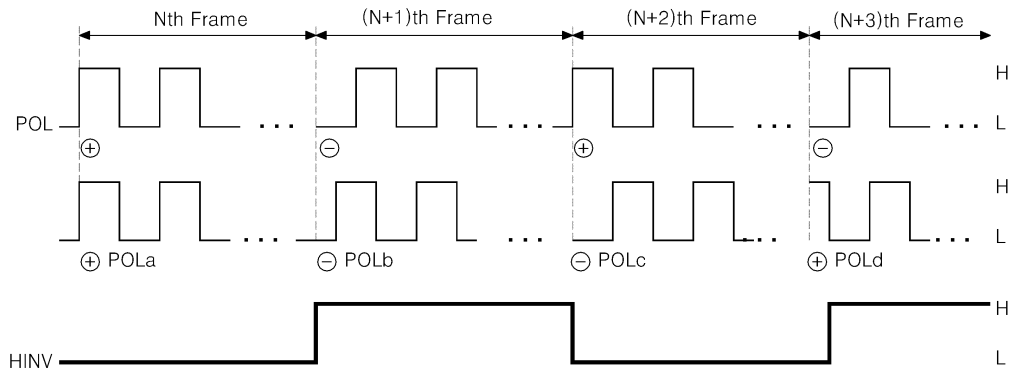
도면11



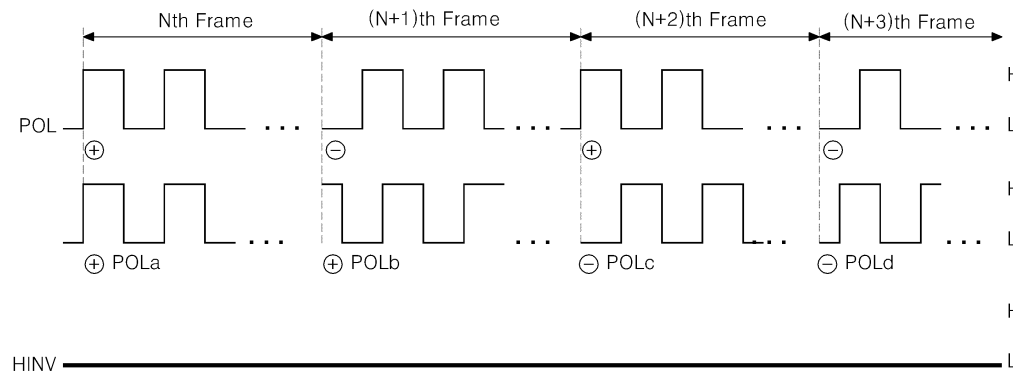
도면12



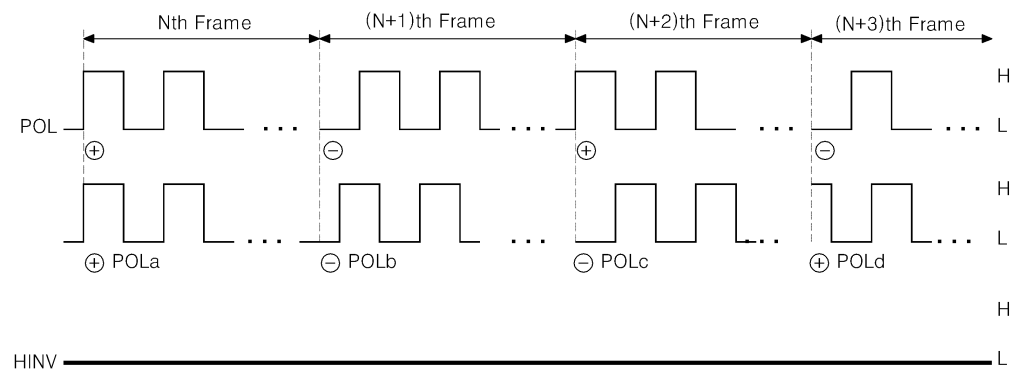
도면13



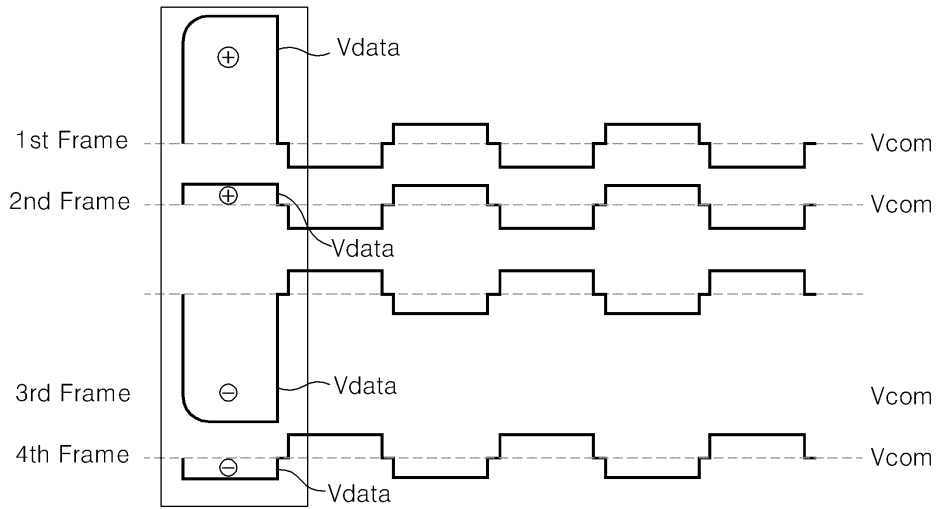
도면14



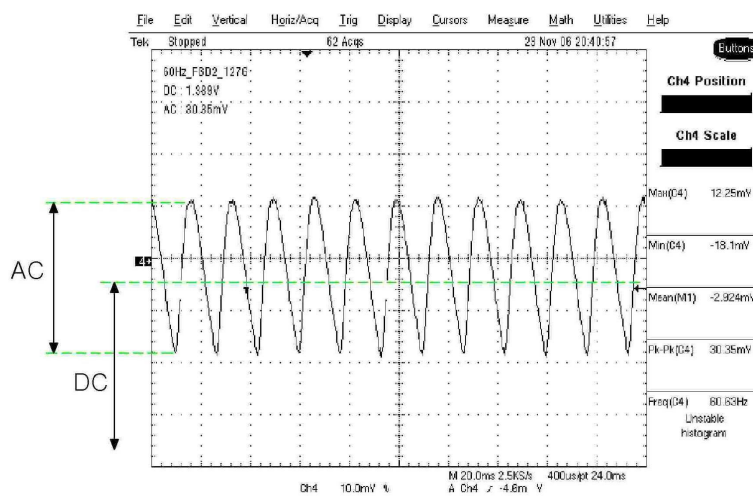
도면15



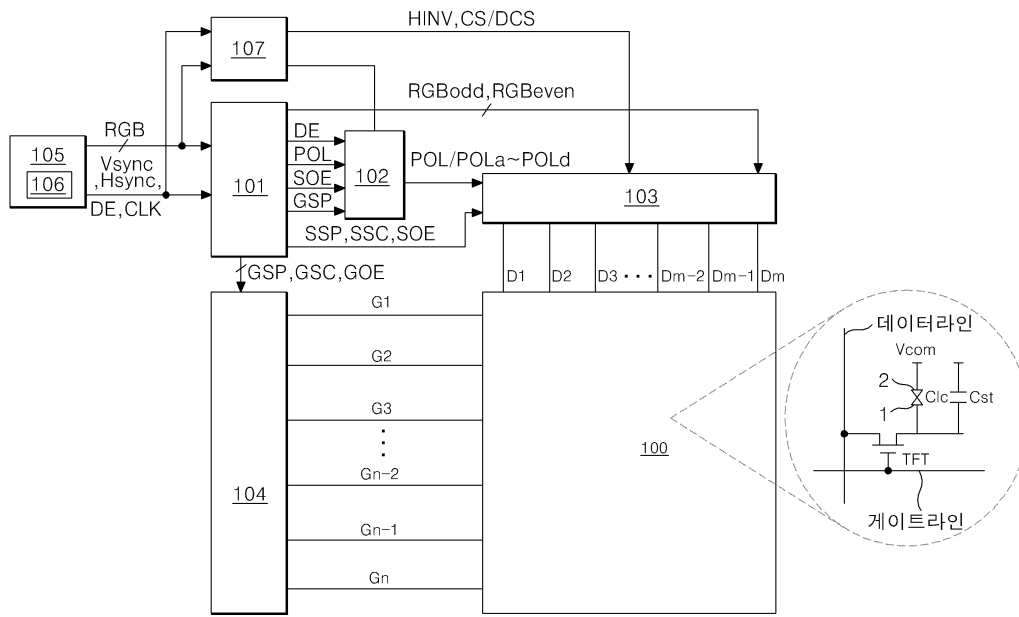
도면16



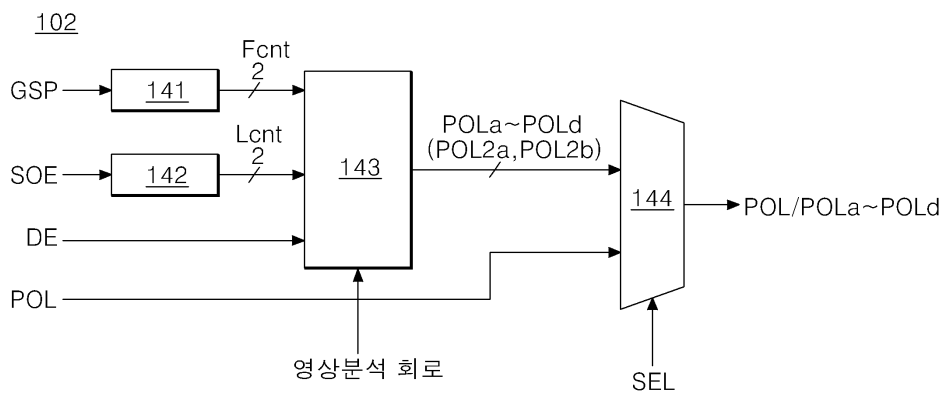
도면17



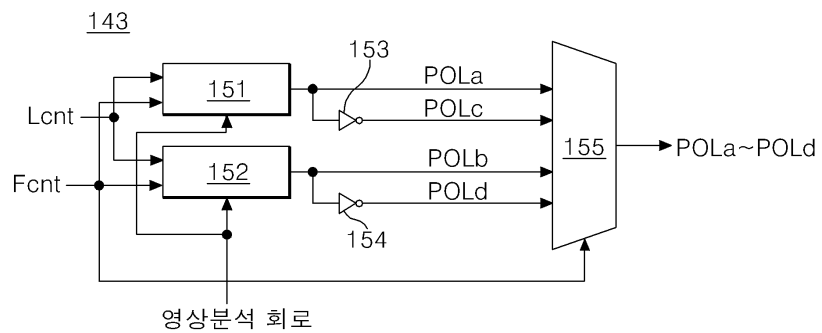
도면18



도면19

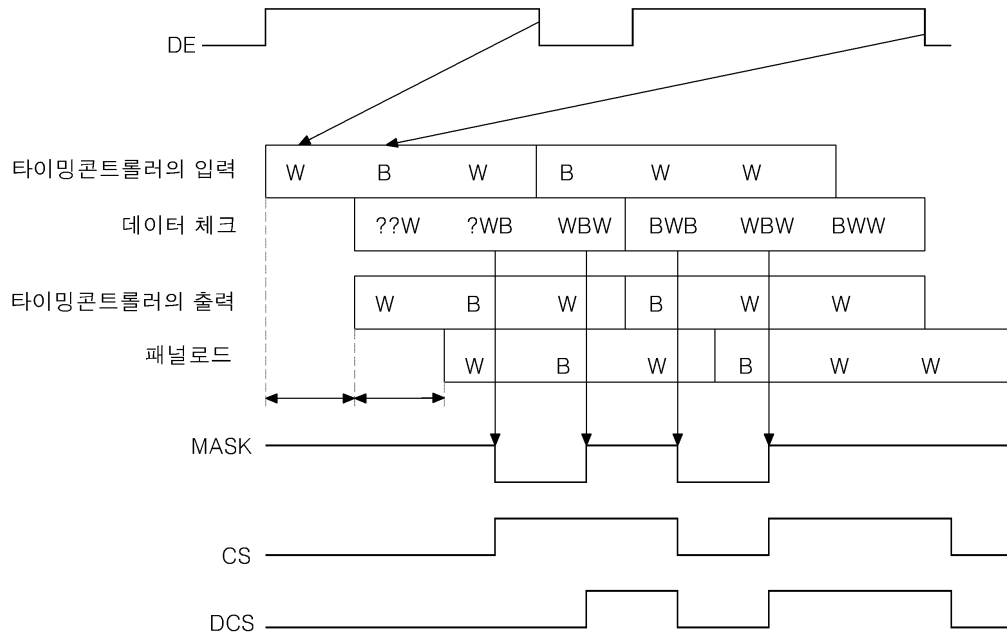


도면20

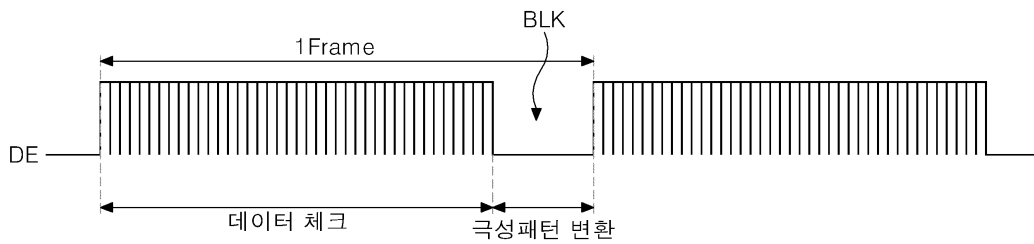




도면23



도면24



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 19, 8째줄

【변경전】

액정셀들하고

【변경후】

액정셀들을 포함하고

专利名称(译)	液晶显示器		
公开(公告)号	<a href="#">KR101224459B1</a>	公开(公告)日	2013-01-22
申请号	KR1020070064561	申请日	2007-06-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JANG SU HYUK 장수혁 KIM JONG WOO 김종우 KOO SUNG JO 구성조		
发明人	장수혁 김종우 구성조		
IPC分类号	G02F1/133 G09G3/36		
CPC分类号	G09G3/3688 G09G3/3614 G09G2310/0248 G09G2330/021 G09G2330/023 G09G2360/16		
其他公开文献	KR1020090000475A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明中，所述逻辑被改变独立于连类型的盒的，并且，在同一时间，将数据动态电荷产生周期性取决于偶数数据类型要被分析的剪切应力控制信号逻辑是连续输入的输入图像的液晶显示装置上一种图像分析电路，用于产生反转的默认电荷共享控制信号;产生极性控制信号相位是在每一个帧周期变化时，控制逻辑电路，以改变所述极性控制信号的相位图像分析电路的控制下;响应于极性控制信号，并且提供给液晶显示面板的数据线的数据电压的极性转换的数据电压，并连续地在响应提供给数据线的电荷共享控制信号中的任何一个之间一种数据驱动电路，用于提供电荷共享电压或公共电压;以及栅极驱动电路，用于向液晶显示板的栅极线提供扫描脉冲。

