



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년08월26일
(11) 등록번호 10-0978264
(24) 등록일자 2010년08월20일

(51) Int. Cl.

G02F 1/136 (2006.01) G02F 1/13 (2006.01)

G02F 1/1335 (2006.01)

(21) 출원번호 10-2006-0134202

(22) 출원일자 2006년12월26일

심사청구일자 2008년08월27일

(65) 공개번호 10-2008-0060097

(43) 공개일자 2008년07월01일

(56) 선행기술조사문헌

KR1020060078579 A*

KR1020020067885 A*

KR1020040086946 A*

KR1020020092722 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

김동영

경북 의성군 봉양면 풍리1리 932번지 (5/1)

임병호

경북 구미시 봉곡동 528번지 영남네오빌시티 201동 1402호

(74) 대리인

박장원

전체 청구항 수 : 총 18 항

심사관 : 임동재

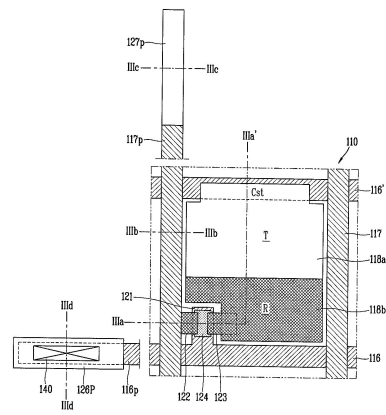
(54) 반사투과형 액정표시장치 및 그 제조방법

(57) 요약

본 발명의 반사투과형 액정표시장치 및 그 제조방법은 소오스·드레인전극과 화소전극 및 패드부전극을 한번의 마스크공정을 통해 패터닝하고 화소영역과 패드부를 동시에 오픈시킴으로써 마스크수를 감소시켜 제조공정을 단순화하며, 상기 소오스·드레인전극 하부에 투명 도전막으로 이루어진 화소전극이 위치하도록 함으로써 상기 투명 도전막과 유기막 사이의 부착(adhesion)문제를 해결하기 위한 것으로, 화소부와 제 1 패드부 및 제 2 패드부로 구분되는 제 1 기판; 상기 제 1 기판의 화소부에 형성되는 게이트전극과 게이트라인; 상기 게이트전극 상부에 제 1 절연막이 개재된 상태에서 형성되며, 상기 게이트전극보다 폭이 줄어든 아일랜드 형태를 가진 액티브패턴; 상기 액티브패턴의 소오스·드레인영역 위에 형성된 오믹-콘택층과 베리어메탈층; 상기 제 1 기판의 화소부에 형성되며, 상기 오믹-콘택층과 베리어메탈층을 통해 상기 액티브패턴의 소오스·드레인영역과 전기적으로 접속하는 투명한 도전물질로 이루어진 소오스·드레인전극패턴; 상기 소오스·드레인전극패턴 위에 형성되며, 상기 소오스·드레인전극패턴 과 동일한 형태로 패터닝된 불투명한 도전물질로 이루어진 소오스·드레인전극; 상기 제 1 기판의 화소부에 형성되며, 상기 게이트라인과 교차하여 반사부와 투과부로 이루어진 화소영역을 정의하는 데이터라인; 상기 화소영역의 투과부의 제 1 절연막 위에 상기 투명한 도전물질로 형성되며, 상기 드레인전극패턴과 연결되는 화소전극; 상기 불투명한 도전물질로 이루어진 소오스·드레인전극 위에 형성되며, 상기 화소영역의 화소전극을 노출시키는 유기막으로 이루어진 제 2 절연막; 상기 화소영역의 반사부에 형성되며, 상기 드레인전극과 화소전극에 전기적으로 접속하는 반사전극; 및 상기 제 1 기판과 대향하여 합착되는 제 2 기판을 포함하며, 상기 베리어메탈층은 nt 비정질 실리콘 박막으로 이루어진 상기 오믹-콘택층과 상기 투명한 도전물질로 이루어진 소오스·드레인전극패턴 사이의 접촉저항을 감소시키는 것을 특징으로 한다.

이와 같이 구성된 상기 본 발명의 반사투과형 액정표시장치 및 그 제조방법은 액티브패턴이 게이트전극 상부에만 아일랜드 형태로 형성되고 데이터라인 하부에는 존재하지 않게 됨으로써 화소부의 개구영역을 증가시킬 수 있으며, 또한 빛에 의해 노출되지 않기 때문에 빛에 노출되었을 때 발생하였던 웨이비 노이즈(wavy noise) 현상을 방지할 수 있는 것을 특징으로 한다.

대표도 - 도3



특허청구의 범위

청구항 1

화소부와 제 1 패드부 및 제 2 패드부로 구분되는 제 1 기판을 제공하는 단계;

제 1 마스크공정을 통해 상기 제 1 기판의 화소부에 게이트전극과 게이트라인을 형성하는 단계;

제 2 마스크공정을 통해 상기 게이트전극 상부에 제 1 절연막이 개재된 상태에서 아일랜드 형태의 액티브패턴을 형성하며, 상기 액티브패턴 위에 상기 액티브패턴과 동일한 형태로 n^+ 비정질 실리콘 박막패턴과 도전막패턴을 형성하는 단계;

제 3 마스크공정을 통해 상기 제 1 기판의 화소부에 불투명 도전물질로 이루어진 소오스전극과 드레인전극을 형성하며, 상기 게이트라인과 교차하여 반사부와 투과부로 이루어진 화소영역을 정의하는 데이터라인을 형성하는 단계;

상기 제 3 마스크공정을 통해 상기 화소영역의 투과부에 투명한 도전물질로 이루어진 화소전극을 형성하며, 상기 화소전극 상부에 상기 불투명 도전물질로 이루어진 화소전극패턴을 형성하는 단계;

상기 제 3 마스크공정을 통해 상기 소오스전극과 드레인전극 및 데이터라인 하부에 상기 투명한 도전물질로 이루어지며 각각 상기 소오스전극과 드레인전극 및 데이터라인과 동일한 형태로 패터닝된 소오스전극패턴과 드레인전극패턴 및 데이터라인패턴을 형성하는 단계;

상기 제 3 마스크공정을 통해 상기 n^+ 비정질 실리콘 박막패턴과 도전막패턴을 선택적으로 패터닝하여 오믹-콘택층과 베리어메탈층을 형성하는 단계;

상기 불투명한 도전물질로 이루어진 소오스·드레인전극과 데이터라인 및 화소전극패턴 위에 유기막으로 이루어진 제 2 절연막을 형성하는 단계;

제 4 마스크공정을 통해 상기 제 2 절연막을 선택적으로 패터닝하는 한편 상기 화소전극패턴을 제거하여 상기 화소영역의 화소전극을 노출시키는 단계;

제 5 마스크공정을 통해 상기 화소영역의 반사부에 불투명한 도전막으로 반사전극을 형성하는 단계; 및

상기 제 1 기판과 제 2 기판을 합착하는 단계를 포함하며, 상기 베리어메탈층은 n^+ 비정질 실리콘 박막으로 이루어진 상기 오믹-콘택층과 상기 투명한 도전물질로 이루어진 소오스·드레인전극패턴 사이의 접촉저항을 감소시키는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 2

제 1 항에 있어서, 상기 제 1 마스크공정을 통해 상기 제 1 기판의 제 1 패드부에 게이트패드라인을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 3

삭제

청구항 4

제 1 항에 있어서, 상기 도전막패턴은 폴리브덴과 같은 저저항 도전물질로 50Å~100Å 두께로 형성하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 5

삭제

청구항 6

제 2 항에 있어서, 상기 제 2 마스크공정을 통해 상기 제 1 절연막을 제거하여 상기 게이트패드라인을 노출시키는 콘택홀을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 7

삭제

청구항 8

제 1 항에 있어서, 상기 소오스·드레인전극은 상기 오믹-콘택층과 베리어메탈층을 통해 상기 액티브패턴의 소오스·드레인영역에 전기적으로 접속하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 9

삭제

청구항 10

제 1 항에 있어서, 상기 제 3 마스크공정을 통해 상기 제 1 기관의 제 2 패드부에 데이터패드라인을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 11

제 6 항에 있어서, 상기 제 3 마스크공정을 이용하여 형성되, 상기 콘택홀을 통해 상기 게이트패드라인과 전기적으로 접속하는 게이트패드전극을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 12

제 10 항에 있어서, 상기 제 4 마스크공정을 통해 상기 제 1 기관의 제 2 패드부에 상기 데이터패드라인과 전기적으로 접속하는 데이터패드전극을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 13

삭제

청구항 14

삭제

청구항 15

제 1 항에 있어서, 상기 제 2 절연막은 포토 아크릴과 같은 유기막으로 형성하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 16

제 1 항에 있어서, 상기 반사전극은 상기 드레인전극과 화소전극에 전기적으로 접속하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 17

화소부와 제 1 패드부 및 제 2 패드부로 구분되는 제 1 기관;

상기 제 1 기관의 화소부에 형성되는 게이트전극과 게이트라인;

상기 게이트전극 상부에 제 1 절연막이 개재된 상태에서 형성되며, 상기 게이트전극보다 폭이 줄어든 아일랜드 형태를 가진 액티브패턴;

상기 액티브패턴의 소오스·드레인영역 위에 형성된 오믹-콘택층과 베리어메탈층;

상기 제 1 기관의 화소부에 형성되며, 상기 오믹-콘택층과 베리어메탈층을 통해 상기 액티브패턴의 소오스·드레인영역과 전기적으로 접속하는 투명한 도전물질로 이루어진 소오스·드레인전극패턴;

상기 소오스·드레인전극패턴 위에 형성되며, 상기 소오스·드레인전극패턴 과 동일한 형태로 패터닝된 불투명

한 도전물질로 이루어진 소오스·드레인전극;

상기 제 1 기관의 화소부에 형성되며, 상기 게이트라인과 교차하여 반사부와 투과부로 이루어진 화소영역을 정의하는 데이터라인;

상기 화소영역의 투과부의 제 1 절연막 위에 상기 투명한 도전물질로 형성되며, 상기 드레인전극패턴과 연결되는 화소전극;

상기 불투명한 도전물질로 이루어진 소오스·드레인전극 위에 형성되며, 상기 화소영역의 화소전극을 노출시키는 유기막으로 이루어진 제 2 절연막;

상기 화소영역의 반사부에 형성되며, 상기 드레인전극과 화소전극에 전기적으로 접속하는 반사전극; 및

상기 제 1 기관과 대향하여 합착되는 제 2 기관을 포함하며, 상기 베리어메탈층은 n^+ 비정질 실리콘 박막으로 이루어진 상기 오믹-콘택층과 상기 투명한 도전물질로 이루어진 소오스·드레인전극패턴 사이의 접촉저항을 감소시키는 것을 특징으로 하는 액정표시장치.

청구항 18

제 17 항에 있어서, 상기 게이트전극을 구성하는 제 1 도전막으로 형성되며, 상기 제 1 기관의 제 1 패드부에 형성된 게이트패드라인을 추가로 포함하는 것을 특징으로 하는 액정표시장치.

청구항 19

제 17 항에 있어서, 상기 도전막패턴은 몰리브덴과 같은 저저항 도전물질로 50Å~100Å 두께로 이루어진 것을 특징으로 하는 액정표시장치.

청구항 20

삭제

청구항 21

제 18 항에 있어서, 상기 제 1 절연막이 선택적으로 패터닝되어 상기 게이트패드라인을 노출시키는 콘택홀을 추가로 포함하는 것을 특징으로 하는 액정표시장치.

청구항 22

삭제

청구항 23

제 17 항에 있어서, 상기 제 1 기관의 제 2 패드부에 상기 소오스전극과 드레인전극 및 데이터라인을 구성하는 제 2 도전막으로 형성된 데이터패드라인을 추가로 포함하는 것을 특징으로 하는 액정표시장치.

청구항 24

제 21 항에 있어서, 상기 콘택홀을 통해 상기 게이트패드라인과 전기적으로 접속하는 게이트패드전극을 추가로 포함하는 것을 특징으로 하는 액정표시장치.

청구항 25

제 23 항에 있어서, 상기 제 1 기관의 제 2 패드부에 형성되며, 상기 데이터패드라인과 전기적으로 접속하는 데이터패드전극을 추가로 포함하는 것을 특징으로 하는 액정표시장치.

청구항 26

삭제

청구항 27

삭제

청구항 28

제 17 항에 있어서, 상기 제 2 절연막은 포토 아크릴과 같은 유기막으로 이루어진 것을 특징으로 하는 액정표시장치.

청구항 29

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0015] 본 발명은 반사투과형 액정표시장치 및 그 제조방법에 관한 것으로, 보다 상세하게는 마스크수를 감소시켜 제조 공정을 단순화하고 수율을 향상시키는 동시에 웨이비 노이즈가 발생하지 않아 고화질을 구현할 수 있는 반사투과형 액정표시장치 및 그 제조방법에 관한 것이다.
- [0016] 최근 정보 디스플레이에 관한 관심이 고조되고 휴대가 가능한 정보매체를 이용하려는 요구가 높아지면서 기존의 표시장치인 브라운관(Cathode Ray Tube; CRT)을 대체하는 경량 박막형 평판표시장치(Flat Panel Display; FPD)에 대한 연구 및 상업화가 중점적으로 이루어지고 있다. 특히, 이러한 평판표시장치 중 액정표시장치(Liquid Crystal Display; LCD)는 액정의 광학적 이방성을 이용하여 이미지를 표현하는 장치로서, 해상도와 컬러표시 및 화질 등에서 우수하여 노트북이나 데스크탑 모니터 등에 활발하게 적용되고 있다.
- [0017] 상기 액정표시장치는 크게 컬러필터(color filter) 기판과 어레이(array) 기판 및 상기 컬러필터 기판과 어레이 기판 사이에 형성된 액정층(liquid crystal layer)으로 구성된다.
- [0018] 상기 액정표시장치에 주로 사용되는 구동 방식인 능동 매트릭스(Active Matrix; AM) 방식은 비정질 실리콘 박막 트랜지스터(Amorphous Silicon Thin Film Transistor; a-Si TFT)를 스위칭소자로 사용하여 화소부의 액정을 구동하는 방식이다.
- [0019] 상기 액정표시장치의 제조공정은 기본적으로 박막 트랜지스터를 포함하는 어레이 기판의 제작에 다수의 마스크 공정(즉, 포토리소그래피(photolithography)공정)을 필요로 하므로 생산성 면에서 상기 마스크수를 줄이는 방법이 요구되고 있다.
- [0020] 이하, 도 1을 참조하여 일반적인 액정표시장치의 구조에 대해서 상세히 설명한다.
- [0021] 도 1은 일반적인 액정표시장치를 개략적으로 나타내는 분해사시도이다.
- [0022] 도면에 도시된 바와 같이, 상기 액정표시장치는 크게 컬러필터 기판(5)과 어레이 기판(10) 및 상기 컬러필터 기판(5)과 어레이 기판(10) 사이에 형성된 액정층(liquid crystal layer)(30)으로 구성된다.
- [0023] 상기 컬러필터 기판(5)은 적(Red; R), 녹(Green; G) 및 청(Blue; B)의 색상을 구현하는 다수의 서브-컬러필터(7)로 구성된 컬러필터(C)와 상기 서브-컬러필터(7) 사이를 구분하고 액정층(30)을 투과하는 광을 차단하는 블랙매트릭스(black matrix)(6), 그리고 상기 액정층(30)에 전압을 인가하는 투명한 공통전극(8)으로 이루어져 있다.
- [0024] 또한, 상기 어레이 기판(10)은 종횡으로 배열되어 복수개의 화소영역(P)을 정의하는 복수개의 게이트라인(16)과 데이터라인(17), 상기 게이트라인(16)과 데이터라인(17)의 교차영역에 형성된 스위칭소자인 박막 트랜지스터(T) 및 상기 화소영역(P) 위에 형성된 화소전극(18)으로 이루어져 있다.
- [0025] 이와 같이 구성된 상기 컬러필터 기판(5)과 어레이 기판(10)은 화상표시 영역의 외곽에 형성된 실런트(sealant)(미도시)에 의해 대향하도록 합착되어 액정표시패널을 구성하며, 상기 컬러필터 기판(5)과 어레이 기판(10)의 합착은 상기 컬러필터 기판(5) 또는 어레이 기판(10)에 형성된 합착키(미도시)를 통해 이루어진다.
- [0026] 이때, 일반적으로 사용되는 액정표시장치에서는 액정표시패널의 하부에 위치한 백라이트(backlight)라는 광원으로부터 방출되는 빛에 의해 영상을 표현하게 된다. 그러나, 실제로 상기 액정표시패널을 투과하여 나온 빛의 양

은 백라이트에서 생성된 광의 약 7% 정도에 불과하므로 빛의 손실이 심하며, 그 결과 백라이트에 의한 전력 소모가 크다는 단점이 있었다.

- [0027] 최근에는 이러한 전력 소모의 단점을 해결하기 위해 백라이트를 사용하지 않는 반사형 액정표시장치가 연구되었다. 상기 반사형 액정표시장치는 영상을 표현하는 수단으로 자연광을 이용하므로 백라이트가 소모하는 전력량을 감소시키는 효과가 있기 때문에 휴대 상태에서 장시간 사용이 가능하다.
- [0028] 상기 반사형 액정표시장치는 기존의 투과형 액정표시장치와는 달리 화소영역에 불투명의 반사특성이 있는 물질을 사용하여 외부로부터 입사되는 광을 반사시켜 영상을 표현하게 된다.
- [0029] 그러나, 자연광 또는 인조 광원이 항상 존재하는 것은 아니기 때문에 반사형 액정표시장치는 자연광이 존재하는 낮이나 외부의 인조 광원이 존재하는 사무실 및 건물 내부에서만 사용이 가능하고 자연광이 존재하지 않는 어두운 환경에서는 상기 반사형 액정표시장치를 사용할 수 없게 되는 단점이 있다.
- [0030] 따라서, 상기의 단점을 해결하기 위해 자연광을 사용하는 반사형 액정표시장치와 백라이트를 사용하는 투과형 액정표시장치의 장점을 결합한 반사투과형(trans-reflective) 액정표시장치가 활발하게 연구되고 있다. 상기 반사투과형 액정표시장치는 사용자의 의지에 따라 반사형과 투과형 모드로의 전환이 자유로우며, 백라이트의 빛과 외부의 자연광원 또는 인조광원을 모두 이용할 수 있어 주변환경에 제약을 받지 않으며 전력소비를 줄일 수 있는 장점이 있다.
- [0031] 도 2a 내지 도 2f는 일반적인 반사투과형 액정표시장치에 있어서, 어레이 기판의 제조공정을 순차적으로 나타내는 단면도이다.
- [0032] 도 2a에 도시된 바와 같이, 어레이 기판(10) 위에 포토리소그래피공정(제 1 마스크공정)을 이용하여 도전성 금속물질로 이루어진 게이트전극(21)을 형성한다.
- [0033] 다음으로, 도 2b에 도시된 바와 같이, 상기 게이트전극(21)이 형성된 어레이 기판(10) 전면(全面)에 차례대로 제 1 절연막(15a)과 비정질 실리콘 박막 및 n+ 비정질 실리콘 박막을 증착한 후, 포토리소그래피공정(제 2 마스크공정)을 이용하여 상기 비정질 실리콘 박막과 n+ 비정질 실리콘 박막을 선택적으로 패터닝함으로써 상기 게이트전극(21) 위에 상기 비정질 실리콘 박막으로 이루어진 액티브패턴(24)을 형성한다.
- [0034] 이때, 상기 액티브패턴(24) 위에는 상기 액티브패턴(24)과 동일한 형태로 패터닝된 n+ 비정질 실리콘 박막 패턴(25)이 형성되게 된다.
- [0035] 이후, 도 2c에 도시된 바와 같이, 상기 어레이 기판(10) 전면(全面)에 도전성 금속물질을 증착한 후 포토리소그래피공정(제 3 마스크공정)을 이용하여 선택적으로 패터닝함으로써 상기 액티브패턴(24) 상부에 소오스전극(22)과 드레인전극(23)을 형성한다. 이때, 상기 액티브패턴(24) 위에 형성되어 있는 n+ 비정질 실리콘 박막 패턴은 상기 제 3 마스크공정을 통해 소정영역이 제거되어 상기 액티브패턴(24)과 소오스·드레인전극(22, 23) 사이에서 오믹-콘택(ohmic contact)층(25')을 형성하게 된다.
- [0036] 다음으로, 도 2d에 도시된 바와 같이, 상기 소오스전극(22)과 드레인전극(23)이 형성된 어레이 기판(10) 전면(全面)에 아크릴(acryl)과 같은 유기절연막인 제 2 절연막(15b)을 증착한 후, 포토리소그래피공정(제 4 마스크공정)을 통해 상기 제 2 절연막(15b)의 일부 영역을 제거하여 상기 드레인전극(23)의 일부를 노출시키는 콘택홀(40)을 형성한다.
- [0037] 삭제
- [0038] 그리고, 도 2e에 도시된 바와 같이, 상기 제 2 절연막(15b)이 형성된 어레이 기판(10) 전면(全面)에 반사율이 뛰어난 도전성 금속물질을 증착한 후, 포토리소그래피공정(제 5 마스크공정)을 이용하여 반사부에 상기 콘택홀(40)을 통해 상기 드레인전극(23)과 전기적으로 접속하는 반사전극(18b)을 형성한다.
- [0039] 마지막으로, 도 2f에 도시된 바와 같이, 상기 어레이 기판(10) 전면(全面)에 투명한 도전성 금속물질을 증착한 후, 포토리소그래피공정(제 6 마스크공정)을 이용하여 상기 반사전극(18b)이 형성되어 있는 반사부를 포함하여 화소영역 전체에 화소전극(18a)을 형성한다.
- [0040] 상기에 설명된 바와 같이 일반적인 반사투과형 액정표시장치는 박막 트랜지스터를 포함하는 어레이 기판의 제조에 총 6번의 포토리소그래피공정을 필요로 하여 투과형 액정표시장치에 비해 많은 수의 포토리소그래피공정을

필요로 한다.

- [0041] 상기 포토리소그래피공정은 마스크에 그려진 패턴을 박막이 증착된 기판 위에 전사시켜 원하는 패턴을 형성하는 일련의 공정으로 감광액 도포, 노광, 현상공정 등 다수의 공정으로 이루어지며, 다수의 포토리소그래피공정은 생산 수율을 떨어뜨리는 단점이 있다.
- [0042] 특히, 패턴을 형성하기 위하여 설계된 마스크는 매우 고가이어서, 공정에 적용되는 마스크수가 증가하면 액정표시장치의 제조비용이 이에 비례하여 상승하게 된다.
- [0043] 이에 회절마스크를 이용하여 액티브패턴과 소오스·드레인전극을 한번의 마스크공정으로 형성함으로써 총 4~5번의 마스크공정으로 어레이 기판을 제작할 수 있는 기술이 개발되었다.
- [0044] 그러나, 상기 구조의 액정표시장치는 회절마스크를 이용함으로써 두 번의 식각공정을 거쳐 액티브패턴과 소오스·드레인전극을 패터닝하게 됨에 따라 상기 소오스전극과 드레인전극 및 데이터라인의 하부 주변으로 액티브패턴이 돌출하여 남아있게 된다.
- [0045] 상기 액티브패턴은 순수한 비정질 실리콘 박막으로 이루어지며, 상기 돌출된 액티브패턴은 하부의 백라이트 광에 노출됨으로써 상기 백라이트 광에 의해 광전류가 발생하게 된다. 이때, 상기 백라이트 광의 미세한 깜빡임으로 인해 상기 비정질 실리콘 박막은 미세하게 반응하여 활성화와 비활성화 상태가 반복되게 되며, 이로 인해 광전류에 변화가 발생하게 된다. 이와 같은 광전류 성분은 이웃하는 화소전극에 흐르는 신호와 함께 커플링(coupling)되어 상기 화소전극에 위치한 액정의 움직임에 왜곡시키게 한다. 그 결과 액정표시장치의 화면에는 물결무늬의 가는 선이 나타나는 웨이비 노이즈(wavy noise)가 발생하게 된다.
- [0046] 또한, 상기 데이터라인의 하부에 위치한 액티브패턴은 상기 데이터라인의 양측으로 소정거리 돌출됨으로써 화소부의 개구영역이 상기 돌출된 거리만큼 잠식됨에 따라 액정표시장치의 개구율이 감소하게 된다.

발명이 이루고자 하는 기술적 과제

- [0047] 본 발명은 상기한 문제를 해결하기 위한 것으로, 5번의 마스크공정으로 어레이 기판을 제작하도록 한 반사투과형 액정표시장치 및 그 제조방법을 제공하는데 목적이 있다.
- [0048] 본 발명의 다른 목적은 웨이비 노이즈가 발생하지 않아 고화질을 구현할 수 있는 반사투과형 액정표시장치 및 그 제조방법을 제공하는데 있다.
- [0049] 본 발명의 또 다른 목적은 개구영역을 확대하여 고휘도를 구현하는 동시에 투명 도전막으로 이루어진 화소전극과 유기막 사이의 부착문제를 해결한 반사투과형 액정표시장치 및 그 제조방법을 제공하는데 있다.
- [0050] 본 발명의 다른 목적 및 특징들은 후술되는 발명의 구성 및 특허청구범위에서 설명될 것이다.

발명의 구성 및 작용

- [0051] 상기한 목적을 달성하기 위하여, 본 발명의 반사투과형 액정표시장치는 화소부와 제 1 패드부 및 제 2 패드부로 구분되는 제 1 기판; 상기 제 1 기판의 화소부에 형성되는 게이트전극과 게이트라인; 상기 게이트전극 상부에 제 1 절연막이 개재된 상태에서 형성되며, 상기 게이트전극보다 폭이 줄어든 아일랜드 형태를 가진 액티브패턴; 상기 액티브패턴의 소오스·드레인영역 위에 형성된 오믹-콘택층과 베리어메탈층; 상기 제 1 기판의 화소부에 형성되며, 상기 오믹-콘택층과 베리어메탈층을 통해 상기 액티브패턴의 소오스·드레인영역과 전기적으로 접속하는 투명한 도전물질로 이루어진 소오스·드레인전극패턴; 상기 소오스·드레인전극패턴 위에 형성되며, 상기 소오스·드레인전극패턴 과 동일한 형태로 패터닝된 불투명한 도전물질로 이루어진 소오스·드레인전극; 상기 제 1 기판의 화소부에 형성되며, 상기 게이트라인과 교차하여 반사부와 투과부로 이루어진 화소영역을 정의하는 데이터라인; 상기 화소영역의 투과부의 제 1 절연막 위에 상기 투명한 도전물질로 형성되며, 상기 드레인전극패턴과 연결되는 화소전극; 상기 불투명한 도전물질로 이루어진 소오스·드레인전극 위에 형성되며, 상기 화소영역의 화소전극을 노출시키는 유기막으로 이루어진 제 2 절연막; 상기 화소영역의 반사부에 형성되며, 상기 드레인전극과 화소전극에 전기적으로 접속하는 반사전극; 및 상기 제 1 기판과 대향하여 합착되는 제 2 기판을 포함하며, 상기 베리어메탈층은 n^+ 비정질 실리콘 박막으로 이루어진 상기 오믹-콘택층과 상기 투명한 도전물질로 이루어진 소오스·드레인전극패턴 사이의 접촉저항을 감소시키는 것을 특징으로 한다.
- [0052] 또한, 본 발명의 반사투과형 액정표시장치의 제조방법은 화소부와 제 1 패드부 및 제 2 패드부로 구분되는 제 1 기판을 제공하는 단계; 제 1 마스크공정을 통해 상기 제 1 기판의 화소부에 게이트전극과 게이트라인을 형성하

는 단계; 제 2 마스크공정을 통해 상기 게이트전극 상부에 제 1 절연막이 개재된 상태에서 아일랜드 형태의 액티브패턴을 형성하며, 상기 액티브패턴 위에 상기 액티브패턴과 동일한 형태로 n^+ 비정질 실리콘 박막패턴과 도전막패턴을 형성하는 단계; 제 3 마스크공정을 통해 상기 제 1 기판의 화소부에 불투명 도전물질로 이루어진 소오스전극과 드레인전극을 형성하며, 상기 게이트라인과 교차하여 반사부와 투과부로 이루어진 화소영역을 정의하는 데이터라인을 형성하는 단계; 상기 제 3 마스크공정을 통해 상기 화소영역의 투과부에 투명한 도전물질로 이루어진 화소전극을 형성하며, 상기 화소전극 상부에 상기 불투명 도전물질로 이루어진 화소전극패턴을 형성하는 단계; 상기 제 3 마스크공정을 통해 상기 소오스전극과 드레인전극 및 데이터라인 하부에 상기 투명한 도전물질로 이루어지며 각각 상기 소오스전극과 드레인전극 및 데이터라인과 동일한 형태로 패터닝된 소오스전극패턴과 드레인전극패턴 및 데이터라인패턴을 형성하는 단계; 상기 제 3 마스크공정을 통해 상기 n^+ 비정질 실리콘 박막패턴과 도전막패턴을 선택적으로 패터닝하여 오믹-콘택층과 베리어메탈층을 형성하는 단계; 상기 불투명 도전물질로 이루어진 소오스·드레인전극과 데이터라인 및 화소전극패턴 위에 유기막으로 이루어진 제 2 절연막을 형성하는 단계; 제 4 마스크공정을 통해 상기 제 2 절연막을 선택적으로 패터닝하는 한편 상기 화소전극패턴을 제거하여 상기 화소영역의 화소전극을 노출시키는 단계; 제 5 마스크공정을 통해 상기 화소영역의 반사부에 불투명한 도전막으로 반사전극을 형성하는 단계; 및 상기 제 1 기판과 제 2 기판을 합착하는 단계를 포함하며, 상기 베리어메탈층은 n^+ 비정질 실리콘 박막으로 이루어진 상기 오믹-콘택층과 상기 투명한 도전물질로 이루어진 소오스·드레인전극패턴 사이의 접촉저항을 감소시키는 것을 특징으로 한다.

- [0053] 이하, 첨부한 도면을 참조하여 본 발명에 따른 반사투과형 액정표시장치 및 그 제조방법의 바람직한 실시예를 상세히 설명한다.
- [0054] 도 3은 본 발명의 실시예에 따른 반사투과형 액정표시장치의 어레이 기판 일부를 개략적으로 나타내는 평면도로써, 설명의 편의를 위해 게이트패드부와 데이터패드부 및 화소부의 박막 트랜지스터를 포함하는 하나의 화소를 나타내고 있다.
- [0055] 실제의 액정표시장치에서는 N개의 게이트라인과 M개의 데이터라인이 교차하여 $M \times N$ 개의 화소가 존재하지만 설명을 간단하게 하기 위해 도면에는 하나의 화소를 나타내고 있다.
- [0056] 도면에 도시된 바와 같이, 상기 실시예의 어레이 기판(110)에는 상기 어레이 기판(110) 위에 종횡으로 배열되어 화소영역을 정의하는 게이트라인(116)과 데이터라인(117)이 형성되어 있다. 또한, 상기 게이트라인(116)과 데이터라인(117)의 교차영역에는 스위칭소자인 박막 트랜지스터가 형성되어 있으며, 상기 화소영역 내에는 상기 박막 트랜지스터에 연결되어 컬러필터 기판(미도시)의 공통전극과 함께 액정(미도시)을 구동시키는 화소전극(118a)과 반사전극(118b)이 형성되어 있다.
- [0057] 상기 화소영역은 상기 게이트라인(116)과 데이터라인(117)이 교차하여 정의되는 영역으로 화상표시 영역을 의미하며 반사 모드의 구현을 위한 반사전극(118b)이 형성되어 있는 반사부(R)와 투과 모드의 구현을 위한 화소전극(118a)이 형성되어 있는 투과부(T)를 포함한다. 즉, 화소영역 내에 반사부(R)와 투과부(T)를 모두 형성하여 반사 모드에서는 외부로부터 입사된 빛이 상기 반사전극(118b)에 의해 반사되어 외부로 다시 방출되게 함으로써 화상을 구현하며, 투과 모드에서는 백라이트로부터 방출된 빛이 상기 화소전극(118a)을 통해 투과되게 함으로써 화상을 구현하게 된다.
- [0058] 이때, 상기 어레이 기판(110)의 가장자리 영역에는 상기 게이트라인(116)과 데이터라인(117)에 각각 전기적으로 접속하는 게이트패드전극(126p)과 데이터패드전극(127p)이 형성되어 있으며, 외부의 구동회로부(미도시)로부터 인가 받은 주사신호와 데이터신호를 각각 상기 게이트라인(116)과 데이터라인(117)에 전달하게 된다.
- [0059] 즉, 상기 게이트라인(116)과 데이터라인(117)은 구동회로부 쪽으로 연장되어 각각 해당하는 게이트패드라인(116p)과 데이터패드라인(117p)에 연결되며, 상기 게이트패드라인(116p)과 데이터패드라인(117p)은 상기 게이트패드라인(116p)과 데이터패드라인(117p)에 각각 전기적으로 접속된 게이트패드전극(126p)과 데이터패드전극(127p)을 통해 구동회로부로부터 각각 주사신호와 데이터신호를 인가 받게 된다.
- [0060] 여기서, 도면부호 140은 게이트패드부 콘택홀을 나타내며, 상기 게이트패드전극(126p)은 상기 게이트패드부 콘택홀(140)을 통해 상기 게이트패드라인(117p)과 전기적으로 접속하게 된다.
- [0061] 상기 박막 트랜지스터는 게이트라인(116)에 연결된 게이트전극(121), 데이터라인(117)에 연결된 소오스전극(122) 및 화소전극(118a)과 반사전극(118b)에 연결된 드레인전극(123)으로 구성되어 있다. 또한, 상기 박막 트랜지스터는 상기 게이트전극(121)에 공급되는 게이트 전압에 의해 상기 소오스전극(122)과 드레인전극(123) 간에 전도채널(conductive channel)을 형성하는 액티브패턴(124)을 포함한다.

- [0062] 상기 본 발명의 실시예에 따른 액티브패턴(124)은 비정질 실리콘 박막으로 이루어지며, 상기 게이트전극(121) 상부에만 아일랜드 형태로 형성됨으로써 박막 트랜지스터의 오프전류를 감소시킬 수 있게 된다.
- [0063] 이때, 불투명한 도전물질로 이루어진 상기 소오스전극(122)과 드레인전극(123) 및 데이터라인(117)은 그 하부에 투명한 도전물질로 이루어지며 각각 상기 소오스전극(122)과 드레인전극(123) 및 데이터라인(117)과 동일한 형태로 패터닝된 소오스전극패턴(미도시)과 드레인전극패턴(미도시) 및 데이터라인패턴(미도시)이 형성되어 있다.
- [0064] 이때, 도면에는 자세히 도시하지 않았지만, 불투명한 도전막으로 이루어진 상기 반사전극(118b)은 유기막으로 이루어지며 올록볼록한 요철을 가진 제 2 절연막 위에 형성되게 된다.
- [0065] 이와 같이 본 발명의 경우에는 투명한 도전막으로 이루어진 상기 화소전극(118a), 소오스전극패턴, 드레인전극패턴 및 데이터라인패턴이 상기 소오스전극(122)과 드레인전극(123) 및 데이터라인(117) 아래에 형성되고, 상기 소오스전극(122)과 드레인전극(123) 및 데이터라인(117) 상부에 제 2 절연막이 형성되기 때문에 상기 제 2 절연막과 투명 도전막 사이의 부착(adhesion)문제가 발생하지 않게 된다. 즉, 유기막으로 이루어진 제 2 절연막과 인듐-틴-옥사이드(Indium Tin Oxide; ITO)나 인듐-징크-옥사이드(Indium Zinc Oxide; IZO)로 이루어진 투명 도전막 사이에는 부착문제가 있어 상기 제 2 절연막에 요철 형성시 플라즈마(plasma) 처리가 필수적이거나, 본 발명의 실시예에서는 투명한 도전막으로 이루어진 상기 화소전극(118a), 소오스전극패턴, 드레인전극패턴 및 데이터라인패턴이 상기 불투명한 도전막으로 이루어진 소오스전극(122)과 드레인전극(123) 및 데이터라인(117) 아래에 형성되기 때문에 상기 제 2 절연막과 투명 도전막 사이의 부착문제를 원천적으로 해결할 수 있게 된다.
- [0066] 상기 소오스전극(122)의 일부는 일방향으로 연장되어 상기 데이터라인(117)의 일부를 구성하며, 상기 드레인전극패턴의 일부는 화소영역 쪽으로 연장되어 상기 화소전극(118a)을 구성하게 된다.
- [0067] 이때, 전단 게이트라인(116')의 일부는 제 1 절연막(미도시)을 사이에 두고 그 상부의 화소전극(118a)의 일부와 중첩되어 스토리지 커패시터(storage capacitor)(Cst)를 형성하게 된다. 상기 스토리지 커패시터(Cst)는 액정 커패시터에 인가된 전압을 다음 신호가 들어올 때까지 일정하게 유지시키는 역할을 한다. 즉, 상기 어레이 기관(110)의 화소전극(118a)은 컬러필터 기관의 공통전극과 함께 액정 커패시터를 이루는데, 일반적으로 상기 액정 커패시터에 인가된 전압은 다음 신호가 들어올 때까지 유지되지 못하고 누설되어 사라진다. 따라서, 인가된 전압을 유지하기 위해서는 스토리지 커패시터(Cst)를 액정 커패시터에 연결해서 사용해야 한다.
- [0068] 이러한 스토리지 커패시터(Cst)는 신호 유지 이외에도 계조(gray scale) 표시의 안정과 플리커(flicker) 및 잔상(afterimage) 감소 등의 효과를 가진다.
- [0069] 여기서, 본 발명의 실시예에 따른 상기 소오스·드레인전극(122, 123)과 화소전극(118) 및 패드부전극(126p, 127p)은 한번의 마스크공정으로 패터닝하고 화소영역과 패드부를 동시에 오픈시킴으로써 총 5번의 마스크공정을 통해 어레이 기관(110)을 제작할 수 있게 되는데, 이를 다음의 액정표시장치의 제조방법을 통해 상세히 설명한다.
- [0070] 도 4a 내지 도 4h는 도 3에 도시된 어레이 기관의 IIIa-IIIa'선과 IIIb-IIIb'선과 IIIc-IIIc'선 및 IIId-IIId'선에 따른 제조공정을 순차적으로 나타내는 단면도로서, 좌측에는 화소부의 어레이 기관을 제조하는 공정을 나타내며 우측에는 차례대로 데이터패드부와 게이트패드부의 어레이 기관을 제조하는 공정을 나타내고 있다.
- [0071] 또한, 도 5a 내지 도 5e는 도 3에 도시된 어레이 기관의 제조공정을 순차적으로 나타내는 평면도이다.
- [0072] 도 4a 및 도 5a에 도시된 바와 같이, 유리와 같은 투명한 절연물질로 이루어진 어레이 기관(110)의 화소부에 게이트전극(121)과 게이트라인(116, 116')을 형성하며 게이트패드부에 게이트패드라인(116p)을 형성한다.
- [0073] 이때, 상기 도면부호 116'은 해당화소에 대한 전단의 게이트라인을 의미하며, 해당화소의 게이트라인(116)과 상기 전단 게이트라인(116')은 동일한 방식으로 형성된다.
- [0074] 이때, 상기 게이트전극(121)과 게이트라인(116, 116') 및 게이트패드라인(116p)은 제 1 도전막을 상기 어레이 기관(110) 전면에서 증착한 후 포토리소그래피공정(제 1 마스크공정)을 통해 선택적으로 패터닝하여 형성하게 된다.
- [0075] 여기서, 상기 제 1 도전막으로 알루미늄(aluminium; Al), 알루미늄 합금(Al alloy), 텅스텐(tungsten; W), 구리(copper; Cu), 크롬(chromium; Cr), 몰리브덴(molybdenum; Mo) 등과 같은 저저항 불투명 도전물질을 사용할 수 있다. 또한, 상기 제 1 도전막은 상기 저저항 도전물질이 두 가지 이상 적층된 다층구조로 형성할 수도 있다.

- [0076] 다음으로, 도 4b 및 도 5b에 도시된 바와 같이, 상기 게이트전극(121)과 게이트라인(116, 116') 및 게이트패드라인(116p)이 형성된 어레이 기판(110) 전면에서 제 1 절연막(115b), 비정질 실리콘 박막, n+ 비정질 실리콘 박막 및 제 2 도전막을 형성한 후, 포토리소그래피공정(제 2 마스크공정)을 통해 선택적으로 제거함으로써 상기 게이트전극(121) 상부에 상기 비정질 실리콘 박막으로 이루어진 액티브패턴(124)을 형성하는 동시에 상기 게이트패드라인(116p)의 일부를 노출시키는 게이트패드부 콘택홀(140)을 형성한다.
- [0077] 이때, 상기 액티브패턴(124) 상부에는 각각 상기 n+ 비정질 실리콘 박막 및 제 2 도전막으로 이루어지며 상기 액티브패턴(124)과 동일한 형태로 패터닝된 n+ 비정질 실리콘 박막패턴(125') 및 제 2 도전막패턴(130')이 형성되게 된다.
- [0078] 이때, 도면에는 상기 게이트패드부 콘택홀(140)이 상기 게이트패드라인(116p)과 평행한 방향으로 길게 형성된 경우를 예를 들어 설명하고 있으나, 본 발명이 이에 한정되는 것은 아니며, 본 발명은 상기 게이트패드부 콘택홀(140)의 형태에 관계없이 적용 가능하다.
- [0079] 여기서, 본 발명의 실시예에 따른 상기 액티브패턴(124)은 상기 제 1 절연막(115a)을 사이에 두고 상기 게이트전극(121) 상부에만 아일랜드 형태로 형성되며, 상기 액티브패턴(124)과 게이트패드부 콘택홀(140)은 하프-톤 마스크 또는 회절마스크(이하, 하프-톤 마스크를 지칭하는 경우에는 회절마스크를 포함하는 것으로 한다)를 이용하여 한번의 마스크공정(제 2 마스크공정)으로 동시에 형성하게 되는데, 이를 도면을 참조하여 상세히 설명한다.
- [0080] 도 6a 내지 도 6f는 도 4b 및 도 5b에 도시된 제 2 마스크공정을 구체적으로 나타내는 단면도이다.
- [0081] 도 6a에 도시된 바와 같이, 상기 게이트전극(121)과 게이트라인(116, 116') 및 게이트패드라인(116p)이 형성된 어레이 기판(110) 전면에서 제 1 절연막(115b), 비정질 실리콘 박막(120), n+ 비정질 실리콘 박막(125) 및 제 2 도전막(130)을 형성한다.
- [0082] 이때, 상기 제 2 도전막(130)은 후술할 n+ 비정질 실리콘 박막으로 이루어진 오믹-콘택층과 투명 도전막으로 이루어진 소오스·드레인전극패턴 사이의 접촉저항을 감소시키는 배리어메탈(barrier metal)층으로 사용되며, 몰리브덴과 같은 도전물질을 이용하여 50~100Å 두께로 형성할 수 있다.
- [0083] 그리고, 도 6b에 도시된 바와 같이, 상기 어레이 기판(110) 전면에서 포토레지스트와 같은 감광성물질로 이루어진 감광막(170)을 형성한 후, 본 실시예의 하프-톤 마스크(180)를 통해 상기 감광막(170)에 선택적으로 광을 조사한다.
- [0084] 이때, 상기 실시예에 사용한 하프-톤 마스크(180)에는 조사된 광을 모두 투과시키는 제 1 투과영역(I)과 광의 일부만 투과시키고 일부는 차단하는 제 2 투과영역(II) 및 조사된 모든 광을 차단하는 차단영역(III)이 마련되어 있으며, 상기 하프-톤 마스크(180)를 투과한 광만이 감광막(170)에 조사되게 된다.
- [0085] 이어서, 상기 하프-톤 마스크(180)를 통해 노광된 감광막(170)을 현상하고 나면, 도 6c에 도시된 바와 같이, 상기 차단영역(III)과 제 2 투과영역(II)을 통해 광이 모두 차단되거나 일부만 차단된 영역에는 소정 두께의 제 1 감광막패턴(170a)과 제 2 감광막패턴(170b)이 남아있게 되고, 모든 광이 투과된 제 1 투과영역(I)에는 상기 감광막이 완전히 제거되어 상기 제 2 도전막(130) 표면이 노출되게 된다.
- [0086] 이때, 상기 차단영역(III)에 형성된 제 1 감광막패턴(170a)은 제 2 투과영역(II)을 통해 형성된 제 2 감광막패턴(170b)보다 두껍게 형성된다. 또한, 상기 제 1 투과영역(I)을 통해 광이 모두 투과된 영역에는 감광막이 완전히 제거되는데, 이것은 포지티브 포토레지스트를 사용했기 때문이며, 본 발명이 이에 한정되는 것은 아니며 네거티브 포토레지스트를 사용하여도 무방하다.
- [0087] 다음으로, 도 6d에 도시된 바와 같이, 상기와 같이 형성된 제 1 감광막패턴(170a)과 제 2 감광막패턴(170b)을 마스크로 하여, 그 하부에 형성된 제 1 절연막(115b), 비정질 실리콘 박막(120), n+ 비정질 실리콘 박막(125) 및 제 2 도전막(130)을 선택적으로 제거하게 되면, 상기 어레이 기판(110)의 게이트패드부에 상기 게이트패드라인(116p)의 일부를 노출시키는 게이트패드부 콘택홀(140)이 형성된다.
- [0088] 이후, 상기 제 1 감광막패턴(170a)과 제 2 감광막패턴(170b)의 일부를 제거하는 애싱공정을 진행하게 되면, 도 6e에 도시된 바와 같이, 상기 제 2 투과영역(II)의 제 2 감광막패턴이 완전히 제거되게 된다.
- [0089] 이때, 상기 제 1 감광막패턴은 상기 제 2 감광막패턴의 두께만큼이 제거된 제 3 감광막패턴(170a')으로 상기 차단영역(III)에 대응하는 액티브패턴영역 상부에만 남아있게 된다.

- [0090] 이후, 도 6f에 도시된 바와 같이, 상기 남아있는 제 3 감광막패턴(170a')을 마스크로 하여 상기 비정질 실리콘 박막과 n+ 비정질 실리콘 박막 및 제 2 도전막의 일부를 제거함으로써 상기 게이트전극(121) 상부에 상기 비정질 실리콘 박막으로 이루어진 아일랜드 형태의 액티브패턴(124)을 형성한다.
- [0091] 이때, 상기 액티브패턴(124) 상부에는 상기 n+ 비정질 실리콘 박막 및 제 2 도전막으로 이루어지며 상기 액티브패턴(124)과 동일한 형태로 패터닝된 n+ 비정질 실리콘 박막패턴(125') 및 제 2 도전막패턴(130')이 남아있게 된다.
- [0092] 이와 같이 본 발명의 실시예에 따른 액티브패턴(124)은 상기 게이트전극(124) 상부에만 아일랜드 형태로 형성됨에 따라 박막 트랜지스터의 오프전류가 감소되는 이점을 제공한다.
- [0093] 다음으로, 도 4c 및 도 4d에 도시된 바와 같이, 상기 액티브패턴(124)이 형성된 어레이 기판(110) 전면에서 제 3 도전막(150)과 제 4 도전막(160)을 증착한다.
- [0094] 그리고, 상기 어레이 기판(110) 위에 소정의 형태로 패터닝된 제 2 감광막(270)을 형성한다(제 3 마스크공정).
- [0095] 이후, 도 4e 및 도 5c에 도시된 바와 같이, 상기 제 2 감광막(270)을 마스크로 하여 상기 제 3 도전막과 제 4 도전막의 일부영역을 제거함으로써 상기 어레이 기판(110)의 화소부에 상기 제 3 도전막으로 이루어진 화소전극(118)을 형성하는 동시에 상기 제 4 도전막으로 이루어진 소오스전극(122)과 드레인전극(123) 및 데이터라인(117)을 형성한다.
- [0096] 또한, 상기 제 3 마스크공정을 통해 상기 어레이 기판(110)의 데이터패드부 및 게이트패드부에는 각각 상기 제 3 도전막으로 이루어진 데이터패드전극(127p) 및 게이트패드전극(126p)이 형성되게 된다.
- [0097] 이때, 상기 소오스전극(122)과 드레인전극(123) 및 데이터라인(117)의 하부에는 각각 상기 제 3 도전막으로 이루어지며 상기 소오스전극(122)과 드레인전극(123) 및 데이터라인(117)의 형태대로 패터닝된 소오스전극패턴(122')과 드레인전극패턴(123') 및 데이터라인패턴(117')이 형성되게 된다.
- [0098] 또한, 상기 화소전극(118)과 데이터패드전극(127p) 및 게이트패드전극(126p)의 상부에는 각각 상기 제 4 도전막으로 이루어지며 상기 화소전극(118)과 데이터패드전극(127p) 및 게이트패드전극(126p)의 형태대로 패터닝된 화소전극패턴(160')과 데이터패드전극패턴(160'') 및 게이트패드전극패턴(160''')이 남아있게 된다.
- [0099] 또한, 상기 액티브패턴(124) 위에 형성되어 있는 n+ 비정질 실리콘 박막패턴은 상기 제 3 마스크공정을 통해 소정영역이 제거되어 상기 액티브패턴(124)과 소오스·드레인전극(122, 123) 사이를 오믹-콘택시키는 오믹-콘택(ohmic contact)층(125'')을 형성하게 되며, 상기 오믹-콘택층(125'') 상부에는 상기 제 2 도전막으로 이루어지며 상기 오믹-콘택층(125'')과 동일한 형태로 패터닝된 배리어메탈층(130'')이 형성되게 된다.
- [0100] 이때, 상기 게이트패드전극(126p)은 상기 게이트패드부 콘택홀을 통해 하부의 게이트패드라인(116p)과 전기적으로 접속하게 되며, 상기 화소전극(118)은 상기 드레인전극패턴(123')에 연결되어 상부의 드레인전극(123)과 전기적으로 접속하게 된다.
- [0101] 여기서, 상기 제 3 도전막은 상기 화소전극(118)과 데이터패드전극(127p) 및 게이트패드전극(126p)을 구성하기 위해 인듐-틴-옥사이드(Indium Tin Oxide; ITO) 또는 인듐-징크-옥사이드(Indium Zinc Oxide; IZO)와 같은 투과율이 뛰어난 투명한 도전물질을 포함한다.
- [0102] 또한, 상기 제 4 도전막은 상기 소오스전극(122)과 드레인전극(123) 및 데이터라인(117)을 구성하기 위해 알루미늄(aluminium; Al), 알루미늄 합금(Al alloy), 텅스텐(tungsten; W), 구리(copper; Cu), 크롬(chromium; Cr), 몰리브덴(molybdenum; Mo) 등과 같은 저저항 불투명 도전물질로 이루어질 수 있다.
- [0103] 상기 본 발명의 실시예에 따른 데이터라인(117)은 그 하부에 비정질 실리콘 박막으로 이루어진 액티브패턴의 테일(tail)이 존재하지 않아 상기 액티브패턴의 테일에 의한 상기 데이터라인(117)의 신호간섭이 없게 되며, 상기 액티브패턴의 테일 폭만큼 개구율이 증가하게 된다. 또한, 상기 액티브패턴의 테일이 존재하지 않음으로 웨이비 노이즈가 발생하지 않아 고화질의 액정표시장치를 제작할 수 있게 된다. 참고로, 상기 액티브패턴의 테일은 회절마스크를 이용하여 액티브패턴과 소오스·드레인전극 및 데이터라인을 한번의 마스크공정으로 형성하는 과정에서 상기 데이터라인의 하부에 형성되게 되며, 상기 데이터라인의 폭보다 넓은 폭을 가지게 됨에 따라 상기 데이터라인의 신호간섭 및 개구율의 저하를 유발하게 된다.
- [0104] 그리고, 도 4f와 도 4g 및 도 5d에 도시된 바와 같이, 상기 어레이 기판(110) 전면에서 제 2 절연막(115b)을 형성한 후, 포토리소그래피공정(제 4 마스크공정)을 이용하여 상기 제 2 절연막(115b)을 선택적으로 제거함으로써

화소영역과 패드부를 오픈시킨다. 이때, 상기 제 2 절연막(115b)은 반사부에 올록볼록한 요철을 형성하기 위해 포토 아크릴과 같은 유기막으로 형성할 수 있으며, 상기 요철은 반사부의 반사율을 증가시키는 역할을 한다.

[0105] 이때, 전술한 바와 같이 투명한 도전막으로 이루어진 상기 화소전극(118a), 소오스전극패턴(122'), 드레인전극 패턴(123') 및 데이터라인패턴(117')이 불투명한 도전막으로 이루어진 상기 소오스전극(122)과 드레인전극(123) 및 데이터라인(117) 아래에 형성되고, 상기 소오스전극(122)과 드레인전극(123) 및 데이터라인(117) 상부에 제 2 절연막(115b)이 형성되기 때문에 전술한 상기 제 2 절연막(115b)과 투명 도전막(즉, 상기 화소전극(118a), 소 오스전극패턴(122'), 드레인전극패턴(123') 및 데이터라인패턴(117')) 사이의 부착문제가 발생하지 않게 된다.

[0106] 이때, 상기 제 4 마스크공정을 통해 상기 화소전극패턴(160')과 데이터패드전극패턴(160") 및 게이트패드전극패 턴(160'")을 제거하여 상기 화소전극(118)과 데이터패드전극(127p) 및 게이트패드전극(126p)을 노출시킨다.

[0107] 그리고, 상기 해당 화소전극(118)의 일부는 전단 게이트라인(116')의 일부와 오버랩되도록 형성되어 그 하부의 제 1 절연막(115a)을 사이에 두고 상기 전단 게이트라인(116')과 함께 스토리지 커패시터(Cst)를 형성하게 된다.

[0108] 이후, 도 4h 및 도 5e에 도시된 바와 같이, 상기 어레이 기관(110) 전면에 제 5 도전막을 형성한 후, 포토리소 그래픽공정(제 5 마스크공정)을 이용하여 상기 제 5 도전막을 선택적으로 제거함으로써 상기 반사부에 반사전극 (118b)을 형성한다.

[0109] 이때, 상기 제 5 도전막은 상기 반사전극(118b)을 구성하기 위해 알루미늄과 같은 반사율이 뛰어난 도전물질로 이루어질 수 있다.

[0110] 이와 같이 구성된 본 발명의 실시예의 어레이 기관은 화상표시 영역의 외곽에 형성된 실런트에 의해 컬러필터 기관과 대향하여 합착되게 되는데, 이때 상기 컬러필터 기관에는 상기 박막 트랜지스터와 게이트라인 및 데이터 라인으로 빛이 새는 것을 방지하는 블랙매트릭스와 적, 녹 및 청색의 컬러를 구현하기 위한 컬러필터가 형성되 어 있다.

[0111] 이때, 상기 컬러필터 기관과 어레이 기관의 합착은 상기 컬러필터 기관 또는 어레이 기관에 형성된 합착키를 통 해 이루어진다.

[0112] 이때, 상기 실시예는 액티브패턴으로 비정질 실리콘 박막을 이용한 비정질 실리콘 박막 트랜지스터를 예를 들어 설명하고 있으나, 본 발명이 이에 한정되는 것은 아니며 본 발명은 상기 액티브패턴으로 다결정 실리콘 박막을 이용한 다결정 실리콘 박막 트랜지스터에도 적용된다.

[0113] 또한, 본 발명은 액정표시장치뿐만 아니라 박막 트랜지스터를 이용하여 제작하는 다른 표시장치, 예를 들면 구 동 트랜지스터에 유기전계발광소자(Organic Light Emitting Diodes; OLED)가 연결된 유기전계발광 디스플레이장 치에도 이용될 수 있다.

[0114] 상기한 설명에 많은 사항이 구체적으로 기재되어 있으나 이것은 발명의 범위를 한정하는 것이라기보다 바람직한 실시예의 예시로서 해석되어야 한다. 따라서 발명은 설명된 실시예에 의하여 정할 것이 아니고 특허청구범위와 특허청구범위에 균등한 것에 의하여 정하여져야 한다.

발명의 효과

[0115] 상술한 바와 같이, 본 발명에 따른 반사투과형 액정표시장치 및 그 제조방법은 박막 트랜지스터 제조에 사용되 는 마스크수를 줄여 제조공정 및 비용을 절감시키는 효과를 제공한다.

[0116] 또한, 본 발명에 따른 반사투과형 액정표시장치 및 그 제조방법은 액티브패턴의 테일이 존재하지 않아 데이터라 인의 신호간섭이 없으며 상기 액티브패턴의 테일 폭만큼 개구율이 증가하게 된다.

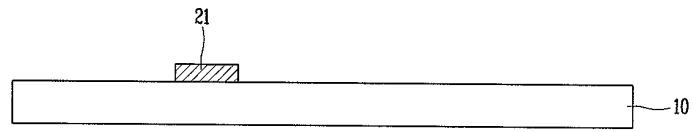
[0117] 또한, 본 발명에 따른 반사투과형 액정표시장치 및 그 제조방법은 웨이브 노이즈가 발생하지 않아 고화질의 액 정표시장치를 제작 할 수 있는 효과를 제공한다.

[0118] 또한, 본 발명에 따른 반사투과형 액정표시장치 및 그 제조방법은 유기막과 투명 도전막 사이의 부착문제를 원 천적으로 해결함으로써 플라즈마 처리가 필요 없게 되어 공정이 간단해지게 된다.

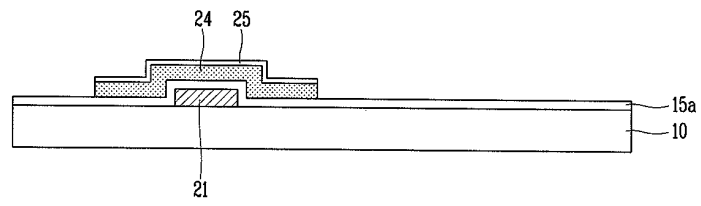
도면의 간단한 설명

[0001] 도 1은 일반적인 액정표시장치를 개략적으로 나타내는 분해사시도.

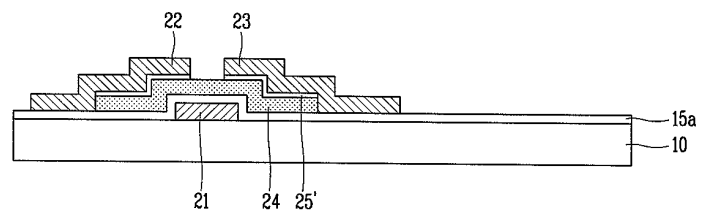
도면2a



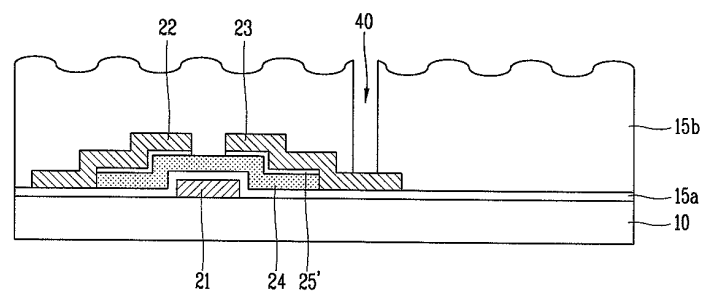
도면2b



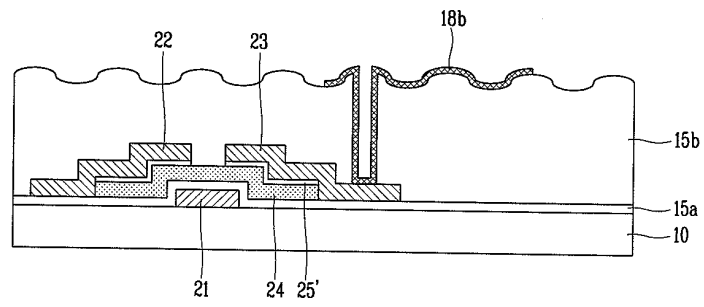
도면2c



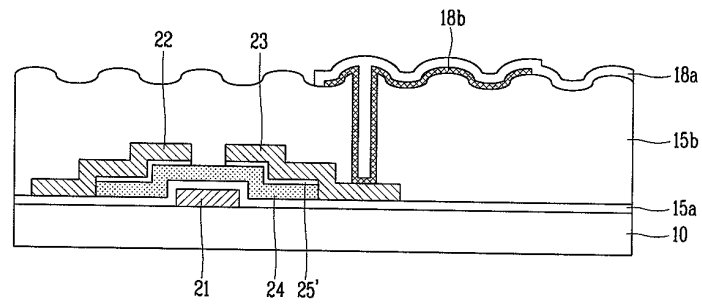
도면2d



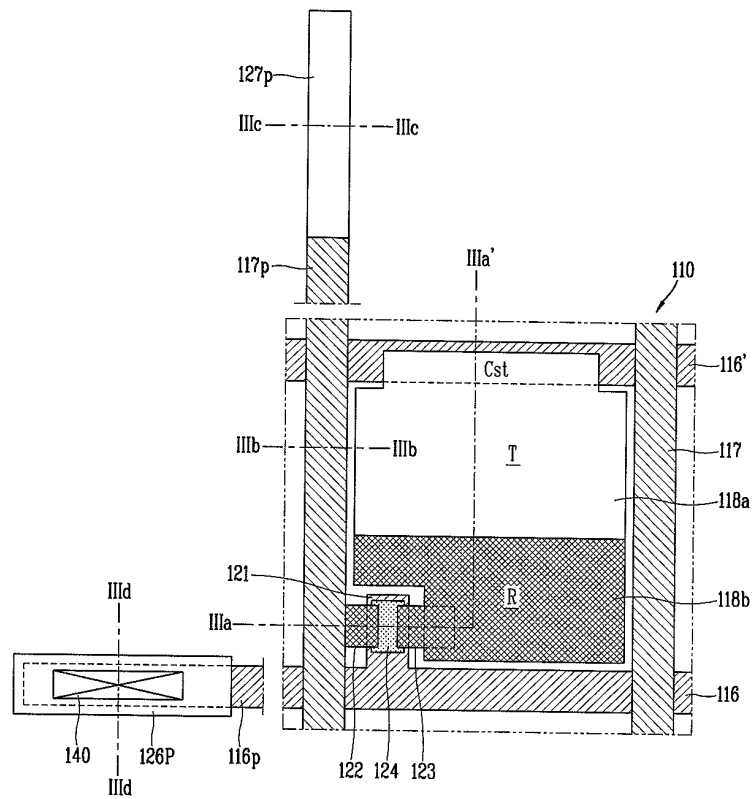
도면2e



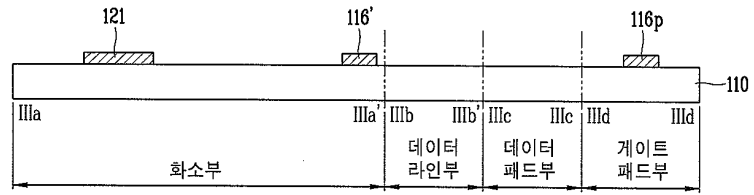
도면2f



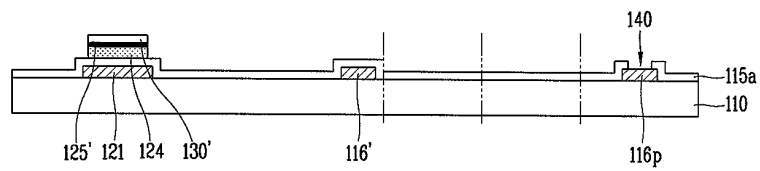
도면3



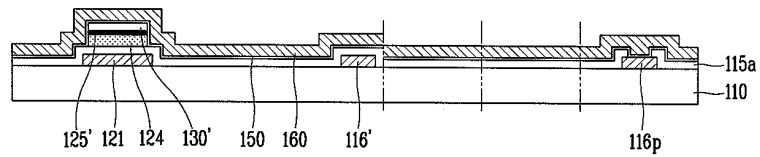
도면4a



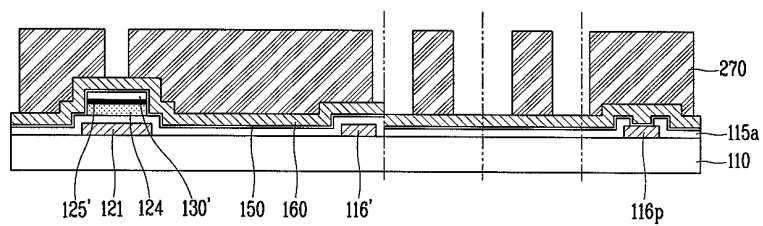
도면4b



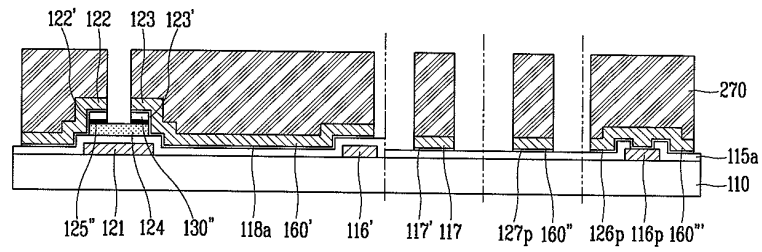
도면4c



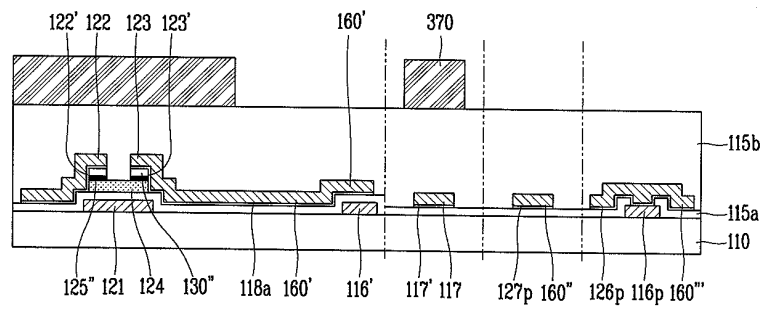
도면4d



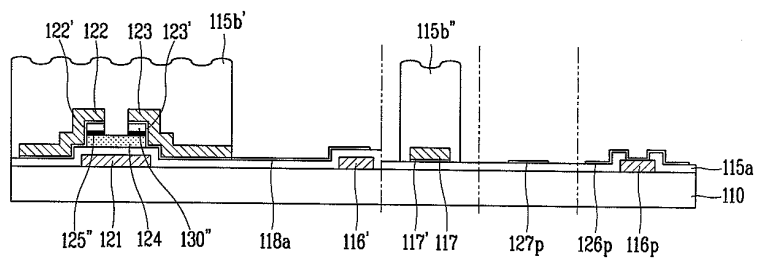
도면4e



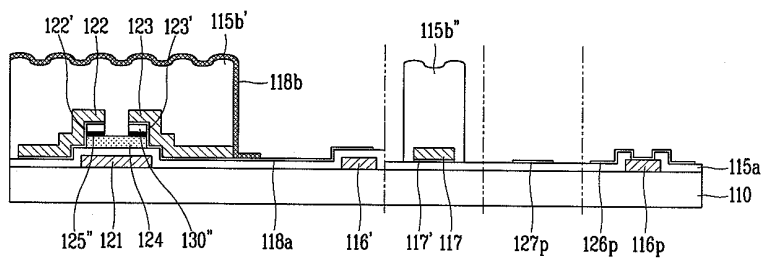
도면4f



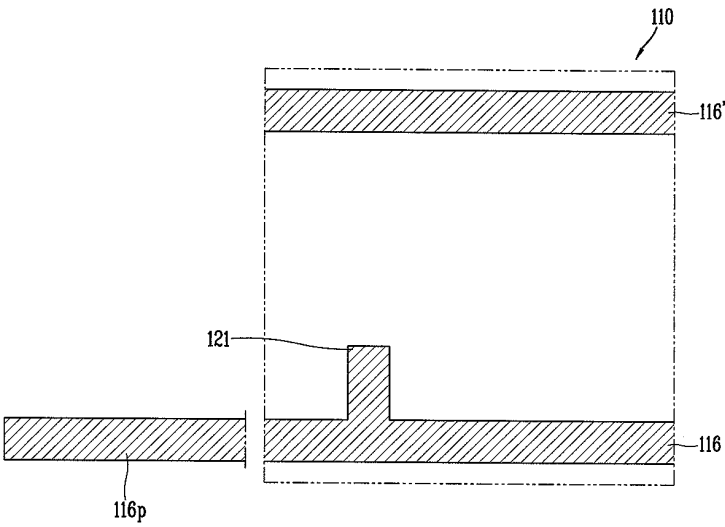
도면4g



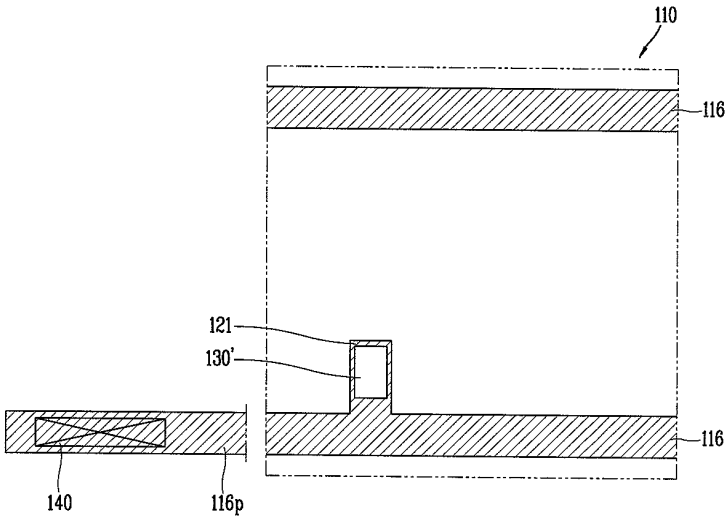
도면4h



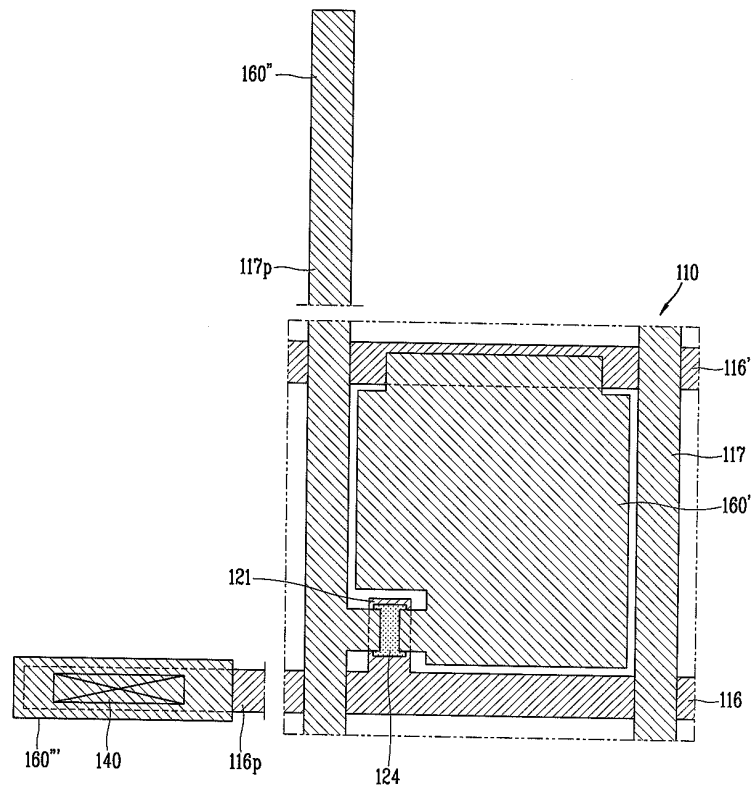
도면5a



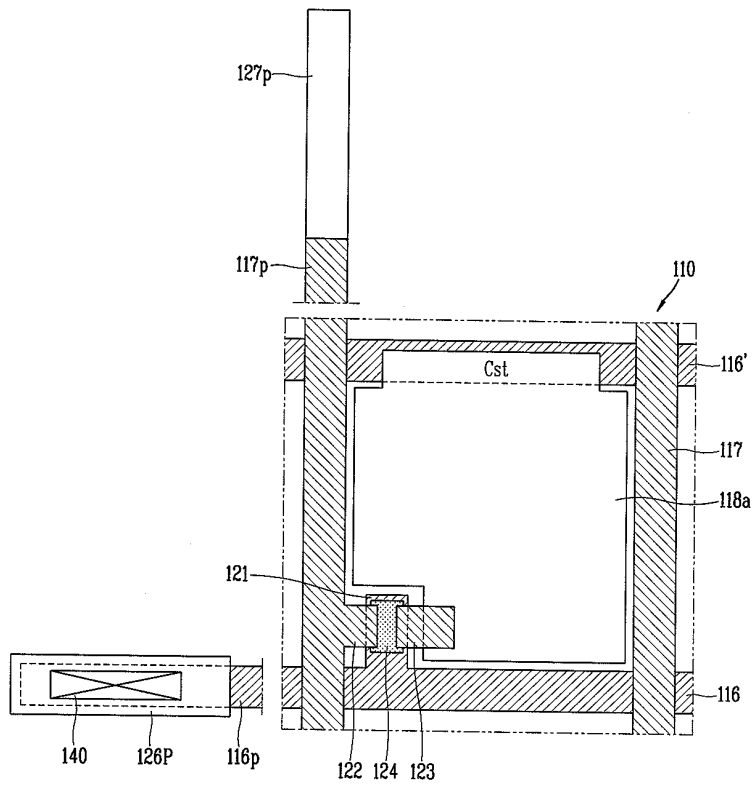
도면5b



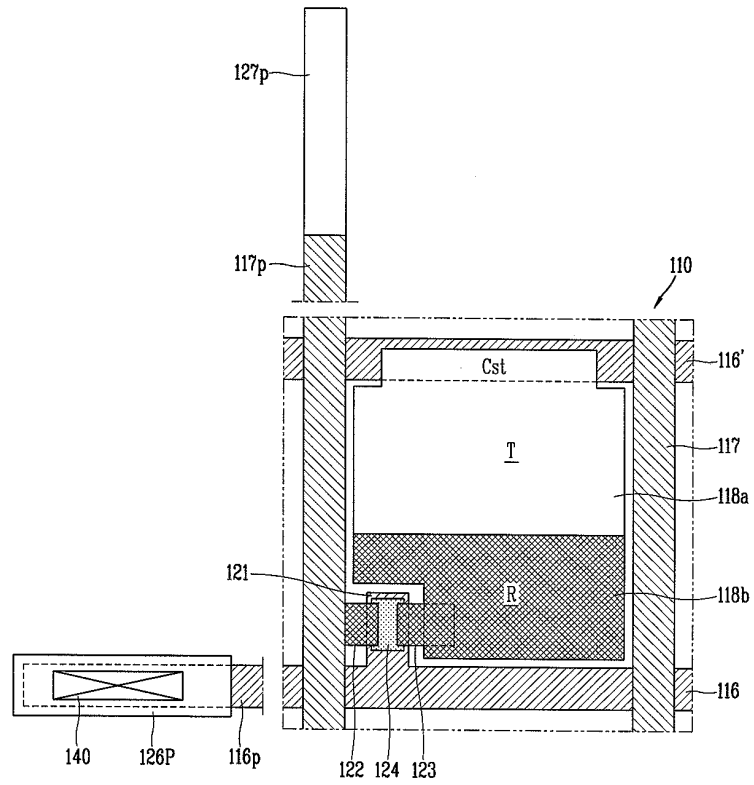
도면5c



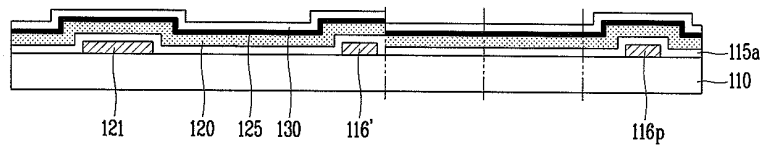
도면5d



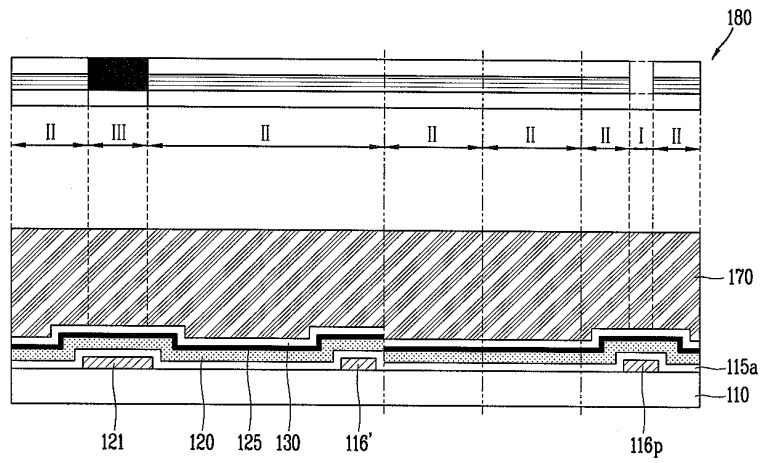
도면5e



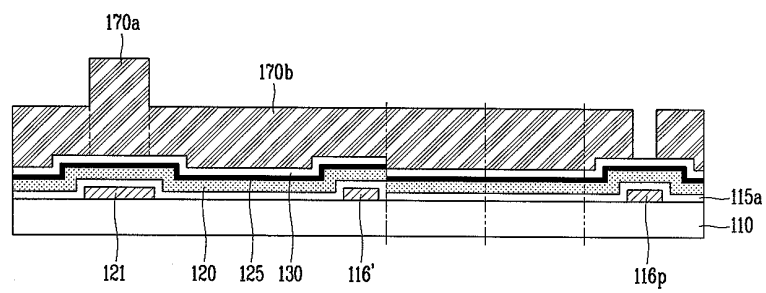
도면6a



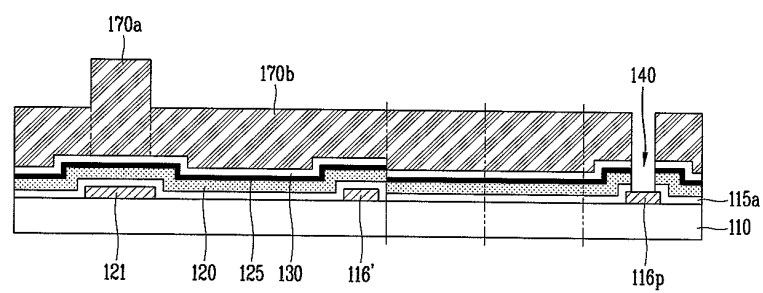
도면6b



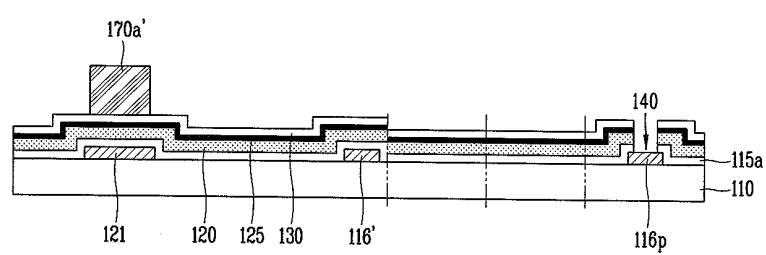
도면6c



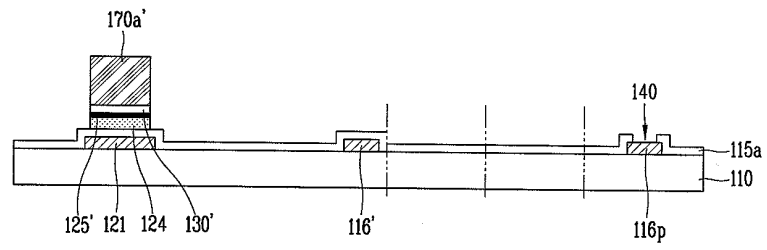
도면6d



도면6e



도면6f



[illegible]