



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0042351  
(43) 공개일자 2009년04월30일

(51) Int. Cl.

G02F 1/1343 (2006.01) G02F 1/1333 (2006.01)

(21) 출원번호 10-2007-0108060

(22) 출원일자 2007년10월26일

심사청구일자 2007년10월26일

(71) 출원인

엘지이노텍 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

김태현

경기 용인시 수지구 죽전2동 815-1번지

(74) 대리인

서교준

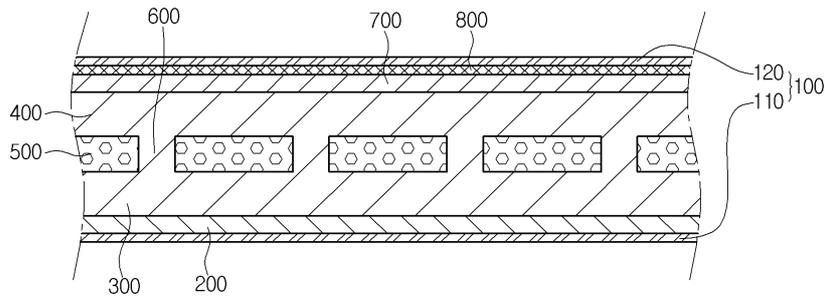
전체 청구항 수 : 총 20 항

(54) 액정표시장치 및 이의 제조방법

(57) 요약

액정표시장치가 개시되어 있다. 액정표시장치는 배선층, 배선층 상에 배치되는 제 1 탄성체층, 제 1 탄성체층 상에 배치되는 제 2 탄성체층 및 제 1 탄성체층 및 제 2 탄성체층 사이에 개재되는 액정층을 포함한다.

대표도 - 도1



## 특허청구의 범위

### 청구항 1

배선층;

상기 배선층 상에 배치되는 제 1 탄성체층;

상기 제 1 탄성체층 상에 배치되는 제 2 탄성체층; 및

상기 제 1 탄성체층 및 상기 제 2 탄성체층 사이에 개재되는 액정층을 포함하는 액정표시장치.

### 청구항 2

제 1 항에 있어서, 상기 제 1 탄성체층 및 상기 제 2 탄성체층 사이에 개재되는 스페이서를 포함하며, 상기 제 1 탄성체층, 상기 제 2 탄성체층 및 상기 스페이서는 일체로 형성되는 액정표시장치.

### 청구항 3

제 1 항에 있어서, 상기 제 1 탄성체층은 배선층을 지지하는 액정표시장치.

### 청구항 4

제 1 항에 있어서, 상기 제 1 탄성체층 및 상기 제 2 탄성체층은 폴리디메틸실록산을 포함하는 액정표시장치.

### 청구항 5

제 1 항에 있어서, 상기 배선층은 전도성 고분자를 포함하는 액정표시장치.

### 청구항 6

제 1 항에 있어서,

상기 배선층은,

제 1 방향으로 배치되는 다수 개의 게이트 배선들;

상기 게이트 배선들에 대하여 교차하여 배치되는 데이터 배선들; 및

상기 데이터 배선들에 전기적으로 연결되는 박막트랜지스터를 포함하는 액정표시장치.

### 청구항 7

제 1 항에 있어서, 상기 제 2 탄성체층 상에 배치되는 전극층을 포함하는 액정표시장치.

### 청구항 8

제 7 항에 있어서, 상기 전극층은 공통의 전압을 인가받는 다수 개의 공통 전극들을 포함하는 액정표시장치.

### 청구항 9

제 1 항에 있어서, 상기 제 2 탄성체층 상에 배치되는 컬러필터층을 포함하는 액정표시장치.

### 청구항 10

배선층을 형성하는 단계;

상기 배선층 상에 제 1 탄성체층을 형성하는 단계;

상기 제 1 탄성체층에 대향되는 제 2 탄성체층을 형성하는 단계; 및

상기 제 1 탄성체층 및 상기 제 2 탄성체층 사이에 액정층을 형성하는 단계;를 포함하는 액정표시장치의 제조방법.

### 청구항 11

제 10 항에 있어서, 상기 제 2 탄성체층 상에 전극층을 형성하는 단계를 포함하는 액정표시장치의 제조방법.

**청구항 12**

제 10 항에 있어서, 상기 배선층을 형성하는 단계에서, 기판 상에 배선층을 형성하고, 상기 기판을 제거하는 단계를 포함하는 액정표시장치의 제조방법.

**청구항 13**

제 10 항에 있어서, 상기 제 1 탄성체층 및 상기 제 2 탄성체층 사이에 개재되는 스페이서를 형성하는 단계를 포함하는 액정표시장치의 제조방법.

**청구항 14**

제 13 항에 있어서,  
상기 스페이서를 형성하는 단계 및 상기 제 2 탄성체층을 형성하는 단계는,  
상기 제 1 탄성체층 상에 성형 패턴을 형성하는 단계;  
상기 성형 패턴 상에 탄성 물질층을 형성하는 단계; 및  
상기 제 1 성형패턴을 제거하는 단계를 포함하는 액정표시장치의 제조방법.

**청구항 15**

제 13 항에 있어서,  
상기 스페이서를 형성하는 단계 및 상기 제 2 탄성체층을 형성하는 단계는  
성형 패턴 상에 탄성 물질층을 형성하는 단계; 및  
상기 탄성 물질층 및/또는 상기 성형 패턴에 열 및/또는 압력을 가하는 단계를 포함하는 액정표시장치의 제조방법.

**청구항 16**

제 15 항에 있어서,  
상기 액정층을 형성하는 단계는,  
상기 스페이서가 형성된 제 2 탄성체층 상에 배향막을 형성하는 단계;  
상기 배향막 상에 액정층을 형성하는 단계; 및  
상기 스페이서를 상기 제 1 탄성체층에 결합시키는 단계를 포함하는 액정표시장치의 제조방법.

**청구항 17**

제 13 항에 있어서,  
상기 제 1 탄성체층을 형성하는 단계 및 상기 스페이서를 형성하는 단계는,  
상기 배선층 상에 탄성 물질층을 형성하는 단계; 및  
상기 탄성 물질층에 성형 패턴을 사용하여, 열 및/또는 압력을 가하는 단계를 포함하는 액정표시장치의 제조방법.

**청구항 18**

제 17 항에 있어서,  
상기 액정층을 형성하는 단계는,  
상기 스페이서가 형성된 제 1 탄성체층 상에 배향막을 형성하는 단계;

상기 배향막 상에 액정층을 형성하는 단계; 및

상기 스페이서를 상기 제 2 탄성체층에 결합시키는 단계를 포함하는 액정표시장치의 제조방법.

**청구항 19**

제 10 항에 있어서, 상기 제 1 탄성체층을 형성하는 단계 및 상기 제 2 탄성체층을 형성하는 단계에서, 상기 제 1 탄성체층 및 상기 제 2 탄성체층은 폴리디메틸실록산을 포함하여 형성하는 액정표시장치의 제조방법.

**청구항 20**

제 10 항에 있어서,

상기 배선층을 형성하는 단계 및 상기 제 1 탄성체층을 형성하는 단계는,

기판 상에 제 1 탄성체층을 형성하는 단계;

상기 기판을 제거하는 단계; 및

상기 제 1 탄성체층 상에 배선층을 형성하는 단계를 포함하는 액정표시장치의 제조방법.

**명세서**

**발명의 상세한 설명**

**기술분야**

<1> 실시예는 액정표시장치 및 이의 제조방법에 관한 것이다.

**배경기술**

<2> 정보화 사회가 발전함에 따라 표시장치에 대한 요구는 다양한 형태로 증가하고 있다. 이에 대하여 LCD(Liquid Crystal Display), PDP(Plasma Display Panel), ELD(Electro Luminescent Display) 등 여러 가지의 평판표시 장치가 활용되고 있다.

<3> 특히, 플렉서블한 평판 표시장치의 활용도가 높아지고 있다.

**발명의 내용**

**해결하고자하는 과제**

<4> 실시예는 플렉서블한 액정표시장치를 제공하고자 한다.

**과제 해결수단**

<5> 실시예에 따른 액정표시장치는 배선층, 상기 배선층 상에 배치되는 제 1 탄성체층, 상기 제 1 탄성체층 상에 배치되는 제 2 탄성체층 및 상기 제 1 탄성체층 및 상기 제 2 탄성체층 사이에 개재되는 액정층을 포함한다.

**효과**

<6> 실시예에 따른 액정표시장치는 배선층을 지지하는 제 1 탄성체층 및 제 1 탄성체층 상에 배치되는 제 2 탄성체층을 포함하고, 제 1 탄성체층 및 제 2 탄성체층이 플렉서블하기 때문에, 플렉서블한 액정표시장치를 구현할 수 있다.

**발명의 실시를 위한 구체적인 내용**

<7> 도 1 은 실시예에 따른 액정표시장치를 도시한 단면도이다. 도 2 는 배선층 및 제 1 탄성체층을 도시한 단면도이다. 도 1 및 도 2 에서의 설명을 위해서 각 구성요소들이 과장되도록 표현된다.

<8> 도 1 및 도 2 를 참조하면, 실시예에 따른 액정표시장치는 외부보호막(100), 배선층(200), 제 1 탄성체층(300), 제 2 탄성체층(400), 액정층(500), 스페이서(600), 전극층(700) 및 컬러필터층(800)을 포함한다.

- <9> 상기 외부보호막(100)은 상기 배선층(200) 및 상기 컬러필터층(800)을 보호한다. 예를 들어, 상기 외부보호막(100)은 상기 배선층(200) 및 상기 컬러필터층(800)을 외부의 습기, 열 및 산소 등으로부터 보호한다.
- <10> 상기 외부보호막(100)으로 사용될 수 있는 물질의 예로서는 폴리 이미드 수지(poly imide resin) 또는 아크릴계 수지(arcryl resin) 등을 들 수 있다. 상기 외부보호막(100)은 예를 들어, 서로 대향되어 배치되는 제 1 외부보호막(110) 및 제 2 외부보호막(120)을 포함한다.
- <11> 상기 제 1 외부보호막(110) 및 상기 제 2 외부보호막(120)의 두께는 예를 들어, 약 5 내지 10 $\mu$ m이다.
- <12> 상기 배선층(200)은 상기 외부보호막(100) 내측에 배치된다. 예를 들어, 상기 제 1 외부보호막(110) 상에 배치되며, 상기 제 1 외부보호막(110)에 접촉된다.
- <13> 상기 배선층(200)은 영상을 표시하는 단위인 픽셀별로 전계를 형성한다. 상기 배선층(200)은 게이트 배선, 절연막(220), 데이터 배선(240), 박막트랜지스터, 보호막(250) 및 화소전극(260)을 포함한다.
- <14> 상기 게이트 배선은 상기 제 1 외부보호막(110) 상에 배치된다. 상기 게이트 배선은 예를 들어 제 1 방향으로 연장되어 배치되며, 다수 개가 배치될 수 있다. 상기 게이트 배선을 통해서 인가되는 전기적인 신호에 의해서 상기 박막트랜지스터가 작동된다.
- <15> 상기 게이트 배선으로 사용될 수 있는 물질의 예로서는 금속 또는 전도성 고분자 등을 들 수 있으며, 상기 전도성 고분자의 예로서는 폴리 아세틸렌(polyacetylene), 폴리 피롤(polypyrrole), 폴리페닐렌 비닐렌(polyphenylene vinylene), 폴리 씨오펜(polythiophene), 폴리 알킬 씨오펜(polyalkylthiophene) 및 폴리 페닐렌(polyphenylene) 등을 들 수 있다.
- <16> 상기 절연막(220)은 상기 게이트 배선을 덮으며, 상기 게이트 배선을 절연한다. 상기 절연막(220)으로 사용될 수 있는 물질의 예로서는 실리콘 산화물(SiOx) 또는 실리콘 질화물(SiNx) 등을 들 수 있으며, 또한, 상기 절연막(220)으로 사용될 수 있는 물질의 예로서는 유기물질 등을 들 수 있다.
- <17> 상기 데이터 배선(240)은 상기 절연막(220) 상에 배치되며, 상기 게이트 배선에 교차하며, 제 2 방향으로 배치된다. 상기 데이터 배선(240)으로 사용되는 물질의 예는 상기 게이트 배선으로 사용되는 물질의 예와 동일하다.
- <18> 상기 데이터 배선(240)은 상기 박막트랜지스터에 전기적으로 연결되며, 상기 데이터 배선(240)을 통해서 상기 화소전극(260)에 전기적인 신호가 인가된다.
- <19> 상기 박막트랜지스터는 상기 데이터 배선(240)에 전기적으로 연결된다. 상기 박막트랜지스터는 다수 개가 상기 제 1 외부보호막(110) 상에 배치될 수 있으며, 상기 박막트랜지스터는 상기 게이트 배선을 통하여 인가되는 신호에 의해서 작동된다.
- <20> 즉, 상기 박막트랜지스터는 상기 게이트 배선을 통해서 인가되는 신호에 의해서 온/오프 작동을 하며, 상기 데이터 배선(240)으로부터 인가되는 전기적인 신호를 상기 화소전극(260)에 전달한다.
- <21> 상기 박막트랜지스터는 각 픽셀당 하나씩 배치될 수 있으며, 상기 박막트랜지스터는 게이트 전극(210), 채널 패턴, 소오스 전극(241) 및 드레인 전극(242)을 포함한다.
- <22> 상기 게이트 전극(210)은 상기 제 1 외부보호막(110) 상에 배치되며, 상기 게이트 배선으로부터 분기된다.
- <23> 상기 채널패턴(230)은 상기 게이트 전극(210)에 대응하여 배치되며, 상기 절연막(220) 상에 배치된다. 상기 채널패턴(230)은 예를 들어, 실리콘 패턴(231) 및 오믹 콘택층(232)을 포함한다.
- <24> 상기 실리콘 패턴(231)은 아몰퍼스 실리콘(amorphous silicon)으로 이루어져 있고, 상기 오믹 콘택층(232)은 상기 실리콘 패턴(231) 상에 한 쌍이 서로 이격되어 배치되며, 불순물이 주입되어 있다.
- <25> 상기 소오스 전극(241)은 상기 한 쌍의 오믹 콘택층(232)들 중 하나 상에 배치되며, 상기 데이터 배선(240)에 전기적으로 연결된다. 상기 소오스 전극(241)은 예를 들어, 상기 데이터 배선(240)으로부터 분기된다.
- <26> 상기 드레인 전극(242)은 상기 한 쌍의 오믹 콘택층(232)들 중 나머지 하나 상에 배치되며, 상기 화소전극(260)에 전기적으로 연결된다. 상기 드레인 전극(242)은 상기 소오스 전극(241)과 소정의 간격으로 이격된다.
- <27> 상기 보호막(250)은 상기 절연막(220) 상에 형성된다. 상기 보호막(250)은 상기 데이터 배선(240) 및 상기 박막트랜지스터를 덮는다. 상기 보호막(250)으로 사용되는 물질의 예는 상기 절연막(220)으로 사용되는 물질의 예와 동일하다.

- <28> 상기 화소전극(260)은 상기 보호막(250) 상에 배치되며, 상기 소오스 전극(241)에 전기적으로 연결된다. 상기 화소전극(260)으로 사용되는 물질의 예로서는 인듐-틴-옥사이드(indium-tin-oxide;ITO), 인듐-징크-옥사이드(indium-zinc-oxide;IZO) 또는 투명한 전도성 고분자 물질 등을 들 수 있다.
- <29> 이와는 다르게, 상기 배선층(200)은 예를 들어, 각 픽셀당 배치되는 플렉서블한 전극들 및 상기 전극들에 각각 연결되는 배선들을 포함할 수 있다. 예를 들어, 상기 배선층(200)은 패시브 매트릭스 방식으로 전계를 형성할 수 있다. 이때, 상기 전극들 및 상기 배선들로 사용되는 물질의 예로서는 전도성 고분자를 들 수 있다.
- <30> 상기 제 1 탄성체층(300)은 상기 배선층(200) 상에 배치되며, 상기 제 1 탄성체층(300)은 플렉서블하다. 상기 제 1 탄성체층(300)의 두께는 예를 들어, 약 0.1mm 내지 0.3mm 이며, 상기 제 1 탄성체층(300)은 투명하다.
- <31> 상기 제 1 탄성체층(300)은 상기 배선층(200)에 결합되어, 상기 배선층(200)을 지지한다. 상기 제 1 탄성체층(300)으로 사용될 수 있는 물질의 예로서는 탄성중합체(elastomer) 등을 들 수 있다.
- <32> 더 자세하게 제 1 탄성체층(300)으로 사용되는 물질은 예를 들어, 폴리디메틸실록산(polydimethylsiloxane;PDMS)이다.
- <33> 폴리디메틸실록산은 매우 유연하고, 플렉서블하며, 표면이 하이드로포빅(hydrophobic) 특성을 가진다.
- <34> 또한, 폴리디메틸실록산은 기판(910)의 상대적으로 넓은 영역에 안정적으로 점착될 수 있으며, 계면 자유에너지(interfacial free energy)가 낮아서 몰딩할 때, 접착이 잘 일어나지 않아서 성형가공성이 좋다.
- <35> 또한, 폴리디메틸실록산은 투명도가 높으며, 매우 강한 내구성을 가지고 있다. 또한, 폴리디메틸실록산은 계면 자유에너지의 조절이 쉽다.
- <36> 따라서, 상기 제 1 탄성체층(300)에 폴리디메틸실록산을 사용하며, 보다 향상된 플렉서블한 액정표시장치를 구현할 수 있다.
- <37> 상기 제 2 탄성체층(400)은 상기 제 1 탄성체층(300)에 대향되어 배치되며, 상기 제 2 탄성체층(400)의 두께는 예를 들어, 약 0.1mm 내지 0.3mm 일 수 있다. 상기 제 2 탄성체층(400)은 플렉서블하며, 상기 제 2 탄성체층(400)으로 사용되는 물질의 예는 상기 제 1 탄성체층(300)으로 사용되는 물질과 동일하다.
- <38> 상기 액정층(500)은 상기 제 1 탄성체층(300) 및 상기 제 2 탄성체층(400) 사이에 개재된다. 상기 액정층(500)은 액정을 포함하고 있으며, 각 픽셀별로 통과하는 광의 세기를 조절한다.
- <39> 상기 스페이서(600)는 상기 제 1 탄성체층(300) 및 상기 제 2 탄성체층(400) 사이에 개재된다. 상기 스페이서(600)는 상기 제 1 탄성체층(300) 및 상기 제 2 탄성체층(400)의 셀 갭을 유지시킨다.
- <40> 상기 스페이서(600)는 예를 들어, 바 형상, 기둥 형상 또는 구 형상을 가질 수 있다. 상기 스페이서(600)로 사용되는 물질의 예는 상기 제 1 탄성체층(300)으로 사용되는 물질의 예와 동일하다.
- <41> 상기 제 1 탄성체층(300), 상기 제 2 탄성체층(400) 및 상기 스페이서(600)는 예를 들어, 일체로 형성될 수 있다.
- <42> 상기 전극층(700)은 상기 제 2 탄성체층(400) 상에 배치된다. 상기 전극층(700)은 공통전극을 포함한다. 상기 공통전극은 예를 들어, 각 픽셀 당 하나씩 배치될 수 있으며, 상기 화소전극(260)에 대향되어 배치된다. 상기 공통전극에는 공통의 전압이 인가된다.
- <43> 상기 컬러필터층(800)은 상기 전극층(700) 상에 배치된다. 상기 컬러필터층(800)은 다수 개의 컬러필터들을 포함한다. 예를 들어, 상기 컬러필터들은 적색 컬러필터들, 녹색 컬러필터들 및 청색 컬러필터들 일 수 있다. 상기 컬러필터들은 예를 들어 각 픽셀 당 하나씩 배치될 수 있다.
- <44> 상기 컬러필터층(800)은 통과하는 백색광을 필터링하여, 각각의 컬러필터들의 색을 가지는 광을 발생시킨다.
- <45> 상기 컬러필터층(800)에는 상기 컬러필터들이 배치되지 않은 영역으로의 광의 통과를 차단하는 블랙매트릭스패턴이 포함될 수 있다.
- <46> 상기 배선층(200)에 인가되는 전기적인 신호들에 의해서 상기 화소전극(260)에 전압이 인가되고, 상기 공통전극에 인가되는 공통의 전압이 인가되어, 상기 화소전극(260) 및 상기 공통전극 사이에 전계가 형성된다.
- <47> 상기 형성된 전계에 의해서, 각 픽셀별로 상기 액정층(500)의 액정이 정렬된다. 상기 정렬된 액정에 의해서, 각

픽셀별로 상기 액정층(500)을 통과하는 광의 세기가 조절되고, 액정표시장치에 영상이 표시된다.

- <48> 또한, 상기 제 1 탄성체층(300)에 의해서 상기 배선층(200) 및 제 1 외부보호막(110)이 지지되고, 상기 제 2 탄성체층(400)에 의해서, 상기 전극층(700), 컬러필터층(800) 및 제 2 외부보호막(120)이 지지된다.
- <49> 즉, 상기 제 1 탄성체층(300) 및 상기 제 2 탄성체층(400)이 액정표시장치를 지지한다. 또한, 상기 제 1 탄성체층(300) 및 상기 제 2 탄성체층(400)은 플렉서블하므로, 실시예에 따른 액정표시장치는 플렉서블하다.
- <50> 도 3a 내지 도 3c 는 실시예에 따른 액정표시장치의 배선층을 형성하는 공정을 도시한 단면도들이다. 도 4a 내지 도 4d 는 실시예에 따른 액정표시장치를 형성하는 공정을 도시한 단면도들이다.
- <51> 도 3a 를 참조하면, 기관(910)이 제공된다. 상기 기관(910)은 예를 들어, 유리기관, 석영기관 및 실리콘 기관일 수 있다.
- <52> 이후, 상기 기관(910) 상에 전면적에 걸쳐서 제 1 도전층이 형성된다. 상기 제 1 도전층으로 사용될 수 있는 물질의 예로서는 금속 또는 도전성 고분자 등을 들 수 있다. 상기 도전성 고분자의 예로서는 폴리아세틸렌, 폴리페닐렌 비닐렌, 폴리피롤, 폴리페닐렌, 폴리씨오펜 및 폴리알킬씨오펜 등을 들 수 있다.
- <53> 또한, 상기 제 1 도전층은 탄소나노튜브일 수 있다. 상기 탄소나노튜브는 용액에 혼합되어 상기 기관(910) 상에 코팅된다.
- <54> 상기 제 1 도전층이 형성된 후, 마스크 공정을 통하여, 상기 기관(910) 상에 제 1 방향으로 연장된 상기 게이트 배선 및 상기 게이트 배선으로부터 분기되는 게이트 전극(210)이 형성된다.
- <55> 이후, 상기 게이트 배선 및 게이트 전극(210)을 덮는 절연막(220)이 상기기관(910) 상에 전면적에 걸쳐 형성된다. 상기 절연막(220)은 실리콘 산화물 또는 실리콘 질화물을 포함하는 무기막이거나, 폴리 이미드(poly imide) 등을 포함하는 유기막일 수 있다.
- <56> 이후, 상기 절연막(220) 상에 아몰퍼스 실리콘층 및 불순물이 포함된 아몰퍼스 실리콘층이 적층되고, 상기 아몰퍼스 실리콘층들은 마스크 공정에 의해서 패터닝되고, 실리콘 패턴(231) 및 오믹 콘택층(232)을 포함하는 채널 패턴(230)이 형성된다.
- <57> 상기 실리콘 패턴(231)은 예를 들어, 섬(island) 형상을 가지며, 상기 오믹 콘택층(232)은 한 쌍이 서로 이격되어 상기 실리콘 패턴(231) 상에 배치되도록 형성된다.
- <58> 도 3b 를 참조하면, 상기 절연막(220) 상에 상기 채널패턴(230)을 덮는 제 2 도전층이 형성된다. 상기 제 2 도전층으로 사용될 수 있는 물질의 예는 상기 제 1 도전층으로 사용되는 물질의 예와 동일하다.
- <59> 상기 제 2 도전층은 마스크 공정에 의해서 패터닝되고, 상기 게이트 배선에 대하여 교차되며, 제 2 방향으로 연장되는 데이터 배선(240), 상기 데이터 배선(240)으로부터 분기되는 소오스 전극(241) 및 상기 소오스 전극(241)에 소정의 간격으로 이격되는 드레인 전극(242)이 형성된다.
- <60> 상기 소오스 전극(241) 및 상기 드레인 전극(242)은 상기 한 쌍의 오믹 콘택층(232) 상에 각각 하나씩 배치된다.
- <61> 이후, 상기 데이터 배선(240), 소오스 전극(241), 및 드레인 전극(242)을 덮는 보호막(250)이 형성된다. 이때, 상기 보호막(250)으로 사용되는 물질의 예는 상기 절연막(220)으로 사용되는 물질의 예와 동일하며, 상기 보호막(250)은 상기 드레인 전극(242)의 일부를 노출하는 홀을 포함한다.
- <62> 도 3c 를 참조하면, 상기 보호막(250) 상에 투명한 제 3 도전층이 형성된다. 상기 제 3 도전층으로 사용될 수 있는 물질의 예로서는 인듐-틴-옥사이드, 인듐-징크-옥사이드 또는 투명한 전도성 고분자 등을 들 수 있다.
- <63> 상기 제 3 도전층은 마스크 공정에 의해서 패터닝되고, 화소전극(260)이 형성된다. 이때, 상기 화소전극(260)은 상기 노출된 드레인 전극(242)과 접촉하며, 전기적으로 연결된다.
- <64> 도 4a 를 참조하면, 상기 배선층(200)이 형성된 후, 상기 배선층(200) 상에 제 1 탄성체층(300)이 형성된다. 상기 제 1 탄성체층(300)은 예를 들어, 탄성중합체 물질이 화학 기상 증착 공정에 의해서 증착되어 형성될 수 있다.
- <65> 이와는 다르게, 상기 제 1 탄성체층(300)은 예를 들어, 용융된 탄성중합체 물질이 상기 배선층(200) 상에 배치되고, 냉각되어 형성될 수 있다.

- <66> 상기 탄성중합체 물질은 예를 들어, 폴리디메틸실록산 일 수 있다.
- <67> 도 4b 를 참조하면, 상기 제 1 탄성체층(300) 상에 제 1 성형패턴(920)이 형성된다. 상기 제 1 성형패턴(920)을 형성하기 위해서, 상기 제 1 탄성체층(300) 상에 포토레지스트필름이 형성된다. 이후, 상기 포토레지스트필름은 노광 공정 및 현상 공정에 의해서 패터닝되어, 상기 제 1 탄성체층(300) 상에 제 1 성형패턴(920)이 형성된다.
- <68> 도 4c 를 참조하면, 상기 제 1 성형패턴(920)의 측면에 스페이서(600)가 형성되고, 상기 제 1 성형패턴(920) 상에 제 2 탄성체층(400)이 형성된다. 상기 스페이서(600) 및 제 2 탄성체층(400)은 용융된 탄성중합체가 상기 제 1 성형패턴(920)의 측면 및 상기 제 1 성형패턴(920) 상에 배치되고, 냉각되어 형성된다. 이때, 제 1 탄성체층(300), 제 2 탄성체층(400) 및 스페이서(600)는 일체로 형성될 수 있다.
- <69> 이와는 다르게, 탄성중합체 물질을 화학 기상 증착 공정에 의해서, 상기 제 1 탄성체층(300)에 증착하여 형성한다.
- <70> 이후, 상기 제 1 성형패턴(920)은 식각액에 의해서 제거된다. 예를 들어, 상기 제 1 성형패턴(920)은 측방으로 분사되는 식각액에 의해서 제거된다.
- <71> 이후, 상기 제 1 탄성체층(300) 및 상기 제 2 탄성체층(400) 사이에 액정이 주입된다. 이때, 상기 액정은 상기 제 1 탄성체층(300) 및 상기 제 2 탄성체층(400)이 폴리디메틸실록산을 포함하는 경우에는, 자동적으로 배향된다.
- <72> 이후, 상기 제 1 탄성체층(300) 상에 제 4 도전층이 형성되고, 상기 제 4 도전층은 마스크 공정에 의해서 패터닝되어, 전극층(700)이 형성된다.
- <73> 이후, 상기 전극층(700) 상에 컬러필터층(800)이 형성된다. 상기 컬러필터층(800)은 예를 들어, 잉크젯 방식으로 상기 전극층(700)의 소정의 영역 상에 안료를 배치하여 형성될 수 있다.
- <74> 도 4d 를 참조하면, 상기 컬러필터층(800)이 형성된 후, 상기 기관(910)은 제거된다. 이때, 상기 기관(910)은 예를 들어, 식각 공정에 의해서 제거될 수 있다.
- <75> 이와는 다르게, 그라인딩 공정에 의해서 상기 기관(910)의 하부가 제거되고, 상기 기관(910)의 나머지 부분은 식각공정에 의해서 제거될 수 있다.
- <76> 이후, 상기 컬러필터층(800) 및 상기 배선층(200) 상에 외부보호막(100)이 형성된다. 상기 외부보호막(100)은 유기물질을 상기 컬러필터층(800) 및 상기 배선층(200) 상에 코팅하여 형성될 수 있다. 상기 유기물질의 예로서는 폴리 이미드 등을 들 수 있다.
- <77> 도 5a 및 도 5b 는 실시예에 따른 액정표시장치의 다른 제조방법에 따른 공정을 도시한 단면도들이다. 본 도면들에서 설명하는 제조방법에서는 앞서 설명한 제조방법을 참조하고, 제 2 탄성체층, 스페이서 및 액정층의 형성에 대하여 추가적으로 설명한다.
- <78> 도 5a 를 참조하면, 탄성중합체층에 스페이서(600)에 대응되는 홈을 가지는 제 2 성형패턴(930)을 배치하고, 상기 제 2 성형패턴(930)에 소정의 열 및 압력을 가한다. 상기 열 및 압력은 상기 탄성중합체의 용융점에 따라서 달라질 수 있다. 이후, 상기 성형된 탄성중합체층은 냉각되고, 제 2 탄성체층(400) 및 스페이서(600)가 일체로 형성된다.
- <79> 도 5b를 참조하면, 상기 제 2 탄성체 및 스페이서(600) 상에 배향막이 형성된다. 상기 배향막 상에 액정을 배치하고, 제 1 탄성체층(300)이 상기 스페이서(600)에 결합된다.
- <80> 도 6a 및 도 6b 는 실시예에 따른 액정표시장치의 또 다른 제조방법에 따른 공정을 도시한 단면도들이다. 본 도면들에서 설명하는 제조방법에서는 앞서 설명한 제조방법을 참조하고, 제 1 탄성체층, 스페이서 및 액정층의 형성에 대하여 추가적으로 설명한다.
- <81> 도 6a 를 참조하면, 기관(910) 상에 배선층(200)을 형성한 후, 상기 배선층(200) 상에 탄성중합체를 포함하는 층을 형성한다. 이후, 제 3 성형패턴(940)을 상기 탄성중합체층 상에 배치하고, 상기 제 3 성형패턴(940)에 소정의 열 및 소정의 압력을 가하여, 제 1 탄성체층(300) 및 스페이서(600)를 형성한다.
- <82> 이후, 상기 제 3 성형패턴(940)을 제거하고, 상기 제 1 탄성체층(300) 상에 배향막을 형성한다. 이후, 상기 제 1 탄성체층(300) 상에 액정을 배치하고, 제 2 탄성체층(400)을 따로 형성하여, 상기 스페이서(600) 및 상기 제 2 탄성체층(400)을 결합시킨다.

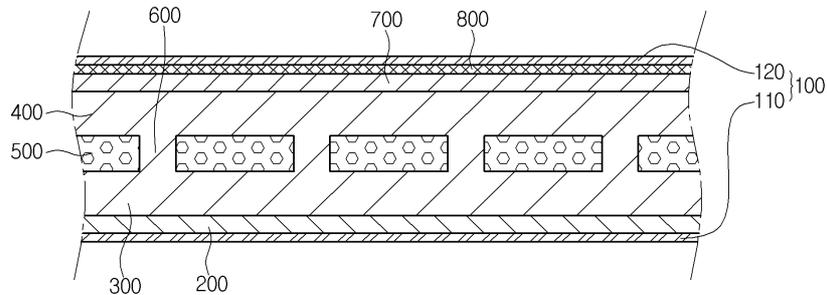
- <83> 도 7a 및 도 7b 는 실시예에 따른 액정표시장치의 또 다른 제조방법에 따른 공정을 도시한 단면도들이다. 본 도면들에서 설명하는 제조방법에서는 앞서 설명한 제조방법을 참조하고, 배선층의 형성 방법에 대해서 추가적으로 설명한다.
- <84> 도 7a 를 참조하면, 제 1 탄성체층(300), 스페이서(600), 제 2 탄성체층(400) 및 액정층(500)을 형성한다.
- <85> 도 7b 를 참조하면, 상기 제 1 탄성체층(300) 상에 배선층(200)이 형성된다. 이때, 상기 배선층(200)은 도 3a 내지 도 3c에서의 기관(910) 상에 형성되는 제조방법과 같은 방식으로 제 1 탄성체층(300) 상에 형성된다.
- <86> 이와는 다르게, 상기 제 1 탄성체층(300) 상에 전도성 고분자 물질을 잉크-젯 프린팅(ink-jet printing), 임프린팅(imprinting) 및 스탬핑(stamping) 등의 방식들 중 어느 하나의 방식에 의해서 배치하여 형성될 수 있다.
- <87> 이때, 상기 배선층(200)은 상기 제 1 탄성체층(300) 상에 다수 개의 전극들 및 상기 전극들에 각각 연결되는 배선들 만을 포함할 수 있다. 즉, 상기 배선층(200)은 패시브 매트릭스 방식에 의해서 작동될 수 있다.

**도면의 간단한 설명**

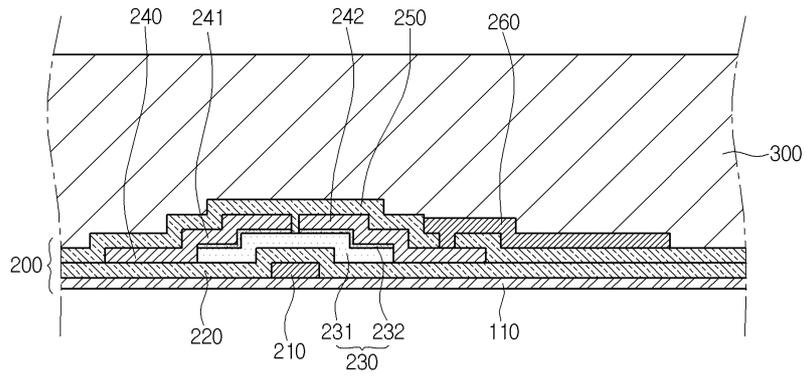
- <88> 도 1 은 실시예에 따른 액정표시장치를 도시한 단면도이다.
- <89> 도 2 는 배선층 및 제 1 탄성체층을 도시한 단면도이다.
- <90> 도 3a 내지 도 3c 는 실시예에 따른 액정표시장치의 배선층을 형성하는 공정을 도시한 단면도들이다.
- <91> 도 4a 내지 도 4d 는 실시예에 따른 액정표시장치를 형성하는 공정을 도시한 단면도들이다.
- <92> 도 5a 및 도 5b 는 실시예에 따른 액정표시장치의 다른 제조방법에 따른 공정을 도시한 단면도들이다.
- <93> 도 6a 및 도 6b 는 실시예에 따른 액정표시장치의 또 다른 제조방법에 따른 공정을 도시한 단면도들이다.
- <94> 도 7a 및 도 7b 는 실시예에 따른 액정표시장치의 또 다른 제조방법에 따른 공정을 도시한 단면도들이다.

**도면**

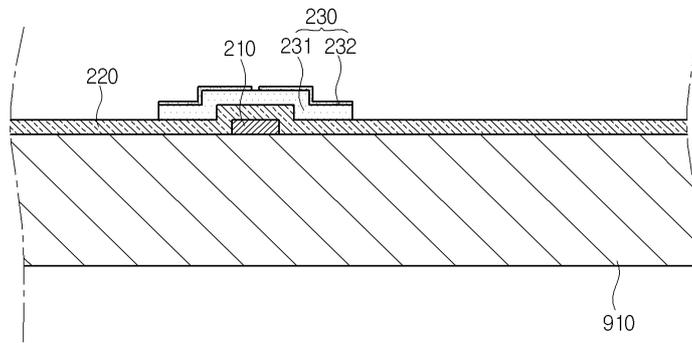
**도면1**



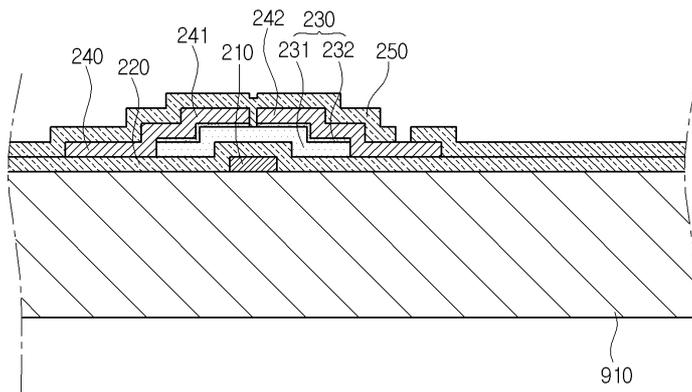
도면2



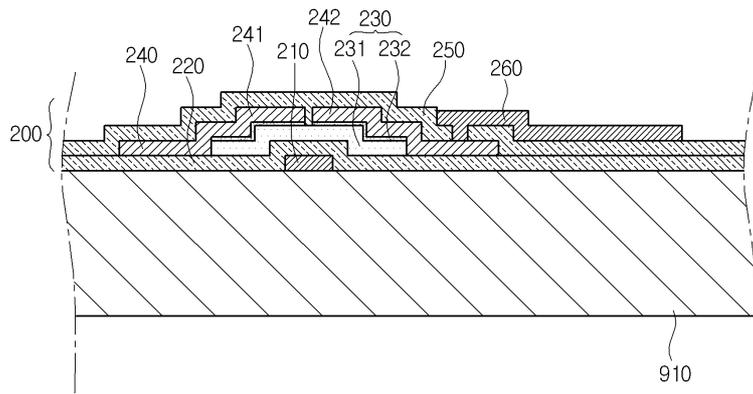
도면3a



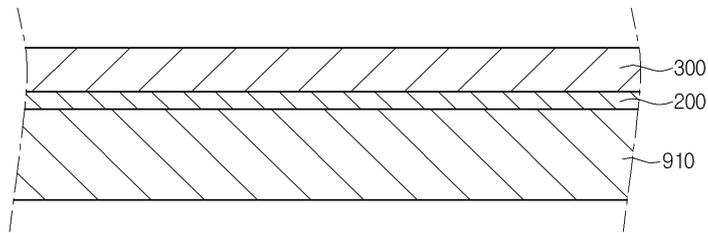
도면3b



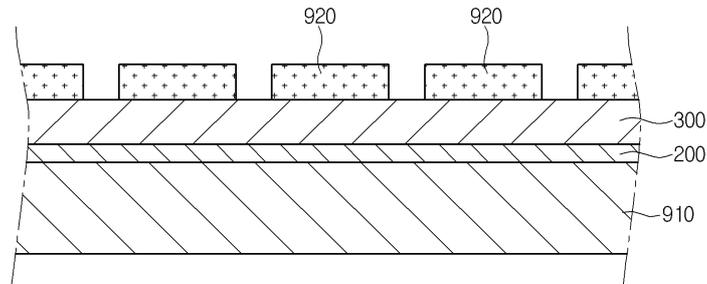
도면3c



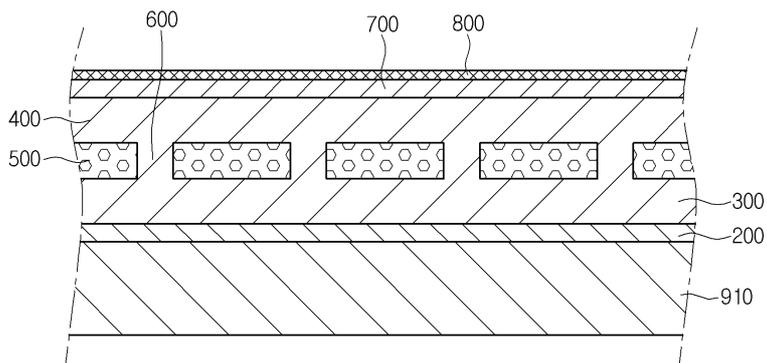
도면4a



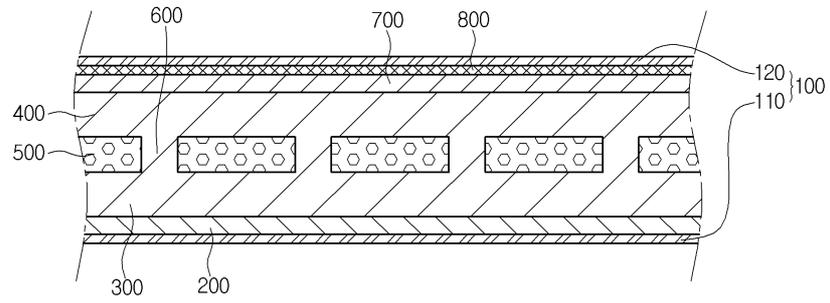
도면4b



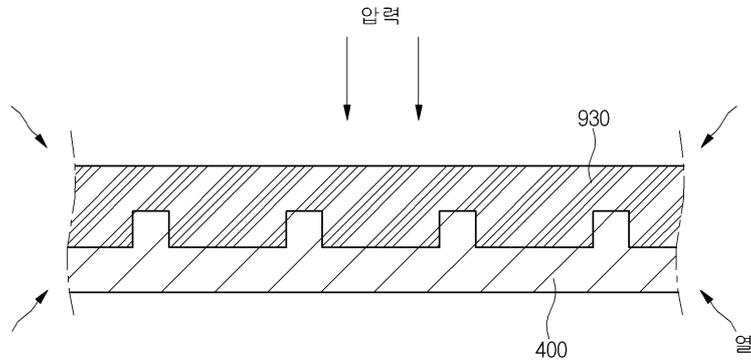
도면4c



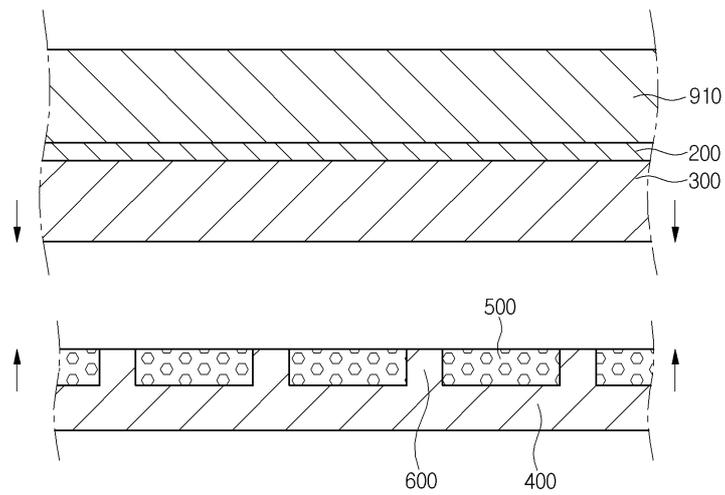
도면4d



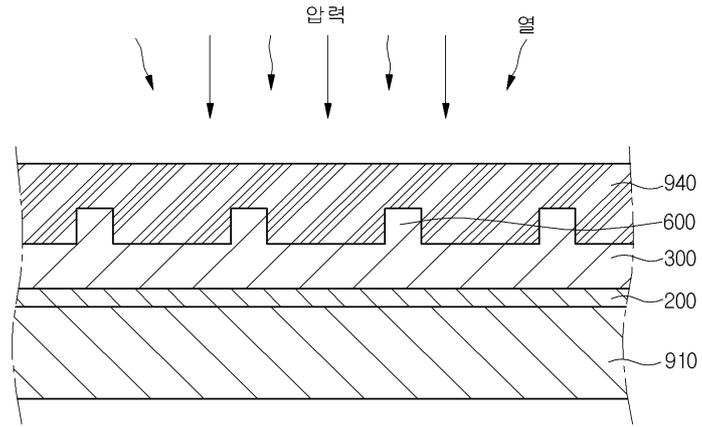
도면5a



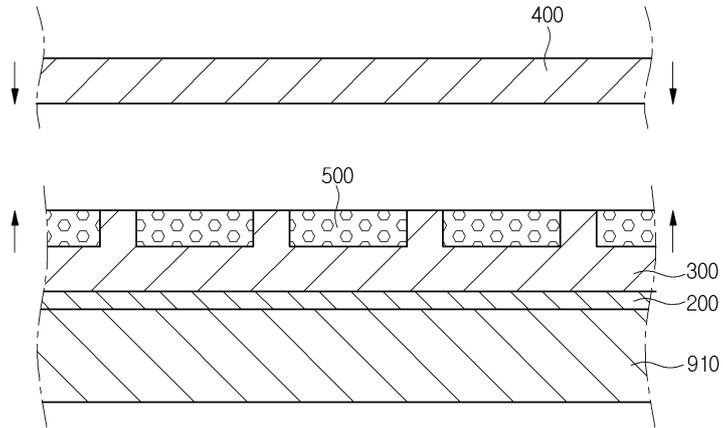
도면5b



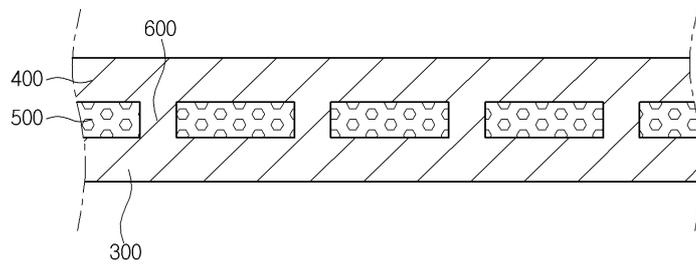
도면6a



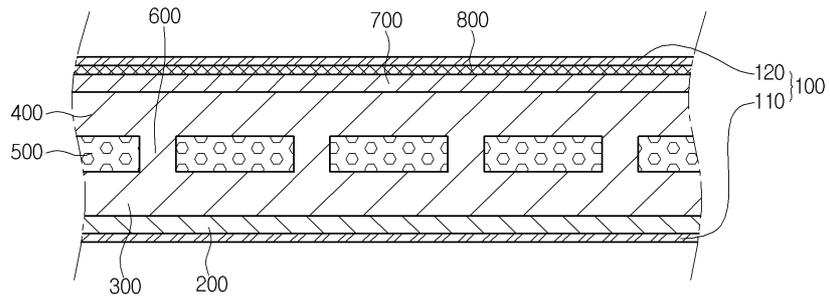
도면6b



도면7a



도면7b



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	<a href="#">KR1020090042351A</a>	公开(公告)日	2009-04-30
申请号	KR1020070108060	申请日	2007-10-26
[标]申请(专利权)人(译)	印诺泰克公司		
申请(专利权)人(译)	LG伊诺特有限公司		
当前申请(专利权)人(译)	LG伊诺特有限公司		
[标]发明人	KIM TAE HYUN		
发明人	KIM, TAE HYUN		
IPC分类号	G02F1/1343 G02F1/1333		
CPC分类号	G02F1/136286 G02F1/134363 G02F1/161 G02F2201/503 H01L29/786		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

公开了一种液晶显示装置。液晶显示装置包括布线层，设置在布线层上的第一弹性层，设置在第一弹性层上的第二弹性层，以及插入在第一弹性层和第二弹性层之间的液晶层。

