



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0067091
(43) 공개일자 2008년07월18일

(51) Int. Cl.

G09G 3/36 (2006.01) G02F 1/133 (2006.01)

G09G 3/20 (2006.01)

(21) 출원번호 10-2007-0004246

(22) 출원일자 2007년01월15일

심사청구일자 2007년06월25일

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

장수혁

대구 북구 동천동 영남2차타운 103동 902호

송홍성

경북 구미시 구평동 474-7 부영아파트 803동 706호

민용기

대구 북구 동천동 891번지 동화골든빌 103동 1205호

(74) 대리인

특허법인로알

전체 청구항 수 : 총 22 항

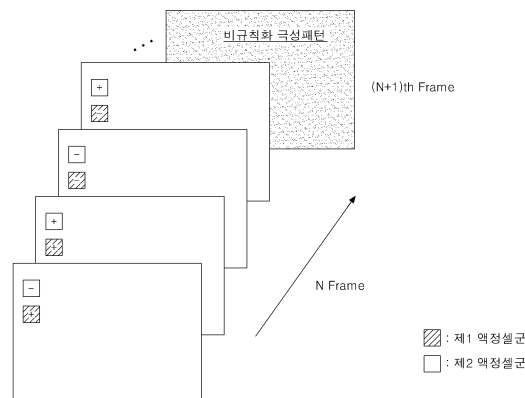
(54) 액정표시장치와 그 구동 방법

(57) 요약

본 발명은 직류화 잔상과 플리커를 예방하여 표시품질을 높이도록 한 액정표시장치와 그 구동방법에 관한 것이다.

이 액정표시장치는 데이터전압이 공급되는 다수의 데이터라인과 스캔펄스가 공급되는 다수의 게이트라인이 형성되고 제1 및 제2 액정셀군을 가지는 액정표시패널; 극성제어신호에 응답하여 상기 데이터라인들에 상기 데이터전압을 공급하는 데이터 구동회로; 상기 스캔펄스를 상기 게이트라인들에 공급하는 게이트 구동회로; 및 상기 극성제어신호를 프레임기간 단위로 다르게 발생하고 다수의 프레임기간 주기로 상기 극성제어신호의 극성 반전주기를 다르게 제어하여 상기 제1 및 제2 액정셀군의 데이터전압 주파수를 서로 다르게 제어하는 극성제어회로를 구비한다.

대표도 - 도6



특허청구의 범위

청구항 1

데이터전압이 공급되는 다수의 데이터라인과 스캔펄스가 공급되는 다수의 게이트라인이 형성되고 제1 및 제2 액정셀군을 가지는 액정표시패널;

극성제어신호에 응답하여 상기 데이터라인들에 상기 데이터전압을 공급하는 데이터 구동회로;

상기 스캔펄스를 상기 게이트라인들에 공급하는 게이트 구동회로; 및

상기 극성제어신호를 프레임기간 단위로 다르게 발생하고 다수의 프레임기간 주기로 상기 극성제어신호의 극성 반전주기를 다르게 제어하여 상기 제1 및 제2 액정셀군의 데이터전압 주파수를 서로 다르게 제어하는 극성제어 회로를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 극성제어회로는,

상기 제1 액정셀군에 공급될 데이터전압 주파수를 상기 제2 액정셀군에 공급될 데이터전압 주파수보다 낮게 제어하는 것을 특징으로 하는 액정표시장치.

청구항 3

제 2 항에 있어서,

상기 제1 액정셀군에 공급될 데이터전압 주파수는 상기 제2 액정셀군에 공급될 데이터전압의 주파수에 대하여 1/2인 것을 특징으로 하는 액정표시장치.

청구항 4

제 1 항에 있어서,

상기 극성제어신호는,

2 수평기간 주기로 논리가 반전되어 상기 액정표시패널의 2 수평라인 주기로 상기 데이터전압의 극성을 반전시키는 제1 극성제어신호;

1 수평기간 주기로 논리가 반전되어 상기 액정표시패널의 1 수평라인 주기로 상기 데이터전압의 극성을 반전시키는 제2 극성제어신호를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 5

제 4 항에 있어서,

상기 제1 극성제어신호는,

제5i(i는 0 이상의 정수) 프레임기간을 제외한 제4i+1 프레임기간에 발생하는 제1a 극성제어신호;

상기 제5i 프레임기간을 제외한 제4i+2 프레임기간에 발생되고 상기 제1a 극성제어신호에 대하여 대략 1 수평기간 만큼의 위상차를 가지는 제1b 극성제어신호;

상기 제5i 프레임기간을 제외한 제4i+3 프레임기간에 발생되고 상기 제1a 극성제어신호에 대하여 역위상으로 발생하는 제1c 극성제어신호; 및

상기 제5i 프레임기간을 제외한 제4i+4 프레임기간에 발생되고 상기 제1b 극성제어신호에 대하여 역위상으로 발생하는 제1d 극성제어신호를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 6

제 5 항에 있어서,

상기 제2 극성제어신호는,

상기 제5i 프레임기간에 발생하는 것을 특징으로 하는 액정표시장치.

청구항 7

제 5 항에 있어서,

상기 극성제어회로는,

프레임기간 단위로 상기 제1a 내지 제1d 극성제어신호, 상기 제2 극성제어신호가 순차 출력하는 것을 특징으로 하는 액정표시장치.

청구항 8

제 7 항에 있어서,

상기 극성제어회로는,

게이트 스타트 펄스를 계수하여 프레임 수를 지시하는 프레임 카운트 정보를 발생하는 프레임 카운터;

소스 출력 인에이블 신호를 계수하여 상기 액정표시패널의 표시라인 수를 지시하는 라인 카운트 정보를 발생하는 라인 카운터;

상기 프레임 카운트 정보와 상기 라인 카운트 정보에 기초하여 상기 제1a 내지 제1d 극성제어신호, 상기 제2 극성제어신호를 발생하는 극성제어신호 발생회로; 및

상기 프레임 카운트 정보에 응답하여 상기 제1a 내지 제1d 극성제어신호, 상기 제2 극성제어신호를 순차적으로 선택하는 멀티플렉서를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 9

제 8 항에 있어서,

상기 극성제어회로는,

상기 제1a 극성제어신호를 반전시켜 상기 제1c 극성제어신호를 발생하고 그 제1c 극성제어신호를 상기 멀티플렉서에 공급하는 제1 인버터; 및

상기 제1b 극성제어신호를 반전시켜 상기 제1d 극성제어신호를 발생하고 그 제1d 극성제어신호를 상기 멀티플렉서에 공급하는 제2 인버터를 더 구비하는 것을 특징으로 하는 액정표시장치.

청구항 10

제 6 항에 있어서,

입력 영상의 디지털 비디오 데이터를 분석하여 그 분석 결과에 따라 상기 극성제어회로의 출력을 제어하는 영상분석회로를 더 구비하는 것을 특징으로 하는 액정표시장치.

청구항 11

제 10 항에 있어서,

상기 영상분석회로는,

상기 입력 영상의 디지털 비디오 데이터를 분석하여 상기 액정표시패널에서 이웃하는 수평라인들 각각에 표시될 데이터의 휘도차가 소정의 임계치 이상인 것으로 판단되면 프레임기간 단위로 상기 제1a 내지 제1d 극성제어신호, 상기 제2 극성제어신호가 순차 출력되도록 상기 극성제어회로를 제어하는 것을 특징으로 하는 액정표시장치.

청구항 12

제 11 항에 있어서,

상기 영상분석회로는,

상기 입력 영상의 디지털 비디오 데이터를 프레임기간 단위로 비교하여 소정의 이동속도로 이동하는 화상이 상기 입력 영상의 디지털 비디오 데이터에 포함된 것으로 판단되면, 프레임기간 단위로 상기 제1a 내지 제1d 극성 제어신호, 상기 제2 극성제어신호가 순차 출력되도록 상기 극성제어회로를 제어하는 것을 특징으로 하는 액정표시장치.

청구항 13

액정표시패널에 공존하는 제1 및 제2 액정셀군에 공급될 데이터전압 주파수를 다르게 제어하도록 극성제어신호를 프레임기간 단위로 다르게 발생하고 다수의 프레임기간 주기로 상기 극성제어신호의 극성 반전주기를 다르게 제어하는 단계;

상기 극성제어신호에 응답하여 상기 액정표시패널의 데이터라인들에 데이터전압을 공급하는 단계; 및

스캔펄스를 상기 액정표시패널의 게이트라인들에 공급하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 14

제 13 항에 있어서,

상기 제1 액정셀군에 공급될 데이터전압 주파수는 상기 제2 액정셀군에 공급될 데이터전압의 주파수보다 낮은 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 15

제 14 항에 있어서,

상기 제1 액정셀군에 공급될 데이터전압 주파수는 상기 제2 액정셀군에 공급될 데이터전압 주파수에 대하여 1/2 인 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 16

제 13 항에 있어서,

상기 극성제어신호는,

2 수평기간 주기로 논리가 반전되어 상기 액정표시패널의 2 수평라인 주기로 상기 데이터전압의 극성을 반전시키는 제1 극성제어신호;

1 수평기간 주기로 논리가 반전되어 상기 액정표시패널의 1 수평라인 주기로 상기 데이터전압의 극성을 반전시키는 제2 극성제어신호를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 17

제 16 항에 있어서,

상기 제1 극성제어신호는,

제5i(i는 0 이상의 정수) 프레임기간을 제외한 제4i+1 프레임기간에 발생하는 제1a 극성제어신호;

상기 제5i 프레임기간을 제외한 제4i+2 프레임기간에 발생되고 상기 제1a 극성제어신호에 대하여 대략 1 수평기간 만큼의 위상차를 가지는 제1b 극성제어신호;

상기 제5i 프레임기간을 제외한 제4i+3 프레임기간에 발생되고 상기 제1a 극성제어신호에 대하여 역위상으로 발생하는 제1c 극성제어신호; 및

상기 제5i 프레임기간을 제외한 제4i+4 프레임기간에 발생되고 상기 제1b 극성제어신호에 대하여 역위상으로 발생하는 제1d 극성제어신호를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 18

제 17 항에 있어서,
상기 제2 극성제어신호는,
상기 제5i 프레임기간에 발생하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 19

제 18 항에 있어서,
상기 극성제어신호를 프레임기간 단위로 다르게 발생하고 다수의 프레임기간 주기로 상기 극성제어신호의 극성 반전주기를 다르게 제어하는 단계는,
상기 프레임기간 단위로 상기 제1a 내지 제1d 극성제어신호, 상기 제2 극성제어신호를 순차 출력하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 20

제 18 항에 있어서,
입력 영상의 디지털 비디오 데이터를 분석하여 그 분석 결과에 따라 상기 극성제어신호를 제어하는 단계를 더 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 21

제 20 항에 있어서,
상기 극성제어신호를 제어하는 단계는,
상기 입력 영상의 디지털 비디오 데이터를 분석하여 상기 액정표시패널에서 이웃하는 수평라인들 각각에 표시될 데이터의 휘도차가 소정의 임계치 이상인 것으로 판단되면 프레임기간 단위로 상기 제1a 내지 제1d 극성제어신호, 상기 제2 극성제어신호를 순차 출력시키는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 22

제 20 항에 있어서,
상기 극성제어신호를 제어하는 단계는,
상기 입력 영상의 디지털 비디오 데이터를 프레임기간 단위로 비교하여 소정의 이동속도로 이동하는 화상이 상기 입력 영상의 디지털 비디오 데이터에 포함된 것으로 판단되면, 프레임기간 단위로 상기 제1a 내지 제1d 극성제어신호, 상기 제2 극성제어신호를 순차 출력시키는 것을 특징으로 하는 액정표시장치의 구동방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <29> 본 발명은 액정표시장치에 관한 것으로, 특히 직류화 잔상과 플리커를 예방하여 표시품질을 높이도록 한 액정표시장치와 그 구동방법에 관한 것이다.
- <30> 액정표시장치는 비디오신호에 따라 액정셀들의 광투과율을 조절하여 화상을 표시한다. 액티브 매트릭스(Active Matrix) 타입의 액정표시장치는 도 1과 같이 액정셀(C1c)마다 형성된 박막트랜지스터(Thin Film Transistor, TFT)를 이용하여 액정셀들에 공급되는 데이터전압을 스위칭하여 데이터를 능동적으로 제어하므로 동화상의 표시 품질을 높일 수 있다. 도 1에 있어서, 도면부호 "Cst"는 액정셀(C1c)에 충전된 데이터전압을 유지하기 위한 스토리지 커패시터(Storage Capacitor, Cst), 'DL'은 데이터전압이 공급되는 데이터라인, 그리고 'GL'은 스캔전압이 공급되는 게이트라인을 각각 의미한다.
- <31> 이와 같은 액정표시장치는 직류 옵션 성분을 감소시키고 액정의 열화를 줄이기 위하여, 이웃한 액정셀들 사이에

서 극성이 반전되고 프레임기간 단위로 극성이 반전되는 인버전 방식(Inversion)으로 구동되고 있다. 그런데 데이터전압의 두 극성 중에서 어느 한 극성이 장시간 우세적(dominant)으로 공급되면 잔상이 발생한다. 이러한 잔상을 액정셀에 동일 극성의 전압이 반복적으로 충전되므로 "직류화 잔상(DC Image sticking)"이라 한다. 이러한 예 중 하나는 액정표시장치에 인터레이스(Interlace) 방식의 데이터전압들이 공급되는 경우이다. 인터레이스 방식은 기수 프레임기간 동안 기수 수평라인의 액정셀들에 공급될 데이터전압을 발생하고, 우수 프레임기간 동안 우수 수평라인의 액정셀들에 공급될 데이터전압이 발생한다.

<32> 도 2는 액정셀(C1c)에 공급되는 인터레이스방식의 데이터전압의 일예를 보여주는 파형도이다. 도 2와 같은 데이터전압이 공급되는 액정셀(C1c)은 기수 수평라인에 배치된 액정셀들 중 어느 하나이다.

<33> 도 2를 참조하면, 액정셀(C1c)에는 기수 프레임기간 동안 정극성 전압이 공급되고 우수 프레임기간 동안 부극성 전압이 공급된다. 인터레이스 방식에서, 기수 수평라인에 배치된 액정셀(C1c)에 기수 프레임기간 동안에만 높은 정극성 데이터전압이 공급된다면, 4 개의 프레임기간 동안 박스 내의 파형과 같이 정극성 데이터전압이 부극성 데이터전압에 비하여 우세적으로 되어 직류화 잔상이 나타나게 된다. 도 3은 직류화 잔상의 실험 결과를 보여주는 이미지이다. 도 3의 좌측 이미지와 같은 원 화상을 인터레이스방식으로 액정표시패널에 일정시간 동안 공급하면 극성이 프레임기간 단위로 변하는 데이터전압이 기수 프레임과 우수 프레임에서 진폭이 달라지고, 그 결과 좌측 이미지와 같은 원 화상 후에 액정표시패널의 모든 액정셀들(C1c)에 중간계조 예를 들면 127 계조의 데이터전압을 공급하면 우측 이미지와 같이 원 화상의 패턴이 희미하게 보이는 직류화 잔상이 나타난다.

<34> 직류화 잔상의 다른 예로써, 동일한 화상을 일정한 속도로 이동 또는 스크롤(scroll)시키면 스크롤되는 그림의 크기와 스크롤 속도의 상관 관계에 따라 액정셀(C1c)에 동일 극성의 전압이 반복적으로 축적되어 직류화 잔상이 나타날 수 있다. 이러한 실예는 도 4와 같다. 도 4는 사선 패턴과 문자 패턴을 일정한 속도로 이동시킬 때 나타나는 직류화 잔상의 실험 결과를 보여주는 이미지이다.

<35> 액정표시장치에서는 직류화 잔상에 의해 동화상 표시품질이 떨어질뿐 아니라 육안으로 휘도차이를 주기적으로 느끼는 플리커(Flicker) 현상에 의해서도 동화상 표시품질이 떨어진다. 따라서, 액정표시장치의 동화상 표시품질을 높이기 위해서는 직류화 잔상을 해결함과 동시에 플리커 현상을 방지하여야 한다.

발명이 이루고자 하는 기술적 과제

<36> 본 발명의 목적은 상기 종래 기술의 문제점들을 해결하고자 안출된 발명으로써 직류화 잔상과 플리커를 예방하여 표시품질을 높이도록 한 액정표시장치와 그 구동방법을 제공하는데 있다.

발명의 구성 및 작용

<37> 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 액정표시장치는 데이터전압이 공급되는 다수의 데이터라인과 스캔펄스가 공급되는 다수의 게이트라인이 형성되고 제1 및 제2 액정셀군을 가지는 액정표시패널; 극성 제어신호에 응답하여 상기 데이터라인들에 상기 데이터전압을 공급하는 데이터 구동회로; 상기 스캔펄스를 상기 게이트라인들에 공급하는 게이트 구동회로; 및 상기 극성제어신호를 프레임기간 단위로 다르게 발생하고 다수의 프레임기간 주기로 상기 극성제어신호의 극성 반전주기를 다르게 제어하여 상기 제1 및 제2 액정셀군의 데이터전압 주파수를 서로 다르게 제어하는 극성제어회로를 구비한다.

<38> 상기 극성제어회로는 상기 제1 액정셀군에 공급될 데이터전압 주파수를 상기 제2 액정셀군에 공급될 데이터전압 주파수보다 낮게 제어한다.

<39> 상기 제1 액정셀군에 공급될 데이터전압 주파수는 상기 제2 액정셀군에 공급될 데이터전압의 주파수에 대하여 1/2이다.

<40> 상기 극성제어신호는 2 수평기간 주기로 논리가 반전되어 상기 액정표시패널의 2 수평라인 주기로 상기 데이터전압의 극성을 반전시키는 제1 극성제어신호; 1 수평기간 주기로 논리가 반전되어 상기 액정표시패널의 1 수평라인 주기로 상기 데이터전압의 극성을 반전시키는 제2 극성제어신호를 포함한다.

<41> 상기 제1 극성제어신호는 제5i(i는 0 이상의 정수) 프레임기간을 제외한 제4i+1 프레임기간에 발생하는 제1a 극성제어신호; 상기 제5i 프레임기간을 제외한 제4i+2 프레임기간에 발생되고 상기 제1a 극성제어신호에 대하여 대략 1 수평기간 만큼의 위상차를 가지는 제1b 극성제어신호; 상기 제5i 프레임기간을 제외한 제4i+3 프레임기간에 발생되고 상기 제1a 극성제어신호에 대하여 역위상으로 발생하는 제1c 극성제어신호; 및 상기 제5i 프레임기간을 제외한 제4i+4 프레임기간에 발생되고 상기 제1b 극성제어신호에 대하여 역위상으로 발생하는 제1d 극성

제어신호를 포함한다.

- <42> 상기 제2 극성제어신호는 상기 제5i 프레임기간에 발생된다.
- <43> 상기 극성제어회로는 프레임기간 단위로 상기 제1a 내지 제1d 극성제어신호, 상기 제2 극성제어신호가 순차 출력한다.
- <44> 상기 극성제어회로는 게이트 스타트 펄스를 계수하여 프레임 수를 지시하는 프레임 카운트 정보를 발생하는 프레임 카운터; 소스 출력 인에이블 신호를 계수하여 상기 액정표시패널의 표시라인 수를 지시하는 라인 카운트 정보를 발생하는 라인 카운터; 상기 프레임 카운트 정보와 상기 라인 카운트 정보에 기초하여 상기 제1a 내지 제1d 극성제어신호, 상기 제2 극성 제어신호를 발생하는 극성제어신호 발생회로; 및 상기 프레임 카운트 정보에 응답하여 상기 제1a 내지 제1d 극성제어신호, 상기 제2 극성 제어신호를 순차적으로 선택하는 멀티플렉서를 구비한다.
- <45> 상기 극성제어회로는 상기 제1a 극성제어신호를 반전시켜 상기 제1c 극성제어신호를 발생하고 그 제1c 극성제어신호를 상기 멀티플렉서에 공급하는 제1 인버터; 및 상기 제1b 극성제어신호를 반전시켜 상기 제1d 극성제어신호를 발생하고 그 제1d 극성제어신호를 상기 멀티플렉서에 공급하는 제2 인버터를 더 구비한다.
- <46> 상기 액정표시장치는 입력 영상의 디지털 비디오 데이터를 분석하여 그 분석 결과에 따라 상기 극성제어회로의 출력을 제어하는 영상분석회로를 더 구비한다.
- <47> 상기 영상분석회로는 상기 입력 영상의 디지털 비디오 데이터를 분석하여 상기 액정표시패널에서 이웃하는 수평 라인들 각각에 표시될 데이터의 휘도차가 소정의 임계치 이상인 것으로 판단되면 프레임기간 단위로 상기 제1a 내지 제1d 극성제어신호, 상기 제2 극성제어신호가 순차 출력되도록 상기 극성제어회로를 제어한다.
- <48> 상기 영상분석회로는 상기 입력 영상의 디지털 비디오 데이터를 프레임기간 단위로 비교하여 소정의 이동속도로 이동하는 화상이 상기 입력 영상의 디지털 비디오 데이터에 포함된 것으로 판단되면, 프레임기간 단위로 상기 제1a 내지 제1d 극성제어신호, 상기 제2 극성제어신호가 순차 출력되도록 상기 극성제어회로를 제어한다.
- <49> 본 발명의 실시예에 따른 액정표시장치의 구동방법은 액정표시패널에 공존하는 제1 및 제2 액정셀군에 공급될 데이터전압 주파수를 다르게 제어하도록 극성제어신호를 프레임기간 단위로 다르게 발생하고 다수의 프레임기간 주기로 상기 극성제어신호의 극성 반전주기를 다르게 제어하는 단계; 상기 극성제어신호에 응답하여 상기 액정표시패널의 데이터라인들에 데이터전압을 공급하는 단계; 및 스캔펄스를 상기 액정표시패널의 게이트라인들에 공급하는 단계를 포함한다.
- <50> 이하, 도 5 내지 도 16을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.
- <51> 도 5 및 도 6을 참조하면, 본 발명의 제1 실시예에 따른 액정표시장치의 구동방법은 N(N은 2 이상의 양의 정수) 개의 프레임기간 동안 액정표시패널에 존재하는 제1 액정셀군에 2 프레임기간 주기로 극성이 반전되는 데이터전압을 공급하고 제2 액정셀군에 1 프레임기간 주기로 극성이 반전되는 데이터전압을 공급한다.(S1) 제1 및 제2 액정셀군 각각은 다수의 액정셀들(C1c)을 포함한다.
- <52> 제N+1 프레임기간 동안, 본 발명의 제1 실시예에 따른 액정표시장치의 구동방법은 제N+1 프레임기간 동안 전술한 N 개의 프레임기간 동안 데이터전압의 극성을 결정하는 극성 패턴과는 다른 극성 패턴으로 데이터전압을 제1 및 제2 액정셀군에 공급한다.(S2) 이하에서, 제N+1 프레임기간 동안 데이터전압의 극성을 제어하는 극성 패턴을 "비규칙화 극성패턴"이라 한다. 비규칙화 극성패턴은 제N+1 프레임기간에 앞선 N 개의 프레임기간 동안 제1 및 제2 액정셀군의 액정셀들(C1c)에 공급되는 데이터전압의 극성패턴과는 다른 극성패턴을 이용하여 액정셀(C1c)의 극성 변화주기를 길게 한다.
- <53> 본 발명의 제1 실시예에 따른 액정표시장치의 구동방법은 제1 액정셀군에 2 프레임기간 주기로 극성이 반전되는 데이터전압을 공급하여 직류화 잔상을 예방하고, 제1 액정셀군에 1 프레임기간 주기로 극성이 반전되는 데이터전압을 공급하여 플리커 현상을 예방한다. 제1 액정셀군으로 인한 직류화 잔상의 예방효과를 도 7을 결부하여 설명하면 다음과 같다.
- <54> 도 7을 참조하면, 제1 액정셀군에 포함된 임의의 액정셀(C1c)에 기수 프레임기간 동안 높은 데이터전압이 공급되고 우수 프레임기간 동안 상대적으로 낮은 데이터전압이 공급되고 그 데이터전압들이 2 프레임기간 주기로 극성이 변한다고 가정한다. 그러면, 제1 및 제2 프레임기간 동안 액정셀(C1c)에 공급되는 정극성 데이터전압들과 제3 및 제4 프레임기간 동안 액정셀(C1c)에 공급되는 부극성 데이터전압들이 중화되어 액정셀(C1c)에 편향된 극

성의 전압이 축적되지 않는다. 따라서, 본 발명의 액정표시장치는 제1 액정셀군에 의해 도 7과 같이 기수 프레임과 우수 프레임 중 어느 하나에서 우세한 극성의 높은 전압이 인가되는 데이터전압 예컨대, 인터레이스 화상의 데이터전압에서도 직류화 잔상이 나타나지 않는다.

- <55> 한편, 제1 액정셀군은 직류화잔상을 예방할 수 있지만 동일 극성의 데이터전압들이 두 프레임기간 주기로 액정셀(C1c)에 공급되므로 플리커가 나타날 수 있다. 제2 액정셀군의 액정셀들(C1c)에는 육안으로 플리커가 거의 느껴지지 않는 1 프레임기간 주기로 극성이 반전되는 데이터전압이 인가되어 제1 액정셀군으로 인한 플리커 현상을 최소화한다. 이는 인간의 육안은 변화에 민감하기 때문에 구동 주파수가 서로 다른 제1 액정셀군과 제2 액정셀군이 공존하는 액정표시장치를 보면 구동 주파수가 높은 제2 액정셀군의 구동 주파수로 제1 액정셀군의 구동 주파수를 인식하기 때문이다.
- <56> 도 8a 내지 도 8e는 도 5 및 도 6에서 'N'을 4라 할 때 액정표시패널에 공급되는 데이터전압들의 극성 패턴의 일례를 보여 준다.
- <57> 도 8a 내지 도 8e를 참조하면, 본 발명의 실시예에 따른 액정표시장치의 구동방법은 20 프레임기간 주기로 데이터전압의 극성패턴을 반복한다.
- <58> 제4i(i는 0 이상의 양의 정수)+1 내지 제4i+4 프레임기간 각각에서, 제1 및 제2 액정셀군의 액정셀들(C1c)은 2 수평기간 단위로 논리가 반전되는 제1 극성제어신호들(Polarity signal, POL1a 내지 POL1d)에 의해 수직방향에서 2 수평기간 주기로 극성이 반전되고 또한, 수평방향에서 이웃하는 데이터전압들의 극성이 서로 상반되는 극성패턴을 가지는 데이터전압들을 충전한다. 제4i+1 내지 제4i+4 프레임기간에서 발생하는 제1 극성제어신호들(POL1a)은 기본적으로 2 수평기간 주기로 논리가 반전되는 수직 2 도트 인버전 형태로 발생된다.
- <59> 제5i(i는 0 이상의 양의 정수) 프레임기간에서, 제1 및 제2 액정셀군의 액정셀들(C1c)은 1 도트 인버전 형태의 비규칙화 극성패턴으로 극성이 달라지는 데이터전압을 충전한다. 즉, 제5i 프레임기간 동안, 제1 및 제2 액정셀군의 액정셀들(C1c)은 1 수평기간 단위로 논리가 반전되는 제2 극성제어신호(POL2)에 의해 수직방향에서 1 수평기간 주기로 극성이 반전되고 또한, 수평방향에서 이웃하는 데이터전압들의 극성이 반전되는 극성패턴을 가지는 데이터전압들을 충전한다. 제1 극성제어신호들(POL1a 내지 POL1d)은 제5i 프레임기간에서 제2 극성제어신호(POL2)로 대체된다.
- <60> 제1 및 제2 프레임기간, 제4 및 제5 프레임기간, 제9 및 제10 프레임기간, 제11 및 제12 프레임기간, 제14 및 제15 프레임기간, 제16 및 제17 프레임기간, 제19 및 제20 프레임기간 각각에서, 제1 및 제2 액정셀군의 액정셀들(C1c)의 일부는 다음 프레임기간에 위치를 유지하고, 다른 일부는 다음 프레임기간에 위치를 다른 수평라인으로 이동한다. 이에 비하여, 제2 내지 제4 프레임기간, 제7 내지 제9 프레임기간, 제10 및 제11 프레임기간, 제12 내지 제14 프레임기간, 제15 및 제16 프레임기간, 제17 내지 제19 프레임기간 각각에서, 제1 및 제2 액정셀군의 액정셀들(C1c)은 이전 프레임과 그 다음 프레임기간 사이에서 위치가 중첩되지 않는다.
- <61> 제4i+1 프레임기간에서 발생하는 제1a 극성제어신호(POL1a)와 제4i+3 프레임기간 동안 발생하는 제1c 극성제어신호(POL1c)는 서로 역위상의 파형으로 발생된다. 제4i+2 프레임기간에서 발생하는 제1b 극성제어신호(POL1b)와 제4i+4 프레임기간 동안 발생하는 제1d 극성제어신호(POL1d)는 서로 역위상의 파형으로 발생된다. 제1a 극성제어신호(POL1a)와 제1b 극성제어신호(POL1b)는 1 수평기간 만큼의 위상차가 있고, 제1c 극성제어신호(POL1c)와 제1d 극성제어신호(POL1d) 역시 1 수평기간 만큼의 위상차가 있다.
- <62> 도 8a 내지 도 8b와 같은 데이터의 극성패턴에 의해 제1 액정셀군의 액정셀들(C1c)에 공급되는 데이터전압은 2 프레임기간 단위로 극성이 반전된다. 이에 비하여, 제2 액정셀군의 액정셀들(C1c)에 공급되는 데이터전압은 1 프레임기간 단위로 극성이 반전된다.
- <63> 제1 액정셀군의 액정셀들(C1c)은 극성 변화주기가 상대적으로 길므로 공간적으로 집중배치되면 플리커를 보이게 할 수 있다. 따라서, 본 발명의 실시예에 따른 액정표시장치의 구동방법은 도 8a 내지 도 8e와 같이 각 프레임기간에서 제1 액정셀군의 액정셀들(C1c)은 3 수평라인이상 연속되지 않도록 데이터전압의 극성을 제어한다.
- <64> 또한, 본 발명의 실시예에 따른 액정표시장치의 구동방법은 도 8a 내지 도 8e와 같이 제1 액정셀군의 액정셀들(C1c)이 존재하는 수평라인의 위치가 연속되는 프레임기간 수를 최대 2 개 이하로 제어한다. 제1 액정셀군의 액정셀들(C1c)은 극성 변화주기가 상대적으로 길므로 그 위치가 3 개 프레임기간 이상 동일하면 다른 수평라인과의 휘도차이를 유발하여 물결 노이즈를 초래할 수 있다.
- <65> 도 9는 도 8a 내지 도 8e와 같은 극성패턴으로 127 계조의 데이터전압을 시편 액정표시패널에 공급하고 그 액정

표시패널의 전압 파형을 측정할 실험 결과를 나타낸다. 이 실험에서, 시편 액정표시패널의 제2 액정셀군은 60Hz 주파수의 데이터전압을 공급받고 제1 액정셀군은 30Hz의 주파수의 데이터전압을 공급받지만 주파수가 빠른 60Hz 주파수가 우세하므로 시편 액정표시패널에서 측정되는 데이터전압의 주파수는 60Hz로 측정되었다. 이러한 데이터전압의 교류전압 값(AC) 즉, 진폭은 30.35mV이고 교류전압의 센터와 기저전압(GND) 사이의 직류오프셋 값(DC)은 1.389V로 측정되었다. 또한, 이 실험에서 시편 액정표시패널 위에 광센서를 설치하여 광파형을 측정할 결과, 제2 액정셀군의 우세적인 주파수로 인하여 시편 액정표시패널의 광파형 역시 60Hz로 측정되었다. 이는 시편 액정표시패널에서 측정되는 광파형은 주파수가 느린 제1 액정셀 보다는 주파수가 빠른 제2 액정셀군의 광변환주기에 의해 결정되기 때문이다.

<66> 도 10 내지 도 14는 본 발명의 제1 실시예에 따른 액정표시장치를 나타낸다.

<67> 도 10을 참조하면, 본 발명의 제1 실시예에 따른 액정표시장치는 액정표시패널(100), 타이밍 콘트롤러(101), POL 로직회로(102), 데이터 구동회로(103), 및 게이트 구동회로(104)를 구비한다.

<68> 액정표시패널(100)은 두 장의 유리기관 사이에 액정분자들이 주입된다. 이 액정표시패널(100)은 m 개의 데이터라인들(D1 내지 Dm)과 n 개의 게이트라인들(G1 내지 Gn)이 교차 구조에 의해 매트릭스 형태로 배치된 m×n 개의 액정셀들(C1c)을 포함한다. 액정셀들(C1c)은 전술한 바와 같이 서로 다른 데이터전압 주파수로 구동되는 제1 액정셀군과 제2 액정셀군을 포함한다.

<69> 액정표시패널(100)의 하부 유리기관에는 데이터라인들(D1 내지 Dm), 게이트라인들(G1 내지 Gn), TFT들, TFT에 접속된 액정셀(C1c)의 화소전극들(1), 및 스토리지 커패시터(Cst) 등이 형성된다. 액정표시패널(100)의 상부 유리기관 상에는 블랙매트릭스, 컬러필터 및 공통전극(2)이 형성된다. 한편, 공통전극(2)은 TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드와 같은 수직전계 구동방식에서 상부 유리기관 상에 형성되며, IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드와 같은 수평전계 구동방식에서 화소전극(1)과 함께 하부 유리기관 상에 형성된다. 액정표시패널(100)의 상부 유리기관과 하부 유리기관 상에는 광축이 직교하는 편광판이 부착되고 액정과 접하는 내면에 액정의 프리틸트각을 설정하기 위한 배향막이 형성된다.

<70> 타이밍 콘트롤러(101)는 수직/수평 동기신호(Vsync, Hsync), 데이터인에이블(Data Enable), 클럭신호(CLK) 등의 타이밍신호를 입력받아 데이터 구동회로(104)와 게이트 구동회로(104) 및 POL 로직회로(102)의 동작 타이밍을 제어하기 위한 제어신호들을 발생한다. 이러한 제어신호들은 게이트 스타트 펄스(Gate Start Pulse : GSP), 게이트 쉬프트 클럭신호(Gate Shift Clock : GSC), 게이트 출력 인에이블신호(Gate Output Enable : GOE), 소스 스타트 펄스(Source Start Pulse : SSP), 소스 샘플링 클럭(Source Sampling Clock : SSC), 소스 출력 인에이블신호(Source Output Enable : SOE), 기준 극성제어신호(Polarity : POL)를 포함한다. 게이트 스타트 펄스(GSP)는 한 화면이 표시되는 1 수직기간 중에서 스캔이 시작되는 시작 수평라인을 지시한다. 게이트 쉬프트 클럭신호(GSC)은 게이트 구동회로 내의 쉬프트 레지스터에 입력되어 게이트 스타트 펄스(GSP)를 순차적으로 쉬프트시키기 위한 타이밍 제어신호로써 TFT의 온(ON) 기간에 대응하는 펄스폭으로 발생된다. 게이트 출력 신호(GOE)는 게이트 구동회로(104)의 출력을 지시한다. 소스 스타트 펄스(SSP)는 데이터 제어신호(DDC)는 데이터가 표시될 1 수평라인에서 시작 화소를 지시한다. 소스 샘플링 클럭(SSC)은 라이징(Rising) 또는 폴링(Falling) 에지에 기준하여 데이터 구동회로(103) 내에서 데이터의 래치동작을 지시한다. 소스 출력 인에이블신호(Source Output Enable : SOE)는 데이터 구동회로(103)의 출력을 지시한다. 기준 극성제어신호(Polarity : POL)는 액정표시패널(100)의 액정셀들(C1c)에 공급될 데이터전압의 극성을 지시한다. 기준 극성제어신호(POL)는 1 수평기간 주기로 논리가 반전되는 1 도트 인버전의 극성제어신호나 2 수평기간 주기로 논리가 반전되는 2 도트 인버전의 극성제어신호 중 어느 한 형태로 발생된다.

<71> POL 로직회로(102)는 게이트 스타트 펄스(GSP), 소스 출력 인에이블신호(SOE), 및 기준 극성제어신호(POL)를 입력받아 제4i+1 내지 제4i+4 프레임기간 동안 제1 극성제어신호(POL1)를 발생하고 제5i 프레임기간 동안 제2 극성제어신호(POL2)를 발생한다. 제1 극성제어신호(POL1)는 제4i+1 프레임기간에서 발생되는 제1a 극성제어신호(POL1a), 제4i+2 프레임기간 동안 발생되는 제1b 극성제어신호(POL1b), 제4i+3 프레임기간 동안 발생되는 제1c 극성제어신호(POL1c), 및 제4i+4 프레임기간 동안 발생되는 제1d 극성제어신호(POL1d)를 포함한다. 또한, POL 로직회로(102)는 선택적으로 모든 프레임기간 동안 기준 극성제어신호(POL)를 그대로 데이터 구동회로(103)에 전달할 수도 있다.

<72> 데이터 구동회로(103)는 타이밍 콘트롤러(101)의 제어 하에 디지털 비디오 데이터(RGB)를 래치하고 그 디지털 비디오 데이터를 타이밍 콘트롤러(101)로부터의 극성제어신호(POL/POL1/POL2)에 응답하여 아날로그 정극성/부극성 감마보상전압으로 변환하여 정극성/부극성 아날로그 데이터전압을 발생하고 그 데이터전압을 데이터라인들

(D1 내지 Dm)에 공급한다.

- <73> 게이트 구동회로(104)는 쉬프트 레지스터, 쉬프트 레지스터의 출력신호를 액정셀의 TFT 구동에 적합한 스윙폭으로 변환하기 위한 레벨 쉬프터 및 레벨 쉬프터와 게이트라인(G1 내지 Gn) 사이에 접속되는 출력 버퍼를 각각 포함하는 다수의 게이트 드라이브 집적회로들로 구성되어 대략 1 수평기간의 펄스폭을 가지는 스캔펄스들을 순차적으로 출력한다.
- <74> 타이밍 콘트롤러(101)와 POL 로직회로(102)는 원칩(One Chip)으로 집적될 수 있다.
- <75> 본 발명의 제1 실시예에 따른 액정표시장치는 타이밍 콘트롤러(101)에 디지털 비디오 데이터(RGB)와 타이밍신호들(Vsync, Hsync, DE, CLK)을 공급하는 시스템(105)을 더 구비한다.
- <76> 시스템(105)은 방송신호, 외부기기 인터페이스회로, 그래픽처리회로, 라인 메모리(106) 등을 포함하여 방송신호나 외부기기로부터 입력되는 영상소스로부터 비디오 데이터를 추출하고 그 비디오 데이터를 디지털로 변환하여 타이밍 콘트롤러(101)에 공급한다. 시스템(106)에서 수신되는 인터레이스 방송신호는 라인메모리에 저장된 후 출력된다. 인터레이스 방송신호의 비디오 데이터는 기수 프레임기간에 기수라인에만 존재하고 우수 프레임기간에 우수라인에만 존재한다. 따라서, 시스템(105)은 인터레이스 방송신호를 수신하면 라인 메모리(106)에 저장된 유효 데이터들의 평균값 또는 블랙 데이터값으로 기수 프레임기간의 우수라인 데이터, 그리고 우수 프레임의 기수라인 데이터를 발생한다. 이러한 시스템(105)은 디지털 비디오 데이터와 함께 타이밍신호들(Vsync, Hsync, DE, CLK)과 전원을 타이밍 콘트롤러(101)에 공급한다.
- <77> 도 11 및 도 12는 데이터 구동회로(103)를 상세히 나타내는 회로도이다.
- <78> 도 11 및 도 12를 참조하면, 데이터 구동회로(103)는 각각 k(k는 m보다 작은 정수) 개의 데이터라인들(D1 내지 Dk)을 구동하는 다수의 집적회로(Integrated Circuit, IC)를 포함하며, 집적회로 각각은 쉬프트 레지스터(111), 데이터 레지스터(112), 제1 래치(113), 제2 래치(114), 디지털/아날로그 변환기(이하, "DAC"라 한다)(115), 차지셰어회로(Charge Share Circuit)(116) 및 출력회로(117)를 포함한다.
- <79> 쉬프트레지스터(111)는 타이밍 콘트롤러(101)로부터의 소스 스타트 펄스(SSP)를 소스 샘플링 클럭(SSC)에 따라 쉬프트시켜 샘플링신호를 발생하게 된다. 또한, 쉬프트 레지스터(111)는 소스 스타트 펄스(SSP)를 쉬프트시켜 다음 단 집적회로의 쉬프트 레지스터(111)에 캐리신호(CAR)를 전달하게 된다. 데이터 레지스터(112)는 타이밍 콘트롤러(101)에 의해 분리된 기수 디지털 비디오 데이터(RGBodd)와 우수 디지털 비디오 데이터(RGBeven)를 일시 저장하고 저장된 데이터들(RGBodd, RGBeven)을 제1 래치(113)에 공급한다. 제1 래치(113)는 쉬프트 레지스터(111)로부터 순차적으로 입력되는 샘플링신호에 응답하여 데이터 레지스터(112)로부터의 디지털 비디오 데이터들(RGBeven, RGBodd)을 샘플링하고, 그 데이터들(RGBeven, RGBodd)을 1 수평라인 분석 래치한 다음, 1 수평라인 분석의 데이터를 동시에 출력한다. 제2 래치(114)는 제1 래치(113)로부터 입력되는 1 수평라인 분석의 데이터를 래치한 다음, 소스 출력 인에이블신호(SOE)의 로우논리기간 동안 다른 집적회로들의 제2 래치(114)와 동시에 래치된 디지털 비디오 데이터들을 출력한다. DAC(115)는 도 12와 같이 정극성 감마기준전압(GH)이 공급되는 P-디코더(PDEC)(121), 부극성 감마기준전압(GL)이 공급되는 N-디코더(NDEC)(122), 극성제어신호들(POL/POL1/POL2)에 응답하여 P-디코더(121)의 출력과 N-디코더(122)의 출력을 선택하기 위한 멀티플렉서(123)를 포함한다. P-디코더(121)는 제2 래치(114)로부터 입력되는 디지털 비디오 데이터를 디코드하여 그 데이터의 계조값에 해당하는 정극성 감마보상전압을 출력하고, N-디코더(122)는 제2 래치(114)로부터 입력되는 디지털 비디오 데이터를 디코드하여 그 데이터의 계조값에 해당하는 부극성 감마보상전압을 출력한다. 멀티플렉서(123)는 극성제어신호(POL/POL1/POL2)에 응답하여 정극성의 감마보상전압과 부극성의 감마보상전압을 교대로 선택하고 선택된 정극성/부극성 감마보상전압을 아날로그 데이터전압으로 출력한다. 차지셰어회로(116)는 소스 출력 인에이블신호(SOE)의 하이논리기간 동안 이웃한 데이터 출력채널들을 단락(short)시켜 이웃한 데이터전압들의 평균값을 출력하거나, 소스 출력 인에이블신호(SOE)의 하이논리기간 동안 데이터 출력채널들에 공통전압(Vcom)을 공급하여 정극성 데이터전압과 부극성 데이터전압의 급격한 변화를 줄인다. 출력회로(117)는 버퍼를 포함하여 데이터라인(D1 내지 Dk)로 공급되는 아날로그 데이터전압의 신호감쇠를 최소화한다.
- <80> 도 13 및 도 14는 POL 로직회로(102)를 상세히 나타내는 회로도들이다.
- <81> 도 13 및 도 14를 참조하면, POL 로직회로(102)는 프레임 카운터(131), 라인 카운터(132), POL 발생회로(133), 및 멀티플렉서(134)를 구비한다.
- <82> 프레임 카운터(131)는 1 프레임기간 동안 1회 발생되고 1 프레임기간의 시작과 동시에 발생되는 게이트 스타트 펄스(GSP)에 응답하여 액정표시패널(100)에 표시될 화상의 프레임 수를 지시하는 프레임 카운트 정보(Fcnt)를

출력한다. 프레임 카운트 정보(Fcnt)는 도 8a 내지 도 8e와 같은 데이터전압의 극성패턴이 발생된다고 가정할 때 20 개의 프레임기간 각각을 식별할 수 있도록 5 비트 정보로 발생된다.

<83> 라인 카운터(132)는 매 수평라인에 데이터전압을 공급하는 시점을 지시하는 소스 출력 인에이블 신호(SOE)에 응답하여 액정표시패널(100)에 표시될 수평라인을 지시하는 라인 카운트 정보(Lcnt)를 출력한다. 라인 카운트 정보(Fcnt)는 도 8a 내지 도 8e와 같은 데이터전압의 극성패턴에서 알 수 있는 바와 같이 액정표시패널(100)에 표시되는 데이터전압의 극성이 1 또는 2 수평라인 주기로 반전되므로 2 비트 정보로 발생된다.

<84> 프레임 카운터(131)와 라인 카운터(132)에 공급되는 타이밍 신호로써 타이밍 콘트롤러(101)의 내부 발진기로부터 발생하는 클럭을 이용할 수 있으나, 이 클럭은 주파수가 높기 때문에 타이밍 콘트롤러(101)와 POL 로직회로(102) 사이에서 EMI(electromagnetic interference)를 증가시킬 수 있다. 본 발명은 타이밍 콘트롤러(101)의 내부 발진기에서 발생하는 클럭에 비하여 주파수가 작은 게이트 스타트 펄스(GSP)와 소스 출력 인에이블신호(SOE)를 프레임 카운터(131)와 라인 카운터(132)의 동작 타이밍 신호로 이용하여 타이밍 콘트롤러(101)와 POL 로직회로(102) 사이에서 EMI의 증가를 줄일 수 있다.

<85> POL 발생회로(133)는 제1 POL 발생회로(141), 제2 POL 발생회로(142), 제3 POL 발생회로(143), 제1 및 제2 인버터(144, 145)를 포함한다. 제1 POL 발생회로(141)는 라인 카운터 정보(Lcnt)에 기초하여 2 수평기간 단위로 극성이 반전되는 제1a 극성제어신호(POL1a)를 발생한다. 제1 인버터(144)는 제1a 극성제어신호(POL1a)를 반전시켜 제1c 극성제어신호(POL1c)를 발생한다. 제2 POL 발생회로(142)는 라인 카운터 정보(Lcnt)에 기초하여 2 수평기간 단위로 극성이 반전되고 제1a 극성제어신호(POL1a)에 대하여 대략 1 수평기간만큼의 위상차를 가지는 제1b 극성제어신호(POL1b)를 발생한다. 제2 인버터(145)는 제1b 극성제어신호(POL1b)를 반전시켜 제1d 극성제어신호(POL1d)를 발생한다. 제3 POL 발생회로(143)는 라인 카운터 정보(Lcnt)에 기초하여 1 수평기간 단위로 극성이 반전되는 제2 극성제어신호(POL1b)를 발생한다. 제1 내지 제3 POL 발생회로(141, 142, 143) 각각은 프레임 카운터 정보(Fcnt)에 응답하여 프레임기간 주기로 극성제어신호(POL1a 내지 POL1d, POL2)의 극성을 반전시킨다.

<86> 멀티플렉서(134)는 프레임 카운터 정보(Fcnt)에 응답하여 도 8a 내지 도 8e와 같이 각 프레임기간에 대응하는 POL 발생회로(133)로부터의 극성제어신호(POL1, POL2)를 선택한다. 이 멀티플렉서(134)는 세트 메이커에 의해 선택되는 별도의 옵션핀에 의해 모든 프레임기간에서 기준 극성제어신호(POL)를 출력할 수도 있다. 옵션핀은 멀티플렉서(134)의 옵션 제어단자에 접속되어 세트 메이커의 오퍼레이터에 의해 기저전압 또는 전원전압(Vcc)에 선택적으로 접속되어 멀티플렉서(134)의 출력을 기준 극성제어신호(POL)로 고정한다.

<87> 도 15는 본 발명의 제2 실시예에 따른 액정표시장치의 구동방법을 설명하기 위한 흐름도이다.

<88> 도 15를 참조하면, 본 발명의 제2 실시예에 따른 액정표시장치의 구동방법은 입력 데이터를 분석하여, 그 입력 데이터가 인터레이스 데이터 또는 스캔 데이터와 같이 직류화 잔상이 나타날 수 있는 데이터인가를 판단한다.(S1, S2)

<89> S2 단계에서, 현재 입력되는 데이터가 직류화 잔상이 나타날 수 있는 데이터로 판단되면 본 발명의 제2 실시예는 N 개의 프레임기간 동안 액정표시패널에 존재하는 제1 액정셀군에 2 프레임기간 주기로 극성이 반전되는 데이터전압을 공급하고 제2 액정셀군에 1 프레임기간 주기로 극성이 반전되는 데이터전압을 공급한다.(S3) 이어서, 본 발명의 제2 실시예는 제N+1 프레임기간 동안 제N+1 프레임기간 동안 전술한 N 개의 프레임기간 동안 데이터전압의 극성을 결정하는 극성 패턴과는 다른 극성 패턴의 "비규칙화 극성패턴"으로 데이터전압을 제1 및 제2 액정셀군에 공급한다.(S4) 따라서, 본 발명의 제2 실시예는 입력 데이터가 인터레이스 데이터 또는 스캔 데이터와 같이 직류화잔상이 발생될 수 있는 데이터로 판단되면 제1 액정셀군의 데이터전압 구동 주파수를 제2 액정셀군의 데이터전압 구동 주파수보다 낮게 제어한다.

<90> S2 단계에서, 현재 입력되는 데이터가 직류화 잔상이 나타나지 않는 데이터로 판단되면 본 발명의 제2 실시예는 모든 프레임기간에서 기준 극성제어신호(POL)를 발생하여 제1 및 제2 액정셀군의 데이터전압 구동 주파수를 동일하게 제어한다.(S5)

<91> 도 16은 본 발명의 제2 실시예에 따른 액정표시장치를 나타낸다.

<92> 도 16을 참조하면, 본 발명의 제2 실시예에 따른 액정표시장치는 시스템(105), 액정표시패널(100), 영상 분석회로(161), 타이밍 콘트롤러(101), POL 로직회로(162), 데이터 구동회로(103), 및 게이트 구동회로(104)를 구비한다. 이 실시예에서 시스템(105), 액정표시패널(100), 타이밍 콘트롤러(101), 데이터 구동회로(103) 및 게이트 구동회로(104)는 전술한 제1 실시예와 실질적으로 동일하므로 동일한 도면부호를 붙이고 그에 대한 상세한 설명

을 생략하기로 한다.

- <93> 영상 분석회로(161)는 현재 입력되는 영상의 디지털 비디오 데이터들에 대하여 직류화 잔상이 발생 가능한 데이터인가를 판단한다. 영상 분석회로(161)는 1 프레임 영상에서 이웃하는 라인들 간의 데이터를 비교하여 그 라인들 간의 데이터가 소정의 임계치 이상으로 크면 현재 입력되는 데이터를 인터레이스 데이터로 판단한다. 또한, 영상 분석회로(161)는 프레임단위로 각 픽셀들의 데이터를 비교하여 표시영상에서 움직이는 화상과 그 화상의 이동속도를 검출하여, 미리 설정된 속도로 움직임 화상이 일정하게 이동한다면 그 움직임 화상이 포함된 프레임 데이터를 스크롤 데이터로 판단한다. 이러한 영상 분석의 결과로, 영상 분석회로(161)는 인터레이스 데이터, 스크롤 데이터를 지시하는 선택신호(SEL2)를 발생하고 그 선택신호(SEL2)를 이용하여 POL 로직회로(162)를 제어한다.
- <94> POL 로직회로(162)는 영상 분석회로(161)로부터의 선택신호(SEL2)의 제1 논리값에 응답하여 도 13과 같이 제 4i+1 내지 제4i+4 프레임기간 각각에 대응하는 제1 극성제어신호들(POL1a 내지 POL1d)과 제2 극성제어신호(POL2)를 순차적으로 발생한다. 이와 달리, POL 로직회로(162)는 선택신호(SEL2)의 제2 논리값에 응답하여 인터레이스 데이터, 스크롤 데이터 이외의 데이터들이 입력될 때 모든 프레임기간에서 기준 극성제어신호(POL)를 그대로 데이터 구동회로(103)에 전달한다.
- <95> 타이밍 컨트롤러(101), 영상 분석회로(161), 및 POL 로직회로(162)는 원칙으로 집적될 수 있다.

발명의 효과

- <96> 상술한 바와 같이, 본 발명에 따른 액정표시장치와 그 구동방법은 액정표시패널의 제1 액정셀군에 공급되는 데이터전압의 구동 주파수를 낮게 제어하여 직류화 잔상을 예방하고 제2 액정셀군에 공급되는 데이터전압의 구동 주파수를 높게 제어하여 플리커를 예방하여 표시품질을 높일 수 있다.
- <97> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

- <1> 도 1은 액정표시장치의 액정셀을 보여 주는 등가 회로도.
- <2> 도 2는 인터레이스 데이터의 일예를 보여 주는 파형도.
- <3> 도 3은 인터레이스 데이터로 인한 직류화 잔상을 보여 주는 실험 결과 화면.
- <4> 도 4는 스크롤 데이터로 인한 직류화 잔상을 보여 주는 실험 결과 화면.
- <5> 도 5는 본 발명의 제1 실시예에 따른 액정표시장치의 구동방법을 설명하기 위한 흐름도.
- <6> 도 6은 제1 및 제2 액정셀군에 충전되는 데이터전압의 극성 변화를 보여 주는 도면.
- <7> 도 7은 제1 액정셀군에 충전되는 데이터전압의 일예를 보여 주는 파형도.
- <8> 도 8a 내지 도 8e는 20 프레임기간 동안 제1 및 제2 액정셀군에 공급되는 데이터전압의 극성패턴을 보여 주는 도면.
- <9> 도 9는 도 8a 내지 도 8e와 같은 극성패턴을 가지는 데이터전압들이 공급되는 액정표시패널에서 측정되는 데이터전압의 교류 값과 직류오프셋 값을 보여 주는 파형도.
- <10> 도 10은 본 발명의 제1 실시예에 따른 액정표시장치를 나타내는 블록도.
- <11> 도 11은 도 10에 도시된 데이터 구동회로를 상세히 나타내는 블록도.
- <12> 도 12는 도 11에 도시된 디지털/아날로그 변환기를 상세히 나타내는 회로도.
- <13> 도 13은 도 10에 도시된 POL 로직회로를 상세히 나타내는 블록도.
- <14> 도 14는 도 13에 도시된 POL 발생회로를 상세히 나타내는 블록도.
- <15> 도 15는 본 발명의 제2 실시예에 따른 액정표시장치의 구동방법을 설명하기 위한 흐름도.

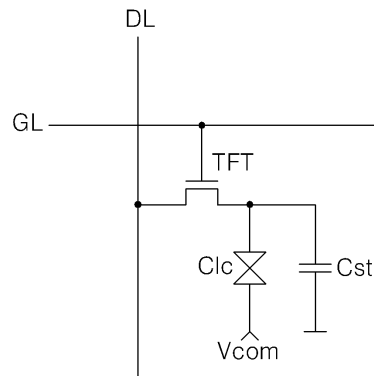
<16> 도 16은 본 발명의 제2 실시예에 따른 액정표시장치를 나타내는 블록도.

<17> < 도면의 주요 부분에 대한 부호의 설명 >

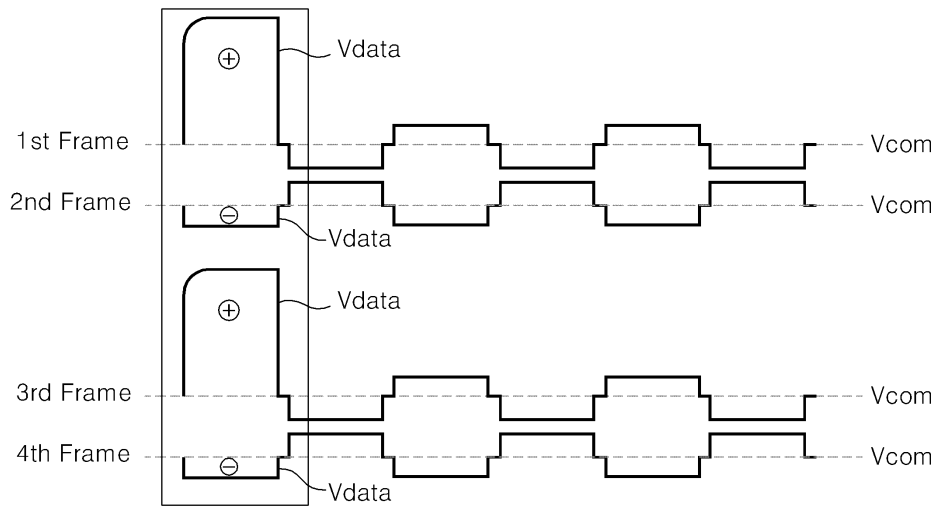
- | | |
|------------------------------------|------------------|
| <18> 100 : 액정표시패널 | 101 : 타이밍 컨트롤러 |
| <19> 102, 162 : POL 로직회로 | 103 : 데이터 구동회로 |
| <20> 104 : 게이트 구동회로 | 105 : 시스템 |
| <21> 106 : 라인 메모리 | 111 : 쉬프트 레지스터 |
| <22> 112 : 데이터 레지스터 | 113, 114 : 래치 |
| <23> 115 : 디지털/아날로그 변환기 | 116 : 차지웨어회로 |
| <24> 117 : 출력회로 | 121 : P-디코더 |
| <25> 122 : N-디코더 | 123, 134 : 멀티플렉서 |
| <26> 131 : 프레임 카운터 | 132 : 라인 카운터 |
| <27> 133, 141, 142, 143 : POL 발생회로 | 144, 145 : 인버터 |
| <28> 161 : 영상 분석회로 | |

도면

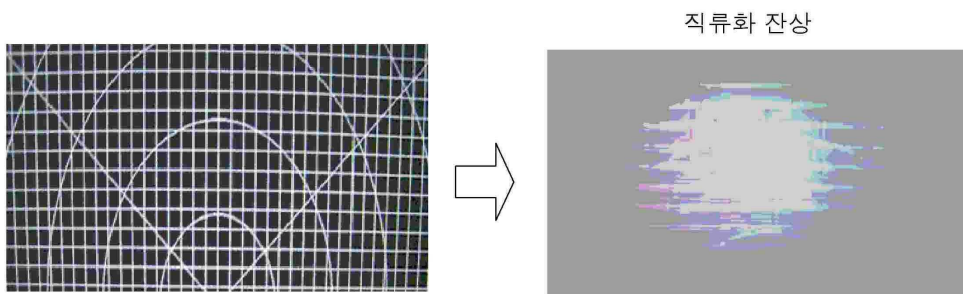
도면1



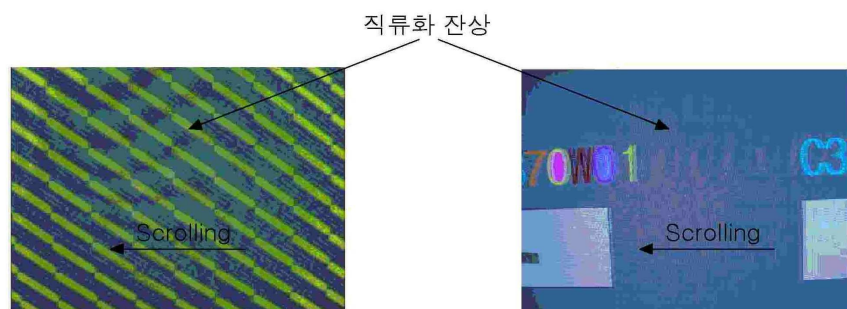
도면2



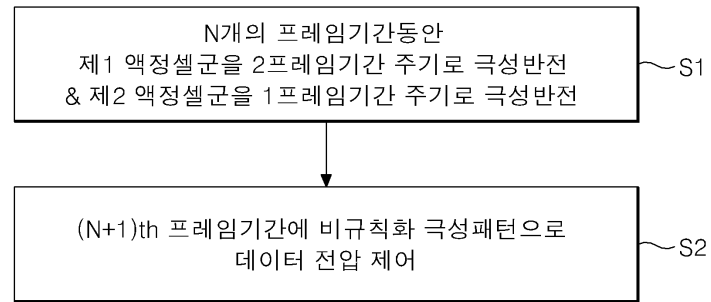
도면3



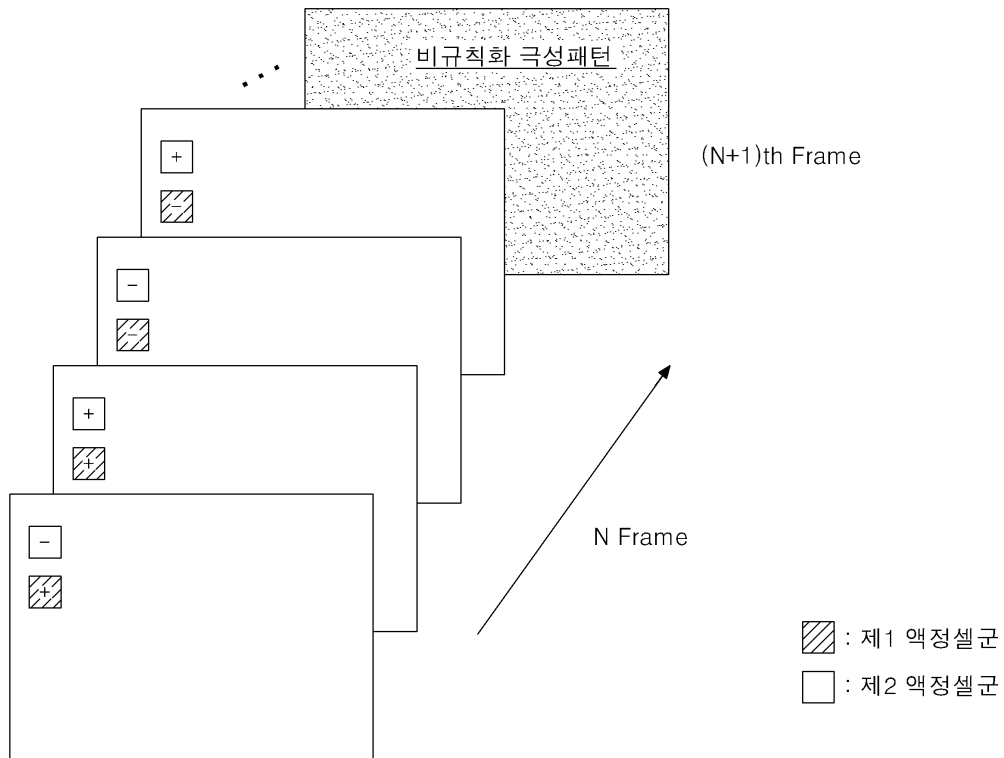
도면4



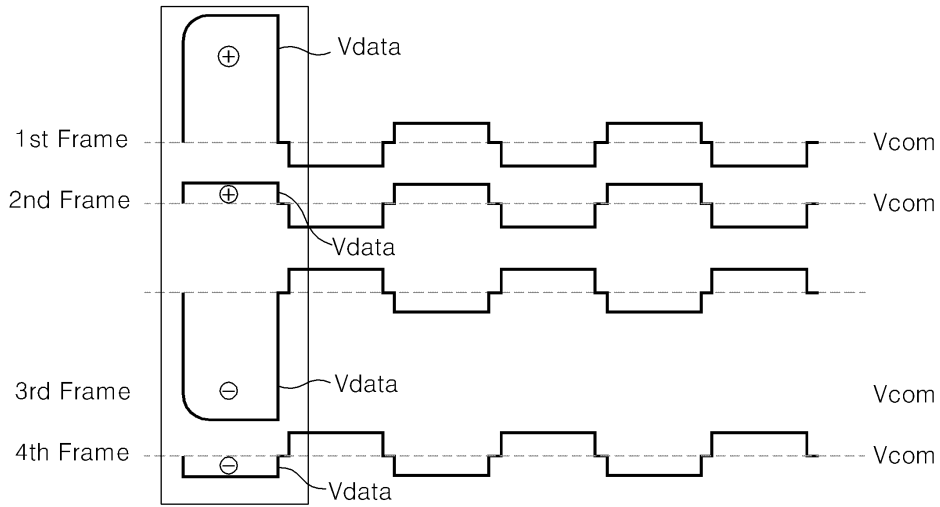
도면5



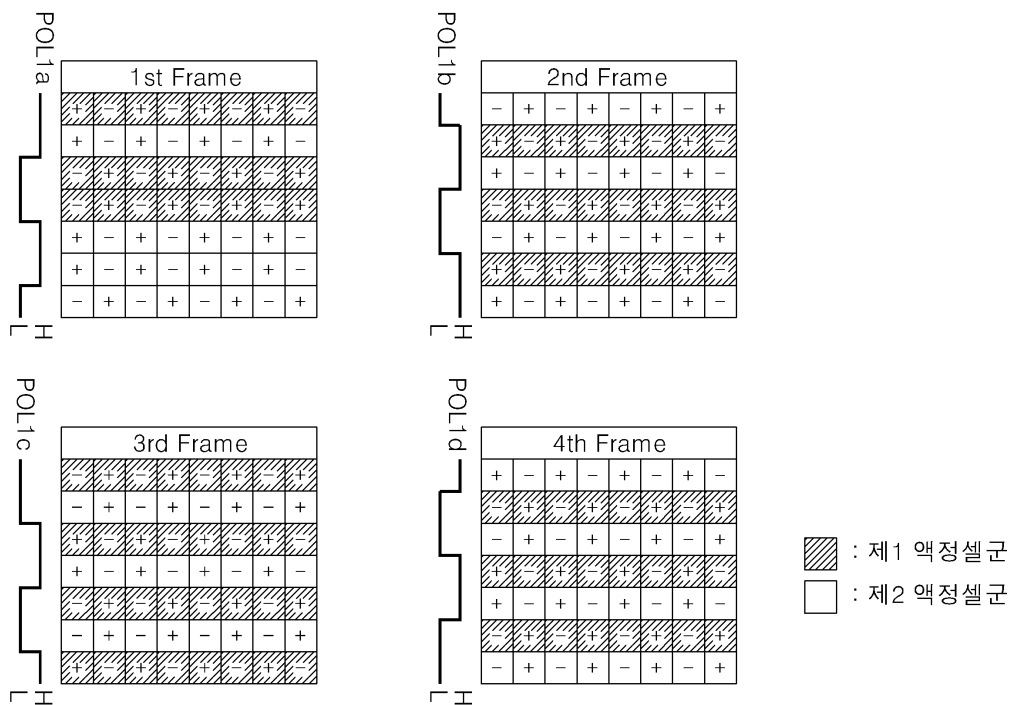
도면6



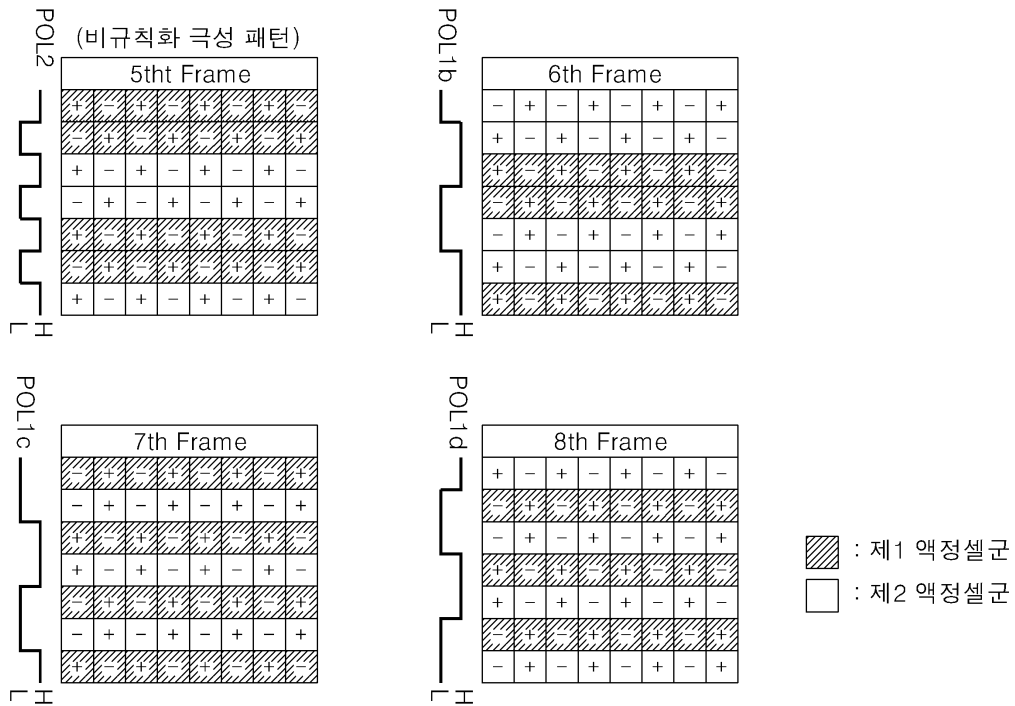
도면7



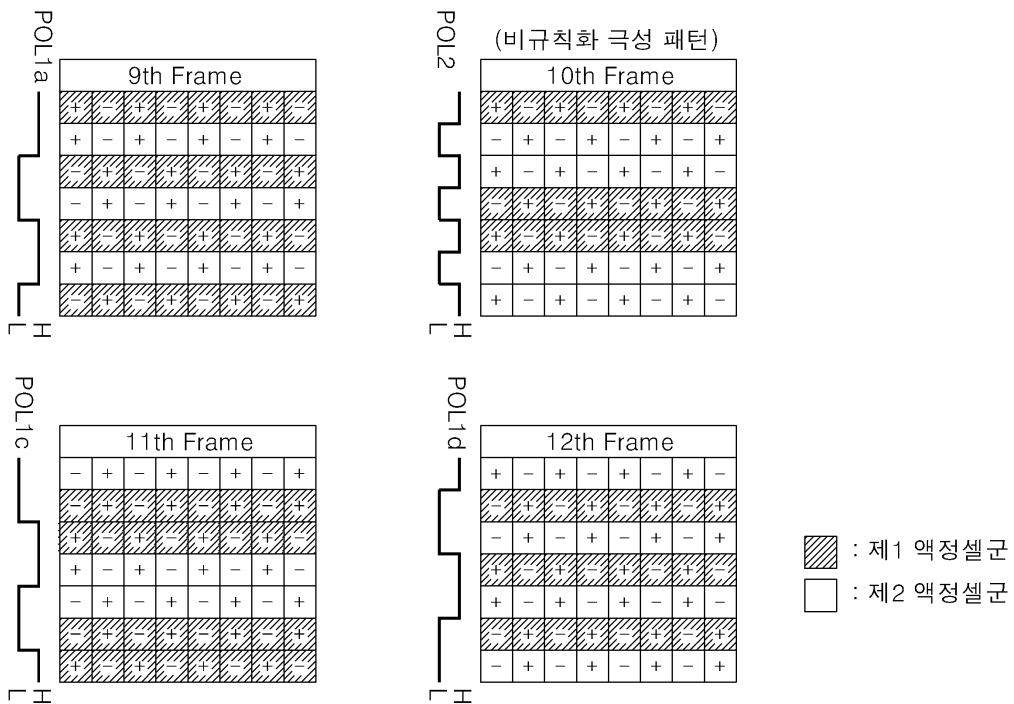
도면8a



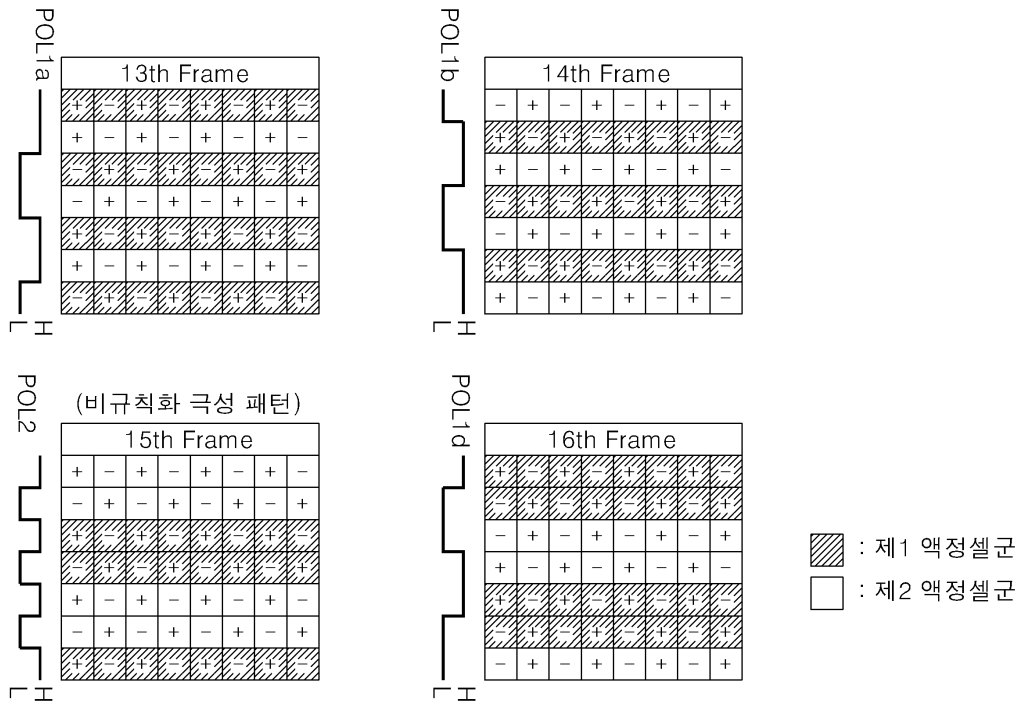
도면8b



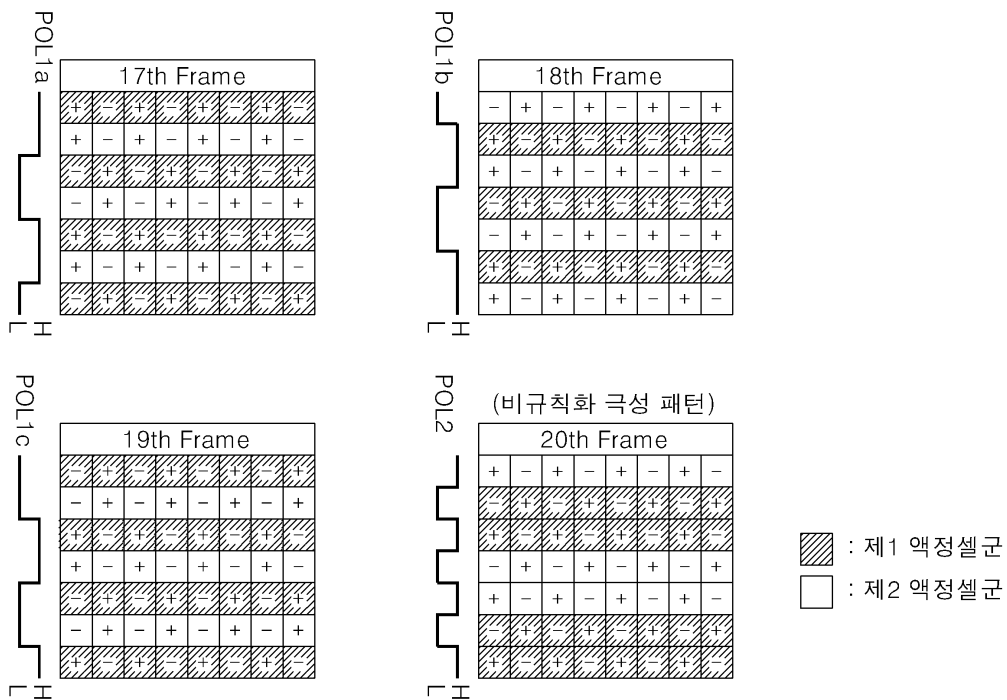
도면8c



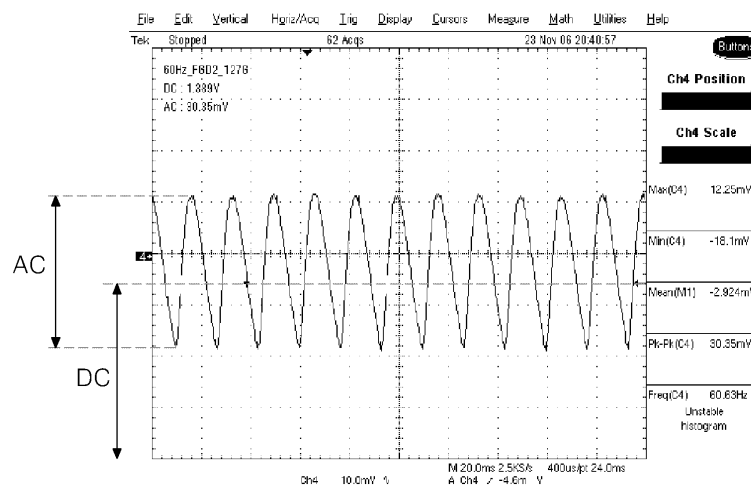
도면8d



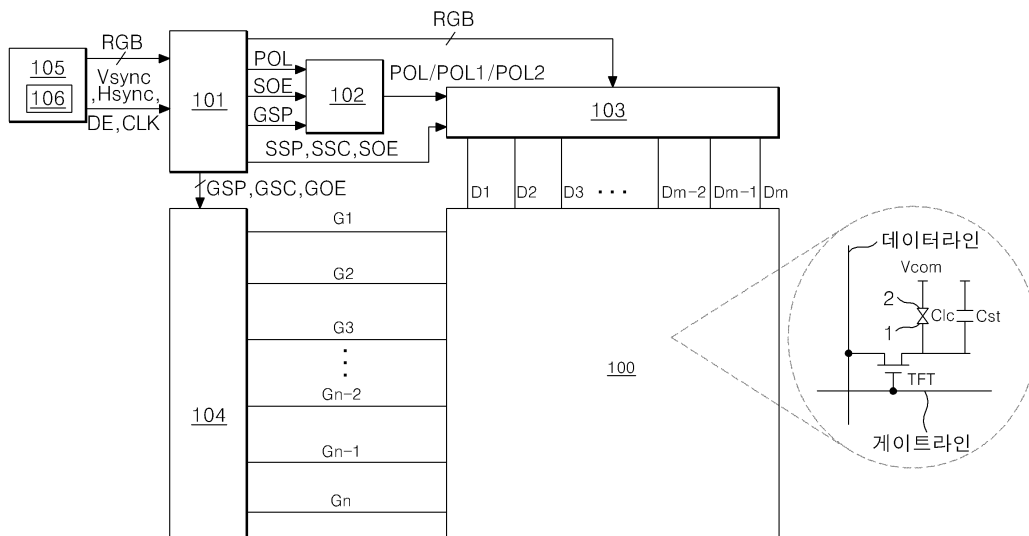
도면8e



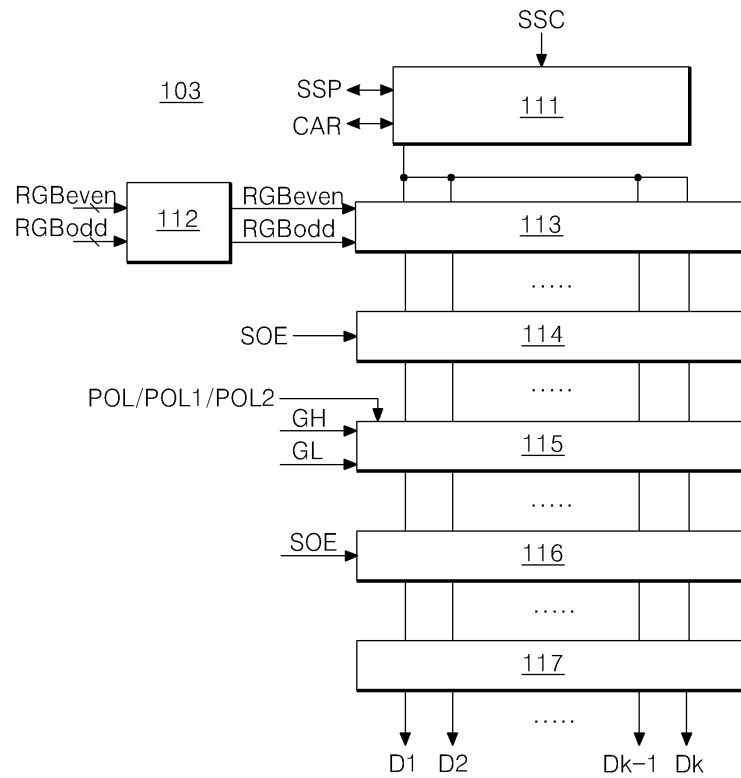
도면9



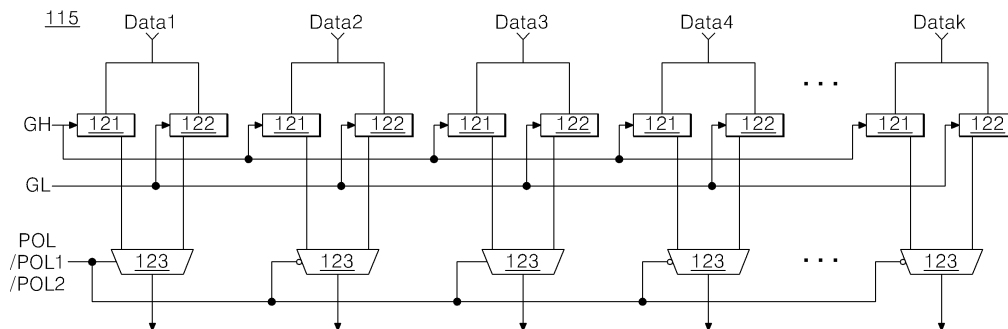
도면10



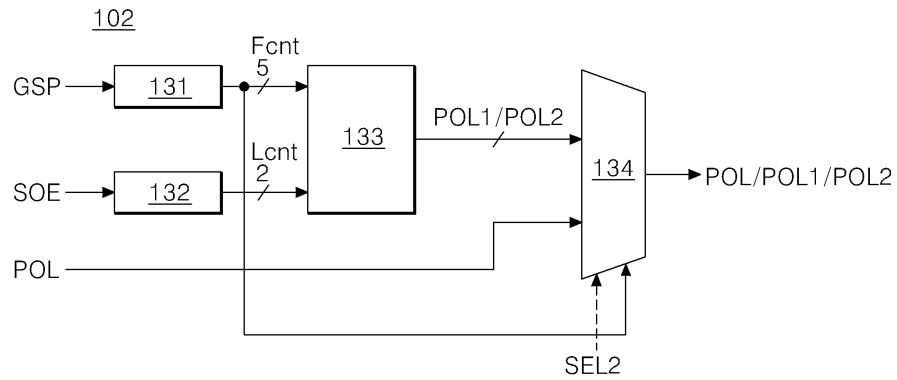
도면11



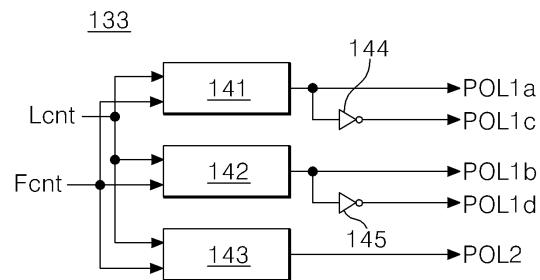
도면12



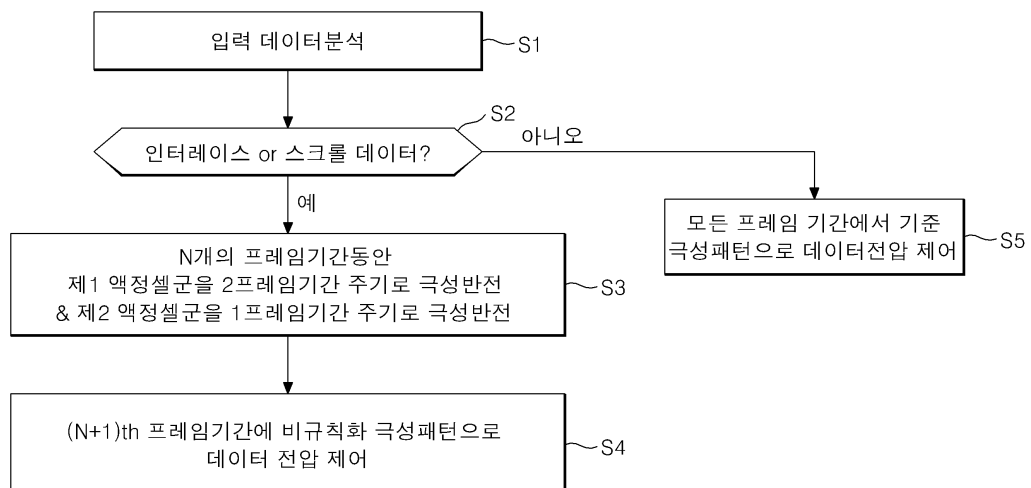
도면13



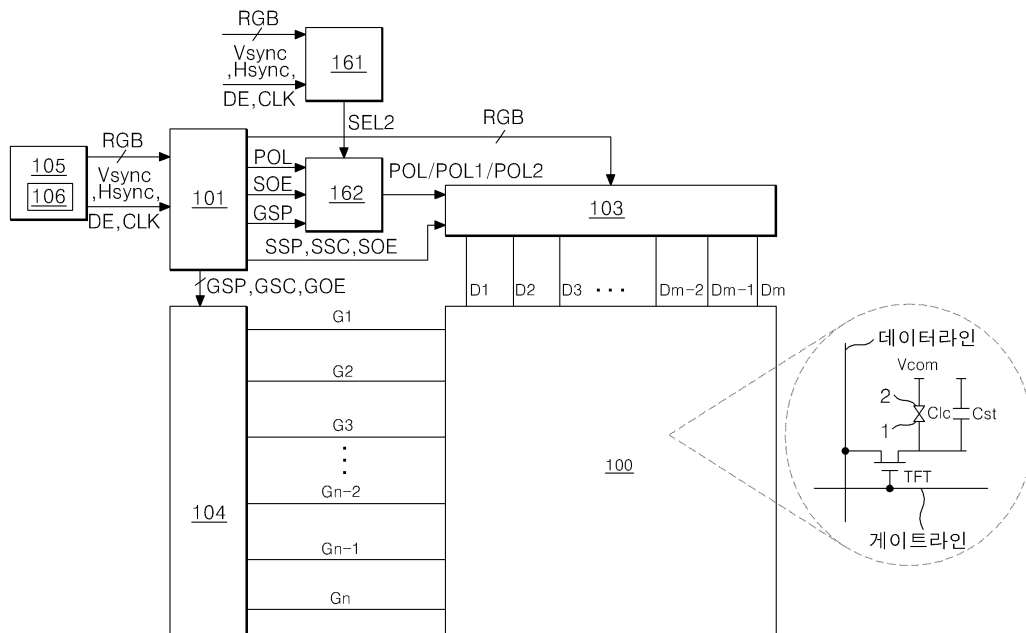
도면14



도면15



도면16



专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	KR1020080067091A	公开(公告)日	2008-07-18
申请号	KR1020070004246	申请日	2007-01-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JANG SU HYUK 장수혁 SONG HONG SUNG 송홍성 MIN WOONG KI 민웅기		
发明人	장수혁 송홍성 민웅기		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
其他公开文献	KR100894642B1		
外部链接	Espacenet		

摘要(译)

液晶显示装置及其驱动方法技术领域本发明涉及一种液晶显示装置及其驱动方法，其防止DC后像和闪烁以改善显示质量。液晶显示装置包括液晶显示面板和多条栅极线，液晶显示面板具有供给数据电压的多条数据线，多条栅极线供给扫描脉冲并具有第一和第二液晶单元组。一种数据驱动电路，用于响应极性控制信号向数据线提供数据电压；栅极驱动电路，用于向栅极线提供扫描脉冲；和极性控制电路，用于通过以多个帧周期间隔不同地控制极性控制信号的极性反转周期来不同地控制第一和第二液晶单元组的数据电压频率，和。

