



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0050739
(43) 공개일자 2008년06월10일

(51) Int. Cl.

G02F 1/136 (2006.01) G02F 1/1343 (2006.01)

(21) 출원번호 10-2006-0121389

(22) 출원일자 2006년12월04일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

서진숙

충남 천안시 성정동 1181-1번지 명문오피스텔 304호

허명구

충남 천안시 백석동 주공그린빌2차 203-802

(뒷면에 계속)

(74) 대리인

박영우

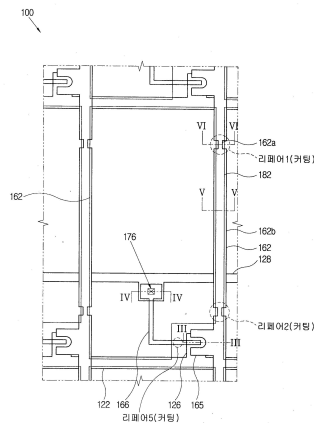
전체 청구항 수 : 총 13 항

(54) 액정표시장치와 그 제조방법

(57) 요약

본 발명은 액정표시장치와 그 제조방법에 관한 것이다. 본 발명에 따른 액정표시장치는 절연기판과; 상기 절연기판 상에 형성되어 있으며 제1폭을 가진 제1데이터선과 상기 제1폭보다 큰 제2폭을 가진 제2데이터선을 포함하는 데이터선과; 상기 데이터선 상부에 위치하는 절연층과; 상기 절연기판과 상기 데이터선 사이에 위치하며, 상기 제1데이터선 외부로 연장된 부분의 폭이 상기 제2데이터선 외부로 연장된 부분의 폭보다 큰 반도체층과; 상기 절연층 상에 위치하는 화소전극을 포함하는 것을 특징으로 한다. 이에 의해 리페어가 용이한 액정표시장치가 제공된다.

대표도 - 도1



(72) 발명자

한상윤

충남 천안시 백석동 호반리젠시빌 115-702

김성만

서울 송파구 신천동 장미아파트 25-1001

노상용

서울 금천구 시흥2동 벽산5단지아파트 266-3번지
507-503

박형준

충남 천안시 성정동 1131-1 로즈빌 304호

특허청구의 범위

청구항 1

절연기판과;

상기 절연기판 상에 형성되어 있으며 제1폭을 가진 제1데이터선과 상기 제1폭보다 큰 제2폭을 가진 제2데이터선을 포함하는 데이터선과;

상기 데이터선 상부에 위치하는 절연층과;

상기 절연기판과 상기 데이터선 사이에 위치하며, 상기 제1데이터선 외부로 연장된 부분의 폭이 상기 제2데이터선 외부로 연장된 부분의 폭보다 큰 반도체층과;

상기 절연층 상에 위치하는 화소전극을 포함하는 액정표시장치.

청구항 2

제1항에 있어서,

상기 데이터선과 상기 화소전극 사이에 형성되어 있는 유기층을 더 포함하는 것을 특징으로 하는 액정표시장치.

청구항 3

제1항에 있어서,

상기 화소전극은 상기 제1데이터선과 겹치지 않는 것을 특징으로 하는 액정표시장치.

청구항 4

제3항에 있어서,

상기 화소전극은 상기 제2데이터선과 부분적으로 겹치는 것을 특징으로 하는 액정표시장치.

청구항 5

제3항에 있어서,

상기 화소전극은 상기 제1데이터선 외부로 연장된 상기 반도체층과 부분적으로 겹치는 것을 특징으로 하는 액정표시장치.

청구항 6

제1항 내지 제5항 중 어느 한 항에 있어서,

상기 화소전극과 상기 데이터선이 겹치지 않는 영역에는 상기 반도체층이 위치하는 것을 특징으로 하는 액정표시장치.

청구항 7

제1항 내지 제5항 중 어느 한 항에 있어서,

상기 반도체층과 상기 데이터선 사이에 위치하는 저항접촉층을 더 포함하며, 상기 저항접촉층과 상기 데이터선은 서로 겹치는 것을 특징으로 하는 액정표시장치.

청구항 8

절연기판과;

상기 절연기판 상에 형성되어 있는 반도체층과;

상기 반도체층 상에 형성되어 있는 데이터선과;

상기 데이터선 상부에 위치하는 절연층과;

상기 절연층 상에 형성되어 있는 화소전극을 포함하며,
상기 화소전극은 상기 데이터선과 부분적으로 겹치며,
상기 화소전극과 상기 데이터선이 겹치지 않는 영역에는 상기 반도체층이 위치하는 액정표시장치.

청구항 9

제8항에 있어서,
상기 데이터선은 상기 화소전극과 겹치지 않는 부분에서 주위보다 폭이 축소되어 있는 것을 특징으로 하는 액정표시장치.

청구항 10

제8항에 있어서,
상기 절연층은 유기층을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 11

절연기관 상에 반도체층, 저항접촉층, 데이터 금속층을 형성하는 단계와;
상기 데이터 금속층 상에 길게 연장된 제1부분과 상기 제1부분의 일부에 연결되어 있으며 상기 제1부분보다 얇은 제2부분을 포함하는 감광막을 형성하는 단계와;
상기 감광막을 이용해 상기 반도체층, 저항접촉층 및 데이터 금속층을 패터닝하여 상기 제1부분에 대응하는 데이터선과 상기 제1부분 및 상기 제2부분에 대응하는 반도체층을 형성하는 단계를 포함하는 액정표시장치의 제조방법.

청구항 12

제11항에 있어서,
상기 제1부분은 상기 제2부분에 연결된 영역에서 주위보다 폭이 작은 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 13

제11항에 있어서,
상기 패터닝 후 유기막을 형성하는 단계를 더 포함하는 것을 특징으로 하는 액정표시장치의 제조방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <18> 본 발명은 액정표시장치과 그 제조방법에 관한 것이다.
- <19> 액정표시장치는 액정표시패널을 포함하며, 액정표시패널은 박막트랜지스터가 형성되어 있는 제1 기판, 제1기판에 대향하는 제2기판, 그리고 양 기판 사이에 위치하는 액정층을 포함한다. 액정표시패널은 비발광소자이며 제1기판 후방에 위치한 백라이트 유닛으로부터 빛을 공급받을 수 있다.
- <20> 제1기판에는 게이트선, 데이터선, 및 이들 배선에 연결되어 있는 박막트랜지스터가 형성되어 있다. 각 화소는 박막트랜지스터에 연결되어 있으며, 화소별로 독립적으로 제어된다.
- <21> 제1기판의 제조과정에서는 단계별로 검사가 이루어지고, 검사에 의해 발견된 불량은 리페어된다.
- <22> 데이터선과 게이트선이 단락되는 불량률의 경우, 해당 화소를 오프 화소로 만들고 단락된 부분 전후의 데이터선을

커팅하는 리페어가 이루어진다. 이와 함께 리페어링을 이용해 단락된 부분 이후의 데이터선에 신호가 인가되도록 한다.

<23> 그런데 데이터선은 화소전극과 인접해 있어, 데이터선의 커팅과정에서 데이터선과 화소전극이 단락되는 문제가 있다.

<24> 최근 유기막을 사용하여 화소전극이 데이터선과 일부 겹치도록 확장된 구조가 많이 사용되고 있는데, 이 구조에서는 리페어 과정에서 데이터선과 화소전극이 단락되는 문제가 더욱 심각하다.

발명이 이루고자 하는 기술적 과제

<25> 따라서 본 발명의 목적은 리페어가 용이한 액정표시장치와 그 제조방법을 제공하는 것이다.

발명의 구성 및 작용

<26> 상기 본 발명의 목적은 절연기판과; 상기 절연기판 상에 형성되어 있으며 제1폭을 가진 제1데이터선과 상기 제1폭보다 큰 제2폭을 가진 제2데이터선을 포함하는 데이터선과; 상기 데이터선 상부에 위치하는 절연층과; 상기 절연기판과 상기 데이터선 사이에 위치하며, 상기 제1데이터선 외부로 연장된 부분의 폭이 상기 제2데이터선 외부로 연장된 부분의 폭보다 큰 반도체층과; 상기 절연층 상에 위치하는 화소전극을 포함하는 액정표시장치에 의해서 달성된다.

<27> 상기 데이터선과 상기 화소전극 사이에 형성되어 있는 유기층을 더 포함하는 것이 바람직하다.

<28> 상기 화소전극은 상기 제1데이터선과 겹치지 않는 것이 바람직하다.

<29> 상기 화소전극은 상기 제2데이터선과 부분적으로 겹치는 것이 바람직하다.

<30> 상기 화소전극은 상기 제1데이터선 외부로 연장된 상기 반도체층과 부분적으로 겹치는 것이 바람직하다.

<31> 상기 화소전극과 상기 데이터선이 겹치지 않는 영역에는 상기 반도체층이 위치하는 것이 바람직하다.

<32> 상기 반도체층과 상기 데이터선 사이에 위치하는 저항접촉층을 더 포함하며, 상기 저항접촉층과 상기 데이터선은 서로 겹치는 것이 바람직하다.

<33> 상기 본 발명의 목적은 절연기판과; 상기 절연기판 상에 형성되어 있는 반도체층과; 상기 반도체층 상에 형성되어 있는 데이터선과; 상기 데이터선 상부에 위치하는 절연층과; 상기 절연층 상에 형성되어 있는 화소전극을 포함하며, 상기 화소전극은 상기 데이터선과 부분적으로 겹치며, 상기 화소전극과 상기 데이터선이 겹치지 않는 영역에는 상기 반도체층이 위치하는 액정표시장치에 의해서도 달성된다.

<34> 상기 데이터선은 상기 화소전극과 겹치지 않는 부분에서 주위보다 폭이 축소되어 있는 것이 바람직하다.

<35> 상기 절연층은 유기층을 포함하는 것이 바람직하다.

<36> 상기 본 발명의 목적은 절연기판 상에 반도체층, 저항접촉층, 데이터 금속층을 형성하는 단계와; 상기 데이터 금속층 상에 길게 연장된 제1부분과 상기 제1부분의 일부에 연결되어 있으며 상기 제1부분보다 얇은 제2부분을 포함하는 감광막을 형성하는 단계와; 상기 감광막을 이용해 상기 반도체층, 저항접촉층 및 데이터 금속층을 패터닝하여 상기 제1부분에 대응하는 데이터선과 상기 제1부분 및 상기 제2부분에 대응하는 반도체층을 형성하는 단계를 포함하는 액정표시장치의 제조방법에 의해 달성된다.

<37> 상기 제1부분은 상기 제2부분에 연결된 영역에서 주위보다 폭이 작은 것이 바람직하다.

<38> 상기 패터닝 후 유기막을 형성하는 단계를 더 포함하는 것이 바람직하다.

<39> 이하 첨부된 도면을 참조로 하여 본발명을 더욱 상세히 설명하겠다. 이하에서 어떤 막(층)이 다른 막(층)의 '상부에' 형성되어(위치하고) 있다는 것은, 두 막(층)이 접해 있는 경우뿐 아니라 두 막(층) 사이에 다른 막(층)이 존재하는 경우도 포함한다.

<40> 도 1내지 도 6을 참조하여 제1실시예에 따른 액정표시장치를 설명한다. 이하에서는 박막트랜지스터 기관(100)만을 도시하였으나, 액정표시장치는 박막트랜지스터 기관(100)에 대향하는 기관(킬러필터 기관), 양 기관 사이에 위치하는 액정층을 포함하며, 박막트랜지스터 기관(100)의 후방에 위치하는 백라이트 어셈블리를 더 포함할 수 있다.

- <41> 제1절연기관(111) 위에 게이트 배선이 형성되어 있다. 게이트 배선은 금속 단일층 또는 다중층일 수 있다. 게이트 배선은 가로 방향으로 뻗어 있는 게이트선(122) 및 게이트선(122)에 연결되어 있는 게이트 전극(126), 화소 전극(182)과 중첩되어 저장 용량을 형성하는 저장용량선(128)을 포함한다. 저장용량선(128)은 화소의 중앙을 지나면서 게이트선(122)과 평행하게 연장되어 있다.
- <42> 제1절연기관(111)위에는 실리콘 질화물(SiNx) 등의 무기물로 이루어진 게이트 절연막(130)이 게이트 배선을 덮고 있다.
- <43> 게이트 절연막(130) 상부에는 비정질 실리콘 등의 반도체로 이루어진 반도체층(141, 142, 143)이 형성되어 있다. 반도체층(142)은 게이트 전극(126) 상에, 반도체층(141)는 저장용량선(128) 상에 형성되어 있으며, 반도체층(143)은 데이터선(162) 하부에 형성된다.
- <44> 반도체층(141, 142, 143)의 상부에는 실리사이드 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 실리콘 등의 물질로 만들어진 저항 접촉층(151, 152, 155, 156)이 형성되어 있다. 소스 전극(165)과 드레인 전극(166) 사이의 반도체층(142)에서는 저항 접촉층이 제거되어 있다.
- <45> 저항 접촉층(151, 152, 155, 156) 위에는 데이터 배선이 형성되어 있다. 데이터 배선 역시 금속층으로 이루어진 단일층 또는 다중층일 수 있다. 데이터 배선은 세로방향으로 형성되어 게이트선(122)과 교차하여 화소를 형성하는 데이터선(162), 데이터선(162)의 분지이며 저항 접촉층(155)의 상부까지 연장되어 있는 소스 전극(165), 소스전극(165)과 분리되어 있으며 소스전극(165)의 반대쪽 저항 접촉층(156) 상부에 형성되어 있는 드레인 전극(166)을 포함한다.
- <46> 여기서 데이터선(162)은 폭(d3, 도 6참조)이 비교적 좁은 제1데이터선(162a)과 폭(d2, 도 5참조)이 비교적 큰 제2데이터선(162b)을 포함한다. 또한 데이터 배선과 반도체층(141, 142, 143)은 대부분 서로 겹치지만, 채널영역과 제1데이터선(162a) 주변에서는 서로 겹치지 않는다. 데이터선(162)의 폭을 달리한 것과, 반도체층(143)을 제1데이터선(162a) 주변에서 데이터선(162)보다 넓게 형성한 이유에 대하여는 후술한다.
- <47> 데이터 배선 및 이들이 가리지 않는 반도체층(141, 142, 143)의 상부에는 실리콘 질화물(SiNx) 등의 무기물로 이루어진 보호막(171)이 형성되어 있으며 보호막(171) 상부에는 유기층(175)이 형성되어 있다. 유기층(175)은 두께가 게이트 절연막(130) 및 보호막(171)에 비하여 크며, 스핀 코팅, 슬릿 코팅, 스크린 프린팅 등의 방법으로 형성될 수 있다. 유기층(175)은 BCB(benzocyclobutene) 계열, 올레핀 계열, 아크릴 수지(acrylic resin)계열, 폴리 이미드(polyimide)계열, 불소 수지 중 어느 하나일 수 있다
- <48> 보호막(171)과 유기층(175)에는 드레인 전극(166)을 드러내는 접촉구(176)가 형성되어 있다. 접촉구(176)는 저장용량선(128) 상부에 형성되어 있으며, 화소전극(182)에 연결된 드레인 전극(166)과 저장용량선(128) 사이에 저장용량이 형성된다.
- <49> 유기막(175) 상에는 화소전극(182)이 형성되어 있다. 화소전극(182)은 통상 ITO(indium tin oxide) 또는 IZO(indium zinc oxide)등의 투명한 도전물질로 이루어진다. 유기층(175)은 두께가 커서 데이터선(162)과 화소전극(182) 간의 거리를 멀게 하여 데이터선(162)과 화소전극(182) 간의 용량형성을 억제한다. 화소전극(182)은 데이터선(162)에 일부 겹치도록 형성되어 있으며 개구율이 증가한다. 한편 유기층(175)은 유전율이 낮아 데이터선(162)과 화소전극(182)간의 용량형성은 더욱 억제된다.
- <50> 도 2를 참조하여 리페어에 대하여 설명하며, 데이터선(162)과 저장용량선(128) 사이에 단락이 발생한 경우를 예로 든다.
- <51> 먼저 불량발생지점 상부의 데이터선(162)을 커팅(리페어 1)하고, 불량발생지점 하부의 데이터선(162)을 커팅(리페어 2)한다. 또한 드레인 전극(166)을 커팅(리페어 3, 도 1 참조)한다. 이에 의해 불량발생지점 상부의 데이터선(162)은 정상작동되며, 불량발생지점에 대응하는 화소는 오프 화소가 된다.
- <52> 다음으로 표시영역 상부와 하부에서 데이터선(162)을 리페어링(129)과 단락(리페어 4)시킨다. 리페어 4에 의해 데이터 패드(169)를 통해 전달된 데이터 신호는 리페어링(129)을 통해 불량발생지점 하부의 데이터(162)에 데이터 신호를 전달한다.
- <53> 이상 설명한 리페어 과정의 순서는 한정되지 않는다. 데이터선(162)과 게이트선(122)가 단락된 불량인 경우에도 위와 유사한 방식으로 리페어가 이루어진다.
- <54> 리페어 과정에서 데이터선(162)의 커팅은 폭이 좁은 제1데이터선(162a)에레이저를 가하여 이루어지는데 이를 도

1, 도 5 및 도 6을 통해 설명한다.

- <55> 화소전극(182)는 개구율 증가를 위해 데이터선(162)과 일부 겹치도록 형성되어 있다. 화소전극(182)은 폭이 비교적 넓은 제2데이터선(162b)과 겹치지만, 폭이 비교적 좁은 제1데이터선(162a)과는 겹치지 않는다. 즉 제1데이터선(162a)의 폭(d3)은 화소전극(182) 간의 간격(d1)보다 작으며, 제1데이터선(162a)은 화소전극(182)과 겹치지 않게 위치한다.
- <56> 한편, 반도체층(143)을 보면, 제2데이터선(162b) 하부의 반도체층(143b)은 제2데이터선(162b)과 같은 영역에 형성되어 있다. 반면 제1데이터선(162a) 하부의 반도체층(143a)은 제1데이터선(162a) 보다 넓은 폭(d4)을 가진다. 이 반도체층(143a)의 폭(d4)은 제2데이터선(162b)의 폭(d2)과 유사할 수 있다. 제1데이터선(162a) 보다 확장된 반도체층(143a)은 화소전극(182)과 부분적으로 겹치도록 형성되어 있다.
- <57> 앞서 설명한 바와 같이 데이터선(162)의 커팅은 제1데이터선(162a)에 레이저를 가하여 이루어진다. 제1데이터선(162a)은 화소전극(182)과 겹치지 않기 때문에, 제1데이터선(162a)의 커팅은 화소전극(182)과의 단락없이 수행될 수 있다. 반면 제2데이터선(162b)을 커팅할 경우에는 레이저가 화소전극(182)에 조사될 수 밖에 없어서, 화소전극(182)과 데이터선(162)이 단락될 수 있다.
- <58> 화소전극(182)은 제1데이터선(162a)과 제2데이터선(162b) 상부에서 같은 간격(d1)으로 형성되어 있어, 개구율이 저하되지 않는다.
- <59> 한편 데이터선(162)과 화소전극(182)이 겹치지 않는 부분에는 반도체층(143a)가 위치하여 광차단막 역할을 한다. 따라서 데이터선(162)의 폭이 변화하여도 제2기판의 블랙매트릭스 설계는 변화하지 않는다.
- <60> 이하 본 발명의 제1실시예에 따른 액정표시장치의 제조방법을 도 7a 내지 도 13b를 참조하여 설명한다. 도 7a, 8a, 9a, 10a, 11a, 12a, 13는 도 6에 해당하는 부분의 제조를 나타낸 것이며, 도 8b, 9b, 10b, 11b, 12b, 13b는 도 3에 해당하는 부분의 제조를 나타낸 것이다.
- <61> 먼저 도 7a 및 도 7b와 같이 게이트 금속층을 증착하고 패터닝하여 게이트 전극(126)을 형성한다.
- <62> 다음, 도 8a 및 8b에 도시한 바와 같이, 질화 규소로 이루어진 게이트 절연막(130), 반도체층(140), 저항 접촉층(150)을 화학 기상 증착법을 이용하여 각각 1,500 Å 내지 5,000 Å, 500 Å 내지 2,000 Å, 300 Å 내지 600 Å의 두께로 연속 증착하고, 이어 데이터 배선을 형성하기 위해 데이터 금속층(160)을 형성한 다음 그 위에 감광막(410)을 1 μ m 내지 2 μ m의 두께로 도포한다.
- <63> 그 후, 마스크를 통하여 감광막(410)에 빛을 조사한 후 현상하여, 도 9a 및 9b에 도시한 바와 같이, 감광막 패턴(412, 414)을 형성한다. 이때, 감광막 패턴(412, 414) 중에서 소스 전극(165)과 드레인 전극(166) 사이(채널 영역) 및 제1데이터선(162a)보다 확장된 반도체층(143a)의 반도체층부(C)에 대응하는 제1 부분(414)은 데이터 배선부(A), 즉 데이터 배선이 형성될 부분에 위치한 제2 부분(412)보다 두께가 작게 되도록 하며, 기타 부분(B)의 감광막은 모두 제거한다. 이 때, 제1부분(414)의 두께와 제2부분(412)의 두께의 비는 후에 후술할 공정 조건에 따라 다르게 하여야 하되, 제1 부분(414)의 두께를 제2 부분(412)의 두께의 1/2 이하로 하는 것이 바람직하며 예를 들면, 4,000 Å 이하인 것이 좋다.
- <64> 이와 같이, 위치에 따라 감광막의 두께를 달리하는 방법으로 여러 가지가 있을 수 있으며, C 영역의 빛 투과율을 조절하기 위하여 주로 슬릿(slit)이나 격자형태의 패턴을 형성하거나 반투명막을 사용한다. 또한 이 위상반전 마스크를 사용할 수도 있다.
- <65> 이때, 슬릿 사이에 위치한 패턴의 선 폭이나 패턴 사이의 간격, 즉 슬릿의 폭은 노광시 사용하는 노광기의 분해능보다 작은 것이 바람직하며, 반투명막을 이용하는 경우에는 마스크를 제작할 때 투과율을 조절하기 위하여 다른 투과율을 가지는 박막을 이용하거나 두께가 다른 박막을 이용할 수 있다.
- <66> 이와 같은 마스크를 통하여 감광막에 빛을 조사하면 빛에 직접 노출되는 부분에서는 고분자들이 완전히 분해되며, 슬릿 패턴이나 반투명막이 형성되어 있는 부분에서는 빛의 조사량이 적으므로 고분자들은 완전 분해되지 않은 상태이며, 차광막으로 가려진 부분에서는 고분자가 거의 분해되지 않는다. 이어 감광막을 현상하면, 고분자 분자들이 분해되지 않은 부분만이 남고, 빛이 적게 조사된 중앙 부분에는 빛에 전혀 조사되지 않은 부분보다 얇은 두께의 감광막이 남길 수 있다. 이때, 노광 시간을 길게 하면 모든 고분자 분자들이 분해 되므로 그렇게 되지 않도록 해야 한다.
- <67> 이러한 얇은 두께의 감광막(414)은 리플로우가 가능한 물질로 이루어진 감광막을 이용하고 빛이 완전히 투과할

수 있는 부분과 빛이 완전히 투과할 수 없는 부분으로 나뉘어진 통상적인 마스크로 노광한 다음 현상하고, 리플로우시켜 감광막이 잔류하지 않는 부분으로 감광막의 일부를 흘러내리도록 함으로써 형성할 수도 있다.

- <68> 이어, 감광막 패턴(414) 및 그 하부의 막들, 즉 데이터 금속층(160), 저항 접촉층(150) 및 반도체층(140)에 대한 식각을 진행한다. 이때, 데이터 배선부(A)에는 데이터 배선 및 그 하부의 막들이 그대로 남아 있고, 반도체층부(C)에는 반도체층만 남아 있어야 하며, 나머지 부분(B)에는 위의 3개 층(160, 150, 140)이 모두 제거되어 게이트 절연막(130)이 드러나야 한다.
- <69> 먼저, 도 10a 및 10b에 도시한 것처럼, 기타 부분(B)에 노출되어 있는 데이터 금속층(160)을 제거하여 그 하부의 저항접촉층(150)을 노출시킨다. 이 과정에서는 건식 식각 또는 습식 식각 방법을 모두 사용할 수 있으며, 이때 데이터 금속층(160)은 식각되고 감광막패턴(412, 414)은 거의 식각되지 않는 조건하에서 행하는 것이 좋다. 그러나 건식식각의 경우 데이터 금속층(160)만을 식각하고 감광막 패턴(412, 414)은 식각되지 않는 조건을 찾기가 어려우므로 감광막 패턴(412, 414)도 함께 식각되는 조건하에서 행할 수 있다. 이 경우에는 습식 식각의 경우보다 제1 부분(414)의 두께를 두껍게 하여 이 과정에서 제1 부분(414)이 제거되어 하부의 데이터 금속층(160)이 드러나는 일이 생기지 않도록 한다.
- <70> 이렇게 하면, 도 10a 및 도 10b에 나타난 것처럼, 반도체층부(C) 및 데이터 배선부(A)의 데이터 금속층(167)만 남고 기타 부분(B)의 데이터 금속층(160)은 모두 제거되어 그 하부의 저항 접촉층(150)이 드러난다. 이 때 남은 데이터 금속층(167)은 소스 및 드레인 전극(165, 166)이 분리되지 않고 연결되어 있는 점과 반도체층(143a) 상에서 데이터선(162)의 폭이 감소되는 점을 제외하면 데이터 배선의 형태와 동일하다. 또한 건식 식각을 사용한 경우 감광막 패턴(412, 414)도 어느 정도의 두께로 식각된다.
- <71> 이어, 도 11a 및 11b에 도시한 바와 같이, 기타 부분(B)의 노출된 저항접촉층(150) 및 그 하부의 반도체층(140)을 감광막의 제1 부분(414)과 함께 건식 식각 방법으로 동시에 제거한다. 이 때의 식각은 감광막 패턴(412, 414)과 저항 접촉층(150) 및 반도체층(140)(반도체층과 중간층은 식각 선택성이 거의 없음)이 동시에 식각되며 게이트 절연막(130)은 식각되지 않는 조건하에서 행하여야 하며, 특히 감광막 패턴(412, 414)과 반도체층(140)에 대한 식각비가 거의 동일한 조건으로 식각하는 것이 바람직하다.
- <72>
- <73> 이렇게 하면, 도 11a 및 11b에 나타난 바와 같이, 반도체층부(C)의 제1 부분(414)이 제거되어 1차 패터닝된 데이터 금속층(167)이 드러나고, 기타 부분(B)의 저항접촉층(150) 및 반도체층(140)이 제거되어 그 하부의 게이트 절연막(130)이 드러난다. 한편, 데이터 배선부(C)의 제2 부분(412) 역시 식각되므로 두께가 얇아진다. 또한, 이 단계에서 반도체층(142, 143)이 완성된다. 도면 부호 157 은 각각 데이터 금속층(167) 하부의 저항 접촉층을 가리킨다.
- <74> 한편 데이터 금속층(167)에 대한 산소 플라즈마 처리과정 중에 반도체층부(C)의 제1부분(414)이 제거될 수도 있다.
- <75> 이어 애싱(ashing)을 통하여 반도체층부(C)의 소스/드레인용 데이터 금속층(167) 표면에 남아 있는 감광막 찌꺼기를 제거한다.
- <76> 다음, 도 12a 및 12b에 도시한 바와 같이 반도체층부(C)의 데이터 금속층(167) 및 그 하부의 저항 접촉층(157)을 식각하여 제거한다.
- <77> 저항 접촉층(157)에 대한 종료점을 찾기 용이하지 않기 때문에 도 12b에 도시한 것처럼 반도체층(142, 143)의 일부가 제거되어 두께가 작아질 수도 있으며 감광막 패턴의 제2 부분(412)도 이때 어느 정도의 두께로 식각된다. 이때의 식각은 게이트 절연막(130)이 식각되지 않는 조건으로 행하여야 하며, 제2 부분(412)이 식각되어 그 하부의 데이터 배선이 드러나는 일이 없도록 감광막 패턴이 두꺼운 것이 바람직함은 물론이다.
- <78> 이렇게 하면 제1데이터선(161a)보다 넓은 반도체층(143a)이 형성되고, 소스 전극(165)과 드레인 전극(166)이 분리되면서 데이터 배선과 그 하부의 저항 접촉층(152, 155, 156)이 완성된다.
- <79> 이 후 데이터 배선부(A)에 남아 있는 감광막 제2 부분(412)을 제거한다. 그러나 제2 부분(412)의 제거는 반도체층부(C) 데이터 금속층(167)을 제거한 후 그 밑의 저항 접촉층(157)을 제거하기 전에 이루어질 수도 있다.
- <80> 다음으로, 도 13a 및 도 13b에서 보는 바와 같이, 보호막(171)과 유기층(175)을 형성한다. 유기층(175)은 보호막(171)상에 유기코팅층을 형성한 후 노광 및 현상을 통해 형성할 수 있다.

- <81> 이후 유기막(175) 및 보호막(171)에 접착구(176)을 형성하고 화소전극(182)을 형성한다.
- <82> 도 14 및 도 15를 참조하여 본 발명의 제3실시예를 설명한다. 도 14는 도 5에 대응하는 제2데이터선(161b) 부분의 단면이고, 도 15는 도 6에 대응하는 제1데이터선(161a)부분의 단면이다.
- <83> 공정조건에 따라 동일한 두께의 감광막을 사용해서 데이터배선과 반도체층을 제조해도, 데이터 배선보다 반도체층이 보다 넓게 형성되는 경우가 있다. 또한 데이터선(162)에 겹치는 화소전극(182)의 폭이 데이터선(162)의 좌우에 따라 달라질 수 있다.
- <84> 제2데이터선(162b)은 반도체층(143b)보다 좁게 형성되어 있으며, 좌측에 비해 우측에서 화소전극(182)과 많이 겹친다.
- <85> 반도체층(143a, 143b)의 폭은 거의 일정하며, 화소전극(182)과 겹치는 부분의 폭(d50)는 제1데이터선(162a) 주변과 제2데이터선(162b) 주변에서 동일하다. 제1데이터선(162a)은 화소전극(182)과 겹치지 않도록 축소되어 있으며, 제2데이터선(162b)은 화소전극(182)과 일부 겹친다.
- <86> 리페어 시에는 제1데이터선(162a)에 레이저를 가해 데이터선(162)을 커팅한다.
- <87> 제1실시예 및 제2실시예에서 데이터 배선과 저항접촉층을 서로 겹치도록 형성되어 있다.
- <88> 비록 본 발명의 몇몇 실시예가 도시되고 설명되었지만, 본 발명이 속하는 기술분야의 통상의 지식을 가진 당업자라면 본 발명의 원칙이나 정신에서 벗어나지 않으면서 본 실시예를 변형할 수 있음을 알 수 있을 것이다. 본 발명의 범위는 첨부된 청구항과 그 균등물에 의해 정해질 것이다.

발명의 효과

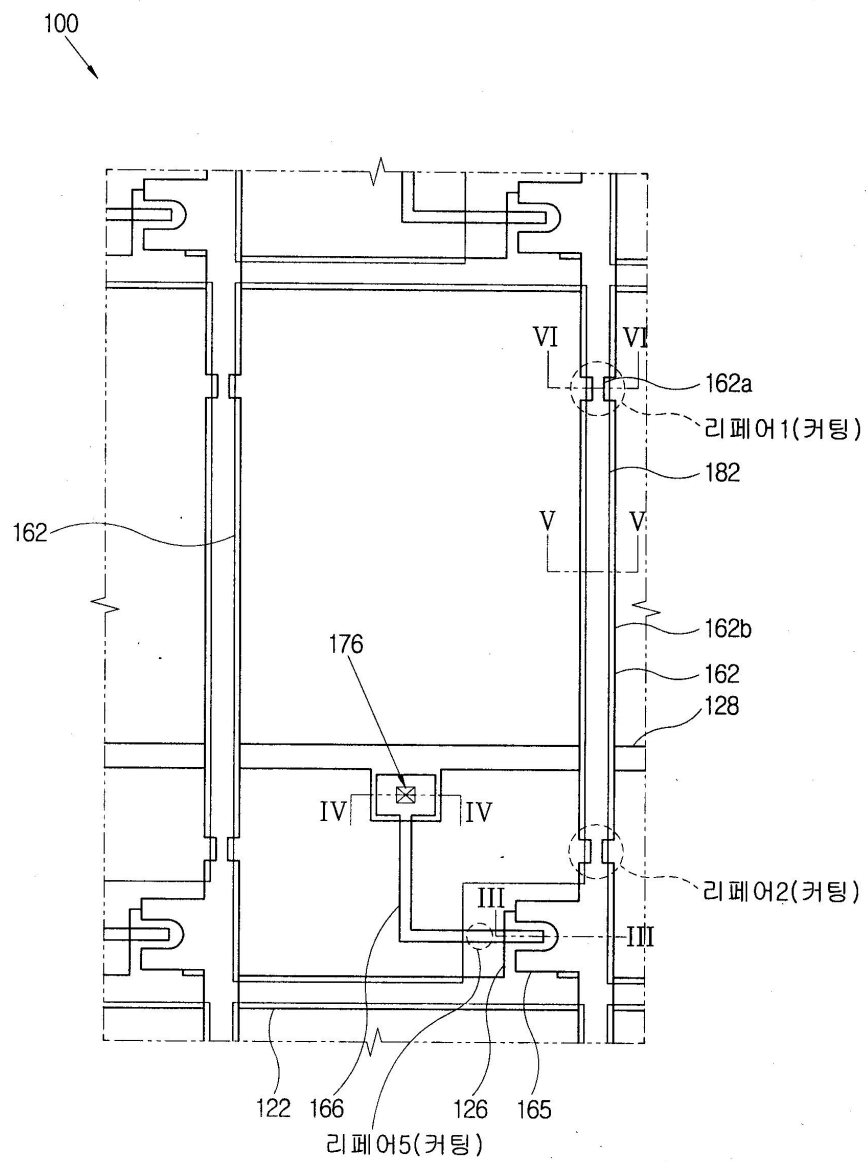
- <89> 이상 설명한 바와 같이, 본 발명에 따르면, 리페어가 용이한 액정표시장치와 그 제조방법이 제공된다.

도면의 간단한 설명

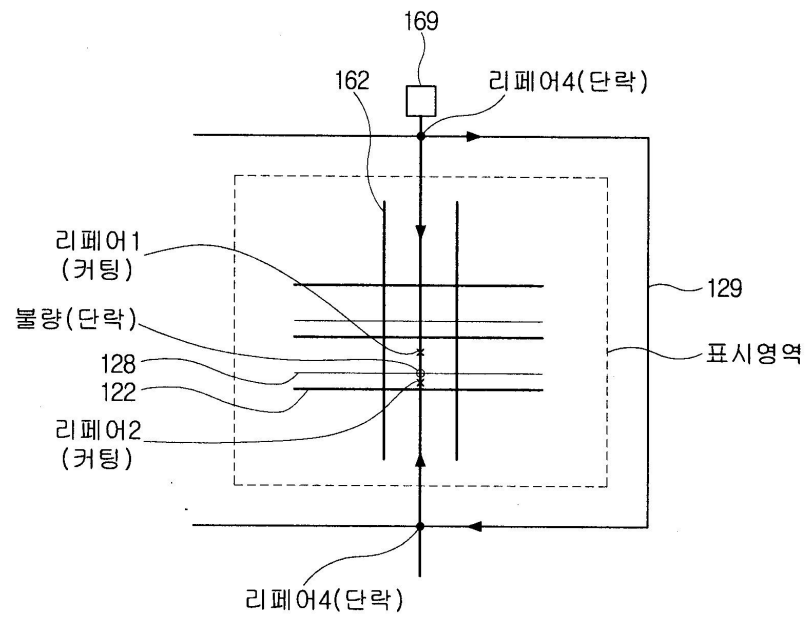
- <1> 도 1 는 본 발명의 제1실시예에 따른 액정표시장치의 배치도이고,
 <2> 도 2는 본 발명의 제1실시예에 따른 액정표시장치에서 리페어 방법을 설명하기 위한 도면이고,
 <3> 도 3은 도 1의 III-III을 따른 단면도이고,
 <4> 도 4는 도 1의 IV-IV를 따른 단면도이고,
 <5> 도 5는 도 1의 V-V를 따른 단면도이고,
 <6> 도 8은 도 1의 VI-VI을 따른 단면도이고,
 <7> 도 7a 내지 도 13b는 본 발명의 제1실시예에 따른 액정표시장치의 제조방법을 설명하기 위한 도면이고,
 <8> 도 14 및 도 15는 본 발명의 제2실시예에 따른 액정표시장치를 설명하기 위한 단면도이다.
- * 도면의 주요부분의 부호에 대한 설명 *
- | | | |
|------|----------------------------|---------------|
| <10> | 122 : 게이트선 | 126 : 게이트 전극 |
| <11> | 128 : 유지전극선 | 130 : 게이트 절연막 |
| <12> | 141, 142, 143 : 반도체층 | |
| <13> | 151, 152, 155, 156: 저항 접촉층 | |
| <14> | 162 : 데이터선 | 165 : 소스 전극 |
| <15> | 166 : 드레인 전극 | 171 : 보호막 |
| <16> | 175 : 유기막 | 176 : 접촉구 |
| <17> | 182 : 화소전극 | |

도면

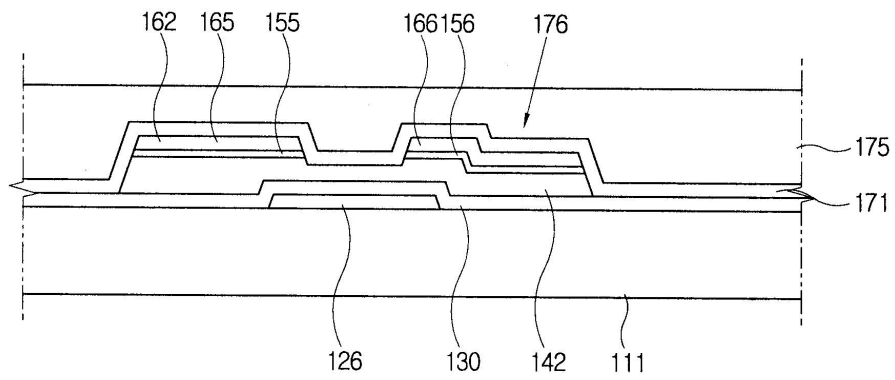
도면1



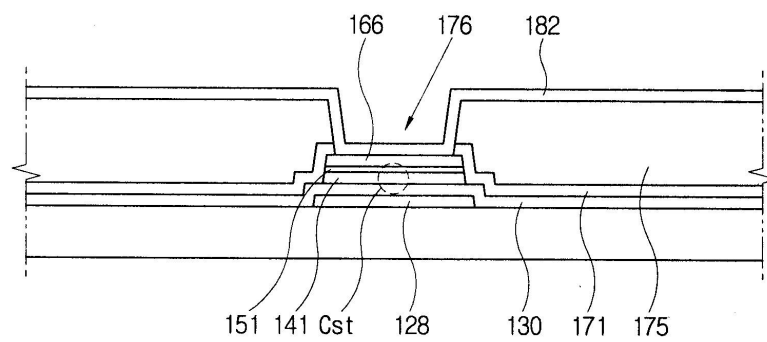
도면2



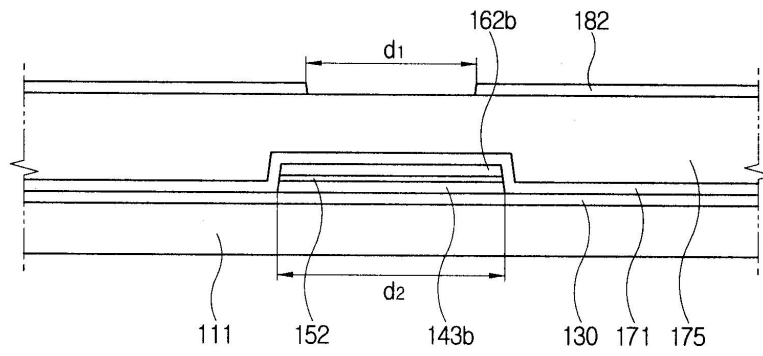
도면3



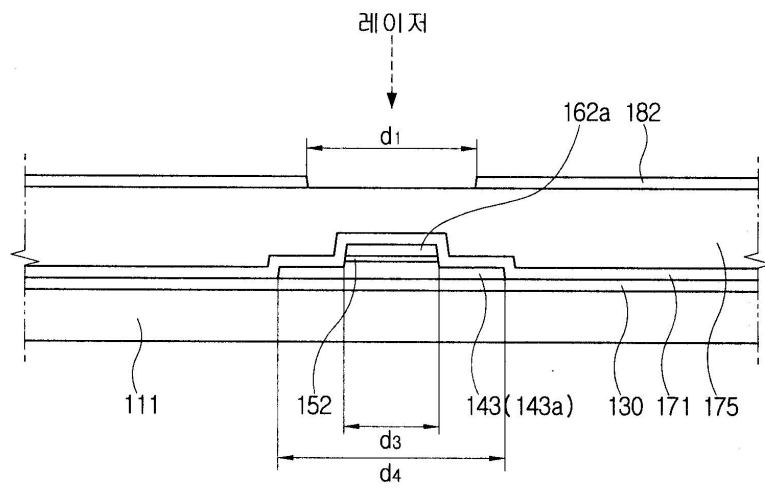
도면4



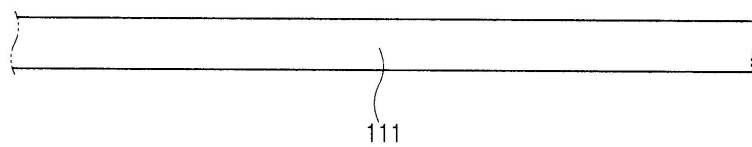
도면5



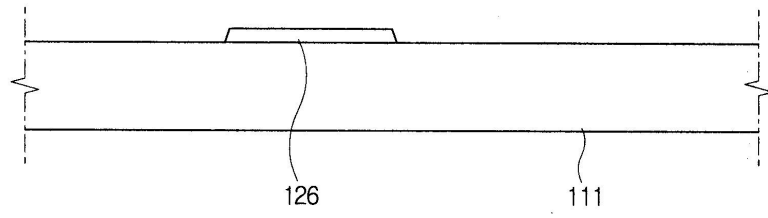
도면6



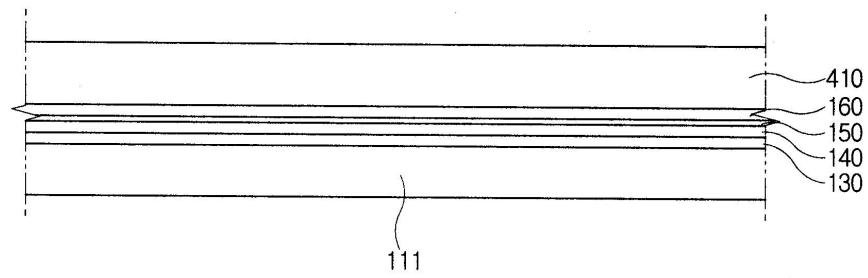
도면7a



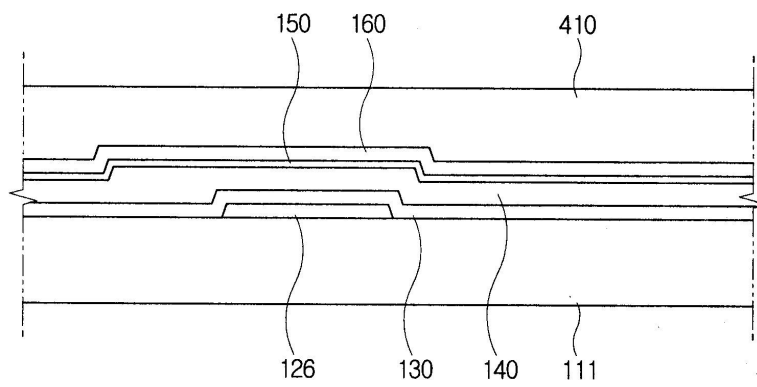
도면7b



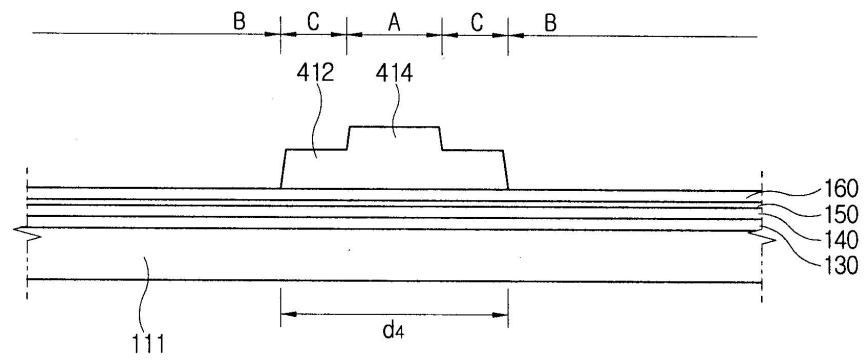
도면8a



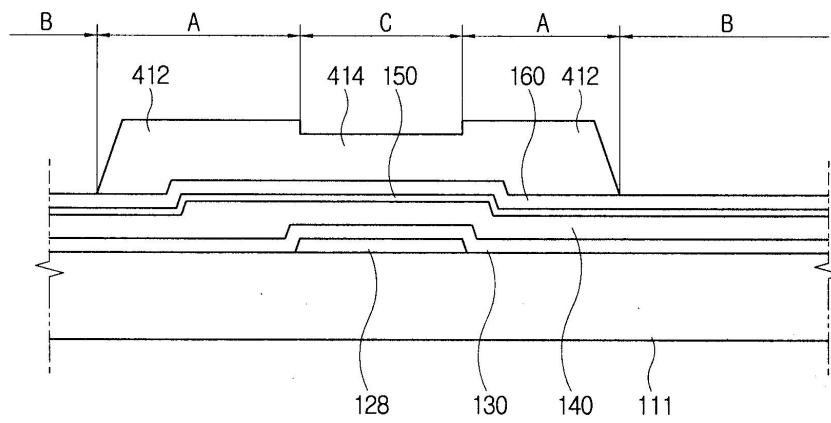
도면8b



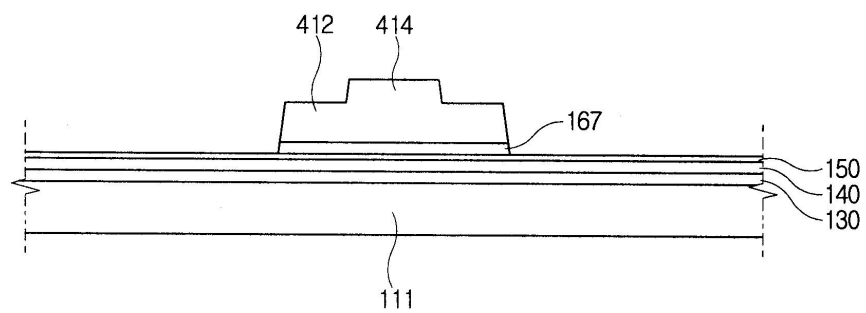
도면9a



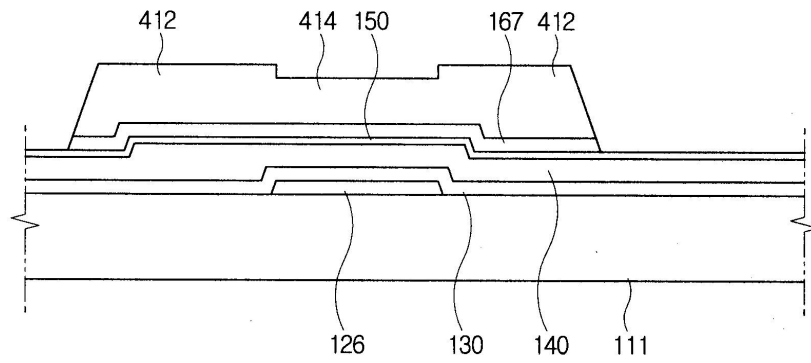
도면9b



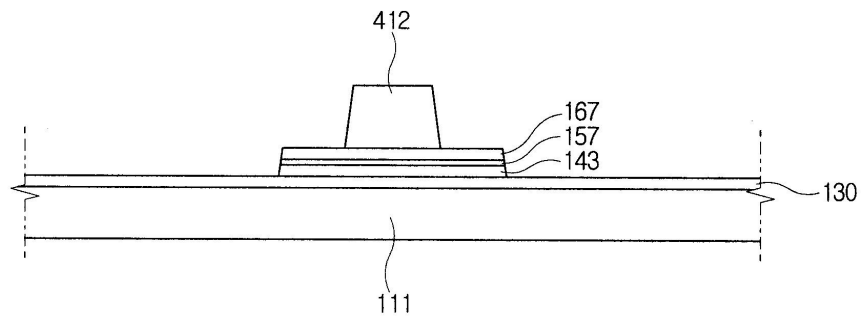
도면10a



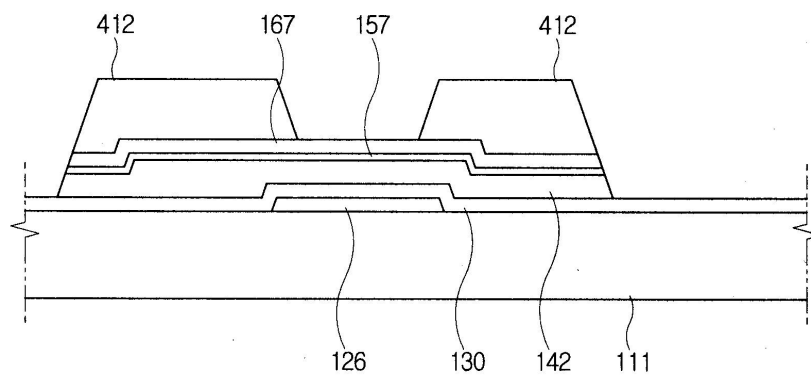
도면10b



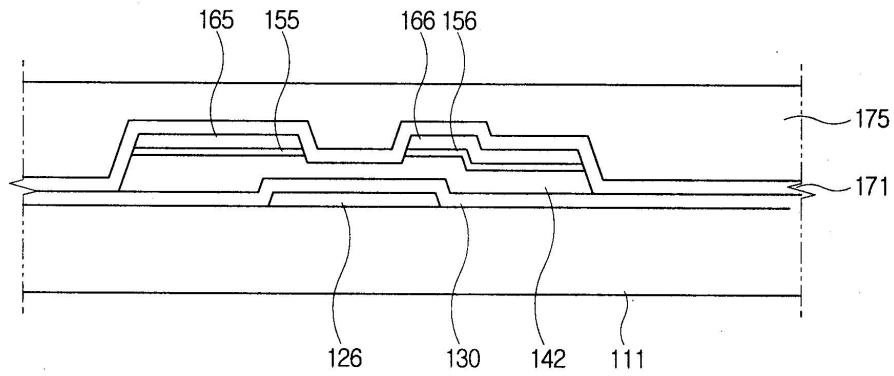
도면11a



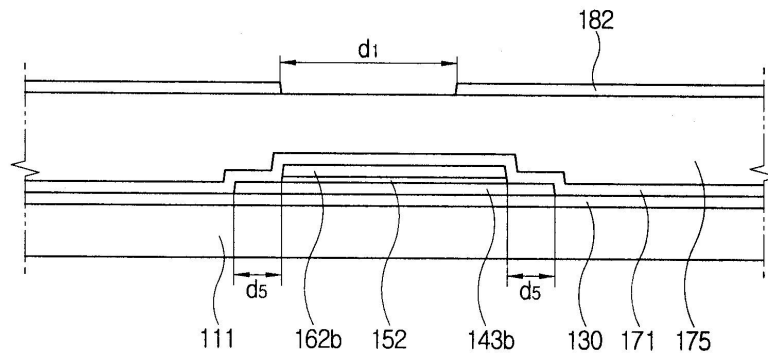
도면11b



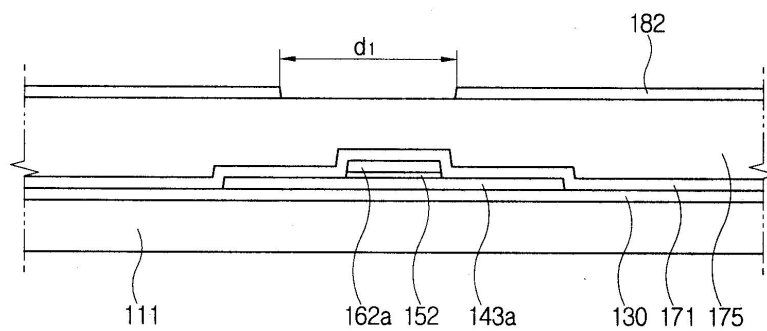
도면13b



도면14



도면15



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR1020080050739A	公开(公告)日	2008-06-10
申请号	KR1020060121389	申请日	2006-12-04
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	SEO JIN SUK 서진숙 HUR MYUNG KOO 허명구 HAN SANG YOUN 한상윤 KIM SUNG MAN 김성만 NO SANG YONG 노상용 PARK HYEONG JUN 박형준		
发明人	서진숙 허명구 한상윤 김성만 노상용 박형준		
IPC分类号	G02F1/136 G02F1/1343		
CPC分类号	G02F1/1343 G02F1/136227 G02F1/136277 G02F1/136286 G02F2001/13625 G02F2201/123 G02F2201/42		
代理人(译)	PARK , YOUNG WOO		
外部链接	Espacenet		

摘要(译)

液晶显示器及其制造方法本发明涉及液晶显示器及其制造方法。根据本发明的液晶显示装置包括：绝缘基板；一种数据线，形成在绝缘基板上，包括具有第一宽度的第一数据线和具有大于第一宽度的第二宽度的第二数据线；绝缘层设置在水数据线上；半导体层，位于绝缘基板和数据线之间，其宽度大于在第一数据线外部延伸到第二数据线外部的部分的宽度；并且像素电极位于绝缘层上。由此，提供了一种易于修复的液晶显示装置。

