



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0022876  
(43) 공개일자 2008년03월12일

- |  |   |
|--|---|
| <p>(51) Int. Cl.<br/><i>G02F 1/133</i> (2006.01)</p> <p>(21) 출원번호 10-2006-0086656</p> <p>(22) 출원일자 2006년09월08일<br/>심사청구일자 없음</p> | <p>(71) 출원인<br/>삼성전자주식회사<br/>경기도 수원시 영통구 매탄동 416</p> <p>(72) 발명자<br/>이기창<br/>서울특별시 서초구 반포4동 미도아파트 309동 803호</p> <p>김일곤<br/>서울특별시 동작구 상도동 431번지 래미안 상도3차아파트 327동803호<br/>(뒷면에 계속)</p> <p>(74) 대리인<br/>팬코리아특허법인</p> |
|--|---|

전체 청구항 수 : 총 11 항

**(54) 액정 표시 장치 및 박막 트랜지스터 표시판**

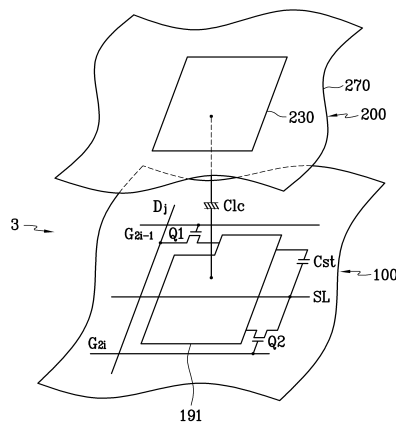
**(57) 요약**

본 발명은 액정 표시 장치 및 액정 표시 장치용 박막 트랜지스터 표시판에 관한 것이다.

이 액정 표시 장치는, 입력 단자, 출력 단자 및 제어 단자를 각각 포함하는 복수의 제1 및 제2 스위칭 소자, 상기 제1 및 제2 스위칭 소자의 제어 단자에 각각 연결되어 있으며 게이트 신호를 전달하는 제1 및 제2 게이트선, 데이터 전압을 전달하며 상기 제1 스위칭 소자의 입력 단자에 연결되어 있는 데이터선, 공통 전압을 전달하며 상기 제2 스위칭 소자의 입력 단자에 연결되어 있는 유지 전극선, 그리고 상기 제1 및 제2 스위칭 소자의 출력 단자에 공통적으로 연결되어 있는 화소 전극을 포함한다.

이와 같이, 하나의 화소(PX)에 서로 다른 시간에 동작하는 두 개의 스위칭 소자를 두어 소정 간격으로 데이터 전압과 공통 전압을 차례로 화소 전극(191)에 인가한다. 이로 인해, 액정 분자의 동작 속도를 향상시켜 구동 칩에 별도의 기능을 추가하지 않고도 동영상을 원활하게 구현할 수 있다.

**대표도** - 도2



(72) 발명자

**장영주**

경기도 수원시 영통구 영통동 황골마을1단지아파트  
149동 2005호

**이소현**

부산 남구 용당동 현대아이아파트 105동 703호

**박태형**

경기 용인시 수지구 풍덕천2동 신정마을 성우현대  
아파트 807동1802호

**정원창**

서울특별시 강남구 도곡동 삼익아파트 1동 107호

**박준하**

부산광역시 부산진구 개금동 92-1 번지 현대아파트  
102동 807호

**김철민**

서울특별시 강남구 대치동 은마아파트 27동 607호

**김수경**

경기도 수원시 영통구 망포동 벽산아파트 488번지  
112동 1501호

## 특허청구의 범위

### 청구항 1

입력 단자, 출력 단자 및 제어 단자를 각각 포함하는 복수의 제1 및 제2 스위칭 소자,  
 상기 제1 및 제2 스위칭 소자의 제어 단자에 각각 연결되어 있으며 게이트 신호를 전달하는 제1 및 제2 게이트선,  
 데이터 전압을 전달하며 상기 제1 스위칭 소자의 입력 단자에 연결되어 있는 데이터선,  
 공통 전압을 전달하며 상기 제2 스위칭 소자의 입력 단자에 연결되어 있는 유지 전극선, 그리고  
 상기 제1 및 제2 스위칭 소자의 출력 단자에 공통적으로 연결되어 있는 화소 전극  
 을 포함하는 액정 표시 장치.

### 청구항 2

제1항에서,  
 상기 게이트 신호를 생성하는 제1 및 제2 게이트 구동부를 더 포함하며,  
 상기 제1 게이트 구동부는 상기 제1 게이트선에 연결되어 있고, 상기 제2 게이트 구동부는 상기 제2 게이트선에  
 연결되어 있는  
 액정 표시 장치.

### 청구항 3

제2항에서,  
 상기 제1 게이트선에 상기 게이트 신호가 인가되고 소정 시간 후에 상기 제2 게이트선에 상기 게이트 신호가 인  
 가되는 액정 표시 장치.

### 청구항 4

제3항에서,  
 상기 소정 시간은 한 프레임의 전반부가 후반부보다 크거나 같은 액정 표시 장치.

### 청구항 5

제1항에서,  
 상기 제1 및 제2 게이트선을 포함하는 복수의 게이트선 쌍이 열방향으로 배치되어 있으며,  
 상기 게이트선 쌍은 동일한 간격을 갖는 두 쌍이 서로 연결되어 있는  
 액정 표시 장치.

### 청구항 6

제5항에서,  
 상기 서로 연결되어 있는 게이트선 쌍끼리는 상기 제1 게이트선이 상기 제2 게이트선에 연결되어 있는 액정 표  
 시 장치.

### 청구항 7

제6항에서,  
 상기 게이트 신호를 생성하는 게이트 구동부를 더 포함하고,  
 상기 게이트 구동부에는 상기 제1 게이트선이 연결되어 있는

액정 표시 장치.

**청구항 8**

절연 기판 위에 형성되어 있는 제1 게이트 절연막,  
 상기 제1 게이트 절연막 위에 형성되어 있는 반도체,  
 상기 반도체 위에 형성되어 있는 제2 게이트 절연막,  
 상기 제2 게이트 절연막 위에 형성되어 있는 제1 내지 제3 배선,  
 상기 제1 내지 제3 배선 위에 형성되어 있는 층간 절연막,  
 상기 층간 절연막 위에 형성되어 있으며 상기 반도체와 연결되어 있는 제4 및 제5 배선, 그리고 상기 반도체와  
 상기 제3 배선에 공통적으로 연결되어 있는 제6 배선,  
 상기 제4 내지 제6 배선 위에 형성되어 있는 보호막, 그리고  
 상기 제5 배선과 연결되어 있는 화소 전극  
 을 포함하는 박막 트랜지스터 표시판.

**청구항 9**

제8항에서,  
 상기 제1 및 제2 배선에는 게이트 신호가 인가되고, 상기 제3 배선에는 공통 전압이 인가되는 박막 트랜지스터  
 표시판.

**청구항 10**

제9항에서,  
 상기 제4 배선에는 데이터 전압이 인가되는 박막 트랜지스터 표시판.

**청구항 11**

제8항에서,  
 상기 제1 내지 제3 배선과 동일한 층에 차광 부재가 형성되어 있는 박막 트랜지스터 표시판.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- <28> 본 발명은 액정 표시 장치 및 액정 표시 장치용 박막 트랜지스터 표시판에 관한 것이다.
- <29> 일반적인 액정 표시 장치(liquid crystal display, LCD)는 화소 전극 및 공통 전극이 구비된 두 표시판과 그 사이에 들어 있는 유전율 이방성(dielectric anisotropy)을 갖는 액정층을 포함한다. 화소 전극은 행렬의 형태로 배열되어 있고 박막 트랜지스터(TFT) 등 스위칭 소자에 연결되어 한 행씩 차례로 데이터 전압을 인가 받는다. 공통 전극은 표시판의 전면에 걸쳐 형성되어 있으며 공통 전압을 인가 받는다. 화소 전극과 공통 전극 및 그 사이의 액정층은 회로적으로 볼 때 액정 축전기를 이루며, 액정 축전기는 이에 연결된 스위칭 소자와 함께 화소를 이루는 기본 단위가 된다.
- <30> 이러한 액정 표시 장치에서는 두 전극에 전압을 인가하여 액정층에 전계를 생성하고, 이 전계의 세기를 조절하여 액정층을 통과하는 빛의 투과율을 조절함으로써 원하는 화상을 얻는다. 이때, 액정층에 한 방향의 전계가 오랫동안 인가됨으로써 발생하는 열화 현상을 방지하기 위하여 프레임별로, 행별로, 또는 화소별로 공통 전압에 대한 데이터 전압의 극성을 반전시킨다.

**발명이 이루고자 하는 기술적 과제**

- <31> 한편, 이러한 액정 표시 장치는 액정 분자의 동작 속도로 인해 동영상을 구현하는데 어려움이 있다. 동영상을 구현하기 위하여 오버 드라이버(over drive)나 DCC(dynamic capacitance compensation) 구동 등을 사용한다. 하지만, 중소형 액정 표시 장치의 경우에는 제조 원가가 상승하기 때문에 구동 칩에 이러한 기능을 추가하기가 쉽지 않다.
- <32> 따라서, 본 발명이 이루고자 하는 기술적 과제는 고속 구동을 행할 수 있는 액정 표시 장치 및 액정 표시 장치용 박막 트랜지스터 표시판을 제공하는 것이다.

**발명의 구성 및 작용**

- <33> 이러한 기술적 과제를 이루기 위한 본 발명의 한 실시예에 따른 액정 표시 장치는, 입력 단자, 출력 단자 및 제어 단자를 각각 포함하는 복수의 제1 및 제2 스위칭 소자, 상기 제1 및 제2 스위칭 소자의 제어 단자에 각각 연결되어 있으며 게이트 신호를 전달하는 제1 및 제2 게이트선, 데이터 전압을 전달하며 상기 제1 스위칭 소자의 입력 단자에 연결되어 있는 데이터선, 공통 전압을 전달하며 상기 제2 스위칭 소자의 입력 단자에 연결되어 있는 유지 전극선, 그리고 상기 제1 및 제2 스위칭 소자의 출력 단자에 공통적으로 연결되어 있는 화소 전극을 포함한다.
- <34> 이때, 상기 액정 표시 장치는 상기 게이트 신호를 생성하는 제1 및 제2 게이트 구동부를 더 포함하며, 상기 제1 게이트 구동부는 상기 제1 게이트선에 연결되어 있고, 상기 제2 게이트 구동부는 상기 제2 게이트선에 연결되어 있을 수 있다.
- <35> 또한, 상기 제1 게이트선에 상기 게이트 신호가 인가되고 소정 시간 후에 상기 제2 게이트선에 상기 게이트 신호가 인가될 수 있는데, 여기서 상기 소정 시간은 한 프레임의 전반부가 후반부보다 크거나 같을 수 있다.
- <36> 한편, 상기 제1 및 제2 게이트선을 포함하는 복수의 게이트선 쌍이 열방향으로 배치되어 있으며, 상기 게이트선 쌍은 동일한 간격을 갖는 두 쌍이 서로 연결되어 있을 수 있다.
- <37> 이때, 상기 서로 연결되어 있는 게이트선 쌍끼리는 상기 제1 게이트선이 상기 제2 게이트선에 연결되어 있을 수 있다.
- <38> 또한, 상기 액정 표시 장치는 상기 게이트 신호를 생성하는 게이트 구동부를 더 포함하고, 상기 게이트 구동부에는 상기 제1 게이트선이 연결되어 있을 수 있다.
- <39> 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판은, 절연 기판 위에 형성되어 있는 제1 게이트 절연막, 상기 제1 게이트 절연막 위에 형성되어 있는 반도체, 상기 반도체 위에 형성되어 있는 제2 게이트 절연막, 상기 제2 게이트 절연막 위에 형성되어 있는 제1 내지 제3 배선, 상기 제1 내지 제3 배선 위에 형성되어 있는 층간 절연막, 상기 층간 절연막 위에 형성되어 있으며 상기 반도체와 연결되어 있는 제4 및 제5 배선, 그리고 상기 반도체와 상기 제3 배선에 공통적으로 연결되어 있는 제6 배선, 상기 제4 내지 제6 배선 위에 형성되어 있는 보호막, 그리고 상기 제5 배선과 연결되어 있는 화소 전극을 포함한다.
- <40> 이때, 상기 제1 및 제2 배선에는 게이트 신호가 인가되고, 상기 제3 배선에는 공통 전압이 인가될 수 있고, 나아가 상기 제4 배선에는 데이터 전압이 인가될 수 있다.
- <41> 또한, 상기 제1 내지 제3 배선과 동일한 층에 차광 부재가 형성되어 있을 수 있다.
- <42> 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.
- <43> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- <44> 먼저, 도 1 내지 도 3을 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다.
- <45> 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치에서 한 화소의 등가 회로도이며, 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 액정 분자의 거

동을 나타내는 도면이다.

- <46> 여기서, 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 노멀리 화이트(normally white) 방식을 한 예로 설명한다.
- <47> 도 1을 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300), 게이트 구동부(gate driver)(400L, 400R), 데이터 구동부(data driver)(500), 계조 전압 생성부(gray voltage generator)(800) 및 신호 제어부(signal controller)(600)를 포함한다.
- <48> 도 1을 참고하면, 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선(signal line)( $G_1-G_{2n}$ ,  $D_1-D_m$ )과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)(PX)를 포함한다. 반면, 도 2에 도시한 구조로 볼 때 액정 표시판 조립체(300)는 서로 마주하는 하부 및 상부 표시판(100, 200)과 그 사이에 들어 있는 액정층(3)을 포함한다.
- <49> 신호선( $G_1-G_{2n}$ ,  $D_1-D_m$ )은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선( $G_1-G_{2n}$ )과 데이터 전압을 전달하는 복수의 데이터선( $D_1-D_m$ )을 포함한다. 게이트선( $G_1-G_{2n}$ )은 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 데이터선( $D_1-D_m$ )은 대략 열 방향으로 뻗으며 서로가 거의 평행하다.
- <50> 도 2를 참고하면, 신호선은 게이트선( $G_1-G_m$ )과 거의 나란하게 뻗은 유지 전극선(SL)을 더 포함한다.
- <51> 각 화소(PX), 예를 들면 (2i-1)번째( $i=1, 2, \dots, n$ ) 게이트선( $G_{2i-1}$ )과 j번째( $j=1, 2, \dots, m$ ) 데이터선( $D_j$ )에 연결된 화소(PX)는 신호선( $G_{2i-1}$ ,  $D_j$ )에 연결된 제1 스위칭 소자(Q1)와 이에 연결된 액정 축전기(liquid crystal capacitor)(C1c) 및 유지 축전기(storage capacitor)(Cst)를 포함한다. 또한, 화소(PX)는 게이트선( $G_{2i-1}$ )과 나란한 게이트선( $G_i$ )과 유지 전극선(SL)에 연결된 제2 스위칭 소자(Q2)를 포함한다.
- <52> 제1 스위칭 소자(Q1)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선( $G_{2i-1}$ )과 연결되어 있고, 입력 단자는 데이터선( $D_j$ )과 연결되어 있으며, 출력 단자는 화소 전극(191)과 연결되어 있다.
- <53> 제2 스위칭 소자(Q2) 역시 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선( $G_i$ )과 연결되어 있고, 입력 단자는 유지 전극선(SL)과 연결되어 있으며, 출력 단자는 화소 전극(191)과 연결되어 있다.
- <54> 액정 축전기(C1c)는 하부 표시판(100)의 화소 전극(191)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하며 두 전극(191, 270) 사이의 액정층(3)은 유전체로서 기능한다. 화소 전극(191)은 스위칭 소자(Q1, Q2)와 연결되며, 공통 전극(270)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가받는다. 도 2에서와는 달리 공통 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(191, 270) 중 적어도 하나가 선형 또는 막대형으로 만들어질 수 있다.
- <55> 액정 축전기(C1c)의 보조적인 역할을 하는 유지 축전기(Cst)는 유지 전극선(SL)과 화소 전극(191)이 절연체를 사이에 두고 중첩되어 이루어지며 공통 전압(Vcom) 등의 정해진 전압이 인가된다.
- <56> 한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 2는 공간 분할의 한 예로서 각 화소(PX)가 화소 전극(191)에 대응하는 상부 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(230)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(230)는 하부 표시판(100)의 화소 전극(191) 위 또는 아래에 둘 수도 있다.
- <57> 액정 표시판 조립체(300)에는 적어도 하나의 편광자(도시하지 않음)가 구비되어 있다.
- <58> 다시 도 1을 참고하면, 계조 전압 생성부(800)는 화소(PX)의 투과율과 관련된 전체 계조 전압 또는 한정된 수효의 계조 전압(앞으로 "기준 계조 전압"이라 한다)을 생성한다. (기준) 계조 전압은 공통 전압(Vcom)에 대하여 양의 값을 가지는 것과 음의 값을 가지는 것을 포함할 수 있다.
- <59> 게이트 구동부(400L, 400R)는 액정 표시판 조립체(300)의 왼쪽과 오른쪽에 각각 위치하며, 왼쪽의 게이트 구동

부(400L)는 홀수 번째 게이트선( $G_1-G_{2n-1}$ )에, 오른쪽의 게이트 구동부(400R)는 짝수 번째 게이트선( $G_2-G_{2n}$ )과 연결되어 게이트 온 전압( $V_{on}$ )과 게이트 오프 전압( $V_{off}$ )의 조합으로 이루어진 게이트 신호를 게이트선( $G_1-G_{2n}$ )에 인가한다.

- <60> 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선( $D_1-D_m$ )과 연결되어 있으며, 계조 전압 생성부(800)로부터의 계조 전압을 선택하고 이를 데이터 전압으로서 데이터선( $D_1-D_m$ )에 인가한다. 그러나 계조 전압 생성부(800)가 계조 전압을 모두 제공하는 것이 아니라 한정된 수효의 기준 계조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기준 계조 전압을 분압하여 원하는 데이터 전압을 생성한다.
- <61> 신호 제어부(600)는 게이트 구동부(400L, 400R) 및 데이터 구동부(500) 등을 제어한다.
- <62> 이러한 구동 장치(400L, 400R, 500, 600, 800) 각각은 적어도 하나의 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수도 있다. 이와는 달리, 이들 구동 장치(400L, 400R, 500, 600, 800)가 신호선( $G_1-G_{2n}$ ,  $D_1-D_m$ ) 및 박막 트랜지스터 스위칭 소자(Q) 따위와 함께 액정 표시판 조립체(300)에 집적될 수도 있다. 또한, 구동 장치(400L, 400R, 500, 600, 800)는 단일 칩으로 집적될 수 있으며, 이 경우 이들 중 적어도 하나 또는 이들을 이루는 적어도 하나의 회로 소자가 단일 칩 바깥에 있을 수 있다.
- <63> 그러면 이러한 액정 표시 장치의 동작에 대하여 상세하게 설명한다.
- <64> 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 입력 영상 신호(R, G, B)는 각 화소(PX)의 휘도(luminance) 정보를 담고 있으며 휘도는 정해진 수효, 예를 들면  $1024(=2^{10})$ ,  $256(=2^8)$  또는  $64(=2^6)$  개의 계조(gray)를 가지고 있다. 입력 제어 신호의 예로는 수직 동기 신호( $V_{sync}$ )와 수평 동기 신호( $H_{sync}$ ), 메인 클럭 신호(MCLK), 데이터 인에이블 신호(DE) 등이 있다.
- <65> 신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 입력 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400L, 400R)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)를 데이터 구동부(500)로 내보낸다.
- <66> 게이트 제어 신호(CONT1)는 주사 시작을 지시하는 주사 시작 신호(STV)와 게이트 온 전압( $V_{on}$ )의 출력 주기를 제어하는 적어도 하나의 클럭 신호를 포함한다. 게이트 제어 신호(CONT1)는 또한 게이트 온 전압( $V_{on}$ )의 지속 시간을 한정하는 출력 인에이블 신호(OE)를 더 포함할 수 있다.
- <67> 데이터 제어 신호(CONT2)는 한 행[묶음]의 화소(PX)에 대한 디지털 영상 신호(DAT)의 전송 시작을 알리는 수평 동기 시작 신호(STH)와 데이터선( $D_1-D_m$ )에 아날로그 데이터 전압을 인가하라는 로드 신호(LOAD) 및 데이터 클럭 신호(HCLK)를 포함한다. 데이터 제어 신호(CONT2)는 또한 공통 전압( $V_{com}$ )에 대한 데이터 전압의 극성(이하 "공통 전압에 대한 데이터 전압의 극성"을 줄여 "데이터 전압의 극성"이라 함)을 반전시키는 반전 신호(RVS)를 더 포함할 수 있다.
- <68> 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라, 데이터 구동부(500)는 한 행[묶음]의 화소(PX)에 대한 디지털 영상 신호(DAT)를 수신하고, 각 디지털 영상 신호(DAT)에 대응하는 계조 전압을 선택함으로써 디지털 영상 신호(DAT)를 아날로그 데이터 전압으로 변환한 다음, 이를 해당 데이터선( $DD_m$ )에 인가한다.
- <69> 게이트 구동부(400L, 400R)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압( $V_{on}$ )을 게이트선( $G_1-G_{2n}$ )에 인가하여 이 게이트선( $G_1-G_{2n}$ )에 연결된 스위칭 소자(Q1, Q2)를 턴온시킨다. 그러면, 데이터선( $D_1-D_m$ )에 인가된 데이터 전압이 턴온된 제1 스위칭 소자(Q1)를 통하여 해당 화소(PX)에 인가되며, 이어 시간차를 두고 유지 전극선(SL)에 인가된 공통 전압( $V_{com}$ )이 턴온된 제2 스위칭 소자(Q2)를 통하여 해당 화소(PX)에 인가된다.
- <70> 화소(PX)에 인가된 데이터 전압과 공통 전압( $V_{com}$ )의 차이는 액정 축전기(C1c)의 충전 전압, 즉 화소 전압으로서 나타난다. 액정 분자(31)들은 화소 전압의 크기에 따라 그 배열을 달리하며 이에 따라 액정층(3)을 통과하

는 빛의 편광이 변화한다. 이러한 편광의 변화는 편광자에 의하여 빛의 투과율 변화로 나타나며, 이를 통해 화소(PX)는 영상 신호(DAT)의 계조가 나타내는 휘도를 표시한다.

- <71> 이때, 노멀리 화이트 방식 액정 표시 장치에서, 도 3에 나타난 액정 분자(31)는 누운 방향에서 서는 방향(B)으로 블랙(black)을 표시하고, 그 반대 방향(W)으로 화이트(white)를 표시한다.
- <72> 1 수평 주기["1H"라고도 쓰며, 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE)의 한 주기와 동일함]를 단위로 하여 이러한 과정을 되풀이함으로써, 모든 게이트선( $G_1$ - $G_n$ )에 대하여 차례로 게이트 온 전압(Von)을 인가하고 모든 화소(PX)에 데이터 전압을 인가하여 한 프레임(frame)의 영상을 표시한다.
- <73> 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소(PX)에 인가되는 데이터 전압의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전"). 이때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 전압의 극성이 주기적으로 바뀌거나(보기: 행 반전, 점 반전), 한 화소행에 인가되는 데이터 전압의 극성도 서로 다를 수 있다(보기: 열 반전, 점 반전).
- <74> 그러면, 본 발명의 한 실시예에 따른 액정 표시 장치와 이의 구동 방법에 대하여 도 4 내지 도 6을 참고로 하여 좀더 상세히 설명한다.
- <75> 도 4는 본 발명의 한 실시예에 따른 액정 표시 장치의 게이트 신호의 타이밍도이며, 도 5a 내지 도 5d는 본 발명의 실시예에 따른 액정 표시 장치의 구동 방법과 종래 기술에 따른 구동 방법을 화소 전압으로 비교한 도면이고, 도 6은 본 발명의 실시예에 따른 액정 표시 장치에서 화소의 평균 전압을 구하는 방법을 설명하는 도면이다.
- <76> 도 4를 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치에서 게이트 신호는 홀수 번째 게이트선에 인가되는 게이트 신호(이하, '홀수 번째 게이트 신호'라 한다)(Gouto)가 생성된 후 소정 시간 후에 이에 인접한 짝수 번째 게이트선에 인가되는 게이트 신호(이하, '짝수 번째 게이트 신호'라 한다)(Goute)가 생성된다.
- <77> 여기서, 도면 부호 Tf는 한 프레임 동안의 시간을 나타내며, 두 시간(Ta, Tb)의 합은 한 프레임 동안의 시간과 동일하다. 또한, 도면 부호 Vp는 공통 전압(Vcom)과 화소 전극(191)에 인가되는 데이터 전압의 차, 즉 액정 분자(31)에 걸리는 화소 전압을 나타내며, 화소 전압의 극성은 예를 들어 정극성으로 나타내었다.
- <78> 이때, 앞에서 설명한 것처럼 제1 스위칭 소자(Q1)는 홀수 번째 게이트선( $G_1$ - $G_{2n-1}$ )에, 제2 스위칭 소자(Q2)는 짝수 번째 게이트선( $G_2$ - $G_{2n}$ )에 연결되어 있다. 따라서, 먼저 홀수 번째 게이트 신호(Gouto)가 제1 스위칭 소자(Q1)를 턴온시켜 데이터 전압이 인가되면 화소 전압(Vp)이 커지고, 이어 짝수 번째 게이트 신호(Goute)가 제2 스위칭 소자(Q2)를 턴온시켜 공통 전압(Vcom)이 화소 전극(191)에 인가되면 화소 전압(Vp)은 전위차가 사라져 0V가 된다.
- <79> 한편, 액정 분자(31)의 특성은 블랙을 표시하는 방향(B)으로는 빨리 움직이고 화이트를 표시하는 방향(W)으로는 천천히 움직인다. 즉, 블랙을 표시하는 방향(B)으로는 화소 전압(Vp)에 의한 전기에 의하여 움직이고, 화이트를 표시하는 방향(W)은 제자리로 돌아가려는 탄성력과 유사한 복원력으로 움직이므로 두 방향에서의 속도 차이가 생긴다. 이로 인해, 프레임과 프레임과 사이의 시간, 즉 블랭크 구간이 짧을수록 액정 분자(3)가 제자리로 돌아가는 시간이 없으므로 프레임마다 화상이 바뀌는 동영상의 경우에는 제대로 된 화상을 표시하기가 쉽지 않다.
- <80> 이때, 도 4에 도시한 것처럼, 한 프레임 시간(Tf)의 전반부(Ta)에는 데이터 전압을 인가하고, 후반부(Tb)에는 액정에 걸리는 전압을 0V로 만들어 액정 분자가 돌아갈 시간을 충분히 주어 다음 프레임을 대비하면 동영상을 제대로 구현할 수 있다. 여기서, 전반부(Ta)는 후반부(Tb)보다 크거나 같을 수 있다. 예를 들어, 한 프레임 시간(Tf)이 16ms일 때, 전반부(Ta)는 8ms 내지 10ms, 후반부(Tb)는 6ms 내지 8ms 일 수 있다.
- <81> 도 5a 내지 도 5d를 참고하면, 각 도면의 위쪽(a)에 나타난 것은 본 발명의 실시예에 따른 액정 표시 장치의 화소 전압의 변화를 나타낸 것이고, 아래쪽(b)에 나타난 것은 종래 기술에 따른 액정 표시 장치의 화소 전압의 변화를 나타낸 것이다.
- <82> 예를 들어, 액정층(3)에 최대에 걸리는 전압이 3V일 경우, 최대 3V에서 0V, 1V, 2V로 변화하는 경우와 3V를 유지하는 경우를 차례로 나타낸 것이다.
- <83> 즉, 도 5a는 3V에서 0V로, 도 5b는 3V에서 1V로, 도 5c는 3V에서 2V로 변화하는 경우를 나타내었고, 도 5d는 3V

를 유지하는 경우를 나타내었다.

- <84> 이때, 0V를 미리 만들어 둔 시간(Tb)만큼 종래 기술에 비하여 액정 분자(31)가 빨리 동작함을 추론할 수 있으며, 이는 실제 실험적으로 확인한 결과이다.
- <85> 그런데, 도 5c 및 도 5d의 경우에는 액정 분자에 걸리는 전압이 0V에서 2V와 3V로 변할 때, 액정 분자(31)의 반응 속도가 빨라져 제자리에 있지 못하고 아래위로 흔들리는 현상이 나타난다. 이로 인해, 밝기가 변화하여 2V 및 3V의 화상을 구현하지 못하는 경우가 생길 수 있다.
- <86> 이를 방지하기 위하여 원하는 전압이 평균 전압(Vavg)으로 나오도록 하면 된다. 즉, 도 6에 도시한 것처럼 평균 전압(Vavg)보다 높은 전압(Vh)을 인가하여 그 전압(Vh)을 한 프레임 시간(Ta+Tb)으로 나눈 값으로 정하면 된다. 이는 감마 곡선을 조정하면 쉽게 해결할 수 있다.
- <87> 또한, 0V 입력 구간으로 인해 화면의 휘도가 가장 큰 영향을 받을 수 있는 도 5d의 경우에 2dimMOS라는 액정 시뮬레이터를 사용하여 휘도를 측정한 결과, 휘도의 변화가 없음을 확인하였다.
- <88> 한편, 액정에 걸리는 전압이 앞에서 설명한 경우와 반대의 경우, 즉 0V에서 1V, 2V, 3V로 변하는 경우에는 기존의 경우와 큰 차이가 없다. 이는 본 발명의 실시예에서는 0V 입력 구간을 따로 두어 액정의 동작 속도를 높이는 것인데, 기존의 경우에도 이미 0V에서 시작하므로 당연한 결과라 볼 수 있다.
- <89> 그러면, 본 발명의 다른 실시예에 대하여 도 7 내지 도 9를 참고로 하여 상세히 설명한다.
- <90> 도 7은 본 발명의 다른 실시예에 따른 액정 표시 장치를 나타내는 개략적인 블록도이고, 도 8은 도 7에 도시한 액정 표시 장치에서 게이트선의 연결 관계를 좀더 상세히 나타내는 도면이며, 도 9는 도 8에 도시한 액정 표시 장치의 게이트 신호의 타이밍도이다.
- <91> 도 7에 도시한 액정 표시 장치는 도 1에 도시한 액정 표시 장치와 실질적으로 동일하다. 즉, 제1 스위칭 소자(Q1)는 홀수 번째 게이트선( $G_1, G_3, \dots, G_{2n-1}$ )(n은 짝수)에 연결되어 있고, 제2 스위칭 소자(Q2)는 짝수 번째 게이트선( $G_2, G_4, \dots, G_{2n}$ )에 연결되어 있다.
- <92> 다만, 본 발명의 다른 실시예에 따른 액정 표시 장치는 도 1에 도시한 액정 표시 장치와 달리 하나의 게이트 구동부(400)만을 포함하며, 게이트 구동부(400)에 연결되어 있는 게이트선(GL)이 액정 표시판 조립체(300)를 두 개의 영역으로 나눈 서로 다른 영역(A, B)에 속한 게이트선끼리 연결되어 있다.
- <93> 즉, 도 8을 보면, 위쪽 영역(A)과 아래쪽 영역(B)에 속한 게이트선( $G_1-G_n, G_{n+1}-G_{2n}$ )이 한 쌍을 이루어 서로 연결되어 있다.
- <94> 위쪽 영역(A)과 아래쪽 영역(B)은 한 쌍으로 이루어진 복수의 게이트선쌍( $A_j-B_j, B_j-A_j$ )( $j=n/2$ )을 포함하고, 각 영역(A, B)은 서로 대응하여 연결되어 있다.
- <95> 예를 들어, 영역(A)의 첫 번째 게이트선 쌍( $A_1$ )은 영역(B)의 첫 번째 게이트선 쌍( $B_1$ )에, 영역(A)의 두 번째 게이트선 쌍( $A_2$ )은 영역(B)의 두 번째 게이트선 쌍( $B_2$ )에 연결되어 있고, 이러한 방식으로 영역(A)의 마지막 게이트선 쌍( $A_j$ )은 영역(B)의 마지막 게이트선 쌍( $B$ )에 연결되어 있다.
- <96> 이때, 대응하는 각 게이트선 쌍( $A_1-A_j, B_1-B_j$ )에 속하는 게이트선은 홀수 번째와 짝수 번째 게이트선끼리 서로 연결되어 있다. 예를 들어, 두 영역(A, B)의 첫 번째 게이트선 쌍( $A_1, B_1$ )에 속하는 각 게이트선( $G_1, G_2, G_{n+1}, G_{n+2}$ )은 게이트선 쌍( $A_1$ )의 홀수 번째 게이트선( $G_1$ )은 게이트선 쌍( $B_1$ )의 짝수 번째 게이트선( $G_{n+2}$ )에 연결되어 있고, 짝수 번째 게이트선( $G_2$ )은 홀수 번째 게이트선( $G_{n+1}$ )에 연결되어 있다.
- <97> 나아가, 게이트 구동부(400)에는 홀수 번째 게이트선( $G_1, G_3, \dots, G_{2n-1}$ )만 연결되어 있으며, 짝수 번째 게이트선( $G_2, G_4, \dots, G_{2n}$ )은 앞에서 설명한 것처럼 서로 다른 영역의 홀수 번째 게이트선( $G_1, G_3, \dots, G_{2n-1}$ )에 연결되어 있다.
- <98> 이때, 도 9에 도시한 것처럼, 예를 들어, 두 영역(A, B)의 첫 번째 게이트선 쌍( $A_1, B_1$ )의 동작을 살펴보면, 첫 번째 게이트선( $G_1$ )에 첫 번째 게이트 출력[Gout(1)]이 인가되면 턴온된 제1 스위칭 소자(Q1)를 통해 데이터 전

압이 인가된다.

- <99> 이어, 시간( $T_a$ ) 후에  $(n+1)$ 번째 게이트선( $G_{n+1}$ )에  $(n+1)$ 번째 게이트 출력[Gout( $n+1$ )]이 인가되면 제1 스위칭 소자(Q1)가 턴온되어 데이터 전압이 인가되는 것은 물론,  $(n+1)$ 번째 게이트선( $G_{n+1}$ )에 연결되어 있는 두 번째 게이트선( $G_2$ )을 통하여 제2 스위칭 소자(Q2)가 턴온된다. 이에 따라, 공통 전압(Vcom)을 화소 전극(191)으로 전달하여 화소 전압( $V_p$ )을 0V로 만듦으로써 앞에서 설명한 것과 마찬가지로 동작을 한다.
- <100> 그러면, 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판에 대하여 앞에서의 도 2와 도 10 내지 도 11b를 참고로 하여 상세히 설명한다.
- <101> 도 10은 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이고, 도 11a 및 도 11b는 도 10에 도시한 박막 트랜지스터 표시판을 XIa-XIa 선 및 XIb-XIb 선을 따라 잘라 각각 도시한 단면도이다.
- <102> 투명한 유리 또는 플라스틱 따위로 이루어진 절연 기관(110) 위에 질화규소( $SiN_x$ ) 또는 산화규소( $SiO_2$ )로 이루어진 차단막(blocking film)(111)이 형성되어 있다. 차단막(111)은 복층 구조를 가질 수도 있다.
- <103> 차단막(111) 위에는 다결정 규소 따위로 이루어져 있으며 진성 영역과 불순물 영역을 각각 포함하는 복수의 섬형 반도체(151)가 형성되어 있다.
- <104> 빗금으로 나타낸 반도체(151)의 진성 영역은 제1 내지 제4 채널 영역(channel region)(154a1, 154a2, 154b1, 154b2), 유지 영역(157)과 기타 영역(152)을 포함한다.
- <105> 반도체(151)의 불순물 영역은 제1 내지 제4 채널 영역(channel region)(154a1, 154a2, 154b1, 154b2)과 유지 영역(157)을 중심으로 차례로 분리되어 있는 제1 소스 영역(source region)(153a1), 제1 중간 영역(1535a), 드레인 영역(drain region)(155), 제2 중간 영역(1535b) 및 제2 소스 영역(153b)을 포함한다. 제2 소스 영역(153b)은 제1 부분(153b1)과 제2 부분(153b2)을 포함한다.
- <106> 반도체(151) 및 차단막(111) 위에는 게이트 절연막(gate insulating layer)(140)이 형성되어 있다. 게이트 절연막(140)은 질화규소( $SiN_x$ ) 또는 산화규소( $SiO_x$ ) 따위로 만들어진다.
- <107> 게이트 절연막(140) 위에는 복수의 제1 게이트 전극(124a1, 124a2)을 각각 포함하는 복수의 제1 게이트선(gate line)(121a)과 복수의 제2 게이트 전극(124b1, 124b2)을 각각 포함하는 복수의 제2 게이트선(121b)과 복수의 유지 전극선(storage electrode line)(131) 및 차광 부재(122)가 형성되어 있다.
- <108> 제1 및 제2 게이트선(121a, 121b)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 있으며 서로 평행하다. 제1 게이트 전극(124a1, 124a2)은 반도체의 제1 및 제2 채널 영역(154a1, 154a2)과 각각 중첩하고, 제2 게이트 전극(124b1, 124b2)은 제3 및 제4 채널 영역(154b1, 154b2)과 각각 중첩한다. 각 게이트선(121a, 121b)은 다른 층 또는 외부 구동 회로와의 접속을 위하여 면적이 넓은 끝 부분을 포함할 수 있다.
- <109> 유지 전극선(131)은 공통 전극(270)에 인가되는 공통 전압(Vcom) 등 소정의 전압을 인가 받으며, 면적이 넓은 확장부(137)를 포함한다.
- <110> 차광 부재(122)는 이웃하는 제1 게이트선(121a)과 제2 게이트선(121b) 사이에 위치하며 세로 방향으로 뻗어 있다.
- <111> 게이트선(121a, 121b), 유지 전극선(131) 및 차광 부재(122)는 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열의 금속, 구리(Cu)나 구리 합금 등 구리 계열의 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 탄탈륨(Ta), 티타늄(Ti), 텅스텐(W) 따위로 이루어질 수 있다. 그러나 게이트선(121a, 121b), 유지 전극선(131) 및 차광 부재(122)는 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다층막 구조를 가질 수도 있다. 이들 도전막 중 하나는 게이트선(121a, 121b) 및 유지 전극선(131)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열의 금속, 은 계열의 금속, 구리 계열의 금속으로 이루어질 수 있다. 다른 하나의 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를 테면 몰리브덴 계열 금속, 크롬, 탄탈륨, 또는 티타늄 등으로 이루어질 수 있다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄(합금) 상부막 및 알루미늄(합금) 하부막과 몰리브덴(합금) 상부막을 들 수 있다. 그러나 게이트선(121a, 121b)은 이외에도 다양한 여러 가지 금속과 도전체로 만들어질 수 있다.

- <112> 게이트선(121a, 121b), 유지 전극선(131) 및 차광 부재(122)의 측면은 기판(110) 면에 대하여 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.
- <113> 게이트선(121a, 121b), 유지 전극선(131) 및 차광 부재(122) 위에는 층간 절연막(interlayer insulating film)(160)이 형성되어 있다. 층간 절연막(160)은 질화규소나 산화규소 따위의 무기 절연물, 유기 절연물, 저유전율 절연물 따위로 만들어진다. 유기 절연물과 저유전율 절연물의 유전 상수는 4.0 이하인 것이 바람직하며 저유전율 절연물의 예로는 플라즈마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등을 들 수 있다. 유기 절연물 중 감광성(photosensitivity)을 가지는 것으로 층간 절연막(160)을 만들 수도 있으며, 층간 절연막(160)의 표면은 평탄할 수 있다.
- <114> 층간 절연막(160)과 게이트 절연막(140)에는 제1 및 제2 소스 영역과 드레인 영역(153a, 153b, 155)을 각각 드러내는 접촉 구멍(163a, 163b, 165)이 형성되어 있다. 또한, 층간 절연막(160)에는 유지 전극선(131)을 드러내는 접촉 구멍(161)이 형성되어 있다.
- <115> 층간 절연막(160) 위에는 복수의 데이터선(data line)(171), 복수의 드레인 전극(drain electrode)(175a) 및 복수의 제2 소스 전극(173b)을 포함하는 복수의 데이터 도전체(data conductor)가 형성되어 있다.
- <116> 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121a, 121b)과 교차한다. 각 데이터선(171)은 접촉 구멍(163a)을 통하여 소스 영역(153a)과 연결되어 있는 제1 소스 전극(173a)을 포함하며, 다른 층 또는 외부의 구동 회로와 접속하기 위하여 면적이 넓은 끝 부분을 포함할 수 있다. 데이터 신호를 생성하는 데이터 구동 회로(도시하지 않음)가 기판(110) 위에 집적되는 경우 데이터선(171)이 데이터 구동 회로에 직접 연결될 수 있다.
- <117> 드레인 전극(175)은 제1 소스 전극(173a)과 떨어져 있으며 접촉 구멍(165)을 통해 드레인 영역(155)과 연결되어 있다.
- <118> 제2 소스 전극(173b) 역시 제2 게이트 전극(124b1, 124b2)을 중심으로 드레인 전극(175)과 떨어져 있으며, 접촉 구멍(163b)을 통하여 제2 소스 영역(153b) 중 제1 부분(153b1)과 연결되어 있다.
- <119> 게이트선(121a, 121b)와 마찬가지로 데이터 도전체(171, 173a, 173b, 175) 또한 그 측면이 기판(110) 면에 대하여 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.
- <120> 데이터 도전체(171, 173a, 173b, 175) 및 층간 절연막(160) 위에는 보호막(180)이 형성되어 있다.
- <121> 보호막(180)에는 드레인 전극(175)을 드러내는 복수의 접촉 구멍(185)이 형성되어 있다. 보호막(180)에는 또한 데이터선(171)의 끝 부분을 드러내는 복수의 접촉 구멍(도시하지 않음)이 형성될 수 있으며, 보호막(180)과 층간 절연막(160)에는 게이트선(121)의 끝 부분을 드러내는 복수의 접촉 구멍(도시하지 않음)이 형성될 수 있다. 이러한 보호막(180)은 구동부에서 생략될 수 있다.
- <122> 보호막(180) 위에는 복수의 화소 전극(pixel electrode)(191)이 형성되어 있다. 화소 전극(191)은 접촉 구멍(185)을 통하여 드레인 전극(175)과 물리적·전기적으로 연결되어 있으며, ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄, 은, 크롬 또는 그 합금 등의 반사성 금속으로 만들어질 수 있다.
- <123> 화소 전극(191)은 접촉 구멍(185)을 통해 드레인 영역(155)에 연결되어 있는 드레인 전극(175)과 연결되어 드레인 영역(155) 및 드레인 전극(175)으로부터 데이터 전압 또는 공통 전압(Vcom)을 인가 받는다. 만약, 데이터 전압이 인가되면 화소 전극(191)은 공통 전압(Vcom)을 인가 받는 공통 전극(270)과 함께 전기장을 생성함으로써 두 전극 사이의 액정층(3)의 액정 분자(31)들의 방향을 결정하거나 두 전극 사이의 발광층(도시하지 않음)에 전류를 흘려 발광하게 한다. 또한, 공통 전압(Vcom)을 인가받는 경우 액정층(3)에는 전위차가 사라진다.
- <124> 보호막(180)을 저유전율의 유기 물질로 형성하는 경우에는 화소 전극(191)을 데이터선(171) 및 게이트선(121a, 121b)과 중첩시켜 개구율을 향상시킬 수 있다.

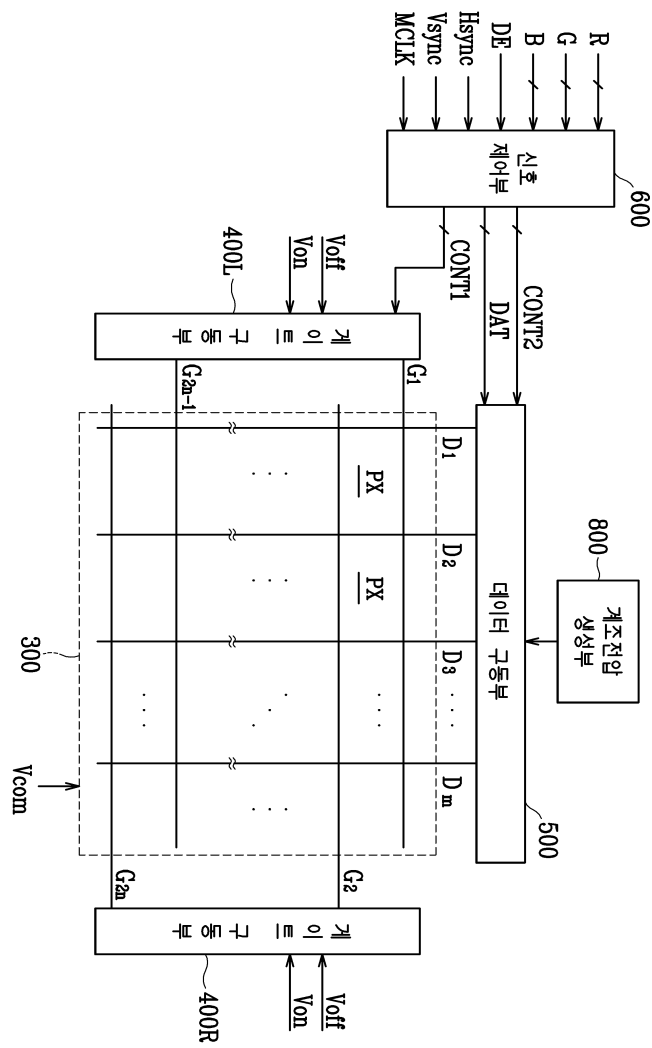
**발명의 효과**

- <125> 이와 같이, 하나의 화소(PX)에 소정 간격으로 동작하는 두 개의 스위칭 소자(Q1, Q2)를 두어 데이터 전압과 공통 전압(Vcom)을 차례로 화소 전극(191)에 인가한다. 이로 인해, 액정 분자(31)의 동작 속도를 향상시켜 구동 칩에 별도의 기능을 추가하지 않고도 동영상을 원활하게 구현할 수 있다.
- <126> 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것

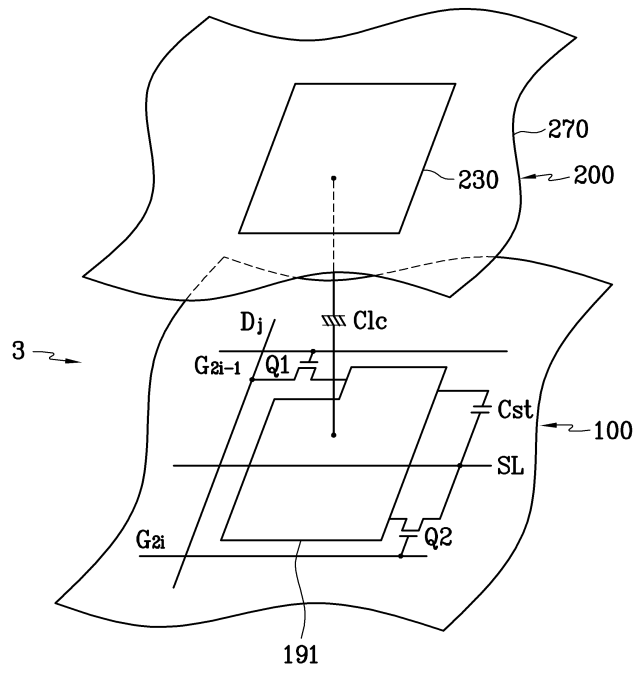


도면

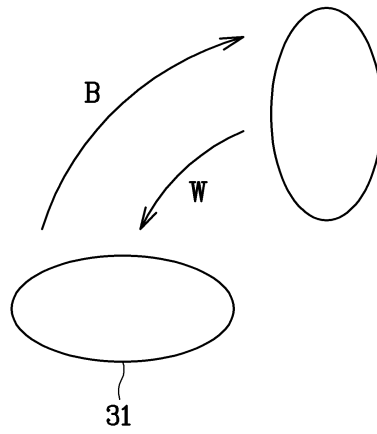
도면1



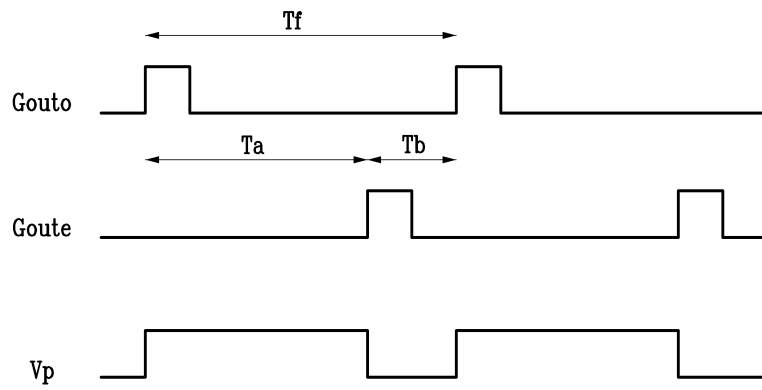
도면2



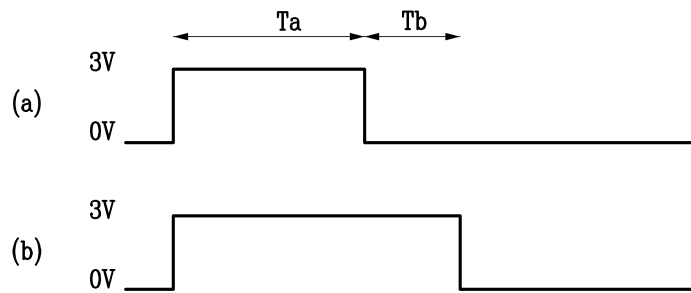
도면3



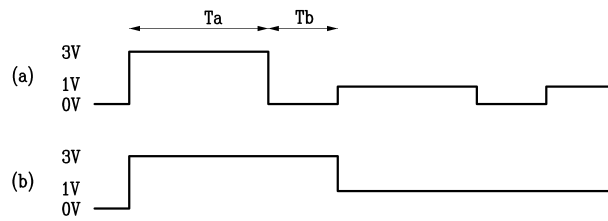
도면4



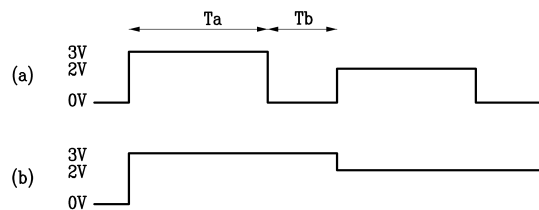
도면5a



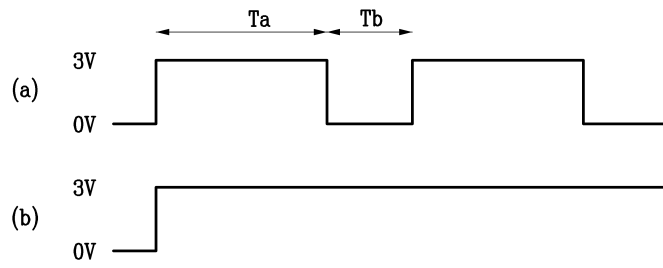
도면5b



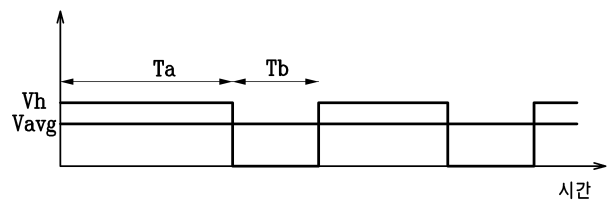
도면5c



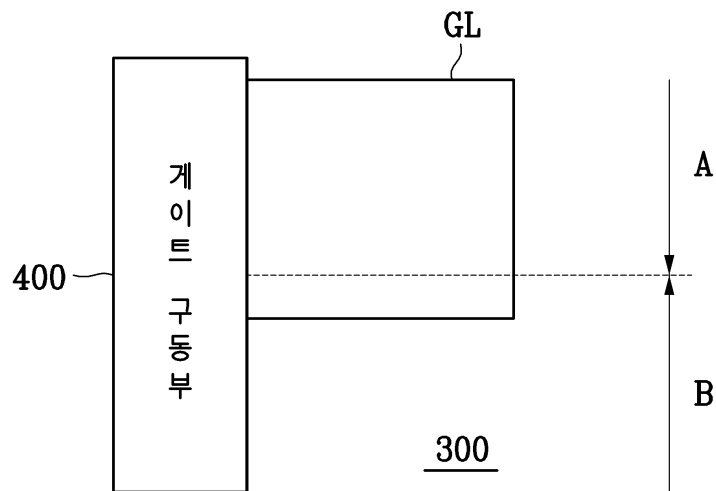
도면5d



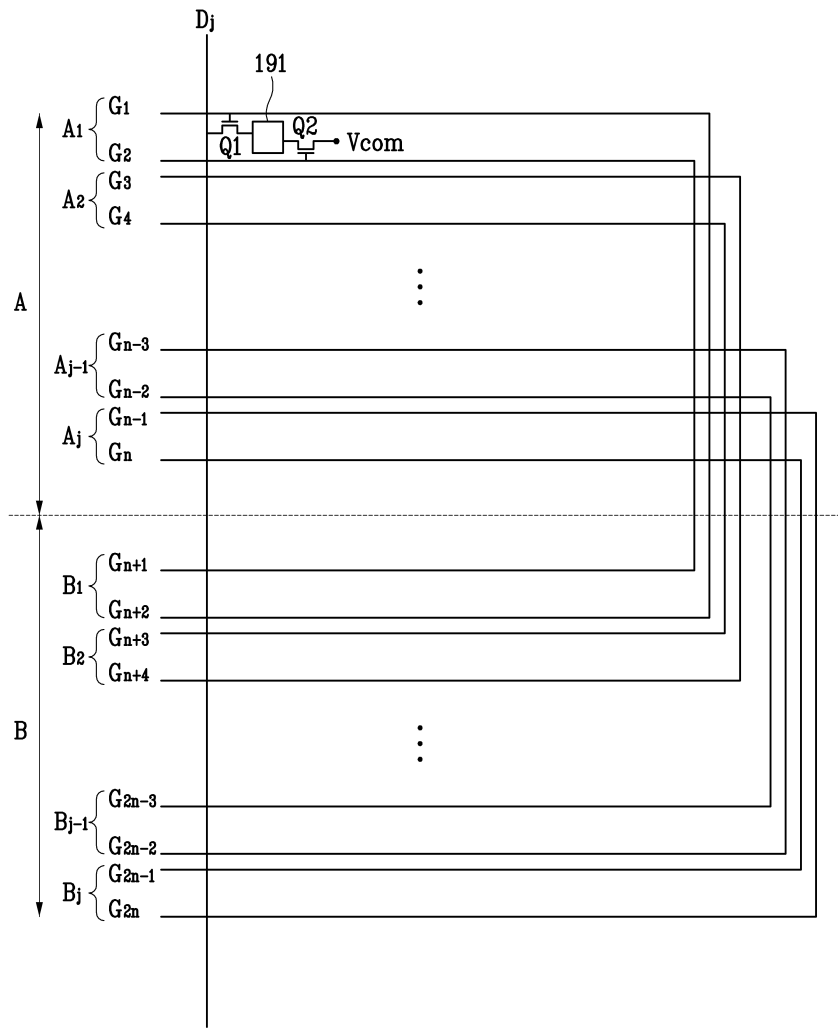
도면6



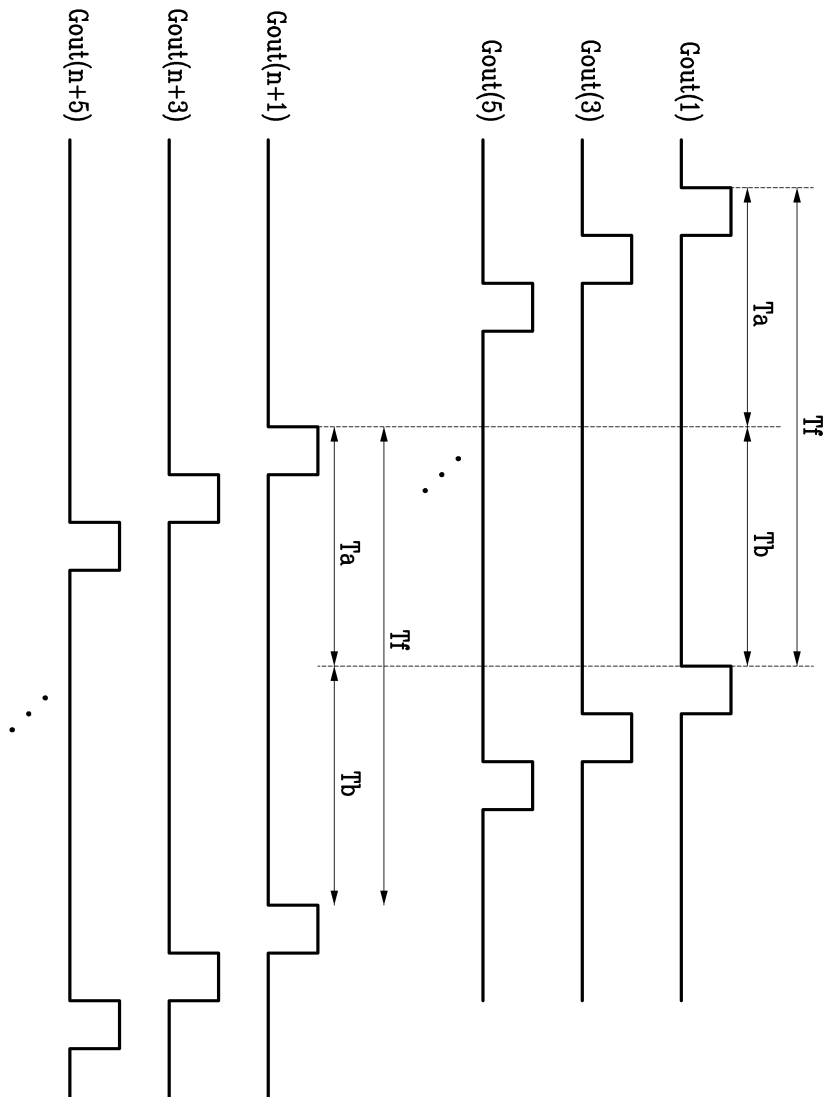
도면7



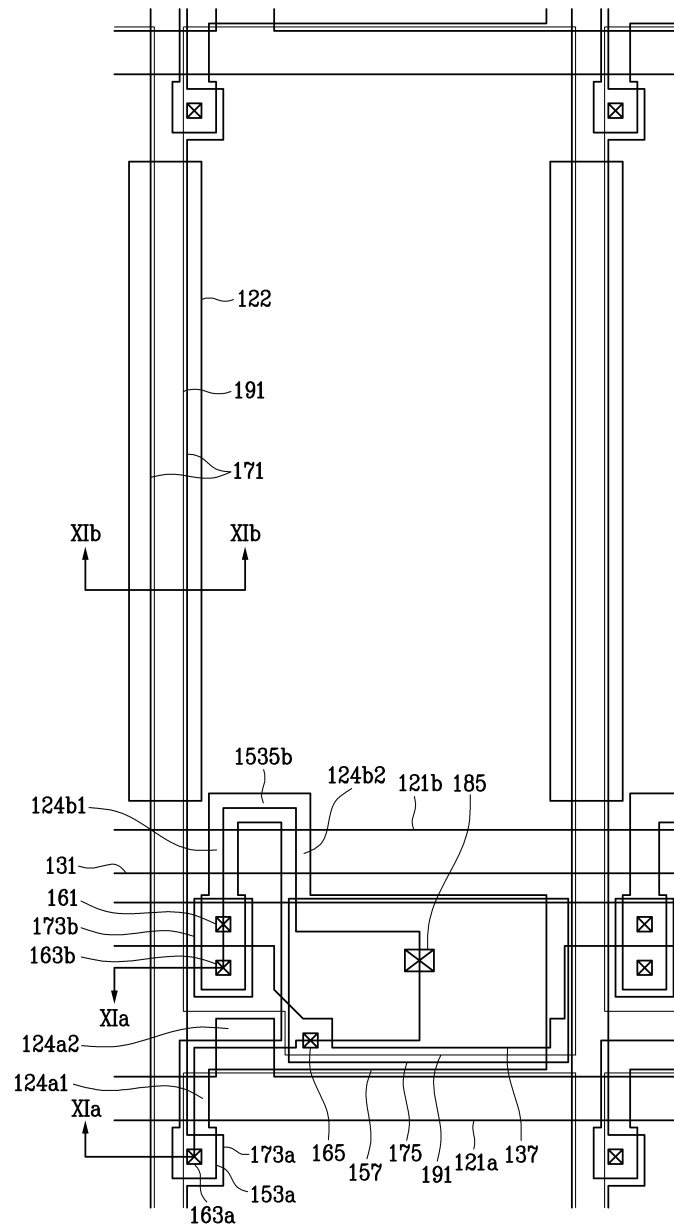
도면8



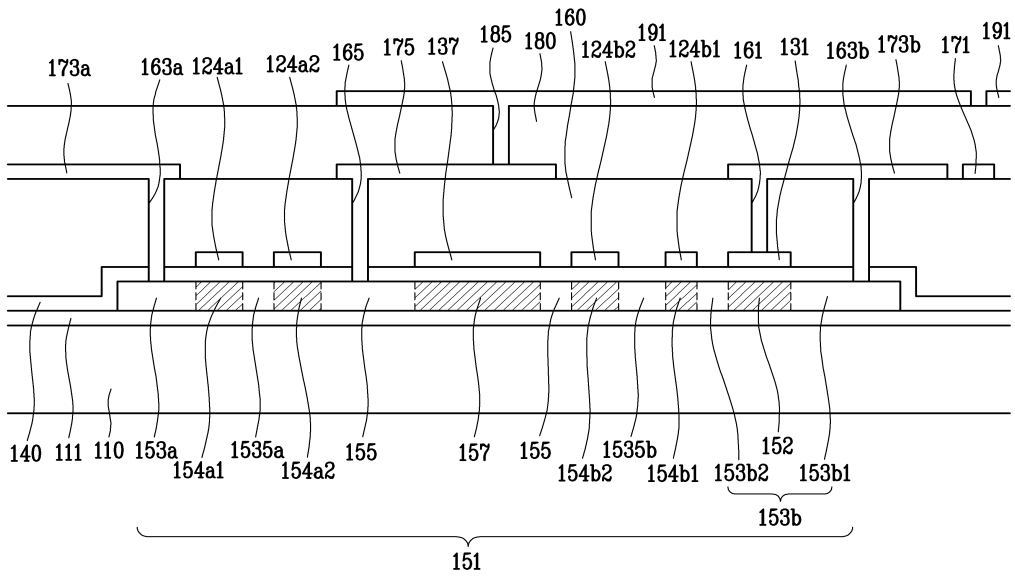
도면9



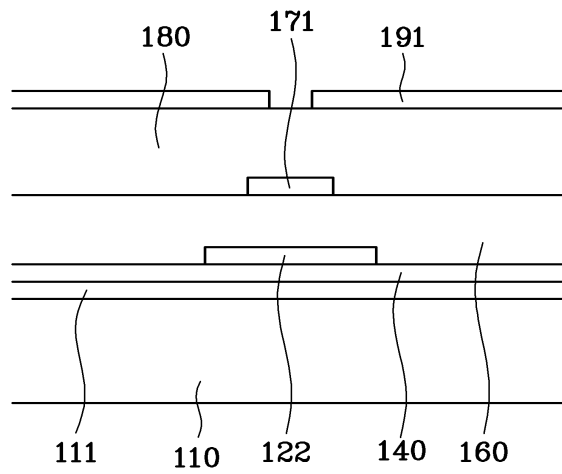
도면10



도면11a



도면11b



专利名称(译)	液晶显示装置和薄膜晶体管显示板		
公开(公告)号	<a href="#">KR1020080022876A</a>	公开(公告)日	2008-03-12
申请号	KR1020060086656	申请日	2006-09-08
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	LEE GI CHANG 이기창 KIM IL GON 김일곤 CHANG YOUNG JOO 장영주 LEE SO HYUN 이소현 PARK TAE HYEONG 박태형 CHUNG WON CHANG 정원창 PARK JOON HA 박준하 KIM CHEOL MIN 김철민 KIM SU KYOUNG 김수경		
发明人	이기창 김일곤 장영주 이소현 박태형 정원창 박준하 김철민 김수경		
IPC分类号	G02F1/133		
CPC分类号	G02F1/13624 G02F1/136209 G02F1/136286 G02F1/1368 G02F2201/123		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

液晶显示装置和薄膜晶体管显示板技术领域本发明涉及液晶显示装置和液晶显示装置用薄膜晶体管显示板。所述的液晶显示装置中，一输入端，分别连接到输出端和控制终端向所述多个第一和第二开关元件，分别在第一和第二开关元件的控制端子，并且通过栅极信号的1和第二栅极线，传输数据电压并连接到第一开关元件的输入端的数据线，传输公共电压并连接到第二开关元件的输入端的维持电极线，图1中的像素电极和共同连接到第二开关元件的输出端的像素电极。以这种方式，提供在一个像素PX中在不同时间操作的两个开关元件，并且以预定间隔将数据电压和公共电压顺序地施加到像素电极191。因此，可以提高液晶分子的移动速度，并且可以平滑地实现运动图像，而无需向驱动芯片添加任何附加功能。

