



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0121491
(43) 공개일자 2007년12월27일

(51) Int. Cl.

G02F 1/1343 (2006.01)

(21) 출원번호 10-2006-0118439

(22) 출원일자 2006년11월28일

심사청구일자 없음

(30) 우선권주장

JP-P-2006-00171710 2006년06월21일 일본(JP)

(71) 출원인

엘지.필립스 엘시디 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

나가야마 카즈요시

일본국 가나가와켄 요코하마시 코호쿠쿠 신요코하
마 3-17-5베넥스 S-2, 8층 LG필립스엘시디주식회
사 일본

(74) 대리인

김용인, 박영복

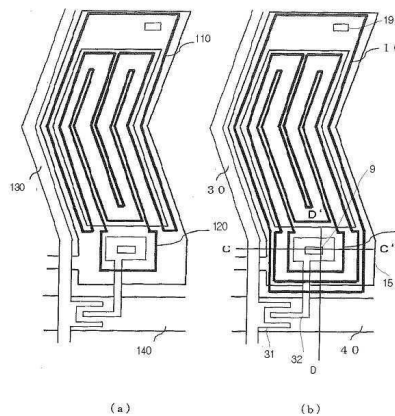
전체 청구항 수 : 총 9 항

(54) 액정표시장치

(57) 요약

본 발명은 디자인 변경만으로, S-IPS의 크로스토크 저감과 그늘음 현상의 방지를 도모할 수 있는 액정표시장치와 관한 것으로, 본발명에 관한 액정표시장치는, 제 1의 기관상에 설계된 공통 전극(10) 및 화소전극(20)의 사이에 횡전계를 발생시키는 IPS 구조를 갖는 액정표시장치에 있어서, 이에 의해, 신호선으로부터의 전계의 영향을 감소할 수 있고, 크로스토크에 대한 마진의 저감을 억제할 수 있다.

대표도 - 도1



특허청구의 범위

청구항 1

제 1 기관상에 설계된 공통 전극 및 화소 전극의 사이에 횡전계를 발생시키는 IPS 구조를 갖는 액정표시장치에 있어서,

신호선과 상기 화소전극과의 사이에 상기 공통 전극을 연장하여 더 설계된 것을 특징으로 하는 액정표시장치.

청구항 2

제 1항에 있어서,

게이트선과 상기 화소 전극과의 사이에 상기 공통 전극을 연장하여 더 설계된 것을 특징으로 하는 액정표시장치.

청구항 3

기관 상에 서로 교차하여 화소 영역을 정의하는 게이트선 및 신호선;

상기 화소 영역에 서로 교번하여 형성된 화소 전극 및 공통 전극;

상기 게이트선 및 신호선의 교차부위에 형성된 박막 트랜지스터;

상기 박막 트랜지스터와 제 2 콘택홀을 통해 연결된 화소 전극; 및

상기 신호선과 상기 화소전극과의 사이에 상기 공통 전극으로부터 연장되어 형성된 제 1 공통전극패턴을 포함하여 이루어진 것을 특징으로 하는 액정표시장치.

청구항 4

제 3항에 있어서,

상기 제 1 공통전극패턴은 상기 신호선과 평행하게 형성된 것을 특징으로 하는 액정표시장치.

청구항 5

제 3항에 있어서,

상기 게이트선과 상기 화소 전극과의 사이에 상기 제 1 공통전극패턴으로부터 연장하여 형성된 제 2 공통전극패턴을 더 포함하는 것을 특징으로 하는 액정표시장치.

청구항 6

제 5항에 있어서,

상기 제 2 공통전극패턴은 상기 게이트선과 평행하게 형성된 것을 특징으로 하는 액정표시장치.

청구항 7

제 3항에 있어서,

상기 게이트선과 동일층에 형성되며, 상기 공통 전극과 전기적인 연결을 갖는 공통배선을 더 포함한 것을 특징으로 하는 액정표시장치.

청구항 8

제 3항에 있어서,

상기 화소전극 및 공통전극은 투명 전극으로 이루어진 것을 특징으로 하는 액정표시장치.

청구항 9

제 8항에 있어서,

상기 화소전극 및 공통전극은 동일층에 형성된 것을 특징으로 하는 액정표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <14> 본 발명은 크로스토크 대책 및 그을음 대책을 행하는 액정표시장치에 관한 것으로 특히, IPS 또는 S-IPS(Super-In-Plane Switching) 방식에 있어서 크로스토크에 대한 마진의 저감을 억제하여, 그을음의 방지를 실현하는 액정표시장치에 관한 것이다.
- <15> 액정표시장치, 특히 TFT(Thin Film Transistor : 박막 트랜지스터)를 이용한 액정표시장치는, 넓게는 휴대전화로부터 대형 텔레비전에 이르기까지 채용되고 있다. 최근에는, 50인치의 대화면 사이즈의 패널이 대량생산되어 지게 되어, 공공용 디스플레이로서의 용도가 증가되었다. 공공(公共)용 디스플레이는, 같은 화면을 장시간 디스플레이하는 것으로, 그을음 현상이 발생하기 쉽다. 이러한 중에, 공공용 디스플레이에 사용하는 바와 같은 표시장치에 있어서는, 특히, 그을음이 발생하지 않는 대책이 시행된 표시장치가 요구되고 있다. 또, 중소형, 노트북 PC, 모니터에 있어서도, 같은 제품 레벨이 요구되어지고 있다.
- <16> 종래, 시야각특성을 향상시키기 위해 IPS 기술, 더 나아가서는 S-IPS 기술이 채용되고, 현재, 여러 가지 제품으로서 생산되고 있다(예를 들어, 특허문헌 1(특개평 11-24104) 참조). 도 9는, 종래기술의 IPS 구조를 도시하는 도이다. 도 9(a), 도 9(b)에 도시한 바와 같이, IPS 구조에 있어서는 같은 기관상에 2개의 전극(110, 120)이 형성되고, 그 전극사이에 횡전계를 거는 것으로, 액정(150)을 응답시켜, 계조표시를 행하고 있다. 실제로, 같은 기관상에 전극을 형성하기 때문에, 기관의 평행한 전계성분이 크게 되고, 결과적으로 시야각이 넓은 특성을 얻을 수 있다.
- <17> 한편, 여기서, 상기 도 9(b)와 같이, 서로 대향된 기관 사이에 액정(150)이 배치되고, 상기 각각의 기관의 전면에는 배향막(135)이 형성되어 전압이 인가되지 않는 초기 배향이 정의되어 있다. 도면에서는 초기 배향 상태에서 흑표시(블랙 상태)를 나타내고, 전압이 인가되어 2개의 전극(110, 120) 사이에 횡전계가 형성되면, 백표시(화이트 상태)를 나타내고 있다.
- <18> 여기서, 이러한 IPS 패널에는, 전극이 상하로 위치하고, 액정의 배열방향이 상하로부터 조금씩 어긋나기 때문에, 시야각특성도 상하좌우대칭이 되지 않는다. 그래서, 그 보상을 위한 구조가 제안되고, 양산되고 있다. 도 10은, 종래기술에 의한 시야각특성의 보상에 관한 설명도이다. 도 10에 도시한 바와 같이, 전극형상을 ‘<’로 하는 것에 의해, 액정분자의 방향성을 보상할 수 있다.

발명이 이루고자 하는 기술적 과제

- <19> 그러나, 상기와 같은 종래의 기술에는 다음과 같은 문제점이 있다.
- <20> 종래기술에 의하면, 시야각특성은 향상할 수 있다. 그러나, IPS 또는 S-IPS 방식에 있어서는, ITO 공통전극으로 화소의 쉘드를 행하지만, 중요한 부하용량부분의 쉘드가 행해지지 않는다. 이는, 크로스토크, 그을음 현상의 원인이 되는 것으로, 대책이 필요하다. 또, 공공용의 디스플레이에 있어서, 그을음 없는 것이 요망되고 있는 것으로, 완전히 타전계를 쉘드할 필요가 있다.
- <21> 도 11은, 종래의 IPS 또는 S-IPS 방식에 의한 액정표시장치에 있어서 크로스토크, 그을음의 발생에 관한 설명도이다. 종래의 IPS 또는 S-IPS 방식의 액정표시장치는, 2개의 전극에 상당하는 공통 전극(110)과 화소 전극(120)과의 사이에 전계를 발생시켜, 액정의 배향억제를 행한다. 그러나, 도 11에 있는 ‘O’의 표시한 부분으로, 화소전극(120)의 부분은, 신호선(130) 또는 게이트전선(140)으로부터 충분히 쉘드되지 않는다.
- <22> 도 12는, 도 11에 도시한 종래의 액정표시장치에 있는 A-A' 단면도이다. 그림중의 게이트 금속(140)은, 공통 전압으로 설정되어 있는 것으로, 대부분의 신호전압을 쉘드하지만, 충분하지 않다. 이 부분의 전계대책이 불충분하고, 크로스토크에 대한 마진이 감소하게 된다.
- <23> 또, 도 13은, 도 11에 도시한 종래의 액정표시장치에 있어서 B-B' 단면도이다. 이 부분도, 상기 도 12와 같은 모양으로, 게이트 전압의 쉘드가 충분하지 않다. 이 부분의 전계의 영향으로, 그을리는 영향이 있다. 게이트 전

압은, 실효전압으로 보면 약 -5V가 되는 것으로, 화소전극(120)에 대한 영향이 크다.

<24> 한편, 도면에서 설명되지 않은 부호, 100은 기관이며, 113은 게이트 절연막, 116은 비정질 실리콘층, 117은 불순물(n+)층이고, 115는 보호이다.

<25> 본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로 디자인변경으로, S-IPS의 크로스토크 저감과 그을음 현상의 방지를 도모할 수 있는 액정표시장치를 제공하는 데, 그 목적이 있다.

발명의 구성 및 작용

<26> 상기와 같은 목적을 달성하기 위한 본 발명의 액정표시장치는, 제 1 기관상에 설계된 공통 전극 및 화소 전극의 사이에 횡전계를 발생시키는 IPS 구조를 갖는 액정표시장치에 있어서, 신호선과 상기 화소전극과의 사이에 상기 공통 전극을 연장하여 더 설계된 것이다.

<27> 또한, 동일한 목적을 달성하기 위한 본 발명의 액정표시장치는, 기관 상에 서로 교차하여 화소 영역을 정의하는 게이트선 및 신호선과, 상기 화소 영역에 서로 교번하여 형성된 화소 전극 및 공통 전극과, 상기 게이트선 및 신호선의 교차부위에 형성된 박막 트랜지스터와, 상기 박막 트랜지스터와 제 2 콘택홀을 통해 연결된 화소 전극 및 상기 신호선과 상기 화소전극과의 사이에 상기 공통 전극으로부터 연장되어 형성된 제 1 공통전극패턴을 포함하여 이루어진 것에 또 다른 특징이 있다. 여기서, 상기 게이트선과 상기 화소 전극과의 사이에 상기 제 1 공통전극패턴으로부터 연장하여 형성된 제 2 공통전극패턴을 더 포함할 수도 있다.

<28> [발명을 실시하기 위한 최량의 형태]

<29> 이하, 본발명의 액정표시장치의 적절한 실시의 형태에 관한 도면을 이용하여 설명한다.

<30> 본발명의 액정표시장치는, 쉴드(shield) 강화를 위한 공통 전극을 형성하기 위하여 마스크를 작업하는 것으로, S-IPS 방식의 액정표시장치에 있어서 크로스토크와 그을음 흔적의 대책의 강화를 실현하는 것을 특징으로 한다.

<31> [실시의 형태1]

<32> 도 1은, 본발명의 실시의 형태1에 있어서 액정표시장치와 종래의 액정표시장치와의 전극 구성의 차이를 도시한 도면이다. 도 1(a)는 종래의 액정표시장치에 있어서 전극구성을 도시하고 있고, 상술한 도 11과 동일하다. 또, 도 1(b)는 본발명의 실시의 형태1에 있어서, 액정표시장치의 전극구성을 도시하고 있다.

<33> 본발명의 실시의 형태1에 있어서 액정표시장치는, 크로스토크 또는 그을음 현상의 원인인 부분(도 11에 있어서 ○자로 표시된 부분)에 대하여, 공통 전극(10)을 배치하는 것에 의해, 쉴드 효과를 높게 하는 것으로, 구성되어 있다. 도 1(a)에 있어서는, 화소전극(20)의 주위가 공통 전극(10)에 의해 덮여져 있지 않다. 이에 대하여, 도 1(b)에 있어서는, 화소전극(20)의 주위가 공통 전극(10)에 의해 덮여져 있다.

<34> 상기 공통전극(10)의 형상은 종래의 도 1(a)의 공통전극(110)의 형상으로부터, 상기 신호선(30)과 평행한 제 1 공통전극패턴과, 상기 게이트선(40)과 평행한 제 2 공통전극패턴을 포함하여 이루어진다.

<35> 도 2는, 본발명의 실시의 형태1에 있어서 도 1(b)의 액정표시장치의 C-C'단면도이다. 도 1(b)에 있어서, 화소전극(20)을 둘러싸도록 공통 전극(10)을 설계하는 것에 의해, C-C'단면에 있어서는, 신호선(30)과 화소전극(20)과의 사이에 공통 전극(10)의 벽이 형성될 수 있다. 이에 의해, 신호선(30)으로부터 전계의 영향을 저감할 수 있고, 크로스토크에 대한 마진의 감소를 억제할 수 있다.

<36> 더불어, 도 3은, 본발명의 실시의 형태 1에 있어서 도 1(b)의 액정표시장치의 D-D'단면도이다. 도 1(b)에 있어서, 화소전극(20)을 둘러싸도록 공통 전극(10)을 설계하는 것에 의해, D-D'단면에 있어서는, 게이트선(40)과 화소전극(20)과의 사이에 공통 전극(10)의 벽이 형성될 수 있다. 이에 의해, 게이트선(40)로부터의 전계의 영향을 작게할 수 있고, 그을음 현상의 영향을 억제할 수 있다.

<37> 도 4 내지 도 7은, 본발명의 실시의 형태1에 있어서, 액정표시장치의 4공정의 제조공정을 순서대로 도시한 도면들로, 도 4는 제 1 형성층을, 도 5는 제 2 형성층을, 도 6은 제 3 형성층을, 그리고 도 7은 제 4 형성층의 공정을 각각 도시하고 있다.

<38> 도 4의 제 1 형성층 형성 공정에서는 기관(도 2 및 도 3의 1 참조) 상에 게이트 금속층을 전면 형성한 후, 이를 선택적으로 제거하여, 게이트선(40), 공통배선(15)을 제조한다.

<39> 이어, 도 5의 제 2 형성층 형성 공정에서는, 상기 게이트선(40), 공통배선(15)을 포함한 기관(1) 전면에서 게이트

절연막(3), 비정질 실리콘층(6), 불순물층(n+층)(7), 데이터 금속층(30과 동일층)을 차례로 증착한 후, 이들을 선택적으로 제거하여, 신호선(30) 및 상기 신호선(30)으로부터 돌출된 소오스 전극(31) 및 이와 이격된 드레인 전극(32)을 형성한다.

- <40> 여기서, 상기 데이터 금속층을 패터닝하는 과정 중에 상기 신호선(30) 및 소오스 전극(31)/드레인 전극(32) 하층에는 동일쪽으로 불순물층(7) 및 비정질 실리콘층(6)이 동일쪽으로 형성된다. 그리고, 상기 소오스 전극(31)과 드레인 전극(32) 사이의 부분의 불순물층(7)은 제거되어, 상기 비정질 실리콘층(6) 및 불순물층(7)의 적층체로 채널이 정의된 반도체층으로 기능한다.
- <41> 이어, 도 6의 제 3 형성층 형성 공정에서는, 상기 신호선(30) 및 소오스/드레인 전극(31/32)을 포함한 기관(1) 전면에 보호막(5)을 증착하고, 상기 보호막(5)을 선택적으로 제거하여 상기 드레인 전극(32)의 소정 부분을 노출하는 제 1 콘택홀(9) 및 상기 공통 배선(15)의 소정 부분을 노출하는 제 2 콘택홀(19)을 형성한다.
- <42> 이어, 도 7의 제 4 형성층 형성 공정에서는, 상기 보호막(5)을 포함한 기관(1) 전면에 ITO(Indium Tin Oxide) 전극을 증착하고 이를 선택적으로 제거하여, 서로 교번하는 형상의 화소 전극(20) 및 공통 전극(10)을 형성한다. 이 때, 상기 공통 배선(15)이 위치하는 부분의 화소 전극(20)과 공통 전극(10)의 형상은 상기 공통 전극(10)이 화소 전극(20)을 둘러싸는 형상을 갖도록 형성한다. 즉, 이러한 제 4 형성층의 제조 공정에서, 화소 전극(20)과 공통 전극(10)의 배치를 앞서 설명한 도 1(b)에 도시한 바와 같이, 하게 된다. 이에 의해, 화소전극(20)을 공통 전극(10)으로 둘러쌀 수 있게 되어, 크로스토크의 저감 및 그을음 현상의 방지를 도모할 수 있다. 이와 같이, ITO 전극으로 상기 화소 전극(20)과 공통 전극(10) 형성 후에는 상기 공통배선(15)과 상기 공통 전극(10)이 전기적으로 연결되고, 상기 드레인 전극(32)과 상기 화소 전극(20)이 전기적으로 연결된다.
- <43> 한편, 상기 공통배선(15)과 상기 드레인 전극(32) 및 화소 전극(20)이 오버랩된 부위에서는 부하 용량(storage capacitor)이 형성된다.
- <44> 이상과 같이, 실시의 형태에 의하면, 제 4 형성층의 공정으로 만들어지는 화소 전극(20)과 공통 전극(10)의 위치를 제조하는 것에 의해, 즉, 제 4 형성층에 이용되는 마스크의 변경에 의한 디자인 변경만으로, 크로스토크의 저감과 그을음 현상의 방지를 도모할 수 있는 액정표시장치를 얻을 수 있다. 즉, S-IPS 방식에 있어서, 디자인 변경만으로, S-IPS의 크로스토크의 저감과 그을음 현상의 방지를 도모할 수 있는 액정표시장치를 얻을 수 있다.
- <45> [실시의 형태2]
- <46> 도 8은, 본발명의 실시의 형태2에, 있어서 액정표시장치와 종래의 액정표시장치와의 전극구성의 차이를 도시한 도이다. 도 8(a)은, 종래의 액정표시장치에 있어서 전극구성을 도시하고, 앞서 설명한 도 11과 같다. 또, 도 8(b)는, 다음을 제외하고는 본실시의 형태(1)에 있어서 액정표시장치의 전극구성을 도시하고 있다.
- <47> 상술한 실시의 형태1에 있어서, 도 1(b)의 전극구성과 비교하면, 본실시의 형태2에 있어서 도 8(b)전극구성은, 신호선(30)과 화소전극(20)과의 사이에만, 공통 전극 패턴(210)을 연장하여 배치하고 있는 점이 다르다. 즉, 상기 공통전극(210)의 형상은 도 8(a)의 공통전극(110)의 형상으로부터, 상기 신호선(30)과 평행한 제 1 공통전극 패턴과, 상기 게이트선(40)과 평행한 제 2 공통전극패턴을 포함하여 이루어진다. 이러한 구성을 취하는 것에 의해, 신호선(30)의 영향을 유효하게 감소시킬 수 있다.
- <48> 이상과 같이, 실시의 형태2에 의하면, 실시의 형태1과 비교하여, 제 4 형성층의 공정에서 만들어지는 공통 전극(210)의 형상이 상이한 것으로, 공통 전극(210) 및 화소 전극(20)을 형성하는 제 4 형성층의 마스크 변경에 의한 디자인 변경만으로, 상술한 실시의 형태 1보다 간소한 구성에 의해, S-IPS 방식에 있어서, 디자인 변경만으로, S-IPS의 크로스토크의 저감을 도모할 수 있는 액정표시장치를 얻을 수 있다.

발명의 효과

- <49> 상기와 같은 본 발명의 액정표시장치는 다음과 같은 효과가 있다.
- <50> 본 발명에 의하면, 신호선과 화소전극과의 사이 및 게이트선과 화소전극과의 사이에 공통 전극을 배치하도록 마스크를 구성하는 것에 의해, 디자인 변경으로, S-IPS의 크로스토크의 저감과 그을음 현상을 방지함을 꾀할 수 있는 액정표시장치를 얻을 수 있다.

도면의 간단한 설명

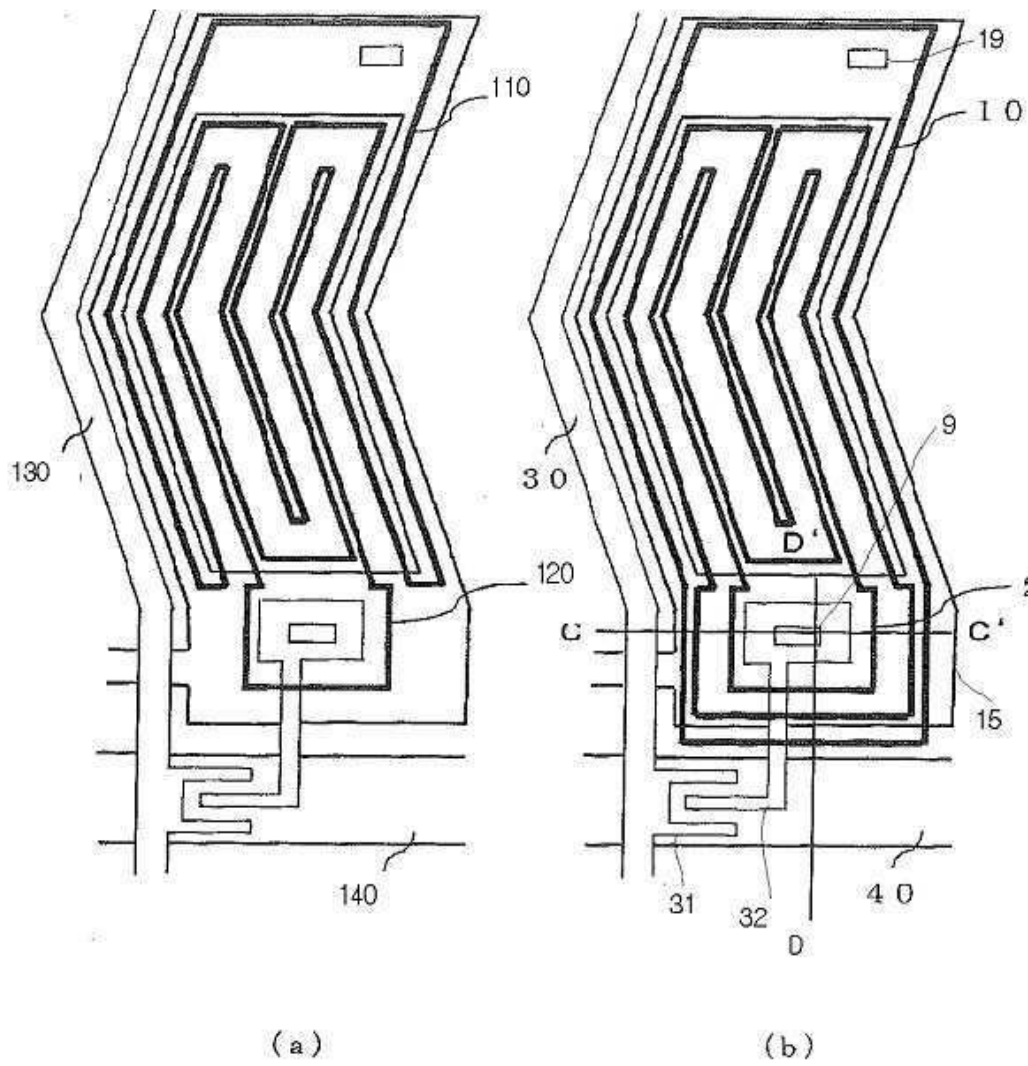
- <1> 도 1은 본발명의 실시의 형태1에 있어서, 액정표시장치와 종래의 액정표시장치와의 전극구성의 차이점을 도시한

도이다.

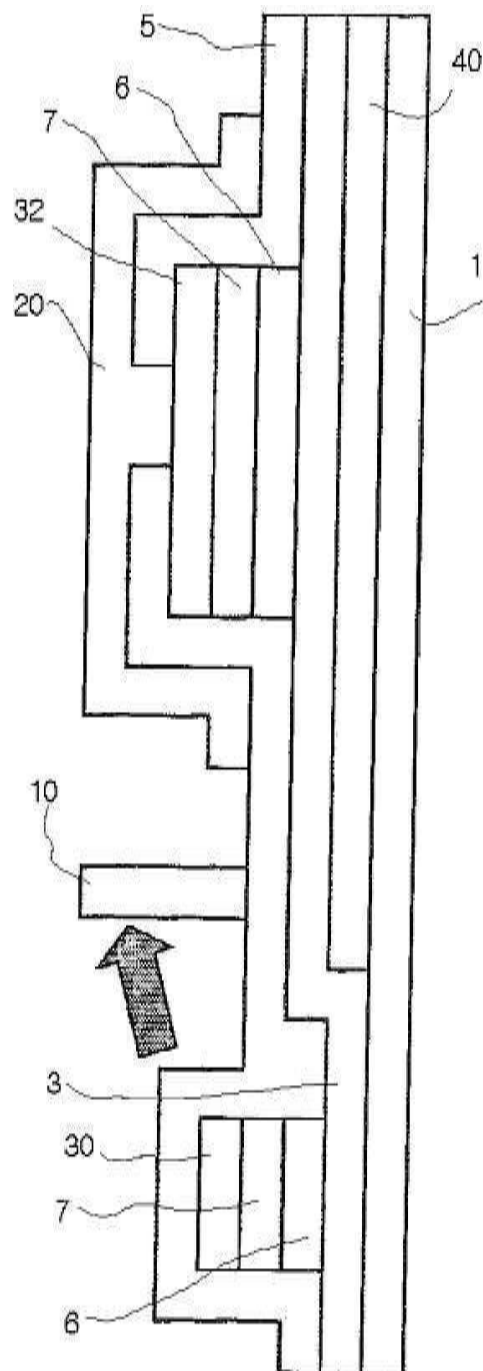
- <2> 도 2는 본발명의 실시의 형태 1에 있어서, 도 1(b)의 액정표시장치의 C-C' 단면도이다.
- <3> 도 3은 본발명의 실시의 형태1에 있어서 도 1(b)의 액정표시장치의 D-D' 단면도이다.
- <4> 도 4내지 도 7은 본 발명의 실시의 형태 1에 있어서, 액정표시장치의 4공정에 걸쳐 제조공정을 순서대로 도시한 도면들이다.
- <5> 도 8은 본 발명의 실시의 형태2에 있어서, 액정표시장치와 종래의 액정 표시장치와의 전극구성의 차이점을 도시한 도면이다.
- <6> 도 9는 종래기술의 IPS 구조를 도시한 도면이다.
- <7> 도 10은 종래기술에 의한 시야각특성의 보상에 관한 설명도이다.
- <8> 도 11은 종래의 IPS 또는 S-IPS 방식에 의한 액정표시장치에 있어서 크로스토크, 그을음 현상의 발생에 관한 설명도이다.
- <9> 도 12는 도 11에 도시한 종래의 액정표시장치에 있어서 A-A' 선상의 구조단면도이다.
- <10> 도 13은 도 11에 도시한 종래의 액정표시장치에 있어서 B-B' 선상의 구조단면도이다.
- <11> *도면의 주요 부분에 대한 부호의 설명*
- <12> 10 : 공통 전극 20 : 화소전극
- <13> 30 : 신호선 40 : 게이트선

도면

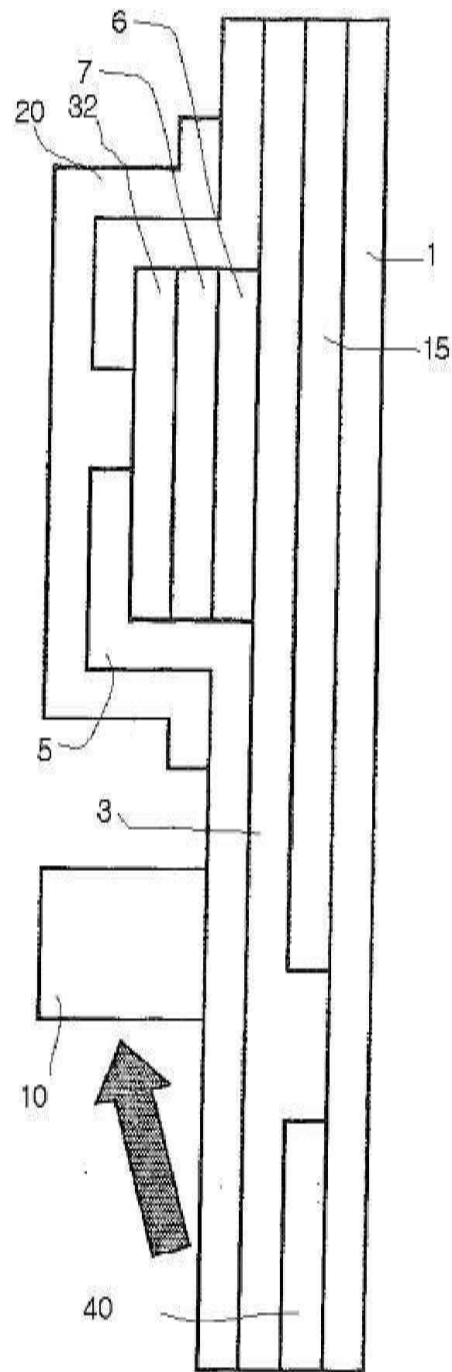
도면1



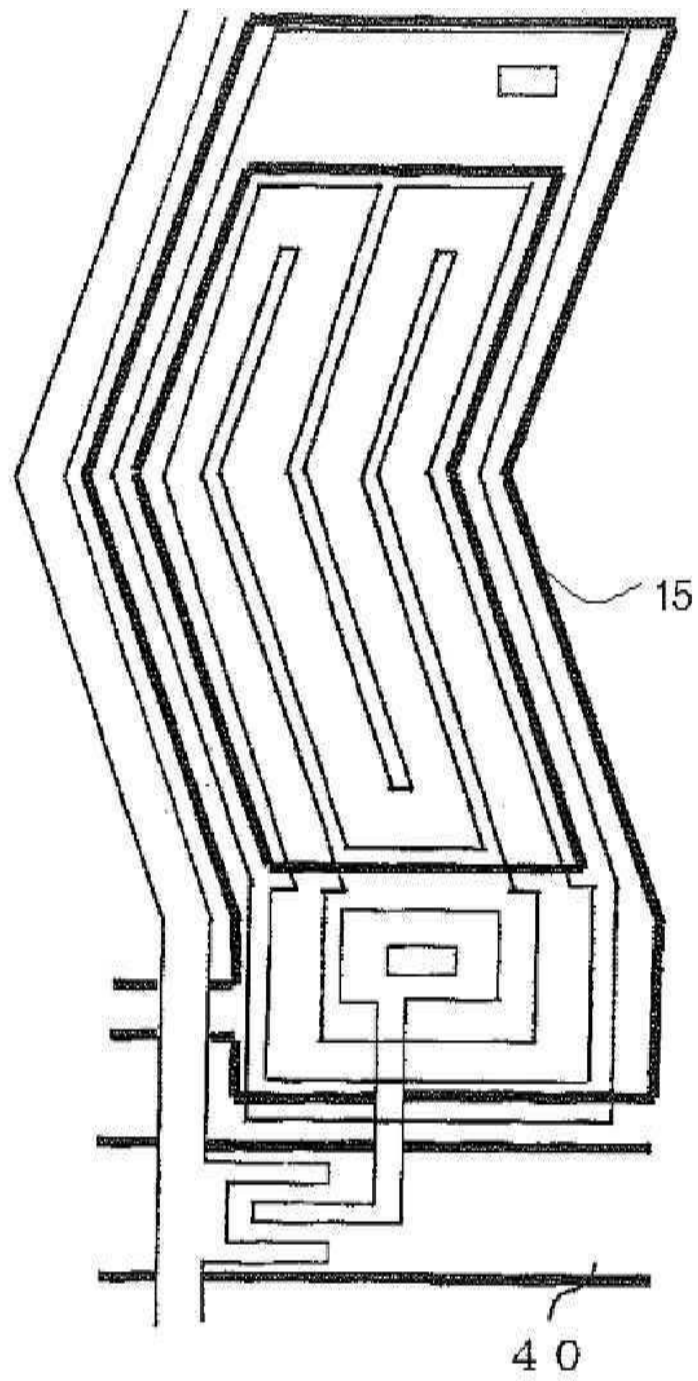
도면2



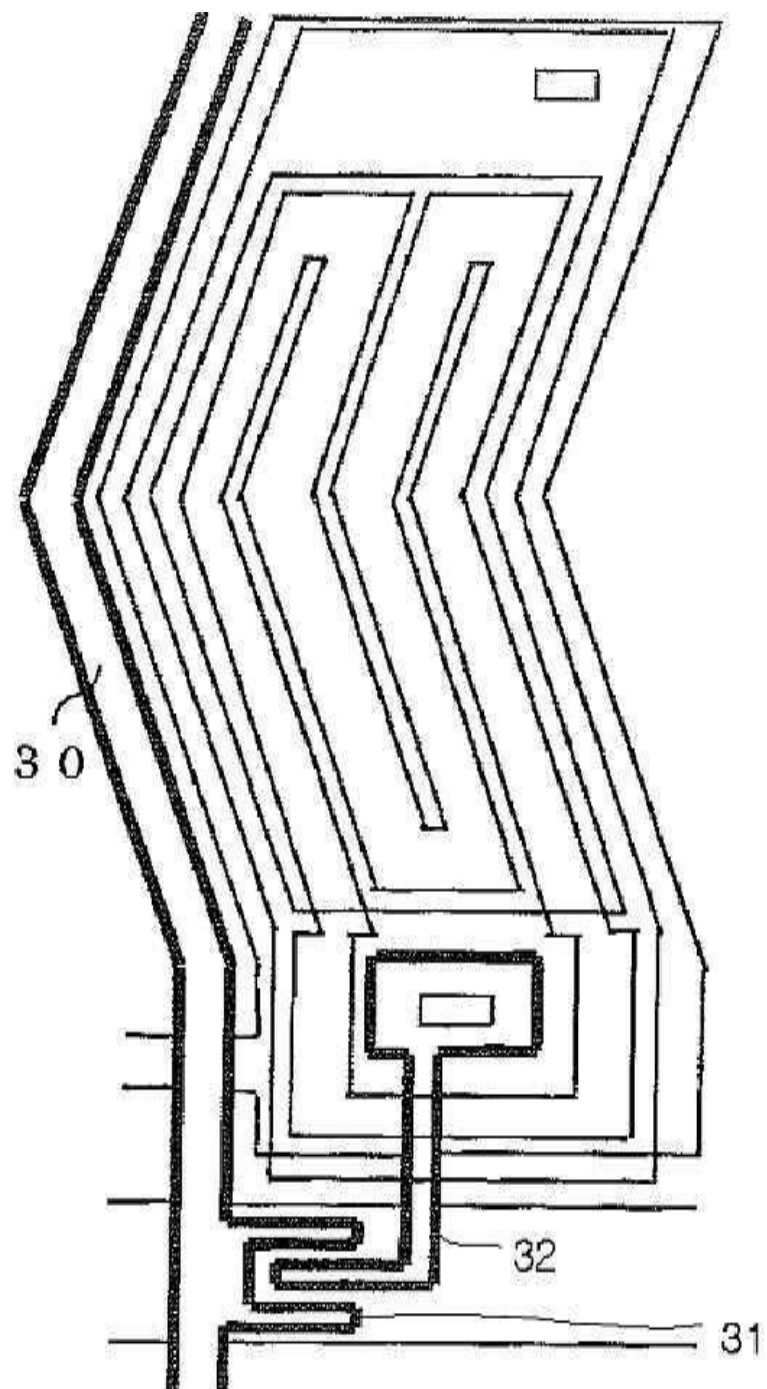
도면3



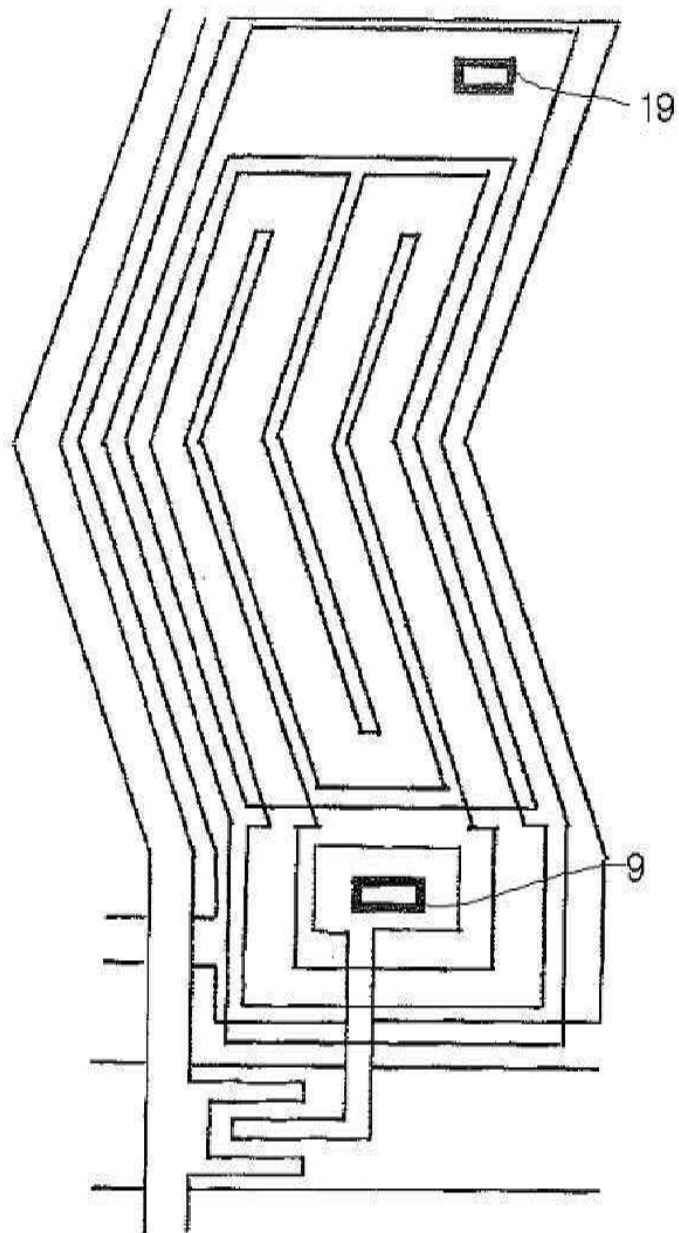
도면4



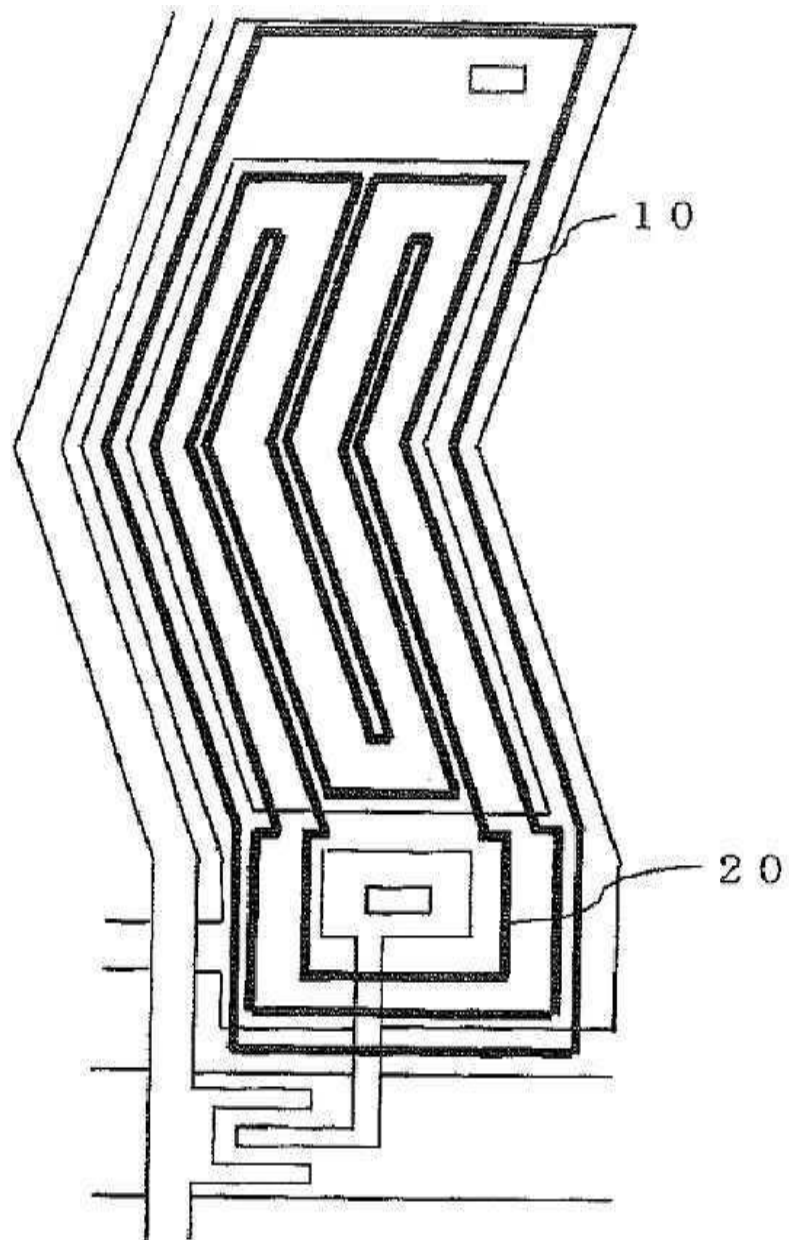
도면5



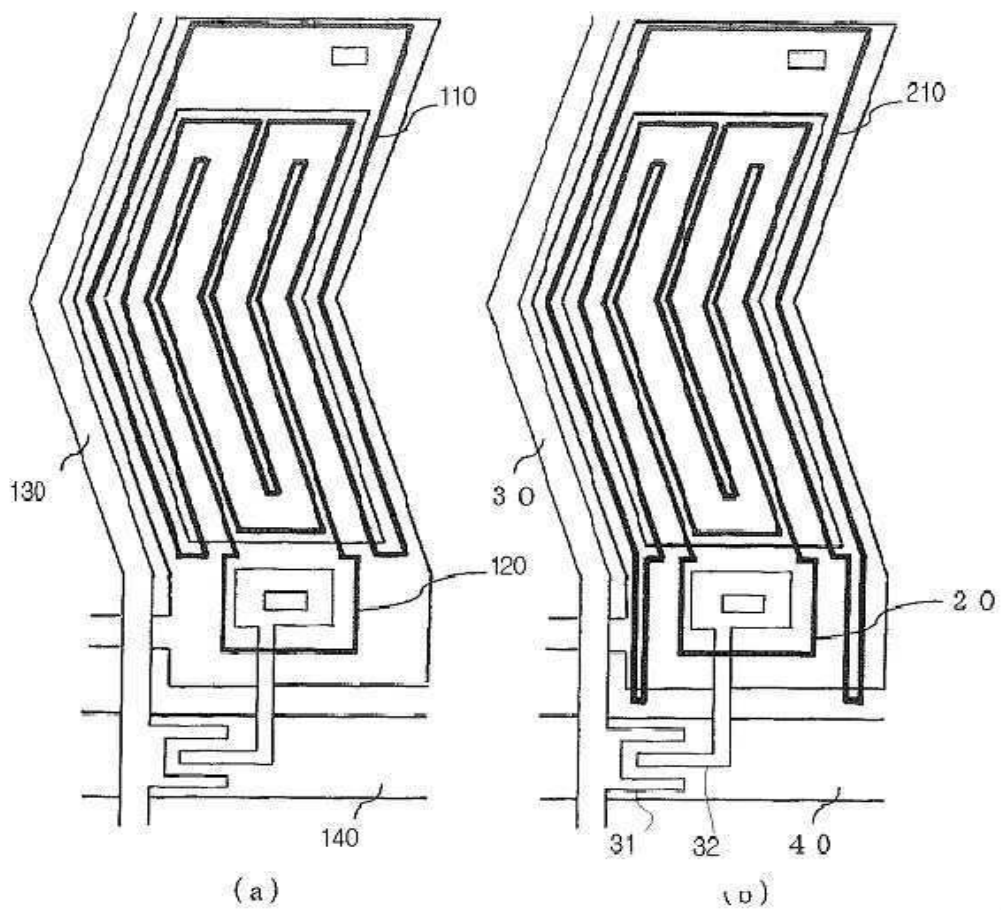
도면6



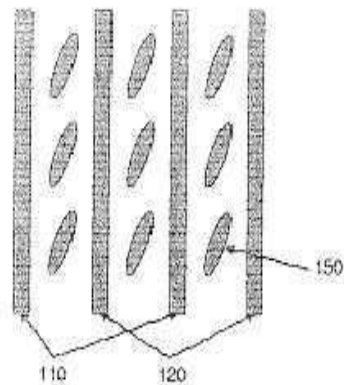
도면7



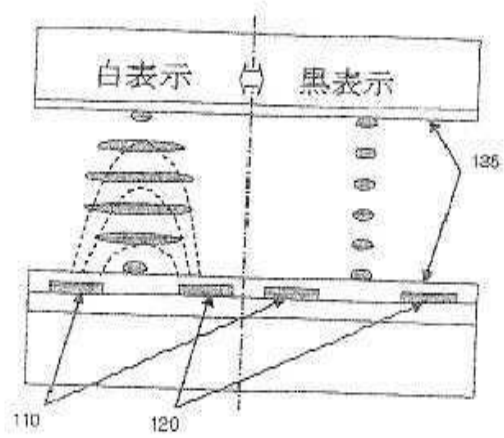
도면8



도면9

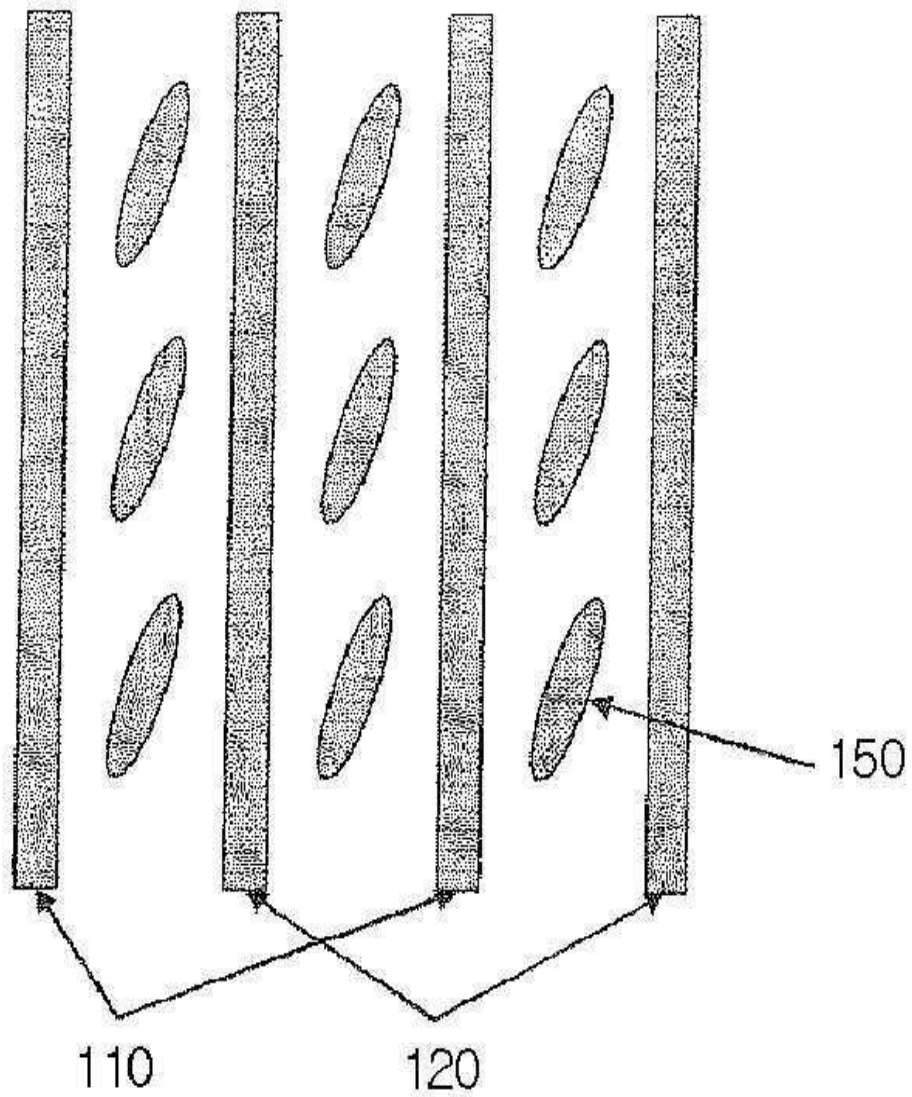


(a)

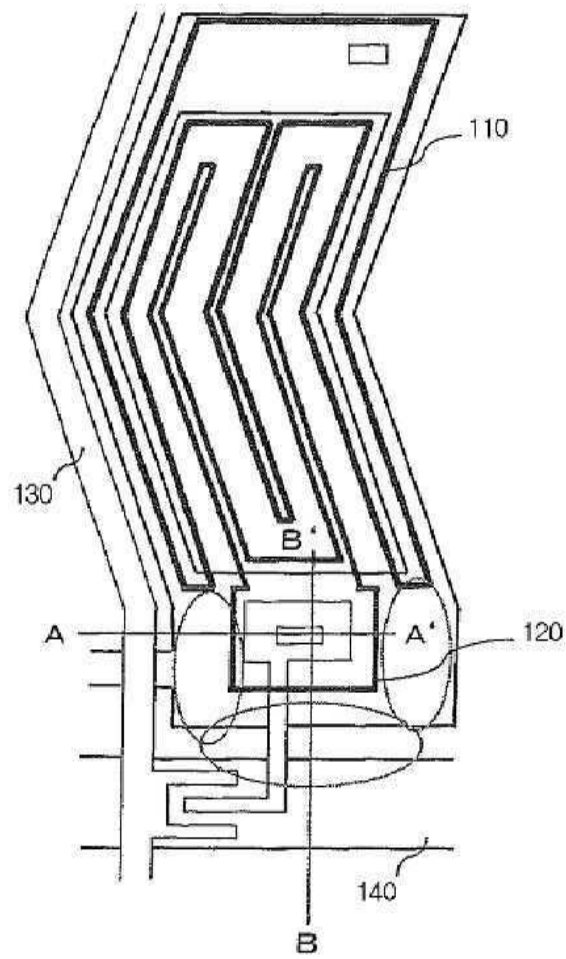


(b)

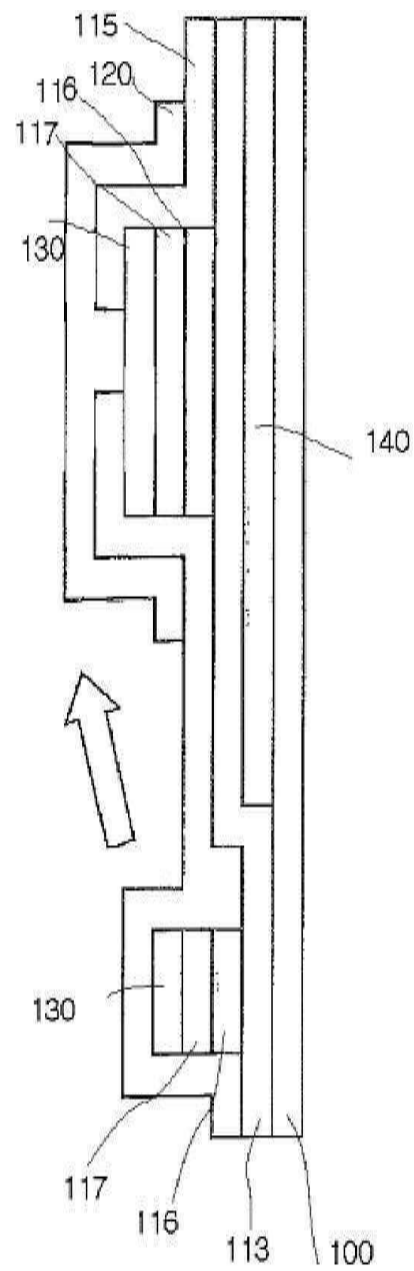
도면10



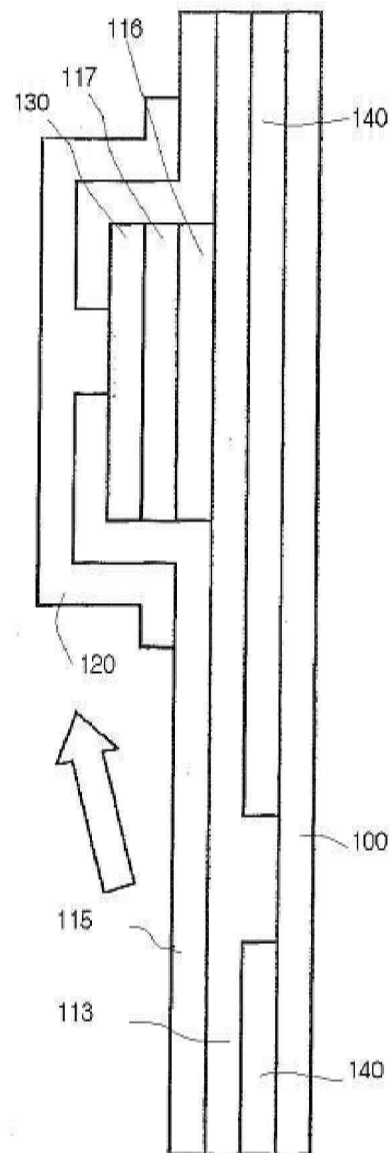
도면11



도면12



도면13



专利名称(译)	液晶显示器		
公开(公告)号	KR1020070121491A	公开(公告)日	2007-12-27
申请号	KR1020060118439	申请日	2006-11-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	NAGAYMA KAZUYOSHI		
发明人	NAGAYMA, KAZUYOSHI		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/133707 G02F1/134363 G02F1/1345 G02F2201/121 G02F2201/123		
代理人(译)	金勇 年轻的小公园		
优先权	2006171710 2006-06-21 JP		
外部链接	Espacenet		

摘要(译)

关于本发明的液晶显示器是具有在第一基板上的公共电极 (10) 和设计的像素电极 (20) 之间产生平面切换的IPS结构的液晶显示器，它与设计变化有关。液晶显示器规划了S-IPS的串扰减少和保护本发明的烧焦沉积现象，利用这一点，可以减小来自信号线的电场的影响。可以阻止减少关于串扰的余量。烧结沉积物，像素电极，公共电极，平面转换，屏蔽。

