(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.^{7}
G02F 1/136

(11) 공개번호 10-2004-0084488
(43) 공개일자 2004년10월06일

(21) 출원번호 10-2003-0019613
(22) 출원일자 2003년03월28일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 김동규
경기도용인시수지읍풍덕천리1167번지523동1305호

(74) 대리인 유미특허법인

심사청구 : 없음

(54) 박막 트랜지스터 표시판 및 이를 포함하는 액정 표시 장치

요약

절연 기판 위에 게이트선이 형성되어 있고, 그 상부에는 게이트선을 덮고 있는 게이트 절연막이 형성되어 있다. 게이트 절연막 위에는 반도체가 형성되어 있고, 게이트 절연막 상부에는 게이트선과 교차하는 데이터선 및 데이터선과 분리되어 있는 드레인 전극이 형성되어 있다. 게이트선과 데이터선으로 둘러싸인 화소 영역에는 드레인 전극을 드러내는 적, 녹, 청의 색 필터가 형성되어 있고, 그 상부에는 화소 영역에 개구부를 가지고 있으며, 검은색 안료를 포함하는 유기 물질로 이루어진 블랙 매트릭스가 형성되어 있다. 색 필터 및 블랙 매트릭스는 보호막으로 덮여 있으며, 보호막은 색 필터와 함께 드레인 전극을 드러내는 접촉 구멍을 가지고 있으며, 보호막의 상부에는 접촉 구멍을 통하여 드레인 전극과 연결되는 있는 화소 전극이 형성되어 있다.

대표도

도 2

명세서

도면의 간단한 설명

도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이고,

도 2는 도 1에 도시한 박막 트랜지스터 표시판을 II-II' 선을 따라 잘라 도시한 단면도이고,

도 3a는 본 발명의 제1 실시예에 따라 제조하는 첫 번째 단계에서의 박막 트랜지스터 표시판의 배치도이고,

도 3b는 도 3a에서 IIIb-IIIb' 선을 따라 잘라 도시한 단면도이며,

도 4a는 본 발명의 제1 실시예에 따라 제조하는 두 번째 단계에서의 박막 트랜지스터 표시판의 배치도이고,

도 4b는 도 4a에서 IVb-IVb' 선을 따라 잘라 도시한 단면도이며,

도 5a는 본 발명의 제1 실시예에 따라 제조하는 세 번째 단계에서의 박막 트랜지스터 표시판의 배치도이고,

도 5b는 도 5a에서 Ⅴb-Ⅴb' 선을 따라 잘라 도시한 단면도이며,

도 6a는 본 발명의 제1 실시예에 따라 제조하는 네 번째 단계에서의 박막 트랜지스터 표시판의 배치도이고,

도 6b는 도 6a에서 Ⅵb-Ⅵb' 선을 따라 잘라 도시한 단면도이며,

도 7a는 본 발명의 제1 실시예에 따라 제조하는 다섯 번째 단계에서의 박막 트랜지스터 표시판의 배치도이고,

도 7b는 도 7a에서 Ⅶb-Ⅶb' 선을 따라 잘라 도시한 단면도이고,

도 8a는 본 발명의 제1 실시예에 따라 제조하는 여섯 번째 단계에서의 박막 트랜지스터 표시판의 배치도이고,

도 8b는 도 8a에서 Ⅷb-Ⅷb' 선을 따라 잘라 도시한 단면도이고,

도 9는 본 발명의 제2 실시예에 따른 박막 트랜지스터 표시판을 포함하는 액정 표시 장치의 배치도이고,

도 10 및 도 11은 도 9에 도시한 액정 표시 장치를 XI-XI' 선 및 X-X'선을 따라 잘라 도시한 단면도이고,

도 12a는 본 발명의 실시예에 따라 제조하는 첫 단계에서의 박막 트랜지스터 표시판의 배치도이고,

도 12b 및 12c는 각각 도 12a에서 XIIb-XIIb' 선 및 XIIc-XIIc' 선을 따라 잘라 도시한 단면도이며,

도 13a 및 13b는 각각 도 12a에서 XIIb-XIIb' 선 및 XIIc-XIIc' 선을 따라 잘라 도시한 단면도로서, 도 12b 및 도 12c 다음 단계에서의 단면도이고,

도 14a는 도 13a 및 13b 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고,

도 14b 및 14c는 각각 도 14a에서 XIVb-XIVb' 선 및 XIVc-XIVc' 선을 따라 잘라 도시한 단면도이며,

도 15a, 16a, 17a와 도 15b, 16b, 17b는 각각 도 14a에서 XIVb-XIVb' 선 및 XIVc-XIVc' 선을 따라 잘라 도시한 단면도로서 도 14b 및 14c 다음 단계들을 공정 순서에 따라 도시한 것이고,

도 18a는 도 17a 및 17b 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고,

도 18b 및 18c는 각각 도 18a에서 XVIIIb-XVIIIb' 선 및 XVIIIc-XVIIIc' 선을 따라 잘라 도시한 단면도이고,

도 19a는 도 18a 내지 18c의 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고,

도 19b 및 19c는 각각 도 19a에서 XIXb-XIXb' 선 및 XIXc-XIXc' 선을 따라 잘라 도시한 단면도이고,

도 20a는 도 19a 내지 19c의 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고,

도 20b 및 20c는 각각 도 20a에서 XXb-XXb' 선 및 XXc-XXc' 선을 따라 잘라 도시한 단면도이고,

도 21은 본 발명의 제3 실시예에 따른 박막 트랜지스터 표시판을 포함하는 액정 표시 장치의 구조를 도시한 단면도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 박막 트랜지스터 표시판 및 이를 포함하는 액정 표시 장치에 관한 것이다.

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 전계 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어진다. 두 전극에 전압을 인가하여 액정층에 전계를 생성하고 전기장의 세기를 변화시켜 액정층의 액정 분자들을 재배열시킴으로써 투과되는 빛의 투과율을 조절하여 화상을 표시한다.

액정 표시 장치 중에서도 현재 주로 사용되는 것은 두 표시판에 전극이 각각 형성되어 있고 전극에 인가되는 전압을 스위칭하는 박막 트랜지스터를 가지고 있는 액정 표시 장치이며, 두 기판 중 하나에는 게이트선 및 데이터선과 같은 다수의 배선, 화소 전극 및 화소 전극에 전달되는 데이터 신호를 제거하는 박막 트랜지스터가 형성되어 있으며(이하 박막 트랜지스터 표시판이라 함), 나머지 다른 표시판에는 화소 전극과 마주하는 공통 전극, 적(R), 녹(G), 청(B)의 색 필터 및 화소에 개구부를 가지는 블랙 매트릭스가 형성되는 것이 일반적이다.

이러한 각각의 기판은 마스크를 이용한 사진 식각 공정을 통하여 제조하는 것이 일반적이며, 박막 트랜지스터가 형성되어 있는 기판은 통상 5장 또는 6장의 마스크를 이용한 사진 식각 공정으로 제조하며, 색 필터가 형성되어 있는 기판은 3장 또는 4장의 마스크를 이용한 사진 식각 공정으로 제조한다.

이러한 액정 표시 장치의 제조 방법은 생산 비용을 줄이기 위해서는 마스크 의 수를 적게 하는 것이 바람직하며, 제조 공정은 단순화하는 것이 바람직하다.

또한, 이러한 액정 표시 장치의 휘도를 향상하기 위해서는 높은 개구율을 확보하는 것이 중요한 과제이다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 제조 공정을 단순화할 수 있는 박막 트랜지스터 표시판 및 그 제조 방법을 제공하는 것이다.

본 발명이 이루고자 하는 다른 기술적 과제는 높은 개구율을 확보할 수 있는 박막 트랜지스터 표시판을 제공하는 것이다.

발명의 구성 및 작용

이러한 과제를 달성하게 위해 본 발명에서는, 검은색 안료를 포함하는 감광성 물질을 이용하여 사진 공정으로만 블랙 매트릭스를 형성하며, 박막 트랜지스터와 동일한 기판에 배치한다. 이때, 색 필터도 동일한 기판에 형성할 수 있다.

절연 기판 위에 게이트선이 형성되어 있고, 그 상부에는 게이트선을 덮고 있는 게이트 절연막이 형성되어 있다. 게이트 절연막 위에는 반도체가 형성되어 있고, 게이트 절연막 상부에는 게이트선과 교차하는 데이터선 및 데이터선과 분리되어 있는 드레인 전극이 형성되어 있다. 게이트선과 데이터선으로 둘러싸인 화소 영역에는 드레인 전극을 드러내는 복수의 색 필터가 형성되어 있고, 그 상부에는 화소 영역에 개구부를 가지고 있으며, 검은색 안료를 포함하는 유기 물질로 이루어진 블랙 매트릭스가 형성되어 있다. 색 필터 및 블랙 매트릭스는 보호막에 덮여 있으며, 보호막은 색 필터와 함께 드레인 전극을 드러내는 제1 접촉 구멍을 가지고 있 으며, 보호막의 상부에는 제1 접촉 구멍을 통하여 드레인 전극과 연결되는 있는 화소 전극이 형성되어 있다.

데이터선과 동일한 층에 형성되어 있으며, 게이트선에 연결되어 있거나 게이트선과 동일한 층에 형성되어 있는 유지 전극과 중첩되어 유지 축전기를 이루는 유지 축전기용 도전체를 더 포함할 수 있으며, 보호막은 색 필터와 함께 유지 축전기용 도전체를 드러내는 제2 접촉 구멍을 가지는 것이 바람직하다.

게이트전과 동일한 층으로 형성되어 있는 유지 전극선을 더 포함하며, 드레인 전극은 유지 전극선과 중첩되어 있을 수 있다.

보호막은 아크릴계의 유기 물질 또는 4.0 이하의 유전율을 가지는 화학 기상 증착막으로 이루어진 것이 바람직하며, 데이터선의 일부인 소스 전극과 드레인 전극 사이의 채널부를 제외한 반도체는 데이터선 및 드레인 전극과 실질적으로 동일한 모양을 가질 수 있다.

블랙 매트릭스의 상부에 배치되어 있으며, 유기 물질로 이루어진 기판 간격재 및 화소 영역에 배치되어 있으며 기판 간격재와 다른 높이를 가지며 액정 분자를 분할 배향하는 수단인 돌기를 더 포함할 수 있다.

이러한 본 발명의 실시예에 따른 박막 트랜지스터 표시판은 액정 표시 장치의 한 표시판으로 적용할 수 있으며, 기판 간격재와 돌기는 박막 트랜지스터 표시판과 마주하는 대향 표시판에 배치할 수도 있다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한 다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 '위에' 있다고 할 때, 이는 다른 부분 '바로 위에' 있는 경우뿐 아니라 그 중간에 또다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 '바로 위에' 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

이제 본 발명의 실시예에 따른 박막 트랜지스터 표시판 및 그의 제조 방법에 대하여 도면을 참고로 하여 상세하게 설명한다.

먼저, 도 1 및 도 2를 참고로 하여 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 구조에 대하여 상세히 설명한다.

본 발명의 제1 실시예에 따른 액정 표시 장치는 하부 표시판(박막 트랜지스터 표시판)과 이와 마주보고 있는 상부 표시판(대향 표시판) 및 하부 표시판과 상부 표시판 사이에 주입되어 두 표시판에 대하여 실질적으로 평행하며, 하부 표시판에서 상부 표시판에 이르기까지 순차적으로 비틀려져 배향되어 있는 비틀린 네마틱(twisted nematic) 방식을 액정 분자를 포함하는 액정층으로 이루어진다. 또한, 두 표시판 사이에는 두 표시판 사이의 간격을 균일하게 유지하는 기판 간격재가 형성되어 있다.

도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표 시판의 배치도이고, 도 2는 도 1에 도시한 박막 트랜지스터 표시판을 Ⅱ-Ⅱ' 선을 따라 잘라 도시한 단면도이다.

절연 기판(110) 위에 주로 가로 방향으로 뻗어 있는 복수의 게이트선(gate line)(121)이 형성되어 있다. 게이트선(121)은 비저항(resistivity)이 낮은 은(Ag) 또는 은 합금(Ag alloy) 또는 알루미늄(Al) 또는 알루미늄 합금(Al alloy)으로 이루어진 단일막으로 이루어질 수도 있고, 이러한 단일막에 더하여 물리적, 전기적 접촉 특성이 좋은 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 따위의 물질로 이루어진 다른 막을 포함하는 다층막으로 이루어질 수도 있다. 각 게이트선(121)의 일부는 복수의 가지가 뻗어 나와 박막 트랜지스터의 게이트 전극(123)을 이룬다. 이때, 게이트선(121)은 측면은 경사져 있으며, 경사각은 수평면으로부터 30-80° 범위이다.

본 발명의 다른 실시예에 따르면, 액정 축전기의 전하 보존 능력을 향상시키는 유지 축전기의 한 전극을 이루는 복수의 유지 전극(storage electrode)(도시하지 않음)이 기판(110) 위에 형성되어 있다. 유지 전극은 공통 전극 전압(줄여서 “공통 전압”이라고도 함) 따위의 미리 정해진 전압을 외부로부터 인가 받는다. 공통 전압은 또한 다른 표시판(도시하지 않음)의 공통 전극(도시하지 않음)에도 인가된다.

게이트선(121) 및 유지 전극 위에는 질화 규소(SiNx) 따위로 이루어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.

게이트 절연막(140) 상부에는 수소화 비정질 규소(hydrogenated amorphous silicon) 따위로 이루어진 복수의 선형 반도체(silicon island)(150)가 형성되어 있다. 각 선형 반도체(150)의 복수의 가지가 해당하는 게이트 전극(123) 위로 뻗어 박막 트랜지스터의 채널을 이룬다. 반도체(150)의 상부에는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위로 만들어진 복수 벌의 선형 및 섬형 저항성 접촉 부재(ohmic contact)(163, 165)가 형성되어 있다. 각 섬형 저항성 접촉 부재(165)는 게이트 전극(123)을 중심으로 선형 저항성 접촉 부재(163)의 반대쪽에 위치하며 이와 분리되어 있다. 반도체(150)와 저항성 접촉 부재(163, 165)의 측면은 테이퍼 구조를 가지며, 경사각은 30-80° 범위이다.

저항성 접촉 부재(163, 165) 및 게이트 절연막(140) 위에는 복수의 데이터선(data line)(171) 과 박막 트랜지스터의 복수 드레인 전극(drain electrode)(175) 및 복수의 유지 축전기용 도전체(177)가 형성되어 있다. 데이터선(171)과 드레인 전극(175)은 비저항이 낮은 Al 또는 Ag 따위로 이루어질 수 있으며, 게이트선(121)과 같이 다른 물질과 접촉 특성이 우수한 도전 물질을 포함할 수 있다. 데이터선(171)은 주로 세로 방향으로 뻗어 게이트선(121)과 교차하며 각 데이터선(171)에서 뻗은 복수의 가지는 소스 전극(source electrode)(173)을 이룬다. 한 쌍의 소스 전극(173)과 드레인 전극(175)은 각각 해당 저항성 접촉 부재(163, 165)의 상부에 적어도 일부분 위치하고, 서로 분리되어 있으며 게이트 전극(123)에 대하여 서로 반대쪽에 위치한다.

유지 축전기용 도전체(177)는 게이트선(121)의 돌출부와 중첩되어 있다.

데이터선(171), 드레인 전극(175) 및 유지 축전기용 도전체(177)의 측면은 30-80° 범위의 경사각을 가지는 테이퍼 구조를 가질 수 있다.

반도체(150)와 데이터선(171) 및 드레인 전극(175) 사이에 위치한 저항성 접촉 부재(163, 165)는 이들 사이의 접촉 저항을 낮추어 준다.

데이터선(171), 드레인 전극(173) 및 유지 축전기용 도전체(177)와 이들로부터 가려지지 않은 반도체(150) 및 게이트 절연막(1150) 상부에는 적, 녹, 청의 색 필터(R, G, B)가 화소 영역에 순차적으로 형성되어 있다. 각 색 필터(R, G, B)는 세로 방향으로 뻗어 있으며, 드레인 전극(173)과 유지 축전기용 도전체(177)의 일부를 드러내는 복수의 개구부(C1, C2)를 가진다. 본 실시예에서, 색 필터(R, G, B)의 경계는 데이터선(171) 위에 위치하며 일치하지만, 본 발명의 다른 실시예에 따르면, 색 필터(R, G, B)가 데이터선(171) 상부에서 서로 중첩되어 누설되는 빛을 차단하는 기능을 가질 수 있다. 색 필터(R, G, B)는 게이트선(121) 및 데이터선(171)의 끝 부분(125, 179)이 위치하는 패드부에는 형성되어 있지 않다.

색 필터(R, G, B)의 아래에는 산화 규소 또는 질화 규소 등의 절연 물질로 이루어진 층간 절연막(도시하지 않음)이 형성될 수 있다.

색 필터(R, G, B) 위에는 검은색 안료를 포함하는 유기 물질로 이루어져 있으며, 게이트선(121) 및 데이터선(171)과 중첩되어 화소 영역에 개구부를 가지는 블랙 매트릭스(802)가 형성되어 있다. 블랙 매트릭스(802)는 게이트선(121)과 데이터선(171)으로 둘러싸인 화소 영역 사이에서 누설되는 빛을 차단하는 기능을 가지며, 반도체(150) 중에서 소스 전극(173)과 드레인 전극(175) 사이에 위치하는 박 막 트랜지스터의 채널부로 입사하는 외부광을 흡수하는 기술을 가진다.

색 필터(R, G, B) 및 블랙 매트릭스(802) 상부에는 평탄화 특성이 우수하며 유전율이 낮은 아크릴계의 유기 절연 물질 또는 SiOC 또는 SiOF 등과 같이 화학 기상 증착으로 형성되며 4.0 이하의 낮은 유전율을 가지는 저유전율 절연 물질로 이루어진 보호막(180)이 형성되어 있다. 이러한 보호막(180)은 드레인 전극(175) 및 유지 축전기용 도전체(177)를 드러내는 접촉 구멍(185, 187)을 가지고 있다. 이때, 드레인 전극(175) 및 유지 축전기용 도전체(177)를 드러내는 접촉 구멍(185, 187)은 색 필터(R, G, B)의 개구부(C1, C2) 안쪽에 위치한다. 앞에서 설명한 바와 같이 색 필터(R, G, B)의 하부에 층간 절연막이 추가된 경우에는 층간 절연막과 동일한 평면 모양을 가진다. 보호막(180)은 또한 데이터선(171)의 끝 부분(179)을 드러내는 복수의 접촉 구멍(189)을 가지고 있으며, 게이트 절연막(140)과 함께 게이트선(121)의 끝 부분(125)을 드러내는 복수의 접촉 구멍(182)을 가지고 있다. 접촉 구멍(182, 189)은 게이트선(121) 및 데이터선(171) 과 그 구동 회로(도시하지 않음)의 전기적 연결을 위한 것이다.

이때, 보호막(180)의 접촉 구멍(187, 182, 185, 189) 및 개구부(C1, C2)의 측벽은 경사가 져 있으며, 그 경사각(taper angle)은 서로 다를 수 있는데, 상부 또는 안쪽에 위치하는 측벽의 경사각이 하부 또는 밖에 위치하는 측벽의 경사각보다 완만한 것이 바람직하며, 특히 이들 경사각은 140-180° 범위인 것이 바람직하다. 본 발명의 다른 실시예에서는 보호막(180)의 접촉 구멍(185, 187)이 색 필터(R, G, B)의 개구부(C1, C2)보다 커서 접촉 구멍(72, 185) 및 개구부(C1, C2) 의 측벽이 계단 모양을 가진다. 이러한 구조는 접촉 구멍(187, 182, 185, 189) 상부막의 프로파일을 양호하게 한다.

보호막(180) 위에는 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 따위의 투명한 도전 물질로 만들어지는 화소 전극(191)이 형성되어 있다. 화소 전극(191)은 접촉 구멍(185)을 통하여 드레인 전극(175)과 물리적 · 전기적으로 연결되며, 접촉 구멍(187)을 통하여 유지 축전기용 도전체(177)와도 연결되어 있다. 게이트선(121)의 돌출부와 유지 축전기용 도전체(177)는 유지 축전기를 이룬다.

화소 전극(191)은 박막 트랜지스터로부터 데이터 전압을 받아 다른 표시판의 공통 전극과 함께 전기장을 생성하며, 인가 전압을 변화시키면 두 전계 생성 전극 사이의 액정층의 분자 배열이 변화한다. 전기 회로의 관점에서 화소 전극(191)과 공통 전극은 전하를 저장하는 액정 유전체 축전기를 이룬다.

화소 전극(191)은 게이트선(121) 및 데이터선(171)과 중첩되어 개구율(aperture)을 높이고, 액정 축전기와 병렬로 연결된 복수의 유지 축전기를 이루어 전하 보존 능력을 강화한다.

한편, 보호막(180)의 위에는 복수의 접촉 부재(contact assistant)(192, 199)가 형성되어 있다. 접촉 보조 부재(192, 199)는 각각 접촉 구멍(182, 189)을 통하여 게이트선(121) 및 데이터선(171)의 노출된 끝 부분(125, 179)과 연결되어 있다. 접촉 보조 부재(192, 199)는 게이트선(121) 및 데이터선(171)의 노출된 끝 부분(125, 179)을 보호하고 박막 트랜지스터 표시판과 구동 회로의 접착성을 보완하기 위한 것이며 필수적인 것은 아니다. 접촉 보조 부재(192, 199)

는 화소 전극(191)과 동일한 층으로 형성된다.

본 발명의 다른 실시예에 따르면 게이트선(121) 및/또는 데이터선(171)의 끝 부분(125, 179)에 인접하게 게이트선(121) 또는 데이터선(171)과 동일한 층으로 고립된 금속편(metal island)을 형성하고, 그 위의 게이트 절연막(140) 및/또는 하부 절연막(180)에 접촉 구멍을 뚫은 후 접촉 보조 부재(192, 199)와 연결한다.

또한, 보호막(180) 상부에는 유기 절연 물질로 이루어져 있으며, 박막 트랜지스터 표시판과 대향 표시판의 간격을 균일하게 유지하기 위한 기판 간격재(350)가 형성되어 있다.

이러한 본 발명의 실시예에 따른 박막 트랜지스터 표시판에서 박막 트랜지스터 채널부 상부에 위치하는 블랙 매트릭스(802)는 기판 간격재(350)보다 넓은 면적 또는 폭을 가지며, 기판 간격재(350)는 블랙 매트릭스(802) 경계선 안쪽에 위치한다. 이는 기판 간격재(350)에 의해 액정 분자의 배향이 일부 흐트러질 때, 이 부분을 통하여 누설되는 빛이 발생하므로 이를 차단하기 위함이다.

본 발명의 실시예에 따른 박막 트랜지스터 표시판에는 배선(121, 171) 및 박막 트랜지스터와 함께 색 필터(R, G, B) 및 블랙 매트릭스(802)를 배치함으로써 이들을 서로 다른 표시판에 배치하는 경우와 비교하여 배선과 블랙 매트릭스의 위치를 정렬하기 위해 박막 트랜지스터 표시판과 이와 마주하는 색 필터 표시판과 정렬 오차를 고려하지 않아도 되고, 블랙 매트릭스(802)와 배선(121, 171)의 폭을 최적의 조건으로 설계하여 화소의 개구율을 극대화할 수 있다.

한편, 제1 실시예에서는 적, 녹, 청의 색 필터(R, G, B)가 데이터선(171)의 상부에서 접하여 있지만, 이격되어 있을 수 있다. 여기서, 데이터선(171)의 일부는 색 필터(R, G, B) 밖으로 드러나 블랙 매트릭스(802) 일부와 접하게 된다. 이 때, 블랙 매트릭스(802)는 금속으로 이루어진 데이터선(171)에 의해 외부광이 반사되는 것을 흡수하는 기능을 가지게 된다.

또한, 블랙 매트릭스(802)가 데이터선(171)의 폭보다 넓게 형성되어 있어 서로 이웃하는 화소 전극(191)의 가장자리 부분은 블랙 매트릭스(802)에만 중첩되도록 배치하여 화소 전극(191)과 데이터선(171) 사이에서 발생하는 기생 용량을 최소화할 수 있다.

또한, 본 발명의 실시예에 따른 박막 트랜지스터 표시판을 액정 표시 장치에 적용했을 때, 박막 트랜지스터 표시판에 블랙 매트릭스(802)가 형성되어 있어, 액정 표시 장치용 두 표시판 사이에 액정 물질을 가두기 위한 봉인재를 형성하고 자외선을 조사하여 봉인재를 경화시킬 때, 봉인재를 용이하게 경화시킬 수 있다.

그러면, 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 제조 방법에 대하여 도 3a 내지 8b와 앞서의 도 1 및 도 2를 참고로 하여 상세히 설명한다.

도 3a 내지 도 8a는 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판을 제조하는 방법의 각 단계에서의 박막 트랜지스터 표시판의 배치도이고, 도 3b 내지 8b는 각각 도 3a 내지 도 8a의 박막 트랜지스터 표시판을 IIIb-IIIb', IVb-IVb', Vb-Vb', VIb-VIb', VIIb-VIIb' 및 VIIIb-VIIIb'을 따라 잘라 도시한 단면도이다.

먼저, 도 3a 내지 3b에 도시한 바와 같이, 절연 기판(110) 위에 게이트선(121)을 사진 식각 공정으로 형성한다.

다음, 도 4a 및 4b에 도시한 바와 같이, 게이트 절연막(140), 비정질 규소층, 도핑된 비정질 규소층의 삼층막을 연속하여 적층하고, 위의 두 층을 사진 식각하여 게이트 절연막(140) 상부에 복수의 선형 반도체(150)와 복수의 선형 도핑된 비정질 규소(doped amorphous silicon island)(160)를 형성한다.

이어, 도 5a 및 도 5b에서 보는 바와 같이, 복수의 소스 전극(173)을 포함하는 복수의 데이터선(171), 복수의 드레인 전극(175) 및 복수의 유지 축전기용 도전체(177)를 사진 식각 공정으로 형성한다. 이어, 데이터선(171) 및 드레인 전극(175)으로 가려지지 않은 도핑된 비정질 규소(160) 부분을 제거하여, 도핑된 비정질 규소(160) 각각을 선형 및 섬형 저항성 접촉 부재(163, 165)로 분리하는 한편, 둘 사이의 반도체(150) 부분을 노출시킨다. 이어, 노출된 반도체(150)의 표면을 안정화시키기 위하여 산소 플라스마를 실시하는 것이 바람직하다.

다음, 층간 절연막(도시하지 않음)을 형성한 후, 도 6a 내지 6b에 도시한 바와 같이 적, 녹, 청의 안료를 포함하는 감광성 유기 물질을 각각 차례로 도포하고 사진 공정만으로 개구부(C1, C2)를 가지는 적, 녹, 청의 색 필터(R, G, B)를 차례로 형성한다.

이어, 도 7a 및 도 7b에서 보는 바와 같이, 검은색 안료를 포함하는 감광성 유기 물질을 도포하고, 마스크를 이용한 사진 공정으로 패터닝하여 블랙 매트릭스(802)를 형성한다.

이어, 도 8a 및 도 8b에서 보는 바와 같이, 평탄화 특성이 우수한 절연 물질로 이루어진 보호막(180)을 적층하고 사진 식각 공정으로 게이트 절연막(140)과 함께 패터닝하여, 접촉 구멍(187, 182, 185, 189)을 테이퍼 구조로 형성한다. 드레인 전극(175)과 유지 축전기용 도전체 패턴(177)을 드러내는 접촉 구멍(185, 187)은 컬러 필터(R, G, B)에 형성되어 있는 개구부(C1, C2)의 안쪽에 위치한다. 이와 같이, 본 실시예에서는 컬러 필터(R, G, B)에 미리 개구부(C1, C2)를 형성한 다음, 보호막(180)을 패터닝하여 접촉 구멍(185, 72)을 형성함으로써 접촉 구멍(185, 72)의 프로파일을 양호하게 할 수 있다.

또한, 접촉 구멍(185, 187)의 크기를 개구부(C1, C2)보다 크게 하여 접촉 구멍(185, 187) 및 개구부(C1, C2)의 측벽을 계단 모양으로 만들어 이후에 형성되는 다른 막의 프로파일을 양호하게 할 수도 있다.

이어, 도 1 및 도 2에 도시한 바와 같이, 1500 Å 내지 500 Å 두께의 ITO 또는 IZO층을 증착하고 사진 식각하여 복수의 화소 전극(191) 및 복수의 접촉 보조 부재(192, 199)를 형성한다.

마지막으로 화소 전극(191) 및 접촉 보조 부재(192, 199)가 형성되어 있는 보호막(180)의 상부에 유기 절연 물질을 적층하고 마스크를 이용한 사진 식각 공정으로 패터닝하여 기판 간격재(350)를 형성한다. 이때, 기판 간격재(350)는 블랙 매트릭스(802)의 안쪽에 위치하도록 형성하며, 채널부뿐 아니라 박막 트랜지스터 전체의 상부에 형성할 수도 있다.

이러한 본 발명의 실시예에 따른 박막 트랜지스터 표시판의 제조 방법에서는 블랙 매트릭스(802)를 사진 공정만으로 패터닝하여 제조 공정을 단순화할 수 있으며, 블랙 매트릭스(802)의 상부에 블랙 매트릭스(802)에 의한 단차를 흡수할 수 있는 평탄화된 보호막(180)을 형성함으로써 액정 분자의 배향이 블랙 매트릭스(802)에 의해 흐트러지는 것을 방지할 수 있어, 빛이 누설되는 것을 방지할 수 있다.

또한, 블랙 매트릭스(802)를 보호막(801)으로 완전히 덮은 상태에서 이후의 사진 식각 공정 및 세정 공정을 진행함으로써 블랙 매트릭스(802)가 손상되는 것을 방지할 수 있다. 또한, 유기 물질로 이루어진 블랙 매트릭스(802)가 보호막(180)으로 완전히 덮여 있어, 이후에 액정 분자를 배향하기 위한 배향막이 손상되더라도 액정 물질이 블랙 매트릭스(802)에 의해 오염되는 것을 방지할 수 있다.

도 9 내지 도 11을 참고로 하여 본 발명의 다른 실시예에 따른 액정 표시 장치의 구조에 대하여 상세히 설명한다.

그런데 액정 표시 장치는 시야각이 좁은 것이 중요한 단점이다. 이러한 단점을 극복하고자 시야각을 넓히기 위한 다양한 방안이 개발되고 있는데, 그 중에서도 액정 분자를 상하 표시판에 대하여 수직으로 배향하고 화소 전극과 그 대향 전극인 공통 전극에 일정한 절개 패턴을 형성하거나 돌기를 형성하는 방법이 있는데, 본 발명의 실시예에 따른 박막 트랜지스터 표시판에도 시야각을 넓히기 위한 절개 패턴이나 돌기를 적용할 수 있다.

절개 패턴을 형성하는 방법으로는 화소 전극과 공통 전극에 각각 절개 패턴을 형성하여 이들 절개 패턴으로 인하여 형성되는 프린지 필드(fringe field)를 이용하여 액정 분자들이 눕는 방향을 조절함으로써 시야각을 넓히는 방법이 있다.

돌기를 형성하는 방법은 상하 표시판에 형성되어 있는 화소 전극과 공통 전극 위에 각각 돌기를 형성해 둠으로써 돌기에 의하여 왜곡되는 전기장을 이용하여 액정 분자의 눕는 방향을 조절하는 방식이다.

또 다른 방법으로는, 하부 표시판 위에 형성되어 있는 화소 전극에는 절개 패턴을 형성하고 상부 표시판에 형성되어 있는 공통 전극 위에는 돌기를 형성하여 절개 패턴과 돌기에 의하여 형성되는 프린지 필드를 이용하여 액정의 눕는 방향을 조절함으로써 도메인을 형성하는 방식이 있다.

본 발명의 제2 실시예에서는 돌기를 이용하여 액정 분자를 다수의 영역으로 분할 배향하는 구조를 포함하는 액정 표시 장치에 대해 설명하기로 한다. 이때, 제1 실시예와 달리 기판 간격재는 대향 표시판에 배치하며, 돌기는 기판 간격재와 동일한 층으로 이루어진다.

도 9는 본 발명의 제2 실시예에 따른 액정 표시 장치의 배치도이고, 도 10 및 도 11은 각각 도 9에 도시한 액정 표시 장치를 X-X' 선 및 XI-XI' 선을 따라 잘라 도시한 단면도이다.

본 발명의 제2 실시예에 따른 액정 표시 장치는, 서로 마주하는 두 표시판(100, 200) 및 두 표시판(100, 200) 사이에 형성되어 있으며, 두 표시판(100, 200) 면에 대하여 거의 수직으로 배향되어 있는 액정 분자(310)를 포함하는 액정 물질층(300)을 포함한다.

도 9 내지 도 11에서 보는 바와 같이, 본 발명의 제2 실시예에 따른 박막 트랜지스터 표시판(100)은 하부 절연 기판(110) 위에 형성되어 있는 복수의 유지 전 극선(131)을 포함하며, 복수의 게이트선(121)에는 확장부가 존재하지 않는 것이 그 특징 중 하나이다. 유지 전극선(131)은 게이트선(121)과 동일한 층으로 만들어지고, 게이트선(121)과 거의 평행하며 게이트선(121)으로부터 전기적으로 분리되어 있다. 유지 전극선(131)은 공통 전압 따위의 전압을 인가 받으며, 복수의 화소 전극(191)과 연결된 복수의 드레인 전극(175)과 게이트 절연막(140)을 중심으로 서로 마주 보고 있어 복수의 유지 축전기를 이룬다. 화소 전극(191)과 게이트선(121)의 중첩으로 발생하는 유지 용량이 충분할 경우 유지 전극선(131)은 생략할 수도 있으며, 화소 영역의 개구율을 고려하여 화소 영역의 가장자리에 배치할 수도 있다.

또한, 복수의 선형 반도체(152) 및 복수의 저항성 접촉 부재(163, 165)가 구비되어 있다.

선형 반도체(152)는 박막 트랜지스터의 채널 영역(C)을 제외하면 복수의 데이터선(171) 및 복수의 드레인 전극(175)과 거의 동일한 평면 모양이다. 즉, 채널 영역(C)에서 데이터선(171)과 드레인 전극(175)은 서로 분리되어 있으나, 선형 반도체(152)는 이곳에서 끊어지지 않고 연결되어 박막 트랜지스터의 채널을 이룬다. 저항성 접촉 부재(163, 165)는 각각 데이터선(171) 및 드레인 전극(175)과 동일한 모양이다.

게이트선(121), 유지 전극선(131), 반도체(152) 및 저항성 접촉 부재(163, 165)는 테이퍼 구조를 가진다.

접촉 구멍(185)은 개구부(C1)보다 커 접촉 구멍(185) 및 개구부(C1)의 측벽이 경사지므로 테이퍼 구조의 계단 모양을 가질 수 있다.

이때, 제1 실시예에서는 블랙 매트릭스(802)가 게이트선(121) 및 데이터선(171)보다 넓은 폭을 가지지만, 제2 실시예에서 블랙 매트릭스(802)는 게이트선(121) 및 데이터선(171)보다 좁은 폭을 가진다.

한편, 박막 트랜지스터 표시판(100)과 마주하는 대향 기판(200)에는, 박막 트랜지스터 표시판(100)과 마주하는 상부 절연 기판(210) 상부에 전면적으로 공통 전극(270)이 형성되어 있다.

공통 전극(270)의 상부에는 두 표시판(100, 200)의 간격을 균일하게 유지하며, 유기 절연 물질로 이루어진 기판 간격재(350)가 형성되어 있다. 기판 간격재(350)와 동일한 층에는 액정 분자를 소 영역으로 분할 배향하기 위해 경사면을 가지는 돌기(355)가 형성되어 있다. 이때, 블랙 매트릭스(802) 및 기판 간격재(350)는 게이트선(121) 및 데이터선(171)보다 좁은 폭을 가지지만, 제1 실시예와 마찬가지로 박막 트랜지스터의 패널부(C)를 완전히 가리도록 형성되어 있지만, 기판 간격재(350)는 블랙 매트릭스(802) 안쪽에 배치되어 있다.

또한, 하부 절연 기판(210)의 상부 전면에는 액정 분자를 배향하기 위한 배향막(23)이 형성되어 있다. 이때, 배향막(23)은 액정 분자를 기판(210) 면에 대하여 수직으로 배향하기 위한 것이나, 돌기(355)의 경사면에 따라 형성된 배향막(23)에 의해 액정 분자는 돌기(355)의 경사면에 대하여 수직으로 배향되어 다양한 방향으로 분할 배향된다.

한편, 본 발명의 제2 실시예에서는 제1 실시예에서와 같이 적, 녹, 청의 색 필터(R, G, B)가 데이터선(171)의 상부에서 접하여 있지만, 이격되어 있을 수 있 다. 여기서, 데이터선(171)의 일부는 색 필터(R, G, B) 밖으로 드러나 블랙 매트릭스(802) 일부와 접하게 된다. 이때, 블랙 매트릭스(802)는 금속으로 이루어진 데이터선(171)에 의해 외부광이 반사되는 것을 흡수하는 기능을 가지게 된다.

또한, 데이터선(171)은 서로 이웃하는 화소 전극(191)이 이격된 간격보다 넓은 폭으로 형성되어 박막 트랜지스터 표시판 하부로부터 통과하는 광원의 빛이 화소 전극(191) 사이로 누설되는 것을 차단하는 기능을 가진다.

또한, 기판 간격재(350)에 인접하게 위치하는 액정 분자들은 그 배열이 흐트러지게 되는데, 기판 간격재(350) 및 이에 인접한 부분은 블랙 매트릭스(802)의 의래 가려져 있어, 흐트러짐 배열로 인하여 누설되는 빛을 차단할 수 있다.

그러면, 본 발명의 제2 실시예에 따른 액정 표시 장치용 기판의 제조 방법에 대하여 도 12a 내지 20c와 앞서의 도 9 내지 도 11을 참고로 하여 상세히 설명한다.

도 12a는 본 발명의 실시예에 따라 제조하는 첫 단계에서의 박막 트랜지스터 표시판의 배치도이고, 도 12b 및 12c는 각각 도 12a에서 XIIb-XIIb' 선 및 XIIc-XIIc' 선을 따라 잘라 도시한 단면도이며, 도 13a 및 13b는 각각 도 12a에서 XIIb-XIIb' 선 및 XIIc-XIIc' 선을 따라 잘라 도시한 단면도로서, 도 12b 및 도 12c 다음 단계에서의 단면도이고, 도 14a는 도 13a 및 13b 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고, 도 14b 및 14c는 각각 도 14a에서 XIVb-XIVb' 선 및 XIVc-XIVc' 선을 따라 잘라 도시한 단면도이며, 도 15a, 16a, 17a와 도 15b, 16b, 17b는 각각 도 14a에서 XIVb-XIVb' 선 및 XIVc-XIVc' 선을 따라 잘라 도시한 단면 도로서 도 14b 및 14c 다음 단계들을 공정 순서에 따라 도시한 것이고, 도 18a는 도 17a 및 17b 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고, 도 18b 및 18c는 각각 도 18a에서 XVIIIb-XVIIIb' 선 및 XVIIIc-XVIIIc' 선을 따라 잘라 도시한 단면도이고, 도 19a는 도 18a 내

지 18c의 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고, 도 19b 및 19c는 각각 도 19a에서 XIXb-XIXb' 선 및 XIXc-XIXc' 선을 따라 잘라 도시한 단면도이고, 도 20a는 도 19a 내지 19c의 다음 단계에서의 박막 트랜지스터 표시판의 배치도이고, 도 20b 및 20c는 각각 도 20a에서 XXb-XXb' 선 및 XXc-XXc' 선을 따라 잘라 도시한 단면도이다.

먼저, 도 12a 내지 12c에 도시한 바와 같이, 금속 따위의 도전체층을 스퍼터링 따위의 방법으로 1,000 Å 내지 3,000 Å의 두께로 증착하고 사진 및 식각 공정으로 패터닝하여 복수의 게이트선(121) 및 복수의 유지 전극선(131)을 형성한다.

다음, 도 13a 및 13b에 도시한 바와 같이, 게이트 절연막(140), 반도체층(150), 중간층(160)을 화학 기상 증착법을 이용하여 각각 1,500 Å 내지 5,000 Å, 500 Å 내지 2,000 Å, 1400 Å 내지 600 Å의 두께로 연속 증착한다. 이어 금속 따위의 도전체층(170)을 스퍼터링 등의 방법으로 1,500 Å 내지 3,000 Å의 두께로 증착한 다음 그 위에 감광막(210)을 1 μm 내지 2 μm의 두께로 도포한다.

그 후, 광마스크를 통하여 감광막(210)에 빛을 조사한 후 현상하여, 도 14b 및 14c에 도시한 바와 같이, 두께가 서로 다른 제1 부분(212)과 제2부분(214)을 포함하는 감광막 패턴(212, 214)을 형성한다. 이때, 박막 트랜지스터의 채널 영역(C)에 위치한 제2 부분(214)은 데이터 영역(A)에 위치한 제1 부분(212)보다 두께가 작게 되도록 하며, 기타 영역(B)의 감광막(210) 부분은 모두 제거하거나 매우 작은 두께를 가지도록 한다. 이 때, 채널 영역(C)에 남아 있는 제2 부분(214)의 두께와 데이터 영역(A)에 남아 있는 제1 부분(212)의 두께의 비는 후에 후술할 식각 단계에서의 식각 조건에 따라 다르게 하되, 제2 부분(214)의 두께를 제1 부분(212)의 두께의 1/2 이하로 하는 것이 바람직하며, 예를 들면, 4,000 Å 이하인 것이 좋다.

이와 같이, 위치에 따라 감광막 패턴의 두께를 달리하는 방법으로 여러 가지가 있을 수 있는데, 예를 들면 광마스크에 투명 영역(transparent area) 및 차광 영역(light blocking area) 외에 반투명 영역(translucent area)을 두는 방법이 있다. 반투명 영역에는 슬릿(slit) 패턴, 격자 패턴(lattice pattern) 또는 투과율이 중간이거나 두께가 중간인 박막이 구비된다. 슬릿 패턴을 사용할 때에는, 슬릿의 폭이나 슬릿 사이의 간격이 사진 공정에 사용하는 노광기의 분해능(resolution)보다 작은 것이 바람직하다. 다른 예로는 리플로우가 가능한 감광막을 사용하는 것이다. 즉, 투명 영역과 차광 영역만을 지닌 통상의 마스크로 리플로우 가능한 감광막 패턴을 형성한 다음 리플로우시켜 감광막이 잔류하지 않은 영역으로 흘러내리도록 함으로써 얇은 부분을 형성한다.

먼저, 도 15a 및 15b에 도시한 것처럼, 기타 영역(B)의 노출되어 있는 도전체층(170) 부분을 제거하여 그 하부의 도핑된 비정질 규소층(160)을 노출시킨다. 알루미늄 또는 알루미늄 합금을 포함하는 도전체층(170)에 대해서는 건식 식각 또 는 습식 식각 방법을 모두 사용할 수 있다. 크롬에 대해서는 CeNHO3 따위를 식각제로 하는 습식 식각이 바람직하다. 건식 식각의 경우 감광막 패턴(212, 214)도 함께 식각되어 두께가 줄어들 수 있다. 도면 부호 178은 도전체층(170) 중 남아 있는 부분을 가리킨다.

이어, 도 16a 및 16b에 도시한 바와 같이, 기타 영역(B)의 노출된 도핑된 비정질 규소층(170) 부분 및 그 하부의 반도체층(160) 부분을 건식 식각으로 제거하여 아래의 도전체(178)를 노출시킨다. 감광막 패턴의 제2 부분(214)은 노출된 도핑된 비정질 규소층(170) 부분 및 반도체층(160) 부분과 동시에, 또는 따로 제거한다. 채널 영역(C)에 남아 있는 제2부분(214) 찌꺼기는 애싱(ashing)으로 제거한다. 도면 부호 152는 반도체층(150)의 남아 있는 부분을 가리키며, 도면 부호 168은 도핑된 비정질 규소층(160)의 남아 있는 부분을 나타낸다.

다음, 도 17a 및 17b에 도시한 바와 같이 채널 영역(C)의 노출된 도전체(178) 부분 및 그 하부의 도핑된 비정질 규소(168) 부분을 제거한다. 이때, 도 17b에 도시한 것처럼 채널 영역(C)의 반도체(152)의 상부 일부가 제거되어 두께가 작아질 수도 있으며 감광막 패턴의 제1 부분(212)도 이때 어느 정도의 두께로 식각된다.

이렇게 하면, 채널 영역(C)의 도전체(178) 각각이 데이터선(171)과 복수의 드레인 전극(175)으로 분리되면서 완성되고, 채널 영역(C)의 도핑된 비정질 규소(168) 각각이 하나의 선형 저항성 접촉 부재(163)와 복수의 섬형 저항성 접촉 부재(165)로 나뉘어 완성된다.

데이터 영역(A)에 남아 있는 감광막 패턴의 제1 부분(212)은 채널 영역(C)의 노출된 도전체(178) 부분을 제거한 후 또는 그 밑의 도핑된 비정질 규소(168)를 제거한 후에 제거한다.

이와 같이 하여 데이터선(171)과 드레인 전극(175)을 완성한 후, 도 18a 내지 18c에 도시한 바와 같이 적, 녹, 청의 안료를 포함하는 감광성 물질을 도포하고 노광 및 현상 공정을 통한 사진 공정으로 패터닝하여 적, 녹, 청의 색 필터(R, G, B)를 차례로 형성한다.

이때, 박막 트랜지스터의 채널부(C) 상부에 적 또는 녹의 색 필터로 이루어진 광차단층을 형성할 수 있으며, 이는 박

막 트랜지스터의 채널부(C)로 입사하는 단파장의 가시 광선을 보다 완전히 차단하거나 흡수하기 위함이다.

이어, 도 19a 내지 도 19c에서 보는 바와 같이, 적, 녹, 청의 색 필터(R, G, B)가 형성되어 있는 기판(110)의 상부에 검은색 안료를 포함하는 유기 물질을 형성하고 패터닝하여 블랙 매트릭스(802)를 형성한다.

이어, 기판(110)의 상부에 적, 녹, 청의 색 필터(R, G, B) 및 블랙 매트릭스(802)를 덮는 보호막(180)을 유기 절연 물질을 도포하여 형성하거나 SiO:C 또는 SiO:F 등을 화학 기상 증착으로 적층한 다음 마스크를 이용한 사진 공정 또는 사진 식각 공정으로 게이트 절연막(140)과 함께 패터닝하여 게이트선(121) 및 데이터선(171)의 끝 부분(125, 179) 및 드레인 전극(175)을 각각 드러내는 접촉 구멍(182, 189, 185)을 형성한다.

이어, 도 9 내지 도 11에 도시한 바와 같이, 투명한 도전 물질을 적층하고 패터닝하여 1500 Å 내지 500 Å 두께의 화소 전극(192) 및 접촉 보조 부재(182, 189)를 형성한다.

이어, 마지막으로 박막 트랜지스터 표시판(100)에 배향막(13)을 형성한다.

이러한 본 발명의 제2 실시예에서는 제1 실시예에 따른 효과뿐만 아니라 데이터선(171, 173, 175, 179)과 그 하부의 저항성 접촉 부재(163, 165) 및 반도체(152)를 하나의 마스크를 이용하여 형성하고 이 과정에서 소스 전극(173)과 드레인 전극(175)이 분리하여 제조 공정을 단순화할 수 있다.

한편, 박막 트랜지스터 표시판(100)과 마주하는 대향 표시판(200)의 제조 방법은, 우선 상부 절연 기판(210)의 상부에 투명한 도전 물질을 적층하여 공통 전극(270)을 형성한다. 이때, 돌기(355) 대신 개구 패턴을 액정 분할 배향 수단으로 이용하는 경우에는 공통 전극(270)을 패터닝하는 공정이 추가될 수 있다.

이어, 상부 절연 기판(210)의 상부에 양성의 감광성을 가지는 유기 절연 물질을 도포하고, 기판 간격재(350)에 대응하는 부분에 차광 영역(light blocking area)을 가지며, 돌기(355)에 대응하는 부분에 반투명 영역(translucent area)을 가지며, 나머지 기타 부분에 투명 영역(transparent area)을 가지는 마스크를 이용한 사진 공정으로 노광 및 현상하여 다른 높이를 가지는 기판 간격재(350)와 돌기(355)를 함께 형성한다.

이어, 상부 배향막(23)을 형성한다.

한편, 본 발명의 제2 실시예에서는 기판 간격재(350)와 돌기(355)를 대향기판(200)에 배치하였지만, 박막 트랜지스터 표시판(100)에 배치할 수도 있다.

한편, 본 발명의 제1 및 제2 실시예에서는 적, 녹, 청의 색 필터(R, G, B)가 배선의 상부에 접하거나 이격되는 구조에 대해서만 설명하였지만, 적, 녹, 청의 색 필터(R, G, B)가 배선의 상부에서 중첩될 수도 있으며, 적, 녹, 청의 색 필터(R, G, B)는 대향 기판에 형성될 수도 있으며, 이에 대하여 도면을 참조하여 구체적으로 설명하기로 한다.

도 21은 본 발명의 제3 실시예에 따른 액정 표시 장치의 구조를 도시한 단면도이다.

도 21에서 보는 바와 같이, 제3 실시예에 따른 박막 트랜지스터 표시판의 구조는 도 2와 동일하다.

하지만, 블랙 매트릭스(802)만 박막 트랜지스터 표시판(100)에 배치되어 있으며, 적, 녹, 청의 색 필터(R, G, B)는 공통 전극(270)이 형성되어 있는 대향 표시판(200)에 형성되어 있다. 이때, 적, 녹, 청의 색 필터(R, G, B)의 가장자리 부분은 데이터선(171)의 상부에서 서로 중첩되어 있다.

한편, 본 발명의 제1 및 제2 실시예에서는 적, 녹, 청의 색 필터(R, G, B)가 배선의 상부에 접하거나 이격되는 구조에 대해서만 설명하였지만, 박막 트랜지스터 표시판(100)의 적, 녹, 청의 색 필터(R, G, B) 또한 배선의 상부에서 중첩될 수도 있다. 이때, 적, 녹, 청의 색 필터(R, G, B)가 중첩되는 배선의 상부에는 높은 단차가 형성되며, 그 상부에 블랙 매트릭스(802)가 위치하여 블랙 매트릭스(82)는 수직 배향 모드의 액정 표시 장치에서 액정 분자를 분할 배향하는 분할 배향 수단의 기능을 가질 수도 있다.

이러한 박막 트랜지스터 표시판은 이외에도 여러 가지 변형된 형태 및 방법으로 제조할 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

발명의 효과

이와 같은 본 발명에 따르면 블랙 매트릭스를 유기 물질로 형성하며 박막 트랜지스터 표시판에 배치함으로써 제조 공정을 단순화할 수 있는 동시에 화소의 개구율을 충분히 확보할 수 있다. 또한, 블랙 매트릭스를 이용하여 화소 영역 사이 또는 배선의 상부에서 누설되는 빛을 차단하거나 충분히 흡수할 수 있어 액정 표시 장치의 표시 특성을 향상시킬 수 있다.

(57) 청구의 범위

청구항 1.
절연 기판 위에 형성되어 있는 게이트선,

게이트선을 덮고 있는 게이트 절연막,

상기 게이트 절연막 위에 형성되어 있는 반도체,

상기 게이트 절연막 상부에 형성되어 적어도 일부는 각각 상기 반도체에 접하고 있으며 상기 게이트선과 교차하는 데이터선 및 상기 데이터선과 분리되어 있는 드레인 전극,

상기 게이트선과 상기 데이터선으로 둘러싸인 화소 영역에 각각 형성되어 있고 상기 드레인 전극을 드러내는 복수의 색 필터,

상기 화소 영역에 개구부를 가지고 있으며, 검은색 안료를 포함하는 유기 물질로 이루어진 블랙 매트릭스,

상기 색 필터 및 상기 블랙 매트릭스를 덮고 상기 색 필터와 함께 상기 드레인 전극을 드러내는 제1 접촉 구멍을 가지는 보호막,

상기 보호막 상부에 형성되어 있으며, 상기 제1 접촉 구멍을 통하여 상기 드레인 전극과 연결되는 있는 화소 전극

상기 보호막 상부에 유기 물질로 형성되어 있으며, 상기 블랙 매트릭스의 경계선 안쪽에 배치되어 있는 기판 간격재

을 포함하는 박막 트랜지스터 표시판.

청구항 2.
제1항에서,

상기 데이터선과 동일한 층에 형성되어 있으며, 상기 게이트선에 연결되어 있거나 상기 게이트선과 동일한 층에 형성되어 있는 유지 전극과 중첩되어 유지 축전기를 이루는 유지 축전기용 도전체를 더 포함하며,

상기 보호막은 상기 색 필터와 함께 상기 유지 축전기용 도전체를 드러내는 제2 접촉 구멍을 가지는 박막 트랜지스터 표시판.

청구항 3.
제1항에서,

상기 게이트전과 동일한 층으로 형성되어 있는 유지 전극선을 더 포함하며, 상기 드레인 전극은 상기 유지 전극선과 중첩되어 있는 박막 트랜지스터 표시판.

청구항 4.
제1항에서,

상기 보호막은 아크릴계의 유기 물질 또는 4.0 이하의 유전율을 가지는 화학 기상 증착막으로 이루어진 박막 트랜지스터 표시판.

청구항 5.
제1항에서,

상기 데이터선의 일부인 소스 전극과 상기 드레인 전극 사이의 채널부를 제외한 상기 반도체는 상기 데이터선 및 상기 드레인 전극과 실질적으로 동일한 모양을 가지는 박막 트랜지스터 표시판.

청구항 6.

제1항에서,

상기 화소 영역에 상기 기판 간격재와 동일한 층으로 형성되어 있으며, 상기 기판 간격재와 다른 높이를 가지며 액정 분자를 분할 배향하는 수단인 돌기를 더 포함하는 박막 트랜지스터 표시판.

청구항 7.

게이트선, 상기 게이트선과 교차하는 데이터선, 상기 게이트선 및 상기 데이터선와 전기적으로 연결되어 있는 박막 트랜지스터, 상기 박막 트랜지스터의 드레인 전극과 연결되는 있는 화소 전극 및 상기 게이트선 및 상기 데이터선으로 둘러싸인 화소 영역에 개구부를 가지고 있으며, 검은색 안료를 포함하는 유기 물질로 이루어진 블랙 매트릭스를 포함하는 박막 트랜지스터 표시판,

상기 박막 트랜지스터 표시판과 마주하며, 상기 화소 전극과 마주하여 액정 분자를 구동하는 전계를 형성하는 공통 전극을 가지는 대향 표시판,

상기 박막 트랜지스터 표시판 또는 상기 대향 표시판에 배치되어 있으며, 상기 블랙 매트릭스의 경계선 안쪽에 배치되어 상기 박막 트랜지스터 표시판과 상기 대향 표시판의 간격을 일정하게 유지시키는 기판 간격재

를 포함하는 액정 표시 장치.

청구항 8.

제7항에서,

상기 화소 영역에 각각 형성되어 있고 상기 드레인 전극을 드러내는 개구부를 가지는 복수의 색 필터를 더 포함하는 액정 표시 장치.

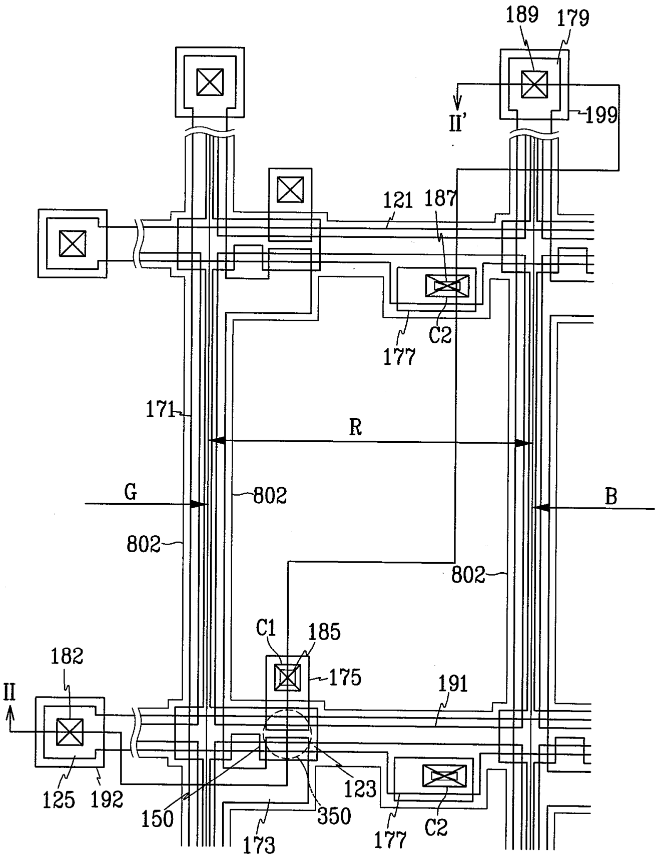
청구항 9.

제7항에서,

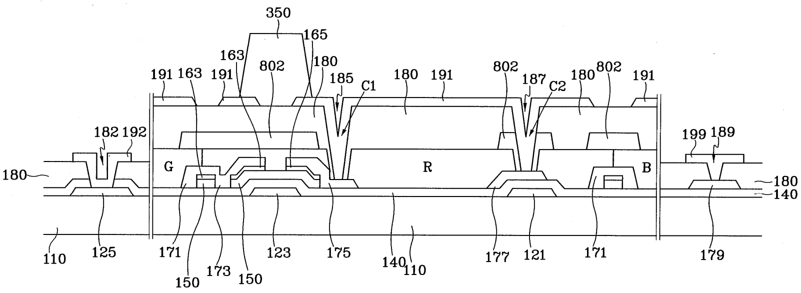
상기 기판 간격재와 동일한 물질로 형성되어 있으며, 상기 기판 간격재보다 낮은 높이를 가지며 상기 액정 분자를 분할 배향하는 수단인 돌기를 더 포함하는 액정 표시 장치.

도면

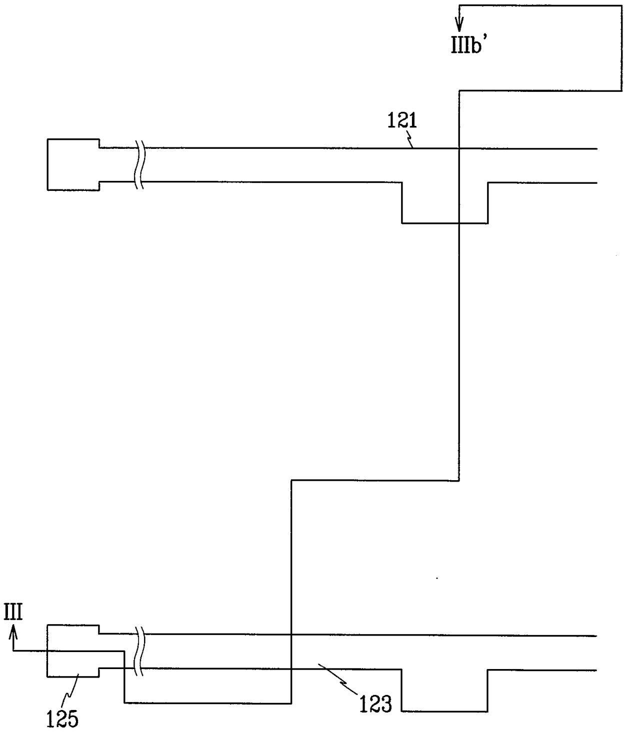
도면1


189
179
II'
199
121
187
177
C2
171
R
G
802
802
B
802
C1
185
182
175
191
II
125
192
150
123
350
173
177
C2

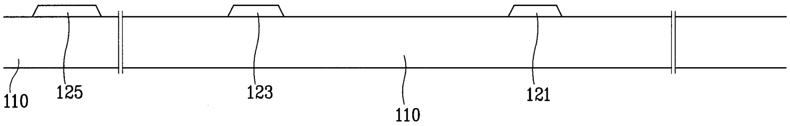
도면2


350
165
163
802
180
191
163
191
185
C1
180
191
802
187
C2
180
802
191
182
192
199
189
180
G
R
B
180
140
110
125
171
150
173
150
123
175
140
110
177
121
171
179

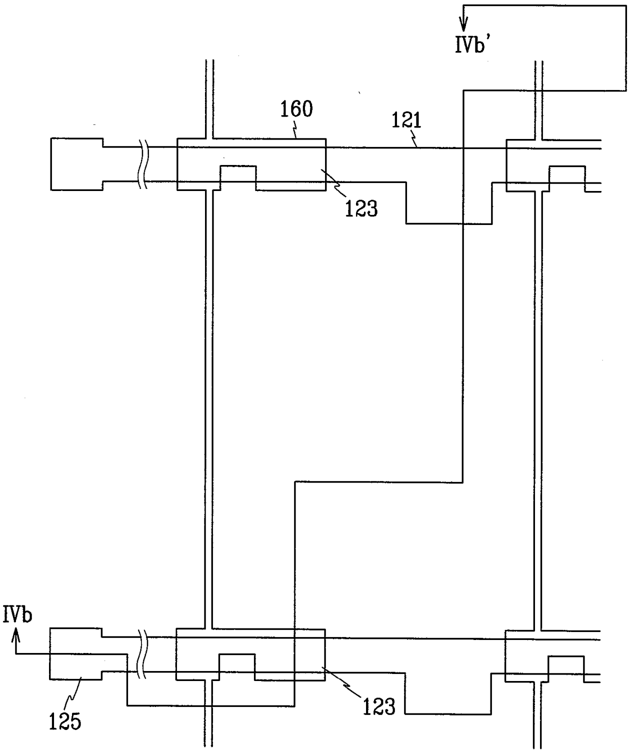
도면3a



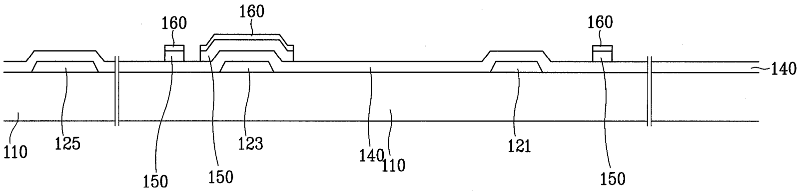
도면3b



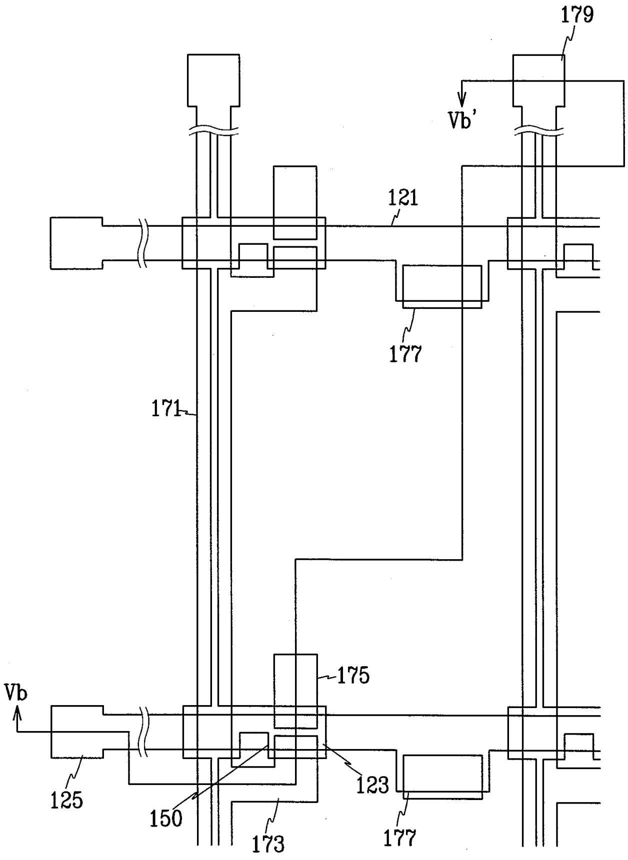
도면4a



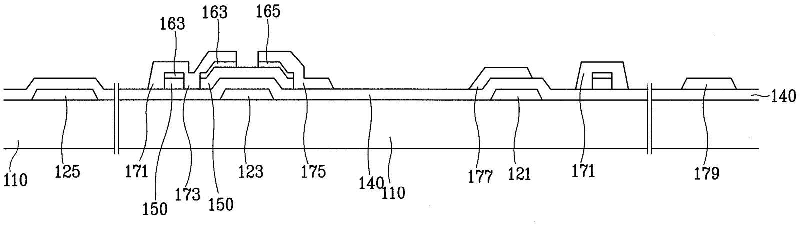
도면4b



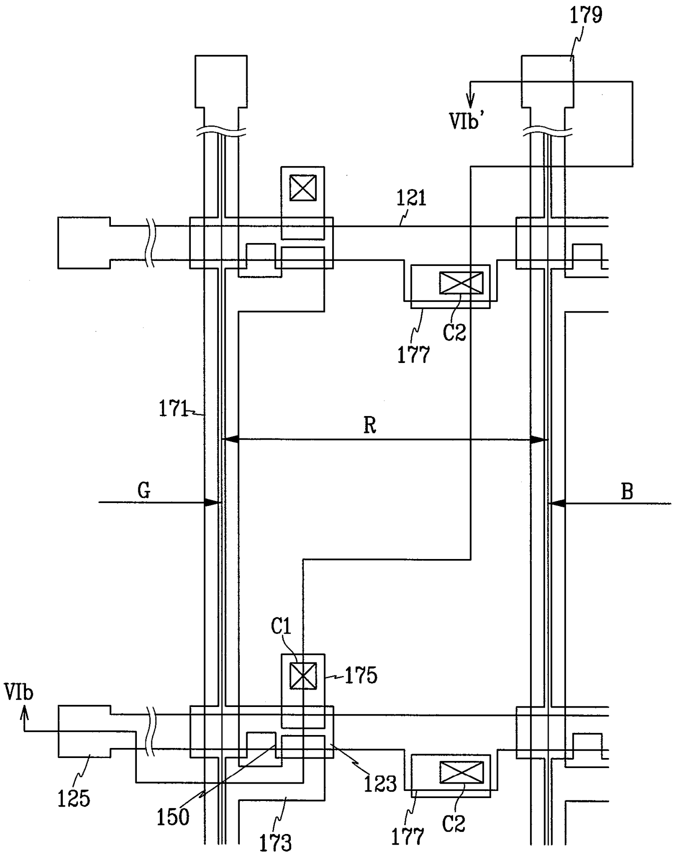
도면5a



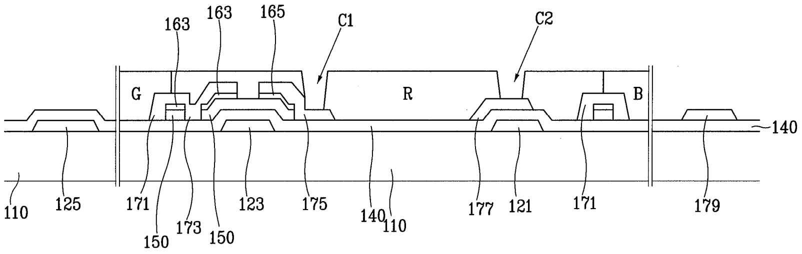
도면5b



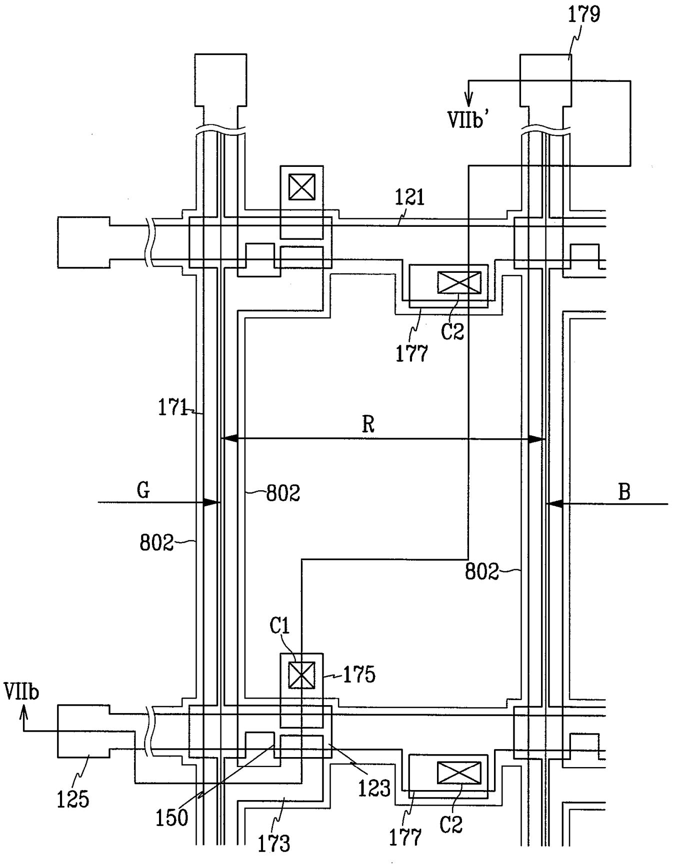
도면6a


179
VIb'
121
177
C2
171
R
G
B
C1
175
VIb
125
150
173
123
177
C2

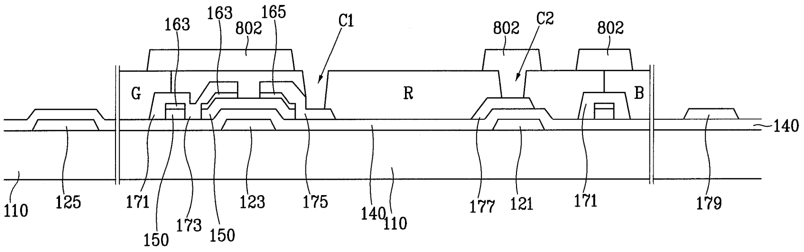
도면6b


163
163
165
C1
C2
G
R
B
140
110
125
171
150
173
150
123
175
140
110
177
121
171
179

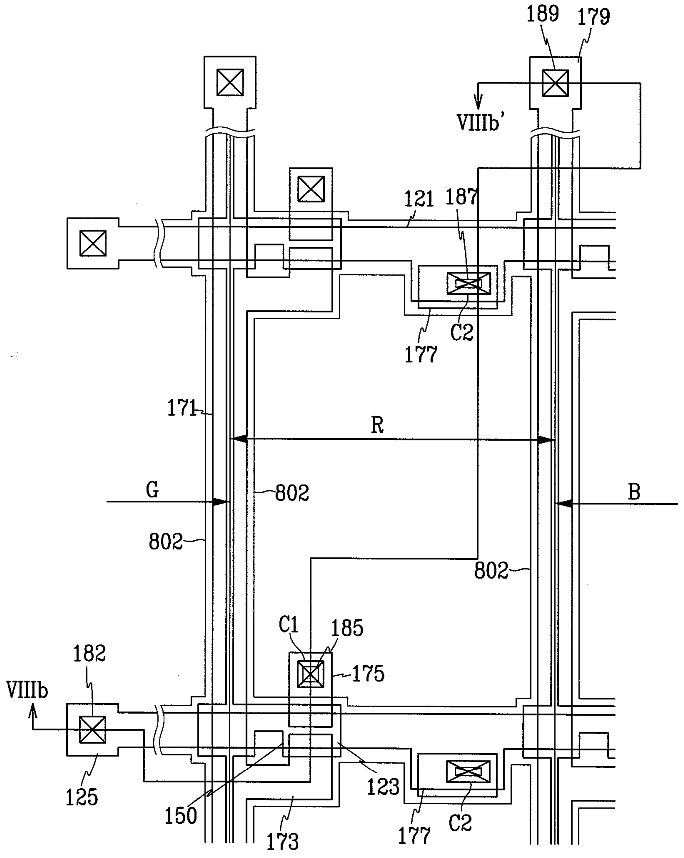
도면7a


179
VIIb'
121
177
C2
171
R
G
802
B
802
802
C1
175
VIIb
125
150
173
123
177
C2

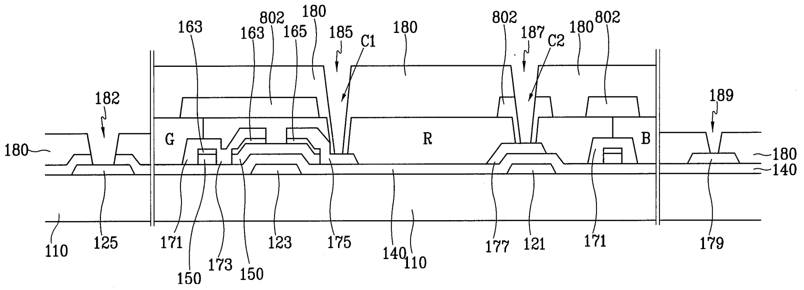
도면7b


163
163
802
165
C1
802
C2
802
G
R
B
140
110
125
171
150
173
150
123
175
140
110
177
121
171
179

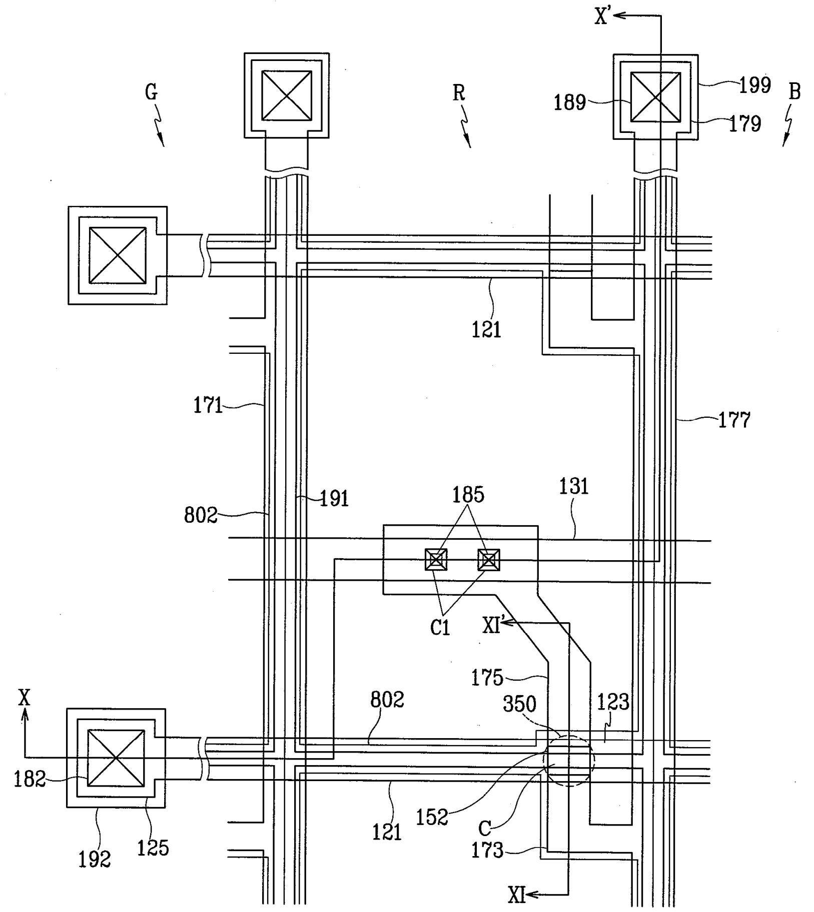
도면8a


189
179
VIIIb'
121
187
C2
177
171
R
G
802
802
B
802
C1
185
175
182
VIIIb
125
150
173
123
177
C2

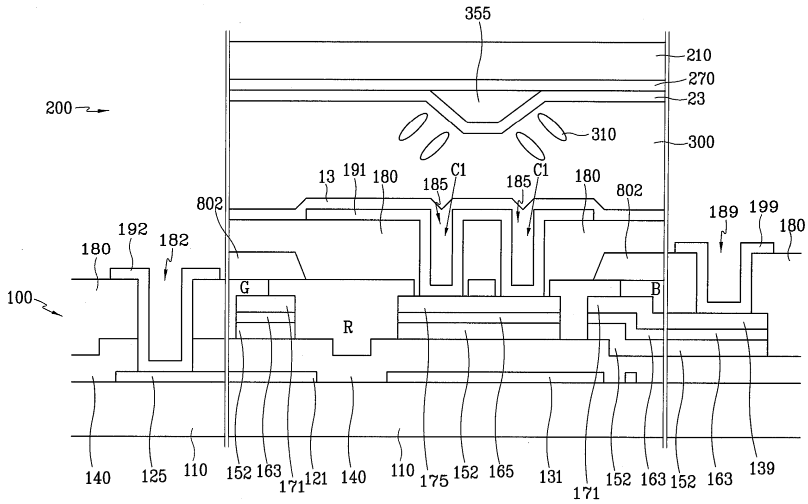
도면8b


163
802
180
163
165
185
C1
180
802
187
C2
180
802
182
189
180
G
R
B
180
140
110
125
171
150
173
150
123
175
140
110
177
121
171
179

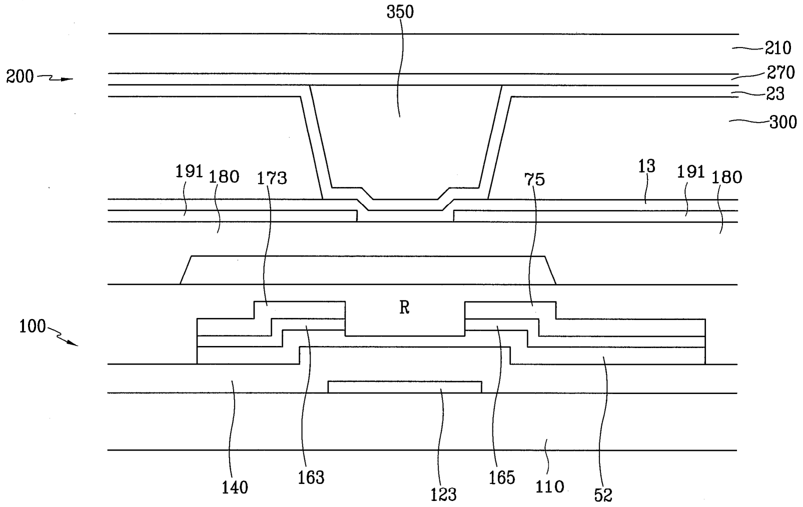
도면9


X'
G
R
189
199
B
179
121
171
177
802
191
185
131
C1
XI'
175
X
802
350
123
182
121
152
C
173
192
125
XI

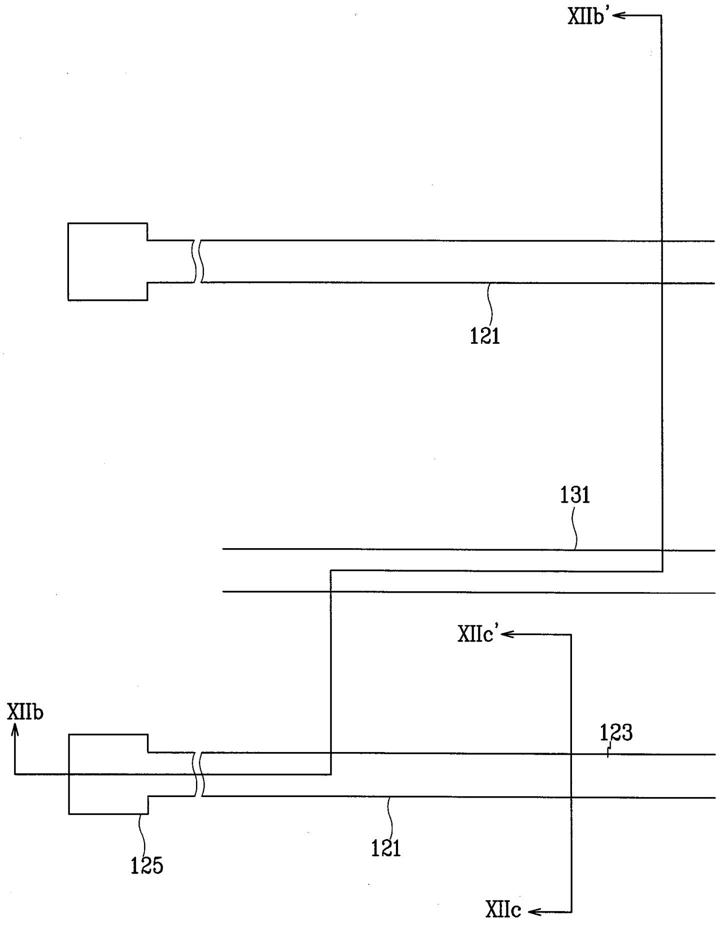
도면10


355
210
270
23
200
310
300
13
191
180
185
C1
185
C1
180
802
189
199
180
802
192
182
180
100
G
R
B
140
125
110
152
163
171
121
140
110
175
152
165
131
171
152
163
152
163
139

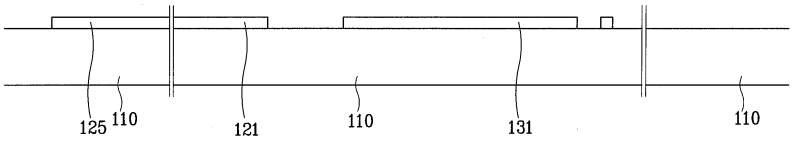
도면11



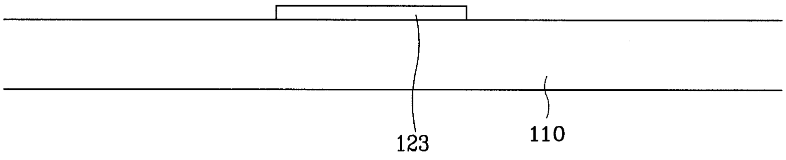
도면12a



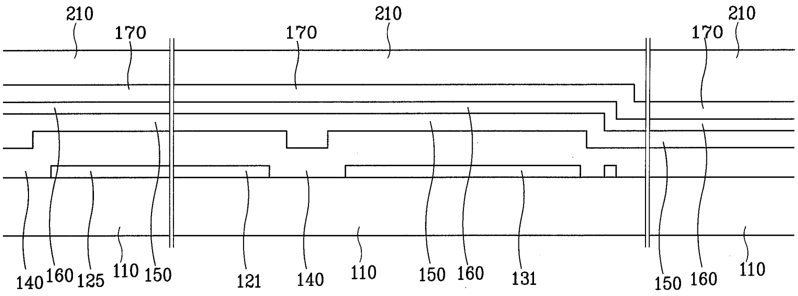
도면12b



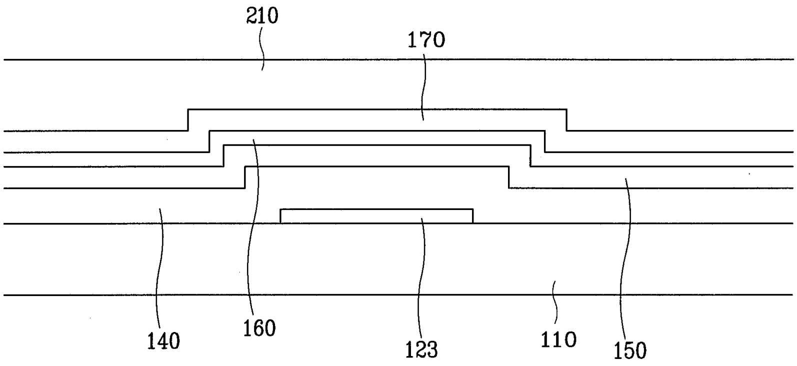
도면12c



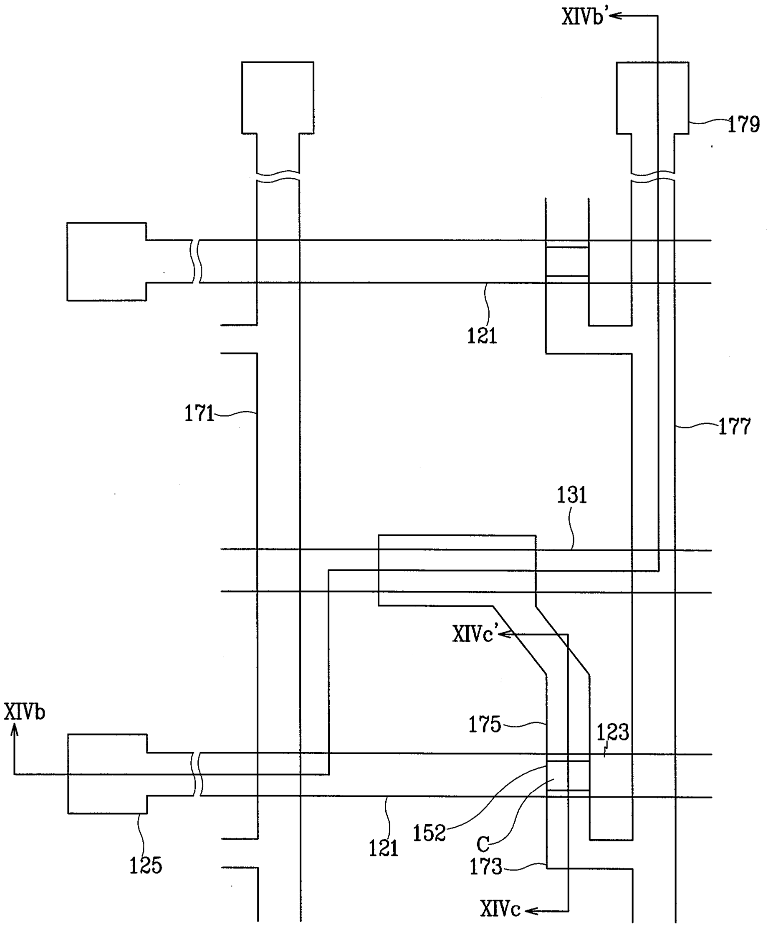
도면13a



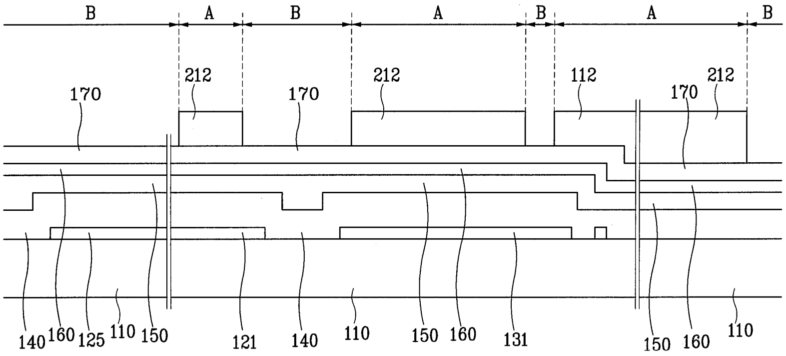
도면13b



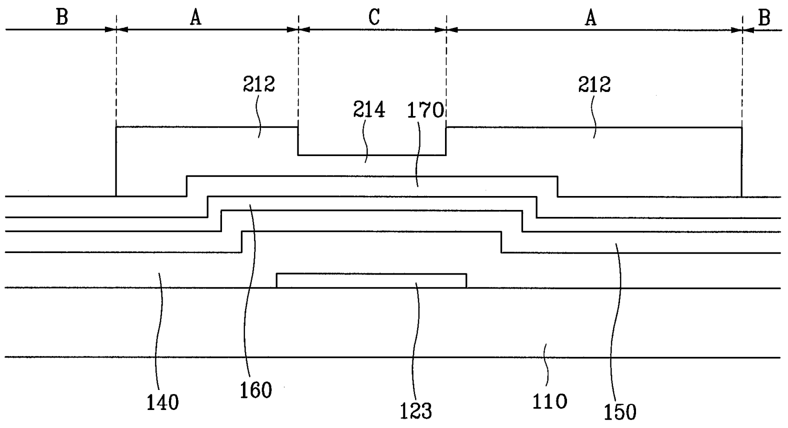
도면14a


XIVb'
179
121
171
177
131
XIVc'
XIVb
175
123
152
C
121
125
173
XIVc

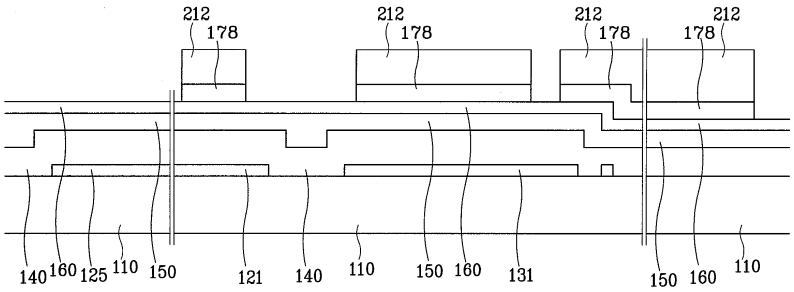
도면14b


B
A
B
A
B
A
B
212
212
112
212
170
170
170
140
160
125
110
150
121
140
110
150
160
131
150
160
110

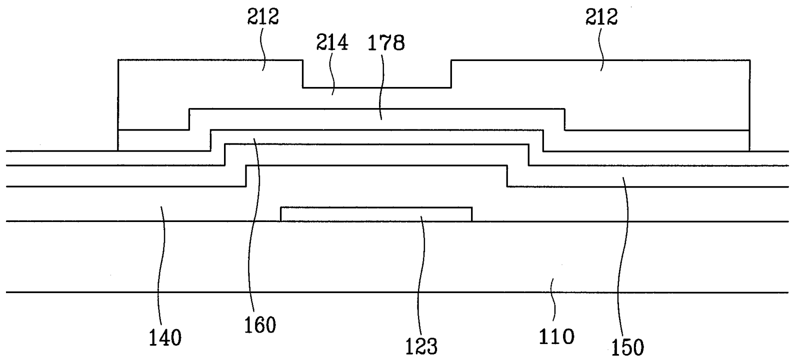
도면14c



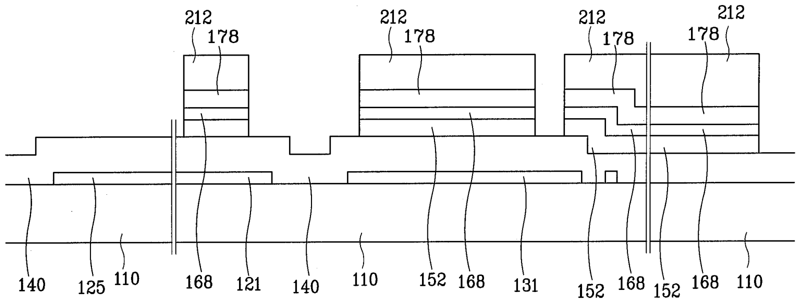
도면15a



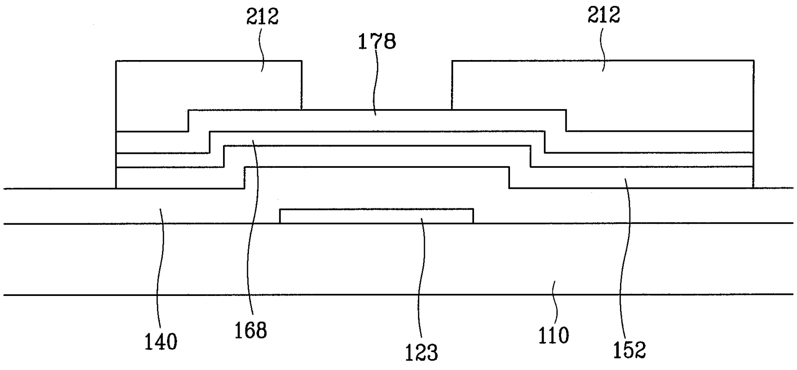
도면15b



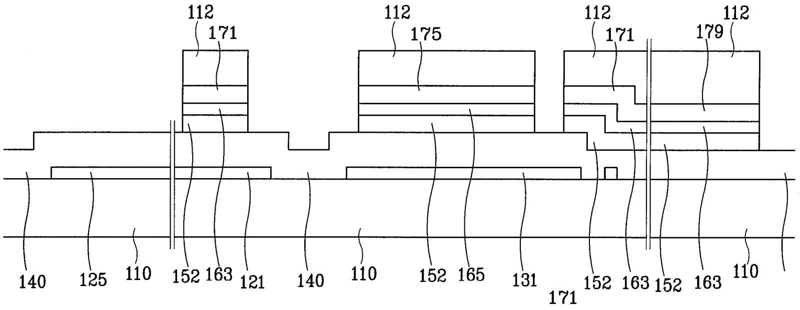
도면16a



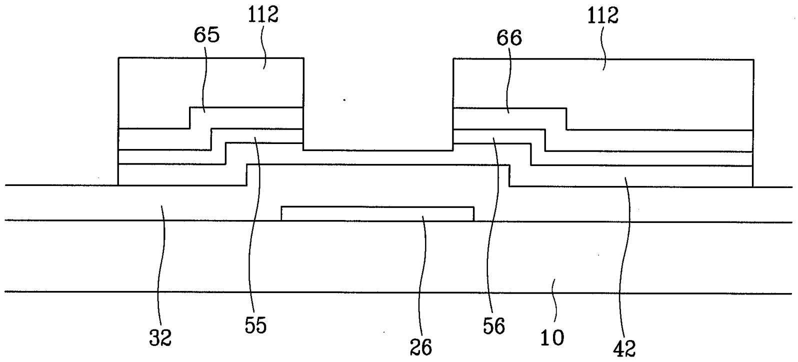
도면16b



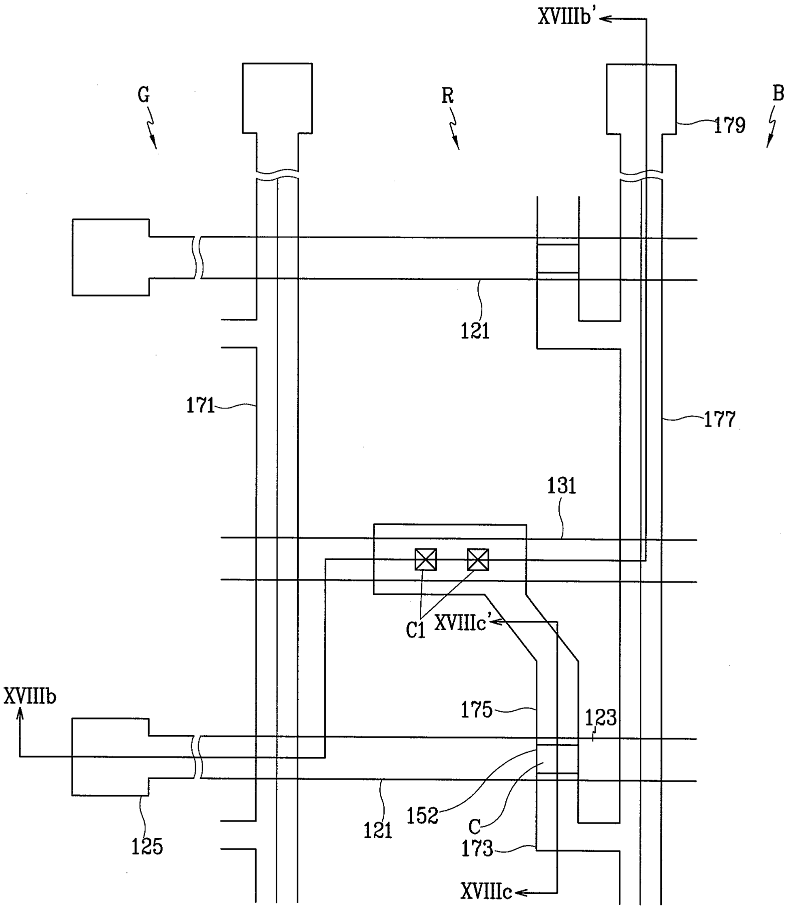
도면17a



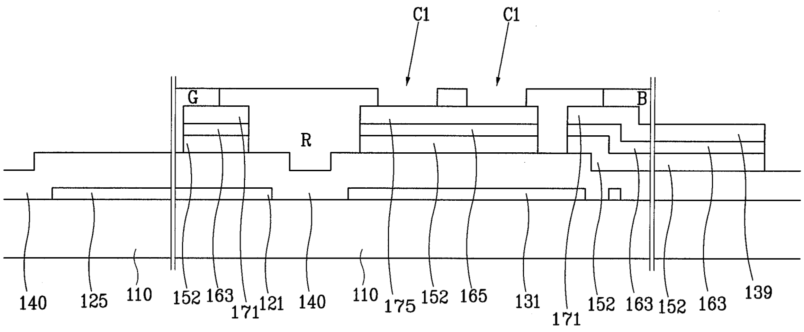
도면17b



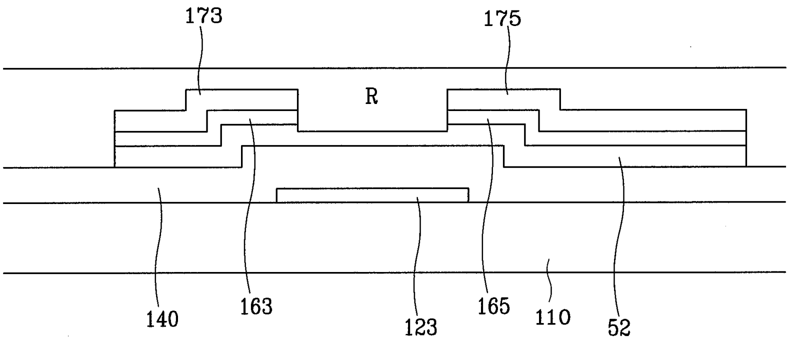
도면18a



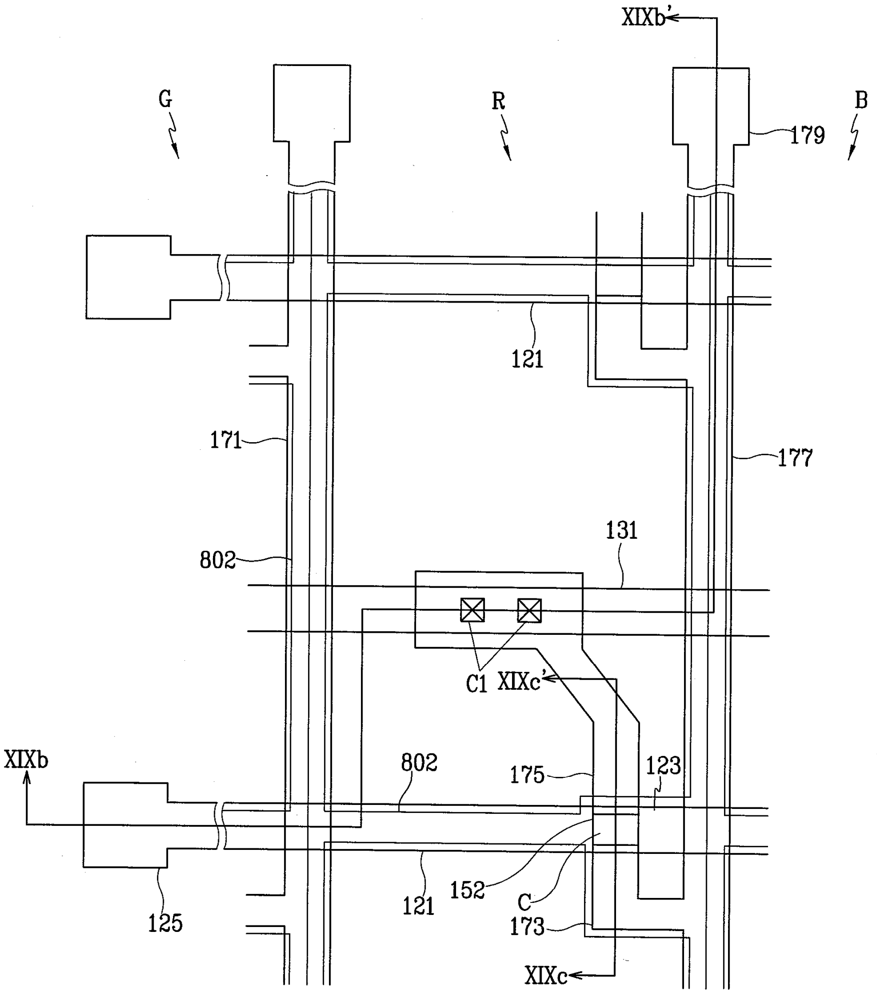
도면18b



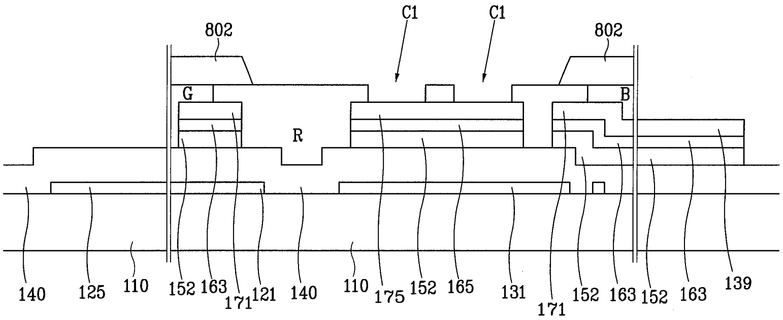
도면18c



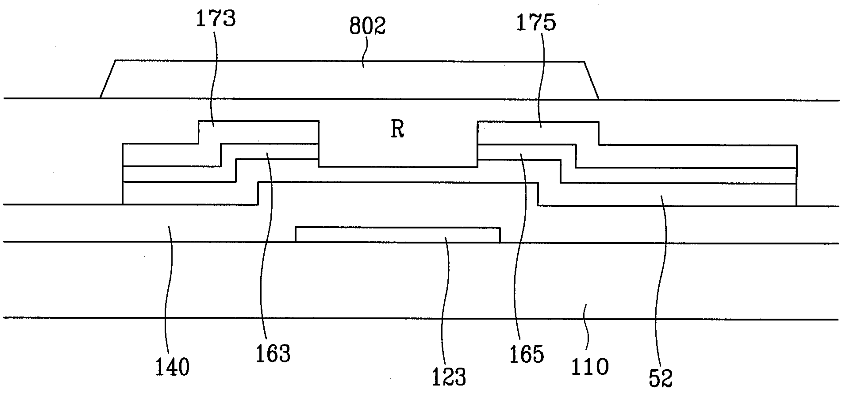
도면19a



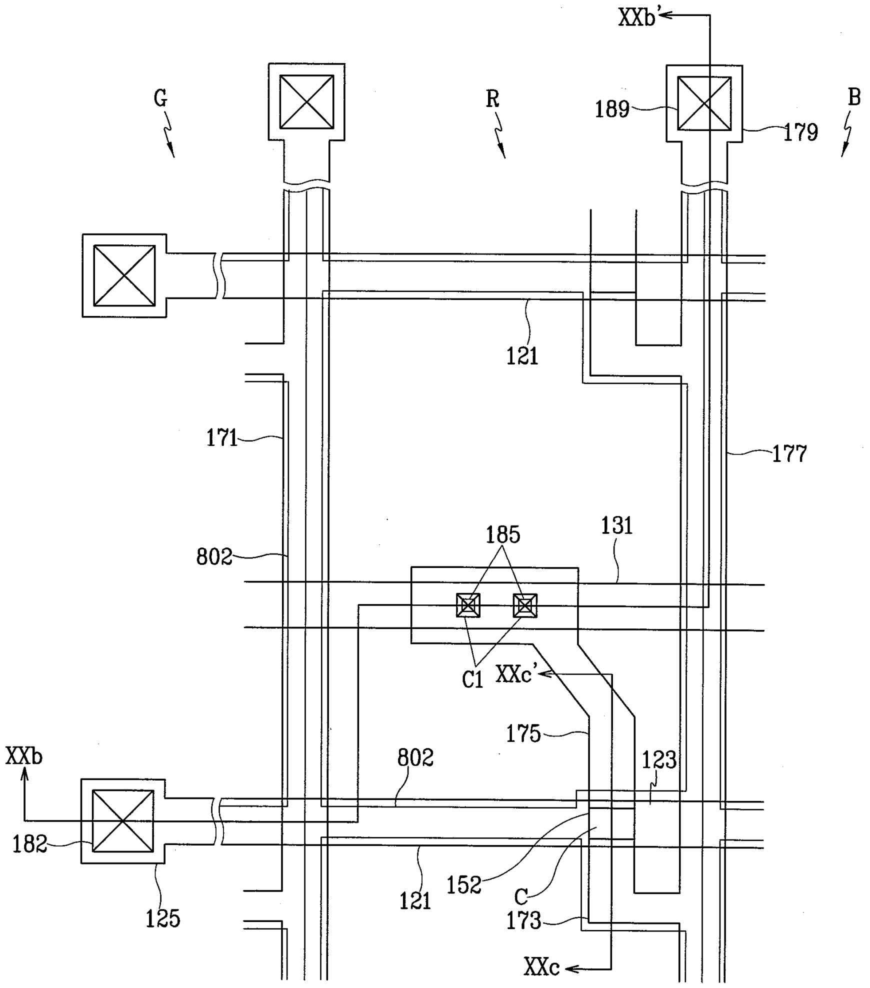
도면19b



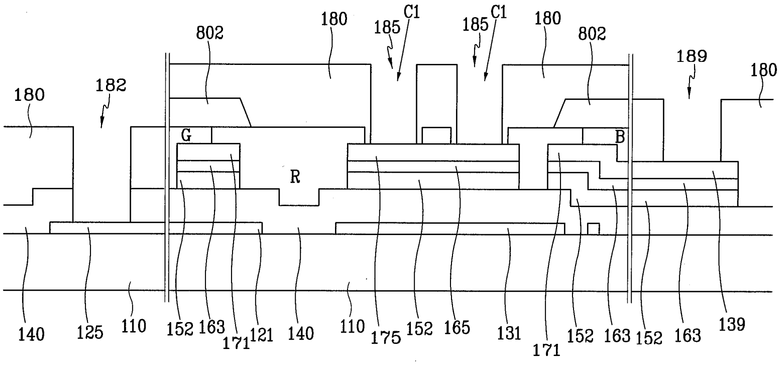
도면19c



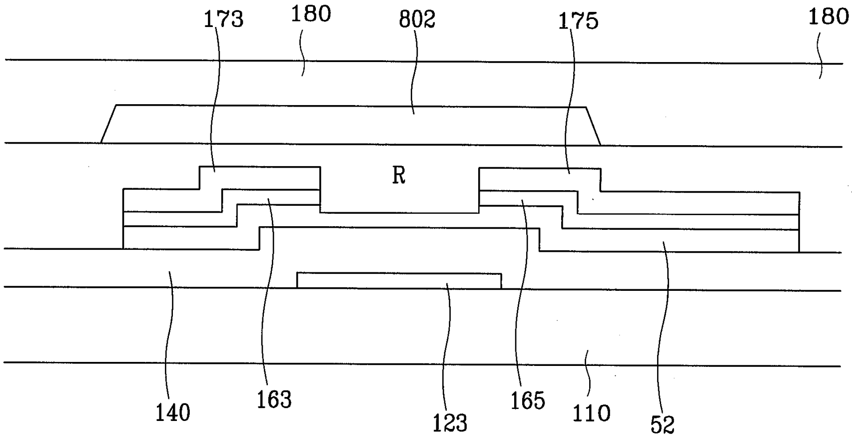
도면20a


XXb'
G
R
189
179
B
121
171
177
802
185
131
C1
XXc'
175
XXb
802
123
182
152
C
125
121
173
XXc

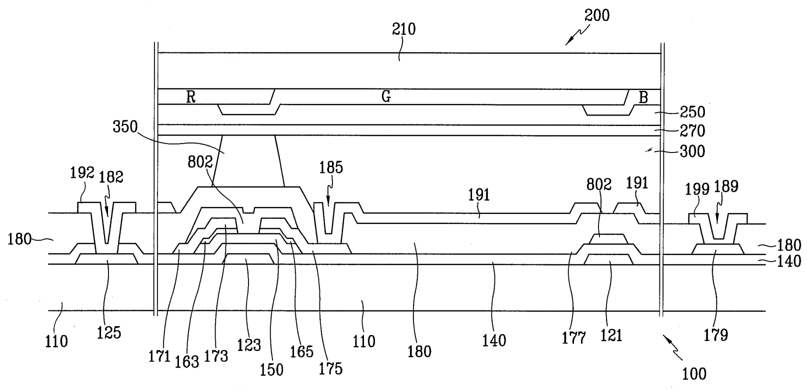
도면20b


802
180
185
C1
185
C1
180
802
189
180
182
180
G
R
B
140
125
110
152
163
171
121
140
110
175
152
165
131
171
152
163
152
163
139

도면20c


173
180
802
175
180
R
140
163
123
165
110
52

도면21


210
200
R
G
B
250
270
300
350
802
185
191
802
191
192
182
199
189
180
180
140
110
125
171
163
173
123
150
165
175
110
180
140
177
121
179
100

专利名称(译)	薄膜晶体管显示面板和包括其的液晶显示装置		
公开(公告)号	KR1020040084488A	公开(公告)日	2004-10-06
申请号	KR1020030019613	申请日	2003-03-28
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KIM DONGGYU		
发明人	KIM,DONGGYU		
IPC分类号	G02F1/1339 G02F1/1362 G02F1/136		
CPC分类号	G02F1/13394 G02F1/136209 G02F2001/136222		
外部链接	Espacenet		

摘要(译)

栅极线的上部形成在绝缘基板上，可以设置有覆盖栅极线的栅极绝缘层。半导体形成在栅极绝缘层上。与数据线分离的栅极线和漏极交叉的数据线形成在栅极绝缘层的上部。在由栅极线和数据线围绕的像素区域和在具有开口部分的像素区域中的黑矩阵形成显示漏电极生锈的场合和蓝色衣服滤色器，并且包括包括有源材料的有机材料。在上部形成黑色涂料。滤色器和黑色矩阵具有接触孔，其中保护膜覆盖有保护膜，保护膜显示带有滤色器的漏电极。并且保护膜的上部可以设置有通过接触孔连接到漏极的像素电极。