



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년01월29일

(11) 등록번호 10-1487738

(24) 등록일자 2015년01월23일

(51) 국제특허분류(Int. Cl.)

G02F 1/133 (2006.01)

(21) 출원번호 10-2007-0070845

(22) 출원일자 2007년07월13일

심사청구일자 2012년06월28일

(65) 공개번호 10-2009-0007148

(43) 공개일자 2009년01월16일

(56) 선행기술조사문헌

KR1020050054858 A*

JP01054421 A

JP08201777 A

US05798745 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

김동규

경기도 용인시 수지구 진산로66번길 10, 삼성5차 아파트 523동 1305호 (풍덕천동)

(74) 대리인

특허법인가산

전체 청구항 수 : 총 19 항

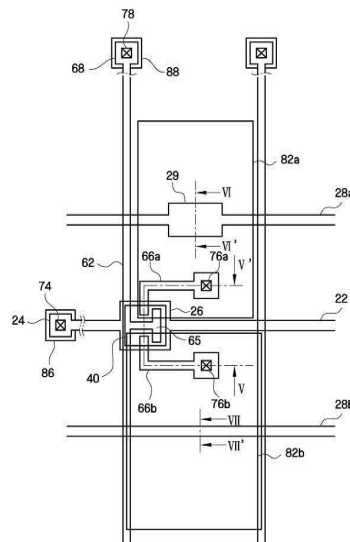
심사관 : 이옥우

(54) 발명의 명칭 액정 표시 장치 및 그의 구동 방법

(57) 요약

고속 구동이 가능하며, 측면 시인성을 향상시킬 수 있는 액정 표시 장치 및 그의 구동 방법이 제공된다. 액정 표시 장치는, 제1 절연 기관 상에 형성되며 제1 방향으로 뻗은 게이트 배선과, 게이트 배선과 절연되어 형성되고, 제2 방향으로 뻗은 데이터 배선과, 게이트 배선 및 데이터 배선에 연결된 제1 서브 화소 전극과, 게이트 배선 및 상기 데이터 배선에 연결된 제2 서브 화소 전극으로 이루어진 화소 전극과, 제1 및 제2 서브 화소 전극에 각각 중첩되며, 적어도 한 프레임 주기로 위상이 반전된 제1 및 제2 스토리지 전압이 각각 제공되는 제1 및 제2 스토리지 배선을 포함한다.

대 표 도 - 도3



특허청구의 범위

청구항 1

제1 절연 기관 상에 형성되며 제1 방향으로 뻗은 게이트 배선;

상기 게이트 배선과 절연되어 형성되고, 제2 방향으로 뻗은 데이터 배선;

상기 게이트 배선 및 상기 데이터 배선에 연결된 제1 서브 화소 전극과, 상기 게이트 배선 및 상기 데이터 배선에 연결된 제2 서브 화소 전극으로 이루어진 화소 전극;

상기 제1 및 제2 서브 화소 전극에 각각 중첩되며, 적어도 한 프레임 주기로 위상이 반전된 제1 및 제2 스토리지 전압이 각각 제공되는 제1 및 제2 스토리지 배선; 및

외부로부터 서로 다른 위상을 가지는 한 쌍의 전압을 제공받는 제1 및 제2 전압 배선을 포함하되,

상기 제1 스토리지 배선은 상기 제1 및 제2 전압 배선과 제1 스위칭부에 의해 연결되고, 상기 제2 스토리지 배선은 상기 제1 및 제2 전압 배선과 제2 스위칭부에 의해 연결되며,

상기 제1 및 제2 스위칭부는 상기 제1 및 제2 스토리지 배선에 한 쌍의 상기 전압을 상기 제1 및 제2 스토리지 전압으로 제공하는 액정 표시 장치.

청구항 2

삭제

청구항 3

제 1항에 있어서,

상기 게이트 배선에는 게이트 신호가 순차적으로 제공되고,

상기 제1 및 제2 스위칭부는 상기 게이트 배선에 이웃하는 게이트 배선에 인가되는 다음 게이트 신호에 동기되어 상기 제1 및 제2 스토리지 전압의 위상을 반전시키는 액정 표시 장치.

청구항 4

제 3항에 있어서,

상기 제1 및 제2 스위칭부는 상기 다음 게이트 신호의 라이징 에지(edge)에 동기되는 액정 표시 장치.

청구항 5

제 1항에 있어서,

상기 제1 및 제2 스토리지 전압은 공통 전압에 대하여 2~2.5V의 전압차를 가지는 액정 표시 장치.

청구항 6

제 1항에 있어서,

상기 제1 서브 화소 전극은 상기 제2 서브 화소 전극보다 작은 크기로 형성되는 액정 표시 장치.

청구항 7

제 6항에 있어서,

상기 제1 및 제2 서브 화소 전극에는 데이터 전압이 인가되며,

상기 제1 서브 화소 전극에 충전된 상기 데이터 전압은 상기 제2 서브 화소 전극에 충전된 상기 데이터 전압보다 큰 액정 표시 장치.

청구항 8

제 6항에 있어서,

상기 제1 서브 화소 전극과 상기 제2 서브 화소 전극은 1:1.5~1:2의 크기 비율로 형성되는 액정 표시 장치.

청구항 9

제 1항에 있어서,

상기 화소 전극은 상기 제1 및 제2 서브 화소 전극의 위치가 번갈아 배열되는 액정 표시 장치.

청구항 10

제 1항에 있어서,

상기 제1 및 제2 서브 화소 전극과 상기 제1 및 제2 스토리지 배선 사이에 형성된 절연막을 더 포함하며,

상기 제1 서브 화소 전극과 상기 제1 스토리지 배선 사이에 위치하는 상기 절연막의 두께는, 상기 제2 서브 화소 전극과 상기 제2 스토리지 배선 사이에 위치하는 상기 절연막의 두께보다 작은 액정 표시 장치.

청구항 11

제 1항에 있어서,

상기 제1 및 제2 서브 화소 전극은 상기 게이트 배선을 사이에 두고 양분되는 액정 표시 장치.

청구항 12

제 1항에 있어서,

상기 제1 및 제2 서브 화소 전극은 상기 게이트 배선과 실질적으로 -45도 또는 45도를 이루며 절곡되는 액정 표시 장치.

청구항 13

게이트 배선에 게이트 신호를 인가하는 단계;

데이터 배선에 데이터 전압을 인가하여 제1 및 제2 서브 화소 전극으로 이루어진 화소 전극을 충전하는 단계;

상기 제1 및 제2 서브 화소 전극과 각각 중첩되는 제1 및 제2 스토리지 배선에 적어도 한 프레임 주기로 위상이 반전된 제1 및 제2 스토리지 전압을 각각 제공하는 단계; 및

상기 제1 및 제2 스토리지 전압으로부터 상기 제1 및 제2 서브 화소 전극에 충전된 상기 데이터 전압의 크기를 조절하는 단계를 포함하되,

상기 제1 및 제2 스토리지 전압을 각각 제공하는 단계는,

외부로부터 서로 다른 위상을 가지는 한 쌍의 전압이 제공되는 단계; 및

한 쌍의 상기 전압을 선택적으로 스위칭하는 제1 및 제2 스위칭부에 의해 한 쌍의 상기 전압을 상기 제1 및 제2 스토리지 배선에 상기 제1 및 제2 스토리지 전압으로 제공하는 단계를 포함하는 액정 표시 장치의 구동 방법.

청구항 14

삭제

청구항 15

제 13항에 있어서,

상기 제1 및 제2 스위칭부는 상기 게이트 배선에 이웃하는 다른 게이트 배선에 인가되는 다음 게이트 신호에 동기되어 상기 제1 및 제2 스토리지 전압의 위상을 반전하는 액정 표시 장치의 구동 방법.

청구항 16

제 15항에 있어서,

상기 제1 및 제2 스위칭부는 상기 다음 게이트 신호의 라이징 에지에 동기되는 액정 표시 장치의 구동 방법.

청구항 17

제 13항에 있어서,

상기 제1 및 제2 스토리지 전압은 공통 전압에 대하여 2~2.5V의 전압차를 가지는 액정 표시 장치의 구동 방법.

청구항 18

제 13항에 있어서,

상기 제1 서브 화소 전극은 상기 제2 서브 화소 전극보다 작은 크기로 형성되고,

데이터 배선에 데이터 전압을 인가하여 제1 및 제2 서브 화소 전극을 충전하는 단계는, 상기 제1 서브 화소 전극에 충전된 상기 데이터 전압이 상기 제2 서브 화소 전극에 충전된 상기 데이터 전압보다 작은 액정 표시 장치의 구동 방법.

청구항 19

제 18항에 있어서,

상기 제1 서브 화소 전극과 상기 제2 서브 화소 전극은 1:1.5~1:2의 크기 비율로 형성되는 액정 표시 장치의 구동 방법.

청구항 20

제 13항에 있어서,

상기 제1 및 제2 서브 화소 전극에 충전된 상기 데이터 전압의 크기를 조절하는 단계는,

상기 제1 및 제2 서브 화소에 충전된 상기 데이터 전압을 상기 제1 및 제2 스토리지 전압의 1/2~1/4만큼 증가하는 액정 표시 장치의 구동 방법.

청구항 21

제 13항에 있어서,

상기 제1 및 제2 서브 화소 전극은 도트 반전되는 액정 표시 장치의 구동 방법.

명세서

발명의 상세한 설명

기술분야

[0001]

본 발명은 액정 표시 장치 및 그의 구동 방법에 관한 것으로, 보다 상세하게는 고속 구동이 가능하며, 측면 시인성을 향상시킬 수 있는 액정 표시 장치 및 그의 구동 방법에 관한 것이다.

배경기술

[0002]

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전계 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전계 생성 전극에 전압을 인가하여 액정층에 전계를 생성하고 이를 통하여 액정층의 액정 분자들의 배열을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

[0003]

그 중에서도 전계가 인가되지 않은 상태에서 액정 분자의 주 방향자가 상하 표시판에 대하여 수직을 이루도록 배열한 수직 배향 모드 액정 표시 장치는 대비비(contrast ratio)가 크고 넓은 기준 시야각 구현이 용이하여 각광받고 있다. 이러한 수직 배향 방식의 액정 표시 장치는 전면 시인성에 비하여 측면 시인성이 떨어지는 문제점이 있는데, 이러한 문제점을 개선하기 위하여 하나의 화소(pixel)를 한 쌍의 부화소(sub-pixel)로 분할하고 각 부화소에 스위칭 소자를 형성하여 각 부화소마다 별도의 전압을 인가하여 액정 분자의 배열을 제어하는 방법이 제시되었다.

[0004]

이러한 액정 표시 장치는 한 쌍의 부화소와 중첩되는 스토리지 배선에 1 수평 주기(Horizontal Time)마다 반대

위상으로 교류 구동하는 전압을 제공하고, 각 부화소에 충전된 전압과 스토리지 배선의 전압 사이에 발생하는 커패시턴스를 이용하여 각 부화소의 전압 크기를 조절하는 구동 방법이 이용되고 있다.

[0005] 최근 들어 모션 블러(motion blur) 개선을 위해 고속으로 액정 표시 장치를 구동하는 방법, 예컨대 120Hz 프레임 구동이 널리 사용되고 있다.

[0006] 그러나, 상술한 액정 표시 장치에 고속 구동을 적용하게 되면 액정 표시 장치의 1 수평 주기가 짧아지게 된다. 이에 따라 스토리지 배선에 RC 딜레이가 발생된다. 이러한 RC 딜레이에 의해 액정 표시 장치의 화질이 떨어지게 된다.

발명의 내용

해결 하고자하는 과제

[0007] 본 발명이 해결하고자 하는 과제는, 고속 구동이 가능하며, 측면 시인성을 향상시킬 수 있는 액정 표시 장치를 제공하고자 하는 것이다.

[0008] 본 발명이 해결하고자 하는 다른 과제는, 이러한 액정 표시 장치의 구동 방법을 제공하고자 하는 것이다.

[0009] 본 발명의 과제들은 이상에서 언급한 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제 해결수단

[0010] 상기 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치는, 제1 절연 기판 상에 형성되며 제1 방향으로 뻗은 게이트 배선과, 게이트 배선과 절연되어 형성되고, 제2 방향으로 뻗은 데이터 배선과, 게이트 배선 및 데이터 배선에 연결된 제1 서브 화소 전극과, 게이트 배선 및 상기 데이터 배선에 연결된 제2 서브 화소 전극으로 이루어진 화소 전극과, 제1 및 제2 서브 화소 전극에 각각 중첩되며, 적어도 한 프레임 주기로 위상이 반전된 제1 및 제2 스토리지 전압이 각각 제공되는 제1 및 제2 스토리지 배선을 포함한다.

[0011] 상기 다른 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치의 구동 방법은, 게이트 배선에 게이트 신호를 인가하는 단계와, 데이터 배선에 데이터 전압을 인가하여 제1 및 제2 서브 화소 전극으로 이루어진 화소 전극을 충전하는 단계와, 제1 및 제2 서브 화소 전극과 각각 중첩되는 제1 및 제2 스토리지 배선에 적어도 한 프레임 주기로 위상이 반전된 제1 및 제2 스토리지 전압을 각각 제공하는 단계와, 제1 및 제2 스토리지 전압으로부터 제1 및 제2 서브 화소 전극에 충전된 데이터 전압의 크기를 조절하는 단계를 포함한다.

[0012] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

효과

[0013] 본 발명에 따른 액정 표시 장치 및 그의 구동 방법에 의하면, 화소와 중첩되는 스토리지 배선에 적어도 한 프레임을 주기로 스위칭되는 서로 다른 위상의 전압이 제공됨으로써, 액정 표시 장치의 고속 구동에 의해 1 수평 주기가 짧아지더라도 스토리지 배선에 발생하는 RC 딜레이를 감소시킬 수 있다. 또한 하나의 화소를 서로 다른 크기의 한 쌍의 부화소로 분할함으로써, 액정 표시 장치의 측면 시인성을 향상시킬 수 있다.

발명의 실시를 위한 구체적인 내용

[0014] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 도면에서 층 및 영역들의 크기 및 상대적인 크기는 설명의 명료성을 위해 과장된 것일 수 있다.

[0015] 이하 첨부된 도면들을 참조하여 본 발명의 일 실시예에 따른 액정 표시 장치를 설명한다.

[0016] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 개략적인 구성도이고, 도 2는 도 1의 액정 표시 장치의 화소 어레이를 개략적으로 나타낸 도면이다. 본 발명의 일 실시예에 따른 액정 표시 장치는 액정 패널과, 이에 연결된 게이트 구동부 및 데이터 구동부를 포함한다. 또한 액정 패널은 다수의 표시 신호선과, 이에 연결되어

있으며 대략 행렬의 형태로 배열된 다수의 화소를 포함한다. 여기서 액정 패널은 서로 마주보는 하부 표시판과 상부 표시판, 그리고 이들 사이에 개재된 액정층을 포함한다.

[0017] 도 1을 참조하면, 본 실시예의 액정 표시 장치는 액정 패널(100), 게이트 구동부(200) 및 데이터 구동부(300)를 포함한다.

[0018] 액정 패널(100)은 다수의 게이트선(G1 내지 Gn)과 다수의 데이터선(D1 내지 Dm)을 포함하는 다수의 표시 신호선이 형성되어 있다. 다수의 게이트선(G1 내지 Gn)은 제1 방향, 예컨대 액정 패널(100)의 가로 방향으로 뻗어 형성되고, 다수의 데이터선(D1 내지 Dm)은 제2 방향, 예컨대 액정 패널(100)의 세로 방향을 뻗어 다수의 게이트선(G1 내지 Gn)과 중첩된다.

[0019] 그리고 다수의 화소는 다수의 게이트선(G1 내지 Gn) 및 다수의 데이터선(D1 내지 Dm)에 연결되며, 각 화소는 다수의 게이트선(G1 내지 Gn)과 다수의 데이터선(D1 내지 Dm)에 연결된 스위칭 소자(Q1, Q2)와, 이에 연결된 액정 커패시터(C1c1, C1c2) 및 스토리지 커패시터(Cst1, Cst2)를 포함한다.

[0020] 다수의 게이트선(G1 내지 Gn)은 스위칭 소자(Q1, Q2)에 게이트 신호를 전달하고, 다수의 데이터선(D1 내지 Dm)은 스위칭 소자(Q1, Q2)에 데이터 신호에 해당하는 데이터 전압을 전달한다.

[0021] 그리고, 스위칭 소자(Q1, Q2)는 삼단자 소자로서, 제어 단자는 게이트선(G1 내지 Gn)에 연결되어 있고, 입력 단자는 데이터선(D1 내지 Dm)에 연결되어 있으며, 출력 단자는 액정 커패시터(C1c1, C1c2) 및 스토리지 커패시터(Cst1, Cst2)에 연결되어 있다.

[0022] 액정 커패시터(C1c1, C1c2)는 스위칭 소자(Q1, Q2)의 출력 단자와 공통 전극(미도시) 사이에 연결되고, 스토리지 커패시터(Cst1, Cst2)는 스위칭 소자(Q1, Q2)의 출력 단자와 공통 전극 사이에 연결되거나, 스위칭 소자(Q1, Q2)의 출력 단자와 바로 위의 게이트선(G1 내지 Gn) 사이에 연결될 수 있다.

[0023] 게이트 구동부(200)는 다수의 게이트선(G1 내지 Gn)에 연결되어 스위칭 소자(Q1, Q2)를 활성화시키는 게이트 신호를 다수의 게이트선(G1 내지 Gn)에 제공한다.

[0024] 데이터 구동부(300)는 다수의 데이터선(D1 내지 Dm)에 연결되어 각 화소에 데이터 신호에 해당하는 데이터 전압을 다수의 데이터선(D1 내지 Dm)에 제공한다.

[0025] 스위칭 소자(Q1, Q2)는 예컨대 모스 트랜지스터가 이용될 수 있으며, 이러한 모스 트랜지스터는 폴리실리콘을 채널 영역으로 하는 박막 트랜지스터로 구현될 수 있다.

[0026] 도 2를 참조하여 본 발명의 액정 표시 장치에 대해 좀 더 구체적으로 설명한다.

[0027] 액정 패널의 하부 표시판에는 다수의 표시 신호선이 구비되어 있다. 표시 신호선은 예컨대 다수의 게이트선(G1, G2) 및 다수의 데이터선(D1 내지 D3)을 포함한다.

[0028] 게이트선(G1, G2)은 게이트 신호를 전달하며, 하부 표시판의 가로 방향으로 뻗어 서로가 거의 평행하다. 데이터선(D1 내지 D3)은 데이터 전압을 전달하며, 하부 표시판의 세로 방향으로 뻗어 서로가 거의 평행하다.

[0029] 화소(PX)는 한 쌍의 서브 화소(Pxa, PXb)를 포함한다. 그리고 한 쌍의 서브 화소(Pxa, PXb)는 게이트선(G1)을 사이에 두고 서로 마주보며 형성된다. 각 서브 화소(Pxa, PXb)는 실질적으로 동일한 데이터선(D1) 및 게이트선(G1)에 연결되어 있는 스위칭 소자(Q1, Q2)에 연결될 수 있다.

[0030] 또한, 각 서브 화소(Pxa, PXb)는 서로 다른 크기로 형성될 수 있다. 예컨대, 게이트선(G1)을 사이에 두고 상부에 위치한 제1 서브 화소(Pxa)는 게이트선(G1)의 하부에 위치한 제2 서브 화소(PXb)보다 작은 크기로 형성될 수 있다.

[0031] 그리고, 인접하는 화소(PX)는 제1 및 제2 서브 화소(Pxa, PXb)의 위치가 번갈아 배열될 수 있다. 예를 들어 하부 표시판의 가로 방향, 즉 데이터선(D1 내지 D3)을 기준으로 배열된 다수의 화소(PX)에서 제1 및 제2 서브 화소(Pxa, PXb)의 위치가 번갈아 배열될 수 있다. 또한 하부 표시판의 세로 방향, 즉 게이트선(G1, G2)을 기준으로 배열된 다수의 화소(PX)에서 제1 및 제2 서브 화소(Pxa, PXb)의 위치가 번갈아 배열될 수 있다. 이는 액정 표시 장치의 구동에 있어 제1 및 제2 서브 화소(Pxa, PXb)의 레이아웃 차이에 의해 발생할 수 있는 시인성 저하를 감소시킬 수 있다.

[0032] 한편, 스토리지선(SLa1, SLb1, SLa2, SLb2)은 게이트선(G1, G2)을 사이에 두고 한 쌍이 위치하며, 게이트선(G1, G2)과 실질적으로 나란한 방향으로 뻗어 형성된다. 스토리지선(SLa1, SLb1, SLa2, SLb2)은 각 서브 화소

(Pxa, PXb)와 중첩되며, 각 서브 화소(Pxa, PXb)와 스토리지 커패시터를 형성한다.

- [0033] 즉, 스토리지선(SLa1, SLb1, SLa2, SLb2)에는 외부로부터 소정의 전압, 예컨대 공통 전압(Vcom)을 기준으로 하이(higj) 또는 로우(low) 레벨을 가지는 한 쌍의 스토리지 전압이 제공될 수 있으며, 이러한 전압에 의해 제1 및 제2 서브 화소(Pxa, PXb)와 중첩되는 스토리지선(SLa1, SLb1)은 소정의 커패시터, 예컨대 스토리지 커패시터를 형성할 수 있다.
- [0034] 스토리지 커패시터는 후술할 액정 표시 장치의 구동에서 액정 커패시터와 함께 제1 및 제2 서브 화소(Pxa, PXb)에 충전된 전압, 즉 데이터 전압을 유지하는 기능을 수행한다. 그리고 스토리지 커패시터는 제1 및 제2 서브 화소(Pxa, PXb)에 충전된 데이터 전압의 크기를 액정 표시 장치의 적어도 1 프레임 동작동안 한 번 조절하여 제1 및 제2 서브 화소(Pxa, PXb)가 서로 다른 크기의 데이터 전압을 가지도록 한다. 이는 액정 표시 장치의 측면 시인성을 향상시킨다. 이러한 액정 표시 장치의 구동 방법은 후에 도 9 및 도 10을 참조하여 상세히 설명한다.
- [0035] 다시 도 2를 참조하면, 스토리지선(SLa1, SLb1, SLa2, SLb2)에는 적어도 하나의 스토리지 전극(ST)이 형성될 수 있다. 스토리지 전극(ST)은 서브 화소, 예컨대 제1 서브 화소(PXa)와 중첩될 수 있으며, 그 폭이 확장되어 형성될 수 있다. 이러한 스토리지 전극(ST)은 스토리지선(SLa1)이 제1 서브 화소(PXa)에 중첩되어 스토리지 커패시터의 크기를 상대적으로 크게 형성할 수 있다.
- [0036] 즉, 스토리지 전극(ST)은 제1 서브 화소(PXa)와 중첩되며, 제1 서브 화소(PXa)와 스토리지선(SLa1) 사이의 스토리지 커패시터의 크기를 제2 서브 화소(PXb)와 스토리지선(SLb1) 사이의 스토리지 커패시터의 크기보다 크게 할 수 있다. 본 실시예에서는 제1 서브 화소(PXa)와 중첩되는 스토리지선(SLa1)에 스토리지 전극(ST)이 형성되는 예를 들어 설명하나, 본 발명은 이에 제한되지는 않으며, 스토리지 전극(ST)은 제2 서브 화소(PXb)와 중첩되는 스토리지선(SLb1)에도 형성될 수 있다.
- [0037] 한편, 하부 표시판에는 스토리지선(SLa1, SLb1, SLa2, SLb2)에 연결되는 스토리지 전압부(101)가 형성될 수 있다. 스토리지 전압부(101)는 스토리지선(SLa1, SLb1, SLa2, SLb2)에 서로 다른 크기의 전압을 제공할 수 있다.
- [0038] 구체적으로, 스토리지 전압부(101)는 제1 및 제2 전압 배선(102a, 102b)과, 스위칭부(103)를 포함하여 구성될 수 있다.
- [0039] 제1 및 제2 전압 배선(102a, 102b)은 외부로부터 서로 다른 크기의 전압, 예를 들어 서로 반대 위상을 가지는 한 쌍의 전압(V_H , V_L)을 제공받는다. 여기서 제1 전압 배선(102a)에 제공되는 하나의 전압(V_H)은 예컨대 공통 전압(Vcom)을 기준으로 하이(high) 레벨을 가질 수 있으며, 제2 전압 배선(102b)에 제공되는 다른 하나의 전압(V_L)은 예컨대 공통 전압(Vcom)을 기준으로 로우(low) 레벨을 가질 수 있다.
- [0040] 또한, 제1 및 제2 전압 배선(102a, 102b)에 제공되는 한 쌍의 전압(V_H , V_L)은 공통 전압(Vcom)에 대하여 실질적으로 동일한 전압 차이, 예를 들어 공통 전압(Vcom)을 기준으로 대략 2~2.5V의 전압 차이를 가질 수 있다.
- [0041] 스위칭부(103)는 각 스토리지선(SLa1, SLb1, SLa2, SLb2)과 제1 및 제2 전압 배선(102a, 102b) 사이에 배치될 수 있다. 그리고 스위칭부(103)는 제1 및 제2 전압 배선(102a, 102b)에 제공되는 한 쌍의 전압(V_H , V_L)을 선택적으로 스위칭하여, 각 스토리지선(SLa1, SLb1, SLa2, SLb2)에 스토리지 전압(Vcst)으로 제공할 수 있다.
- [0042] 다시 말하면, 스위칭부(103)는 제1 및 제2 전압 배선(102a, 102b)과 각 스토리지선(SLa1, SLb1, SLa2, SLb2)을 서로 전기적으로 연결할 수 있다. 여기서 제1 스토리지선(SLa1)에 연결된 제1 스위칭부(103)는 서로 다른 위상을 가지는 한 쌍의 전압(V_H , V_L), 즉 제1 및 제2 전압 배선(102a, 102b)으로부터 제공된 한 쌍의 전압(V_H , V_L)을 제1 스토리지선(SLa1)에 제1 스토리지 전압(Vcst1)으로 제공할 수 있다.
- [0043] 이때, 제1 스위칭부(103)는 소정의 신호에 의해 제1 스토리지선(SLa1)에 제공되는 한 쌍의 전압(V_H , V_L)을 선택적으로 스위칭하여 적어도 한 프레임(frame)을 주기로 위상이 반전되는 제1 스토리지 전압(Vcst1)을 제공할 수 있다. 즉, 스위칭부(103)는 게이트 배선(G1, G2)에 제공되는 게이트 신호에 동기되어 적어도 한 프레임을 주기로 한 번 스위칭될 수 있으며, 이에 따라 제1 스토리지선(SLa1)에 제공되는 한 쌍의 전압(V_H , V_L)은 선택적으로 스위칭될 수 있다.
- [0044] 마찬가지로, 제2 스토리지선(SLa2)에 연결된 제2 스위칭부(103)는 서로 다른 위상을 가지는 한 쌍의 전압(V_H , V_L), 즉 제1 및 제2 전압 배선(102a, 102b)으로부터 제공된 한 쌍의 전압(V_H , V_L)을 제2 스토리지선(SLa2)에 제2

스토리지 전압(V_{cst2})으로 제공할 수 있다.

- [0045] 이때, 제2 스위칭부(103)는 소정의 신호에 의해 제2 스토리지선(SLa2)에 제공되는 한 쌍의 전압(V_H , V_L)을 선택적으로 스위칭하여 적어도 한 프레임(frame)을 주기로 위상이 반전되는 제2 스토리지 전압(V_{cst2})을 제공할 수 있다. 즉, 스위칭부(103)는 게이트 배선(G1, G2)에 제공되는 게이트 신호에 동기되어 적어도 한 프레임을 주기로 한 번 스위칭될 수 있으며, 이에 따라 제2 스토리지선(SLa2)에 제공되는 한 쌍의 전압(V_H , V_L)은 선택적으로 스위칭될 수 있다.
- [0046] 이하, 상술한 구조의 액정 표시 장치의 동작을 설명하면 다음과 같다.
- [0047] 우선, 제1 게이트선(G1)을 통하여 게이트 신호가 제공되면 제1 게이트선(G1)에 연결된 스위칭 소자(Q1, Q2)가 턴온된다. 이어 턴온된 스위칭 소자(Q1, Q2)에 의해 데이터선(D1)으로부터 제공된 데이터 전압이 제1 및 제2 서브 화소(Pxa, PXb)에 충전되게 된다.
- [0048] 제1 및 제2 스토리지 배선(SLa1, SLb1)은 각 서브 화소(Pxa, PXb)와 중첩되며, 스토리지 전압부(101)의 제1 및 제2 전압 배선(102a, 102b)으로부터 한 쌍의 전압(V_H , V_L), 즉 스위칭부(103)를 통해 스위칭된 서로 다른 위상을 가지는 한 쌍의 전압(V_H , V_L)을 제1 및 제2 스토리지 전압(V_H , V_L)으로 각각 제공받는다.
- [0049] 이때, 제1 스토리지 배선(SLa1), 즉 제1 서브 화소(Pxa)와 중첩되는 제1 스토리지 배선(SLa1)에는 공통 전압(V_{com})에 대하여 로우 레벨을 가지는 제2 스토리지 전압(V_L)이 제공된다. 또한 제2 스토리지 배선(SLb1), 즉 제2 서브 화소(PXb)와 중첩되는 제2 스토리지 배선(SLb1)에는 공통 전압(V_{com})에 대하여 하이 레벨을 가지는 제1 스토리지 전압(V_H)이 제공된다.
- [0050] 다음으로, 제2 게이트선(G2)을 통하여 게이트 신호가 제공되면 제1 게이트선(G1)의 스위칭 소자(Q1, Q2)는 턴오프된다. 여기서 제1 및 제2 서브 화소(Pxa, PXb)는 충전된 데이터 전압이 유지되고 있다.
- [0051] 여기서, 스토리지 전압부(101)의 스위칭부(103)는 제2 게이트선(G2)에 제공되는 게이트 신호에 동기되어 한 번 스위칭된다. 이에 따라 제1 스토리지 배선(SLa1)에는 제1 스토리지 전압(V_H)이 제공되고, 제2 스토리지 배선(SLb1)에는 제2 스토리지 전압(V_L)이 제공될 수 있다. 여기서 스위칭부(Q1, Q2)는 제2 게이트선(G2)에 제공되는 게이트 신호의 라이징 에지(edge)에 동기되어 동작할 수 있다.
- [0052] 한편, 제1 스토리지 배선(SLa1)은 제1 서브 화소(Pxa)와 중첩되어 있으며, 제1 서브 화소(Pxa)에는 데이터 전압이 충전되어 있다. 여기서 제1 서브 화소(Pxa)에 충전된 데이터 전압이 공통 전압(V_{com})에 대하여 하이 레벨을 가지는 전압이라고 가정하면, 상기의 데이터 전압은 스위칭부(103)의 스위칭 동작으로 제1 스토리지 배선(SLa1)에 제공된 제1 스토리지 전압(V_H)에 의해 그 크기가 증가할 수 있다. 따라서 제1 서브 화소(Pxa)와 제2 서브 화소(PXb)에 충전된 데이터 전압의 크기는 다르게 조절될 수 있다. 이는 액정 표시 장치의 측면 시인성을 향상시킬 수 있다.
- [0053] 또한, 스위칭부(103)가 액정 표시 장치의 적어도 1프레임 동작동안 한 번 스위칭되어 제1 및 제2 스토리지 배선(SLa1, SLb1)에 제1 및 제2 스토리지 전압(V_H , V_L)이 번갈아 제공됨으로써, 액정 표시 장치가 고속 구동, 예컨대 120Hz로 구동하여도 제1 및 제2 스토리지 배선(SLa1, SLb1)에는 RC 딜레이가 발생하지 않는다. 따라서 액정 표시 장치의 고속 구동이 가능하다. 이러한 액정 표시 장치의 구동 방법은 후에 도 9 및 도 10을 참조하여 상세히 설명한다.
- [0054] 이하 도 3 내지 도 8을 참조하여 본 발명의 일 실시예에 따른 액정 표시 장치에 대해 상세히 설명한다.
- [0055] 먼저, 도 3 내지 도 7을 참조하여 본 발명의 일 실시예에 따른 액정 표시 장치의 하부 표시판에 대해 상세히 설명한다. 도 3은 본 발명의 일 실시예에 따른 액정 표시 장치의 하부 표시판의 배치도이고, 도 4는 도 1의 다른 실시예에 따른 액정 표시 장치의 하부 표시판의 배치도이다. 또한, 도 5는 도 3의 하부 표시판을 $V \sim V'$ 의 선으로 절단한 단면도이고, 도 6은 도 3의 하부 표시판을 $VI \sim VI'$ 의 선으로 절단한 단면도이고, 도 7은 도 3의 하부 표시판을 $VII \sim VII'$ 의 선으로 절단한 단면도이다.
- [0056] 투명한 유리 등으로 이루어진 절연 기판(10) 위에 제1 방향, 예컨대 가로 방향으로 뻗어 있고 게이트 신호를 전달하는 게이트선(22)이 형성되어 있다. 게이트선(22)은 하나의 화소에 대하여 하나씩 할당되어 있다. 그리고, 게이트선(22)에는 돌기 형태로 이루어진 게이트 전극(26)이 형성되어 있다. 이때, 게이트선(22)에 형성된 게이트

트 전극(26)은 상부와 하부 두 개의 돌기로 이루어져 있으며, 이는 하나의 화소를 두 개의 서브 화소로 분할하기 위해 형성된 것이다. 그리고 게이트선(22)의 끝에는 다른 층 또는 외부로부터 게이트 신호를 인가 받아 게이트선(22)에 전달하는 게이트선 끝단(24)이 형성되어 있다. 게이트선 끝단(24)은 외부 회로와의 연결을 위한 그 폭이 확장되어 있다. 이러한 게이트선(22), 게이트 전극(26) 및 게이트선 끝단(24)을 게이트 배선(22, 24, 26)이라고 한다.

[0057] 또한, 절연 기판(10) 위에는 화소 영역을 가로질러 게이트선(22)과 실질적으로 평행하게 가로 방향으로 뻗어 있는 스토리지선(storage line)(28a, 28b)이 형성되어 있고, 스토리지선(28a, 28b)에 연결되어 넓은 너비를 가지는 스토리지 전극(29)이 형성되어 있다. 여기서, 스토리지선(28a, 28b)은 게이트선(22)을 사이에 두고 형성될 수 있다. 즉, 제1 스토리지선(28a)은 게이트선(22)의 상부 영역, 예컨대 제1 서브 화소 전극(82a)이 위치한 영역에 형성되어 제1 서브 화소 전극(82a)과 중첩될 수 있다. 제2 스토리지선(28b)은 게이트선(22)의 하부 영역, 예컨대 제2 서브 화소 전극(82b)이 위치한 영역에 형성되어 제2 서브 화소 전극(82b)과 중첩될 수 있다.

[0058] 또한, 제1 스토리지선(28a)에는 스토리지 전극(29)이 형성되어 있으며, 이러한 스토리지 전극(29)은 제1 서브 화소 전극(82a)과 중첩되어 화소의 전하 보존 능력을 향상시키는 스토리지 커패시터(Cst)를 형성할 수 있다. 그리고, 이러한 스토리지 커패시터(Cst)는 후술될 액정 표시 장치의 구동에서 제1 서브 화소 전극(82a)에 인가된 데이터 전압의 크기를 조절할 수 있다.

[0059] 한편, 도 6을 참조하면, 제1 스토리지선(28a)과 제1 서브 화소 전극(82a) 사이에는 적어도 하나의 보호층, 예컨대 게이트 절연막(30) 및 보호막(70)이 형성될 수 있다. 여기서 제1 서브 화소 전극(82a)과 제1 스토리지선(28a)의 스토리지 전극(29)은 상술한 보호층의 일부가 제거되어 중첩될 수 있다. 즉, 제1 스토리지선(28a)의 스토리지 전극(29)은 상부에 게이트 절연막(30)이 형성되고, 게이트 절연막(30)을 사이에 두고 제1 서브 화소 전극(82a)과 중첩될 수 있다. 이에 따라 제1 서브 화소 전극(82a)과 제1 스토리지선(28a) 사이에 형성되는 스토리지 커패시터(Cst)의 크기를 증가할 수 있다.

[0060] 또한, 도 7을 참조하면, 제2 스토리지선(28b)과 제2 서브 화소 전극(82b) 사이에도 적어도 하나의 보호층, 예컨대 게이트 절연막(30) 및 보호막(70)이 형성될 수 있다. 여기서 제2 스토리지선(28b)과 제2 서브 화소 전극(82b)은 게이트 절연막(30)과 보호막(70)을 사이에 두고 중첩되어 스토리지 커패시터(Cst)를 형성할 수 있다. 따라서, 제1 서브 화소 전극(82a)과 제1 스토리지선(28a)의 중첩으로 형성되는 스토리지 커패시터(Cst)보다 상대적으로 작은 크기의 스토리지 커패시터(Cst)가 형성될 수 있다.

[0061] 즉, 도 6 및 도 7을 참조하면, 제1 서브 화소 전극(82a)과 제1 스토리지선(28a)의 스토리지 전극(29)이 중첩되는 두께는 제2 서브 화소 전극(82b)과 제2 스토리지선(28b)이 중첩되는 두께에 비하여 상대적으로 작다. 이에 따라 제1 서브 화소 전극(82a)과 제1 스토리지선(28a)의 스토리지 전극(29)의 중첩에 의해 발생하는 스토리지 커패시터(Cst)의 크기는 제2 서브 화소 전극(82b)과 제2 스토리지선(28b)의 중첩에 의해 발생하는 스토리지 커패시터(Cst)의 크기보다 상대적으로 클 수 있으며, 후술할 본 실시예의 액정 표시 장치의 구동 방법에서는 제2 서브 화소 전극(82b)과 제2 스토리지선(28b)의 중첩에 의해 발생하는 스토리지 커패시터(Cst)의 효과를 생략한다.

[0062] 다시 도 3 및 도 5를 참조하면, 상술한 스토리지선(28a, 28b) 및 스토리지 전극(29)을 스토리지 배선(28a, 28b, 29)이라고 한다. 본 실시예에서는 스토리지 배선(28a, 28b, 29)이 화소 영역의 중심, 즉 제1 및 제2 부화소 전극(82a, 82b)의 중심과 중첩되도록 형성되어 있으나, 본 발명은 이에 제한되지는 않으며 스토리지 배선(28a, 28b, 29)의 모양 및 배치는 여러 형태로 변형될 수 있다.

[0063] 게이트 배선(22, 24, 26)과 스토리지 배선(28a, 28b, 29)은 알루미늄(Al)과 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag)과 은 합금 등 은 계열의 금속, 구리(Cu)와 구리 합금 등 구리 계열의 금속, 몰리브덴(Mo)과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 따위로 이루어질 수 있다. 또한, 게이트 배선(22, 24, 26)과 스토리지 배선(28a, 28b, 29)은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 이 중 한 도전막은 게이트 배선(22, 24, 26)과 스토리지 배선(28a, 28b, 29)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 이루어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 등으로 이루어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄 상부막 및 알루미늄 하부막과 몰리브덴 상부막을 들 수 있다. 다만, 본 발명은 이에 한정되지 않으며, 게이트 배선(22, 24, 26)과 스토리지 배선(28a, 28b, 29)은 다양한 여러 가지 금속과 도전체로 만들어질 수 있다.

- [0064] 게이트선(22) 및 스토리지 배선(28a, 28b, 29) 위에는 질화규소(SiNx) 등으로 이루어진 게이트 절연막(30)이 형성되어 있다.
- [0065] 게이트 절연막(30) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon) 또는 다결정 규소 등으로 이루어진 반도체층(40)이 형성되어 있다. 이러한 반도체층(40)은 섬형, 선형 등과 같이 다양한 형상을 가질 수 있으며, 본 발명에서와 같이 게이트 전극(26) 상에 섬형으로 형성될 수 있다. 또한, 반도체층(40)이 선형으로 형성되는 경우, 데이터선(62) 아래에 위치하여 게이트 전극(26) 상부까지 연장된 형상을 가질 수 있다.
- [0066] 반도체층(40)의 위에는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 섬형의 저항성 접촉층 및 선형의 저항성 접촉층(55, 56a, 56b)이 형성되어 있다. 여기서, 저항성 접촉층(55, 56a, 56b)은 섬형 저항성 접촉층으로서, 드레인 전극(66a, 66b) 및 소스 전극(65) 아래에 위치한다. 선형의 저항성 접촉층의 경우, 데이터선(62)의 아래까지 연장되어 형성된다.
- [0067] 저항성 접촉층(55, 56a, 56b) 및 게이트 절연막(30) 위에는 데이터선(62) 및 드레인 전극(66a, 66b)이 형성되어 있다. 데이터선(62)은 제2 방향, 예컨대 세로 방향으로 뻗어 있으며 게이트선(22) 및 스토리지선(28a, 28b)과 교차하여 화소를 정의한다. 또한 데이터선(62)으로부터 가지 형태로 저항성 접촉층(55, 56a, 56b)의 상부까지 연장되어 있는 소스 전극(65)이 형성되어 있다.
- [0068] 그리고, 데이터선(62)의 끝에는 다른 층 또는 외부로부터 데이터 신호를 인가 받아 데이터선(62)에 전달하는 데이터선 끝단(68)이 형성되어 있고, 데이터선 끝단(68)은 외부 회로와의 연결을 위하여 폭이 확장되어 있다.
- [0069] 드레인 전극(66a, 66b)은 소스 전극(65)과 분리되어 있으며 소스 전극(65)을 중앙에 두고 저항성 접촉층(55, 56a, 56b) 상부에 위치한다. 이러한 데이터선(62), 데이터선 끝단(68), 소스 전극(65)을 데이터 배선(62, 65, 68)이라고 한다.
- [0070] 여기서, 데이터선(62)은 화소의 길이를 주기로 하여 반복적으로 형성되어 있다. 데이터선(62)의 세로로 뻗은 부분에는 소스 전극(65)이 연결되어 있고, 이 부분이 게이트선(22) 및 스토리지선(28a, 28b)과 교차한다.
- [0071] 또한, 데이터 배선(62, 65, 68)은 크롬, 몰리브덴 계열의 금속, 탄탈륨 및 티타늄 등 내화성 금속으로 이루어지는 것이 바람직하며, 내화성 금속 따위의 하부막(미도시)과 그 위에 위치한 저저항 물질 상부막(미도시)으로 이루어진 다층막 구조를 가질 수 있다. 다층막 구조의 예로는 앞서 설명한 크롬 하부막과 알루미늄 상부막 또는 알루미늄 하부막과 몰리브덴 상부막의 이중막 외에도 몰리브덴막-알루미늄막-몰리브덴막의 삼중막을 들 수 있다.
- [0072] 소스 전극(65)은 반도체층(40)과 적어도 일부분이 중첩되고, 드레인 전극(66a, 66b)은 소스 전극(65)을 중심으로 반도체층(40)과 적어도 일부분이 중첩된다. 여기서, 저항성 접촉층(55, 56a, 56b)은 그 하부의 반도체층(40)과, 그 상부의 소스 전극(65) 및 드레인 전극(66a, 66b) 사이에 존재하며 접촉 저항을 낮추어 주는 역할을 한다.
- [0073] 드레인 전극(66a, 66b)은 반도체층(40)과 중첩되는 막대형 끝 부분과 이로부터 연장되어 넓은 면적의 드레인 전극 확장부(67a, 67b)를 가진다.
- [0074] 데이터 배선과 노출된 반도체층(40) 위에는 보호막(passivation layer)(70)이 형성되어 있다. 보호막(70)은 절연막의 일종으로 질화규소 또는 산화규소로 이루어진 무기물, 평탄화 특성이 우수하며 감광성(photosensitivity)을 가지는 유기물 또는 플라즈마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등의 저유전율 절연 물질 등으로 이루어질 수 있다. 또한, 보호막(70)은 유기막의 우수한 특성을 살리면서도 노출된 반도체층(40a, 40b) 부분을 보호하기 위하여 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다. 나아가 보호막(70)으로는 적색, 녹색 또는 청색의 컬러필터층이 사용될 수도 있다. 본 실시예에서는 하나의 예로 단일막 구조의 보호막(70)을 예로 들어 설명한다.
- [0075] 보호막(70)에는 데이터선 끝단(68) 및 드레인 전극 확장부(67a, 67b)를 각각 드러내는 접촉 구멍(contact hole)(78, 76a, 76b)이 형성되어 있으며, 보호막(70)과 게이트 절연막(30)에는 게이트선 끝단(24)을 드러내는 접촉 구멍(74)이 형성되어 있다. 접촉 구멍(76a, 76b)을 통하여 드레인 전극(66a, 66b)과 전기적으로 연결되는 평판 형태의 화소 전극(82a, 82b)이 형성되어 있다.
- [0076] 구체적으로, 화소 전극(82a, 82b)은 게이트선(22)을 사이에 두고 상/하부로 분할되어 형성될 수 있으며, ITO 또는 IZO 따위의 투명 도전체 또는 알루미늄 따위의 반사성 도전체로 이루어질 수 있다. 이러한 화소 전극(82a, 82b)은 제1 접촉 구멍(76a)에 의해 제1 드레인 전극(66a)과 전기적/물리적으로 연결되며, 게이트선(22)의 상부

에 위치하여 제1 스토리지선(28a)과 중첩되는 제1 서브 화소 전극(82a)과, 제2 접촉 구멍(76b)에 의해 제2 드레인 전극(66b)과 전기적/물리적으로 연결되며, 게이트선(22)의 하부에 위치하여 제2 스토리지선(28b)과 중첩되는 제2 서브 화소 전극(82b)을 포함할 수 있다. 그리고 제1 및 제2 서브 화소 전극(82a, 82b)은 하나의 데이터선(62)으로부터 실질적으로 동일한 데이터 신호, 즉 데이터 전압을 제공받는다.

[0077] 이렇게 데이터 전압이 인가된 제1 및 제2 서브 화소 전극(82a, 82b)은 상부 표시판(도 8의 도면 부호 2)의 공통 전극(도 8의 도면 부호 150)과 함께 전기장을 형성함으로써 제1 및 제2 서브 화소 전극(82a, 82b)과 공통 전극 사이의 액정 분자들의 배열을 제어할 수 있다.

[0078] 또한, 앞서 설명한 바와 같이 제1 서브 화소 전극(82a)과 제1 스토리지선(28a)은 제2 서브 화소 전극(82b)과 제2 스토리지선(28b)에 비하여 큰 크기의 스토리지 커패시터(Cst)를 형성할 수 있다. 이러한 스토리지 커패시터(Cst)는 각 서브 화소 전극(82a, 82b)과 공통 전극 사이에 형성된 액정 커패시터(Clc)와 병렬을 이루어 스위칭 소자가 턴 오프된 후에도 각 서브 화소 전극(82a, 82b)에 인가된 전압을 유지하며, 전압 유지 능력을 강화할 수 있다. 그리고, 제1 및 제2 서브 화소 전극(82a, 82b)에 인가된 데이터 전압을 서로 다른 크기로 제어할 수 있다.

[0079] 또한, 보호막(70) 위에는 접촉 구멍(74, 78)을 통하여 각각 게이트선 끝단(24)과 데이터선 끝단(68)과 연결되어 있는 보조 게이트선 끝단(86) 및 보조 데이터선 끝단(88)이 형성되어 있다. 여기서, 제1 및 제2 서브 화소 전극(82a, 82b)과 보조 게이트 및 데이터선 끝단(86, 88)은 ITO 또는 IZO 따위의 투명 도전체 또는 알루미늄 따위의 반사성 도전체로 이루어진다. 보조 게이트선 및 데이터선 끝단(86, 88)은 게이트선 끝단(24) 및 데이터선 끝단(68)과 외부 장치와의 접촉성을 보완하고 이들을 보호하는 역할을 한다.

[0080] 한편, 도 4를 참조하면, 각 서브 화소 전극(82a, 82b)은 꺾인 띠 형상으로 형성될 수 있다. 다시 말하면, 화소 전극(82a, 82b)은 게이트선(22)을 사이에 두고 제1 및 제2 서브 화소 전극(82a, 82b)으로 분할될 수 있다. 그리고 분할된 제1 및 제2 서브 화소 전극(82a, 82b)은 게이트선(22)을 중심으로 대략 45도~45도를 이루며 절곡되어 형성될 수 있다.

[0081] 여기서 도 3 및 도 4를 참조하면, 상술한 제1 및 제2 서브 화소 전극(82a, 82b)은 서로 다른 크기로 형성될 수 있다. 다시 말하면, 제1 서브 화소 전극(82a)은 제2 서브 화소 전극(82b)에 비하여 작은 크기를 가질 수 있다. 즉, 스토리지 커패시터(Cst)에 의해 각 서브 화소 전극(82a, 82b)에 인가된 데이터 전압이 상대적으로 높은 계조로 조절되는 제1 서브 화소 전극(82a)은 상대적으로 낮은 계조로 조절되는 제2 서브 화소 전극(82b)에 비해 작은 크기로 형성될 수 있다. 이는 액정 표시 장치의 측면 시인성을 향상시킬 수 있다.

[0082] 여기서 제1 서브 화소 전극(82a)은 제2 서브 화소 전극(82b)보다 x축, 예컨대 가로 방향으로 그 길이가 줄어들어 형성될 수 있으며, 제1 서브 화소 전극(82a)과 제2 서브 화소 전극(82b)의 크기 비율은 대략 1:1.5~1:2일 수 있다.

[0083] 이와 같은 제1 및 제2 서브 화소 전극(82a, 82b), 및 보호막(70) 위에는 배향막(미도시)이 도포될 수 있다.

[0084] 다음으로 도 8을 참조하여 상부 표시판 및 액정 표시 장치에 대하여 설명한다. 도 8은 도 3의 하부 표시판을 포함하는 본 발명의 일 실시예에 따른 액정 표시 장치의 단면도이다.

[0085] 도 8을 참조하면, 투명한 유리 등으로 이루어진 절연 기관(110) 위에 빛샘을 방지하고 화소 영역을 정의하는 블랙 매트릭스(120)가 형성되어 있다. 블랙 매트릭스(120)는 하부 표시판(1)의 게이트선(22)과 박막 트랜지스터가 형성된 영역에 대응되도록 형성되며, 화소 전극(82a, 82b)이 제1 및 제2 서브 화소 전극(82a, 82b)으로 분할됨으로 인해 발생하는 빛샘 현상을 방지할 수 있다. 이러한 블랙 매트릭스(120)는 크롬, 크롬 산화물 등의 금속(금속 산화물) 또는 유기 블랙 레지스트 등으로 이루어질 수 있다.

[0086] 블랙 매트릭스(120) 사이의 화소 영역에는 적색, 녹색 및 청색의 컬러 필터(130)가 순차적으로 배열될 수 있다.

[0087] 이러한 컬러 필터(130) 위에는 이들의 단차를 평탄화 하기 위한 오버코트층(140)이 형성될 수 있다.

[0088] 오버코트층(140) 위에는 ITO 또는 IZO 등의 투명한 도전 물질로 이루어져 있는 공통 전극(150)이 형성되어 있다. 공통 전극(150)은 하부 표시판(1)의 제1 및 제2 서브 화소 전극(82a, 82b)과 마주보며 형성될 수 있다. 또한 공통 전극(150)에는 적어도 하나의 도메인 분할 수단(152), 예컨대 절개부 또는 돌기부가 형성될 수 있다. 이러한 도메인 분할 수단(152)은 다수의 액정 분자(5)를 다수의 도메인으로 분할하고, 각 도메인 내에서 소정의 방향으로 액정 분자(5)를 프리틸트(pre-tilt)할 수 있다.

- [0089] 본 실시예에서는 도메인 분할 수단으로 절개부가 형성된 예를 들어 설명하지만, 본 발명은 이에 제한되지 않으며 절개부의 위치에 돌기부가 형성될 수도 있다. 또한, 도메인 분할 수단은 화소 전극(82a, 82b), 즉 제1 및 제2 서브 화소 전극(82a, 82b) 상에도 형성될 수 있다. 그리고 화소 전극(82a, 82b) 또는 공통 전극(150)에 도메인 분할 수단을 형성하지 않고, 광을 이용하여 액정 분자(5)를 배향할 수도 있다.
- [0090] 이러한 공통 전극(150) 위에는 배향막(미도시)이 도포될 수 있다.
- [0091] 액정층(3)은 다수의 액정 분자(5)를 포함하고 있으며, 상부 표시판(2) 및 하부 표시판(1) 사이에 개재될 수 있다. 여기서 액정 분자(5)는 화소 전극(82a, 82b)과 공통 전극(150) 사이에 전계가 인가되지 않은 상태에서 그 방향자(director)가 상/하부 표시판(1, 2)에 대하여 수직을 이루도록 배향되어 있고, 음의 유전율 이방성을 가질 수 있다.
- [0092] 액정 표시 장치는 이러한 기본 구조에 편광판, 백라이트 등의 요소들을 배치하여 이루어진다. 이 때 편광판은 기본 구조 양측에 각각 하나씩 배치되며 그 투과축은 게이트선(22)에 대하여 둘 중 하나는 나란하고 나머지는 나란한 이에 수직을 이루도록 배치한다.
- [0093] 그리고, 상부 표시판(2)의 공통 전극(150)과 하부 표시판(1)의 화소 전극(82a, 82b) 사이에 전계를 인가하면, 대부분의 영역에서는 두 표시판에 수직인 전계가 형성되지만 공통 전극(150)의 도메인 분할 수단(152) 근처에서는 수평 전계가 형성된다. 이러한 수평 전계는 각 도메인의 액정 분자의 배향을 도와주는 역할을 한다.
- [0094] 이하 도 9 및 도 10을 참조하여, 상술한 구조의 액정 표시 장치의 구동 방법에 대해 상세히 설명한다. 본 실시예에서는 설명의 편의를 위하여 도 9 및 도 10과 더불어 도 2가 함께 참조되어 설명될 것이다.
- [0095] 도 9 및 도 10은 액정 표시 장치의 동작에 따른 신호들의 파형도이다.
- [0096] 우선 본 실시예의 액정 표시 장치는, 앞서 도 1 내지 도 8을 참조하여 설명한 바와 같이, 게이트선(G1, G2), 데이터선(D1 내지 D3), 제1 및 제2 서브 화소(Pxa, PXb), 제1 및 제2 스토리지 배선(SLa1, SLb1) 및 스토리지 전압부(101)를 포함하며, 이하 구체적인 설명은 생략한다.
- [0097] 도 2 및 도 9를 참조하면, 액정 표시 장치의 이전 프레임 동작에서 제1 및 제2 서브 화소(Pxa, PXb)에 서로 다른 크기를 가지며 공통 전압(Vcom)에 대하여 로우(low) 레벨을 가지는 제1 및 제2 데이터 전압(V_{Pxa-1} , V_{PXb-1})이 충전되어 있다고 가정한다. 그리고 액정 표시 장치의 현재 프레임 동작에서 게이트선(G1)에 제1 게이트 신호(GS1)가 인가될 때, 제1 및 제2 서브 화소(Pxa, PXb)에는 데이터선(D1)으로부터 공통 전압(Vcom)에 대하여 하이(high) 레벨을 가지는 제1 및 제2 데이터 전압(V_{Pxa-1} , V_{PXb-1})이 인가된다고 가정한다. 그리고 제1 및 제2 서브 화소(Pxa, PXb)에는 제1 게이트 신호(GS1)의 온 상태에서 제1 및 제2 데이터 전압(V_{Pxa-1} , V_{PXb-1})이 충전되고 있다.
- [0098] 한편, 제1 서브 화소(Pxa)에 중첩되는 제1 스토리지 배선(SLa1)에는 스토리지 전압부(101)의 제1 및 제2 배선(102a, 102b)에 제공되는 한 쌍의 전압(V_H , V_L) 중, 공통 전압(Vcom)을 기준으로 로우 레벨의 제2 스토리지 전압(V_L)이 인가된다.
- [0099] 여기서 제1 게이트 신호(GS1)가 오프되고, 제2 게이트 신호(GS2)가 온이 되면, 제1 스토리지 배선(SLa1)은 스토리지 전압부(101)의 스위칭부(103) 동작에 의하여 제1 전압 배선(102a)에 연결되고, 제1 스토리지 전압(V_H), 즉 공통 전압(Vcom)에 대하여 하이 레벨을 가지는 제1 스토리지 전압(V_H)이 인가된다.
- [0100] 또한, 제1 서브 화소(Pxa) 및 제2 서브 화소(PXb)에는 제1 게이트 신호(GS1)의 온 상태에서 충전된 제1 및 제2 데이터 전압(V_{Pxa-1} , V_{PXb-1})이 유지되고 있다.
- [0101] 이때, 제1 스토리지 배선(SLa1)에 인가된 공통 전압(Vcom)을 기준으로 하이 레벨을 가지는 제1 스토리지 전압(V_H)에 의해 제1 스토리지 배선(SLa1)과 제1 서브 화소(Pxa) 사이에는 소정의 스토리지 커패시터가 형성된다. 이러한 스토리지 커패시터는 제1 서브 화소(Pxa)에 충전된 제1 데이터 전압(V_{Pxa-1})을 제2 서브 화소(PXb)에 충전된 제2 데이터 전압(V_{PXb-1})에 비해 크게 증가시킨다.
- [0102] 따라서 제1 및 제2 서브 화소(Pxa, PXb)에 충전된 제1 및 제2 데이터 전압(V_{Pxa-1} , V_{PXb-1})은 그 크기가 서로 달라지게 되며, 이는 액정 분자들의 배열 각도를 조절하여 액정 표시 장치의 측면 시인성을 향상시킨다.

- [0103] 여기서 스토리지 전압부(101)의 스위칭부(103)는 제2 게이트 신호(GS2)의 라이징 에지에 동기되어 동작하게 된다. 그리고 제1 스토리지 배선(SLa1)에 제공되는 제1 스토리지 전압(V_H)은 공통 전압(V_{com})에 대하여 하이 레벨, 예컨대 2~2.5V의 전압차($\Delta V1$)를 가질 수 있다.
- [0104] 또한, 제1 스토리지 전압(V_H)에 의한 제1 데이터 전압(V_{Pxa_1})의 크기는 제1 스토리지 전압(V_H) 크기의 1/2~1/4만큼 제2 데이터 전압(V_{Pxb_1})보다 커질 수 있다. 예를 들어, 제1 스토리지 전압(V_H)이 제2 스토리지 전압(V_L)으로부터 5V의 크기로 제공되었다고 가정한다. 이때, 제1 스토리지 전압(V_H)은 공통 전압(V_{com})에 대하여 2.5V의 전압차($\Delta V1$)로 하이 레벨이고, 제2 스토리지 전압(V_L)은 공통 전압(V_{com})에 대하여 2.5V의 전압차로 로우 레벨이다. 여기서 제1 데이터 전압(V_{Pxa_1})은 제1 스토리지 전압(V_H)의 1/2~1/4만큼 증가할 수 있다. 즉, 제1 데이터 전압(V_{Pxa_1})은 제2 데이터 전압(V_{Pxb_1})에 대하여 대략 2~2.5V로 크기가 증가될 수 있다.
- [0105] 한편, 앞서 도2를 참조하여 설명한 바와 같이, 제2 스토리지 배선(SLa2)과 제2 서브 화소(PXb) 사이에도 소정의 스토리지 커패시터가 형성될 수 있다. 또한 상기의 액정 표시 장치의 동작에서 제2 스토리지 배선(SLa2)은 스위칭부(103)의 동작에 의하여 제2 전압 배선(102b)에 연결되고, 따라서 제2 스토리지 배선(SLa2)에는 공통 전압(V_{com})을 기준으로 로우 레벨의 제2 스토리지 전압(V_L)이 인가된다. 이에 따라 제2 서브 화소(PXb)의 제2 데이터 전압(V_{Pxb_1})은 제2 스토리지 배선(SLa2)에 인가되는 제2 스토리지 전압(V_L)에 의해 제1 데이터 전압(V_{Pxa_1})보다 상대적으로 크기가 작아질 수 있다. 다만 본 실시예에서는 상술한 제2 스토리지 배선(SLa2)과 제2 서브 화소(PXb)의 중첩으로 인해 발생하는 스토리지 커패시터로 인한 제2 데이터 전압(V_{Pxb_1})의 크기 변화를 생략하였다.
- [0106] 다음으로 도 2 및 도 10을 참조하여, 액정 표시 장치의 다른 구동 방법에 대해 설명한다.
- [0107] 도 2 및 도 10을 참조하면, 액정 표시 장치의 이전 프레임 동작에서 제1 및 제2 서브 화소(Pxa, PXb)에 서로 다른 크기를 가지며 공통 전압(V_{com})에 대하여 하이(high) 레벨을 가지는 제1 및 제2 데이터 전압(V_{Pxa_1} , V_{Pxb_1})이 충전되어 있다고 가정한다. 그리고 액정 표시 장치의 현재 프레임 동작에서 게이트선(G1)에 제1 게이트 신호(GS1)가 인가될 때, 제1 및 제2 서브 화소(Pxa, PXb)에는 데이터선(D1)으로부터 공통 전압(V_{com})에 대하여 로우(low) 레벨을 가지는 제1 및 제2 데이터 전압(V_{Pxa_1} , V_{Pxb_1})이 인가된다고 가정한다. 그리고 제1 및 제2 서브 화소(Pxa, PXb)에는 제1 게이트 신호(GS1)의 주기만큼 제1 및 제2 데이터 전압(V_{Pxa_1} , V_{Pxb_1})이 충전되고 있다.
- [0108] 한편, 제1 서브 화소(Pxa)에 중첩되는 제1 스토리지 배선(SLa1)에는 공통 전압(V_{com})을 기준으로 하이 레벨의 제1 스토리지 전압(V_H)이 인가된다.
- [0109] 여기서 제1 게이트 신호(GS1)가 오프되고, 제2 게이트 신호(GS2)가 온이 되면, 제1 스토리지 배선(SLa1)은 스토리지 전압부(101)의 스위칭부(103) 동작에 의하여 제2 전압 배선(102b)에 연결되고, 제2 스토리지 전압(V_L), 즉 공통 전압(V_{com})에 대하여 로우 레벨을 가지는 제2 스토리지 전압(V_L)이 인가된다.
- [0110] 또한, 제1 서브 화소(Pxa) 및 제2 서브 화소(PXb)에는 제1 게이트 신호(GS1)의 온 상태에서 충전된 제1 및 제2 데이터 전압(V_{Pxa_1} , V_{Pxb_1})이 유지되고 있다.
- [0111] 이때, 제1 스토리지 배선(SLa1)에 인가된 공통 전압(V_{com})을 기준으로 로우 레벨을 가지는 제2 스토리지 전압(V_L)에 의해 제1 스토리지 배선(SLa1)과 제1 서브 화소(Pxa) 사이에는 소정의 스토리지 커패시터가 형성된다. 이러한 스토리지 커패시터는 제1 서브 화소(Pxa)에 충전된 제1 데이터 전압(V_{Pxa_1})을 제2 서브 화소(PXb)에 충전된 제2 데이터 전압(V_{Pxb_1})에 비해 크게 증가시킨다.
- [0112] 따라서 제1 및 제2 서브 화소(Pxa, PXb)에 충전된 제1 및 제2 데이터 전압(V_{Pxa_1} , V_{Pxb_1})은 그 크기가 서로 달라지게 되며, 이는 액정 분자들의 배열 각도를 조절하여 액정 표시 장치의 측면 시인성을 향상시킨다.
- [0113] 여기서 스토리지 전압부(101)의 스위칭부(103)는 제2 게이트 신호(GS2)의 라이징 에지에 동기되어 동작하게 된다. 그리고 제1 스토리지 배선(SLa1)에 제공되는 제2 스토리지 전압(V_L)은 공통 전압(V_{com})에 대하여 로우 레벨, 예컨대 2~2.5V의 전압차($\Delta V2$)를 가질 수 있다. 여기서 앞서 도 9에 설명된 제1 스토리지 전압(V_H)과 상술된 제2 스토리지 전압(V_L)은 공통 전압(V_{com})을 기준으로 실질적으로 동일한 전압차($\Delta V1=\Delta V2$)를 가질 수 있

다.

[0114] 또한, 제2 스토리지 전압(V_L)에 의한 제1 데이터 전압(V_{Pxa_1})의 크기는 제1 스토리지 전압(V_L) 크기의 1/2~1/4만큼 제2 데이터 전압(V_{Pxb_1})보다 커질 수 있다. 예를 들어, 제2 스토리지 전압(V_L)이 제1 스토리지 전압(V_H)으로부터 5V의 크기로 제공되었다고 가정한다. 이때, 제2 스토리지 전압(V_L)은 공통 전압(V_{com})에 대하여 2.5V의 전압차(ΔV_2)로 로우 레벨이고, 제1 스토리지 전압(V_H)은 공통 전압(V_{com})에 대하여 2.5V의 전압차로 하이 레벨이다. 여기서 제1 데이터 전압(V_{Pxa_1})은 제2 스토리지 전압(V_L)의 1/2~1/4만큼 증가할 수 있다. 즉, 제1 데이터 전압(V_{Pxa_1})은 제2 데이터 전압(V_{Pxb_1})에 대하여 대략 2~2.5V로 크기가 증가될 수 있다.

[0115] 또한, 도 2, 도 9 및 도 10을 참조하면, 화소(PX), 즉 제1 및 제2 부화소(PXa, PXb)를 포함하는 화소(PX)는 공통 전압(V_{com})에 대하여 반전 구동될 수 있다. 본 실시예에서는 액정 표시 장치의 한 프레임 동작 동안 인접하는 각 화소(PX)가 서로 반대의 부호, 즉 공통 전압(V_{com})에 대하여 각각 정극성과 부극성을 가지는 도트(dot) 반전 구동을 예로 들어 설명한다.

[0116] 구체적으로 도 9에 도시된 바와 같이, 액정 표시 장치의 1 프레임 동안 하나의 화소(PX)를 이루는 제1 및 제2 부화소(PXa, PXb)는 공통 전압(V_{com})에 대하여 정극성으로 구동될 수 있다. 또한 도 10에 도시된 바와 같이, 액정 표시 장치의 1 프레임 동안 하나의 화소(PX)를 이루는 제1 및 제2 부화소(PXa, PXb)는 공통 전압(V_{com})에 대하여 부극성으로 구동될 수 있다.

[0117] 여기서 상기한 하나의 화소(PX)에 인접하는 다른 하나의 화소(PX)는 상기의 화소(PX)에 반전되어 구동될 수 있다. 즉, 하나의 화소(PX)가 공통 전압(V_{com})에 대하여 정극성으로 동작하면, 인접하는 다른 하나의 화소(PX)는 공통 전압(V_{com})에 대하여 부극성으로 동작될 수 있다.

[0118] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로 이해해야만 한다.

도면의 간단한 설명

[0119] 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 개략적인 구성도이다.

[0120] 도 2는 도 1의 액정 표시 장치의 화소 어레이를 개략적으로 나타낸 도면이다.

[0121] 도 3은 본 발명의 일 실시예에 따른 액정 표시 장치의 하부 표시판의 배치도이다.

[0122] 도 4는 도 1의 다른 실시예에 따른 액정 표시 장치의 하부 표시판의 배치도이다.

[0123] 도 5는 도 1의 하부 표시판을 III~III'의 선으로 절단한 단면도이다.

[0124] 도 6은 도 1의 하부 표시판을 IV~IV'의 선으로 절단한 단면도이다.

[0125] 도 7은 도 1의 하부 표시판을 V~V'의 선으로 절단한 단면도이다.

[0126] 도 8은 도 1의 하부 표시판을 포함하는 본 발명의 일 실시예에 따른 액정 표시 장치의 단면도이다.

[0127] 도 9 및 도 10은 본 발명의 일 실시예에 따른 액정 표시 장치의 구동 방법에 따른 신호들의 파형도이다

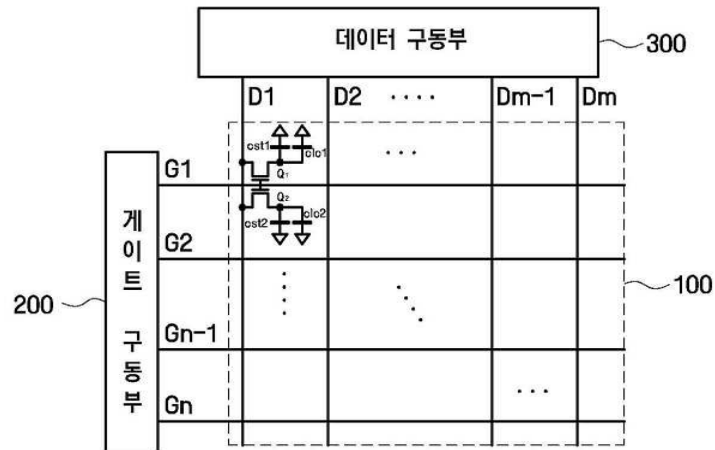
[0128] (도면의 주요부분에 대한 부호의 설명)

[0129] 100: 액정 패널	101: 스토리지 전압부
[0130] 102a, 102b: 전압 배선	103: 스위칭부
[0131] 200: 게이트 구동부	300: 데이터 구동부
[0132] 22: 게이트선	26: 게이트 전극
[0133] 28a: 제1 스토리지 배선	28b: 제2 스토리지 배선
[0134] 29: 스토리지 전극	30: 게이트 절연막

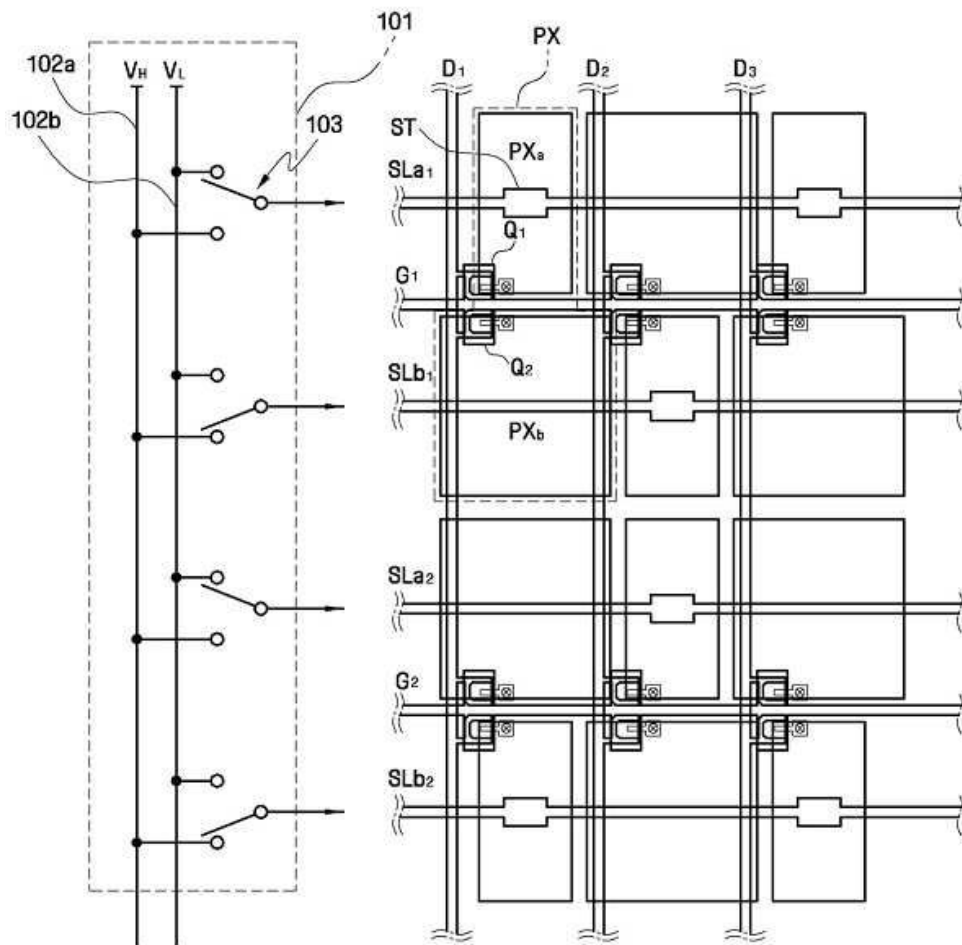
- [0135] 40: 반도체층 62: 데이터선
- [0136] 65: 소스 전극 66a, 66b: 드레인 전극
- [0137] 70: 보호막 82a: 제1 서브 화소 전극
- [0138] 82b: 제2 서브 화소 전극

도면

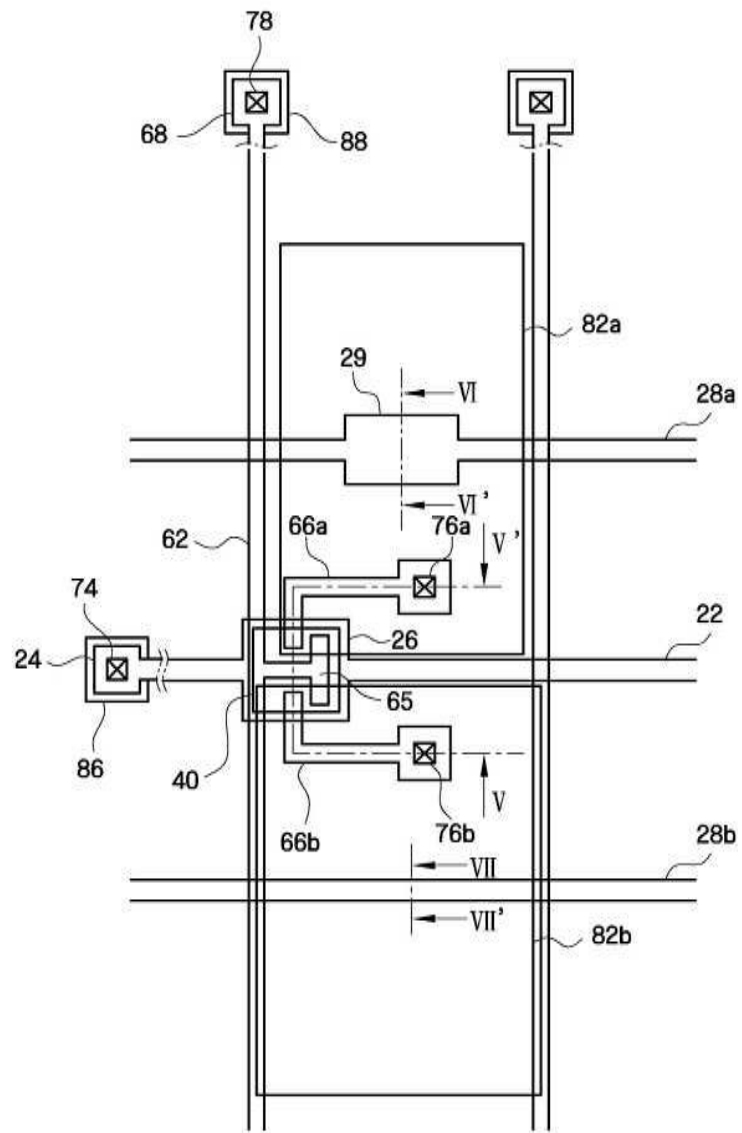
도면1



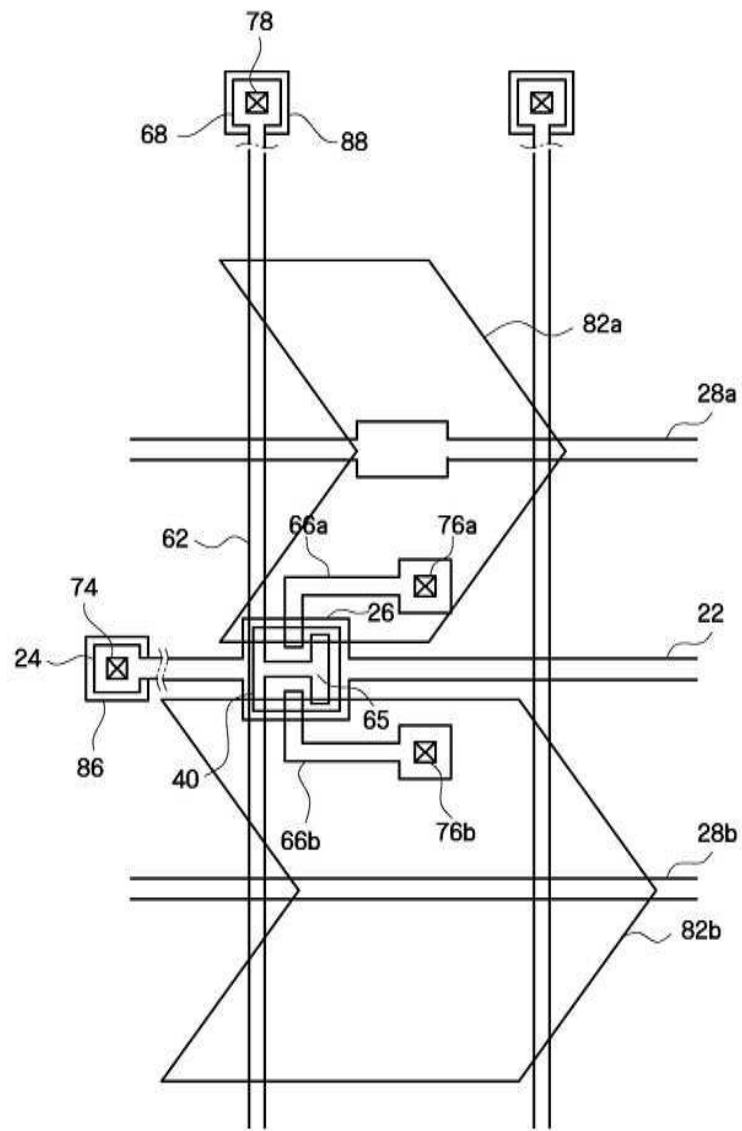
도면2



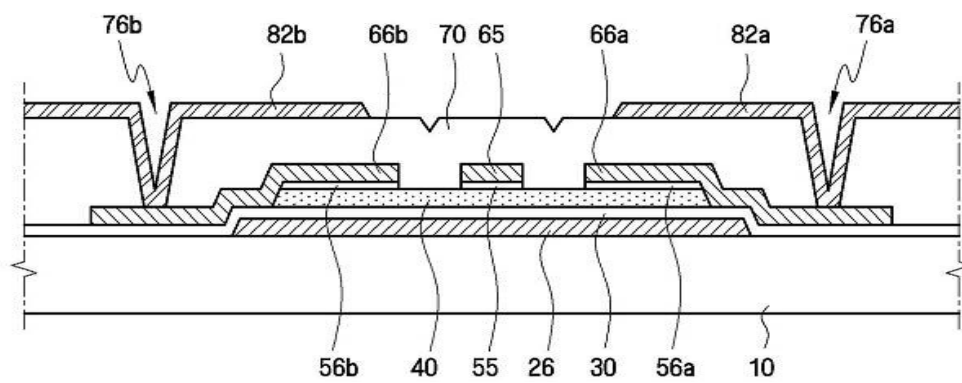
도면3



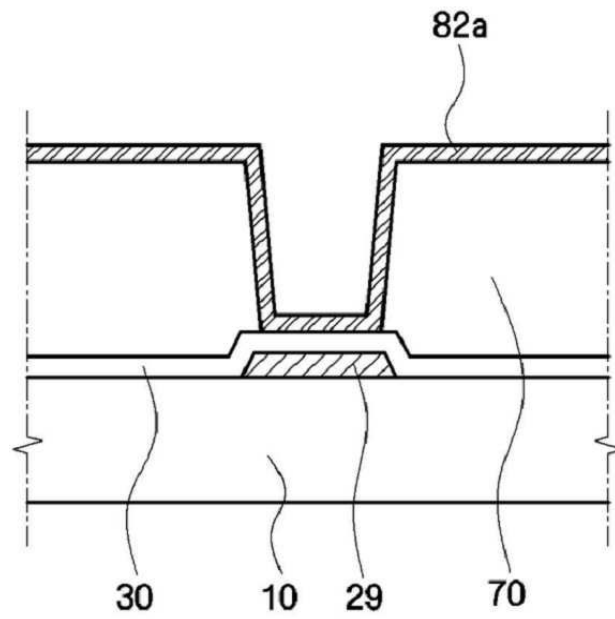
도면4



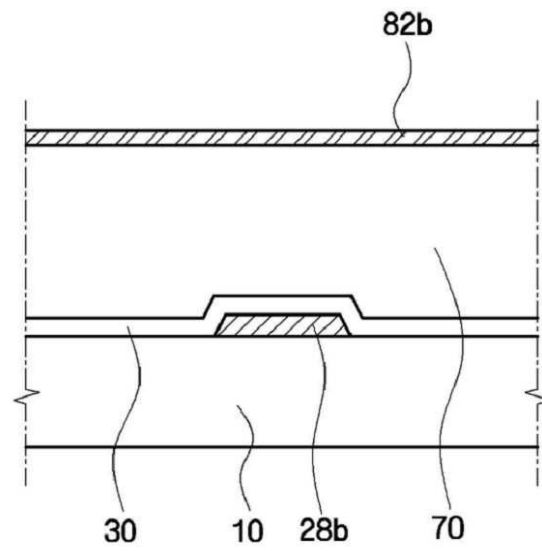
도면5



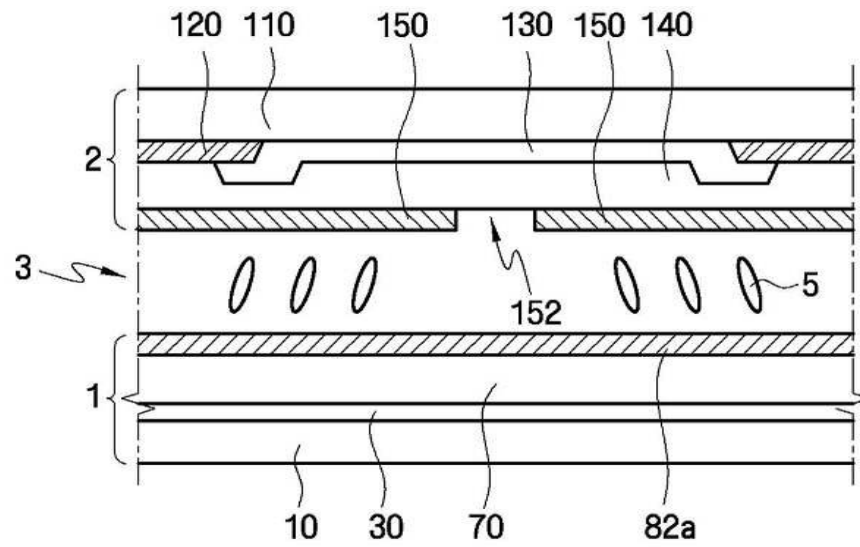
도면6



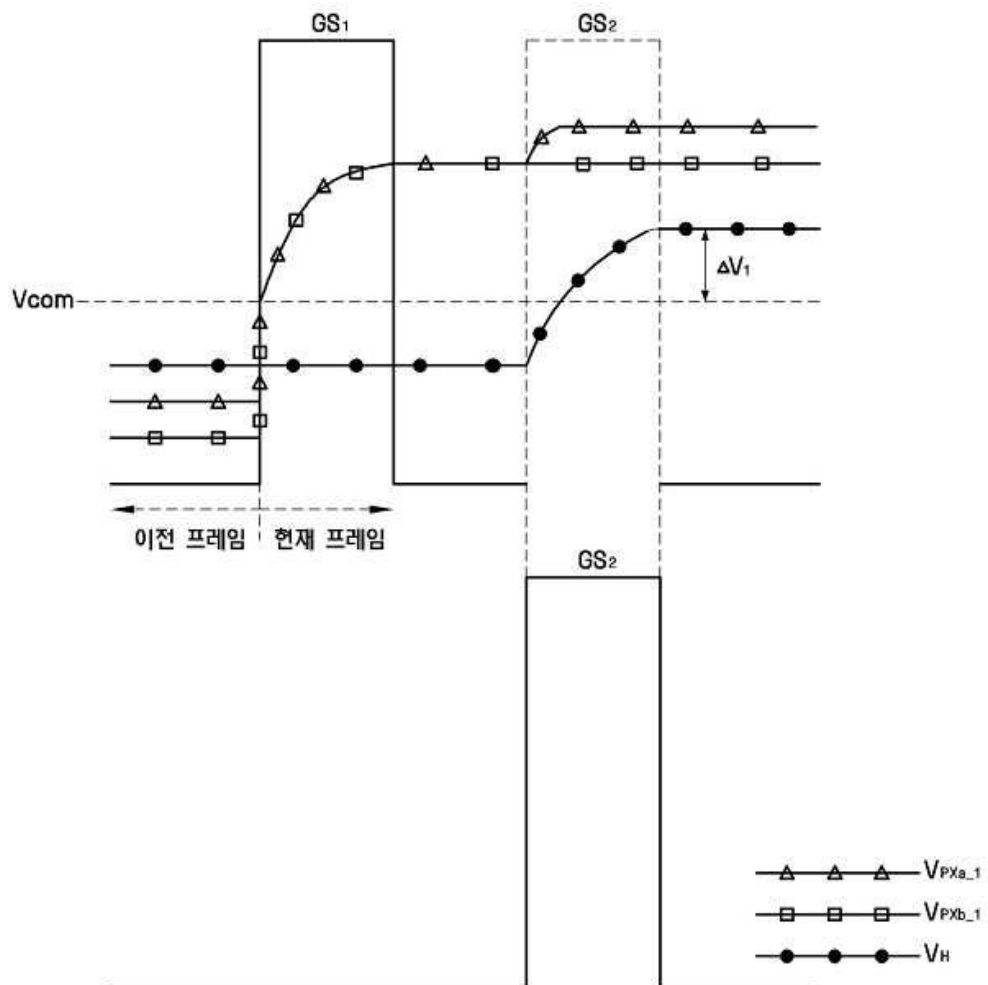
도면7



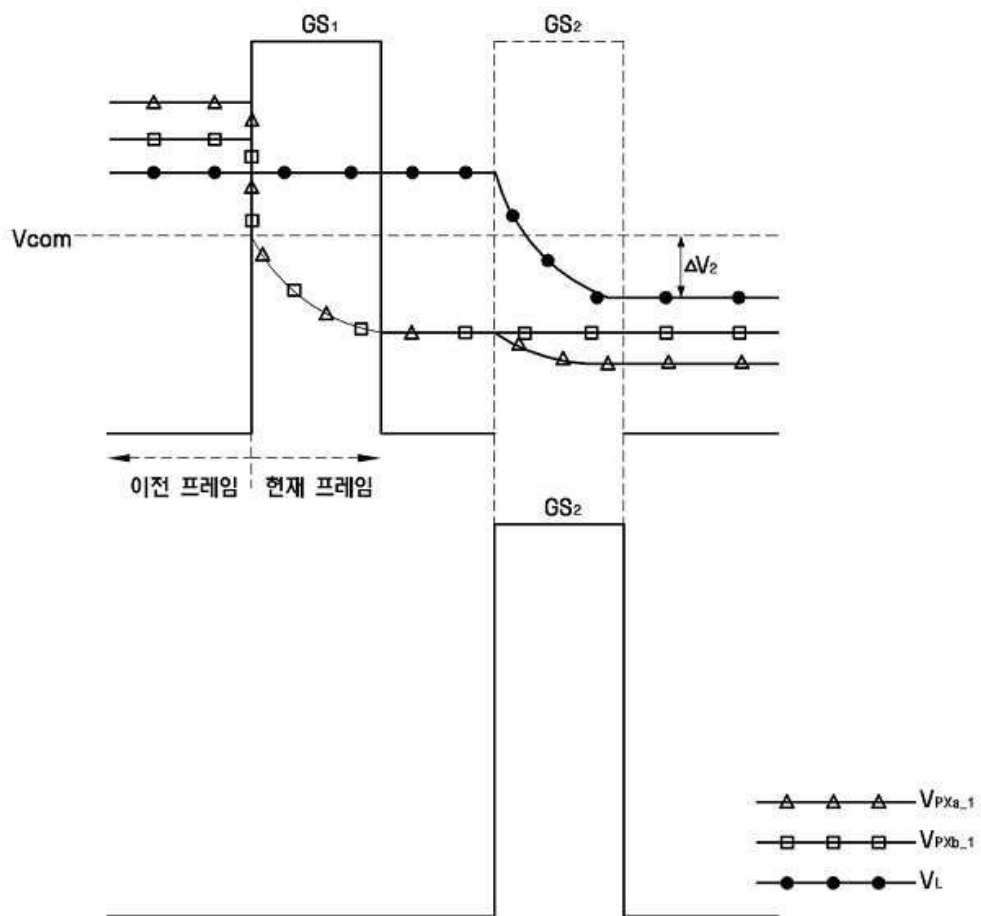
도면8



도면9



도면10



专利名称(译)	标题：液晶显示装置及其驱动方法		
公开(公告)号	KR101487738B1	公开(公告)日	2015-01-29
申请号	KR1020070070845	申请日	2007-07-13
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM DONG GYU		
发明人	KIM, DONG GYU		
IPC分类号	G02F1/133		
CPC分类号	G09G2300/0443 G02F2001/133742 G02F1/136213 G09G3/3655 G09G2320/028 G02F1/1343 G09G3/3614 G09G2300/0447 G09G3/3648 G09G2300/0876		
其他公开文献	KR1020090007148A		
外部链接	Espacenet		

摘要(译)

液晶显示器 (LCD) 包括形成在第一绝缘基板上并沿第一方向延伸的栅极线;数据线与栅极线绝缘并沿第二方向延伸;像素电极, 包括连接到栅极线和数据线的第一子像素电极;以及连接到栅极线和数据线的第二子像素电极;第一和第二电压线从外部源接收具有相反相位的一对电压;第一和第二存储线分别与第一和第二子像素电极重叠并分别接收其相位以至少一帧的周期反相的第一和第二存储电压, 其中第一存储线连接到第一和第二电压通过第一开关单元的线路, 第二存储线路通过第二开关单元连接到第一和第二电压线, 并且第一和第二开关单元将该对电压施加到第一和第二存储线路作为第一和第二开关线路存储电压。

