

(45) 공고일자	2013년10월22일
(11) 등록번호	10-1321180
(24) 등록일자	2013년10월16일

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

송병찬

경상북도 구미시 인동46길 28, 801동 806호 (구평동, 부영아파트)

(74) 대리인

서교준

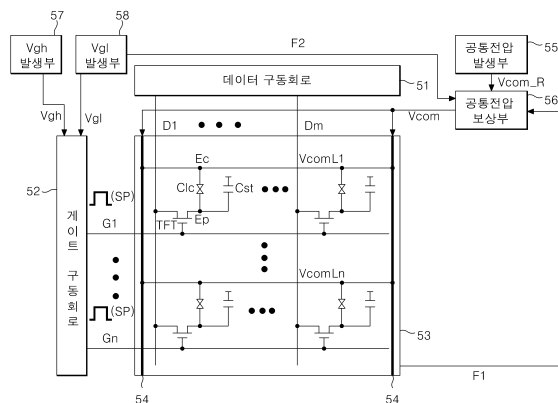
서교준

심사관 : 안지현

(57) 요약

이 액정표시장치는 공통전압 공급 라인을 통해 공통전압이 공급되는 공통전극, 데이터전압이 공급되는 다수의 데이터 라인, 및 게이트 하이전압과 게이트 로우전압 사이에서 스위칭하는 스캔펄스가 공급되는 다수의 게이트 라인을 가지는 액정표시패널; 및 상기 공통전압과 상기 게이트 로우전압 중 적어도 어느 하나를 상기 액정표시패널의 상단부와 하단부 각각으로부터 검출하여 검출된 전압을 반전 증폭시키고 그 반전 증폭된 전압을 상기 공통전압으로 상기 공통전압 공급 라인에 공급하는 공통전압 보상부를 구비한다.

대표도 - 도3



특허청구의 범위

청구항 1

공통전압 공급 라인을 통해 공통전압이 공급되는 공통전극, 데이터전압이 공급되는 다수의 데이터 라인, 및 게이트 하이전압과 게이트 로우전압 사이에서 스위칭하는 스캔펄스가 공급되는 다수의 게이트 라인을 가지는 액정표시패널; 및

상기 공통전압과 상기 게이트 로우전압 중 적어도 어느 하나를 상기 액정표시패널의 상단부와 하단부 각각으로부터 검출하여 검출된 전압을 반전 증폭시키고 그 반전 증폭된 전압을 상기 공통전압으로 상기 공통전압 공급 라인에 공급하는 공통전압 보상부를 구비하고,

기준 공통전압을 발생하여 상기 공통전압 보상부에 공급하는 공통전압 발생부;

상기 게이트 하이전압을 발생하는 게이트 하이전압 발생부; 및

상기 게이트 로우전압을 발생하는 게이트 로우전압 발생부를 더 구비하고,

상기 공통전압 보상부는,

상기 액정표시패널의 상단부에서 검출된 상기 공통전압과 상기 게이트 로우전압 중 적어도 어느 하나와 상기 기준 공통전압을 차동 증폭시키고, 차동 증폭된 신호의 위상을 반전시키는 제1 반전 증폭기; 및

상기 제1 반전 증폭기의 출력신호 및 상기 액정표시패널의 하단부에서 검출된 상기 공통전압과 상기 게이트 로우전압 중 적어도 어느 하나의 합과 상기 기준 공통전압을 차동 증폭시키고, 차동 증폭된 신호의 위상을 반전시켜 상기 공통전압을 발생하는 제2 반전 증폭기를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 액정표시패널의 상단부에서 검출된 전압은 상기 게이트 로우전압 발생부로부터 검출된 상기 게이트 로우전압을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 4

삭제

청구항 5

제 1 항에 있어서,

상기 제1 반전 증폭기의 출력신호는 연산 증폭기의 지연값 및 외부 저항에 의해 상기 액정표시패널의 상단부에서 검출된 상기 공통전압과 상기 게이트 로우전압 중 적어도 어느 하나에 비해 위상이 90° 내지 180° 지연된 것을 특징으로 하는 액정표시장치.

청구항 6

공통전압 공급 라인을 통해 공통전압이 공급되는 공통전극, 데이터전압이 공급되는 다수의 데이터 라인, 및 게이트 하이전압과 게이트 로우전압 사이에서 스위칭하는 스캔펄스가 공급되는 다수의 게이트 라인을 가지는 액정표시패널을 포함하는 액정표시장치의 구동방법에 있어서,

기준 공통전압, 상기 게이트 하이전압 및 상기 게이트 로우전압을 발생하는 단계; 및

상기 공통전압과 상기 게이트 로우전압 중 적어도 어느 하나를 상기 액정표시패널의 상단부와 하단부 각각으로부터 검출하여, 검출된 전압과 상기 기준 공통전압을 차동 증폭 및 반전시키고, 그 차동 증폭 및 반전된 전압을 상기 공통전압으로 상기 공통전압 공급 라인에 공급하는 단계를 포함하고,

상기 공통전압과 상기 게이트 로우전압 중 적어도 어느 하나를 상기 액정표시패널의 상단부와 하단부 각각으로부터 검출하여, 검출된 전압과 상기 기준 공통전압을 차동 증폭 및 반전시키고, 그 차동 증폭 및 반전된 전압을 상기 공통전압으로 상기 공통전압 공급 라인에 공급하는 단계는,

상기 액정표시패널의 상단부에서 검출된 상기 공통전압과 상기 게이트 로우전압 중 적어도 어느 하나와 상기 기준 공통전압을 차동 증폭시키고, 차동 증폭된 신호의 위상을 반전시켜 제1 반전 증폭기 출력신호를 발생하는 단계; 및

상기 제1 반전 증폭기 출력신호 및 상기 액정표시패널의 하단부에서 검출된 상기 공통전압과 상기 게이트 로우전압 중 적어도 어느 하나의 합과 상기 기준 공통전압을 차동 증폭시키고, 차동 증폭된 신호의 위상을 반전시켜 상기 공통전압을 발생하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 7

삭제

청구항 8

제 6 항에 있어서,

상기 제1 반전 증폭기 출력신호는 상기 액정표시패널의 상단부에서 검출된 상기 공통전압과 상기 게이트 로우전압 중 적어도 어느 하나에 비해 위상이 90° 내지 180° 지연되는 것을 특징으로 하는 액정표시장치의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0011] 본 발명은 액정표시장치 및 그 구동방법에 관한 것으로, 특히 공통전압의 왜곡을 감소시킬 수 있는 액정표시장치 및 그 구동방법에 관한 것이다.
- [0012] 액정표시장치는 사무기기의 표시소자부터 컴퓨터의 모니터, 나아가 최근의 공정기술과 구동기술의 발전에 힘입어 대화면의 텔레비전(Television)에 이르기까지 광범위하게 이용되고 있는 평판 표시장치이다. 이러한 액정표시장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정표시장치는 액정셀들이 매트릭스 형태로 배열된 액정표시패널과, 액정표시패널을 구동하기 위한 구동 회로를 구비한다.
- [0013] 도 1을 참조하면, 종래의 일반적인 액정표시장치는 $m \times n$ 개의 액정셀들(C1c)이 매트릭스 타입으로 배열되고, m 개의 데이터 라인들(D1 내지 D_m)과 n 개의 게이트 라인들(G1 내지 G_n)이 교차되며, 그 교차부에 박막 트랜지스터(Thin Film Transistor : TFT)가 접속된 액정표시패널(13)과, 액정표시패널(13)의 데이터 라인들(D1 내지 D_m)에 데이터를 공급하는 데이터 구동회로(11)와, 게이트 라인들(G1 내지 G_n)에 스캔펄스를 공급하는 게이트 구동회로(12)를 구비한다.
- [0014] 액정표시패널(13)은 박막 트랜지스터 어레이가 형성된 박막 트랜지스터 기판과 컬러필터 어레이가 형성된 컬러필터 기판이 액정층을 사이에 두고 합착되어 형성된다.
- [0015] 이 액정표시패널(13)의 박막 트랜지스터 기판에 형성된 데이터 라인들(D1 내지 D_m)과 게이트 라인들(G1 내지 G_n)은 상호 직교 된다. 데이터 라인들(D1 내지 D_m)과 게이트 라인들(G1 내지 G_n)의 교차부에 접속된 TFT는 게이트 라인(G1 내지 G_n)의 스캔펄스에 응답하여 데이터 라인(D1 내지 D_n)을 통해 공급된 데이터전압을 액정셀(C1c)의 화소전극(E_p)에 공급하게 된다.
- [0016] IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드 같은 수평 전계 구동방식의 액정표시장치에서, 박막 트랜지스터 기판에는 공통전극(E_c)이 더 형성되고, 컬러필터 기판에는 블랙 매트릭스 및 컬러필터 등이 형성된다. 이에 따라, 액정셀(C1c)은 화소전극(E_p)에 공급된 데이터전압과 공통전극(E_c)에 공급된 공통전압(V_{com})과의 전위차에 의한 수평 전계를 통해 유전 이방성을 갖는 액정이 회전하여 광 투과율을 조절하게

된다. 이때, 공통전압(Vcom)은 액정표시패널(13)의 일측 또는 양측에 형성된 공통전압 공급 라인(14)과 공통전압 공급 라인(14)에 각각 연결된 공통전압 라인(VcomL1 내지 VcomLn)을 통해 공통전극(Ec)에 공급된다.

[0017] TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드 같은 수직 전계 구동방식 액정표시장치에서, 컬러필터 기판에는 블랙 매트릭스, 컬러필터 및 공통전극(Ec) 등이 형성된다. 액정셀(Clc)은 박막 트랜지스터 기판에 위치한 화소전극(Ep)에 공급되는 데이터전압과 컬러필터 기판에 위치한 공통전극(Ec)에 공급되는 공통전압(Vcom)과의 전위차에 의한 수직 전계를 통해 유전 이방성을 갖는 액정이 회전하여 강 투과율을 조절한다. 컬러필터 기판의 공통전극(Ec)은 박막 트랜지스터 기판의 공통전압 공급 라인(14)에 접속된 은 도트 등의 전달 경로를 통해 공통전압(Vcom)을 공급받는다.

[0018] 액정표시패널(13)의 박막 트랜지스터 기판과 컬러필터 기판 상에는 광축이 직교하는 편광판이 부착되고, 액정층과 접하는 내측면 상에는 액정의 프리틸트각을 결정하는 배향막이 더 형성된다. 또한, 액정셀(Clc) 각각에는 스토리지 캐패시터(Cst)가 더 형성된다. 스토리지 캐패시터(Cst)는 화소전극(Ep)과 전단 게이트 라인(G1 내지 Gn) 사이에 형성되거나, 화소전극(Ep)과 도시하지 않은 공통 라인 사이에 형성되어 액정셀(Clc)에 충전된 데이터전압을 일정하게 유지시킨다.

[0019] 데이터 구동회로(11)는 감마 전압을 이용하여 입력된 디지털 비디오 데이터를 아날로그 데이터전압으로 변환하고 이 아날로그 데이터전압을 데이터 라인들(D1 내지 Dm)에 공급한다.

[0020] 게이트 구동회로(12)는 스캔펄스를 게이트 라인들(G1 내지 Gn)에 순차적으로 공급하여 데이터가 공급될 액정셀(Clc)의 수평 라인을 선택한다.

[0021] 이러한 액정표시장치는 액정셀(Clc)의 열화와 잔상을 방지하기 위하여 데이터전압의 극성을 일정 주기마다 반전시키는 인버전(Inversion) 방식으로 구동된다. 인버전 방식에는 데이터전압의 극성을 도트 단위 및 프레임 단위로 반전시키는 도트 인버전(Dot Inversion) 방식, 라인 단위 및 프레임 단위로 반전시키는 라인 인버전(Line Inversion) 방식, 및 프레임 단위로 반전시키는 프레임 인버전(Frame Inversion) 방식 등이 있다. 이때, 데이터전압의 극성은 공통전압(Vcom)을 기준으로 반전된다. 이로 인해, 도 2에 도시된 바와 같이 직류 전압 상태를 유지해야 하는 공통전압(Vcom)이 캐패시터 커플링(Capacitor Coupling) 효과에 의해 데이터전압의 극성에 따라 흔들리는 리플(Ripple) 현상으로 왜곡되어, 액정표시패널(13)의 표시 화면에서 크로스토크(Crosstalk)를 발생시키게 된다.

[0022] 이와 같이 발생된 크로스토크는 액정표시패널의 하부 방향, 즉 도 1에 도시된 "A" 방향으로 갈수록 공통전압 공급 라인(14)의 라인 저항이 증가함에 따라 더욱 심화되어 화질 저하의 원인이 되고 있다.

발명이 이루고자 하는 기술적 과제

[0023] 따라서, 본 발명의 목적은 공통전압의 왜곡을 최소화할 수 있는 액정표시장치 및 그 구동방법을 제공함에 있다.

발명의 구성 및 작용

[0024] 상기 목적을 달성하기 위하여, 본 발명에 따른 액정표시장치는 공통전압 공급 라인을 통해 공통전압이 공급되는 공통전극, 데이터전압이 공급되는 다수의 데이터 라인, 및 게이트 하이전압과 게이트 로우전압 사이에서 스캔하는 스캔펄스가 공급되는 다수의 게이트 라인을 가지는 액정표시패널; 및 상기 공통전압과 상기 게이트 로우전압 중 적어도 어느 하나를 상기 액정표시패널의 상단부와 하단부 각각으로부터 검출하여 검출된 전압을 반전 증폭시키고 그 반전 증폭된 전압을 상기 공통전압으로 상기 공통전압 공급 라인에 공급하는 공통전압 보상부를 구비한다.

[0025] 또한, 본 발명에 따른 액정표시장치는 기준 공통전압을 발생하여 상기 공통전압 보상부에 공급하는 공통전압 발생부; 상기 게이트 하이전압을 발생하는 게이트 하이전압 발생부; 및 상기 게이트 로우전압을 발생하는 게이트 로우전압 발생부를 더 구비한다.

[0026] 상기 액정표시패널의 상단부에서 검출된 전압은 상기 게이트 로우전압 발생부로부터 검출된 상기 게이트 로우전압을 포함한다.

[0027] 상기 공통전압 보상부는 상기 액정표시패널의 상단부에서 검출된 상기 공통전압과 상기 게이트 로우전압 중 적

어도 어느 하나와 상기 기준 공통전압을 차동 증폭시키고, 차동 증폭된 신호의 위상을 반전시키는 제1 반전 증폭기; 및 상기 제1 반전 증폭기의 출력신호 및 상기 액정표시패널의 하단부에서 검출된 상기 공통전압과 상기 게이트 로우전압 중 적어도 어느 하나의 합과 상기 기준 공통전압을 차동 증폭시키고, 차동 증폭된 신호의 위상을 반전시켜 상기 공통전압을 발생하는 제2 반전 증폭기를 구비한다.

[0028] 상기 제1 반전 증폭기의 출력신호는 연산 증폭기의 지연값 및 외부 저항에 의해 상기 액정표시패널의 상단부에서 검출된 상기 공통전압과 상기 게이트 로우전압 중 적어도 어느 하나에 비해 위상이 90° 내지 180° 지연된다.

[0029] 본 발명에 따른 액정표시장치의 구동방법은 공통전압 공급 라인을 통해 공통전압이 공급되는 공통전극, 데이터 전압이 공급되는 다수의 데이터 라인, 및 게이트 하이전압과 게이트 로우전압 사이에서 스윙하는 스캔펄스가 공급되는 다수의 게이트 라인을 가지는 액정표시패널을 포함하는 액정표시장치의 구동방법에 있어서, 기준 공통전압, 상기 게이트 하이전압 및 상기 게이트 로우전압을 발생하는 단계; 및 상기 공통전압과 상기 게이트 로우전압 중 적어도 어느 하나를 상기 액정표시패널의 상단부와 하단부 각각으로부터 검출하여, 검출된 전압과 상기 기준 공통전압을 차동 증폭 및 반전시키고, 그 차동 증폭 및 반전된 전압을 상기 공통전압으로 상기 공통전압 공급 라인에 공급하는 단계를 포함한다.

[0030] 상기 공통전압과 상기 게이트 로우전압 중 적어도 어느 하나를 상기 액정표시패널의 상단부와 하단부 각각으로부터 검출하여, 검출된 전압과 상기 기준 공통전압을 차동 증폭 및 반전시키고, 그 차동 증폭 및 반전된 전압을 상기 공통전압으로 상기 공통전압 공급 라인에 공급하는 단계는 상기 액정표시패널의 상단부에서 검출된 상기 공통전압과 상기 게이트 로우전압 중 적어도 어느 하나와 상기 기준 공통전압을 차동 증폭시키고, 차동 증폭된 신호의 위상을 반전시켜 제1 반전 증폭기 출력신호를 발생하는 단계; 및 상기 제1 반전 증폭기 출력신호 및 상기 액정표시패널의 하단부에서 검출된 상기 공통전압과 상기 게이트 로우전압 중 적어도 어느 하나의 합과 상기 기준 공통전압을 차동 증폭시키고, 차동 증폭된 신호의 위상을 반전시켜 상기 공통전압을 발생하는 단계를 포함한다.

[0031] 상기 제1 반전 증폭기 출력신호는 상기 액정표시패널의 상단부에서 검출된 상기 공통전압과 상기 게이트 로우전압 중 적어도 어느 하나에 비해 위상이 90° 내지 180° 지연된다.

[0032] 상기 목적 외에 본 발명의 다른 목적 및 이점들은 첨부 도면을 참조한 본 발명의 바람직한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

[0033] 이하, 본 발명의 바람직한 실시 예들을 도 3 내지 도 5를 참조하여 상세하게 설명하기로 한다.

[0034] 도 3은 본 발명에 따른 액정표시장치를 나타내는 도면이다.

[0035] 도 3을 참조하면, 본 발명에 따른 액정표시장치는 $m \times n$ 개의 액정셀들(C1c)이 매트릭스 타입으로 배열되고, m개의 데이터 라인들(D1 내지 Dm)과 n개의 게이트 라인들(G1 내지 Gn)이 교차되며, 그 교차부에 박막 트랜지스터(Thin Film Transistor : TFT)가 접속된 액정표시패널(53)과, 액정표시패널(53)의 데이터 라인들(D1 내지 Dm)에 데이터를 공급하는 데이터 구동회로(51)와, 게이트 하이전압 공급부(57)로부터 공급된 게이트 하이전압(Vg_h)과 게이트 로우전압 공급부(58)로부터 공급된 게이트 로우전압(Vg_l)으로 스캔펄스(SP)를 생성하여 게이트 라인들(G1 내지 Gn)에 스캔펄스(SP)를 공급하는 게이트 구동회로(52)와, 기준 공통전압(Vcom_R)을 발생하기 위한 공통전압 발생부(55)와, 액정표시패널(53)으로부터의 제1 피드백 신호(F1)와 게이트 로우전압 공급부(58)로부터의 제2 피드백 신호(F2)를 통해 공통전압 발생부(55)로부터의 기준 공통전압(Vcom_R)을 보상하여 액정표시패널(53)에 공통전압(Vcom)을 공급하는 공통전압 보상부(56)를 구비한다.

[0036] 액정표시패널(53)은 박막 트랜지스터 어레이가 형성된 박막 트랜지스터 기판과 컬러필터 어레이가 형성된 컬러필터 기판이 액정층을 사이에 두고 합착되어 형성된다.

[0037] 이 액정표시패널(53)의 박막 트랜지스터 기판에 형성된 데이터 라인들(D1 내지 Dm)과 게이트 라인들(G1 내지 Gn)은 상호 직교 된다. 데이터 라인들(D1 내지 Dm)과 게이트 라인들(G1 내지 Gn)의 교차부에 접속된 TFT는 게이트 라인(G1 내지 Gn)의 스캔펄스에 응답하여 데이터 라인(D1 내지 Dn)을 통해 공급된 데이터전압을 액정셀(C1c)의 화소전극(Ep)에 공급하게 된다.

[0038] IPS(In Plane Switching) 모드와 FFS(Fringe Field Switching) 모드 같은 수평 전계 구동방식의 액정표시장치에서, 박막 트랜지스터 기판에는 공통전극(Ec)이 더 형성되고, 컬러필터 기판에는 블랙 매트릭스 및 컬러필터 등이 형성된다. 이에 따라, 액정셀(C1c)은 화소전극(Ep)에 공급된 데이터전압과 공통전극(Ec)에 공급된 공통전

압(Vcom)과의 전위차에 의한 수평 전계를 통해 유전 이방성을 갖는 액정이 회전하여 광 투과율을 조절하게 된다. 이때, 공통전압(Vcom)은 액정표시패널(53)의 일측 또는 양측에 형성된 공통전압 공급 라인(54)과 공통전압 공급 라인(54)에 각각 연결된 공통전압 라인(VcomL1 내지 VcomLn)을 통해 공통전극(Ec)에 공급된다.

[0039] TN(Twisted Nematic) 모드와 VA(Vertical Alignment) 모드 같은 수직 전계 구동방식 액정표시장치에서, 컬러필터 기판에는 블랙 매트릭스, 컬러필터 및 공통전극(Ec) 등이 형성된다. 액정셀(Clc)은 박막 트랜지스터 기판에 위치한 화소전극(Ep)에 공급되는 데이터전압과 컬러필터 기판에 위치한 공통전극(Ec)에 공급되는 공통전압(Vcom)과의 전위차에 의한 수직 전계를 통해 유전 이방성을 갖는 액정이 회전하여 광 투과율을 조절한다. 컬러필터 기판의 공통전극(Ec)은 박막 트랜지스터 기판의 공통전압 공급 라인(54)에 접속된 은 도트 등의 전달 경로를 통해 공통전압(Vcom)을 공급받는다.

[0040] 액정표시패널(53)의 박막 트랜지스터 기판과 컬러필터 기판 상에는 광축이 직교하는 편광판이 부착되고, 액정층과 접하는 내측면 상에는 액정의 프리틸트각을 결정하는 배향막이 더 형성된다. 또한, 액정셀(Clc) 각각에는 스토리지 캐패시터(Cst)가 더 형성된다. 스토리지 캐패시터(Cst)는 화소전극(Ep)과 전단 게이트 라인(G1 내지 Gn) 사이에 형성되거나, 화소전극(Ep)과 도시하지 않은 공통 라인 사이에 형성되어 액정셀(Clc)에 충전된 데이터전압을 일정하게 유지시킨다.

[0041] 데이터 구동회로(51)는 감마 전압을 이용하여 입력된 디지털 비디오 데이터를 아날로그 데이터전압으로 변환하고 이 아날로그 데이터전압을 데이터 라인들(D1 내지 Dm)에 공급한다.

[0042] 게이트 구동회로(52)는 게이트 하이전압(Vgh) 발생부(57)와 게이트 로우전압(Vgl) 발생부(58)를 통해 공급된 게이트 하이전압(Vgh)과 게이트 로우전압(Vgl)을 통해 생성된 스캔펄스(SP)를 게이트 라인들(G1 내지 Gn)에 순차적으로 공급하여 데이터가 공급될 액정셀(Clc)의 수평 라인을 선택한다.

[0043] 공통전압 발생부(55)는 고전위 전원전압을 인가받아 기준 공통전압(Vcom_R)을 발생하여 공통전압 보상부(56)로 공급한다.

[0044] 공통전압 보상부(56)는 액정표시패널(53) 하단부의 공통전압(Vcom)을 피드백한 제1 피드백 신호(F1)와 Vgl 발생부(58)의 게이트 로우전압(Vgl)을 피드백한 제2 피드백 신호(F2)를 이용하여, 공통전압 발생부(55)로부터 공급된 기준 공통전압(Vcom_R)을 보상한다. TFT는 1 프레임(Frame) 중에서, 1 수평기간 동안 공급되는 게이트 하이전압(Vgh)에 의해 턴-온되고, 나머지 기간 동안은 게이트 로우전압(Vgl)을 공급받아 턴-오프 상태를 유지한다. 이와 같이 대부분의 시간 동안 TFT의 게이트 단자로 공급되는 게이트 로우전압(Vgl)은 원래 직류 전압이지만, TFT의 다른 단으로 공급되는 데이터전압의 인버전에 대한 커플링으로 인해 공통전압(Vcom)과 동일한 리플(Ripple)을 가지는 교류파를 띄게 된다. 이로 인해, 게이트 로우전압(Vgl)을 통해서도 공통전압(Vcom)의 왜곡 측정이 가능하다. 따라서, 도 3에 도시된 본 발명의 실시 예에서는 제1 피드백 신호(F1)는 공통전압(Vcom)을 피드백하고, 제2 피드백 신호(F2)는 게이트 로우전압(Vgl)을 피드백하고 있지만, 제1 및 제2 피드백 신호(F1, F2)는 게이트 로우전압(Vgl) 또는 공통전압(Vcom)을 피드백하여 생성될 수 있다. 특히, 본 발명의 실시 예에서는 액정표시패널(53) 상단부 근방에 위치한 Vgl 발생부(58)에서 출력된 게이트 로우전압(Vgl)을 피드백함으로써 액정표시패널(53) 상단부에서 나타나는 공통전압(Vcom)의 왜곡을 측정할 수 있는 효과가 있다. 또한, Vgl 발생부(58)가 형성된 회로부에서 직접 신호를 피드백함에 따라 액정표시패널(53)로부터 신호를 피드백하는 것보다 정확한 신호를 얻을 수 있다.

[0045] 도 4는 공통전압 보상부(56)를 상세하게 나타내는 도면이다.

[0046] 도 4 참조하면, 공통전압 보상부(56)는 제1 반전 증폭기(56a)와 제2 반전 증폭기(56b)를 구비한다.

[0047] 제1 반전 증폭기(56a)는 제1 OP-Amp(OP1)를 포함하며, 제1 OP-Amp(OP1)의 반전 단자로는 제1 피드백 신호(F1), 비반전 단자로는 공통전압 발생부(55)로부터 공급된 기준 공통전압(Vcom_R)이 입력된다. 또한, 제1 피드백 신호(F1)의 입력 라인에는 제1 저항(R1)이 직렬로 접속되고, 제1 피드백 신호(F1)의 입력 라인과 제1 OP-Amp(OP1)의 출력 라인 사이에는 제2 저항(R2)이 제1 OP-Amp(OP1)과 병렬로 접속된다. 구체적으로, 제2 저항(R2)의 일측 단은 제1 저항(R1)과 제1 OP-Amp(OP1)의 반전 단자 사이에 접속된다. 이러한 제1 및 제2 저항(R1, R2)은 제1 반전 증폭기(56a)의 게인(Gain)을 설정하게 된다. 이에 따라, 제1 반전 증폭기(56a)는 제1 피드백 신호(F1)와 공통전압 발생부(55)로부터 공급된 기준 공통전압(Vcom_R)의 차를 반전 증폭시킨다. 다시 말해, 제1 반전 증폭기(56a)는 제1 피드백 신호(F1)가 기준 공통전압(Vcom_R)에 비해 왜곡되는 경우, 기준 공통전압(Vcom_R)을 기준으로 제1 피드백 신호(F1)를 반전 증폭시킨다. 이때, 제1 OP-Amp(OP1) 내의 지연값 및 제5 저항(R5)으로 인해 제1 반전 증폭기(56a)의 출력신호는 제1 피드백 신호(F1)에 비해 90° 내지 180° 지연된 위상

을 가진다.

- [0048] 제2 반전 증폭기(56b)는 제2 OP-Amp(OP2)를 포함하며, 제2 OP-Amp(OP2)의 반전 단자로는 제1 반전 증폭기(56a)의 출력신호와 제2 피드백 신호(F2)가 함께 입력되고, 비반전 단자로는 공통전압 발생부(55)로부터 공급된 기준 공통전압(Vcom_R)이 입력된다. 또한, 제2 피드백 신호(F2)의 입력 라인에는 제3 저항(R3)이 직렬로 접속되고, 제2 피드백 신호(F2)의 입력 라인과 제2 OP-Amp(OP2)의 출력 라인 사이에는 제4 저항(R4)이 제2 OP-Amp(OP2)와 병렬로 접속된다. 구체적으로, 제4 저항(R4)의 일측 단은 제3 저항(R3)과 제2 OP-Amp(OP2)의 반전 단자 사이에 접속되며, 제1 반전 증폭기(56a)의 출력 라인 또한 제3 저항(R3)과 제2 OP-Amp(OP2)의 반전 단자 사이에 접속된다. 제3 및 제4 저항(R3, R4)은 제2 반전 증폭기(56b)의 게인(Gain)을 설정하게 된다. 이에 따라, 제2 반전 증폭기(56b)는 제2 피드백 신호(F2)와 제1 반전 증폭기(56a) 출력신호의 합과 공통전압 발생부(55)로부터 공급된 기준 공통전압(Vcom_R)의 차를 반전 증폭시킨다. 다시 말해, 제2 반전 증폭기(56b)는 제2 피드백 신호(F2)와 제1 반전 증폭기(56a) 출력신호의 합이 기준 공통전압(Vcom_R)에 비해 왜곡되는 경우, 기준 공통전압(Vcom_R)을 기준으로 제2 피드백 신호(F2)와 제1 반전 증폭기(56a) 출력신호의 합을 반전 증폭시킨다. 결과적으로, 제2 반전 증폭기(56b)의 출력신호, 즉 공통전압 보상부(56)의 출력신호는 피드백한 신호들에 대해 반전된 신호로써 액정표시패널(53)의 공통전압 공급 라인(54)에 공급되어 공통전압(Vcom)이 직류 전압 상태를 유지할 수 있도록 한다.
- [0049] 이와 같이, 본 발명의 실시 예에 따른 액정표시장치는 액정표시패널(53)의 상단부 및 하단부에서 공통전압(Vcom)의 왜곡을 피드백하여 피드백된 신호에 반전되는 공통전압(Vcom)을 다시 액정표시패널(53)의 공통전압 공급 라인(54)에 공급한다. 이에 따라, 본 발명의 실시 예에 따른 액정표시장치는 액정표시패널(53)의 상단부에서 발생하는 공통전압(Vcom)의 왜곡뿐만 아니라 하단부에서 발생하는 공통전압(Vcom)의 왜곡도 보상할 수 있다.
- [0050] 도 5는 도 3 및 도 4에 도시된 공통전압 보상부(56)의 구동을 설명하기 위한 파형도이다.
- [0051] 제1 피드백 신호(F1)는 액정표시패널(53) 하단부의 공통전압(Vcom)을 피드백한 신호로써, 도 5에 도시된 바와 같이 Vg1 발생부(58)에서 발생된 게이트 로우전압(Vg1)을 피드백한 신호인 제2 피드백 신호(F2)에 비해 리플이 크다. 이러한 제1 피드백 신호(F1)는 제1 반전 증폭기(56a)를 통해 반전 증폭됨과 아울러, 상술한 바와 같이 제1 OP-Amp(OP1) 내의 지연값 및 제5 저항(R5)으로 인해 90° 내지 180° 지연되어 출력된다. 도 5에 도시된 제1 반전 증폭기(56a) 출력신호는 제1 피드백 신호(F1)에 비해 위상이 90° 지연되어 반전된 예를 나타내고 있다.
- [0052] 제1 반전 증폭기(56a) 출력신호는 제2 피드백 신호(F2)와 합쳐져 제2 OP-Amp(OP2)에 입력됨으로써 제2 OP-Amp(OP2) 입력신호는 도 5에 도시된 바와 같은 위상을 가진다. 이때, 제1 반전 증폭기(56a) 출력신호와 제2 피드백 신호(F2)는 각각 다른 전압값을 가질 수 있으나, 이 경우에도 제2 OP-Amp(OP2) 입력신호는 도 5에 도시된 위상과 동일한 위상을 가지게 된다. 제2 OP-Amp(OP2) 입력신호는 제2 반전 증폭기(56b)를 통해 반전 증폭되어 출력된다. 도 5에 도시된 제2 반전 증폭기(56b) 출력신호는 제2 OP-Amp(OP2) 입력신호에 대해 반전된 예를 나타내고 있다.
- [0053] 이러한 제2 반전 증폭기(56b) 출력신호는 공통전압 보상부(56)의 최종 출력신호로써 액정표시패널(53)의 공통전압 공급 라인(54)으로 공급된다. 즉, 제2 반전 증폭기(56b) 출력신호는 제1 및 제2 피드백 신호(F1, F2)와 반전 관계의 위상을 가짐으로써 액정표시패널(53) 내에서 공통전압(Vcom)이 왜곡되는 경우 왜곡된 공통전압(Vcom)을 계속해서 보상하게 된다. 다시 말해, 공통전압 보상부(56)를 통해 액정표시패널(53)에 공급되는 공통전압(Vcom)은 제1 및 제2 피드백 신호(F1, F2)에 의해 유동적으로 변화하는 교류 파형을 가지게 된다. 단, 액정표시장치의 전원이 켜져 구동이 시작되면, 액정표시패널(53)로부터 받을 수 있는 피드백 신호들이 없으므로 액정표시패널(53)에 처음으로 공급되는 공통전압(Vcom)은 공통전압 발생부(55)로부터 공급된 직류 상태의 기준 공통전압(Vcom_R)이 된다.
- [0054] 이와 같이, 본 발명의 실시 예에 따른 액정표시장치는 액정표시패널(53)에서 발생하는 공통전압(Vcom)의 왜곡을 보상할 수 있으며, 특히 액정표시패널(53)의 하단부에서 더욱 심화되는 공통전압(Vcom)의 왜곡 보상이 가능하다.

발명의 효과

- [0055] 상술한 바와 같이, 본 발명에 따른 액정표시장치 및 그 구동방법은 액정표시패널의 상단부 및 하단부로부터 공통전압의 왜곡을 피드백함으로써, 액정표시패널 상단부에서 발생하는 공통전압의 왜곡을 보상할 수 있을 뿐만

아니라, 액정표시패널 하단부에서 더욱 심화되는 공통전압의 왜곡을 보상한다. 이에 따라, 본 발명에 따른 액정표시장치 및 그 구동방법은 액정표시패널에서 발생하는 공통전압의 왜곡을 감소시킬 수 있다.

[0056] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

[0001] 도 1은 종래 액정표시장치를 나타내는 도면.

[0002] 도 2는 공통전압의 왜곡을 나타내는 도면.

[0003] 도 3은 본 발명에 따른 액정표시장치를 나타내는 도면.

[0004] 도 4는 도 3에 도시된 공통전압 보상부를 나타내는 도면.

[0005] 도 5는 도 3 및 도 4에 도시된 공통전압 보상부의 구동을 설명하기 위한 파형도.

[0006] <도면의 주요 부분에 대한 부호의 간단한 설명>

[0007] 11, 51 : 데이터 구동회로

12, 52 : 게이트 구동회로

[0008] 13, 53 : 액정표시패널

14, 52 : 공통전압 공급 라인

[0009] 55 : 공통전압 발생부

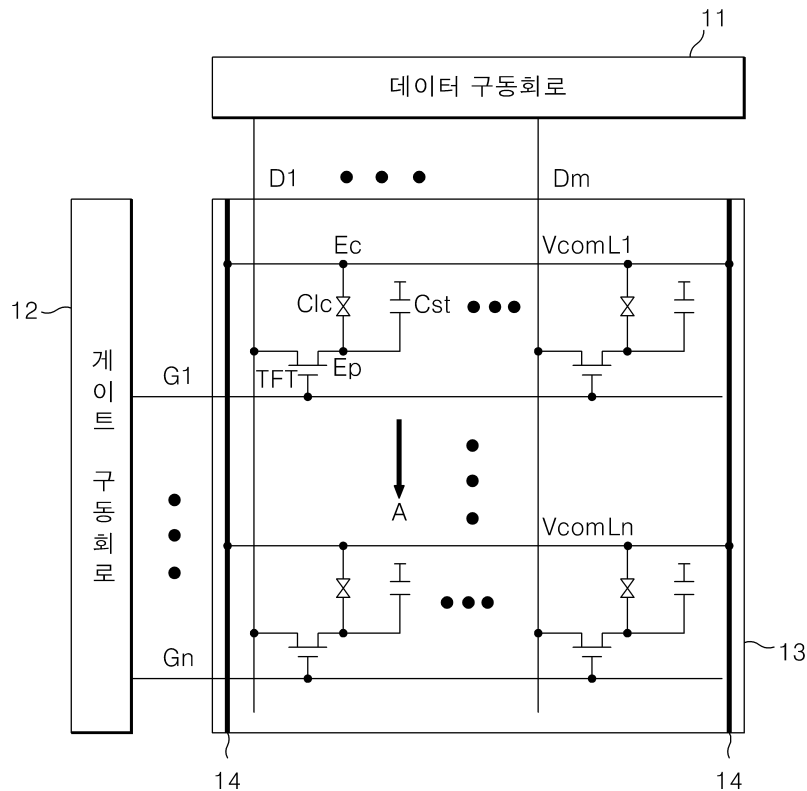
56 : 공통전압 보상부

[0010] 57 : V_{gh} 발생부

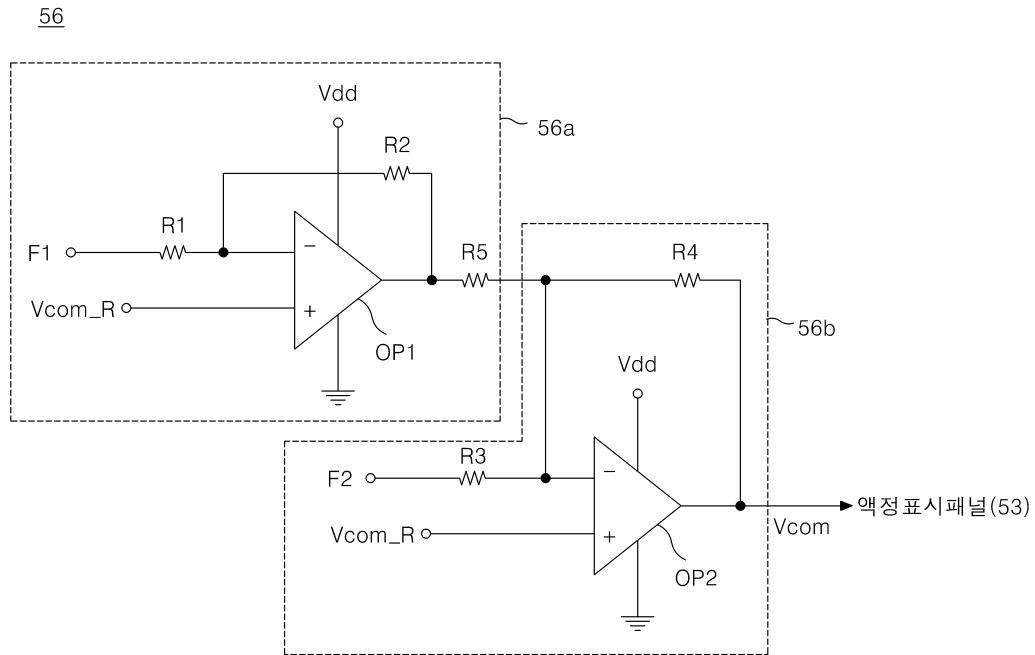
58 : V_{gl} 발생부

도면

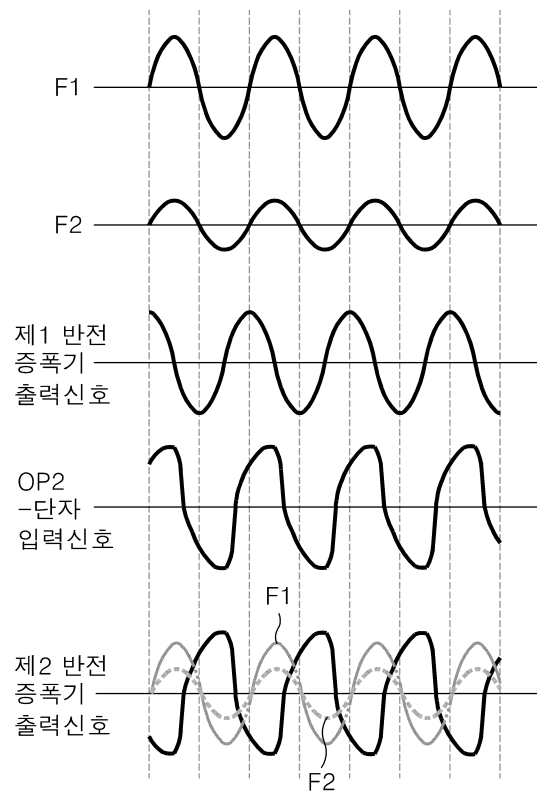
도면1



도면4



도면5



专利名称(译)	标题：液晶显示装置及其驱动方法		
公开(公告)号	KR101321180B1	公开(公告)日	2013-10-22
申请号	KR1020060136042	申请日	2006-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SONG BYUNG CHAN		
发明人	SONG,BYUNG CHAN		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3655 G09G3/3696 G09G2300/0819 G09G2310/0291 G09G2320/0209		
其他公开文献	KR1020080061120A		
外部链接	Espacenet		

摘要(译)

液晶显示装置及其驱动方法技术领域本发明涉及一种能够降低公共电压的畸变的液晶显示装置及其驱动方法。液晶显示装置包括：公共电极，通过公共电压供给线供给公共电压；多条数据线，供给数据电压；以及多条栅极线，供给在栅极高电压和栅极低电压之间摆动的扫描脉冲。一种液晶显示面板，具有显示面板；并且，从液晶显示面板的上端和下端中的每一个检测公共电压和栅极低电压中的至少一个，以反转和放大检测到的电压，并将反相的放大电压提供给公共电压供应线。和一个共同的电压补偿单元。

