



(19) 대한민국특허청(KR)
 (12) 등록특허공보(B1)

(51) Int. Cl.

G09G 3/36 (2006.01)

(45) 공고일자

2007년04월16일

(11) 등록번호

10-0708241

(24) 등록일자

2007년04월10일

(21) 출원번호 10-2005-0069782
 (22) 출원일자 2005년07월29일
 심사청구일자 2005년07월29일

(65) 공개번호 10-2006-0048969
 (43) 공개일자 2006년05월18일

(30) 우선권주장 JP-P-2004-00221220 2004년07월29일 일본(JP)

(73) 특허권자 엔이씨 일렉트로닉스 가부시끼가이샤
 일본 211-8668 가나가와케 가와사끼시 나카하라ку 시모누마베 1753

(72) 발명자 하시모토 요시하루
 일본 가나가와케 가와사끼시 나카하라쿠 고스기마치 1쵸메 403-53엔이
 씨 트로닉스 가부시끼가이샤 나이

구메타 마사유키
 일본 가나가와케 가와사끼시 나카하라쿠 고스기마치 1쵸메 403-53엔이
 씨 마이크로 시스템, 엘티디. 나이

마츠우라 고우지
 일본 가나가와케 가와사끼시 나카하라쿠 고스기마치 1쵸메 403-53엔이
 씨 마이크로 시스템, 엘티디. 나이

(74) 대리인 특허법인코리아나

(56) 선행기술조사문현

JP2002091400 A

JP09090908 A

JP2002215115 A

* 심사관에 의하여 인용된 문현

심사관 : 김연호

전체 청구항 수 : 총 7 항

(54) 액정 표시 장치 및 그 구동 회로

(57) 요약

(과제) 액정 표시 장치에서의 대기 화면에서의 소비 전력을 저감한다.

(해결수단) 액정 표시 장치가 대기 화면일 때에 CPU로부터 전력감소 신호가 입력되어, 2 값 모드, 패셀 모드를 판정한다. 2 값 모드일 때에는, 통상 표시 모드의 도트 반전 구동에 대하여 V 라인 반전 구동으로 하여 전력감소화를 피한다. 패셀 모드의 때에는, 2 값 모드가 아니면 표시 영역을 도트 반전 구동하고 비표시 영역은 V 라인 반전 구동하지만, 2 값 모드의 경우에는 표시 영역과 비표시 영역을 다른 주파수로 V 라인 반전 구동한다.

대표도

도 12

특허청구의 범위

청구항 1.

복수의 주사선과 복수의 데이터선의 각 교점에 화소를 배치한 액정 표시 장치로서,

통상 표시 모드에서는 2 의 n 승 값의 전압으로부터 n 비트의 디지털 화상 신호의 전(全)비트에 대응한 전압을 선택하여 도트 반전 구동 방식으로 상기 데이터선을 구동하고,

2 값 모드에서는, 전압 - 투과율 특성의 포화영역에 있는 2 값의 전압으로부터, n 비트의 디지털 화상 신호의 최상위 비트에 대응한 전압을 선택하여 V 라인 반전 방식으로 상기 데이터선을 구동하는 것을 특징으로 하는 액정 표시 장치.

청구항 2.

삭제

청구항 3.

삭제

청구항 4.

삭제

청구항 5.

제 1 항에 있어서,

상기 V 라인 반전 구동 방식의 프레임 주파수를 상기 도트 반전 구동 방식의 프레임 주파수보다도 낮게 설정하는 것을 특징으로 하는 액정 표시 장치.

청구항 6.

삭제

청구항 7.

제 1 항에 있어서,

상기 2 값 모드 신호는 휴대 전화기 등의 휴대형 전자기기의 CPU로부터 입력되는 것을 특징으로 하는 액정 표시 장치.

청구항 8.

복수의 주사선과 복수의 데이터선의 각 교점에 화소를 배치한 액정 표시 장치의 구동 회로로서,

최소 인가 전압과 최대 인가 전압의 사이를 감마 특성에 적합하도록 분압하여 복수의 계조 전압을 생성하는 감마 생성 회로를 구비하고,

통상 표시 모드와는 다른 모드시에 입력되는 2 값 모드 신호에 대응하여, 상기 감마 생성 회로의 최소 인가 전압과 최대 인가 전압 이외의 복수의 계조 전압을 생성하는 저항 스트링 회로에 흐르는 전류값을 가변하는 것을 특징으로 하는 액정 표시 장치의 구동 회로.

청구항 9.

제 8 항에 있어서,

디지털 화상 신호에 대응한 액정 공통 전극의 전압을 기준으로 하여 정극의 화상 신호를 상기 데이터선에 공급하는 정극 D/A 변환 회로와, 부극의 화상 신호를 상기 데이터선에 공급하는 부극 D/A 변환 회로; 및

상기 정극의 화상 신호 또는 부극의 화상 신호를 선택하는 복수의 스위치와 콘덴서로 구성한 전환 회로를 구비하고,

제 1 기간에 상기 정극의 화상 신호를 인가한 데이터선과 콘덴서의 일단을 스위치 온하고 접속하여 정극의 전하를 축적하고, 상기 부극의 화상 신호를 인가한 데이터선과 콘덴서의 타단을 스위치 온하고 접속하여 부극의 전하를 축적하며, 제 2 기간에 상기 콘덴서의 단자를 교체하는 것을 특징으로 하는 액정 표시 장치의 구동 회로.

청구항 10.

제 9 항에 있어서,

상기 콘덴서의 단자의 교체는 통상 표시 모드와는 다른 모드시에 입력되는 2 값 모드 신호에 대응하고,

V 라인 반전 구동시에는 1 프레임마다, n 도트 반전 구동시에는 n 주사 라인마다 실시하는 것을 특징으로 하는 액정 표시 장치의 구동 회로.

청구항 11.

제 8 항 내지 제 10 항 중 어느 한 항에 있어서,

상기 2 값 모드 신호는 휴대 전화기 등의 휴대형 전자기기의 CPU로부터 입력되는 것을 특징으로 하는 액정 표시 장치의 구동 회로.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관하여, 특히, 액티브 매트릭스형 액정 표시 장치의 저소비 전력화를 꾀한 기술에 관한 것이다.

액정 표시 장치는, 저소비 전력, 경량, 박형으로 휴대 전화기 등 여러가지 전자기기의 표시 장치에 채용되고 있다. 액정 표시 장치에는, 단순 매트릭스형과 화소에 TFT (Thin Film Transistor) 등의 액티브 소자를 사용한 액티브 매트릭스형 (AMLCD; Active Matrix Liquid Crystal Display) 등이 있다. 이 액티브 매트릭스형 액정 표시 장치의 구동 방법으로서, 프레임 반전 구동, H 라인 반전 (라인 반전) 구동, V 라인 반전 (칼럼 반전) 구동, 도트 반전 구동이 알려져 있다. 이들 중, 프레임 반전 구동은 플리커가 보이기 쉽다는 문제가 있고, 또한 V 라인 반전 구동은 플리커가 보기 어렵지만 세로 줄무늬가 보이기 쉽다는 문제가 있기 때문에, 이들의 구동 방식이 통상 사용되는 경우는 없다. 그 때문에, 소형의 액정 표시 장치에서는 플리커가 보이기 어려운 H 라인 반전 구동을 사용하고, 대형의 액정 표시 장치에서는 플리커가 거의 발생하지 않는 도트 반전 구동을 사용하고 있다.

한편, 이 도트 반전 구동은 크로스토크, 플리커 등에 우수하지만 소비 전력이 크다는 문제가 있다. 이러한 소비 전력을 억제하기 위해서, 특허문현 1에 의하면, 입력 화상 신호의 움직임을 검출하는 움직임 검출 수단을 형성하고, 이 움직임 검출 수단의 출력에 적응하여 구동 주파수, 구동 방식, 백라이트 점등 방식 중 적어도 하나를 가변하는 기술이 제안되고 있다. 특허문현 1에서는, 구동 주파수를 높인 경우, 동화 (動畫) 표시에서의 과제인 움직임 열화 (Motion blur)를 해소하는 효과가 있는 반면, 정지화 (靜止畫) 표시에 있어서 소비 전력이 증대하여 백라이트 점등 방식을 간헐 발광으로 한 경우, 동화 표시에 있어서의 움직임 열화를 해소하는 효과가 있는 반면, 정지화 표시에 있어서 플리커가 증대한다는 기재가 있다. 특허문현 1에서는, 정지화에서는 구동 주파수를 동기 신호에 준하여 도트 반전 구동하고, 동화에서는 구동 주파수를 동기 신호보다 높여 V 라인 반전 구동하는 것이 제안되고 있다. 이에 의해, 정지화상에서는 크로스토크 및 플리커의 억제를 우선하는 제어를 실시하고, 동화에서는 소비 전력의 저감을 우선한 제어를 실시하게 된다. 또한, 정지화상에서는 백라이트를 연속 점등으로 하고, 동화의 때에는 간헐 점등으로 하는 것이 제안되고 있어, 이에 의해 정지화상에서는 플리커의 억제를 우선하는 제어를 실시하고, 동화에서는 움직임 열화의 개선을 우선하는 제어를 실시하게 된다.

발명이 이루고자 하는 기술적 과제

그런데, 투과형의 액정 표시 장치에서는 태양광 등 백라이트보다 밝은 환경 하에서는 표시 화면은 어두워져 버리고, 반사형의 액정 표시 장치에서는 암소 (暗所)에서 사용하면 표시 화면이 어두워져 버리기 때문에, 휴대형 전자기기의 표시 장치에는, 투과도 반사도 할 수 있는 반투과형의 액정 표시 장치가 사용되는 경우가 많다. 이러한 반투과형의 액정 표시 장치에서는, 특허문현 1과 같이 V 라인 반전 구동하여 백라이트를 간헐 발광하여 플리커를 억제하려고 해도 태양광 하에서는 플리커가 보여 버린다.

또한, 휴대 전화기 등 휴대형 전자기기의 표시 장치에서는, 소비 전력을 저감하는 것이 중요하고, 특히 대기 화면의 소비 전력을 저감하는 기술이 요망되지만, 특허문현 1의 기술은 정지화상과 동화를 검출하여 구동 주파수, 구동 방식, 백라이트 점등 방식을 제어할 뿐으로, 정지화상의 상태가 많은 대기 화면에서의 소비 전력의 저감에 대해서는 유효하지는 않다. 특히, 대기 화면은 표시 장치의 일부만을 표시에 사용하는 파셀 표시를 실시하는 경우가 많지만, 특허문현 1에서는 이러한 파셀 표시에 관해서 고려되어 있지 않기 때문에, 소비 전력을 저감하는데에는 반드시 유효하지는 않다.

본 발명의 목적은, 액정 표시 장치의 소비 전력을 저감하고, 특히 휴대형 전자기기의 표시 장치에 있어서의 대기 화면에서의 소비 전력의 저감을 가능하게 한 액정 표시 장치 및 그 구동 회로를 제공하는 것이다.

발명의 구성

과제를 해결하기 위한 수단

본 발명은, 복수의 주사선과 복수의 데이터선의 각 교점에 화소를 배치한 액정 표시 장치로서, 통상 표시 모드와는 다른 모드시에 입력되는 전력감소 신호에 대응하여 구동 방식 또는 구동 주파수의 적어도 하나를 변경하는 것을 특징으로 한다. 구체적으로는, 전력감소 신호는 2 값 모드의 신호이고, 이 2 값 모드에서는 n 비트의 디지털 화상 신호의 최상위 비트에 대응한 2 값의 전압으로부터 하나의 전압을 선택하여 제 1 구동 방식으로 데이터선을 구동하고, 통상 표시 모드에서는 n 비트의 디지털 화상 신호의 전(全)비트에 대응한 2의 n승 값의 전압으로부터 하나의 전압을 선택하여 제 2 구동 방식으로 데이터선을 구동한다. 또는, 전력감소 신호는 파셀 모드의 신호이고, 이 파셀 모드에서는, 파셀 비표시 영역에서는 화상 오프 전압에서 제 1 구동 방식으로 데이터선을 구동하고, 파셀 표시 영역에서는 2 값 모드일 때에는 제 1 구동 방식으로 데이터선을 구동하고, 2 값 모드가 아닐 때에는 디지털 화상 신호의 n 비트에 대응한 2의 n승 값의 전압으로부터 하나의 전압을 선택하여 제 2 구동 방식으로 데이터선을 구동한다.

여기서, 제 1 구동 방식은 V 라인 반전 구동 방식으로, 제 2 구동 방식은 도트 반전 구동 방식으로 한다. 이 경우에, 제 1 구동 방식의 프레임 주파수를 제 2 구동 방식의 프레임 주파수보다도 낮게 설정하도록 해도 된다. 또는, 제 1 구동 방식은 프레임 반전 구동 방식으로, 제 2 구동 방식은 H 라인 반전 구동 방식으로 한다.

본 발명은 복수의 주사선과 복수의 데이터선의 각 교점에 화소를 배치한 액정 표시 장치의 구동 회로로서, 최소 인가 전압과 최대 인가 전압의 사이를 감마 특성에 적합하도록 분압하여 복수의 계조 전압을 생성하는 감마 생성 회로를 적어도 구비하고, 통상 표시 모드와는 다른 모드시에 입력되는 전력감소 신호에 대응하여, 감마 생성 회로의 최소 인가 전압과 최대 인가 전압 이외의 복수의 계조 전압을 생성하는 저항 스트링 회로에 흐르는 전류값을 가변하는 것을 특징으로 한다. 예를 들어, 디지털 화상 신호에 대응한 액정 공통 전극의 전압률 기준으로 하여 정극의 화상 신호를 상기 데이터선에 공급하는 정극 D/A 변환 회로와, 부극의 화상 신호를 상기 데이터선에 공급하는 부극 D/A 변환 회로와, 상기 정극의 화상 신호 또는 부극의 화상 신호를 선택하는 복수의 스위치와 콘덴서로 구성한 전환 회로를 구비하고, 제 1 기간에 상기 정극의 화상 신호를 인가한 데이터선과 콘덴서의 일단을 스위치 온하고 접속하여 정극의 전하를 축적하며, 상기 부극의 화상 신호를 인가한 데이터선과 콘덴서의 타단을 스위치 온하고 접속하여 부극의 전하를 축적하여, 제 2 기간에 상기 콘덴서의 단자를 교체하는 구성으로 한다. 콘덴서의 단자의 교체는, 통상 표시 모드와는 다른 모드시에 입력되는 전력감소 신호에 대응하여, V 라인 반전 구동시에는 1 프레임마다, n 도트 반전 구동시에는 n 주사 라인마다 실시하는 구성으로 한다.

실시예 1

다음으로, 본 발명의 실시예 1 을 도면을 참조하여 설명한다. 도 1 은 본 발명의 액정 표시 장치 (1) 의 실시예 1 의 블록도이다. 액정 표시 장치 (1) 는, 복수의 주사선과 복수의 데이터선의 각 교점에, 도에는 나타나지 않은 다수의 화소를 배치한 액정 패널 (2) 과, 상기 주사선을 구동하기 위한 주사선 구동 회로 (4) 와, 상기 데이터선을 구동하기 위한 데이터선 구동 회로 (5) 와, 이들 주사선 구동 회로 (4) 와 데이터선 구동 회로 (5) 를 제어하기 위한 표시 제어 회로 (3) 를 구비하고 있다. 또한, 도면에는 나타나지 않지만 액정 표시 장치 (1) 에는 전원 회로 등을 포함하고 있다. 상기 표시 제어 회로 (3) 에는 휴대 전화기와 같은 휴대형 전자기기의 CPU (6) 로부터 입력되는 화상 신호를 포함하는 제어 신호가 입력되고, 이 제어 신호에 따라서 상기 액정 패널에 화상을 표시한다. 또한, 상기 제어 신호에는 후술하는 바와 같이 전력감소 신호가 포함되어 있어, 이 전력감소 신호에 대응하여 상기 주사선 구동 회로 (4) 와 데이터선 구동 회로 (5) 에서의 구동 방식 또는 구동 주파수의 적어도 하나를 제어하도록 구성되어 있다.

여기서 실시예 1 에서는 상기 액정 표시 장치 (1) 를 휴대 전화기의 표시 장치에 적용하고 있는 것으로 한다. 휴대 전화기에서는 통화는 하고 있지 않지만 전파는 수신하고 있는 대기 상태가 있고, 이 대기 상태일 때에는 전력감소화를 위해, 제 1 단계에서는 소정 시간 키조작을 하지 않으면 백라이트가 어두워지고, 제 2 단계에서는 백라이트가 소등하며, 제 3 단계에서는 표시 화면이 시간 표시 등의 대기 화면으로 바뀐다. 그리고, 실시예 1 에서는 이 대기 상태일 때의 전력감소화를 피하기 위해서, 상기 CPU (6) 로부터는 통상 표시 모드에서 64계조 표시하고 있던 것을 2계조까지 감색하는 2 값 모드로 하는 신호를 출력하여, 이 신호를 본 발명에서의 「전력감소 신호」로써 상기 표시 제어 회로 (3) 에 입력한다.

도 2 는 실시예 1 의 액정 표시 장치의 구동 방식을 결정하는 플로우차트 (S100) 이고, CPU (6) 로부터의 제어 신호를 입력하면 (S101), 해당 제어 신호를 판정하고 (S102), 판정의 결과 제어 신호가 2 값 모드, 즉, 전력감소 신호가 아닌 통상 표시 모드에서는 도트 반전 구동을 실시하여 (S103), 해당 제어 신호가 전력감소 신호일 때의 2 값 모드에서는 V 라인 반전 구동 (칼럼 반전 구동이라고도 한다) 을 실시한다 (S104).

여기서, 도트 반전 구동은, 도 3(a) 에 나타내는 바와 같은 인접하는 화소의 극성을 서로 다르도록 구동하는 방식이고, 1 주사 라인마다 극성을 반전하는 것을 1 도트 반전 구동, 2 주사 라인마다 극성을 반전하는 것을 2 도트 반전 구동, n 주사 라인마다 극성을 반전하는 것을 n 도트 반전 구동이라고 하나, 여기서 n 은 표시 장치의 전주사선의 개수를 m 개로서 1 부터 ($m/2$) 까지의 수로 한다. 또한, V 라인 반전 구동은 m 개의 주사 라인의 기간에서 극성이 반전하지 않은 구동으로, 도 3(b) 에 나타내는 바와 같은 수평 방향에 대하여 인접하는 화소의 극성이 다르도록 구동하는 방식이다.

전력감소 신호에 의한 2 값 모드에서는, 도 4 에 나타내는 액정 투과율-전압 특성 (이하 V-T 특성이라고 부른다) 의 포화 영역을 사용하여 디지털 화상 신호의 최상위 비트가 0 이면 흑색 표시, 1 이면 백색 표시한다. 이것은 무인가시에는 투과율이 최대가 되고, 최대 전압 인가시에는 투과율이 최저로 되는 노멀리하이트 액정의 경우이다. 또한, 디지털 화상 신호가 6 비트의 64계조 표시의 예를 도시하고 있으나, 디지털 화상 신호는 5 비트 이하여야도, 7 비트 이상이어야도 된다.

도 5 는 상기 데이터선 구동 회로 (5) 의 일부의 회로도이다. 정극성 감마 생성 회로 (14) 및 이에 이어지는 정극성 D/A (디지털/아날로그) 변환 회로 (11) 와, 부극성 감마 생성 회로 (15) 및 이에 이어지는 부극성 D/A 변환 회로 (12) 와, 이를 정극성 D/A 변환 회로 (11) 와 부극성 D/A 변환 회로 (12) 로부터 출력되는 신호를 선택하여 데이터선 Y1, Y2, … 를 구동하는 전환 회로 (13) 를 구비하고 있다. 또한, 이 전환 회로 (13) 에는 전하 회수 회로 (10) 가 형성되어 있다.

도 6 은 상기 정극성 D/A 변환 회로 (11) 와 부극성 D/A 변환 회로 (12) 의 기본 구성을 나타내는 회로도이다. 64값 (V0~V63) 의 전압 중에서 하나의 전압을 디지털 화상 신호에 대응하여 셀렉터 (16) 에서 선택하고, 제 1 구동 기간에 스위치 (18) 를 온, 스위치 (19) 를 오프하여 증폭기 (17) 에서 고속으로 소정의 전압까지 데이터선을 구동한다. 제 2 구동 기간에 스위치 (18) 를 오프, 스위치 (19) 를 온하여 셀렉터 (16) 에서 선택한 전압을 직접 데이터선에 인가하고 있다. 이 제 2 구동 기간에서는, 증폭기 (17) 의 바이어스 전류를 차단하여 소비 전력을 저감하고 있다.

여기서, V 라인 반전 구동의 결점인 세로의 줄무늬의 원인은, 데이터선 구동 회로의 출력 전압 격차에 의해 생기는 것과, 화소의 리크 전류에 의해 생기는 것이 있고, 데이터선 구동 회로 (5) 의 출력 전압 격차는 증폭기 (17) 의 오프셋 전압 격차가 원인인가 때문에, 셀렉터 (16) 에서 선택한 전압을 증폭기 (17) 에서 고속으로 구동한 후에 직접 데이터선에 인가함으로써 출력 전압 격차는 캔슬되기 때문에 화질은 향상한다. 또한, 액정 표시 장치의 화소수가 적을 때는 증폭기 (17) 와 스위치 (18, 19) 를 삭제하여, 직접 셀렉터 (16) 에서 선택한 전압에서 데이터선을 구동해도 된다.

한편, 도트 반전 구동을 가능하게 하는 D/A 변환 회로에서는, 디지털 화상 신호와 극성 신호에 따라 정극 및 부극의 화상 신호를 선택하여 데이터선을 구동하기 때문에, 전술한 바와 같이 정극 D/A 변환 회로 (11) 와 부극 D/A 변환 회로 (12) 를 형성하고, 전환 회로 (13) 에서 정극 또는 부극의 신호를 선택하여 데이터선을 구동하고 있다. 상기 전환 회로 (13) 는 홀수 번째와 짝수번째의 데이터선을 쌍으로 하여 각각 개별로 전환 동작되는 스위치 (41, 42, 43, 44) 를 구비한다. 또한, 도트 반전 구동은 소비 전력이 크기 때문에, 전환 회로 (13) 에 전력감소화를 위해서 전하 회수 회로 (10) 를 형성하고 있다.

도 5 에 상기 전하 회수 회로 (10) 를 나타내고 있는 바와 같이, 제 1 콘덴서 (47) 와 제 2 콘덴서 (48) 와 스위치 (45, 46) 의 쌍을 구비하고 있고, 홀수번째의 데이터선과 짝수번째의 데이터선을 셴트하거나, 또는 홀수번째의 데이터선끼리를 셴트하여 제 1 콘덴서에 접속하고, 짝수번째의 데이터선끼리를 셴트하여 제 2 콘덴서에 접속하여, 그 후, 제 1 콘덴서와 제 2 콘덴서의 접속을 교체시키는 것으로 소비 전력을 저감한다.

도 7 은 타이밍차트를 나타내며, 도 8 은 전환 회로 (13) 의 스위치 (41~46) 의 전환 상태의 모식도를 나타낸다. 도 7 에서, Hsync 는 수평 동기 신호, POL 은 극성 신호, SW** 는 D/A 변환 회로 (11, 12) 및 전환 회로 (13) 의 각 스위치** 의 온, 오프 상태를 나타내고 있다.

도 7 에 나타내는 a 기간은, 극성 신호 POL 이 H 레벨이고, 도 8(a) 에 나타내는 바와 같이 스위치 (41) 를 온하고, 그 밖의 스위치 (42, 43, 44, 45, 46) 는 오프하여 홀수번째의 데이터선을 정극 신호, 짝수번째의 데이터선을 부극 신호로 구동한다.

도 7 에 나타내는 b 기간은, 극성 신호 POL 이 L 레벨이고, 도 8(b) 에 나타내는 바와 같이 스위치 (42) 를 온하고, 그 밖의 스위치 (41, 43, 44, 45, 46) 는 오프하여 홀수번째의 데이터선을 부극 신호, 짝수번째의 데이터선을 정극 신호로 구동한다.

도 7 에 나타내는 c 기간은, 도 8(c) 에 나타내는 바와 같이 스위치 (43, 44, 45) 를 온하고, 그 밖의 스위치 (41, 42, 46) 는 오프하여 홀수번째의 데이터선을 전부 셴트하고, 각 홀수번째 데이터선의 전압과 콘덴서 (48) 의 전압을 평균화하여 플러스 전하를 축적, 짝수번째의 데이터선을 전부 셴트하고 각 짝수번째 데이터선의 전압과 콘덴서 (47) 의 전압을 평균화하여 마이너스 전하를 축적한다.

도 7 에 나타내는 d 기간은, 도 8(d) 에 나타내는 바와 같이 스위치 (43, 44, 46) 를 온하고, 그 밖의 스위치 (41, 42, 45) 는 오프하여 콘덴서 (48) 에 축적된 플러스 전하를 1 주사 라인 전에 부극이었던 짝수번째의 데이터선에 공급하고, 콘덴서 (47) 에 축적된 마이너스 전하를 1 주사 라인 전에 정극이었던 홀수번째의 데이터선에 공급함으로써 전하의 이동을 실시한다.

도 7에 나타내는 e 기간은, 도 8(d)에 나타내는 바와 같이 스위치 (43, 44, 46)를 온하고, 그 밖의 스위치 (41, 42, 45)는 오프하여 홀수번째의 데이터선을 전부 쇼트하고, 각 홀수번째 데이터선의 전압과 콘텐서 (47)의 전압을 평균화하여 마이너스 전하를 축적, 짝수번째의 데이터선을 전부 쇼트하여 각 짝수번째 데이터선의 전압과 콘텐서 (48)의 전압을 평균화하여 플러스 전하를 축적한다.

도 7에 나타내는 f 기간은, 도 8(c)에 나타내는 바와 같이 스위치 (43, 44, 45)를 온하고, 그 밖의 스위치 (41, 42, 46)는 오프하여 콘텐서 (48)에 축적된 플러스 전하를 1 주사 라인 전에 부극이었던 홀수번째의 데이터선에 공급하고, 콘텐서 (47)에 축적된 마이너스 전하를 1 주사 라인 전에 정극이었던 짝수번째의 데이터선에 공급함으로써 전하의 이동을 실시한다.

이상의 전하 회수는, 도트 반전 구동에서는 1 주사 라인마다 실시하고, V 라인 반전 구동에서는 1 프레임마다 실시한다.

상기 정극 감마 생성 회로 (14)는 미리 감마 특성에 대응한 정극의 복수의 계조 전압을 생성하고, 상기 부극 감마 생성 회로 (15)는 미리 감마 특성에 대응한 부극의 복수의 계조 전압을 생성한다. 도 9(a)에 정극 감마 생성 회로 (14)의 상세도를 나타내고, 도 9(b)에 부극 감마 생성 회로 (15)의 상세도를 나타낸다. 정극 감마 생성 회로 (14)는, 정극의 흑레벨의 전압값 (VPO)을 설정하는 D/A 변환 회로로 이루어지는 PHx 레지스터 (21)와 정극의 백레벨의 전압값 (VP63)을 설정하는 D/A 변환 회로로 이루어지는 PLX 레지스터 (22)를 구비하고, 부극 감마 생성 회로 (15)는, 부극의 흑레벨의 전압값 (VNO)을 설정하는 D/A 변환 회로로 이루어지는 NLx 레지스터 (31)와 부극의 백레벨의 전압값 (VN63)을 설정하는 D/A 변환 회로로 이루어지는 NHx 레지스터 (33)를 구비하고 있으며, 이들의 레지스터 조정함으로써 콘트라스트 등을 조정하고 있다. 또한, 미리 감마 특성에 적합하도록 복수의 저항을 직렬 접속한 저항 스트링 회로 (26, 36)로 그 밖의 계조 전압을 생성한다.

여기서, 실시예 1에서는 감마 특성을 미세조정할 수 있도록 스위치 (24, 34, 25, 35)에서 선택적으로 접속되는 저항 스트링 회로 (27, 37, 28, 38) 및 D/A 변환 회로 (23, 33)를 형성하고 있다. 그리고, 통상 표시 모드의 도트 반전 구동에서는, 스위치 (24, 25, 34, 35)를 온하여 정극 및 부극의 64값씩의 계조 전압을 생성하고, 2 값 모드에서는, 스위치 (24, 25, 34, 35)를 오프하여 저항 스트링 회로 (27, 37, 28, 38)에 흐르는 전류를 차단하여 소비 전력을 저감하고 있다.

통상 표시 모드의 도트 반전 구동에서는, 1 주사 라인마다 극성을 반전하여 구동하기 때문에 소비 전력이 커져버리지만, 2 값 모드의 V 라인 반전 구동은 도트 반전 구동에 비해 소비 전력이 적다. V 라인 반전 구동은, 도 4에 나타낸 선형 영역 (중간조 영역)에서는 세로 줄무늬나 플리커의 점에서 불리하지만, 포화 영역에서는 세로 줄무늬나 플리커는 거의 발생하지 않는다. 이것은, 세로 줄무늬나 플리커는 화소에 축적되는 전압이 변동함으로써 생기지만, 포화 영역에서는 전압 변동 하더라도 투과율에 대하여 거의 영향주지 않기 때문에 세로 줄무늬나 플리커는 보이지 않는 것이다. 특히 백레벨이면 커먼 전극과의 차가 적고, 리크 전류값도 적기 때문에 세로 줄무늬나 플리커는 보이지 않는다.

이상과 같이 하여, 통상 표시 모드에서는 도트 반전 구동하지만, 2 값 모드에서는 V 라인 반전 구동하여 소비 전력을 대폭 저감할 수 있다. 또한, 2 값 모드에서는 통상 표시 모드에 비해 프레임 주파수를 낮게 해도 된다. 예를 들어, 도 10의 구동 방식·주파수 결정 플로우차트 (S200)에 나타내는 바와 같이, 제어 신호가 입력되면 (S201), 제어 신호를 판정하여 (S202), 2 값 모드, 즉 전력감소 신호가 아닌 통상 표시 모드에서는 도트 판정 구동함과 함께 프레임 주파수를 30Hz로 하고 (S203), 2 값 모드에서는 V 라인 반전 구동함과 함께 프레임 주파수를 15Hz로 한다 (S204). 프레임 주파수를 낮게 하면 플리커가 나타나기 쉬운 것이 알려져 있지만, 포화 영역의 전압에서 구동함으로써 플리커는 보이지 않기 때문에 프레임 주파수를 낮게 하더라도 문제는 없다. 말할 것도 없이, 2 값 모드와 통상 표시 모드에서 프레임 주파수가 같아도 된다. 여기서, 클루 신호는 액정 표시 장치의 외부로부터 입력할 때도 있으며 액정 표시 장치 내부에 발진 회로를 형성하여 CPU의 신호와는 비동기로 신호를 생성해도 되고, 분주 회로 등으로 주파수를 낮게 한다.

실시예 2

실시예 2는, 대기 화면에서 전력감소화하는 구동 방법으로서, 도 11에 나타내는 바와 같은 특정 부분 영역은 표시를 실시하고, 그 밖의 영역에서는 비표시로 하는 부분 표시 모드 (이하, 패셜 모드라고 칭한다)를 실시하는 실시예이다. 여기에서는 G001~G181의 영역과, G204~G320의 영역은 대기 화면에서 표시를 실시하지 않고, 영역 G181~G204의 사이의 영역만을 대기 화면에서 패셜 표시를 실시하는 예를 나타내고 있다.

도 12에 실시예 2의 구동 방식 결정 플로우차트 (S300)를 나타낸다. 제어 신호를 입력한 뒤에 (S301), 이 제어 신호를 판정하고 (S302), 패셜 모드이면 2 값 모드가 아닌가를 판정한다 (S303). 패셜 표시 영역에 관해서는 64계조 모드이면 도

트 반전 구동하고 (S304), 2 갭 모드이면 V 라인 반전 구동한다 (S305). 또한, 어느 쪽의 모드의 경우라도 파셀 비표시 영역에 관해서는 V 라인 반전 구동으로, 주사선 구동을 비월 주사하고 프레임 주파수를 낮게 함으로써 소비 전력을 저감할 수 있다 (S304, S305). 예를 들어, 표시 영역은 프레임 주파수를 30Hz에서 실시하고, 비표시 영역은 4 프레임에 한번만 주사하여 7.5Hz에서 실시한다.

한편, 공정 S302의 판정에 있어서, 파셀 모드가 아닌 경우에는, 실시예 1과 같이 2 갭 모드인지 아닌지의 여부를 판정하고 (S306), 통상 표시 모드의 경우에는 도트 반전 구동을 실시하며 (S307), 2 갭 모드의 경우에는 V 라인 반전 구동을 실시한다 (S308). 어느 경우라도 프레임 주파수를 30Hz에서 실시한다.

도 13에 파셀 모드의 주사선 구동의 타이밍차트를 나타낸다. G181~G204가 파셀 표시 영역이기 때문에 순차 주사하지만, G001~G180, G205~G320은 비월 주사를 실시한다. 비월 주사는, 주사선 구동 회로의 출력 제어 신호 OE로 제어하고, OE 신호를 H 레벨로 하면 오프 전압, L 레벨이면 온 전압을 출력한다. 그 때문에, 도 13의 타이밍차트에 나타내는 바와 같이 비표시 영역은 4 프레임에서 1 프레임만 주사한다.

여기서, 소비 전력을 저감하기 위해서는 파셀 비표시 영역에서는, 액정의 공통 전극 전위와 거의 동일한 전압을 인가하는 것이 바람직하다. 파셀 비표시 영역에서는, 도 6에 나타낸 액정의 V-T 특성의 포화 영역의 무인가 전압으로 데이터선 및 화소를 구동한다. 노멀리 화이트 액정에서는 파셀 비표시 영역은 백색 표시가 된다. 또한, 파셀 비표시 영역을 백 이외의 색으로 하는 것도 가능하고, 도트 반전 구동에서는 1 주사 라인마다 극성을 변경하기 때문에, 최대 인가 전압에서 구동하면, 데이터선이나 화소의 기생 용량의 충방전 전력이 커지지만, V 라인 반전에서는 최대 인가 전압에서도 백 라스타 표시 등에서는 화소 신호는 변화하지 않기 때문에 화소의 충방전 전력은 있지만, 데이터선의 충방전 전력은 없기 때문에 소비 전력은 저감할 수 있기 때문에, 비표시 영역을 백 이외의 7 색 (흑, 적, 녹, 청, 시안, 마젠타, 엘로)으로 해도 된다.

실시예 3

최근의 휴대 전화기는 통화의 용도뿐만 아니라, 카메라 기능이나 TV 전화 등 여러가지 기능을 구비하지만, 카메라의 촬영시, TV 수신, TV 전화, 게임 등은 통화상을 공급하고, 그 외에는 정지화상을 공급하는 경우가 많다. 이와 같이 통화인지 정지화인지지는 휴대 전화의 사용자가 메뉴 화면이나 버튼 조작 등 선택함으로써 설정할 수 있기 때문에, 특허문현 1과 같이 화상의 변화를 판단할 필요도 없고, 통화시에는 CPU (6)로부터 표시 제어 회로 (3)에 통화 모드 신호를 공급하여, 이 통화 모드 신호에 의해 소비 전력의 저감을 피하는 것이 가능하게 된다.

실시예 3은 이 통화와 정지화상을 인식하여 소비 전력을 저감한 것으로, 도 14에 구동 방식·주파수 결정 플로우차트 (S400)를 나타낸다. 우선, 제어 신호가 입력되면 (S401), 통화 모드 신호인지 정지화 모드 신호인지를 판정한다 (S402). 통화 모드 신호가 공급되면, 도트 반전 구동으로 프레임 주파수를 60Hz까지 높이고, 윤곽 열화 등 잔상이 나오지 않도록 표시 프레임을 표시 프레임의 사이에 흑색 표시 프레임을 삽입한다 (S403). 통화 모드 신호가 공급되지 않으면 정지화 모드가 된다. 이 경우에는, 실시예 1, 2와 같이 CPU (6)로부터의 제어 신호가 전력감소 신호, 즉 2 갭 모드인지 아닌지를 판정하고 (S404), 2 갭 모드 신호가 공급되면, V 라인 반전 구동에서 프레임 주파수 30Hz로 하고 (S405), 2 갭 모드도 아니면 통상 표시 모드에서 도트 반전 구동으로 프레임 주파수 30Hz로 한다 (S406). 따라서, 정지화상에서 2 갭 모드일 때에 V 라인 반전 구동을 실시하여 전력감소화가 실현된다.

여기서, 통화 모드에서는, 인터레이싱 구동해도 되고, 처음에 주사선의 짹수번째를, 다음에 홀수번째를 처리한다. 1 회의 스캔으로 만들어진 화면을 필드라고 부르고, 필드 2 장으로 하나의 화면 (프레임)을 구성한다. TV에서 사용되고 있는 NTSC에서는 1 초 사이에 30 장의 화면 프레임을 표시하기 때문에, 60필드/초이다.

실시예 4

이상의 실시예 1~3에서는, CPU로부터의 전력감소 신호에 대응하여 도트 반전 구동과 V 라인 반전 구동을 전환하고 있으나, 도트 반전 구동을 H 라인 반전 구동, V 라인 반전 구동을 프레임 반전 구동으로 바꿔 두고, 전력감소 신호나 통화 모드 신호에 대응하여 H 라인 반전 구동과 프레임 반전 구동에서 전환해도 된다. 도 15 (a)는 프레임 반전 구동, 도 15 (b)는 H 라인 반전 구동을 설명하는 도면이다. 프레임 반전 구동은, 프레임마다 화소의 극성이 서로 다르도록 구동하는 방식이다. 또한, H 라인 반전 구동은, 수직 방향에 대하여 인접하는 화소의 극성이 다르도록 구동하는 방식이다.

발명의 효과

본 발명에 의하면, 통상 표시 모드에서는 도트 반전 구동하지만, 전력감소 신호가 입력되는 모드인 2 값 모드나 패셜 모드에서는 V 라인 반전 구동함으로써, 소비 전력을 저감할 수 있다. V 라인 반전 구동은 세로 줄무늬나 플리커의 점에서 불리 하지만, 2 값 모드에서는 포화 영역을 이용하기 때문에 세로 줄무늬나 플리커는 거의 발생하지 않는다. 이에 의해, 대기 화면에서의 표시의 소비 전력을 대폭 저감할 수 있다.

도면의 간단한 설명

도 1 은 본 발명의 액정 표시 장치의 블록도.

도 2 는 실시예 1 의 구동 방식을 형제하는 플로우차트.

도 3 은 액정 표시 장치의 도트 반전 구동시와 V 라인 반전 구동시의 각각에서의 화소의 극성을 나타내는 도면.

도 4 는 액정의 투과율 - 전압 특성의 도면.

도 5 는 데이터선 구동 회로의 회로도.

도 6 은 데이터선 구동 회로의 D/A 변환 회로의 도면.

도 7 은 데이터선 구동 회로의 타이밍차트.

도 8 은 데이터선 구동 회로의 화상 신호 출력의 전환 회로의 동작도.

도 9 는 정극 감마 생성 회로와 부극 감마 생성 회로의 상세도.

도 10 은 본 발명의 2 값 모드에 있어서의 구동 방식과 구동 주파수의 플로우차트.

도 11 은 액정 표시 장치의 패널 (partial) 모드의 표시 화면도.

도 12 는 본 발명의 패널 모드에 있어서의 구동 방식과 구동 주파수의 플로우차트.

도 13 은 본 발명의 패널 모드의 타이밍차트.

도 14 는 본 발명의 정지화 및 동화 모드에서의 플로우차트.

도 15 는 액정 표시 장치의 프레임 반전 구동시와 H 라인 반전 구동시의 화소의 극성을 나타내는 도면.

도면의 주요 부분에 대한 부호의 설명

1 : 액정 표시 장치

2 : 액정 패널

3 : 표시 제어 회로

4 : 주사선 구동 회로

5 : 데이터선 구동 회로

6 : CPU

10 : 전하 회수 회로

11 : 정극 D/A 변환 회로

12 : 부극 D/A 변환 회로

13 : 전환 회로

14 : 정극 감마 생성 회로

15 : 부극 감마 생성 회로

16 : 셀렉터

17 : 증폭기

18, 19 : 스위치

21 : PHx 레지스터

22 : PLx 레지스터

24, 25 : 스위치

26, 27, 28 : 저항 스트링 회로

32 : NHx 레지스터

33 : NLx 레지스터

34, 35 : 스위치

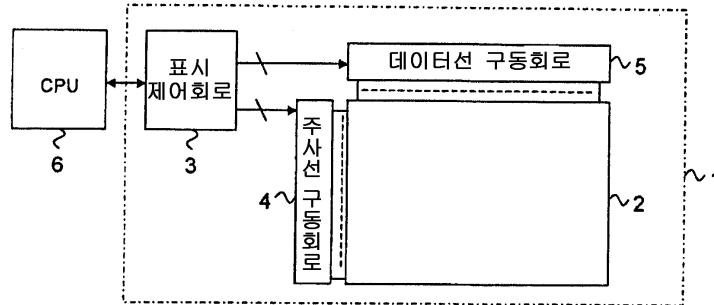
36, 37, 38 : 저항 스트링 회로

41~46 : 스위치

47, 48 : 콘텐서

도면

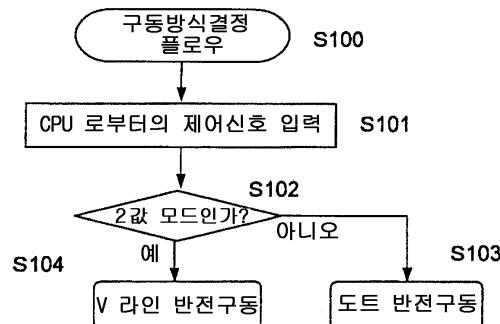
도면1



1: 액정표시장치

2: 액정 패널

도면2



도면3

(a) 도트반전구동

	Y1	Y2	Y3	Y4	Y5	Y6		Y1	Y2	Y3	Y4	Y5	Y6
①G1	+	-	+	-	+	-		-	+	-	+	-	+
②G2	-	+	-	+	-	+		+	-	+	-	+	-
③G3	+	-	+	-	+	-		-	+	-	+	-	+
④G4	-	+	-	+	-	+		+	-	+	-	+	-
⑤G5	+	-	+	-	+	-		-	+	-	+	-	+
⑥G6	-	+	-	+	-	+		+	-	+	-	+	-

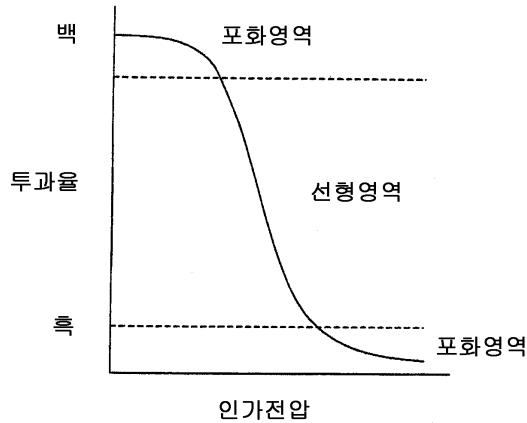
프레임마다 전환

(b) V 라인반전구동

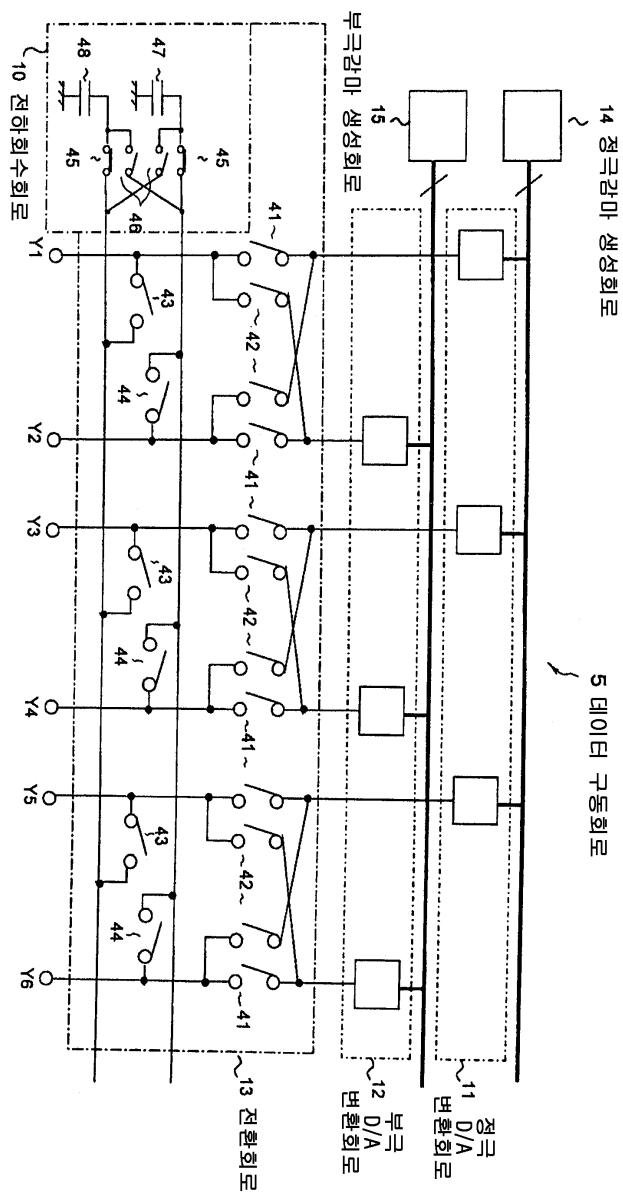
	Y1	Y2	Y3	Y4	Y5	Y6		Y1	Y2	Y3	Y4	Y5	Y6
①G1	+	-	+	-	+	-		-	+	-	+	-	+
②G2	+	-	+	-	+	-		-	+	-	+	-	+
③G3	+	-	+	-	+	-		-	+	-	+	-	+
④G4	+	-	+	-	+	-		-	+	-	+	-	+
⑤G5	+	-	+	-	+	-		-	+	-	+	-	+
⑥G6	+	-	+	-	+	-		-	+	-	+	-	+

프레임마다 전환

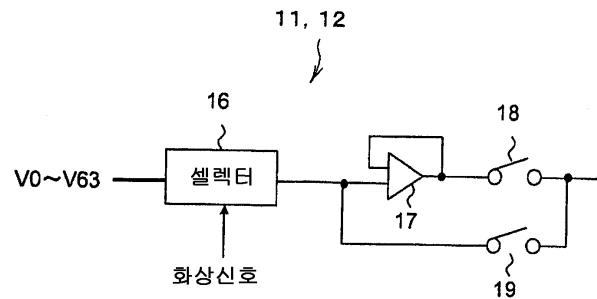
도면4



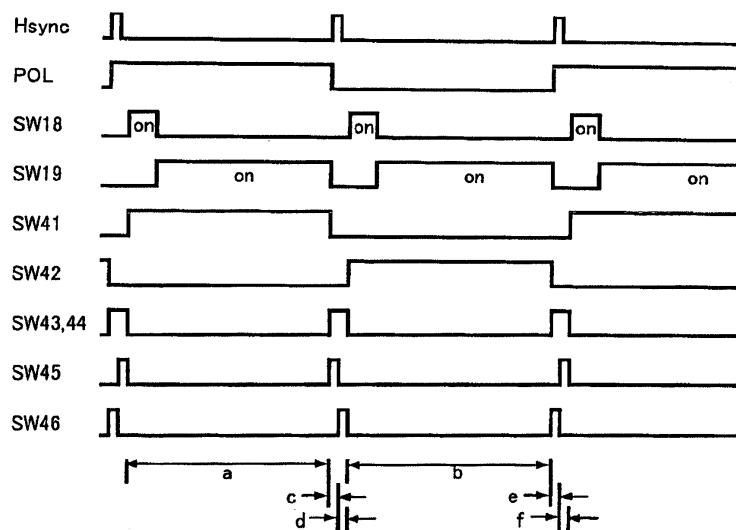
도면5



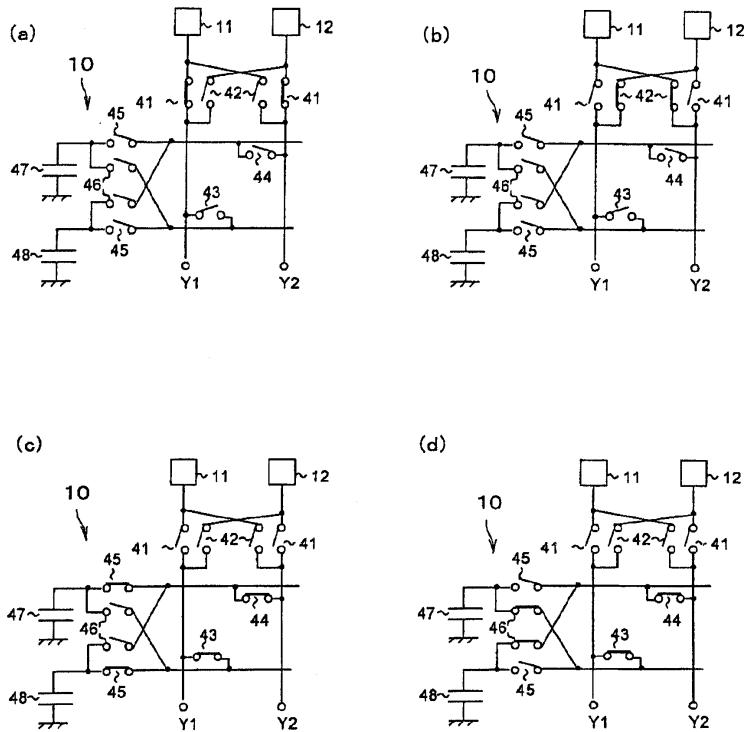
도면6



도면7

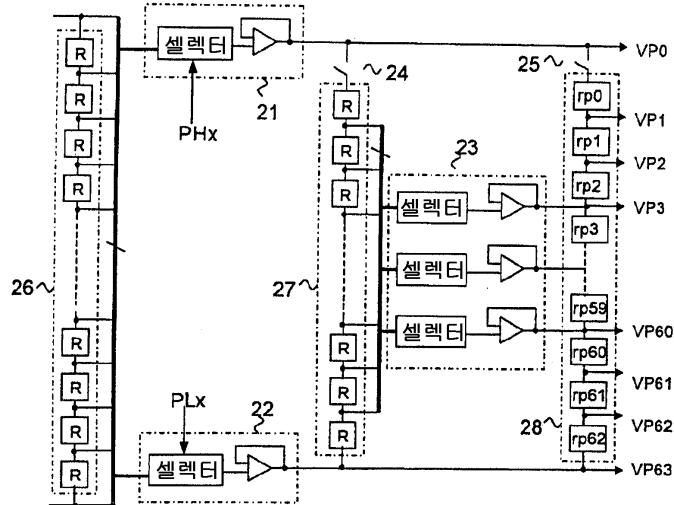


도면8

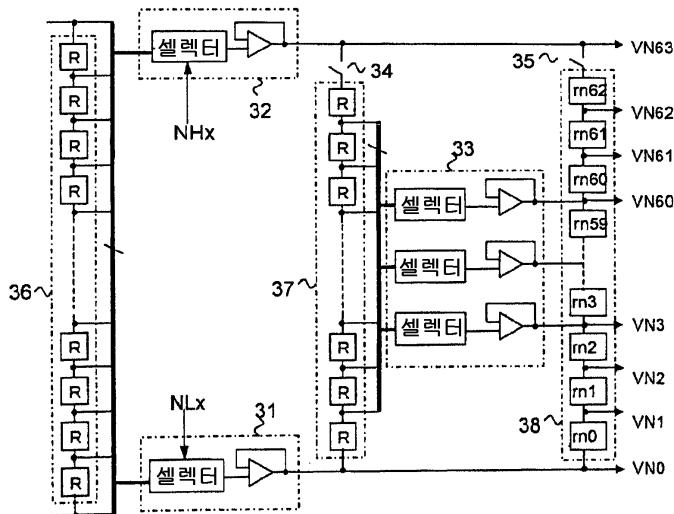


도면9

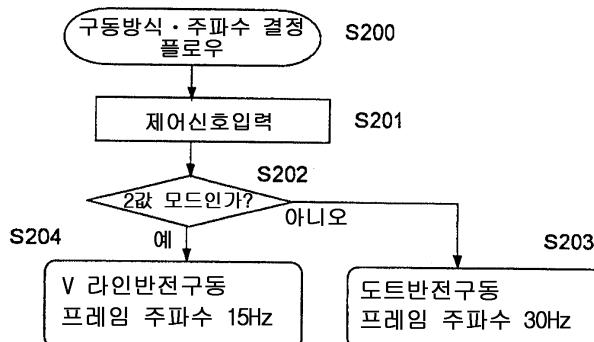
(a) 정극감마 생성회로 14



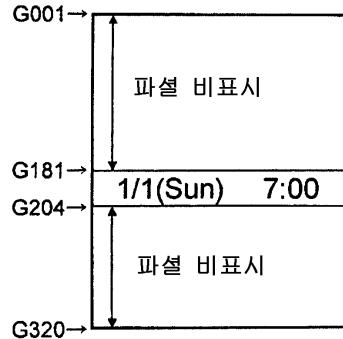
(b) 부극감마 생성회로 15



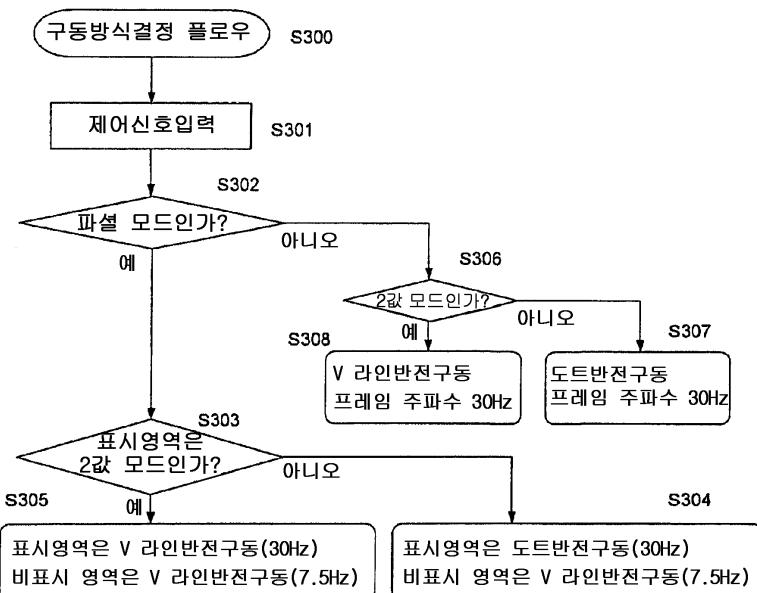
도면10



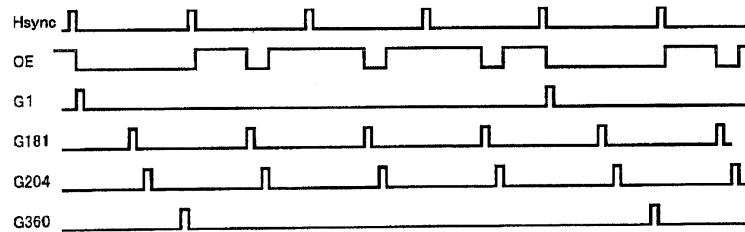
도면11



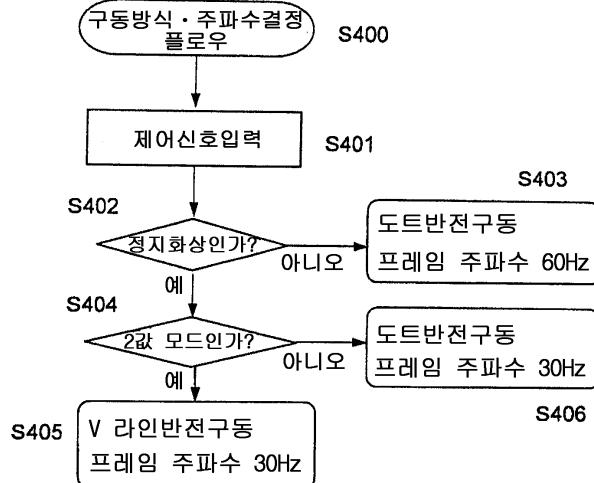
도면12



도면13

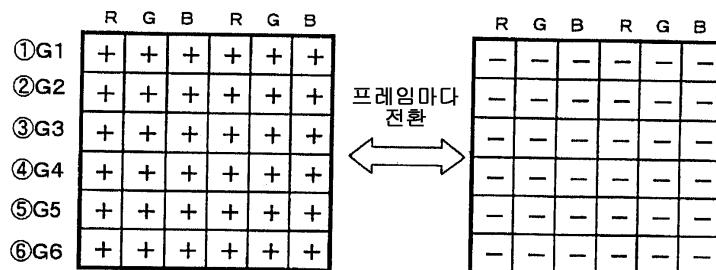


도면14

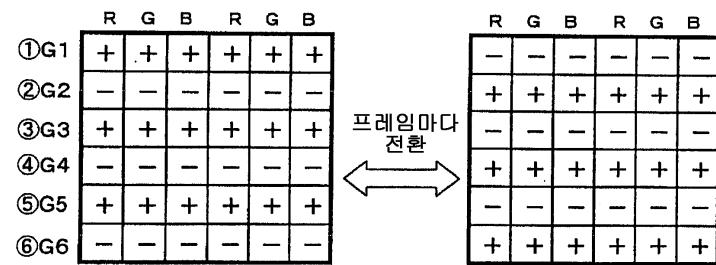


도면15

(a) 프레임 반전구동



(b) H 라인반전구동



专利名称(译)	液晶显示装置及其驱动电路		
公开(公告)号	KR100708241B1	公开(公告)日	2007-04-16
申请号	KR1020050069782	申请日	2005-07-29
[标]申请(专利权)人(译)	瑞萨电子株式会社		
申请(专利权)人(译)	瑞萨电子株式会社		
当前申请(专利权)人(译)	瑞萨电子株式会社		
[标]发明人	HASHIMOTO YOSHIHARU 하시모토요시하루 KUMETA MASAYUKI 구메타마사유키 MATSUURA KOUJI 마츠우라고우지		
发明人	하시모토요시하루 구메타마사유키 마츠우라고우지		
IPC分类号	G09G3/36		
CPC分类号	G09G2320/0247 G09G2310/027 G09G2330/021 G09G3/2011 G09G2340/0428 G09G3/3614 G09G2330/023 G09G2310/0297 G09G3/3688 G09G2310/0232 G09G2310/0251 G09G2320/0233 G09G2320/10 G09G3/3696 G09G2310/0224		
代理人(译)	韩国专利公司		
优先权	2004221220 2004-07-29 JP		
其他公开文献	KR1020060048969A		
外部链接	Espacenet		

摘要(译)

用途：提供LCD装置及其驱动电路，以通过在一般显示模式下执行点反转驱动和在接收功率降低信号的部分模式或2值模式下的V线反转驱动来降低功耗。

