

(19)대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) Int. Cl.⁷
G02F 1/1333

(45) 공고일자 2003년12월31일
(11) 등록번호 10-0412619
(24) 등록일자 2003년12월12일

(21) 출원번호 10-2001-0086429
(22) 출원일자 2001년12월27일

(65) 공개번호 특2003-0056254
(43) 공개일자 2003년07월04일

(73) 특허권자 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 채기성
인천광역시연수구동춘동한양1차111동607호

(74) 대리인 정원기

심사관 : 고종욱

(54) 액정표시장치용 어레이 기판의 제조 방법

요약

본 발명에서는, 기판 상에 형성된 게이트 전극과; 상기 게이트 전극 상부에 형성된 게이트 절연막과; 상기 게이트 절연막 상부에 형성된 반도체층과; 상기 반도체층 상부에 형성되며, 구리 금속층 및 배리어층을 상부 및 하부층으로 하는 소스 및 드레인 전극과; 상기 소스 및 드레인 전극 상부에 형성된 실리콘 절연물질로 이루어진 제 1 보호층과; 상기 제 1 보호층 상부에 형성된 제 2 보호층과; 상기 드레인 전극의 배리어층을 일부 노출시키는 제 1, 2 보호층 상에 형성된 드레인 콘택홀과; 상기 드레인 콘택홀을 통해 드레인 전극의 배리어층과 연결된 화소 전극을 포함하는 액정표시장치용 어레이 기판을 제공하는 것을 특징으로 한다.

대표도

도 5e

명세서

도면의 간단한 설명

도 1은 기존의 배리어층을 가지는 구리 배선을 이용한 고개구율 구조 액정표시장치에 대한 평면도.
도 2a 내지 2d는 상기 도 1의 절단선 IIa-IIa, IIb-IIb에 따라 절단된 단면을 단계별로 도시한 단면도.
도 3은 기존의 배리어층을 가지는 구리 배선을 이용한 고개구율 구조 액정표시장치의 콘택홀 공정 불량에 대해서 나타낸 도면.
도 4는 본 발명에 따른 배리어층을 가지는 구리 배선을 이용한 고개구율 구조 액정표시장치에 대한 평면도.
도 5a 내지 도 5e는 상기 도 4의 절단선 Va-Va, Vb-Vb에 따라 절단된 단면을 공정 순서에 따라 차례대로 도시한 단면도.

〈도면의 주요부분에 대한 부호의 설명〉

100 : 투명 기판 150 : 게이트 절연막

152 : 제 1 보호층 154 : 제 2 보호층

160a : 제 1 게이트 금속층 160b : 제 2 게이트 금속층

160 : 게이트 전극 164a : 제 1 게이트 패드금속층
 164b : 제 2 게이트 패드금속층 164 : 게이트 패드
 170a : 액티브층 170b : 오믹 콘택층
 170 : 반도체층 176a : 제 1 소스 금속층
 176b : 제 2 소스 금속층 176 : 소스 전극
 178a : 제 1 드레인 금속층 178b : 제 2 드레인 금속층
 178 : 드레인 전극 180 : 드레인 콘택홀
 182 : 게이트 패드콘택홀 188 : 화소 전극
 190 : 게이트 패드전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것이며, 특히 액정표시장치의 제조 방법에 관한 것이다.

액정표시장치는 소비전력이 낮고, 휴대성이 양호한 기술집약적이며 부가가치가 높은 차세대 첨단 표시장치 소자로 가장 각광받고 있다.

상기 액정표시장치는 투명 전극이 형성된 두 기판 사이에 액정을 주입하여, 상기 액정의 이방성에 따른 빛의 굴절률 차이를 이용해 영상효과를 얻는 방식으로 구동한다.

현재에는, 각 화소를 개폐하는 박막트랜지스터(Thin Film Transistor ; TFT)가 화소마다 위치하고, 이 박막트랜지스터가 스위치 역할을 하여, 제 1 전극은 화소 단위로 온/오프되고, 제 2 전극은 공통 전극으로 사용되는 능동행렬 액정표시장치(AM-LCD ; Active Matrix Liquid Crystal Display)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.

이러한 액정표시장치에서 신호 중개 역할을 하는 금속배선을 이루는 물질은 비저항값이 낮고 내식성이 강한 금속에서 선택될 수록 제품의 신뢰성 및 가격 경쟁력을 높일 수 있다. 이러한 금속 배선물질로는 알루미늄(Al) 또는 알루미늄(Al alloy)가 주로 이용되었다.

그러나, 점차 대면적화 및 해상도가 SVGA, XGA, SXGA, VXGA 등으로 높아지게 됨에 따라, 주사시간이 짧아지며 신호처리 속도가 빨라지게 되므로 이에 대응할 수 있도록 금속 배선물질을 저저항 금속물질에서 선택되는 것이 불가피해졌다.

이에 따라, 최근에는 기존의 금속 배선물질보다 우수한 비저항 특성 및 전자이동(Electromigration) 특성을 가지는 구리(Cu)로의 대체가 적극적으로 제안되고 있다. 그러나, 구리는 유리 기판과의 접착력이 약하고, 비교적 저온(대략 200 °)에서도 실리콘 물질층(절연층, 반도체층)으로의 확산력이 강하게 작용하여 단일 금속 배선물질로 적용하기에는 실질적으로 어렵다.

이러한 문제점을 개선하기 위하여, 구리 배선을 액정표시장치용 게이트 및 데이터 배선으로 적용할 경우 유리 기판과 게이트 배선 사이 계면과, 반도체층과 데이터 배선 사이 계면에 각각 기판과의 접착특성 및 반도체층으로 확산을 방지할 수 있는 별도의 배리어층을 포함하는 구리 배선 구조가 제안되었다.

특히, 최근에는 저유전율값을 가지는 유기 절연막을 채용한 액정표시장치에 배리어층을 포함하는 구리 배선을 도입하여, 개구율 및 화질 특성을 향상된 액정표시장치에 대한 연구/개발되고 활발히 이루어지고 있다.

한 예로, 상기 배리어층을 이루는 금속 물질로는 티탄(Ti)을 들 수 있다.

도 1은 기존의 배리어층을 가지는 구리 배선을 이용한 고개구율 구조 액정표시장치에 대한 평면도이다.

도시한 바와 같이, 서로 교차되는 방향으로 게이트 및 데이터 배선(62, 74)이 형성되어 있고, 상기 게이트 및 데이터 배선(62, 74)이 교차되는 지점에는 박막트랜지스터(T)가 형성되어 있고, 박막트랜지스터(T)와 연결되어 화소 전극(88)이 형성되어 있다.

이때, 상기 화소 전극(88)은 이웃하는 게이트 및 데이터 배선(62, 74)과 일정면적 중첩되게 형성되어 있는 것을 특징으로 한다.

이러한 구조에서는, 상기 화소 전극(88)과 데이터 배선(74) 사이에 저유전율 보호층(미도시)이 구비되어, 중첩구성되는 두 금속물질간의 전기적 간섭을 저하시키는 것이 중요하다.

상기 게이트 및 데이터 배선(62, 74)이 교차되는 영역은 화소 영역으로 정의되고, 상기 화소 영역 및 이웃하는 게이트 및 데이터 배선(62, 74)과 일부 중첩되는 위치에 박막트랜지스터(T)와 연결되어 화소 전극(88)이 형성되어 있다.

상기 게이트 및 데이터 배선(62, 74)의 끝단부에는 외부회로와 연결되는 게이트 및 데이터 패드(64, 73)가 각각 형성되어 있고, 게이트 및 데이터 패드(64, 73)을 덮는 영역에는 화소 전극(88)과 동일 물질로 이루어진 게이트 및 데이터 패드전극(90, 92)이 각각 형성되어 있다.

상기 화소 전극(88) 및 게이트 및 데이터 패드전극(90, 92)을 이루는 물질로는, 주로 ITO(indium Tin Oxide)가 이용된다.

그리고, 상기 게이트 및 데이터 배선(62, 74)을 이루는 물질은 하부층을 배리어층으로 하고, 상부층을 순수 구리 금속층으로 하는 이중층 구조 금속물질인 것을 특징으로 한다. 한 예로 상기 금속물질은 Cu/Ti를 들 수 있다.

이러한 구조의 액정표시장치에서는, 외부 회로에서의 게이트 및 데이터 신호를 액정표시장치에 공급하기 위한 게이트 및 데이터 패드부와, 데이터 신호 전압을 화소 전극(88)에 인가하기 위한 박막트랜지스터(T)와 화소 전극(88)의 연결부에는 각각 절연막의 콘택홀(예를 들어, 드레인 콘택홀(80), 게이트 및 데이터 패드콘택홀(82, 84))을 통해 배리어층을 가지는 구리 금속층과 ITO 전극(예를 들어, 화소 전극(880, 게이트 및 데이터 패드전극(90, 92))이 서로 연결되어 있다.

이하, 전술한 구조의 액정표시장치에서의 콘택홀부에서의 전기적 접촉 특성에 대해서 도면을 참조하여 설명한다.

도 2a 내지 2d는 상기 도 1의 절단선 IIa-IIa, IIb-IIb에 따라 절단된 단면을 단계별로 도시한 단면도로서, 콘택홀 공정을 중심으로 도시하였다.

도 2a에서는, 박막트랜지스터(T)와 게이트 패드(64) 상부에 제 1, 2 보호층(52, 54)을 형성하는 단계이다. 이때, 상기 게이트 패드(64) 상부에는 게이트 절연막(50), 제 1, 2 보호층(52, 54)이 차례대로 적층되어 있다.

상기 박막트랜지스터(T)는 게이트 전극(60), 반도체층(70), 소스 및 드레인 전극(76, 78)으로 이루어진다.

상기 게이트 절연막(50) 및 제 1 보호층(52)을 이루는 물질은 실리콘 질화막(SiNx)이 이용된다.

그리고, 상기 제 2 보호층(54)을 이루는 물질은 저유전율값을 가지는 유기 절연물질에서 선택된다.

일반적으로, 상기 게이트 절연막(50) 및 제 1 보호층(52)은 CVD(Chemical Vapor Deposition)와 같은 증착장비를 이용하여 형성되고, 제 2 보호층(54)은 스피너(spinner)와 같은 코팅 장치를 이용하여 형성된다.

도 2b에서는, 상기 게이트 패드(64) 및 드레인 전극(78)과 대응되는 위치의 제 2 보호층(54) 상에 제 1, 2 오픈홀(80a, 82a)을 각각 형성하는 단계이다.

한 예로, 상기 제 2 보호층(54)을 이루는 물질을 감광성 유기 절연물질에서 선택할 경우, 제 1, 2 오픈홀(80a, 82a)은 노광, 현상, 경화 공정을 거치는 사진식각 공정을 거쳐 형성할 수 있다.

도 2c에서는, 상기 제 1, 2 오픈홀(도 2b의 80a, 82a)과 대응되는 위치의 절연물질을 건식 식각처리하여, 상기 게이트 패드(64) 및 드레인 전극(78)을 일부 노출시키는 게이트 패드콘택홀(80) 및 드레인 콘택홀(82)을 각각 형성하는 단계이다.

좀 더 상세히 설명하면, 상기 게이트 패드콘택홀(80)은 제 1, 2 보호층(52, 54), 게이트 절연막(50) 상에 형성된 콘택홀에 해당되고, 상기 드레인 콘택홀(82)은 제 1, 2 보호층(52, 54) 상에 형성된 콘택홀에 해당된다.

이 단계에서는, 진공 챔버안에 상기 제 1, 2 오픈홀(도 2b의 80a, 82a)이 형성된 기판과 SH₆, CH₄와 같은 반응기체를 넣고, 일정 패턴을 가지는 마스크를 배치한 후 특정 압력에서 플라즈마 방전을 시키면, 반응기체가 이온화되어 박막과 충돌 또는 화학반응하여, 상기 제 1, 2 오픈홀(도 2b의 80a, 82a)과 대응되는 절연물질을 제거하는 방법으로 게이트 패드콘택홀(80) 및 드레인 콘택홀(82)을 형성한다.

도 2d에서는, 투명 도전성 물질을 이용하여, 상기 게이트 패드콘택홀(80) 및 드레인 콘택홀(82)을 통해 게이트 패드(64) 및 드레인 전극(78)과 각각 연결되는 게이트 패드전극(90) 및 화소 전극(88)을 형성하는 단계이다.

도 3은 기존의 배리어층을 가지는 구리 배선을 이용한 고개구율 구조 액정표시장치의 콘택홀 공정 불량에 대해서 나타낸 도면이다.

도시한 바와 같이, 배리어층을 하부층으로 하는 구리 금속층으로 이루어진 금속 배선(10) 상부에, 상기 금속 배선(10)을 일부 노출시키는 콘택홀(16)을 가지는 제 1, 2 절연막(12, 14)이 형성되어 있는 구조에서, 상기 금속 배선(10)은 하부층에 위치하는 배리어층 역할을 하는 제 1 금속층(10a)과, 제 1 금속층(10a) 상부에 위치하는 순수 구리 금속층인 제 2 금속층(10b)으로 구성되고, 제 1, 2 절연막(12, 14)을 이루는 물질은 각각 실리콘 절연물질, 유기 절연물질로 이루어진다.

상기 제 1, 2 절연물질(12, 14) 상에 콘택홀을 형성하기 위한 건식 식각 과정에서는 제 2 절연물질(14)을 이루는 유기 절연물질이 플라즈마와의 반응에 의해 유기 절연물질 내 수분이 휘발됨에 따라 제 2 금속층(10b) 상에 유기물 잔사(15)로 남게 되고, 이러한 유기물 잔사(15)는 세정 공정 중에 제거가 잘 되지 않아 패드 전극 및 화소 전극을 형성하는 ITO 공정에서, ITO와 구리 금속층간에 접촉불량을 유발시키게 된다. 즉, 유기물 잔사(15)는 ITO와 구리 금속층간의 전기적 연결을 방해하게 되어, 전기 신호 주입 불량을 발생시키게 된다.

발명이 이루고자 하는 기술적 과제

상기 문제점을 해결하기 위하여, 본 발명에서는 배리어층을 가지는 구리 배선을 이용하는 고개구율 구조 액정표시장치에서 콘택홀 공정 중 유기물 잔사에 의한 접촉 불량이 제거된 구조를 제공하여, 고개구율 구조를 위한 유기 절연막과 저저항 배선재료인 구리 배선의 효과적인 조합을 통하여 전기적 특성이 향상된 액정표시장치를 제공하는 것을 목적으로 한다.

이를 위하여, 본 발명에서는 콘택홀 공정에서 상부층을 이루는 구리 금속층을 제거하고, 그 하부층을 이루는 배리어층을 통하여 ITO 전극과 전기적으로 연결되도록 한다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명의 제 1 특징에서는 기판 상에 형성된 게이트 전극과; 상기 게이트 전극 상부에 형성된 게이트 절연막과; 상기 게이트 절연막 상부에 형성된 반도체층과; 상기 반도체층 상부에 형성되며, 구리 금속층 및 배리어층을 상부 및 하부층으로 하는 소스 및 드레인 전극과; 상기 소스 및 드레인 전극 상부에 형성된 실리콘

절연물질로 이루어진 제 1 보호층과; 상기 제 1 보호층 상부에 형성된 제 2 보호층과; 상기 드레인 전극의 배리어층을 일부 노출시키는 제 1, 2 보호층 상에 형성된 드레인 콘택홀과; 상기 드레인 콘택홀을 통해 드레인 전극의 배리어층과 연결된 화소 전극을 포함하는 액정표시장치용 어레이 기판을 제공한다.

상기 게이트 전극은 소스 및 드레인 전극과 동일 물질로 이루어지며, 상기 게이트 전극을 포함하여 제 1 방향으로 게이트 배선이 형성되어 있고, 상기 제 1 방향과 교차되는 제 2 방향으로 데이터 배선이 형성되어 있으며, 상기 게이트 및 데이터 배선의 끝단부에는 게이트 및 데이터 패드가 위치하며, 상기 게이트 및 데이터 패드와 대응되는 위치의 제 1, 2 보호층에는 상기 게이트 및 데이터 패드의 배리어층을 일부 노출시키는 게이트 및 데이터 패드콘택홀이 형성되어 있고, 상기 게이트 패드와 제 1, 2 보호층 사이에는 게이트 절연막을 더욱 포함하며, 상기 게이트 패드콘택홀은 게이트 절연막, 제 1, 2 보호층에 형성된 콘택홀인 것을 특징으로 한다.

상기 배리어층을 이루는 물질은 티탄(Ti), 몰리브덴(Mo), 크롬(Cr), 인듐(In) 중 어느 하나인 것을 특징으로 한다. 본 발명의 제 2 특징에서는, 기판 상에 게이트 전극을 형성하는 단계와; 상기 게이트 전극 상부에 게이트 절연막을 형성하는 단계와; 상기 게이트 절연막 상부에 반도체층을 형성하는 단계와; 상기 반도체층 상부에, 구리 금속층 및 배리어층을 상부 및 하부층으로 하는 소스 및 드레인 전극을 형성하는 단계와; 상기 소스 및 드레인 전극 상부에 실리콘 절연물질로 이루어진 제 1 보호층을 형성하는 단계와; 상기 제 1 보호층 상부에 제 2 보호층을 형성하는 단계와; 상기 제 1, 2 보호층을 식각 처리하여, 상기 드레인 전극의 일부를 노출시키는 드레인 콘택홀을 형성하는 단계와; 상기 드레인 콘택홀과 대응되는 위치의 드레인 전극의 구리 금속층을 식각처리하여 배리어층을 노출시키는 단계와; 상기 드레인 콘택홀을 통해 드레인 전극의 배리어층과 연결되는 화소 전극을 포함하는 액정표시장치용 어레이 기판의 제조 방법을 제공한다.

상기 게이트 전극은 소스 및 드레인 전극과 동일 물질로 이루어지며, 상기 게이트 전극을 형성하는 단계에서는, 상기 게이트 전극을 포함하는 게이트 배선 및 상기 게이트 배선의 끝단부에 위치하는 게이트 패드를 형성하며, 상기 게이트 패드 상부에는, 상기 게이트 패드의 배리어층을 노출시키는 게이트 패드콘택홀을 가지는 게이트 절연막, 제 1, 2 보호층이 차례대로 위치하며, 상기 소스 및 드레인 전극을 형성하는 단계에서는, 상기 소스 전극을 포함하는 데이터 배선을 형성하며, 상기 데이터 패드 상부에는 상기 데이터 패드의 배리어층을 노출시키는 데이터 패드콘택홀을 가지는 제 1, 2 보호층이 차례대로 위치하는 것을 특징으로 한다.

그리고, 상기 드레인 콘택홀을 형성하는 단계에서는, 상기 제 2 보호층에 오픈홀을 형성하는 단계와, 상기 오픈홀과 대응되는 위치의 제 1, 2 보호층을 건식 식각처리하는 단계를 포함한다.

상기 제 2 보호층을 이루는 물질은 저유전율값을 가지는 유기 절연물질에서 선택되는 것을 특징으로 한다.

상기 드레인 콘택홀은 건식 식각 공정에 의해 이루어지고, 상기 드레인 콘택홀과 대응되는 영역에서의 드레인 전극의 구리 금속층은 습식 식각에 의해 제거된 것을 특징으로 한다.

이하, 본 발명에 따른 바람직한 실시예를 도면을 참조하여 상세히 설명한다.

본 발명에서는 고개구율 구조를 위한 유기절연막과 저저항 배선재료인 배리어층을 가지는 구리 배선을 이용하는 액정표시장치에서의 콘택홀 공정 중 발생하는 유기물 잔사를 제거하는 구조 및 그 제조 방법에 관한 것이다.

상기 배리어층을 이루는 물질은 유리 기판과의 접착력 및 내화학성이 강한 물질에서 선택되며, 한 예로 티탄(Ti), 몰리브덴(Mo), 크롬(Cr), 인듐(In) 중 어느 하나에서 선택될 수 있다.

도 4는 본 발명에 따른 배리어층을 가지는 구리 배선을 이용하는 고개구율 구조 액정표시장치에 대한 평면도이다.

도시한 바와 같이, 제 1 방향으로 게이트 배선(162)이 형성되어 있고, 제 1 방향과 교차되는 제 2 방향으로 데이터 배선(174)이 형성되어 있다. 그리고, 상기 게이트 및 데이터 배선(162, 174)이 교차되는 지점에는 게이트 전극(160), 반도체층(170), 소스 및 드레인 전극(176, 178)으로 이루어진 박막트랜지스터(T)가 형성되어 있다. 그리고, 상기 게이트 및 데이터 배선(162, 174)의 끝단부에는 게이트 및 데이터 패드(164, 173)이 형성되어 있다.

상기 게이트 및 데이터 배선(162, 174)은 배리어층을 하부층으로 하는 이중층 구조의 구리 배선으로 이루어져 있다. 그리고, 도면으로 제시하지 않았지만, 상기 드레인 전극(178), 게이트 및 데이터 패드(164, 173)를 덮는 절연층에는 드레인 전극(178), 게이트 및 데이터 패드(164, 173)을 노출시키는 드레인 콘택홀(180), 게이트 및 데이터 패드콘택홀(182, 184)이 형성됨에 있어서, 이 콘택홀들과 대응되는 위치에서는 상기 드레인 전극(178), 게이트 및 데이터 패드(164, 173)의 하부층을 이루는 배리어층이 노출된 것을 특징으로 한다.

즉, 상기 드레인 콘택홀(180), 게이트 및 데이터 패드콘택홀(182, 184)을 통해 드레인 전극(178), 게이트 및 데이터 패드(164, 173)의 하부층을 이루는 배리어층과 각각 연결되어 화소 전극(188), 게이트 및 데이터 패드전극(190, 192)이 형성되어 있다.

상기 화소 전극(188)은 이웃하는 게이트 및 데이터 배선(162, 174)과 일정면적 중첩되게 형성되는 것을 특징으로 한다.

이러한 구조에서는, 도면으로 제시하지는 않았지만 화소 전극(188)과 데이터 배선(174) 사이 영역에 저유전율 절연막이 구비되어, 금속물질간의 전기적 간섭을 차단하는 것이 중요하다.

이와 같이, 본 발명에서는 외부회로와 연결되는 게이트 및 데이터 패드부 그리고, 데이터 신호 전압이 화소 전극에 인가되는 드레인 전극부에서 게이트 및 데이터 패드와 드레인 전극을 구성함에 있어서, 상부층을 이루는 구리 금속층 일부를 제거하여, 그 하부층의 배리어층 및 구리 금속층의 측면을 통해 ITO 전극물질과 연결되도록하여, 기존의 배리어층을 가지는 구리 배선을 이용하는 고개구율 구조 액정표시장치의 콘택홀 공정에서 발생하는 유기물 잔사를 구리층의 식각 공정을 통해 제거함으로써, 전기적 연결 불량 문제를 해결할 수 있다.

이하, 도 5a 내지 도 5e는 상기 도 4의 절단선 Va-Va, Vb-Vb에 따라 절단된 단면을 공정 순서에 따라 차례대로 도시한 단면도이다.

도 5a에서는, 투명 기판(100) 상에 게이트 전극(160) 및 게이트 패드(164)를 형성하는 단계와, 상기 게이트 전극(160) 및 게이트 패드(164) 상부에 게이트 절연막(150)을 형성하는 단계와, 상기 게이트 전극(160)과 대응되는 게이트 절연막(150) 상부에 액티브층(170a), 오믹 콘택층(170b)으로 구성되는 반도체층(170)을 구성하는 단계와, 상기 반도체층(170) 상부에 서로 일정간격 이격되는 소스 및 드레인 전극(176, 178)을 형성하는 단계와, 상기 소스 및 드레인 전극(176, 178) 사이 구간의 오믹 콘택층(170b)을 제거하여 노출된 액티브층(160b) 구간에 채널(ch)을 형성하는 단계를 거쳐, 게이트 전극(160), 반도체층(170), 소스 및 드레인 전극(176, 178)으로 이루어지는 박막트랜지스터(T)를 완성하는 단계와, 상기 게이트 패드(164) 및 박막트랜지스터(T) 상부에 제 1, 2 보호층(152, 154)을 차례대로 형성하는 단계를 포함한다.

이때, 상기 게이트 패드(164), 게이트 전극(160), 소스 및 드레인 전극(176, 178)을 구리 금속을 상부층으로 하는 이중층 금속으로 이루어진 것을 특징으로 한다. 즉, 상기 게이트 패드(164), 게이트 전극(160), 소스 및 드레인 전극(176, 178)은 제 1, 2 게이트 패드금속층(164a, 164b), 제 1, 2 게이트 금속층(160a, 160b), 제 1, 2 소스 및 드레인 금속층(176a, 176b), (178a, 178b)으로 이루어지고, 이때 제 1 게이트 패드금속층, 게이트 금속층, 소스 및 드레인 금속층(164a, 160a, 176a, 178a)을 이루는 물질은 배리어층 역할을 하는 금속물질에서 선택되고, 바람직하기로는 티탄, 몰리브덴 중 어느 하나로 이루어지며, 제 2 게이트 패드금속층, 게이트 금속층, 소스 및 드레인 금속층(164b, 160b, 176b, 178b)은 순수 구리 금속으로 이루어진 것을 특징으로 한다.

그리고, 상기 게이트 절연막(150) 및 제 1 보호층(152)을 이루는 물질은 실리콘 절연물질에서 선택되고, 바람직하기로는 실리콘 질화막이다.

상기 제 2 보호층(154)을 이루는 물질은 유기 절연물질 또는 실리콘 질화막(SiNx)이나 실리콘 산화막(SiOx)과 같은 무기 절연물질에서 선택되며, 바람직하기로는 저유전율값($\epsilon \leq 3$)을 가지는 유기 절연물질로 하는 것이다.

도 5b에서는, 상기 게이트 패드(164) 및 드레인 전극(178)과 대응되는 위치의 제 2 보호층(154) 상에 제 1, 2 오픈홀(180a, 182a)을 형성하는 단계이다.

좀 더 상세하게 설명하면, 한 예로 상기 제 1, 2 오픈홀(180a, 182a)은 제 2 보호층(154)을 이루는 물질을 포토아크릴과 같이 감광성을 띠는 유기 절연물질에서 선택할 경우, 제 2 보호층(154)을 노광, 현상, 경화하는 공정을 거치는 사진식각 공정에 의해 형성할 수 있다.

도 5c에서는 상기 제 1, 2 오픈홀(도 5b의 180a, 182a)과 대응되는 영역에서 상기 게이트 패드(164) 및 드레인 전극(178)을 일부 노출시키는 게이트 패드콘택홀(180) 및 드레인 콘택홀(182)을 형성하는 단계이다.

좀 더 상세히 설명하면, Va-Va 영역에 해당하는 게이트 패드(164)부에서는 제 1 오픈홀(도 5b의 180a)과 대응되는 위치의 게이트 절연막(150), 제 1, 2 보호층(152, 154)을 건식 식각처리하여 게이트 패드콘택홀(180)을 형성하고, Vb-Vb 영역에 해당하는 박막트랜지스터(T)부에서는 제 2 오픈홀(도 5b의 182a)과 대응되는 위치의 제 1, 2 보호층(152, 154)을 건식 식각처리하여 드레인 콘택홀(182)을 형성하는 단계이다.

이 단계에서는, 상기 게이트 패드콘택홀(180) 및 드레인 콘택홀(182)을 통해 순수 구리 금속으로 이루어진 제 2 게이트 패드금속층(164b) 및 제 2 드레인 금속층(178b)이 노출된다.

그러나, 본 발명에서는 상기 제 2 보호층을 감광성을 띠지 않는 유기 절연막에서 선택할 경우, 별도의 오픈홀 공정을 생략하고 한 번의 건식식각 공정을 통해서 콘택홀을 형성할 수도 있다.

도 5d에서는, 상기 게이트 패드콘택홀(180) 및 드레인 콘택홀(182)을 통해 노출된 제 2 게이트 패드금속층(164b) 및 제 2 드레인 금속층(178b)을 습식 식각하여 제거하고, 제 1 게이트 패드금속층(164a) 및 제 1 드레인 금속층(178a)을 노출시키는 단계이다.

상기 제 2 게이트 패드금속층(164b) 및 제 2 드레인 금속층(178b)을 이루는 순수 구리 금속층의 습식 식각용 에천트로는 과산화수소(H_2O_2)와 아세트산(CH_3COOH)의 혼합용액을 이용할 수 있다.

이 단계는, 상기 게이트 패드콘택홀(180) 및 드레인 콘택홀(182) 형성과정에서 제 2 게이트 패드금속층(164b) 및 제 2 드레인 금속층(178b) 상부에 형성되는 유기물 잔사를 제거하기 위한 목적을 갖는다. 즉, 유기물 잔사가 부착된 구리 금속층 자체를 전술한 콘택홀에 의해 노출된 영역에 한해서 제거함에 따라, 유기물 잔사가 에천트 용액 상에 부유하게 되므로 습식 공정 중 제거할 수 있다. 따라서, 실질적으로 ITO 전극과는 그 하부층을 이루는 배리어층 역할을 하는 제 1 게이트 패드금속층(164a) 및 제 1 드레인 금속층(178a)에 의해 수행되므로, 기존의 유기물 잔사에 의한 전기적 접촉불량 문제를 해결할 수 있다.

도 5e에서는, 상기 게이트 패드콘택홀(180) 및 드레인 콘택홀(182)을 통해 제 1 게이트 패드금속층(164a) 및 제 1 드레인 금속층(178a)과 각각 연결되는 게이트 패드전극(190) 및 드레인 전극(188)을 형성하는 단계이다.

상기 게이트 패드전극(190) 및 드레인 전극(188)을 이루는 물질은 투명 도전성 물질에서 선택되고, 바람직하기로는 ITO이다.

이때, 상기 제 2 게이트 패드금속층(164b) 및 제 2 드레인 금속층(178b)의 측면을 통해서도 게이트 패드전극(190) 및 드레인 전극(188)이 연결된다.

그러나, 본 발명은 상기 실시예로 한정되지 않고, 본 발명의 취지에 어긋나지 않는 한도내에서 다양하게 변경하여 실시할 수 있다.

발명의 효과

이와 같이, 본 발명에 따른 액정표시장치에 의하면, 고개구율 구조를 위한 유기 절연막과, 저저항 배선재료인 구리 금속층을 전기적 접촉불량 문제없이 효과적으로 사용할 수 있어 고개구율, 대면적, 고화질 특성을 가지는 액정표시장치를 제공할 수 있다.

(57) 청구의 범위**청구항 1.**

기판 상에 형성된 게이트 전극과;
 상기 게이트 전극 상부에 형성된 게이트 절연막과;
 상기 게이트 절연막 상부에 형성된 반도체층과;
 상기 반도체층 상부에 형성되며, 구리 금속층 및 배리어층을 상부 및 하부층으로 하는 소스 및 드레인 전극과;
 상기 소스 및 드레인 전극 상부에 형성된 실리콘 절연물질로 이루어진 제 1 보호층과;
 상기 제 1 보호층 상부에 형성된 제 2 보호층과;
 상기 드레인 전극의 배리어층을 일부 노출시키는 제 1, 2 보호층 상에 형성된 드레인 콘택홀과;
 상기 드레인 콘택홀을 통해 드레인 전극의 배리어층과 연결된 화소 전극
 을 포함하는 액정표시장치용 어레이 기판.

청구항 2.

제 1 항에 있어서,
 상기 게이트 전극은 소스 및 드레인 전극과 동일 물질로 이루어지는 액정표시장치용 어레이 기판.

청구항 3.

제 2 항에 있어서,
 상기 게이트 전극을 포함하여 제 1 방향으로 게이트 배선이 형성되어 있고, 상기 제 1 방향과 교차되는 제 2 방향으로 데이터 배선이 형성되어 있으며, 상기 게이트 및 데이터 배선의 끝단부에는 게이트 및 데이터 패드가 위치하며, 상기 게이트 및 데이터 패드와 대응되는 위치의 제 1, 2 보호층에는 상기 게이트 및 데이터 패드의 배리어층을 일부 노출시키는 게이트 및 데이터 패드콘택홀이 형성되어 있는 액정표시장치용 어레이 기판.

청구항 4.

제 3 항에 있어서,
 상기 게이트 패드와 제 1, 2 보호층 사이에는 게이트 절연막을 더욱 포함하며, 상기 게이트 패드콘택홀은 게이트 절연막, 제 1, 2 보호층에 형성된 콘택홀인 액정표시장치용 어레이 기판.

청구항 5.

제 1 항에 있어서,
 상기 배리어층을 이루는 물질은 티탄(Ti), 몰리브덴(Mo), 크롬(Cr), 인듐(In) 중 어느 하나인 액정표시장치용 어레이 기판.

청구항 6.

기판 상에 게이트 전극을 형성하는 단계와;
 상기 게이트 전극 상부에 게이트 절연막을 형성하는 단계와;
 상기 게이트 절연막 상부에 반도체층을 형성하는 단계와;
 상기 반도체층 상부에, 구리 금속층 및 배리어층을 상부 및 하부층으로 하는 소스 및 드레인 전극을 형성하는 단계와;
 상기 소스 및 드레인 전극 상부에 실리콘 절연물질로 이루어진 제 1 보호층을 형성하는 단계와;
 상기 제 1 보호층 상부에 제 2 보호층을 형성하는 단계와;
 상기 제 1, 2 보호층을 식각 처리하여, 상기 드레인 전극의 일부를 노출시키는 드레인 콘택홀을 형성하는 단계와;
 상기 드레인 콘택홀과 대응되는 위치의 드레인 전극의 구리 금속층을 식각처리하여 배리어층을 노출시키는 단계와;
 상기 드레인 콘택홀을 통해 드레인 전극의 배리어층과 연결되는 화소 전극
 을 포함하는 액정표시장치용 어레이 기판의 제조방법.

청구항 7.

제 6 항에 있어서,
 상기 게이트 전극은 소스 및 드레인 전극과 동일 물질로 이루어지며, 상기 게이트 전극을 형성하는 단계에서는, 상기 게이트 전극을 포함하는 게이트 배선 및 상기 게이트 배선의 끝단부에 위치하는 게이트 패드를 형성하며, 상기 게이트 패드 상부에는, 상기 게이트 패드의 배리어층을 노출시키는 게이트 패드콘택홀을 가지는 게이트 절연막, 제 1, 2 보호층이 차례대로 위치하는 액정표시장치용 어레이 기판의 제조방법.

청구항 8.

제 6 항에 있어서,
 상기 소스 및 드레인 전극을 형성하는 단계에서는, 상기 소스 전극을 포함하는 데이터 배선을 형성하며, 상기 데이터 패드 상부에는 상기 데이터 패드의 배리어층을 노출시키는 데이터 패드콘택홀을 가지는 제 1, 2 보호층이 차례대로 위치하는 액정표시장치용 어레이 기판의 제조방법.

청구항 9.

제 6 항에 있어서,
 상기 드레인 콘택홀을 형성하는 단계에서는, 상기 제 2 보호층에 오픈홀을 형성하는 단계와, 상기 오픈홀과 대응되는 위치의 제 1, 2 보호층을 건식 식각처리하는 단계를 포함하는 액정표시장치용 어레이 기판의 제조방법.

청구항 10.

제 6 항에 있어서,

상기 제 2 보호층을 이루는 물질은 저유전율값을 가지는 유기 절연물질에서 선택되는 액정표시장치용 어레이 기판의 제조방법.

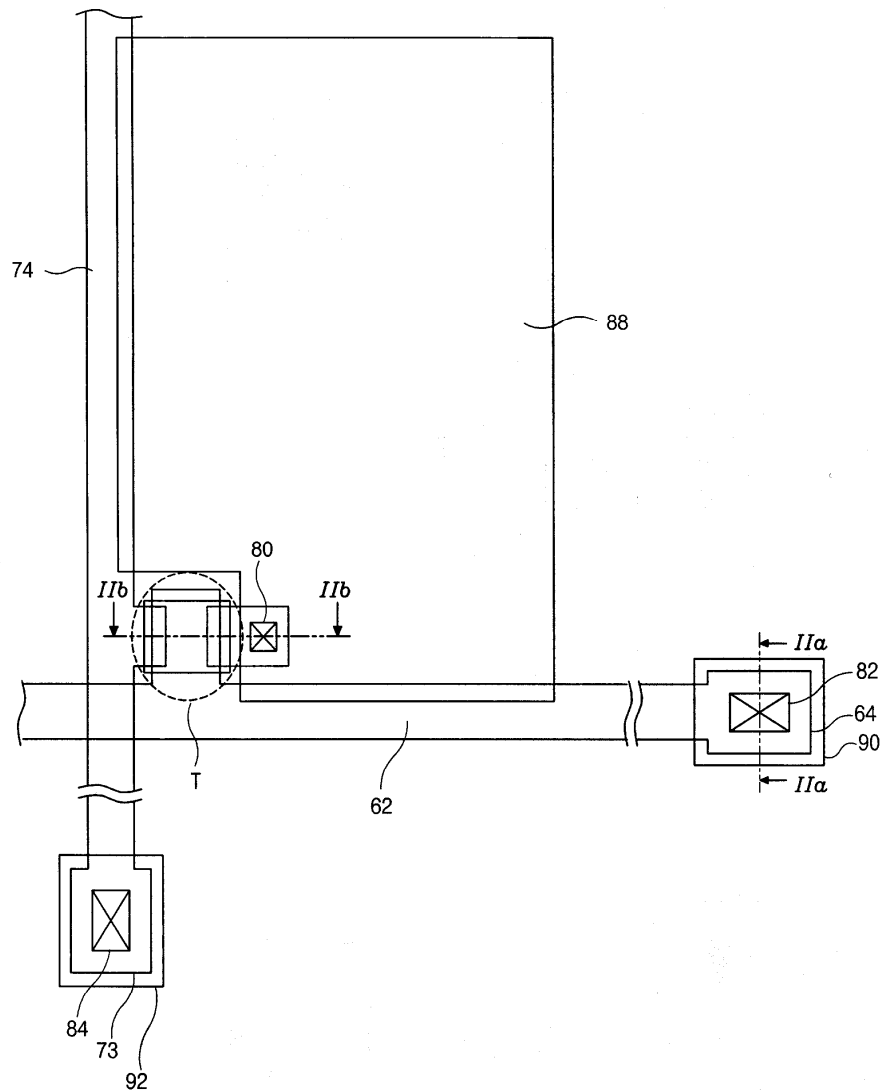
청구항 11.

제 6 항에 있어서,

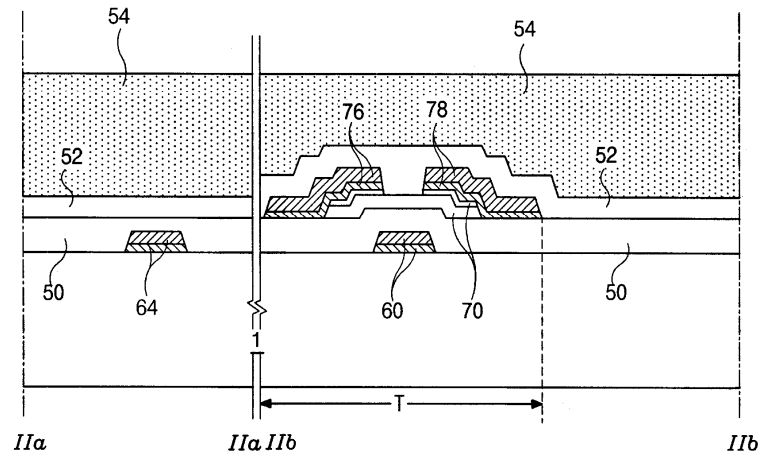
상기 드레인 콘택홀은 건식 식각 공정에 의해 이루어지고, 상기 드레인 콘택홀과 대응되는 영역에서의 드레인 전극의 구리 금속층은 습식 식각에 의해 제거된 액정표시장치용 어레이 기판의 제조방법.

도면

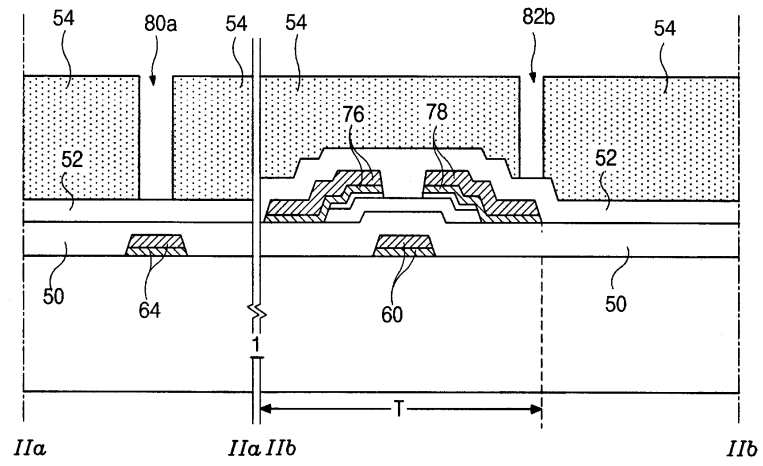
도면1



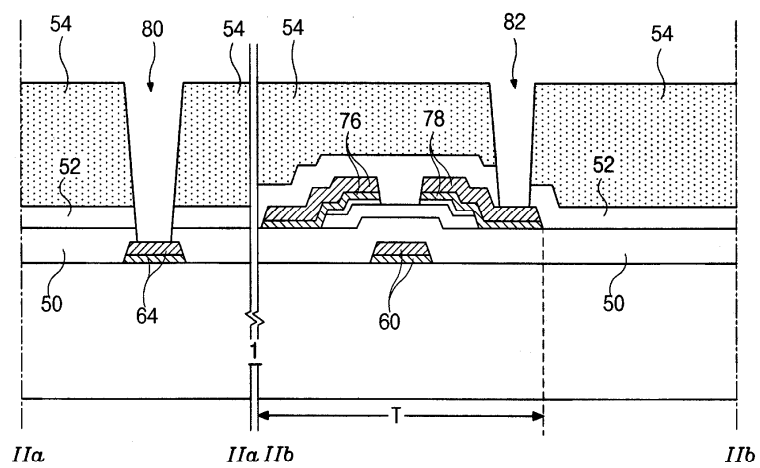
도면2a



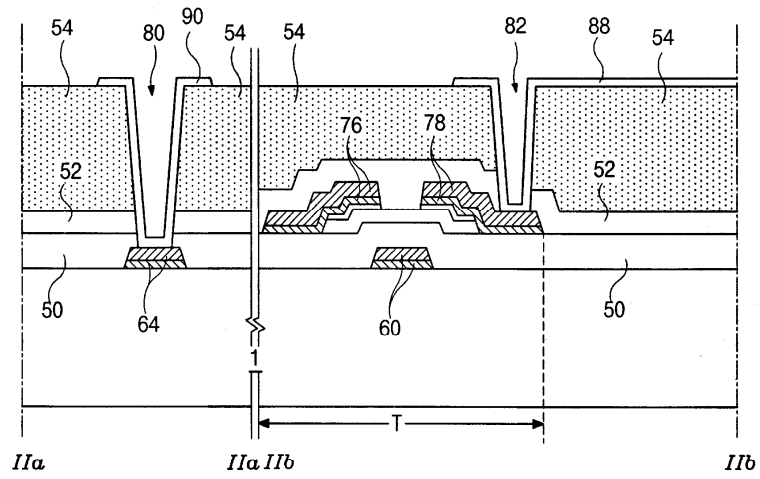
도면2b



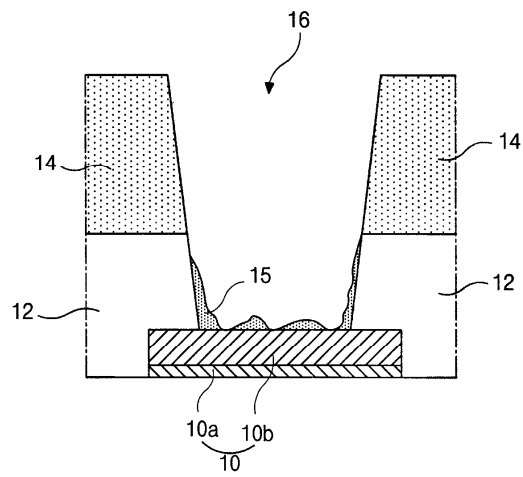
도면2c



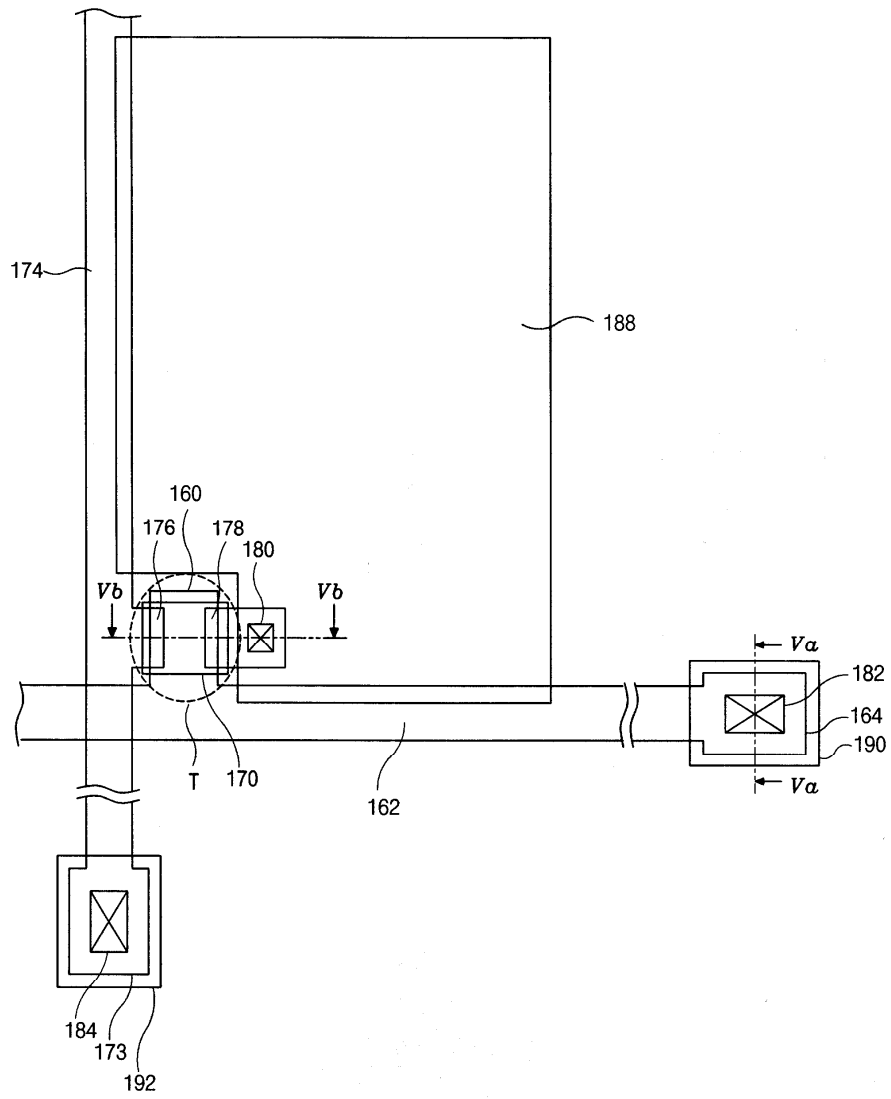
도면2d



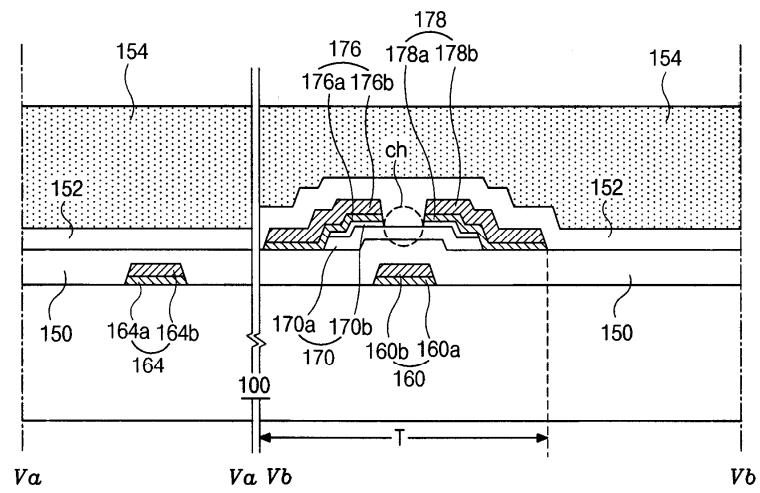
도면3



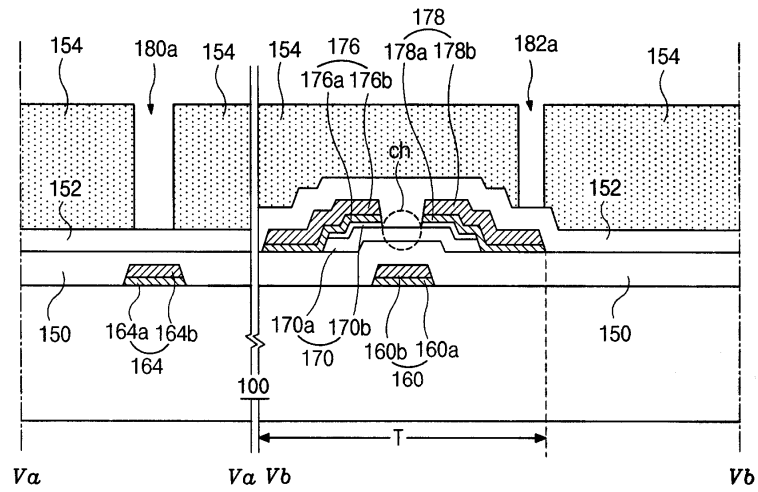
도면4



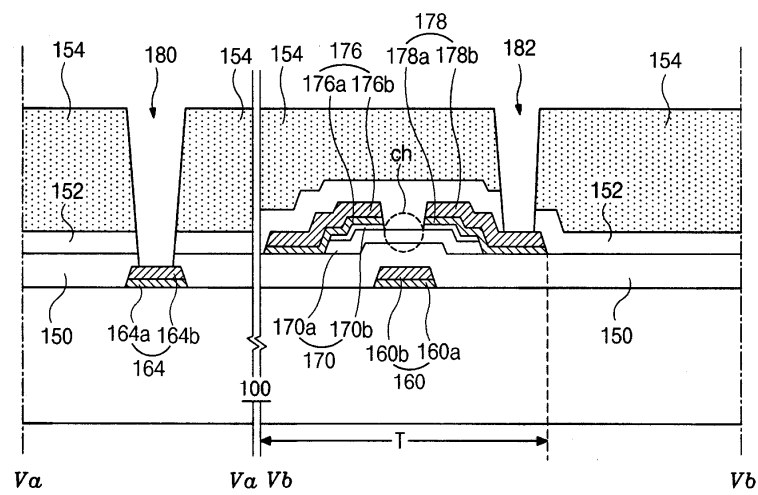
도면5a



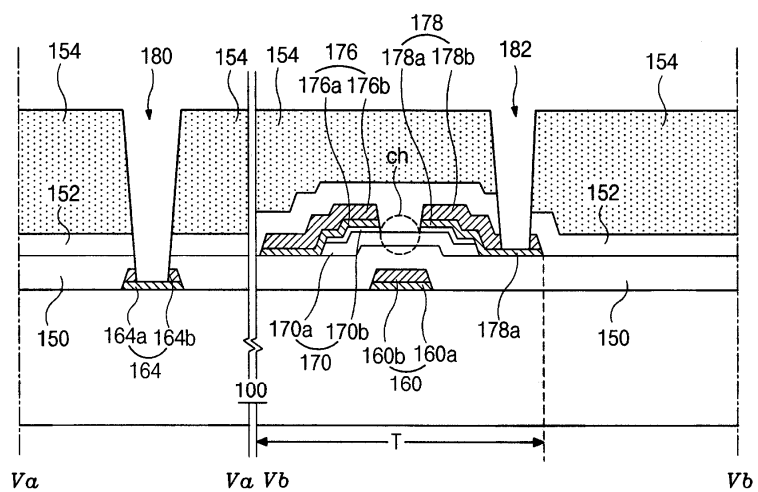
도면5b



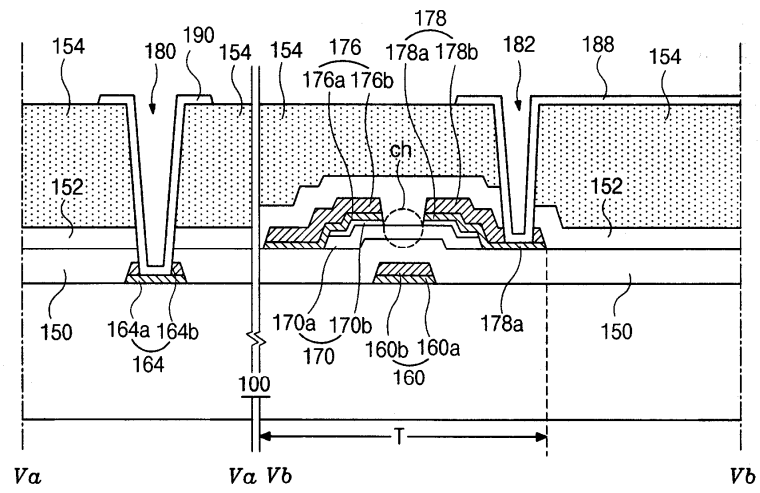
도면5c



도면5d



도면5e



一种液晶显示装置用阵列基板，包括：基板；基板上的栅电极；栅电极上的栅极绝缘层；栅极绝缘层上的半导体层；半导体层上的源电极和漏电极，源电极和漏电极包括作为上层的铜层和作为下层的阻挡层；源极和漏极上的第一钝化层；第一钝化层上的第二钝化层，第二钝化层具有穿过第一钝化层的漏极接触孔，漏极接触孔暴露出阻挡层；像素电极通过漏极接触孔连接到阻挡层。

