



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0064928  
(43) 공개일자 2008년07월10일

(51) Int. Cl.

G02F 1/133 (2006.01)

(21) 출원번호 10-2007-0001819

(22) 출원일자 2007년01월06일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

주승용

경기 성남시 분당구 구미동 무지개마을주공4단지  
아파트 404동1303호

이중선

경기 광주시 태전동 688번지 쌍용스윗닷홈 205동  
806호

(뒷면에 계속)

(74) 대리인

조희원

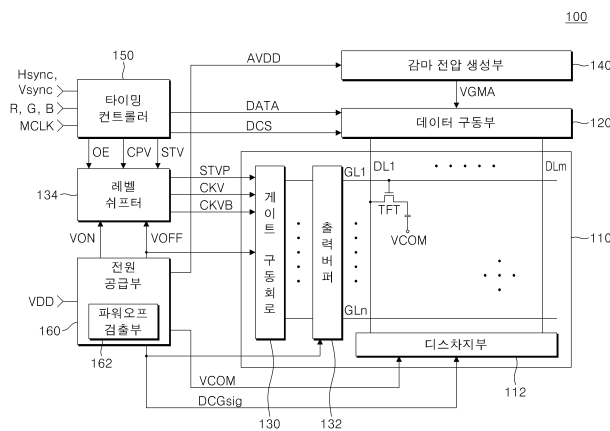
전체 청구항 수 : 총 17 항

(54) 액정 표시 장치 및 액정 표시 장치의 잔상 제거 방법

(57) 요약

본 발명은 외부 전원 차단시 잔상을 제거하는 액정 표시 장치 및 방법에 관한 것이다. 본 발명의 액정 표시 장치는 전원 공급부, 게이트 구동부 및 디스차지부를 포함한다. 전원 공급부는 외부 전원 전압 공급의 차단을 검출하여 디스차지 신호로 제공한다. 게이트 구동부는 디스차지 신호에 응답하여 복수의 게이트 라인에 게이트 구동 신호를 동시에 제공하고 디스차지부는 디스차지 신호에 응답하여 복수의 데이터 라인에 공통 전압을 제공한다.

대표도 - 도1



(72) 발명자

**정석기**

경기 수원시 권선구 곡반정동 23블럭 15롯데 204호

**이동엽**

경기 시흥시 대야동 278번지 벽산아파트 103동  
1104호

---

**특허청구의 범위**

**청구항 1**

외부 전원 전압 공급의 차단을 검출하여 디스차지 신호로 제공하는 전원 공급부;

상기 디스차지 신호에 응답하여 복수의 게이트 라인에 게이트 구동 신호를 동시에 제공하는 게이트 구동부; 및

상기 디스차지 신호에 응답하여 복수의 데이터 라인에 공통 전압을 제공하는 디스차지부를 포함하는 액정 표시 장치.

**청구항 2**

제 1 항에 있어서,

상기 게이트 구동부는, 상기 복수의 게이트 라인에 각각 대응하는 구동 트랜지스터 및 인버터를 포함하며,

상기 구동 트랜지스터는 상기 디스차지 신호가 제공되는 제어단, 상기 인버터의 입력단에 연결되는 출력단, 게이트 오프 전압이 제공되는 입력단을 포함하며,

상기 인버터는 입력단이 상기 구동 트랜지스터의 출력단에 연결되고 출력단이 상기 게이트 라인에 연결되는 액정 표시 장치.

**청구항 3**

제 2 항에 있어서,

상기 디스차지부는, 상기 복수의 데이터 라인에 각각 대응하는 스위칭 트랜지스터를 포함하며,

상기 스위칭 트랜지스터는 상기 디스차지 신호가 제공되는 제어단, 상기 데이터 라인에 연결되는 출력단, 상기 공통 전압이 제공되는 입력단을 포함하는 액정 표시 장치.

**청구항 4**

제 3 항에 있어서, 상기 전원 공급부는,

소스와 드레인인이 전원단과 접지단에 연결되고 게이트에 상기 전원 전압이 제공되는 신호 생성 트랜지스터를 포함하는 액정 표시 장치.

**청구항 5**

복수의 게이트 라인, 복수의 데이터 라인, 상기 복수의 게이트 라인과 복수의 데이터 라인의 교차부에 각각 형성되며 일단에 공통 전압이 인가되는 화소 커패시터, 상기 게이트 라인에 제공되는 게이트 구동 신호에 응답하여 상기 데이터 라인과 상기 화소 커패시터의 타단을 연결하는 박막 트랜지스터를 포함하는 액정 패널;

외부 신호에 응답하여 게이트 제어 신호를 제공하는 타이밍 컨트롤러;

외부 전원 전압을 제공받아 상기 공통 전압을 포함하는 구동 전압을 생성하고, 상기 외부 전원 전압의 공급 차단을 검출하여 디스차지 신호로 제공하는 전원 공급부;

상기 게이트 제어 신호에 응답하여 상기 복수의 게이트 라인에 순차적으로 상기 게이트 구동 신호를 제공하며 상기 디스차지 신호에 응답하여 상기 게이트 구동 신호를 상기 복수의 게이트 라인에 동시에 제공하는 게이트 구동부; 및

상기 디스차지 신호에 응답하여 상기 복수의 데이터 라인에 상기 공통 전압을 인가하는 디스차지부를 포함하는 액정 표시 장치.

**청구항 6**

제 5 항에 있어서,

상기 구동 전압은 게이트 온 전압과 게이트 오프 전압을 포함하고,

상기 게이트 구동부는 상기 게이트 온 전압과 게이트 오프 전압 레벨의 상기 게이트 구동 신호를 제공하는 액정

표시 장치.

**청구항 7**

제 6 항에 있어서, 상기 게이트 구동부는,

상기 타이밍 컨트롤러로부터 제1 게이트 제어 신호를 제공받고 상기 전원 공급부로부터 상기 게이트 온 전압과 게이트 오프 전압을 제공받아 상기 게이트 온 전압과 게이트 오프 전압 레벨의 제2 게이트 제어 신호를 생성하는 레벨 쉬프터;

상기 제2 게이트 제어 신호에 응답하여 상기 게이트 구동 신호를 상기 복수의 게이트 라인에 순차적으로 제공하는 게이트 구동 회로; 및

상기 디스차지 신호에 응답하여 상기 게이트 구동 신호를 상기 복수의 게이트 라인에 동시에 제공하는 출력 버퍼를 포함하는 액정 표시 장치.

**청구항 8**

제 7 항에 있어서, 상기 디스차지부, 게이트 구동 회로, 출력 버퍼는 상기 액정 패널에 형성되는 액정 표시 장치.

**청구항 9**

제 8 항에 있어서,

상기 출력 버퍼는 상기 복수의 게이트 라인에 각각 대응하는 스위칭 트랜지스터, 구동 트랜지스터 및 인버터를 포함하며,

상기 스위칭 트랜지스터는 상기 디스차지 신호가 제공되는 제어단, 상기 게이트 구동 회로에 연결되는 입력단, 상기 게이트 라인에 연결되는 출력단을 포함하며,

상기 구동 트랜지스터는 상기 디스차지 신호가 제공되는 제어단, 상기 인버터의 입력단에 연결되는 출력단, 게이트 오프 전압이 제공되는 입력단을 포함하며,

상기 인버터는 입력단이 상기 구동 트랜지스터의 출력단에 연결되고 출력단이 상기 게이트 라인에 연결되는 액정 표시 장치.

**청구항 10**

제 9 항에 있어서, 상기 스위칭 트랜지스터는 NMOS 트랜지스터이고, 상기 구동 트랜지스터는 PMOS 트랜지스터인 액정 표시 장치.

**청구항 11**

제 8 항에 있어서,

상기 디스차지부는 상기 복수의 데이터 라인에 각각 대응하는 스위칭 트랜지스터를 포함하며,

상기 스위칭 트랜지스터는 상기 디스차지 신호가 제공되는 제어단, 상기 데이터 라인에 연결되는 출력단, 상기 공통 전압이 제공되는 입력단을 포함하는 액정 표시 장치.

**청구항 12**

제 11 항에 있어서, 상기 스위칭 트랜지스터는 PMOS 트랜지스터인 액정 표시 장치.

**청구항 13**

제 5 항에 있어서, 상기 전원 공급부는,

소스와 드레인인이 전원단과 접지단에 연결되고 게이트에 상기 전원 전압이 제공되는 신호 생성 트랜지스터를 포함하는 액정 표시 장치.

**청구항 14**

제 5 항에 있어서,

상기 구동 전압은 아날로그 전원 전압을 포함하고,

상기 아날로그 전원 전압을 분압하여 감마 전압을 생성하는 감마 전압 생성부; 및

상기 감마 전압을 이용하여 계조 표시 전압을 상기 복수의 데이터 라인에 제공하는 데이터 구동부;를 더 포함하는 액정 표시 장치.

**청구항 15**

복수의 게이트 라인, 복수의 데이터 라인, 상기 복수의 게이트 라인과 복수의 데이터 라인의 교차부에 각각 형성되며 일단에 공통 전압이 인가되는 화소 커패시터, 상기 게이트 라인에 제공되는 게이트 구동 신호에 응답하여 상기 데이터 라인과 상기 화소 커패시터의 타단을 연결하는 박막 트랜지스터를 포함하는 액정 표시 장치의 잔상 제거 방법으로서,

외부 전원 전압 공급의 차단을 검출하여 디스차지 신호로 제공하는 검출 단계;

상기 디스 차지 신호에 응답하여 상기 복수의 게이트 라인에 상기 게이트 구동 신호를 동시에 제공하는 게이트 구동 단계; 및

상기 디스 차지 신호에 응답하여 상기 복수의 데이터 라인에 상기 공통 전압을 제공하는 디스차지 단계를 포함하는 액정 표시 장치의 잔상 제거 방법.

**청구항 16**

제 15 항에 있어서, 상기 검출 단계는,

소스와 드레인이 전원단과 접지단에 연결되고 게이트에 상기 외부 전원 전압에 제공되며 상기 전원단에 연결되는 소스가 상기 디스차지 신호를 제공하는 출력단으로 동작하는 신호 생성 트랜지스터를 이용하여

상기 외부 전원 전압 공급이 차단되면 상기 디스차지 신호를 인에이블시켜 출력하는 단계를 포함하는 액정 표시 장치의 잔상 제거 방법.

**청구항 17**

제 16 항에 있어서, 상기 게이트 구동 단계는,

상기 디스차지 신호가 인에이블 되면, 게이트 오프 전압을 반전시켜 상기 게이트 구동 신호로 제공하는 단계를 포함하는 액정 표시 장치의 잔상 제거 방법.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- <13> 본 발명은 액정 표시 장치에 관한 것으로서, 보다 상세하게는 외부 전원 차단시 잔상을 제거하는 액정 표시 장치 및 방법에 관한 것이다.
- <14> 일반적으로 액정 표시 장치는 전계 생성 전극이 각각 형성된 박막 트랜지스터 기판과 컬러 필터 기판을 전극이 형성된 면이 마주 대하도록 배치하고 두 기판 사이에 액정을 주입한 후, 전극에 전압을 인가하여 생성되는 전기장에 의해 액정을 움직이게 함으로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.
- <15> 이러한 액정 표시 장치는, 초박형, 경량, 고신뢰성, 저소비전력 특성에 기인하여 개인용 컴퓨터, 텔레비전뿐만 아니라, 휴대형 개인 정보 단말기, 휴대 전화 등 모바일(Mobile) 정보 기기에 많이 사용되고 있다.
- <16> 그런데 종래 모바일 정보 기기에 사용되는 액정 표시 장치는, 사용 중 사용자 또는 외부 충격에 의해 배터리가 제거되면 액정 표시 장치에 공급되는 전원이 차단되어 동작을 멈추게 되는데 이때 액정 패널에 잔상이 남는 문

제점이 있다.

<17> 이는 배터리가 제거되어 갑자기 전원 공급이 중단되면, 배터리가 제거되기 직전에 선택된 게이트 라인을 제외한 모든 게이트 라인은 게이트 오프 전압 상태가 되어 액정 패널의 화소 커패시터에 축적된 계조 표시 전압이 그대로 유지되기 때문이다. 즉 배터리가 제거되기 직전에 선택된 게이트 라인을 제외하고는 화소 커패시터에 축적된 계조 표시 전압이 방전될 수 있는 통로가 차단되어 누설 전류에 의한 자연 방전으로 모두 방전될 때까지 계조 표시 전압이 유지되어 잔상으로 남게 된다.

<18> 그러나 액정 패널에 형성된 박막 트랜지스터는 공정상 발생하는 특성차이, 예를 들면, 박막 트랜지스터의 문턱 값(Vth)의 공정 산포 등에 의해 각각의 누설 전류에 차이가 있고 이로 인해 각 화소 커패시터마다 방전 상태가 달라져 노이즈로 시인될 수 있는 문제점이 있다.

<19>

**발명이 이루고자 하는 기술적 과제**

<20> 따라서, 본 발명은 종래의 문제점을 해결하기 위하여 안출된 것으로, 배터리 제거가 검출되면 동시에 모든 게이트 라인을 구동시키고, 데이터 라인에 공통 전압을 입력하여 잔상을 제거하는 액정 표시 장치 및 방법에 제공함에 그 목적이 있다.

**발명의 구성 및 작용**

<21> 상기 목적을 달성하기 위하여 본 발명의 액정 표시 장치는, 외부 전원 전압 공급의 차단을 검출하여 디스차지 신호로 제공하는 전원 공급부; 상기 디스차지 신호에 응답하여 복수의 게이트 라인에 게이트 구동 신호를 동시에 제공하는 게이트 구동부; 및 상기 디스차지 신호에 응답하여 복수의 데이터 라인에 공통 전압을 제공하는 디스차지부를 포함한다.

<22> 여기서, 상기 게이트 구동부는, 상기 복수의 게이트 라인에 각각 대응하는 구동 트랜지스터 및 인버터를 포함하며, 상기 구동 트랜지스터는 상기 디스차지 신호가 제공되는 제어단, 상기 인버터의 입력단에 연결되는 출력단, 게이트 오프 전압이 제공되는 입력단을 포함하며, 상기 인버터는 입력단이 상기 구동 트랜지스터의 출력단에 연결되고 출력단이 상기 게이트 라인에 연결되는 것이 바람직하다.

<23> 또한 상기 디스차지부는, 상기 복수의 데이터 라인에 각각 대응하는 스위칭 트랜지스터를 포함하며, 상기 스위칭 트랜지스터는 상기 디스차지 신호가 제공되는 제어단, 상기 데이터 라인에 연결되는 출력단, 상기 공통 전압이 제공되는 입력단을 포함한다.

<24> 또한 상기 전원 공급부는, 소스와 드레인인이 전원단과 접지단에 연결되고 게이트에 상기 전원 전압이 제공되는 신호 생성 트랜지스터를 포함한다.

<25> 본 발명의 액정 표시 장치는, 복수의 게이트 라인, 복수의 데이터 라인, 상기 복수의 게이트 라인과 복수의 데이터 라인의 교차부에 각각 형성되며 일단에 공통 전압이 인가되는 화소 커패시터, 상기 게이트 라인에 제공되는 게이트 구동 신호에 응답하여 상기 데이터 라인과 상기 화소 커패시터의 타단을 연결하는 박막 트랜지스터를 포함하는 액정 패널; 외부 신호에 응답하여 게이트 제어 신호를 제공하는 타이밍 컨트롤러; 외부 전원 전압을 제공받아 상기 공통 전압을 포함하는 구동 전압을 생성하고, 상기 외부 전원 전압의 공급 차단을 검출하여 디스차지 신호로 제공하는 전원 공급부; 상기 게이트 제어 신호에 응답하여 상기 복수의 게이트 라인에 순차적으로 상기 게이트 구동 신호를 제공하며 상기 디스차지 신호에 응답하여 상기 게이트 구동 신호를 상기 복수의 게이트 라인에 동시에 제공하는 게이트 구동부; 및 상기 디스차지 신호에 응답하여 상기 복수의 데이터 라인에 상기 공통 전압을 인가하는 디스차지부를 포함한다.

<26> 여기서, 상기 구동 전압은 게이트 온 전압과 게이트 오프 전압을 포함하고, 상기 게이트 구동부는 상기 게이트 온 전압과 게이트 오프 전압 레벨의 상기 게이트 구동 신호를 제공하는 것이 바람직하다.

<27> 또한 상기 게이트 구동부는, 상기 타이밍 컨트롤러로부터 제1 게이트 제어 신호를 제공받고 상기 전원 공급부로부터 상기 게이트 온 전압과 게이트 오프 전압을 제공받아 상기 게이트 온 전압과 게이트 오프 전압 레벨의 제2 게이트 제어 신호를 생성하는 레벨 쉬프터; 상기 제2 게이트 제어 신호에 응답하여 상기 게이트 구동 신호를 상기 복수의 게이트 라인에 순차적으로 제공하는 게이트 구동 회로; 및 상기 디스차지 신호에 응답하여 상기 게이트 구동 신호를 상기 복수의 게이트 라인에 동시에 제공하는 출력 버퍼를 포함한다.

- <28> 또한 상기 디스차지부, 게이트 구동 회로, 출력 버퍼는 상기 액정 패널에 형성되는 것이 바람직하다.
- <29> 또한 상기 출력 버퍼는 상기 복수의 게이트 라인에 각각 대응하는 스위칭 트랜지스터, 구동 트랜지스터 및 인버터를 포함하며, 상기 스위칭 트랜지스터는 상기 디스차지 신호가 제공되는 제어단, 상기 게이트 구동 회로에 연결되는 입력단, 상기 게이트 라인에 연결되는 출력단을 포함하며, 상기 구동 트랜지스터는 상기 디스차지 신호가 제공되는 제어단, 상기 인버터의 입력단에 연결되는 출력단, 게이트 오프 전압이 제공되는 입력단을 포함하며, 상기 인버터는 입력단이 상기 구동 트랜지스터의 출력단에 연결되고 출력단이 상기 게이트 라인에 연결되는 것이 바람직하다.
- <30> 또한 상기 스위칭 트랜지스터는 NMOS 트랜지스터이고, 상기 구동 트랜지스터는 PMOS 트랜지스터인 것이 바람직하다.
- <31> 또한 상기 디스차지부는 상기 복수의 데이터 라인에 각각 대응하는 스위칭 트랜지스터를 포함하며, 상기 스위칭 트랜지스터는 상기 디스차지 신호가 제공되는 제어단, 상기 데이터 라인에 연결되는 출력단, 상기 공통 전압이 제공되는 입력단을 포함한다.
- <32> 또한 상기 스위칭 트랜지스터는 PMOS 트랜지스터인 것이 바람직하다.
- <33> 또한 상기 전원 공급부는, 소스와 드레인인이 전원단과 접지단에 연결되고 게이트에 상기 전원 전압이 제공되는 신호 생성 트랜지스터를 포함한다.
- <34> 또한 상기 구동 전압은 아날로그 전원 전압을 포함하고, 본 발명의 액정 표시 장치는 상기 아날로그 전원 전압을 분압하여 감마 전압을 생성하는 감마 전압 생성부; 및 상기 감마 전압을 이용하여 계조 표시 전압을 상기 복수의 데이터 라인에 제공하는 데이터 구동부;를 더 포함한다.
- <35> 본 발명의 액정 표시 장치의 잔상 제거 방법은, 복수의 게이트 라인, 복수의 데이터 라인, 상기 복수의 게이트 라인과 복수의 데이터 라인의 교차부에 각각 형성되며 일단에 공통 전압이 인가되는 화소 커패시터, 상기 게이트 라인에 제공되는 게이트 구동 신호에 응답하여 상기 데이터 라인과 상기 화소 커패시터의 타단을 연결하는 박막 트랜지스터를 포함하는 액정 표시 장치의 잔상 제거 방법으로서, 외부 전원 전압 공급의 차단을 검출하여 디스차지 신호로 제공하는 검출 단계; 상기 디스차지 신호에 응답하여 상기 복수의 게이트 라인에 상기 게이트 구동 신호를 동시에 제공하는 게이트 구동 단계; 및 상기 디스차지 신호에 응답하여 상기 복수의 데이터 라인에 상기 공통 전압을 제공하는 디스차지 단계를 포함한다.
- <36> 여기서, 상기 검출 단계는, 소스와 드레인이 전원단과 접지단에 연결되고 게이트에 상기 외부 전원 전압에 제공되며 상기 전원단에 연결되는 소스가 상기 디스차지 신호를 제공하는 출력단으로 동작하는 신호 생성 트랜지스터를 이용하여, 상기 외부 전원 전압 공급이 차단되면 상기 디스차지 신호를 인에이블시켜 출력하는 단계를 포함한다.
- <37> 또한 상기 게이트 구동 단계는, 상기 디스차지 신호가 인에이블 되면, 게이트 오프 전압을 반전시켜 상기 게이트 구동 신호로 제공하는 단계를 포함한다.
- <38> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 일 실시예에 대해 상세히 설명한다.
- <39> 도 1은 본 발명의 일 실시 예에 따른 액정 표시 장치의 구성 블록도이다. 도 1에 도시된 바와 같이, 본 발명의 일 실시 예에 따른 액정 표시 장치(100)는 액정 패널(110), 데이터 구동부(120), 게이트 구동부(130, 132, 134), 감마 전압 생성부(140), 타이밍 컨트롤러(150), 전원 공급부(160)를 포함한다.
- <40> 상기 액정 패널(110)은 컬러 필터와 공통 전극이 형성된 컬러 필터 기판, 박막 트랜지스터(TFT)가 형성된 박막 트랜지스터 기판 및 컬러 필터 기판과 박막 트랜지스터 기판 사이에 충전되는 액정을 포함한다.
- <41> 박막 트랜지스터 기판은 복수의 게이트 라인(GL1, ..., GLn), 복수의 데이터 라인(DL1, ..., DLm), 복수의 게이트 라인(GL1, ..., GLn)과 복수의 데이터 라인(DL1, ..., DLm)의 교차부에 각각 형성되어 계조 표시 전압을 충전하는 화소 커패시터(C1c), 게이트 온 전압(VON)에 응답하여 계조 표시 전압을 화소 커패시터(C1c)에 제공하는 박막 트랜지스터(TFT)를 포함한다. 박막 트랜지스터(TFT)는 게이트 라인(GL1)에 연결되는 게이트, 데이터 라인(DL1)에 연결되는 소스 및 화소 커패시터(C1c)의 화소 전극에 연결되는 드레인을 포함한다.
- <42> 또한 액정 패널(110)은 비표시 영역에 복수의 데이터 라인(DL1, ..., DLm)에 연결되는 디스차지부(112)를 포함한다. 디스차지부(112)는 전원 공급부(160)로부터 공통 전압(VCOM)이 제공되고, 파워 오프 검출부(162)로부터 디스차지 신호(DCGsig)가 제공된다. 디스차지부(112)는 디스차지 신호(DCGsig)에 응답하여 외부 전원 전압의 공급

이 차단되는 경우 예를 들면, 액정 표시 장치가 적용되는 모바일 정보 기기에서 배터리가 제거되는 경우 복수의 데이터 라인(DL1, ..., DLm)에 공통 전압(VCOM)을 제공한다.

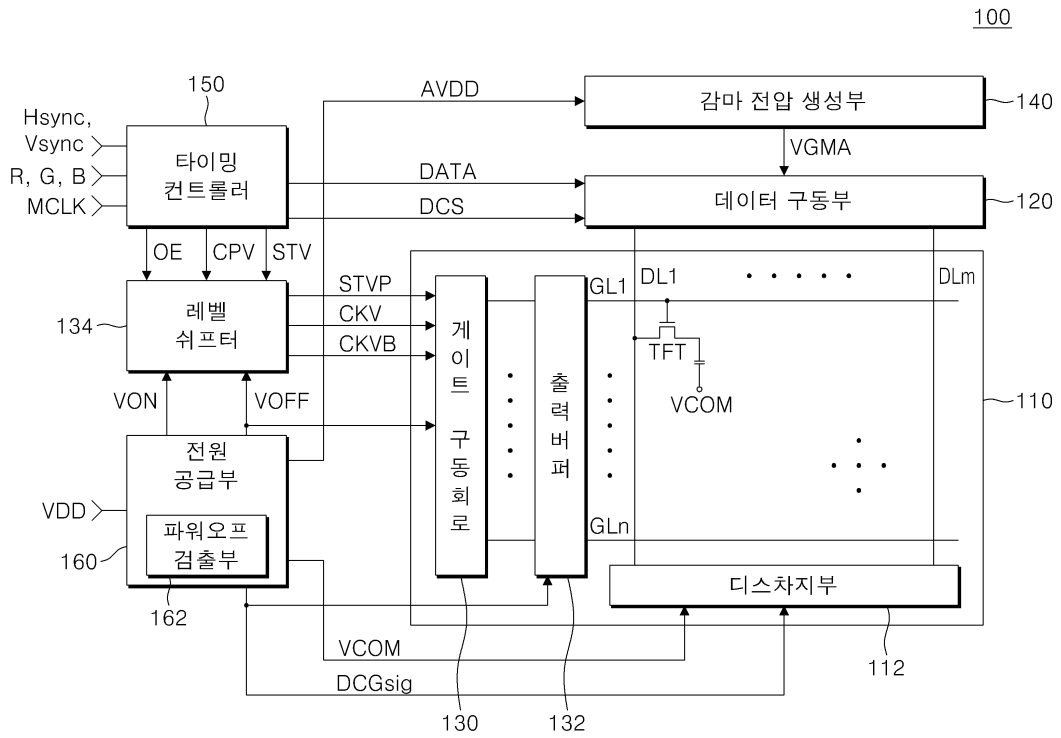
- <43> 또한 액정 패널(100)은 비표시 영역에 비표시 영역에 아몰포스 실리콘 게이트(ASG: Amorphous Silicon Gate) 형태로 집적되어 형성되는 게이트 구동 회로(130) 및 출력 버퍼(132)를 포함한다.
- <44> 상기 데이터 구동부(120)는 감마 전압(VGMA)을 이용하여 데이터 신호(DATA)에 해당하는 계조 표시 전압을 생성하고, 게이트 온 전압(VON)에 의해 구동되는 박막 트랜지스터(TFT)에 계조 표시 전압을 인가하여 게이트 라인(GL1, ..., GLn) 단위로 계조 표시 전압을 표시한다.
- <45> 이를 위해 데이터 구동부(120)는 타이밍 컨트롤러(140)로부터 데이터 제어신호(DCS), 데이터 신호(DATA)를 제공받고, 감마 전압 생성부(140)로부터 감마 전압(VGMA)을 제공받는다. 여기서 계조 표시 전압은 데이터 신호(DATA)에 해당하는 아날로그 전압이며, 데이터 제어 신호(DCS)는 데이터 스타트 펄스(STH), 데이터 동기 클럭(CPH)을 포함한다.
- <46> 데이터 구동부(120)는 데이터 구동 집적 회로(IC: Integrated Circuit)로 제작되어, TCP(Tape Carrier Package) 타입으로 액정 패널(110)에 부착될 수 있고, COG(Chip On Glass) 타입으로 액정 패널(110)의 비표시 영역에 직접 실장될 수 있다.
- <47> 상기 게이트 구동부(130, 132, 134)는 순차적으로 선택되는 게이트 라인(GL1, ..., GLn)에 각각 연결된 복수의 박막 트랜지스터(TFT)를 동시에 턴온시킨다. 이를 위해 게이트 구동부(130, 132, 134)는 레벨 쉬프터(134), 게이트 구동 회로(130), 출력 버퍼(132)를 포함한다.
- <48> 레벨 쉬프터(134)는 타이밍 컨트롤러(140)로부터 게이트 제어신호로 출력 인에이블 신호(OE), 게이트 클럭(CPV) 및 개시 신호(STV)를 제공받고, 전원 공급부(160)로부터 게이트 온 전압(VON) 및 게이트 오프 전압(VOFF)를 제공받아, 게이트 온 전압(VON) 및 게이트 오프 전압(VOFF) 레벨의 게이트 클럭 펄스(CKV, CKVB) 및 개시 펄스(STVP)를 생성하고 이를 게이트 구동 회로(130)로 제공한다.
- <49> 게이트 구동 회로(130)는 레벨 쉬프터(134)로부터 게이트 클럭 펄스(CKV, CKVB) 및 개시 펄스(STVP)를 제공받아 복수의 게이트 라인(GL1, ..., GLn)에 게이트 클럭 펄스(CKV, CKVB)를 게이트 구동 전압으로 순차적으로 제공한다.
- <50> 출력 버퍼(132)는 파워 오프 검출부(162)로부터 제공되는 디스차지 신호(DISsig)에 응답하여 복수의 게이트 라인(GL1, ..., GLn)에 순차적으로 게이트 구동 신호를 제공하거나 동시에 게이트 구동 신호를 제공한다.
- <51> 상기 감마 전압 생성부(140)는 전원 공급부(160)로부터 공급되는 아날로그 전원 전압(AVDD)을 분압하여 감마 전압(VGMA)을 생성하고 이를 데이터 구동부(120)로 제공한다.
- <52> 상기 타이밍 컨트롤러(150)는 외부에서 입력되는 외부 데이터 신호를 데이터 구동부(120)가 처리할 수 있는 데이터 신호(DATA)로 변환하여 데이터 구동부(120)로 공급하고, 데이터 구동부(120)와 레벨 쉬프터(134)의 동작에 필요한 제어 신호(DCS; OE, CPV, STV)를 생성하여 데이터 구동부(120)와 레벨 쉬프터(134)로 각각으로 제공한다.
- <53> 상기 전원 공급부(160)는 외부로부터 전원 전압(VDD)을 공급받아 게이트 온 전압(VON)과 게이트 오프 전압(VOFF)을 생성하여 레벨 쉬프터(134) 및 출력 버퍼(132)로 제공한다. 또한 전원 공급부(160)는 아날로그 전원 전압(AVDD)을 생성하여 감마 전압 생성부(140)로 제공한다.
- <54> 또한 전원 공급부(160)는 배터리가 제거되어 외부로부터 전원 전압(VDD) 공급이 차단(Off)되면, 이를 검출하여 디스차지 신호(DCGsig)를 생성하여 출력 버퍼(132) 및 디스차지부(112)로 제공하는 파워 오프 검출부(162)를 포함한다. 여기서 디스차지 신호(DCGsig)는 전원 전압이 정상적으로 공급될 때, "하이" 레벨을 유지하며, 전원 전압이 비정상적으로 차단될 때, "로우" 레벨로 인에이블되는 것이 바람직하다.
- <55> 본 발명의 일 실시 예에 따른 액정 표시 장치는, 외부로부터 전원 전압(VDD) 공급이 비정상적으로 차단되면 복수의 게이트 라인(GL1, ..., GLn)이 동시에 구동되고, 화소 커패시터(CLC)의 양단에 공통 전압(VCOM)이 인가되는 구성을 가지기 때문에 화소 커패시터(CLC)에 잔존하고 있던 계조 표시 전압이 모두 방전되어 잔상이 제거될 수 있다.
- <56> 도 2는 도 1에 도시된 디스차지부의 예시 회로 구성도이다. 도 2에 도시된 바와 같이, 디스차지부(112)는 디스차지 신호(DCGsig)에 응답하여 복수의 데이터 라인(DL1, ..., DLm)에 공통 전압(VCOM)을 인가할 수 있는 구성을 가진다.

- <57> 보다 구체적으로 디스차지부(112)는 복수의 데이터 라인(DL1, ..., DLm)에 각각 대응하는 복수의 스위칭 트랜지스터(PT1, ..., PTm)를 포함한다. 각 스위칭 트랜지스터는 디스차지 신호(DCGsig)가 제공되는 제어단, 데이터 라인에 연결되는 출력단 및 공통 전압(VCOM)이 제공되는 입력단을 포함한다. 여기서 스위칭 트랜지스터(PT1, ..., PTm)는 피모스(PMOS: P-channel Metal-Oxide Semiconductor) 트랜지스터인 것이 바람직하다.
- <58> 동작에 있어서, 전원 전압이 정상적으로 공급되어 디스차지 신호(DCGsig)가 "하이" 레벨로 제공되면, 복수의 스위칭 트랜지스터(PT1, ..., PTm)는 턴오프되어 복수의 데이터 라인(DL1, ..., DLm)은 전기적으로 분리된다. 따라서 데이터 구동부는 데이터 라인(DL1, ..., DLm) 각각에 연결된 박막 트랜지스터에 게조 표시 전압을 정상적으로 인가할 수 있다.
- <59> 반면 전원 전압이 비정상적으로 차단되어 디스차지 신호(DCGsig)가 "로우" 레벨로 제공되면, 복수의 스위칭 트랜지스터(PT1, ..., PTm)는 턴온되어 복수의 데이터 라인(DL1, ..., DLm)은 전기적으로 서로 연결된다. 스위칭 트랜지스터(PT1, ..., PTm)는 공통 전압(VCOM)을 복수의 데이터 라인(DL1, ..., DLm) 각각에 연결된 박막 트랜지스터(TFT)에 제공한다. 즉, 복수의 박막 트랜지스터(TFT)에 연결된 화소 커패시터(CLC)의 양단 전극에는 모두 공통 전압(VCOM)이 제공되어, 화소 커패시터(CLC)의 양단 전극 간 전위차는 0(Zero)이 된다. 따라서 화소 커패시터(CLC)에 잔존하는 전하는 더 이상 화소 커패시터(CLC)에 머물지 않고 박막 트랜지스터(TFT)에 연결된 데이터 라인(DL1, ..., DLm)을 통하여 방전되어 제거될 수 있게 된다.
- <60> 도 3은 도 1에 도시된 출력 버퍼의 예시 회로 구성도이다. 도 3에 도시된 바와 같이, 출력 버퍼(132)는 디스차지 신호(DCGsig)에 응답하여 복수의 게이트 라인(GL1, ..., GLn)에 게이트 구동 신호를 제공할 수 있는 구성을 가진다.
- <61> 보다 구체적으로 출력 버퍼(132)는 복수의 게이트 라인(GL1, ..., GLn)에 각각 대응하는 복수의 스위칭 트랜지스터(NT1, ..., NTn), 구동 트랜지스터(PT1, ..., PTn), 반전용 인버터(INV1, ..., INVn) 및 버퍼용 인버터(INVA1, ..., INVAn; INVB1, ..., INVBn)를 포함한다.
- <62> 각 스위칭 트랜지스터는 디스차지 신호(DCGsig)가 제공되는 제어단, 게이트 구동 회로(130)에 연결되는 입력단, 게이트 라인에 연결되는 출력단을 포함한다. 여기서 스위칭 트랜지스터(NT1, ..., NTn)는 엔모스(NMOS: N-channel Metal-Oxide Semiconductor) 트랜지스터인 것이 바람직하다.
- <63> 각 구동 트랜지스터는 디스차지 신호(DCGsig)가 제공되는 제어단, 반전용 인버터의 입력단에 연결되는 출력단, 게이트 오프 전압(VOFF)이 제공되는 입력단을 포함한다. 여기서 구동 트랜지스터(PT1, ..., PTn)는 피모스(PMOS: P-channel Metal-Oxide Semiconductor) 트랜지스터인 것이 바람직하다.
- <64> 각 반전용 인버터는 입력단이 구동 트랜지스터의 출력단에 연결되고, 출력단이 스위칭 트랜지스터의 출력단에 연결된다.
- <65> 각 버퍼용 인버터는 스위칭 트랜지스터의 출력단에 직렬로 연결된 두 개의 인버터(INVA, INVB)를 포함한다.
- <66> 동작에 있어서, 전원 전압이 정상적으로 공급되어 디스차지 신호(DCGsig)가 "하이" 레벨로 제공되면, 복수의 스위칭 트랜지스터(NT1, ..., NTn)는 턴온되고 복수의 구동 트랜지스터(PT1, ..., PTn)는 턴오프된다. 따라서 게이트 구동 회로(130)는 복수의 게이트 라인(GL1, ..., GLn)에 순차적으로 게이트 구동 신호를 제공한다.
- <67> 반면 전원 전압이 비정상적으로 차단되어 디스차지 신호(DCGsig)가 "로우" 레벨로 제공되면, 복수의 스위칭 트랜지스터(NT1, ..., NTn)는 턴오프되고 복수의 구동 트랜지스터(PT1, ..., PTn)는 턴온된다. 반전용 인버터(INV1, ..., INVn)는 복수의 구동 트랜지스터(PT1, ..., PTn)의 입력단으로 제공되는 게이트 오프 전압(VOFF)을 반전시킨 게이트 온 전압(VON) 레벨의 게이트 구동 신호를 복수의 게이트 라인(GL1, ..., GLn)으로 동시에 제공한다. 따라서 복수의 게이트 라인(GL1, ..., GLn)에 각각 연결된 복수의 박막 트랜지스터가 모두 턴온되고 화소 커패시터(CLC)에 저장된 게조 표시 전압은 복수의 데이터 라인(DL1, ..., DLm)을 통하여 방전된다. 이로써 비정상적 전원 공급 중단으로 종래에 액정 패널에서 발생하는 잔상이 제거될 수 있다.
- <68> 도 4는 도 1에 도시된 파워 오프 검출부의 예시 회로 구성도이다. 도 4에 도시된 바와 같이, 파워 오프 검출부(162)는 외부 전원 전압(VDD)에 응답하여 디스차지 신호(DCGsig)를 생성하는 구성을 가진다.
- <69> 보다 구체적으로 파워 오프 검출부(162)는 디스차지 신호(DCGsig)를 생성하는 신호 생성 트랜지스터를 포함한다. 신호 생성 트랜지스터는 소스와 드레인이 전원단과 접지단에 연결되고 게이트에 전원 전압(VDD)이 제공된다. 전원단이 연결되는 소스는 디스차지 신호(DCGsig)가 출력되는 출력단으로 동작한다. 여기서 신호 생성

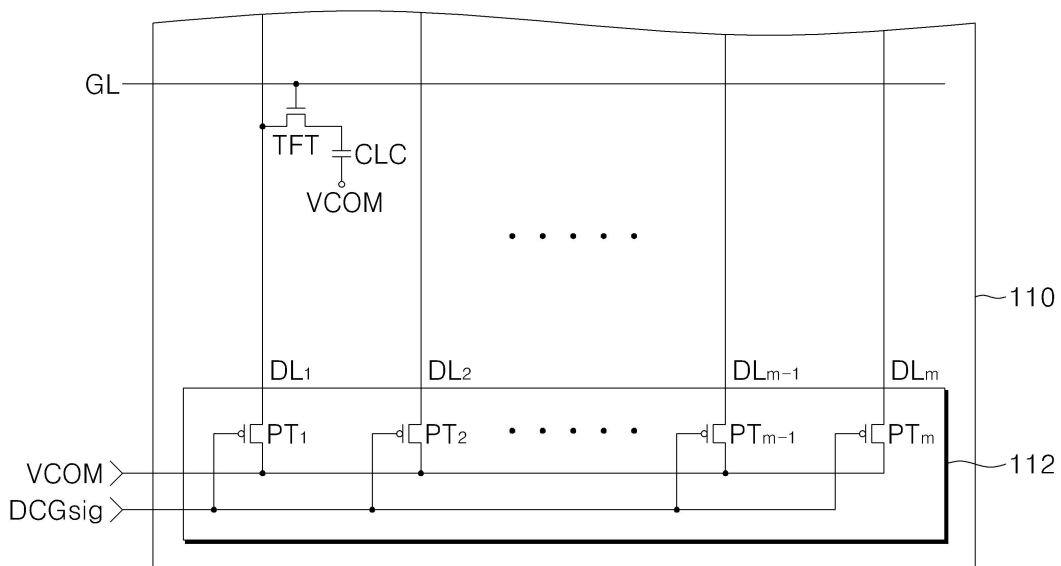


도면

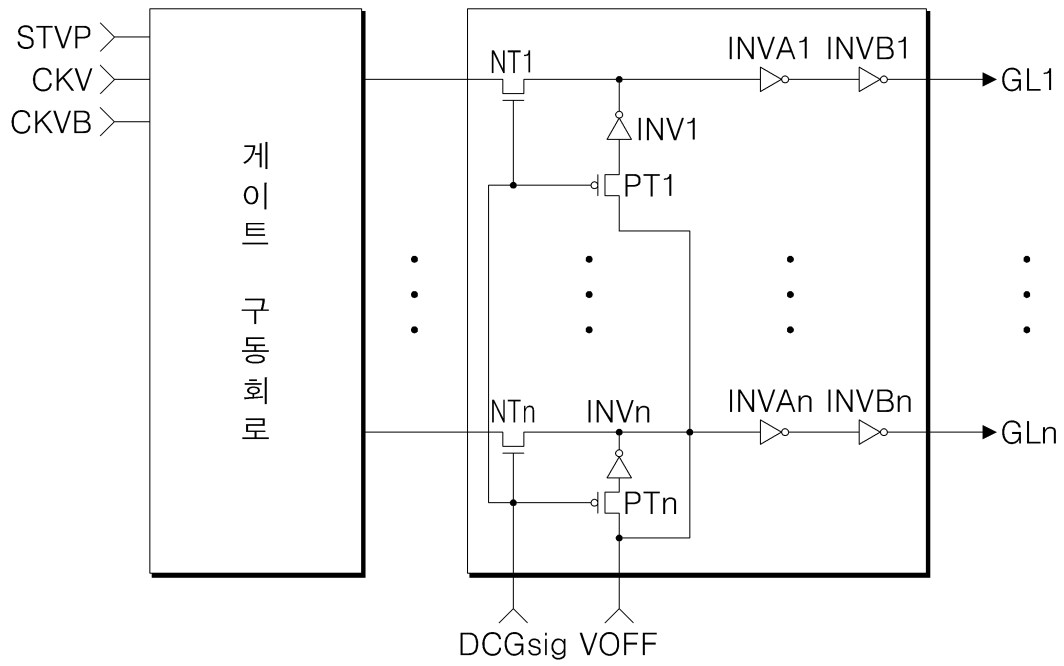
도면1



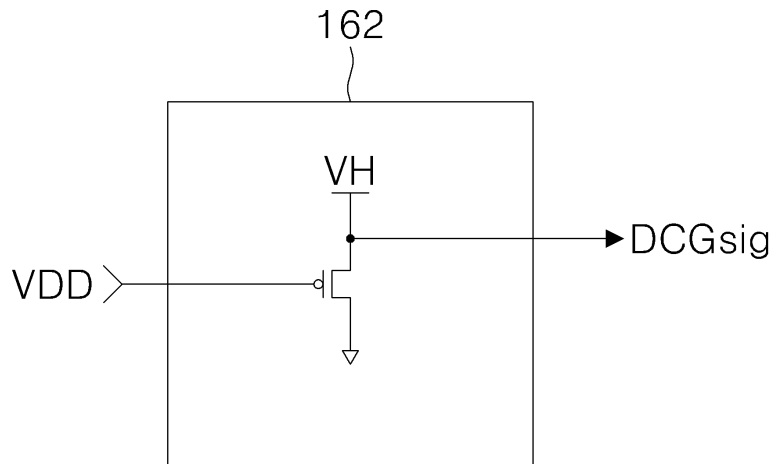
도면2



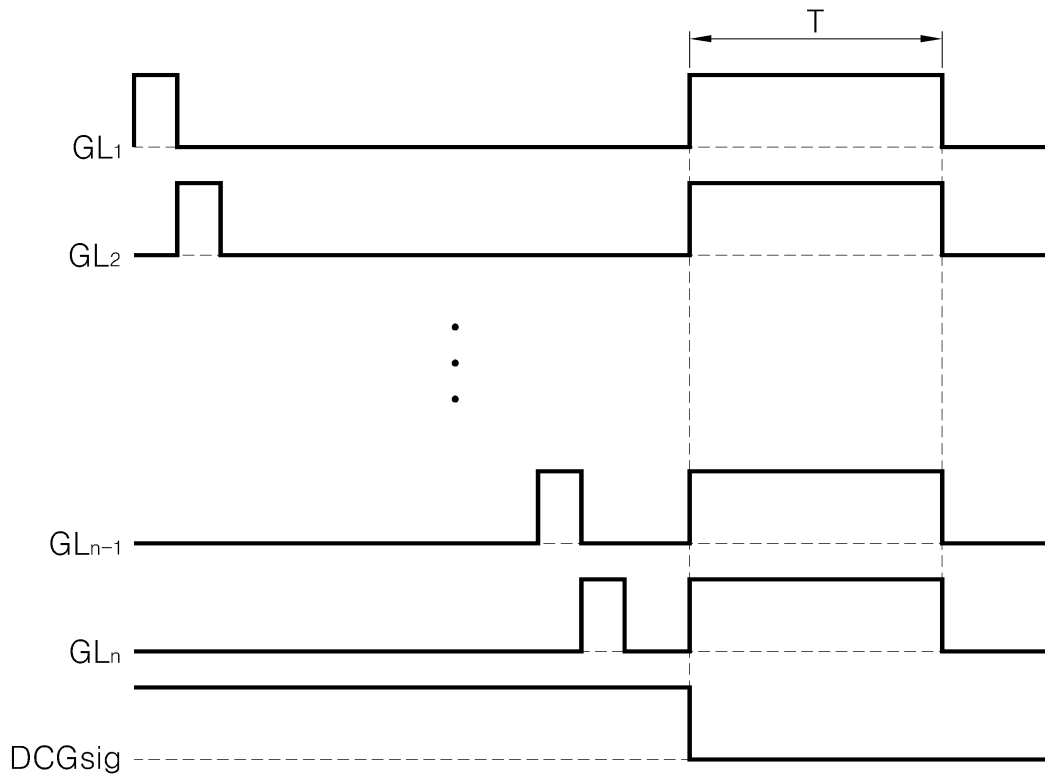
도면3



도면4



도면5



专利名称(译)	液晶显示装置和用于去除液晶显示装置的余像的方法		
公开(公告)号	<a href="#">KR1020080064928A</a>	公开(公告)日	2008-07-10
申请号	KR1020070001819	申请日	2007-01-06
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	JOO SOONG YONG 주승용 LEE JUNG SUN 이중선 JUNG SUK KI 정석기 LEE DONG YUB 이동엽		
发明人	주승용 이중선 정석기 이동엽		
IPC分类号	G02F1/133		
CPC分类号	G02F1/136286 G02F2001/133397 G09G3/3648 G09G3/3696 G09G2300/0426 G09G2320/0257		
代理人(译)	KWON, HYUK SOO SE JUN OH 宋, 云何		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明涉及液晶显示器和外部断电中去除残像的方法。本发明的液晶显示器包括电源单元，栅极驱动单元和放电单元。检测外部供电电源电压的切断，并且电源单元提供放电信号。同时，栅极驱动单元响应于放电信号向多条栅极线提供栅极驱动信号，并且放电单元响应于放电信号向多条数据线提供公共电压。

