



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0102125
(43) 공개일자 2007년10월18일

(51) Int. Cl.

G02F 1/133(2006.01) G02F 1/1343(2006.01)

(21) 출원번호 10-2006-0033869

(22) 출원일자 2006년04월14일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

조영준

충남 아산시 탕정면 호산리 홍익아파트 106동 1001호

강신택

경기 용인시 상현동 성원상떼빌 230동 1801호

(74) 대리인

권혁수, 송윤호, 오세준

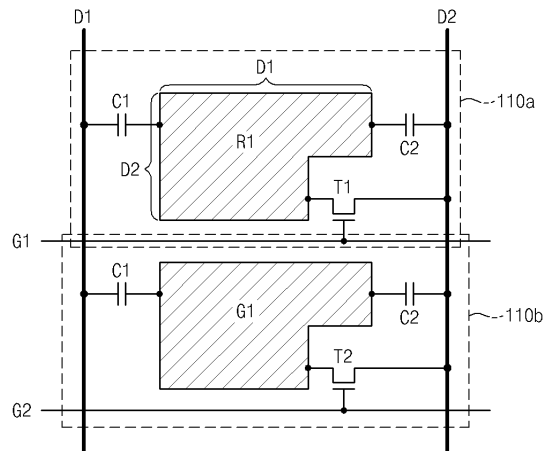
전체 청구항 수 : 총 6 항

(54) 액정 표시 장치

(57) 요약

액정 표시 장치의 액정 패널을 구성하는 다수의 화소 중에서 이웃하는 두 개의 화소는 하나의 데이터 라인을 공유하고, 게이트 라인이 연장된 방향으로 배열된 화소 각각은 이웃하는 두 개의 데이터 라인 사이에 형성된다. 이에 따라, 화소 전극의 좌우에 걸리는 커플링 커패시터의 용량이 동일하게 된다. 따라서, 액정 패널의 화질 저하 현상을 방지하여 액정 표시 장치의 표시 품질이 향상된다.

대표도 - 도2



특허청구의 범위

청구항 1

외부로부터 영상 데이터 신호를 입력받아, 제 1 제어 신호와 제 2 제어 신호 및 상기 영상 데이터 신호에 대응하는 데이터 신호를 발생하는 타이밍 컨트롤러;

상기 데이터 신호와 상기 제 1 제어 신호에 응답하여 데이터 라인 구동 신호를 출력하는 데이터 구동부;

상기 제 2 제어 신호에 응답하여 게이트 라인 구동 신호를 출력하는 게이트 구동부; 및

상기 데이터 라인 구동 신호에 응답하여 구동되는 다수의 데이터 라인과, 상기 데이터 라인과 교차되어 구성되며 상기 게이트 라인 구동 신호에 응답하여 구동되는 다수의 게이트 라인 및 상기 데이터 라인과 상기 게이트 라인으로 둘러싸이는 다수의 화소를 갖는 액정 패널을 포함하며,

상기 다수의 화소는 이웃하는 두 개의 화소가 하나의 쌍을 이루도록 다수의 화소쌍으로 구분되고, 각 화소쌍은 하나의 데이터 라인을 공유하며, 상기 게이트 라인이 연장된 방향으로 배열된 상기 화소쌍들의 각 화소는 이웃하는 두 개의 데이터 라인 사이에 위치하는 것을 특징으로 하는 액정 표시 장치.

청구항 2

제 1 항에 있어서,

상기 다수의 화소 각각은 상기 게이트 라인 구동 신호에 응답하여 상기 데이터 라인 구동 신호를 선택적으로 출력하는 스위칭 소자; 및

상기 스위칭 소자로부터 상기 데이터 라인 구동 신호를 입력받아 영상을 표시하는 화소 전극을 구비하고,

상기 데이터 라인의 연장된 방향과 동일한 방향으로의 상기 화소 전극의 길이는 상기 게이트 라인의 연장된 방향과 동일한 방향으로의 상기 화소 전극의 길이보다 짧은 것을 특징으로 하는 액정 표시 장치.

청구항 3

제 2 항에 있어서,

상기 화소들은 상기 데이터 라인이 연장된 방향으로 적색, 녹색 및 청색에 대응하는 화소들이 순차적으로 배열되는 것을 특징으로 하는 액정 표시 장치.

청구항 4

제 1 항에 있어서,

상기 화소쌍 각각은,

제 1 데이터 라인과 제 1 게이트 라인으로 둘러싸이는 제 1 화소;

상기 제 1 데이터 라인과 상기 제 1 게이트 라인에 이웃하는 제 2 게이트 라인으로 둘러싸이는 제 2 화소; 및

상기 제 1 데이터 라인과 이웃하는 제 2 데이터 라인과 상기 제 2 게이트 라인으로 둘러싸이는 제 3 화소를 포함하며,

상기 제 1, 제 2 및 제 3 화소는 적색, 녹색 및 청색에 각각 대응하는 것을 특징으로 하는 액정 표시 장치.

청구항 5

제 4 항에 있어서,

상기 다수의 화소 각각은 상기 게이트 라인 구동 신호에 응답하여 상기 데이터 라인 구동 신호를 선택적으로 출력하는 스위칭 소자; 및

상기 스위칭 소자로부터 상기 데이터 라인 구동 신호를 입력받아 영상을 표시하는 화소 전극을 구비하고,

상기 제 1, 제 2 및 제 3 화소에 대응하는 각 화소 전극의 면적은 동일한 것을 특징으로 하는 액정 표시 장치.

청구항 6

제 1 항에 있어서,

상기 화소쌍 각각은,

제 1 데이터 라인과 제 1 게이트 라인과 연결되는 제 1 화소; 및

상기 제 1 데이터 라인과 상기 제 1 게이트 라인과 이웃하는 제 2 게이트 라인과 연결되는 제 2 화소를 포함하며,

상기 제 1 화소와 상기 제 2 화소 사이에는 상기 제 1 데이터 라인과 연결되는 더미 데이터 라인이 형성되는 것을 특징으로 하는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <9> 본 발명은 표시 장치에 관한 것으로, 구체적으로 표시 품질이 향상된 액정 표시 장치에 관한 것이다.
- <10> 음극선관(Cathode Ray Tube)을 이용한 표시 장치와 더불어 영상 표시 장치의 중요한 분야를 차지하고 있는 것 중에 하나가 액정 표시 장치이다. 액정 표시 장치는 일정한 공간을 갖고 합착된 두 개의 기판 사이에 액정이 주입된 표시장치이다. 액정 표시 장치는 액정에 전계를 인가하고, 전계의 세기를 조절하여 액정을 통과하는 빛의 투과율을 조절함으로써 원하는 영상을 표시한다.
- <11> 액정 표시 장치에서 영상을 표시하는 액정 패널은 다수의 게이트 라인과 다수의 데이터 라인 및 게이트 라인과 데이터 라인으로 둘러싸이며 매트릭스 형태로 배열된 다수의 화소를 포함한다. 액정 패널의 각 화소는 동일한 인가 전압에 대해 동일한 밝기 레벨을 표현해야 한다. 만일, 액정 패널의 각 픽셀로 동일한 전압을 인가하였을 때, 각 화소에서 표시되는 밝기 레벨의 차이가 발생하면 액정 표시 장치의 표시 품질을 저하시킨다.

발명이 이루고자 하는 기술적 과제

- <12> 본 발명의 목적은 표시 품질이 향상된 액정 표시 장치를 제공하는 데 있다.

발명의 구성 및 작용

- <13> 본 발명에 따른 액정 표시 장치는 타이밍 컨트롤러, 데이터 구동부, 게이트 구동부 및 액정 패널로 이루어진다.
- <14> 상기 타이밍 컨트롤러는 외부로부터 영상 데이터 신호를 입력받아, 제 1 제어 신호와 제 2 제어 신호 및 상기 영상 데이터 신호에 대응하는 데이터 신호를 발생한다. 상기 데이터 구동부는 상기 데이터 신호와 상기 제 1 제어 신호에 응답하여 데이터 라인 구동 신호를 출력하고, 상기 게이트 구동부는 상기 제 2 제어 신호에 응답하여 게이트 라인 구동 신호를 출력한다.
- <15> 그리고, 상기 액정 패널은 상기 데이터 라인 구동 신호에 응답하여 구동되는 다수의 데이터 라인과, 상기 데이터 라인과 교차되어 구성되며 상기 게이트 라인 구동 신호에 응답하여 구동되는 다수의 게이트 라인 및 상기 데이터 라인과 상기 게이트 라인으로 둘러싸이는 다수의 화소를 갖는다.
- <16> 상기 다수의 화소는 이웃하는 두 개의 화소가 하나의 쌍을 이루도록 다수의 화소쌍으로 구분되고, 각 화소쌍은 하나의 데이터 라인을 공유하며, 상기 게이트 라인이 연장된 방향으로 배열된 상기 화소쌍들의 각 화소는 이웃하는 두 개의 데이터 라인 사이에 위치한다.
- <17> 이하 본 발명에 따른 실시예를 첨부된 도면을 참조하여 상세히 설명한다.
- <18> 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 블록도이다.
- <19> 도 1을 참조하면, 상기 액정 표시 장치(10)는 영상을 표시하는 액정 패널(100), 제어 신호를 출력하는 타이밍 컨트롤러(200), 데이터 라인 구동 신호를 출력하는 데이터 구동부(300) 및 게이트 라인 구동 신호를 출력하는

게이트 구동부(400)로 이루어진다.

- <20> 상기 액정 패널(100)은 화소 전극을 가지는 기판과 이에 대응하는 기판으로 구성되며, 기판들 사이에는 액정이 주입된다. 화소 전극을 갖는 기판에는 다수의 게이트 라인(G1~Gm)과, 상기 게이트 라인(G1~Gm)에 교차되어 구성된 다수의 데이터 라인(D1~Dn)이 일정 간격을 두고 배열된다. 상기 액정 패널(100)은 상기 데이터 라인(D1~Dn)과 상기 게이트 라인(G1~Gm)으로 둘러싸이며, 매트릭스 형태로 배열된 다수의 화소를 포함한다. 또한, 상기 액정 패널(100)의 각 화소는 이웃하는 상기 데이터 라인으로 둘러싸인다.
- <21> 상기 타이밍 컨트롤러(200)는 외부의 그래픽 소스(미 도시됨)로부터 영상 데이터 신호(RGB), 수평 동기 신호(Hsync), 수직 동기 신호(Vsync), 데이터 인에이블 신호(DE) 및 메인 클럭 신호(MCLK)를 입력받는다. 상기 타이밍 컨트롤러(200)는 상기 액정 패널(100)의 사양에 맞도록 데이터 포맷을 변환한 데이터 신호(DATA), 제 1 제어 신호(CNT1) 및 제 2 제어 신호(CNT2)를 발생한다. 상기 데이터 신호(DATA)와 상기 제 1 제어 신호(CNT1)는 상기 데이터 구동부(300)로 인가되고, 상기 제 2 제어 신호(CNT2)는 상기 게이트 구동부(400)로 인가된다.
- <22> 상기 데이터 구동부(300)는 상기 타이밍 컨트롤러(200)로부터 인가되는 상기 데이터 신호(DATA)와 상기 제 1 제어 신호(CNT1)에 응답하여, 상기 액정 패널(100)의 상기 데이터 라인(D1~Dn)을 통해 상기 데이터 라인 구동 신호를 출력한다. 상기 데이터 라인 구동 신호는 상기 액정 패널(100)의 상기 각 화소로 인가되는 데이터 전압이다.
- <23> 상기 게이트 구동부(400)는 상기 타이밍 컨트롤러(200)로부터 인가되는 상기 제 2 제어 신호(CNT2)에 응답하여, 상기 액정 패널(100)의 상기 게이트 라인(G1~Gm)을 통해 상기 게이트 라인 구동 신호를 출력한다. 상기 게이트 라인 구동 신호는 상기 액정 패널(100)의 박막 트랜지스터를 턴온 또는 턴오프시킨다.
- <24> 도 2는 도 1에 도시된 액정 패널에 포함되는 화소의 제 1 실시예를 나타낸 평면도이다.
- <25> 도 2를 참조하면, 제 1 화소(110a)는 제 1 데이터 라인(D1), 제 2 데이터 라인(D2) 및 제 1 게이트 라인(G1)으로 둘러싸인다. 상기 제 1 화소(110a)는 제 1 박막 트랜지스터(T1)와 제 1 화소 전극(R1)으로 이루어진다. 상기 제 1 박막 트랜지스터(T1)의 게이트 단자는 상기 제 1 게이트 라인(G1)과 전기적으로 연결되고, 소스 단자는 상기 제 2 데이터 라인(D2)과 전기적으로 연결되며, 드레인 단자는 상기 제 1 화소 전극(R1)과 전기적으로 연결된다. 상기 제 1 화소 전극(R1)은 적색, 녹색, 청색 컬러 필터 중에서 적색 컬러 필터에 대응된다.
- <26> 상기 제 1 화소(110a)의 상기 제 1 화소 전극(R1)과 인접하는 상기 제 1 데이터 라인(D1) 사이에는 제 1 커패시팅 커패시터(C1)가 형성되고, 상기 제 1 화소 전극(R1)과 인접하는 상기 제 2 데이터 라인(D2) 사이에는 제 2 커패시팅 커패시터(C2)가 형성된다. 상기 제 1 커패시팅 커패시터(C1)와 상기 제 2 커패시팅 커패시터(C2)는 동일한 정전 용량을 갖는다.
- <27> 제 2 화소(110b)는 상기 제 1 데이터 라인(D1), 상기 제 2 데이터 라인(D2), 상기 제 1 게이트 라인(G1) 및 제 2 게이트 라인(G2)으로 둘러싸인다. 상기 제 2 화소(110b)는 제 2 박막 트랜지스터(T2)와 제 2 화소 전극(G1)으로 이루어진다. 상기 제 2 박막 트랜지스터(T2)의 게이트 단자는 상기 제 2 게이트 라인(G2)과 전기적으로 연결되고, 소스 단자는 상기 제 2 데이터 라인(D2)과 전기적으로 연결되며, 드레인 단자는 상기 제 2 화소 전극(G1)과 전기적으로 연결된다. 상기 제 2 화소 전극(G1)은 적색, 녹색, 청색 컬러 필터 중에서 녹색 컬러 필터에 대응된다.
- <28> 상기 제 2 화소(110b)의 상기 제 2 화소 전극(R1)과 인접하는 상기 제 1 데이터 라인(D1) 사이에는 제 1 커패시팅 커패시터(C1)가 형성되고, 상기 제 2 화소 전극(G1)과 인접하는 상기 제 2 데이터 라인(D2) 사이에는 제 2 커패시팅 커패시터(C2)가 형성된다. 상기 제 1 커패시팅 커패시터(C1)와 상기 제 2 커패시팅 커패시터(C2)는 동일한 정전 용량을 갖는다.
- <29> 상기 제 1 및 제 2 화소 전극(R1, G1)은 상기 게이트 라인이 연장된 방향과 동일한 가로 길이가 상기 데이터 라인이 연장된 방향과 동일한 세로 길이(D2)보다 길다.
- <30> 이웃하는 상기 제 1 화소 전극(R1)과 상기 제 2 화소 전극(G1)은 상기 제 2 데이터 라인(D2)을 공유한다. 상기 제 1 화소 전극(R1)과 상기 제 2 화소 전극(G1)은 인접하는 두 개의 데이터 라인(D1, D2) 사이에 위치하여, 동일한 정전 용량을 갖는 상기 제 1 및 제 2 커패시팅 커패시터(C1, C2)가 형성된다. 이에 따라, 각 화소 전극(R1, G1)의 좌우에 걸리는 커패시팅 커패시터(C1, C2)의 용량이 동일하므로, 세로줄 얼룩 등과 같은 액정 표시 장치(10)의 화질 저하 현상을 방지할 수 있다.

- <31> 도 3은 도 1에 도시된 액정 패널에 포함되는 화소의 제 2 실시예를 나타낸 평면도이다.
- <32> 도 3을 참조하면, 제 1 화소(120a)와 제 2 화소(120b)는 도 2에 도시된 제 1 및 제 2 화소(110a, 110b)와 동일하게 형성된다.
- <33> 제 3 화소(120c)는 제 2 데이터 라인(D2), 제 3 데이터 라인(D3) 및 제 2 게이트 라인(G2)으로 둘러싸인다. 상기 제 3 화소(120c)는 제 3 박막 트랜지스터(T3)와 제 3 화소 전극(B1)으로 이루어진다. 상기 제 3 박막 트랜지스터(T3)의 게이트 단자는 상기 제 2 게이트 라인(G2)과 전기적으로 연결되고, 소스 단자는 상기 제 3 데이터 라인(D3)과 전기적으로 연결되며, 드레인 단자는 상기 제 3 화소 전극(B1)과 전기적으로 연결된다. 상기 제 3 화소 전극(B1)은 적색, 녹색, 청색 컬러 필터 중에서 청색 컬러 필터에 대응된다.
- <34> 상기 제 3 화소(120c)의 상기 제 3 화소 전극(B1)과 인접하는 상기 제 2 데이터 라인(D2) 사이에는 제 1 커패시팅 커패시터(C1)가 형성되고, 상기 제 3 화소 전극(B1)과 인접하는 상기 제 3 데이터 라인(D3) 사이에는 제 2 커패시팅 커패시터(D2)가 형성된다. 상기 제 1 커패시팅 커패시터(C1)와 상기 제 2 커패시팅 커패시터(C2)는 동일한 정전 용량을 갖는다.
- <35> 상기 제 3 화소 전극(B1)은 상기 게이트 라인이 연장된 방향과 동일한 가로 길이가 상기 데이터 라인이 연장된 방향과 동일한 세로 길이가(D2)보다 짧다. 상기 제 1, 제 2 및 제 3 화소 전극(R1, G1, B1)이 형성되는 각 면적은 동일하다.
- <36> 도 4는 도 1에 도시된 액정 패널에 포함되는 화소의 제 3 실시예를 나타낸 평면도이다.
- <37> 도 4를 참조하면, 제 1 화소(130a)는 제 1 데이터 라인(D1), 더미 데이터 라인(D1_B), 제 1 게이트 라인(G1) 및 제 2 게이트 라인(G2)으로 둘러싸인다. 상기 제 1 화소(130a)는 제 1 박막 트랜지스터(T1)와 제 1 화소 전극(R1)으로 이루어진다. 상기 제 1 박막 트랜지스터(T1)의 게이트 단자는 상기 제 1 게이트 라인(G1)과 전기적으로 연결되고, 소스 단자는 상기 제 1 데이터 라인(D1)과 전기적으로 연결되며, 드레인 단자는 상기 제 1 화소 전극(R1)과 전기적으로 연결된다. 상기 제 1 화소 전극(R1)은 적색, 녹색, 청색 컬러 필터 중에서 적색 컬러 필터에 대응된다.
- <38> 상기 제 1 화소(130a)의 상기 제 1 화소 전극(R1)과 인접하는 상기 제 1 데이터 라인(D1) 사이에는 제 1 커패시팅 커패시터(C1)가 형성되고, 상기 제 1 화소 전극(R1)과 인접하는 상기 더미 데이터 라인(D1_B) 사이에는 제 2 커패시팅 커패시터(C2)가 형성된다. 상기 제 1 커패시팅 커패시터(C1)와 상기 제 2 커패시팅 커패시터(C2)는 동일한 정전 용량을 갖는다.
- <39> 제 2 화소(130b)는 상기 더미 데이터 라인(D1_B), 제 2 데이터 라인(D2), 상기 제 1 게이트 라인(G1) 및 상기 제 2 게이트 라인(G2)으로 둘러싸인다. 상기 제 2 화소(130b)는 제 2 박막 트랜지스터(T2)와 제 2 화소 전극(G1)으로 이루어진다. 상기 제 2 박막 트랜지스터(T2)의 게이트 단자는 상기 제 2 게이트 라인(G2)과 전기적으로 연결되고, 소스 단자는 상기 제 1 데이터 라인(D1)과 연결된 상기 더미 데이터 라인(D1_B) 전기적으로 연결되며, 드레인 단자는 상기 제 2 화소 전극(G1)과 전기적으로 연결된다. 상기 제 2 화소 전극(G1)은 적색, 녹색, 청색 컬러 필터 중에서 녹색 컬러 필터에 대응된다.
- <40> 상기 제 2 화소(130b)의 상기 제 2 화소 전극(G1)과 인접하는 상기 더미 데이터 라인(D1_B) 사이에는 제 1 커패시팅 커패시터(C1)가 형성되고, 상기 제 2 화소 전극(G1)과 인접하는 상기 제 2 데이터 라인(D2) 사이에는 제 2 커패시팅 커패시터(C2)가 형성된다. 상기 제 1 커패시팅 커패시터(C1)와 상기 제 2 커패시팅 커패시터(C2)는 동일한 정전 용량을 갖는다.
- <41> 상기 제 1 및 제 2 화소 전극(R1, G1)은 상기 게이트 라인이 연장된 방향과 동일한 가로 길이가 상기 데이터 라인이 연장된 방향과 동일한 세로 길이가(D2)보다 짧다.
- <42> 상기 더미 데이터 라인(D1_B)은 상기 제 1 데이터 라인(D1)과 전기적으로 연결되며, 상기 제 1 화소 전극(R1)과 상기 제 2 화소 전극(G1) 사이에 형성된다. 따라서, 각 화소 전극(R1, G1)의 좌우에 걸리는 커패시팅 커패시터(C1, C2)의 용량이 동일해지므로, 세로줄 얼룩 등과 같은 액정 표시 장치(10)의 화질 저하 현상을 방지할 수 있다.

발명의 효과

- <43> 이상과 같은 본 발명에 의하면, 액정 패널을 구성하는 다수의 화소 각각은 이웃하는 두 개의 데이터 라인 사이에 형성된다. 이에 따라, 화소 전극의 좌우에 걸리는 커패시팅 커패시터의 용량이 동일하게 된다. 따라서, 액정

표시 장치의 화질 저하 현상을 방지하여 표시 품질이 향상된다.

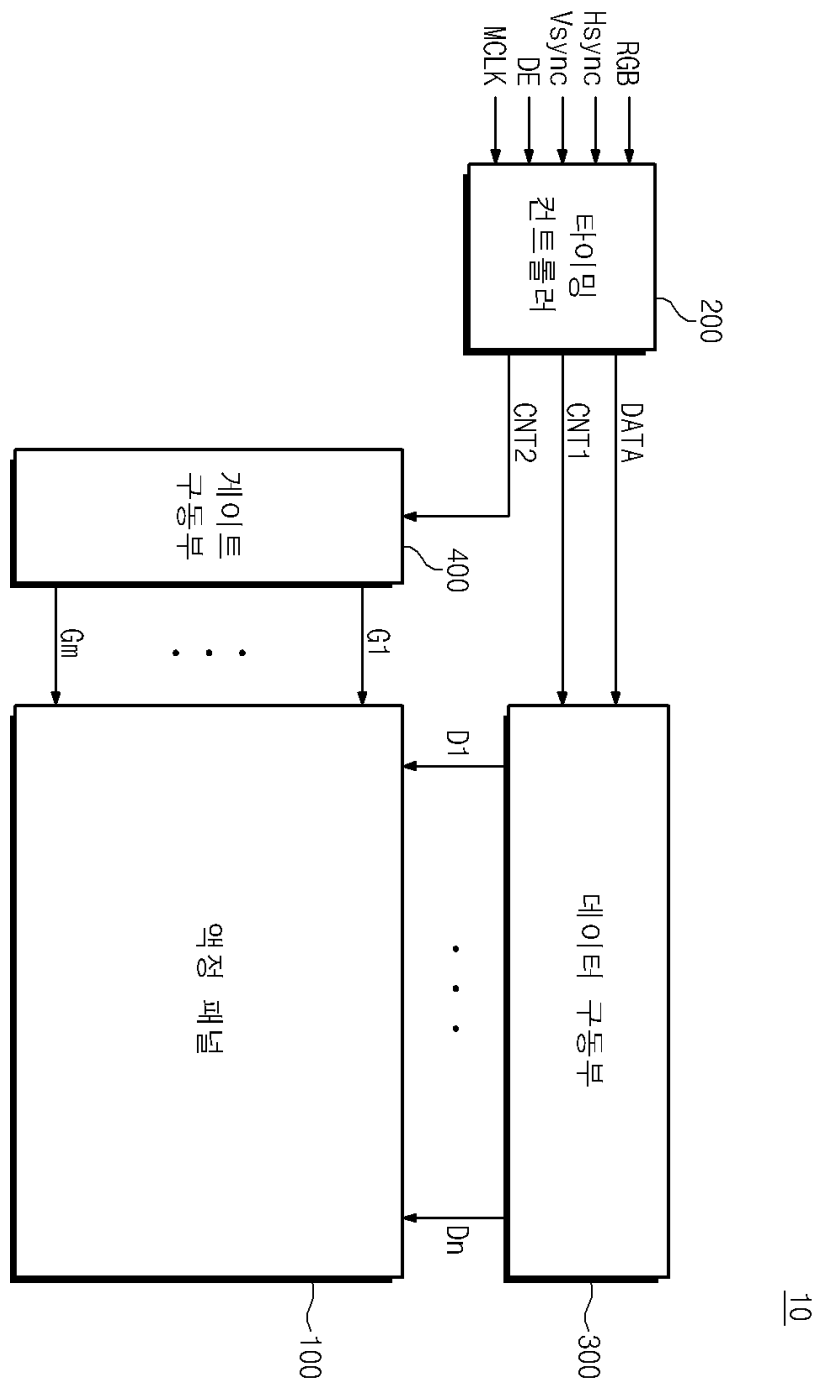
<44> 이상에서는 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

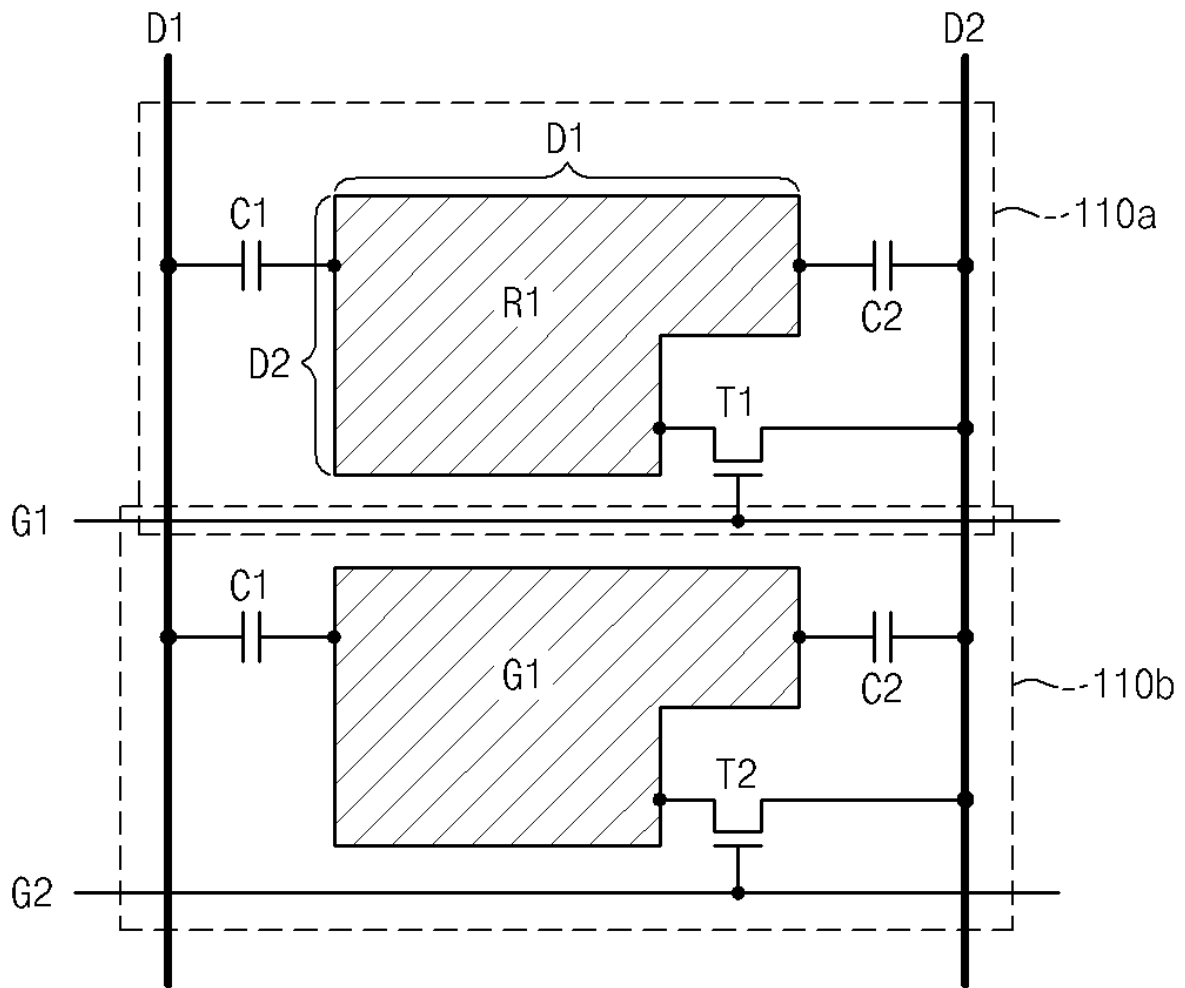
- <1> 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 블록도이다.
- <2> 도 2는 도 1에 도시된 액정 패널에 포함되는 화소의 제 1 실시예를 나타낸 평면도이다.
- <3> 도 3은 도 1에 도시된 액정 패널에 포함되는 화소의 제 2 실시예를 나타낸 평면도이다.
- <4> 도 4는 도 1에 도시된 액정 패널에 포함되는 화소의 제 3 실시예를 나타낸 평면도이다.
- <5> * 도면의 주요 부분에 대한 부호의 설명 *
- <6> 10: 액정 표시 장치 100: 액정 패널
- <7> 200: 타이밍 컨트롤러 300: 데이터 구동부
- <8> 400: 게이트 구동부

도면

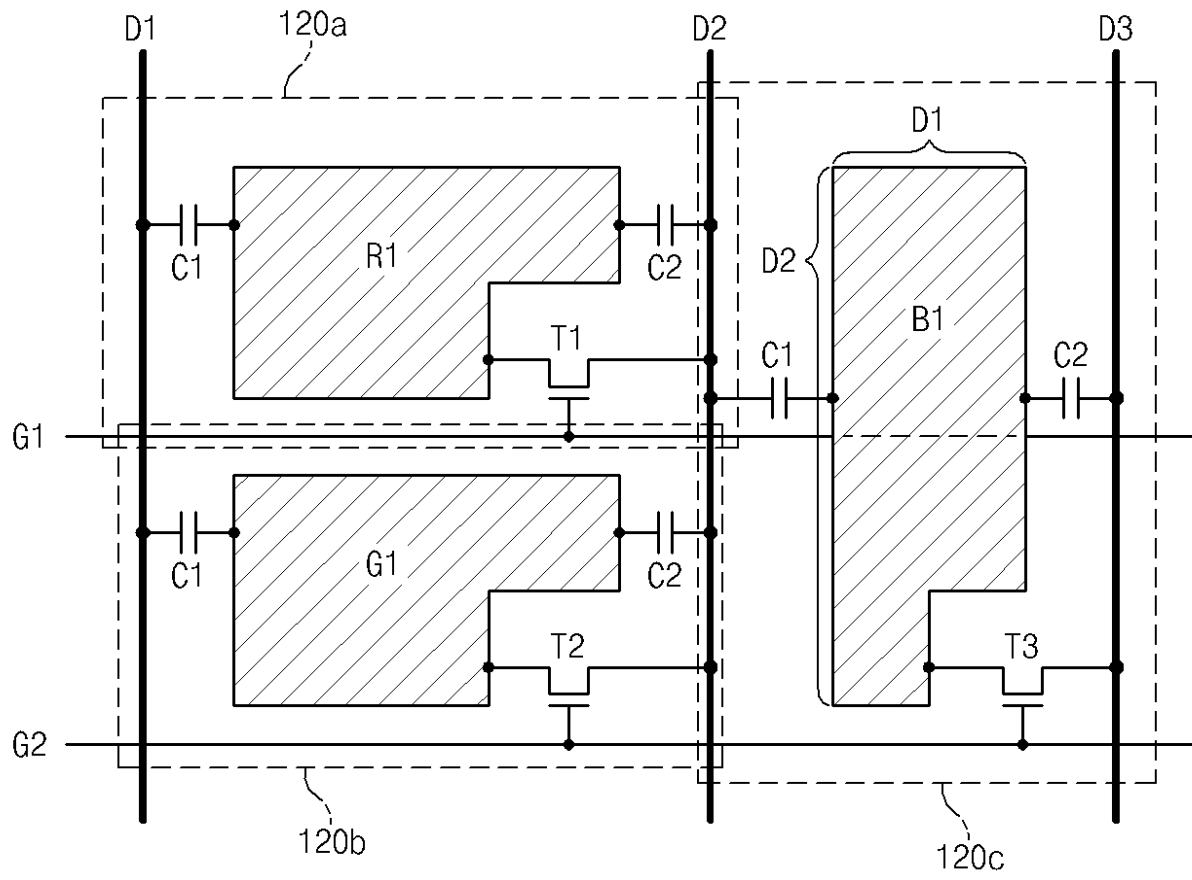
도면1



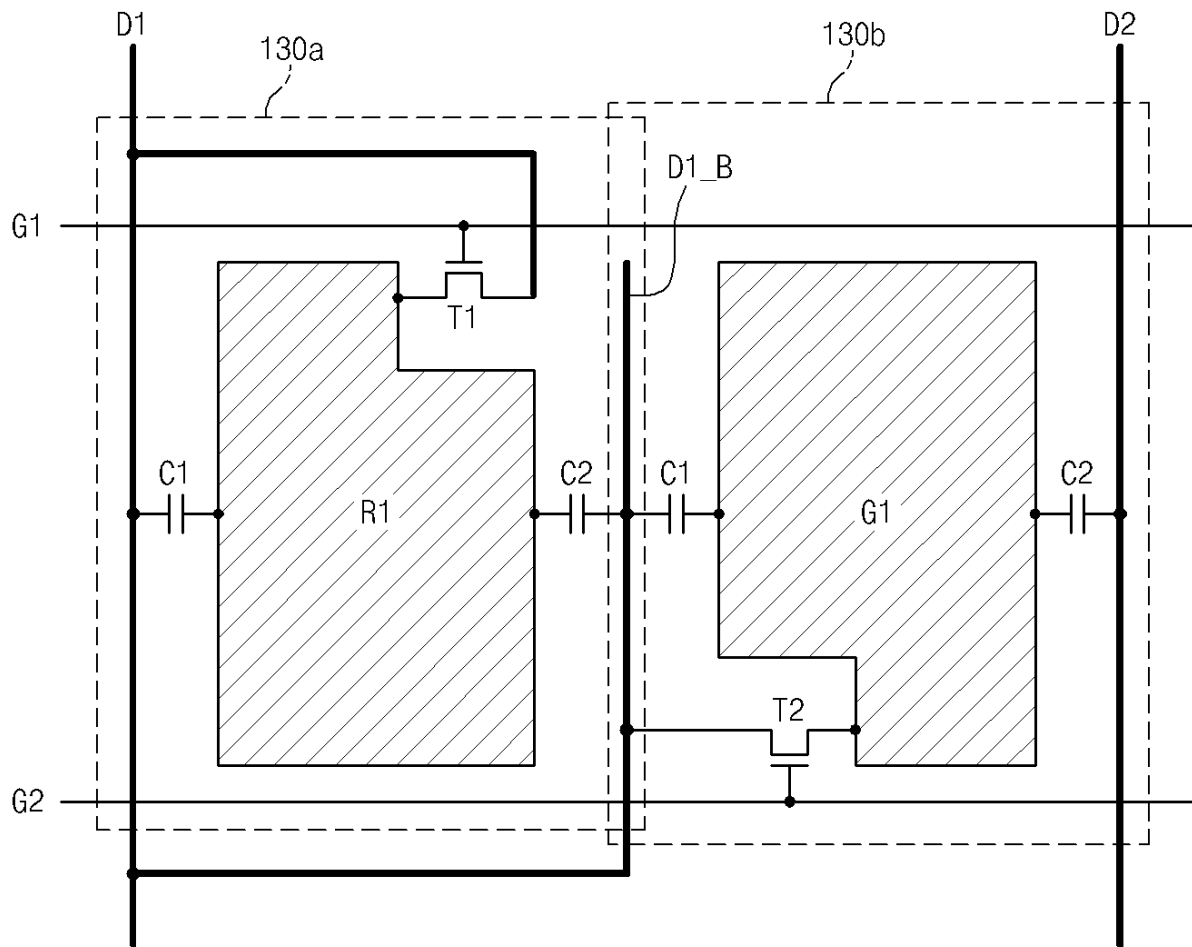
도면2



도면3



도면4



专利名称(译)	液晶显示器		
公开(公告)号	KR1020070102125A	公开(公告)日	2007-10-18
申请号	KR1020060033869	申请日	2006-04-14
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	CHO YOUNG JOON 조영준 KANG SHIN TACK 강신택		
发明人	조영준 강신택		
IPC分类号	G02F1/1343 G02F1/133		
CPC分类号	G02F1/136286 G02F1/1333 G09G3/3406 H01L27/124		
代理人(译)	KWON , HYUK SOO SE JUN OH 宋，云何		
外部链接	Espacenet		

摘要(译)

在包括液晶显示器的液晶面板的多个像素之间相邻的两个像素形成在两条数据线之间，其中沿共用方向排列的像素和栅极线延伸的方向与一条数据线相邻。因此，由像素电极的左右捕获的耦合电容器的容量是相同的。因此，防止了液晶面板的屏幕质量降低，并且提高了液晶显示器的显示质量。

