



(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2007-0080051  
G02F 1/1345 (2006.01) (43) 공개일자 2007년08월09일

(21) 출원번호 10-2006-0011110  
(22) 출원일자 2006년02월06일  
심사청구일자 없음

(71) 출원인 삼성전자주식회사  
경기도 수원시 영통구 매탄동 416  
(72) 발명자 김동규  
경기 용인시 풍덕천2동 삼성5차아파트 523동 1305호  
장종웅  
충남 천안시 불당동 대동다숲아파트 107동 104호  
(74) 대리인 조희원

전체 청구항 수 : 총 17 항

(54) 액정 표시 장치

(57) 요약

본 발명은 크로스토크를 방지하여 화질을 향상시킬 수 있는 액정 표시 장치를 제공하는 것이다.

이를 위하여, 본 발명의 실시 예에 따른 액정 표시 장치는 제1 기판에 형성된 공통 전극과; 액정을 사이에 두고 제1 기판과 합착체에 의해 합착되는 제2 기판 상에 서로 교차되게 형성된 게이트 라인 및 데이터 라인과; 상기 게이트 라인 및 데이터 라인과 접속된 박막트랜지스터와; 상기 게이트 라인 방향의 장변과 상기 데이터 라인 방향의 단변을 갖는 각 서브 화소 영역에 형성되며 상기 박막트랜지스터와 접속된 화소 전극과; 상기 데이터 라인을 구동시키며 회로 필름 상에 실장된 구동칩과; 상기 구동칩으로부터의 구동신호를 상기 데이터 라인에 공급하는 팬 아웃과; 서로 다른 상기 구동칩에 접속된 상기 팬 아웃들 사이에 형성되어 상기 공통 전극에 공통 전압을 공급하는 제1 쇼트 도트와; 동일한 상기 구동칩에 접속된 상기 팬 아웃들 사이에 형성되어 상기 공통 전극에 공통 전압을 공급하는 제2 쇼트 도트를 구비하는 것을 특징으로 한다.

대표도

도 1

특허청구의 범위

청구항 1.

제1 기판에 형성된 공통 전극과;

액정을 사이에 두고 제1 기관과 합착제에 의해 합착되는 제2 기관 상에 서로 교차되게 형성된 게이트 라인 및 데이터 라인 과;

상기 게이트 라인 및 데이터 라인과 접속된 박막트랜지스터와;

상기 게이트 라인 방향의 장변과 상기 데이터 라인 방향의 단변을 갖는 각 서브 화소 영역에 형성되며 상기 박막트랜지스터와 접속된 화소 전극과;

상기 데이터 라인을 구동시키며 회로 필름 상에 실장된 구동칩과;

상기 구동칩으로부터의 구동신호를 상기 데이터 라인에 공급하는 팬 아웃과;

서로 다른 상기 구동칩에 접속된 상기 팬 아웃들 사이에 형성되어 상기 공통 전극에 공통 전압을 공급하는 제1 쇼트 도트와;

동일한 상기 구동칩에 접속된 상기 팬 아웃들 사이에 형성되어 상기 공통 전극에 공통 전압을 공급하는 제2 쇼트 도트를 구비하는 것을 특징으로 하는 액정 표시 장치.

## 청구항 2.

제 1 항에 있어서,

상기 팬 아웃들과 교차되도록 형성되어 상기 제1 및 제2 쇼트 도트를 연결하는 공통 전압 공급 라인을 추가로 구비하는 것을 특징으로 하는 액정 표시 장치.

## 청구항 3.

제 2 항에 있어서,

상기 공통 전압 공급 라인은 상기 동일한 구동칩에 접속된 팬 아웃들 별로 구분되도록 다수개 형성된 것을 특징으로 하는 액정 표시 장치.

## 청구항 4.

제 3 항에 있어서,

상기 공통 전극에는 상기 팬 아웃들과 대응되는 영역별로 서로 다른 공통 전압이 공급되는 것을 특징으로 하는 액정 표시 장치.

## 청구항 5.

제 1 항 내지 제 4 항 중 어느 한 항에 있어서,

상기 제2 쇼트 도트는 상기 동일한 구동칩에 접속된 상기 팬 아웃들 중 중앙에 위치하는 팬 아웃과 인접되게 형성되는 것을 특징으로 하는 액정 표시 장치.

## 청구항 6.

제 1 항에 있어서,

상기 단변 방향을 따라 상기 서브 화소를 경유하도록 형성된 다수의 스토리지 라인을 추가로 구비하는 것을 특징으로 하는 액정 표시 장치.

### 청구항 7.

제 6 항에 있어서,

상기 동일한 구동칩에 접속된 상기 팬 아웃들별로 형성되며 상기 스토리지 라인에 공통으로 접속된 스토리지 공급 라인을 추가로 구비하는 것을 특징으로 하는 액정 표시 장치.

### 청구항 8.

제 7 항에 있어서,

상기 스토리지 공급 라인은 상기 동일한 구동칩에 접속된 팬 아웃들과 대응되는 영역에 위치하는 스토리지 라인들별로 서로 다른 스토리지 전압을 공급하는 것을 특징으로 하는 액정 표시 장치.

### 청구항 9.

제 7 항에 있어서,

상기 팬 아웃과 교차하는 상기 스토리지 공급 라인은 상기 합착제와 중첩되도록 형성되는 것을 특징으로 하는 액정 표시 장치.

### 청구항 10.

제 9 항에 있어서,

상기 합착제는 소프트 스페이서를 포함하는 것을 특징으로 하는 액정 표시 장치.

### 청구항 11.

제 9 항 및 제 10 항 중 어느 한 항에 있어서,

상기 팬 아웃을 덮도록 형성된 보호막은 상기 합착제의 압력을 완충시킬 수 있을 정도의 두께를 가지는 유기절연막으로 형성되는 것을 특징으로 하는 액정 표시 장치.

### 청구항 12.

제1 기관에 형성된 공통 전극과;

액정을 사이에 두고 제1 기관과 합착제에 의해 합착되는 제2 기관 상에 서로 교차되게 형성된 게이트 라인 및 데이터 라인과;

상기 게이트 라인 및 데이터 라인과 접속된 박막트랜지스터와;

상기 게이트 라인 방향의 장변과 상기 데이터 라인 방향의 단변을 갖는 각 서브 화소 영역에 형성되며 상기 박막트랜지스터와 접속된 화소 전극과;

상기 단변 방향을 따라 상기 서브 화소를 경유하도록 형성된 다수의 스토리지 라인과;

상기 다수의 스토리지 라인에 공통으로 접속되며 상기 합착제와 적어도 일부 중첩된 스토리지 공급 라인을 구비하는 것을 특징으로 하는 액정 표시 장치.

### 청구항 13.

제 12 항에 있어서,

상기 제2 기관 상에 형성되어 상기 공통 전극에 공통 전압을 공급하는 쇼트 도트와;

상기 쇼트 도트와 인접되게 형성되어 상기 공통 전압을 피드백하는 피드백 도트를 추가로 구비하는 것을 특징으로 하는 액정 표시 장치.

### 청구항 14.

제 13 항에 있어서,

상기 피드백 도트를 통해 피드백된 공통 전압과 위상 반대의 보상 신호를 상기 스토리지 라인에 공급하는 것을 특징으로 하는 액정 표시 장치.

### 청구항 15.

제 12 항 내지 제 14 항 중 어느 한 항에 있어서,

상기 스토리지 공급 라인의 폭은 4~6mm인 것을 특징으로 하는 액정 표시 장치.

### 청구항 16.

제 12 항 내지 제 14 항 중 어느 한 항에 있어서,

상기 합착제는 소프트 스페이서를 포함하는 것을 특징으로 하는 액정 표시 장치.

### 청구항 17.

제 12 항 내지 제 14 항 중 어느 한 항에 있어서,

상기 펜 아웃을 덮도록 형성된 보호막은 상기 합착제의 압력을 완충시킬 수 있을 정도의 두께를 가지는 유기절연막으로 형성되는 것을 특징으로 하는 액정 표시 장치.

명세서

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로, 특히 크로스토크를 방지하여 화질을 향상시킬 수 있는 액정 표시 장치에 관한 것이다.

액정 표시 장치는 액정의 전기적 및 광학적 특성을 이용한 화소 매트릭스를 통해 영상을 표시한다. 액정 표시 장치의 각 화소는 데이터 신호에 따른 액정 배열의 가변으로 광투과율을 조절하는 적, 녹, 청 서브 화소의 조합으로 원하는 색을 구현한다. 각 서브 화소는 스위칭 소자인 박막 트랜지스터를 통해 화소 전극에 공급된 데이터 신호와, 공통 전극에 공급된 공통 전압의 차전압을 충전하여 액정을 구동한다. 박막 트랜지스터는 게이트 라인에 공급된 게이트 온 전압에 의해 턴-온되어 데이터 라인에 공급된 데이터 신호를 화소 전극에 충전하고, 게이트 라인에 공급된 게이트 오프 전압에 의해 턴-오프되어 화소 전극에 충전된 데이터 신호가 유지되게 한다. 여기서, 게이트 라인에 공급된 게이트 오프 전압은 화소 전극에 충전된 데이터 신호가 유지되도록 안정된 전압을 유지하여야 한다.

그런데, 액정 표시 장치에서는 액정을 사이에 두고 중첩된 데이터 라인과 공통 전극 사이에 존재하는 기생 커패시턴스의 커플링 작용으로 데이터 라인에 공급되는 데이터 신호를 따라 공통 전압이 스윙하는 리플 현상이 발생하여 크로스토크가 발생된다. 특히 화면에 극성 치우침이 심한 특정 패턴을 표시하는 경우 공통 전압의 리플 성분이 증가함으로써 크로스토크는 심해지게 된다.

#### 발명이 이루고자 하는 기술적 과제

따라서, 본 발명이 이루고자 하는 기술적 과제는 크로스토크를 방지하여 화질을 향상시킬 수 있는 액정 표시 장치를 제공하는 것이다.

### 발명의 구성

상기 기술적 과제를 달성하기 위하여, 본 발명의 실시 예에 따른 액정 표시 장치는 제1 기판에 형성된 공통 전극과; 액정을 사이에 두고 제1 기판과 합착체에 의해 합착되는 제2 기판 상에 서로 교차되게 형성된 게이트 라인 및 데이터 라인과; 상기 게이트 라인 및 데이터 라인과 접속된 박막트랜지스터와; 상기 게이트 라인 방향의 장변과 상기 데이터 라인 방향의 단변을 갖는 각 서브 화소 영역에 형성되며 상기 박막트랜지스터와 접속된 화소 전극과; 상기 데이터 라인을 구동시키며 회로 필름 상에 실장된 구동칩과; 상기 구동칩으로부터의 구동신호를 상기 데이터 라인에 공급하는 팬 아웃과; 서로 다른 상기 구동칩에 접속된 상기 팬 아웃들 사이에 형성되어 상기 공통 전극에 공통 전압을 공급하는 제1 쇼트 도트와; 동일한 상기 구동칩에 접속된 상기 팬 아웃들 사이에 형성되어 상기 공통 전극에 공통 전압을 공급하는 제2 쇼트 도트를 구비하는 것을 특징으로 한다.

또한, 상기 액정 표시 장치는 상기 팬 아웃들과 교차되도록 형성되어 상기 제1 및 제2 쇼트 도트를 연결하는 공통 전압 공급 라인을 추가로 구비하는 것을 특징으로 한다.

여기서, 상기 공통 전압 공급 라인은 상기 동일한 구동칩에 접속된 팬 아웃들 별로 구분되도록 다수개 형성된 것을 특징으로 한다.

그리고, 상기 공통 전극에는 상기 팬 아웃들과 대응되는 영역별로 서로 다른 공통 전압이 공급되는 것을 특징으로 한다.

또한, 상기 제2 쇼트 도트는 상기 동일한 구동칩에 접속된 상기 팬 아웃들 중 중앙에 위치하는 팬 아웃과 인접되게 형성되는 것을 특징으로 한다.

한편, 상기 액정 표시 장치는 상기 단변 방향을 따라 상기 서브 화소를 경유하도록 형성된 다수의 스토리지 라인을 추가로 구비하는 것을 특징으로 한다.

그리고, 상기 액정 표시 장치는 상기 동일한 구동칩에 접속된 상기 팬 아웃들별로 형성되며 상기 스토리지 라인에 공통으로 접속된 스토리지 공급 라인을 추가로 구비하는 것을 특징으로 한다.

이 때, 상기 스토리지 공급 라인은 상기 동일한 구동칩에 접속된 팬 아웃들과 대응되는 영역에 위치하는 스토리지 라인들 별로 서로 다른 스토리지 전압을 공급하는 것을 특징으로 한다.

한편, 상기 팬 아웃과 교차하는 상기 스토리지 공급 라인은 상기 합착제와 중첩되도록 형성되는 것을 특징으로 한다.

이 때, 상기 합착제는 소프트 스페이서를 포함하는 것을 특징으로 한다.

또는 상기 팬 아웃을 덮도록 형성된 보호막은 유기절연막으로 형성되는 것을 특징으로 한다.

상기 기술적 과제를 달성하기 위하여, 본 발명에 따른 액정 표시 장치는 제1 기관에 형성된 공통 전극과; 액정을 사이에 두고 제1 기관과 합착제에 의해 합착되는 제2 기관 상에 서로 교차되게 형성된 게이트 라인 및 데이터 라인과; 상기 게이트 라인 및 데이터 라인과 접속된 박막트랜지스터와; 상기 게이트 라인 방향의 장변과 상기 데이터 라인 방향의 단변을 갖는 각 서브 화소 영역에 형성되며 상기 박막트랜지스터와 접속된 화소 전극과; 상기 단변 방향을 따라 상기 서브 화소를 경유하도록 형성된 다수의 스토리지 라인과; 상기 다수의 스토리지 라인에 공통으로 접속되며 상기 합착제와 적어도 일부 중첩된 스토리지 공급 라인을 구비하는 것을 특징으로 한다.

또한, 상기 액정 표시 장치는 상기 제2 기관 상에 형성되어 상기 공통 전극에 공통 전압을 공급하는 쇼트 도트와; 상기 쇼트 도트와 인접되게 형성되어 상기 공통 전압을 피드백하는 피드백 도트를 추가로 구비하는 것을 특징으로 한다.

그리고, 상기 피드백 도트를 통해 피드백된 공통 전압과 위상 반대의 보상 신호를 상기 스토리지 라인에 공급하는 것을 특징으로 한다.

한편, 상기 스토리지 공급 라인의 폭은 4~6mm인 것을 특징으로 한다.

상기 기술적 과제 외에 본 발명의 다른 기술적 과제 및 이점들은 첨부한 도면을 참조한 실시 예에 대한 상세한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 본 발명의 바람직한 실시 예들을 첨부한 도 1 내지 도 9를 참조하여 상세하게 설명하기로 한다.

도 1은 본 발명의 제1 실시 예에 따른 액정 표시 장치를 개략적으로 도면이다.

도 1에 도시된 액정 표시 장치는 화상 표시부(108)와, 화상 표시부(108)의 게이트 라인(GL)을 구동하는 게이트 구동부(102, 112)가 형성된 액정 표시 패널(130)과, 화상 표시부(108)의 데이터 라인(DL)을 구동하는 데이터 구동칩(104)이 실장되고 인쇄 회로 기판(Printed Circuit Board : PCB)(154)과 액정 표시 패널(130) 사이에 접속된 회로 필름(170)과, PCB(154)에 실장된 타이밍 제어부(106)를 구비한다.

제1 및 제2 게이트 구동부(102, 112)는 화상 표시부(108)의 양측부에 위치하여 게이트 라인들(GL)을 분할 구동한다. 예를 들면 제1 게이트 구동부(102)는 오드 게이트 라인들(GL1, GL3, ..., GLn-1)을, 제2 게이트 구동부(112)는 이븐 게이트 라인들(GL2, GL4, ..., GLn)을 구동한다. 제1 및 제2 게이트 구동부(102, 112)는 다수의 박막 트랜지스터를 포함하는 쉬프트 레지스터로 구성되므로 액정 표시 패널(130)의 화상 표시부(108)의 박막 트랜지스터 및 다수의 신호 라인들(DL, GL, SL)과 함께 형성되어 비표시 영역에 내장된다. 제1 및 제2 게이트 구동부(102, 104)는 타이밍 제어부(106)로부터의 게이트 제어 신호들과 전원부(164)로부터의 게이트 온 전압 및 게이트 오프 전압을 이용하여 화상 표시부(108)의 게이트 라인들(GL1 내지 GLn)을 순차 구동한다.

화상 표시부(108)의 데이터 라인들(DL)을 분할 구동하는 다수의 데이터 구동칩(104) 각각은 회로 필름(170) 상에 실장되고 회로 필름(170)은 이방성 도전 필름(Anisotropic Conductive Film : ACF)을 통해 액정 표시 패널(130) 및 PCB(154)에 부착된다. 데이터 구동칩(104)을 실장한 회로 필름(170)으로는 TCP(Tape Carrier Package) 또는 COF(Chip On Film)이 이용된다. 이와 달리 데이터 구동칩(104)은 회로 필름(170)을 사용하지 않고 액정 표시 패널(130)의 박막 트랜지스터 기판 상에 COG(Chip On Glass) 방식으로 직접 실장되기도 한다. 데이터 구동칩(104)은 타이밍 제어부(106)로부터

의 디지털 데이터를 감마 전압부(미도시)로부터의 감마 전압을 이용하여 아날로그 데이터 신호로 변환하고 화상 표시부(108)의 게이트 라인(GL1 내지 GLn)이 구동되는 각 수평 기간에 동기하여 데이터 라인들(DL)로 아날로그 데이터 신호를 공급한다.

PCB(154)에 실장된 타이밍 제어부(106)는 데이터 구동칩들(104)과 제1 및 제2 게이트 구동부(102,112)를 제어한다. 타이밍 제어부(106)로부터의 데이터 신호와 다수의 데이터 제어 신호들은 PCB(154)와 회로 필름(170)을 경유하여 각 데이터 구동칩(104)에 공급되고 다수의 게이트 제어 신호들은 PCB(154)와 회로 필름(170) 및 액정 표시 패널(130)의 박막 트랜지스터 기관(110)을 경유하여 제1 및 제2 게이트 구동부(102,112)로 공급된다.

액정 표시 패널(130)의 화상 표시부(108)는 적(이하 R), 녹(이하 G), 청(이하 B) 서브 화소로 구성된 다수의 화소들이 매트릭스 형태로 배열되어 화상을 표시한다. 화상 표시부(108)는 R, G, B 서브 화소별로 박막 트랜지스터(TFT)가 형성된 박막 트랜지스터 기관(110)과, 칼라 필터가 형성된 칼라 필터 기관(113)이 액정을 사이에 두고 합착되어 형성된다. R, G, B 서브 화소는 수직 방향으로 번갈아가면서 반복적으로 배열되고 같은 색의 서브 화소는 수평 방향의 스트라이프 형태로 배열된다. 화상 표시부(108)에 R, G, B 서브 화소가 수직 방향으로 배열됨에 따라 R, G, B 서브 화소가 수평 방향으로 배열된 액정 표시 장치 보다 데이터 라인(DL) 수가 1/3로 감소되고 이 결과 데이터 라인(DL1 내지 DLm)을 구동하는 데이터 구동칩(104)의 수도 감소된다. R, G, B 서브 화소의 수직 방향 배열로 데이터 라인이 감소한 만큼 게이트 라인(GL)이 증가하여 게이트 구동부(102, 112)의 크기가 증가되지만 게이트 구동부(102, 112)의 회로 구성이 데이터 구동칩(104) 보다 간단하므로 제조 원가는 절감된다. 특히 게이트 구동부(102, 112)가 아모퍼스 실리콘(Amorphous Silicon) 박막을 이용한 박막 트랜지스터 기관에 내장되어 제조 원가는 더욱 절감된다.

박막 트랜지스터 기관(110)은 도 2에 도시된 바와 같이 게이트 라인(GL)과 데이터 라인(DL)의 교차로 정의된 서브 화소 영역에 형성된 화소 전극(132)과, 게이트 라인(GL) 및 데이터 라인(DL)과 화소 전극(132) 사이에 접속된 박막 트랜지스터(100)를 포함한다.

게이트 라인(GL)과 데이터 라인(DL)은 게이트 절연막을 사이에 두고 교차하도록 절연 기관 상에 형성된다. 게이트 라인(GL)과 데이터 라인(DL)의 교차 구조로 각 서브 화소 영역이 구분된다. 스토리지 라인(SL)은 절연 기관 상에 데이터 라인(DL)과 나란하게 형성되어 각 서브 화소의 중앙부를 단축 방향으로 경유한다.

박막 트랜지스터(100)는 게이트 라인(GL)과 접속된 게이트 전극(136), 데이터 라인(DL)과 접속된 소스 전극(138), 화소 전극(132)과 접속된 드레인 전극(134), 소스 전극(138) 및 드레인 전극(134)과 접속된 반도체층을 구비한다. 반도체층은 소스 전극(138) 및 드레인 전극(134) 사이에 채널을 형성하는 활성층과, 활성층과 소스 전극(138) 및 드레인 전극(134) 각각의 오믹 접촉을 위한 오믹 접촉층으로 구성된다. 이러한 반도체층은 데이터 라인(DL) 및 스토리지 라인(SL)의 하부에도 더 형성된다. 특히 상하로 인접한 2개의 서브 화소에 각각 형성된 박막 트랜지스터(100)는 극성이 상반된 좌우 데이터 라인(DL)과 각각 접속된다. 즉, 데이터 라인(DL)과 접속된 박막 트랜지스터(100)의 접속 방향을 수직 방향을 따라 가면서 교번적으로 바뀌게 한다. 예를 들면 오드 게이트 라인(GLi)과 접속된 오드 수평 라인의 박막 트랜지스터(100)들은 데이터 라인(DLj+1)의 좌측에 위치한 화소 전극(132)과 접속된다. 이븐 게이트 라인(GLi+1)과 접속된 이븐 수평 라인의 박막 트랜지스터들(100)은 데이터 라인(DLj)의 우측에 위치한 화소 전극(132)과 접속된다. 이에 따라 데이터 라인(DLj, DLj+1) 각각에 공급되는 데이터 신호의 극성이 인접한 데이터 라인(DL)의 데이터 신호와 상반되고 프레임 단위로만 인버전되어도 화소 전극(132)은 수평 및 수직 방향으로 인접한 화소 전극(132)과 상반된 극성의 데이터 신호를 충전하여 도트 인버전 방식으로 구동된다.

화소 전극(132)은 보호막을 관통하는 콘택홀(128)을 통해 박막 트랜지스터(100) 각각의 드레인 전극(134)과 접속된다. 화소 전극(132)은 칼라 필터 기관(113)의 공통 전극 사이에 전계를 형성하여 액정 분자들이 배열된다. 그리고 화소 전극(132)은 스토리지 라인(SL) 및 스토리지 전극(118)과 적어도 한 층의 절연막을 사이에 두고 중첩되어 스토리지 커패시터를 형성한다. 이 스토리지 커패시터는 화소 전극(132)에 충전된 데이터 신호를 안정적으로 유지시킬 수 있다. 이러한 스토리지 커패시터를 이루는 스토리지 라인들(SL)은 도 3에 도시된 바와 같이 회로 필름(170) 각각의 최좌측에 위치하는 출력 패드와 접속된 공통 스토리지 패드(150)와 접속된 스토리지 공급 라인(126)을 통해 전원부(164)로부터의 스토리지 전압을 공급받는다.

화소 전극(132)과 함께 액정을 구동하는 공통 전극은 칼라 필터 기관(113)에 형성된다. 이 공통 전극(158)은 도 3 및 도 4에 도시된 바와 같이 회로 필름(170) 각각의 최우측에 위치하는 출력 패드와 접속된 공통 전압 입력 패드(160), 제1 공통 전압 공급 라인(148), 제1 공통 전압 패드(220) 및 제1 쇼트 도트(120)를 경유하여 전원부(164)로부터의 공통 전압을 공급받는다. 여기서, 제1 공통 전압 패드(220)는 서로 다른 데이터 구동칩(104)에 접속된 데이터 팬 아웃들(172) 사이에 형성된다. 이러한 제1 공통 전압 패드(220) 상에는 제1 쇼트 도트(120)가 형성된다.

또한, 공통 전극(158)은 제1 공통 전압 패드(220)와 접속된 제2 공통 전압 공급 라인(124), 제2 공통 전압 패드(210) 및 제2 쇼트 도트(122)를 경유하여 전원부(164)로부터의 공통 전압을 공급받는다. 제2 공통 전압 공급 라인(124)은 다수의 데이터 라인들(DL)과 접속된 다수의 데이터 팬 아웃(172) 각각과 교차되도록 형성된다. 이를 위해, 제2 공통 전압 공급 라인(124)은 데이터 팬 아웃(172)과 다른 평면 상에 형성된다. 예를 들어, 제2 공통 전압 공급 라인(124)은 도 4a에 도시된 바와 같이 패드 상부 전극(146)과 동일 금속으로 보호막(218) 상에 형성되거나 도 4b에 도시된 바와 같이 패드 하부 전극(142)과 동일 금속으로 하부 기판(101) 상에 형성된다. 그리고, 제2 공통 전압 공급 라인(124)은 이웃한 데이터 팬 아웃들(172) 각각과 교차되도록 형성된 제2 공통 전압 공급 라인(124)과 서로 연결되도록 형성되어 공통 전압의 지연을 방지한다.

제2 공통 전압 패드(210)는 동일한 데이터 구동칩(104)에 접속된 데이터 팬 아웃들(172) 사이에 형성된다. 특히, 제2 공통 전압 패드(210)는 동일한 데이터 구동칩(104)에 접속된 데이터 팬 아웃들(172) 중 중앙에 위치하는 데이터 팬 아웃(172)과 인접되게 형성된다. 이러한 제2 공통 전압 패드(210) 상에는 제2 쇼트 도트(122)가 형성된다.

이러한 제1 및 제2 공통 전압 패드(220,210)는 게이트 라인(GL)과 동일 금속으로 동일 평면 상에 형성된 패드 하부 전극(142)과, 패드 하부 전극(142)을 덮도록 형성된 게이트 절연막(212) 및 보호막(218)을 관통하는 패드 콘택홀(144)과, 패드 콘택홀(144)을 통해 패드 하부 전극(142)과 접속된 패드 상부 전극(146)을 구비한다.

이와 같이, 본 발명에 따른 액정 표시 장치는 데이터 라인(DL)의 수를 감소시키는 구조에서 데이터 팬 아웃들(148) 사이에 형성된 제2 공통 전압 패드(210) 및 제2 쇼트 도트(122)에 의해 공통 전압의 왜곡을 보상할 수 있다.

도 5는 본 발명의 제2 실시 예에 따른 액정 표시 장치를 개략적으로 도면이다.

도 5에 도시된 액정 표시 장치는 도 1에 도시된 액정 표시 장치와 대비하여 제2 공통 전압 공급 라인이 각 데이터 구동칩별로 구분되는 것을 제외하고는 동일한 구성요소를 구비한다. 이에 따라, 동일한 구성요소에 대한 상세한 설명은 생략하기로 한다.

제2 공통 전압 공급 라인(124)은 다수의 데이터 라인들(DL)과 접속된 다수의 데이터 팬 아웃(172) 각각과 교차되도록 형성된다. 여기서, 제2 공통 전압 공급 라인(124)은 데이터 구동칩(104)과 접속된 데이터 팬 아웃들(172)별로 서로 분리되도록 형성된다. 예를 들어 제1 내지 제3 데이터 구동칩(104A,104B,104C) 각각과 접속된 데이터 팬 아웃(172)과 교차되게 형성된 제2 공통 전압 공급 라인들(124A,124B,124C)은 서로 분리되도록 형성된다. 이 경우, 제1 내지 제3 데이터 구동칩(104A,104B,104C) 중 어느 하나와 접속된 데이터 팬 아웃들(172)과 제2 공통 전압 공급 라인(124) 사이에 병렬로 접속된 기생 캐패시터들의 총용량값은 도 2에 도시된 데이터 팬 아웃(172) 모두와 제2 공통 전압 라인(124) 사이에 병렬로 접속된 기생 캐패시터의 총용량값보다 작다. 이에 따라, 데이터 팬 아웃(172)의 RC 지연차가 제거되어 데이터 신호의 편차를 줄일 수 있다.

또한, 제2 공통 전압 공급 라인(124)이 데이터 구동칩(104)별로 분리됨에 따라 공통 전압을 데이터 구동칩(104)별로 차등 공급할 수 있다. 이에 따라, 위치별로 공통 전극(158)의 왜곡정도에 차이가 발생하는 경우 왜곡정도에 따라서 위치별로 공통 전압을 차등 공급한다.

이와 같이, 본 발명에 따른 액정 표시 장치는 데이터 라인(DL)의 수를 감소시키는 구조에서 데이터 팬 아웃들(172) 사이에 형성된 제2 공통 전압 패드(210) 및 제2 쇼트 도트(122)에 의해 공통 전압의 왜곡을 보상할 수 있다. 또한, 본 발명에 따른 액정 표시 장치는 데이터 구동칩별로 제2 공통 전압 공급 라인이 분리됨에 따라 공통 전압을 차등 공급할 수 있다.

도 6은 본 발명의 제3 실시 예에 따른 액정 표시 장치를 개략적으로 나타내는 도면이다.

도 6을 참조하면, 본 발명의 제3 실시 예에 따른 액정 표시 장치는 도 5에 도시된 액정 표시 장치와 대비하여 스토리지 공급 라인이 각 데이터 구동칩별로 구분되는 것을 제외하고는 동일한 구성요소를 구비한다. 이에 따라, 동일한 구성요소에 대한 상세한 설명은 생략하기로 한다.

스토리지 공급 라인(126)은 다수의 데이터 라인들(DL)과 교차되도록 형성되며 데이터 구동칩(104)별로 서로 분리되도록 형성된다. 예를 들어 제1 내지 제3 데이터 구동칩(104A,104B,104C) 각각과 대응되는 제1 내지 제3 스토리지 공급 라인(126A,126B,126C)은 서로 분리되도록 형성된다. 서로 분리된 제1 내지 제3 스토리지 공급 라인(126A,126B,126C) 각각

은 해당 스토리지 공급 라인(126A,126B,126C)과 접속된 스토리지 라인들(SL)에 독립적으로 스토리지 전압을 공급한다. 이 때, 제1 내지 제3 스토리지 공급 라인(126A,126B,126C) 각각은 화상 표시부(108)의 위치에 따라 스토리지 전압에 편차가 발생할 경우 해당 스토리지 라인들(SL)에 스토리지 전압을 차등 공급한다.

이와 같이, 본 발명에 따른 액정 표시 장치는 데이터 라인(DL)의 수를 감소시키는 구조에서 데이터 팬 아웃들(172) 사이에 형성된 제2 공통 전압 패드(210) 및 제2 쇼트 도트(122)에 의해 공통 전압의 왜곡을 보상할 수 있다. 또한, 본 발명에 따른 액정 표시 장치는 데이터 구동칩별로 제2 공통 전압 공급 라인이 분리됨에 따라 공통 전압을 차등 공급할 수 있다. 뿐만 아니라, 본 발명에 따른 액정 표시 장치는 데이터 구동칩별로 스토리지 공급 라인이 분리됨에 따라 스토리지 전압을 차등 공급할 수 있다.

도 7은 본 발명의 제4 실시 예에 따른 액정 표시 장치를 개략적으로 나타내는 도면이며, 도 8은 도 7에서 "A"부분을 확대한 평면도이다.

도 7 및 도 8을 참조하면, 본 발명의 제4 실시 예에 따른 액정 표시 장치는 공통 전압을 피드백하여 공통 전압의 왜곡 정도에 따라 그 공통 전압의 위상에 반대되는 신호를 스토리지 라인에 인가하여 데이터 신호의 전위 변동을 최소화하는 구조이다. 이를 위해, 본 발명의 제4 실시 예에 따른 액정 표시 장치는 도 2에 도시된 액정 표시 장치와 대비하여 공통 전압을 공통 전극에 공급하는 공통 전압 패드와, 그 공통 전압 패드와 인접하게 형성된 피드백 도트 및 라인과, 공통 전압의 왜곡 정도에 따라 위상 반대 신호를 스토리지 라인에 공급하는 스토리지 공급 라인을 제외하고는 동일한 구성요소를 구비한다. 이에 따라, 동일한 구성요소에 대한 상세한 설명은 생략하기로 한다.

공통 전압 공급 라인(148)은 공통 전압 패드(220)와, 회로 필름(170)과 접속된 공통 전압 입력 패드(160)를 최단거리로 연결시킨다. 이 공통 전압 공급 라인(148)은 상대적으로 큰 폭으로 형성되어 공통 전압 공급 라인(148) 자체의 라인 저항을 감소시킨다. 이에 따라, 공통 전압 공급 라인(148)의 자체저항이 감소함으로써 공통 전극(158)에 공급되는 공통 전압의 편차를 최소화할 수 있다.

피드백 도트(192)는 게이트 패드(162)와 인접되게 형성된 패드백 패드(166) 및 피드백 라인(190)을 통해 회로 필름(170)과 접속되며 제1 쇼트 도트(120)와 인접되게 형성되어 제1 쇼트 도트(120)를 통해 공통 전극(158)에 인가된 공통 전압을 피드백한다. 이러한 제1 쇼트 도트(120) 및 피드백 도트(192)는 동일한 회로 필름(170)의 일측에 인접되게 형성된다.

스토리지 공급 라인(126)은 합착제(188)와 중첩되게 형성되어 스토리지 공급 라인(126)의 폭이 상대적으로 넓어지게 된다. 예를 들어, 스토리지 공급 라인(126)의 폭은 약 4~6mm로 형성된다. 이에 따라, 스토리지 공급 라인(126)의 자체저항이 감소함으로써 스토리지 라인(SL)에 공급되는 스토리지 전압의 편차를 최소화할 수 있다. 이 때, 스토리지 공급 라인(126)과 스토리지 공급 패드(150)를 최단거리로 연결하기 위해 이들을 연결시키는 스토리지 연결 라인(202)은 직선 형태로 형성된다.

한편, 스토리지 공급 라인(126)은 도 9에 도시된 바와 같이 게이트 라인(GL)과 동일 금속으로 하부기판(111) 상에 형성되며, 데이터 팬 아웃(172)은 데이터 라인(DL)과 동일 금속으로 게이트 절연막(212) 상에 스토리지 공급 라인(126)을 가로지르도록 형성된다. 스토리지 라인(SL)은 데이터 라인(DL)과 동일 금속으로 게이트 절연막 상에 형성된다. 이러한 스토리지 라인(SL)과 스토리지 공급 라인(126)은 보호막(218) 및 게이트 절연막(212)을 관통하는 연결 콘택홀(156)을 통해 노출된다. 노출된 스토리지 라인(SL) 및 스토리지 공급 라인(126)은 연결 전극(196)을 통해 서로 접속된다.

데이터 팬 아웃(172) 상에 형성된 보호막(218)은 합착제(188)에 전달된 압력을 완충시킬 수 있는 두꺼운 유기막으로 약 2  $\mu\text{m}$  이상으로 형성된다. 이는 액정 표시 패널(130)에 소정 압력이 가해지면, 그 압력이 글래스 파이버 등으로 이루어진 합착제(188)에 전달되어 합착제(188) 하부에 위치하는 스토리지 공급 라인(126) 및 데이터 팬 아웃(172) 간의 쇼트 현상이 발생되기 때문이다. 이외에도 외부로부터의 충격으로부터 데이터 팬 아웃(172)과 스토리지 공급 라인(126) 간의 쇼트 현상을 방지하기 위하여 합착제(188)는 탄력을 가지는 소프트 스페이서가 함유된 재질로 형성된다.

이와 같이, 본 발명에 따른 액정 표시 장치는 합착제와 중첩되어 상대적으로 큰 폭을 가지도록 스토리지 공급 라인이 형성된다. 이에 따라, 본 발명에 따른 액정 표시 장치는 스토리지 공급 라인 자체의 라인 저항이 감소함에 따라 스토리지 전압의 편차를 최소화할 수 있다.

## 발명의 효과

상술한 바와 같이, 본 발명에 따른 액정 표시 장치는 데이터 라인의 수를 감소시키는 구조에서 데이터 팬 아웃들 사이에 형성된 공통 전압 패드 및 쇼트 도트에 의해 공통 전압의 왜곡을 보상할 수 있다. 또한, 본 발명에 따른 액정 표시 장치는 데이터 라인의 수를 감소시키는 구조에서 합착제와 중첩되어 상대적으로 큰 폭을 가지는 스토리지 공급 라인에 의해 스토리지 전압의 편차를 최소화할 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

### 도면의 간단한 설명

도 1은 본 발명의 제1 실시 예에 따른 액정 표시 장치를 개략적으로 도면이다.

도 2는 도 1에 도시된 액정 표시 장치의 박막 트랜지스터 기관에서 2개의 서브 화소를 도시한 평면도이다.

도 3은 도 1에 도시된 액정 표시 장치에서 회로 필름과 제1 및 제2 쇼트 도트와 접속되는 패드들을 나타내는 평면도이다.

도 4a 및 도 4b는 도 3에서 선 "I-I'"를 따라 절취한 제1 및 제2 쇼트 도트 부분을 나타내는 단면도들이다.

도 5는 본 발명의 제2 실시 예에 따른 액정 표시 장치를 개략적으로 도면이다.

도 6은 본 발명의 제3 실시 예에 따른 액정 표시 장치를 개략적으로 도면이다.

도 7은 본 발명의 제4 실시 예에 따른 액정 표시 장치를 개략적으로 도면이다.

도 8은 도 7에서 A부분을 확대한 평면도이다.

도 9는 도 8에서 선 "II-II'"를 따라 절취한 액정 표시 장치를 나타내는 단면도이다.

#### < 도면의 주요 부분에 대한 부호의 설명 >

100 : 박막트랜지스터 101,111 : 기관

102,112 : 게이트 구동부 104 : 데이터 구동 칩

106 : 타이밍 제어부 108 : 화상 표시부

110 : 박막트랜지스터 기관 113 : 컬러필터 기관

114 : 활성층 116 : 오믹 접촉층

118 : 스토리지 전극 120,122 : 쇼트 도트

124,148 : 공통 전압 공급 라인 126 : 스토리지 공급 라인

128, 144,156 : 콘택홀 130 : 액정 표시 패널

132 : 화소 전극 134 : 드레인 전극

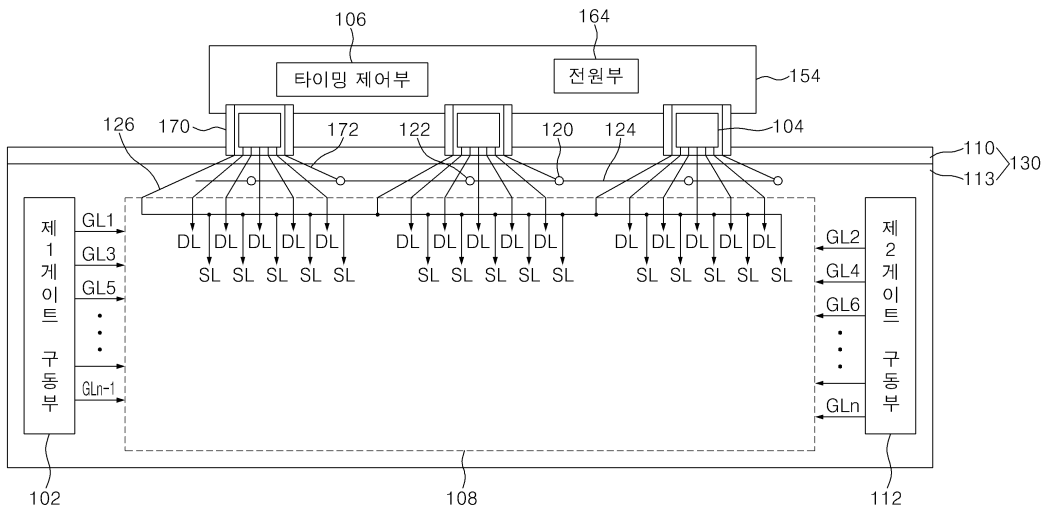
136 : 게이트 전극 138 : 소스 전극

140 : 데이터 패드 142 : 패드 하부 전극

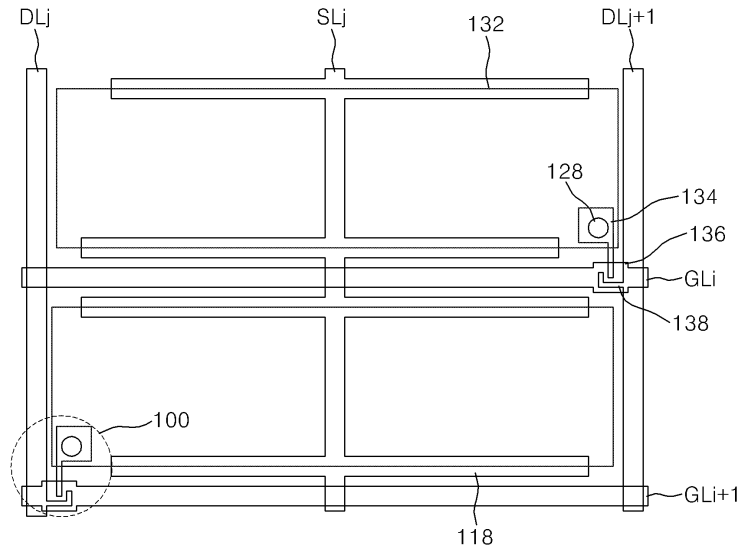
- 146 : 패드 상부 전극 150 : 공통 스토리지 패드
- 154 : 인쇄 회로 기판 158 : 공통 전극
- 160 : 공통 전압 입력 패드 162 : 게이트 패드
- 164 : 전원부 170 : 회로 필름
- 172 : 데이터 팬 아웃 188 : 합착제
- 190 : 피드백 라인 192 : 피드백 도트
- 196 : 연결 전극 202 : 연결 라인
- 210,220 : 공통 전압 패드 212 : 게이트 절연막
- 218 : 보호막

도면

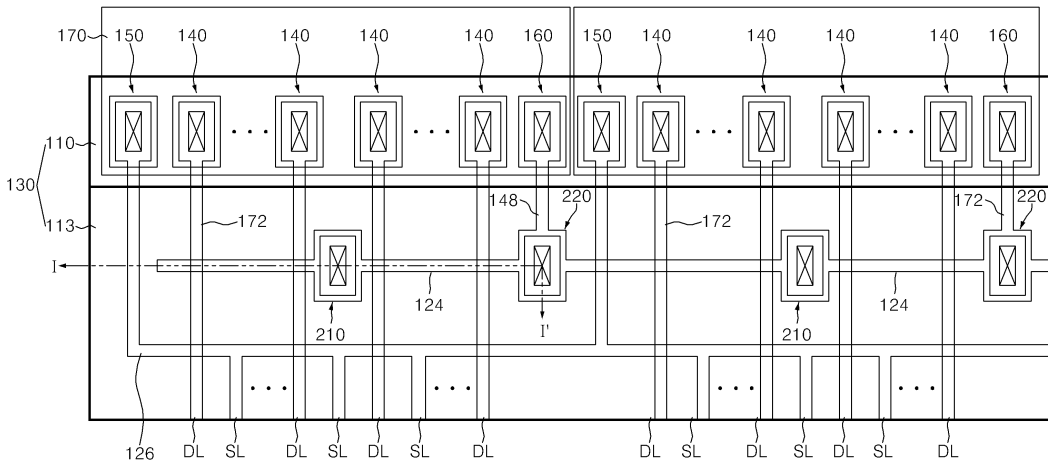
도면1



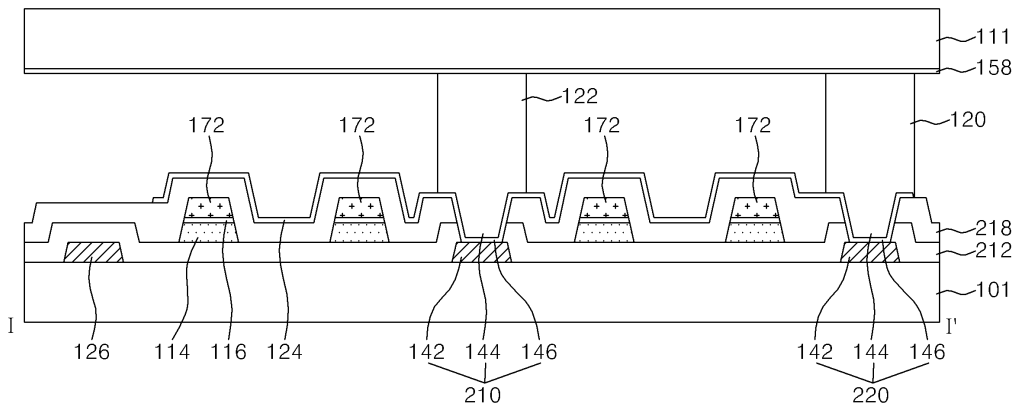
도면2



도면3

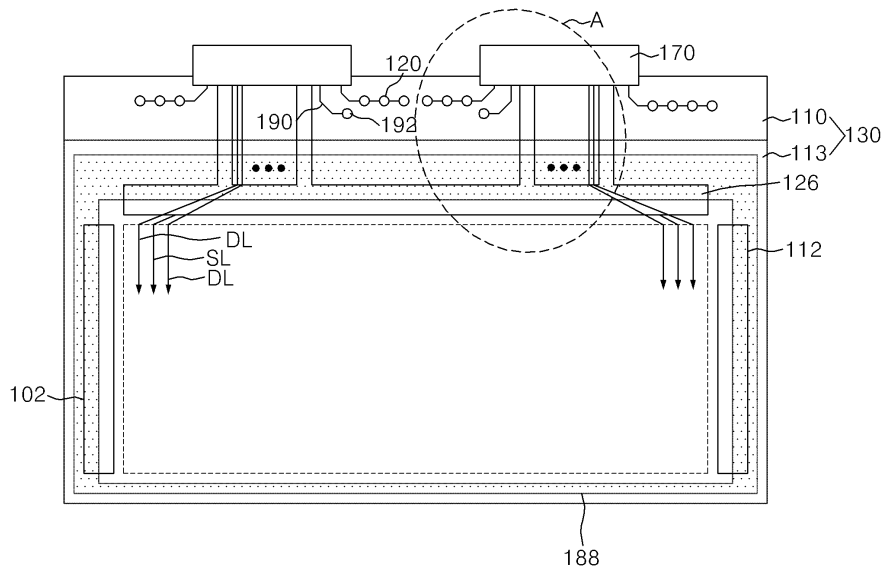


도면4a

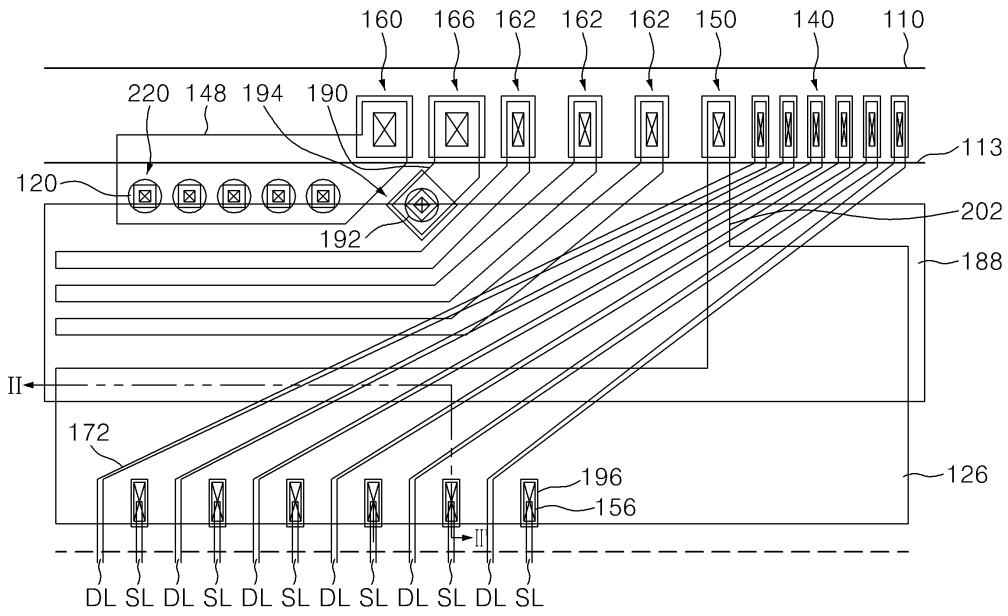




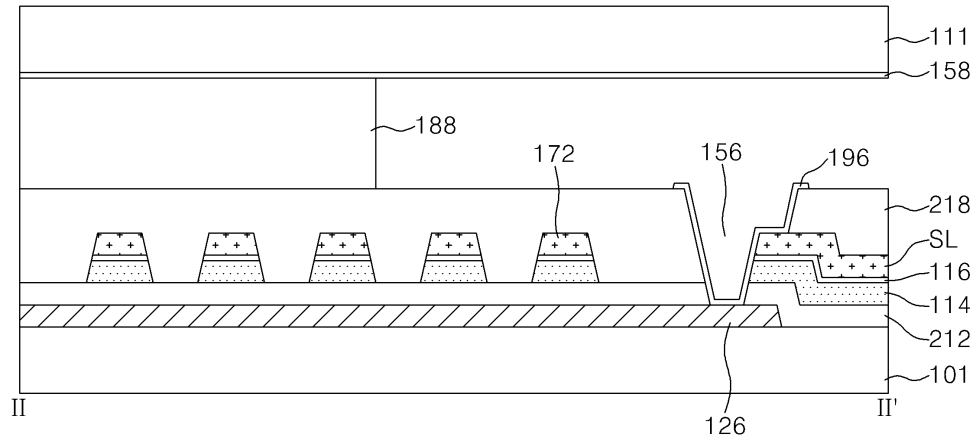
도면7



도면8



도면9



专利名称(译)	液晶显示器		
公开(公告)号	<a href="#">KR1020070080051A</a>	公开(公告)日	2007-08-09
申请号	KR1020060011110	申请日	2006-02-06
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	KIM DONG GYU 김동규 CHANG JONG WOONG 장종용		
发明人	김동규 장종용		
IPC分类号	G02F1/1345		
CPC分类号	G02F1/1362 G02F2201/123 G02F1/1345 G02F1/136286 G02F1/136213 G02F1/1368		
代理人(译)	SE JUN OH KWON, HYUK SOO 宋, 云何		
其他公开文献	KR101300683B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明提供一种液晶显示器，其改善了图像质量，防止了钩偏斜扭矩。为此，根据本发明实施例的液晶显示器配备有形成在第一基板上的公共电极，用于将公共电压提供给它所放置的公共电极的第一发射点，并且由于第一个电极而形成。基板和聚结之间的连接形成在第二基板上的栅极线彼此交叉，并且风扇输出将驱动信号从具有电路薄膜和驱动芯片的驱动芯片提供给数据线，驱动像素电极与薄膜晶体管连接，数据线形成于连接的薄膜晶体管和每个子像素区域，栅极线方向的长边和数据线方向的短边具有数据线，栅极线和数据连接到不同驱动芯片的线路和扇出，以及用于向公共电极提供公共电压的第二短点，它在连接的f之间形成出局。

