



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.

G02F 1/1345 (2006.01)

G02F 1/1343 (2006.01)

(11) 공개번호 10-2007-0075583

(43) 공개일자 2007년07월24일

(21) 출원번호 10-2006-0003995

(22) 출원일자 2006년01월13일

심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 김동규
경기 용인시 풍덕천2동 삼성5차아파트 523동 1305호
장종웅
충남 천안시 불당동 대동 다숲아파트 107-104
김정일
인천 남동구 만수1동 동인빌라 가동 201호

(74) 대리인 남승희

전체 청구항 수 : 총 30 항

(54) 액정 표시 장치

(57) 요약

액정 표시 패널 상에 실장되는 게이트 구동 IC와 접속되는 본딩 패드부의 부식을 방지할 수 있는 액정 표시 장치가 개시된다. 이러한 액정 표시 장치는 복수의 게이트 라인을 포함하는 액정 표시 패널과, 상기 복수의 게이트 라인에 접속되도록 상기 액정 표시 패널 상에 실장된 게이트 구동부와, 상기 게이트 구동부에 외부 신호를 인가하되, 인가되는 신호의 전압에 따라 상기 게이트 구동부의 서로 다른 영역에서 접속되는 복수의 배선을 포함한다. 이와 같이 외부 전원을 공급하는 배선들의 전압 레벨에 따라 게이트 구동부와 접속되는 본딩 패드 형성 영역을 다르게 하여 본딩 패드의 부식 발생을 방지할 수 있어 신호의 왜곡 및 단선 발생을 방지할 수 있다.

대표도

도 7

특허청구의 범위

청구항 1.

복수의 게이트 라인을 포함하는 액정 표시 패널;

상기 복수의 게이트 라인에 접속되도록 상기 액정 표시 패널 상에 실장된 게이트 구동부;

상기 게이트 구동부에 외부 신호를 인가하되, 인가되는 신호의 전압에 따라 상기 게이트 구동부의 서로 다른 영역에서 접속되는 복수의 배선을 포함하는 액정 표시 장치.

청구항 2.

청구항 1에 있어서,

상기 복수의 배선은 전원을 인가하는 복수의 전원 배선과, 신호를 인가하는 복수의 신호배선을 포함하고, 상기 복수의 배선 각각은 본딩 패드를 포함하는 액정 표시 장치.

청구항 3.

청구항 2에 있어서,

상기 전원 배선 중 제 1 레벨의 전압을 전송하는 배선들은 상기 게이트 구동부의 제 1 영역에 접속되고, 제 2 레벨의 전압을 전송하는 배선들은 상기 제 1 영역과 이격된 상기 게이트 구동부의 제 2 영역에 접속되는 액정 표시 장치.

청구항 4.

청구항 3에 있어서,

상기 제 1 레벨의 전압은 양 전압이고, 상기 제 2 레벨의 전압은 음 전압인 액정 표시 장치.

청구항 5.

청구항 3에 있어서,

상기 제 1 레벨의 전압을 전송하는 배선들은 게이트 온 전압을 전송하는 제 1 전원 배선과 상기 게이트 구동부를 구동시키기 위한 전압을 전송하는 제 2 전원 배선을 포함하고, 상기 제 2 레벨의 전압을 전송하는 배선들은 상기 게이트 구동부에 접지 전압을 공급하는 제 3 전원 배선과 게이트 오프 전압을 전송하는 제 4 전원배선을 포함하는 액정 표시 장치.

청구항 6.

청구항 3에 있어서,

게이트 라인을 기준으로 상기 게이트 구동부의 상부 내측면에 상기 제 1 영역이 마련되고, 하부 내측면에 상기 제 2 영역이 마련된 액정 표시 장치.

청구항 7.

청구항 6에 있어서,

상기 제 1 레벨의 전압을 전송하는 배선들은 상기 게이트 구동부의 외측 영역 또는 내측 영역을 가로 질러 상기 제 1 영역에 접속되는 액정 표시 장치.

청구항 8.

청구항 3에 있어서,

상기 제 1 영역 또는 이와 인접한 영역에 상기 제 1 레벨의 전압을 전송하는 배선들의 본딩 패드가 마련되고, 상기 제 2 영역 또는 이와 인접한 영역에 상기 제 2 레벨의 전압을 전송하는 배선들의 본딩 패드가 마련된 액정 표시 장치.

청구항 9.

청구항 2에 있어서,

상기 본딩 패드 사이에 더미 패드가 마련된 액정 표시 장치.

청구항 10.

청구항 2에 있어서,

상기 전원 배선은 상기 본딩 패드와 접속된 접속부와, 상기 제 1 접속부로부터 연장된 연장부를 포함하되,

상기 본딩 패드의 단변 길이를 1로 하였을 경우, 상기 연장부의 폭은 1 내지 10인 액정 표시 장치.

청구항 11.

청구항 2에 있어서,

상기 신호 배선은 상기 제 1 및 제 2 영역 중 어느 하나의 영역에 접속되는 액정 표시 장치.

청구항 12.

청구항 1에 있어서,

상기 복수의 배선은 Al막, Nd막, Ag막, Cr막, Ti막, Ta막 및 Mo막 중 어느 하나의 금속막으로 형성된 액정 표시 장치.

청구항 13.

복수의 게이트 라인을 포함하는 액정 표시 패널;

상기 복수의 게이트 라인에 접속되도록 상기 액정 표시 패널 상에 실장된 게이트 구동부;

상기 게이트 구동부에 외부 신호를 인가하는 복수의 배선을 포함하되,

상기 배선은 단일 금속막으로 형성된 액정 표시 장치.

청구항 14.

청구항 13에 있어서,

상기 금속막은 Al막, Nd막, Ag막, Cr막, Ti막, Ta막 및 Mo막 중 어느 하나인 액정 표시 장치.

청구항 15.

청구항 13에 있어서,

상기 복수의 배선은 전원을 인가하는 복수의 전원 배선과, 신호를 인가하는 복수의 신호배선을 포함하고, 상기 복수의 전원 배선 중 전송되는 신호의 전압 레벨에 따라 상기 게이트 구동부의 다른 영역에 접속하는 액정 표시 장치.

청구항 16.

청구항 15에 있어서,

상기 전원 배선 중 양 전압을 전송하는 배선들은 상기 게이트 구동부의 일 내측면에 접속되고, 음 전압을 전송하는 배선들은 상기 게이트 구동부의 타 내측면에 접속되는 액정 표시 장치.

청구항 17.

청구항 16에 있어서,

상기 양 전압을 전송하는 배선들은 게이트 온 전압을 전송하는 제 1 전원 배선과 상기 게이트 구동부를 구동시키기 위한 전압을 전송하는 제 2 전원 배선을 포함하고, 상기 음 전압을 전송하는 배선들은 상기 게이트 구동부에 접지 전압을 공급하는 제 3 전원 배선과 게이트 오프 전압을 전송하는 제 4 전원배선을 포함하는 액정 표시 장치.

청구항 18.

청구항 16에 있어서,

상기 양 전압을 전송하는 배선들은 상기 게이트 구동부의 외측 영역 및 내측 영역을 가로 질러 상기 일 내측면에 접속되는 액정 표시 장치.

청구항 19.

청구항 15에 있어서,

상기 일 내측면 또는 이와 인접한 영역에 상기 게이트 구동부와 전기적으로 접속되는 상기 제 1 및 제 2 전원 배선의 본딩 패드가 마련되고, 상기 타 내측면 또는 이와 인접한 영역에 상기 게이트 구동부와 전기적으로 접속되는 제 3 및 제 4 전원 배선의 본딩 패드가 마련된 액정 표시 장치.

청구항 20.

청구항 19에 있어서,

상기 본딩 패드 사이에 더미 패드가 마련된 액정 표시 장치.

청구항 21.

청구항 19에 있어서,

상기 전원 배선은 상기 본딩 패드와 접속된 접속부와, 상기 제 1 접속부로부터 연장된 연장부를 포함하되,

상기 본딩 패드의 단변 길이를 1로 하였을 경우, 상기 연장부의 폭은 1 내지 10인 액정 표시 장치.

청구항 22.

복수의 게이트 라인을 포함하고, 이와 접속될 게이트 구동부가 실장될 실장영역이 정의된 기판;

상기 실장 영역의 서로 다른 측면에 마련된 제 1 및 제 2 패드부;

단일 금속막으로 제작되고, 전송하는 신호의 전압에 따라 제 1 및 제 2 패드부에 각기 접속되는 제 1 및 제 2 배선 그룹을 포함하는 박막 트랜지스터 기판;

청구항 23.

청구항 22에 있어서,

상기 금속막은 Al막, Nd막, Ag막, Cr막, Ti막, Ta막 및 Mo막 중 어느 하나인 박막 트랜지스터 기판.

청구항 24.

청구항 22에 있어서,

게이트 라인을 기준으로 상기 제 1 패드부는 상기 실장 영역의 상측면에 마련되고, 상기 제 2 패드부는 상기 실장면의 하측면에 마련된 박막 트랜지스터 기판.

청구항 25.

청구항 24에 있어서,

상기 제 1 배선 그룹은 상기 실장 영역의 외측 또는 내측을 가로 질러 상기 제 1 패드부에 접속된 박막 트랜지스터 기판.

청구항 26.

청구항 22에 있어서,

상기 제 1 및 제 2 배선 그룹 중 어느 하나는 양 전압을 전송하는 전원 배선을 포함하고, 다른 하나는 음 전압을 전송하는 전원 배선을 포함하고, 상기 제 1 및 제 2 배선 그룹 중 적어도 어느 하나는 신호 배선을 포함하는 박막 트랜지스터 기판.

청구항 27.

청구항 26에 있어서,

상기 양 전압을 전송하는 전원배선은 게이트 온 전압을 전송하는 제 1 전원 배선과 상기 게이트 구동부를 구동시키기 위한 전압을 전송하는 제 2 전원 배선을 포함하고, 상기 음 전압을 전송하는 전원 배선은 상기 게이트 구동부에 접지 전압을 공급하는 제 3 전원 배선과 게이트 오프 전압을 전송하는 제 4 전원배선을 포함하는 박막 트랜지스터 기판.

청구항 28.

청구항 26에 있어서,

상기 제 1 및 제 2 본딩 패드부는 상기 전원 배선과 접속되는 본딩 패드와, 상기 본딩 패드 사이에 마련된 더미 패드를 포함하는 박막 트랜지스터 기판.

청구항 29.

청구항 26에 있어서,

상기 전원 배선은 상기 본딩 패드와 접속된 접속부와, 상기 제 1 접속부로부터 연장된 연장부를 포함하되,

상기 본딩 패드의 단면 길이를 1로 하였을 경우, 상기 연장부의 폭은 1 내지 10인 박막 트랜지스터 기판.

청구항 30.

청구항 26에 있어서,

상기 제 1 및 제 2 본딩 패드부는 상기 신호 배선이 접속되는 신호 배선용 본딩 패드를 더 포함하고, 상기 신호 배선용 본딩 패드의 크기를 1로 하였을 경우 상기 전원 배선과 접속되는 본딩 패드의 크기는 1 내지 5인 박막 트랜지스터 기판.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로, 특히 칩 온 글래스(Chip On Glass; COG) 구조의 액정 표시 장치에서 기판 상에 형성되어 게이트 구동 IC와 접속되는 본딩 패드부에 관한 것이다.

액정 표시 장치(Liquid Crystal Display Device; LCD)는 전극이 형성된 두 기판을 서로 마주보도록 배치하고, 두 기판 사이에 액정 물질을 주입한 다음 두 기판의 전극 사이에 전기장을 인가하여 전기장에 의해 액정 분자들을 움직이게 함으로써 빛의 투과율을 달리하여 화상을 표시하는 장치이다.

이는 액정의 광학적 이방성과 분극성을 이용한 것으로, 액정은 구조가 가늘고 길기 때문에 분자 배열에 방향성과 분극성을 갖고 있는 액정 분자들에 인위적으로 전기장을 인가하게 되면 분자 배열 방향을 조절할 수 있다. 이에 배향 방향을 임의로 조절하면 액정의 광학적 이방성에 의해 액정 분자의 배열 방향에 따라 빛을 투과 또는 차단할 수 있게 되어 색상 및 화상을 표현 할 수 있게 된다. 이 중에서도 박막 트랜지스터(thin film transistor; TFT)를 스위칭 소자로 사용하는 TFT-LCD가 주로 이용되고 있다.

박막 트랜지스터가 형성되는 패널에는 복수의 게이트 라인과 데이터 라인이 형성되어 있고, 박막 트랜지스터를 통하여 이들 게이트 라인과 데이터 라인에 연결된 화소 전극이 마련된다. 박막 트랜지스터는 게이트 라인을 통해 전달되는 게이트 신호에 따라 데이터 라인을 통해 전달되는 데이터 신호를 제어하여 화소 전극으로 전송한다. 여기서, 게이트 신호는 복수의 게이트 라인과 접속된 게이트 구동 IC로부터 제공되고, 데이터 신호는 복수의 데이터 라인과 접속된 데이터 구동 IC로부터 제공 된다.

통상 데이터 구동 IC는 인쇄 회로 기판(PCB)상에 실장되어 연성 인쇄 회로 기판(FPCB)을 통해 복수의 데이터 라인과 접속된다. 그리고, COG 구조에서는 상기 게이트 구동 IC는 상기 팬널 상에 본딩되어 복수의 게이트 라인과 접속된다.

이때, 패널에는 상기 게이트 구동 IC에 외부 전원을 공급하기 위한 복수의 배선이 마련되어 있고, 배선의 끝단에는 게이트 구동 IC의 범프와 접속되는 본딩 패드부가 마련되어 있다. 이러한 본딩 패드부가 일측에 몰려있고, 본딩 패드부를 통해 인가되는 전원의 전압차가 커서 본딩 패드부에 부식이 자주 발생하였고, 이로인해 액정 표시 장치의 동작 불량 발생 하는 문제가 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기의 문제점을 해결하기 위해 도출된 것으로서, 상기 배선을 단일 금속막으로 제작하고, 전압차가 큰 배선과 접속된 본딩 패드부 간을 분리시켜 본딩 패드부의 부식을 방지할 수 있는 액정 표시 장치를 제공하는 것을 그 목적으로 한다.

발명의 구성

본 발명에 따른 복수의 게이트 라인을 포함하는 액정 표시 패널과, 상기 복수의 게이트 라인에 접속되도록 상기 액정 표시 패널 상에 실장된 게이트 구동부와, 상기 게이트 구동부에 외부 신호를 인가하되, 인가되는 신호의 전압에 따라 상기 게이트 구동부의 서로 다른 영역에서 접속되는 복수의 배선을 포함하는 액정 표시 장치를 제공한다.

이때, 상기 복수의 배선은 전원을 인가하는 복수의 전원 배선과, 신호를 인가하는 복수의 신호배선을 포함하고, 상기 복수의 배선 각각은 본딩 패드를 포함하는 것이 바람직하다. 여기서, 상기 전원 배선 중 제 1 레벨의 전압을 전송하는 배선들은 상기 게이트 구동부의 제 1 영역에 접속되고, 제 2 레벨의 전압을 전송하는 배선들은 상기 제 1 영역과 이격된 상기 게이트 구동부의 제 2 영역에 접속되는 것이 효과적이다. 그리고, 상기 제 1 레벨의 전압은 양 전압이고, 상기 제 2 레벨의 전압은 음 전압인 것이 바람직하다.

상기의 제 1 레벨의 전압을 전송하는 배선들은 게이트 온 전압을 전송하는 제 1 전원 배선과 상기 게이트 구동부를 구동시키기 위한 전압을 전송하는 제 2 전원 배선을 포함하고, 상기 제 2 레벨의 전압을 전송하는 배선들은 상기 게이트 구동부에 접지 전압을 공급하는 제 3 전원 배선과 게이트 오프 전압을 전송하는 제 4 전원배선을 포함하는 것이 바람직하다. 물론 게이트 라인을 기준으로 상기 게이트 구동부의 상부 내측면에 상기 제 1 영역이 마련되고, 하부 내측면에 상기 제 2 영역이 마련되는 것이 효과적이다. 그리고, 제 1 레벨의 전압을 전송하는 배선들은 상기 게이트 구동부의 외측 영역 또는 내측 영역을 가로 질러 상기 제 1 영역에 접속되는 것이 바람직하다. 이때, 상기 제 1 영역 또는 이와 인접한 영역에 상기 제 1 레벨의 전압을 전송하는 배선들의 본딩 패드가 마련되고, 상기 제 2 영역 또는 이와 인접한 영역에 상기 제 2 레벨의 전압을 전송하는 배선들의 본딩 패드가 마련될 수도 있다.

상기에서, 본딩 패드 사이에 더미 패드가 마련될 수도 있다.

그리고, 상기 전원 배선은 상기 본딩 패드와 접속된 접속부와, 상기 제 1 접속부로부터 연장된 연장부를 포함하되, 상기 본딩 패드의 단변 길이를 1로 하였을 경우, 상기 연장부의 폭은 1 내지 10인 것이 바람직하다.

상술한 신호 배선은 상기 제 1 및 제 2 영역 중 어느 하나의 영역에 접속되는 것이 효과적이다.

앞서 설명한 상기 복수의 배선은 Al막, Nd막, Ag막, Cr막, Ti막, Ta막 및 Mo막 중 어느 하나의 금속막으로 형성되는 것이 바람직하다.

또한, 본 발명에 따른 복수의 게이트 라인을 포함하는 액정 표시 패널과, 상기 복수의 게이트 라인에 접속되도록 상기 액정 표시 패널 상에 실장된 게이트 구동부와, 상기 게이트 구동부에 외부 신호를 인가하는 복수의 배선을 포함하되, 상기 배선은 단일 금속막으로 형성된 액정 표시 장치를 제공한다.

상기의 금속막은 Al막, Nd막, Ag막, Cr막, Ti막, Ta막 및 Mo막 중 어느 하나인 것이 바람직하다.

상술한 상기 복수의 배선은 전원을 인가하는 복수의 전원 배선과, 신호를 인가하는 복수의 신호배선을 포함하고, 상기 복수의 전원 배선 중 전송되는 신호의 전압 레벨에 따라 상기 게이트 구동부의 다른 영역에 접속되는 것이 바람직하다. 물론, 상기 전원 배선 중 양 전압을 전송하는 배선들은 상기 게이트 구동부의 일 내측면에 접속되고, 음 전압을 전송하는 배선들은 상기 게이트 구동부의 타 내측면에 접속되는 것이 효과적이다. 그리고, 상기 양 전압을 전송하는 배선들은 게이트 온 전압을 전송하는 제 1 전원 배선과 상기 게이트 구동부를 구동시키기 위한 전압을 전송하는 제 2 전원 배선을 포함하고, 상기 음 전압을 전송하는 배선들은 상기 게이트 구동부에 접지 전압을 공급하는 제 3 전원 배선과 게이트 오프 전압을 전송하는 제 4 전원배선을 포함하는 것이 바람직하다. 이때, 상기 양 전압을 전송하는 배선들은 상기 게이트 구동부의 외측 영역 및 내측 영역을 가로 질러 상기 일 내측면에 접속되는 것이 효과적이다.

이때, 상기 일 내측면 또는 이와 인접한 영역에 상기 게이트 구동부와 전기적으로 접속되는 상기 제 1 및 제 2 전원 배선의 본딩 패드가 마련되고, 상기 타 내측면 또는 이와 인접한 영역에 상기 게이트 구동부와 전기적으로 접속되는 제 3 및 제 4 전원 배선의 본딩 패드가 마련되는 것이 바람직하다. 물론 상기 본딩 패드 사이에 더미 패드가 마련되는 것이 효과적이다. 그리고, 상기 전원 배선은 상기 본딩 패드와 접속된 접속부와, 상기 제 1 접속부로부터 연장된 연장부를 포함하되, 상기 본딩 패드의 단변 길이를 1로 하였을 경우, 상기 연장부의 폭은 1 내지 10인 것이 바람직하다.

또한, 본 발명에 따른 복수의 게이트 라인을 포함하고, 이와 접속될 게이트 구동부가 실장될 실장영역이 정의된 기판과, 상기 실장 영역의 서로 다른 측면에 마련된 제 1 및 제 2 패드부와, 단일 금속막으로 제작되고, 전송하는 신호의 전압에 따라 제 1 및 제 2 패드부에 각기 접속되는 제 1 및 제 2 배선 그룹을 포함하는 박막 트랜지스터 기판을 제공한다.

여기서, 상기 금속막은 Al막, Nd막, Ag막, Cr막, Ti막, Ta막 및 Mo막 중 어느 하나인 것이 바람직하다.

상술한 게이트 라인을 기준으로 상기 제 1 패드부는 상기 실장 영역의 상측면에 마련되고, 상기 제 2 패드부는 상기 실장면의 하측면에 마련되는 것이 바람직하다. 이때, 상기 제 1 배선 그룹은 상기 실장 영역의 외측 또는 내측을 가로 질러 상기 제 1 패드부에 접속되는 것이 효과적이다.

상술한 상기 제 1 및 제 2 배선 그룹 중 어느 하나는 양 전압을 전송하는 전원 배선을 포함하고, 다른 하나는 음 전압을 전송하는 전원 배선을 포함하고, 상기 제 1 및 제 2 배선 그룹 중 적어도 어느 하나는 신호 배선을 포함하는 것이 바람직하다. 여기서, 상기 양 전압을 전송하는 전원배선은 게이트 온 전압을 전송하는 제 1 전원 배선과 상기 게이트 구동부를 구동시키기 위한 전압을 전송하는 제 2 전원 배선을 포함하고, 상기 음 전압을 전송하는 전원 배선은 상기 게이트 구동부에 접지 전압을 공급하는 제 3 전원 배선과 게이트 오프 전압을 전송하는 제 4 전원배선을 포함하는 것이 효과적이다.

물론, 상기 제 1 및 제 2 본딩 패드부는 상기 전원 배선과 접속되는 본딩 패드와, 상기 본딩 패드 사이에 마련된 더미 패드를 포함하는 것이 바람직하다. 그리고, 상기 전원 배선은 상기 본딩 패드와 접속된 접속부와, 상기 제 1 접속부로부터 연장된 연장부를 포함하되, 상기 본딩 패드의 단변 길이를 1로 하였을 경우, 상기 연장부의 폭은 1 내지 10인 것이 바람직하다.

상기 제 1 및 제 2 본딩 패드부는 상기 신호 배선이 접속되는 신호 배선용 본딩 패드를 더 포함하고, 상기 신호 배선용 본딩 패드의 크기를 1로 하였을 경우 상기 전원 배선과 접속되는 본딩 패드의 크기는 1 내지 5인 것이 바람직하다.

이하, 첨부된 도면을 참조하여 본 발명의 실시예를 더욱 상세히 설명한다. 그러나 본 발명은 이하에서 개시되는 실시예에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이다.

도면에서 여러 층 및 각 영역을 명확하게 표현하기 위하여 두께를 확대하여 표현하였으며 도면상에서 동일 부호는 동일한 요소를 지칭하도록 하였다. 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 상부에 또는 위에 있다고 표현되는 경우는 각 부분이 다른 부분의 바로 상부 또는 바로 위에 있는 경우뿐만 아니라 각 부분과 다른 부분의 사이에 또 다른 부분이 있는 경우도 포함한다.

도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 개념도이고, 도 2는 본 실시예에 따른 액정 표시 장치의 일 화소에 대한 등가 회로도이다. 도 3은 본 실시예에 따른 액정 표시 장치의 사시도이다.

도 1 내지 도 3을 참조하면, 본 실시예에 따른 박막 트랜지스터, 컬러 필터 및 액정을 포함하여 화상을 표시하는 액정 표시 패널(300)과, 이에 연결된 게이트 구동부(400) 및 데이터 구동부(500)와, 상기 게이트 구동부(400)에 구동 전압을 공급하는 구동 전압 생성부(700)와, 상기 데이터 구동부(500)에 계조 전압을 공급하는 계조 전압 생성부(800)와, 상기 각 부들을 제어하는 신호 제어부(600)를 포함한다.

상기의 액정 표시 패널(300)은 복수의 표시 신호 라인(G1 내지 Gn, D1 내지 Dn)과 이에 연결된 복수의 화소를 포함하고, 각 화소는 표시 신호 라인(G1 내지 Gn, D1 내지 Dn)에 연결된 스위칭 소자(T)와 이에 연결된 액정 축전기(Clc) 및 유지 축전기(storage capacitor; Cst)를 포함하는 것이 바람직하다.

표시 신호 라인(G1 내지 Gn, D1 내지 Dn)은 주사 신호(scanning signal) 또는 게이트 신호를 전달하며 행 방향으로 뻗어 있는 복수의 주사 신호 라인 또는 게이트 라인(G1 내지 Gn)과, 화상 신호(image signal) 또는 데이터 신호를 전달하며 열 방향으로 뻗어 있는 데이터 신호 라인 또는 데이터 라인(D1 내지 Dn)을 포함한다. 그리고, 스위칭 소자(T)는 삼단자 소자로 그 제어단자는 게이트 라인(G1 내지 Gn)에 접속되고 입력 단자는 데이터 라인(D1 내지 Dn)에 접속되며 출력단자는 액정 축전기(Ccl) 및 유지 축전기(Cst)의 일 단자에 접속된다.

상기의 액정 축전기(Ccl)는 스위칭 소자(T)의 출력 단자와 공통 전압(Vcom) 또는 기준전압에 연결되어 있다. 유지 축전기(Cst)의 다른 단자는 다른 전압, 예를 들면 기준 전압에 연결되어 있다. 물론 상기 유지 축전기(Cst)의 다른 단자는 게이트 라인에 연결될 수도 있다.

이러한 액정 표시 패널(300)의 화상을 표시 하는 화소 영역의 구조를 도 2에서와 같이 개략적으로 나타낼 수 있다. 이때, 도 2에서는 하나의 화소만을 나타내었다.

도 2에 도시된 바와 같이 액정 표시 패널(300)은 서로 마주보는 하부 기관(100)과 상부 기관(200) 및 이들 사이에 마련된 액정층(3)을 포함한다. 상기 하부 기관(100)은 박막 트랜지스터와 화소 전극(190)을 포함하는 박막 트랜지스터 기관을 지칭하고, 상부 기관(200)은 컬러 필터(230) 및 기준 전극(270)을 포함하는 기준 전극 기관을 지칭한다. 하부 기관(100)에는 게이트 라인(Gi-1, Gi) 및 데이터 라인(Dj)과 스위칭 소자(T) 및 유지 축전기(Cst)가 구비된다. 액정 축전기(Ccl)는 하부 기관(100)의 화소 전극(190)과 상부 기관(200)의 기준 전극(270)을 두 단자로 하여 두 전극(190, 270) 사이의 액정층(3)은 유전체로서 기능한다.

화소 전극(190)은 스위칭 소자(T)에 연결되며 기준 전극(270)은 상부 기관(200)의 전면에 형성되어 있고 공통 전압(Vcom)에 연결된다. 여기서 액정 분자들은 화소 전극(190)과 기준 전극(270)이 생성하는 전기장의 변화에 따라 그 배열을 바꾸고 이에 따라 액정층을 통과하는 빛의 편광이 변화한다.

화소 전극(190)과 그 일부가 중첩되고, 기준 전압을 인가 받는 별개의 배선이 하부 표시판(100)에 구비되어 유지 축전기(Cst)를 이룬다.

상기 도 2에서는 스위칭 소자(T)의 예로 모스(MOS) 트랜지스터를 도시하고 있고, 이 모스 트랜지스터는 실제 공정에서 비정질 실리콘 또는 다결정 실리콘을 채널층으로 하는 박막 트랜지스터로 구현된다.

한편, 색 표시를 구현하기 위해서는 이는 화소 전극(190)에 대응하는 영역에 적색, 녹색 또는 청색의 컬러 필터(230)를 구비하고, 이를 통해 각 화소가 색상을 표현할 수 있도록 한다. 컬러 필터(230)는 도 2에 도시된 바와 같이 주로 상부 기관(200)의 해당 영역에 형성되지만 하부 기관(100)의 화소 전극(190) 위 또는 아래에 형성될 수도 있다.

또한, 액정 표시 패널(300)의 상하 기관(100, 200) 중 적어도 하나의 외측면에 빛을 편광하는 편광자(미도시)가 부착될 수 있다.

계조 전압 생성부(800)는 화소의 투과율과 관련된 두벌의 복수 계조 전압을 생성한다. 이중 하나는 공통 전압에 대하여 양의 값을 갖고 다른 하나는 음의 값을 갖는 것이 바람직하다. 게이트 구동부(400)는 액정 표시 패널(300)의 게이트 라인(G1 내지 Gn)에 연결되어 외부로부터의 게이트 온 전압(Von)과 게이트 오프 전압(Voff)을 포함하는 게이트 신호를 게이트 라인(G1 내지 Gn)에 인가하며 통상 복수의 집적회로로 이루어진다. 그리고, 데이터 구동부(500)는 액정 표시 패널(300)의

데이터 라인(D1 내지 Dn)에 연결되어 계조 전압 생성부(800)로부터의 계조 전압을 선택하여 데이터 신호로서 화소에 인가하며 복수의 집적회로로 이루어진다. 신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등의 동작을 제어하는 제어 신호를 생성하며, 각 해당하는 제어 신호를 게이트 구동부(400) 및 데이터 구동부(500)에 제공한다.

하기에서는 도 3을 참조하여 액정 표시 장치의 물리적 구조에 관해 설명한다.

도 3에 도시된 바와 같이 복수의 게이트 라인(G1 내지 Gn)과 데이터 라인(D1 내지 Dm)이 구비된 액정 표시 패널(300)의 일측에는 액정 표시 장치를 구동하기 위한 신호 제어부(600), 구동 전압 생성부(700) 및 계조 전압 생성부(800)등을 포함하는 회로 요소가 구비되어 있는 인쇄 회로 기판(PCB; 510)이 위치한다. 즉, 액정 표시 패널(300)은 앞서 설명한 바와 같이 하부 기판(100)과 상부 기판(200)을 포함하고 있으며 상부 기판(200)의 크기가 하부 기판(100) 보다 작게 제작된다. 이를 통해 하부 기판(100)의 적어도 일측 영역의 일부가 노출된다. 도면에서는 하부 기판(100)의 좌측 영역과 하측 영역이 노출되었으며, 노출된 하측 영역의 일측에 상기 인쇄 회로 기판(510)이 배치되었다.

하부 기판(100)과 인쇄 회로 기판(510)은 가요성 회로 기판(FPC; 520)을 통해 서로 전기적 물리적으로 연결된다. 상기의 가요성 회로 기판(520) 상에는 데이터 구동부(500) 즉, 데이터 구동 IC가 본딩된다. 데이터 구동 IC는 가요성 회로 기판(520)을 통해 하부 기판(100)의 복수의 데이터 라인(D1 내지 Dm)에 접속된다. 물론 이에 한정되지 않고, 상기 데이터 구동 IC는 하부 기판(100)에 본딩될 수도 있다. 또한, 상기 데이터 구동 IC는 복수개 마련될 수도 있다. 가요성 회로 기판(520) 내에는 도시되지는 않았지만 데이터 구동부(500)와 접속하는 복수의 데이터 구동용 신호 라인과, 게이트 구동부(400)를 제어하기 위한 복수의 게이트 구동용 신호 라인이 마련된다.

노출된 하부 기판(100)의 좌측 영역에는 소정의 본딩 영역(401)이 마련되고, 이 본딩 영역(401) 내에 게이트 구동 IC가 본딩된다. 이를 통해 하부 기판(100)의 복수의 게이트 라인(G1 내지 Gn)은 게이트 구동 IC에 접속된다. 그리고, 상기 하부 기판(100)에 본딩된 게이트 구동 IC에 게이트 구동용 신호를 인가하게 위해, 하부 기판(100) 상에는 가요성 회로 기판(520)의 게이트 구동용 신호 라인과 게이트 구동부(400)에 각기 접속된 복수의 배선(410, 420, 430, 440)이 마련된다.

상기의 배선(410, 420, 430, 440)은 인가되는 전압 레벨에 따라 가요성 회로 기판(520)에서부터 게이트 구동부(400)의 일측면으로 연장되어 게이트 구동부(400)에 접속된 배선(430, 440)과, 가요성 회로 기판(520)에서부터 게이트 구동부(400)의 측면 또는 내측을 가로질러 타측면으로 연장되어 게이트 구동부(400)에 접속된 배선(410, 420)으로 분리된다. 도면에서와 같이 게이트 구동부(400)는 사각형 형상으로 제작되고, 상기 가요성 회로 기판(520)과 접속되어 게이트 구동부(400)로 연장되는 배선(410, 420, 430, 440) 중 일부는 게이트 구동부(400)의 일 측면 방향으로 연장되고, 나머지는 이에 대향 되는 게이트 구동부(400)의 타 측면 방향으로 연장된다. 이때, 연장되는 배선(410, 420)은 게이트 구동부(400)의 외측 또는 내측을 가로지른다. 상기 배선들의 끝단에는 접속 패드부가 마련되어 상기 게이트 구동부(400)의 접속 단자와 접속된다.

하기에서는 도면을 참조하여 게이트 구동부와 접속되는 복수의 배선 구조에 관해 설명한다.

도 4는 본 실시예에 따른 액정 표시 장치의 게이트 구동 IC가 본딩되는 본딩 영역을 도시한 평면도이다. 도 5 및 도 6은 본 실시예에 따른 액정 표시 장치의 상측 본딩 영역과 하측 본딩 영역을 도시한 평면도이고, 도 7은 도 6의 본딩 패드부를 D-D선에 대해 자른 단면도이다.

도 4 내지 도 7을 참조하면, 상술한 배선들(410, 420, 430, 440, 450)은 전원을 공급하는 복수의 전원 배선(410, 420, 430, 440)과 로직 신호를 공급하는 신호 배선(450)을 포함한다. 이때, 상기 전원 배선(410, 420, 430, 440)은 게이트 온 전압을 공급하는 제 1 전원 배선(410), 게이트 구동부(400) 구동을 위한 전압을 공급하는 제 2 전원 배선(420), 게이트 구동부(400)에 접지 전압을 공급하는 제 3 전원 배선(430) 및 게이트 오프 전압을 공급하는 제 4 전원 배선(440)을 포함한다. 도면에 도시된 바와 같이 상기 배선들(410, 420, 430, 440, 450)은 일측이 가요성 회로 기판(520)에 접속되고, 게이트 구동부(400)가 본딩될 본딩 영역(401) 내측으로 연장되어 본딩 영역(401)에 마련된 복수의 본딩 패드부(411, 421, 431, 441, 451, 460)와 접속된다.

상술한 배선들(410, 420, 430, 440, 450)은 단일의 금속막으로 제작된다. 이를 통해 본딩 패드부 형성을 위한 콘택 형성시 배선 부식의 원인이 되는 빈공간의 생성을 방지할 수 있다.

상기의 배선들과 이와 접속되는 본딩 패드부의 제작 방법에 관해 도 7을 참조하여 간략히 설명한다.

하부 기판(100) 상에 Al막, Nd막, Ag막, Cr막, Ti막, Ta막 및 Mo막 중 어느 하나의 막을 형성한 다음 이를 패터닝 하여 전원 배선(410, 420, 430, 440) 및 신호 배선(450)을 형성한다. 이때, 하부 기판(100)의 내측으로는 복수의 게이트 전극(미도시)과 게이트 라인(G1 내지 Gn)이 동시에 패터닝 된다. 본 실시예에서는 배선(410, 420, 430, 440, 450)으로 500 내지 5000Å 두께의 Cr막을 사용하는 것이 바람직하다. 하부 기판(100) 상에 게이트 절연막(110)을 형성하고, 게이트 전극 상에 활성층(미도시)을 형성하고, 소스 전극(미도시)과 드레인 전극(미도시)을 형성하여 박막 트랜지스터를 제작하고, 상기 소스 전극과 접속되는 복수의 데이터 라인(D1 내지 Dm)을 형성한다. 전체 구조상에 보호막(120)을 형성한 다음 이를 패터닝 하여 상기 배선(410, 420, 430, 440, 450)의 일부를 노출하는 콘택홀을 형성한다. 본 실시예에서는 도면에서와 같이 상기 배선의 일부를 노출시키는 제 1 및 제 2 콘택홀을 형성하여 배선과 본딩 패드부가 접촉할 수 있는 면적을 늘릴 수 있다. 다음으로, 전체 구조상에 인듐 주석 산화물(Indium Tin Oxide : ITO)이나 인듐 아연 산화물(Indium Zinc Oxide : IZO)을 포함하는 투명 도전막을 형성한 다음 이를 패터닝 하여 화소 전극을 형성하고, 상기 배선(410, 420, 430, 440, 450)과 접속하는 본딩 패드부(411, 421, 431, 441, 451, 460)를 형성한다.

상술한 바와 같이 본 실시예에서는 Cr 단일 막으로 배선을 형성하기 때문에 배선(410, 420, 430, 440, 450)과 본딩 패드부(411, 421, 431, 441, 451, 460)로 사용되는 ITO막과의 계면 저항이 낮아진다. 그리고, 상기 배선(410, 420, 430, 440, 450)의 배선저항을 줄이기 위해 Cr막의 두께를 두껍게 형성하는 것이 바람직하다.

또한, 도 4 내지 도 6에 도시된 바와 같이 전원을 인가하는 전원 배선(410, 420, 430, 440)의 폭을 넓게 형성하여 배선(410, 420, 430, 440, 450)의 배선 저항을 더욱 줄일 수 있다. 그리고, 본딩 패드부(411, 421, 431, 441, 451, 460) 각각의 크기를 동일하게 제작하여 게이트 구동부(400)와의 접촉을 용이하게 할 수 있다. 상기 본딩 패드부(411, 421, 431, 441, 451, 460)의 단변의 길이는 0.1 μ m 내지 100 μ m이고, 장변의 길이는 10 μ m 내지 900 μ m 인 것이 바람직하다.

본딩 패드부(411, 421, 431, 441, 451, 460)는 사각형 형상의 본딩 영역(401) 내에 배치되고, 그 중 일부는 가요성 회로 기판(520)과 인접한 일측면의 가장자리에 마련되고, 나머지는 상기 일측면과 대향하는 타측면의 가장자리에 마련된다.

그리고, 상술한 바와 같이 제작된 배선들(410, 420, 430, 440, 450)은 이에 공급되는 전압 레벨에 따라 분리되어 본딩 영역(401)의 일측면의 가장자리에 마련된 하측 본딩 패드부(431, 441, 460)에 접속되거나, 타측면의 가장자리에 마련된 상측 본딩 패드부(411, 421, 460)에 접속된다.

도 4에 도시된 바와 같이 제 1 전압 레벨의 제 1 및 제 2 전원 배선(410, 420)은 본딩 영역(401)의 외부 및 내부를 가로질러 상기 본딩 영역(401)의 타측면에 마련된 제 1 및 제 2 본딩 패드부(411, 421)와 접속된다. 제 2 전압 레벨의 제 3 및 제 4 전원 배선(430, 440)은 가요성 회로 기판(520)과 인접한 본딩 영역(401)의 일측면에 마련된 제 3 및 제 4 본딩 패드부(431, 441)에 접속된다.

여기서, 상기 제 1 전압 레벨은 양전압을 지칭하고, 상기 제 2 전압 레벨은 음전압을 지칭한다. 양전압은 1V 이상의 전압을 지칭하고, 음전압은 0V 이하의 전압을 지칭한다. 이와 같이 양전압을 인가하는 제 1 및 제 2 전원 배선(410, 420)과 음전압을 인가하는 제 3 및 제 4 전원 배선(430, 440)의 일부를 노출하는 본딩 패드부를 이격시켜 놓음으로 인해 인접하는 배선 사이의 전위차를 감소시켜 전위차가 큰 두 금속 간의 전자 이동 현상 그리고, 크로스 토크와 같은 현상을 방지할 수 있고, 본딩 패드부 영역에서의 배선 부식 현상을 방지할 수 있다.

상기의 제 1 전원 배선(410)은 가요성 회로 기판(520)에 접속되고, 본딩 영역(401)의 외부 측, 좌측 영역을 가로질러 연장되어 본딩 영역(401)의 타측면에 마련된 제 1 본딩 패드부(411)와 접속된다. 즉, 제 1 전원 배선(410)은 가요성 회로 기판(520)과 접속하는 제 1 접속부와, 제 1 본딩 패드부(411)와 접속되는 제 2 접속부와, 제 1 접속부와 제 2 접속부 사이에 연장된 연장부를 포함한다. 이때 상기 제 1 및 제 2 접속부는 상기 제 1 본딩 패드부(411)와 동일한 폭으로 형성되는 것이 바람직하고, 상기 연장부는 상기 제 1 본딩 패드부(411) 보다 큰 폭으로 제작하는 것이 효과적이다. 이때, 제 1 본딩 패드부(411)의 단변의 길이를 1로 하였을 경우, 상기 제 1 및 제 2 접속부는 1 내지 2의 폭으로 제작하는 것이 바람직하고, 상기 연장부는 1 내지 10의 폭으로 제작하는 것이 바람직하다. 이를 통해 앞서 설명한 바와 같이 제 1 전원 배선(410)을 단일 금속층으로 형성하더라도 배선이 갖고 있는 배선 저항을 줄일 수 있다. 이때, 예를 들어 상기 제 1 전원 배선(410)은 10 내지 40V의 게이트 온 전압을 전송한다.

상기의 제 2 전원 배선(420)은 가요성 회로 기판(520)에 접속되고, 본딩 영역(401)의 내부를 가로질러 연장되어 본딩 영역(401)의 타측면에 마련된 제 2 본딩 패드부(421)와 접속된다. 즉, 제 2 전원 배선(420)은 가요성 회로 기판(520)과 접속하는 제 1 접속부와, 제 2 본딩 패드부(421)와 접속되는 제 2 접속부와, 제 1 및 제 2 접속부 사이에 연장된 연장부를 포함

한다. 이때, 제 2 본딩 패드부(421)의 단변의 길이를 1로 하였을 경우, 상기 제 1 및 제 2 접속부는 1 내지 2의 폭으로 제작하는 것이 바람직하고, 상기 연장부는 1 내지 10의 폭으로 제작하는 것이 바람직하다. 이때 예를 들어, 제 2 전원 배선(410)은 게이트 구동부(400) 구동을 위한 3 내지 10V의 구동 전압을 전송한다.

상기의 제 3 전원 배선(430)은 가요성 회로 기판(520)에 접속되고, 가요성 회로 기판(520)과 인접한 본딩 영역의 일측면에 마련된 제 3 본딩 패드부(431)와 접속된다. 즉, 제 3 전원 배선(430)은 가요성 회로 기판(520)과 접속하는 제 1 접속부와, 제 3 본딩 패드부(431)와 접속하는 제 2 접속부와, 제 1 및 제 2 접속부 사이에 연장된 연장부를 포함한다. 이때, 제 3 본딩 패드부(431)의 단변의 길이를 1로 하였을 경우, 상기 제 1 및 제 2 접속부는 1 내지 2의 폭으로 제작하는 것이 바람직하고, 상기 연장부는 1 내지 10의 폭으로 제작하는 것이 바람직하다. 이때 예를 들어, 제 3 전원 배선(430)은 게이트 구동부(400)에 0V의 접지 전압을 전송한다.

상기의 제 4 전원 배선(440)은 가요성 회로 기판(520)에 접속되고, 본딩 영역의 일측면에 마련된 제 4 본딩 패드부(441)와 접속된다. 즉, 제 4 전원 배선(440)은 가요성 회로 기판(520)과 접속하는 제 1 접속부와, 제 4 본딩 패드부(441)와 접속하는 제 2 접속부와, 제 1 및 제 2 접속부 사이에 연장된 연장부를 포함한다. 이때, 제 4 본딩 패드부(441)의 단변의 길이를 1로 하였을 경우, 상기 제 1 및 제 2 접속부는 1 내지 2의 폭으로 제작하는 것이 바람직하고, 상기 연장부는 1 내지 10의 폭으로 제작하는 것이 바람직하다. 이때 예를 들어 제 4 전원 배선(440)은 -30 내지 -10V의 게이트 오프 전압을 전송한다.

그리고, 도 4에 도시된 복수의 신호 배선(450)은 가요성 회로 기판(520)과 본딩 영역(401)의 일측면에 마련되어 복수의 제 5 본딩 패드부(451)와 접속된다. 물론 이에 한정되지 않고, 상기 신호 배선(450)은 본딩 영역(401)의 일측면과 타측면은 물론 다른 측면의 모든 영역에 마련될 수 있다.

상술한 제 1 내지 제 4 전원 배선(410, 420, 430, 440)과 신호 배선(450)은 가요성 회로 기판(520)에서부터 복수번 굴절되어 상기 제 1 내지 제 5 본딩 패드부(411, 421, 431, 441, 451)에 접속된다. 그리고, 상술한 제 3 및 제 4 전원 배선(430, 440)과 신호 배선(450)은 상기 제 1 및 제 2 전원 배선(410, 420) 사이에 배치되도록 한다. 또한, 상기 본딩 영역의 우측 가장자리 즉, 상부 기판(200)과 인접한 영역에는 게이트 라인(G1 내지 Gn)과 접속되는 복수의 게이트 패드부가 마련된다.

또한, 본 실시예에서는 도 5 및 도 6에 도시된 바와 같이 제 1 내지 제 5 본딩 패드부(411, 421, 431, 441, 451) 사이에 더미 패드부(460)를 형성하여 본딩 패드부(411, 421, 431, 441, 451) 사이의 전압차를 완화시킬 수 있다. 도 5에 도시된 바와 같이 제 1 및 제 2 본딩 패드부(411, 421) 사이에 더미 패드부(460)를 형성하고, 도 6에 도시된 바와 같이 제 3 및 제 4 본딩 패드부(430, 440) 사이에 더미 패드부(460)를 형성하고, 제 4 및 제 5 본딩 패드부(440, 450) 사이에 더미 패드부를 형성할 수 있다.

이때, 본딩 패드부(411, 421, 431, 441, 451) 사이에 마련되는 더미 패드부(460)는 도면에서와 같이 1개의 더미 패드부(460)가 배치될 수 있고, 이에 한정되지 않고 복수개의 더미 패드부(460)가 마련된다. 물론 상기 더미 패드부(460)를 인접한 본딩 패드부와 접속시켜 사용할 수도 있다.

상술한 설명에서는 복수의 본딩 패드부가 상기 게이트 구동부가 본딩되는 본딩 영역 내측에 마련되어 게이트 구동부의 범프와 본딩 패드부가 접속됨을 중심으로 설명하였다. 하지만, 본 발명은 이에 한정되지 않고, 상기 본딩 패드부 중 전원 배선과 접속되는 제 1 내지 제 4 본딩 패드부를 상기 본딩 영역 외측에 배치시켜 와이어를 통해 게이트 구동부와 접속시킬 수도 있다.

본 실시예에서는 상기 본딩 영역의 일측면과 타측면(도면상에서 상측부와 하측부)에 전원 배선과 접속되는 본딩 패드부를 형성하였다. 따라서, 상기 게이트 구동부의 복수의 전원 입력단 즉 범프는 상기 본딩 패드부에 대응되도록 상기 게이트 구동부 하부면의 일측면과 타측면에 마련되는 것이 바람직하다.

또한, 본 발명은 상술한 바와 같은 전원 배선과 본딩 패드부는 상술한 설명에 한정되지 않고, 다양한 변형이 가능하다. 후술되는 변형예는 액정 표시 장치의 게이트 구동부가 접속될 본딩 영역의 일측면 즉, 하측면 영역을 기준으로 설명한다. 후술되는 변형예에서는 상술한 설명과 중복되는 설명은 생략한다.

도 8은 본 실시예에 따른 액정 표시 장치의 제 1 변형예를 설명하기 위해 하측 본딩 영역을 도시한 평면도이고, 도 9는 도 8의 액정 표시 장치를 D-D선에 대해 자른 단면도이다.

도 8 및 도 9를 참조하면, 본 변형예에서는 제 3 및 제 4 본딩 패드부(431, 441)를 제 5 본딩 패드부(451)보다 크게 제작하였다. 물론 도시되지는 않았지만, 제 1 및 제 2 본딩 패드부(411, 421) 또한, 상기 제 5 본딩 패드부(451)보다 크게 제작한다. 즉, 신호 배선(450)과 접속되는 본딩 패드부(451)보다 전원 배선(410, 420, 430, 440)이 접속하는 본딩 패드부(411, 421, 431, 441)의 크기를 더 크게 제작한다. 제 3 및 제 4 본딩 패드부(431, 441)의 크기를 제 5 본딩 패드부(451)보다 1 내지 5배 크게 제작하는 것이 바람직하다. 물론 이에 한정되지 않고, 상기 제 1 내지 제 4 본딩 패드부(411, 421, 431, 441)의 단변의 길이는 이와 접속되는 제 1 내지 제 4 전원 배선(410, 420, 430, 440)의 폭과 동일하게 되도록 형성할 수도 있다. 상기 전원 배선의 폭과 동일하게 제작할 경우, 상기 전원 배선은 굴곡되지 않은 상태에서 상기 본딩 패드부에 접속될 수 있다.

앞선 종래 기술에서는 상기의 전원 배선들이 본딩 영역의 일측면에 모두 형성되어 있었지만, 본 실시예에서는 전원 배선의 일부는 본딩 영역의 일측면에 나머지는 타측면에 분리 되도록 제작한다. 그리고, 상기 도 9에 도시된 바와 같이 전원 배선을 단일 금속막으로 제작하기 때문에 금속막의 폭을 넓게 하여 배선의 내부 저항을 줄이도록 한다. 그리고, 본 변형예에서와 같이 본딩 패드부를 크게 제작하여 본딩 패드부와 전원 배선사이의 접촉면적을 넓게 하여 본딩 패드와 전원 배선 사이의 접촉 저항을 줄일 수 있다.

도 10은 본 실시예에 따른 액정 표시 장치의 제 2 변형예를 설명하기 위해 하측 본딩 영역을 도시한 평면도이고, 도 11은 도 10의 액정 표시 장치를 D-D선에 대해 자른 단면도이다.

도 10 및 도 11를 참조하면, 본 변형예에서는 제 1 내지 제 4 전원 배선(410, 420, 430, 440)과 접속되는 제 1 내지 제 4 본딩 패드부(411, 421, 431, 441)가 본딩 영역의 어느 한 측면에 마련된다. 그리고, 상기 제 1 내지 제 4 본딩 패드부(411, 421, 431, 441) 사이에 더미 패드부(460)가 마련된다. 바람직하게는 가요성 회로 기관(520)과 인접한 본딩 영역(401)의 일측면에 마련되는 것이 바람직하다. 이를 통해 제 1 내지 제 4 전원 배선(410, 420, 430, 440)의 연장 길이를 줄일 수 있다. 그리고, 상기 복수의 신호 배선용 제 5 본딩 패드부(450)는 본딩 영역(401)의 다른 측면에 마련하는 것이 바람직하다. 즉, 신호 배선용 제 5 본딩 패드부(450)는 게이트 접속용 본딩 패드부가 형성된 영역과 대응되는 측면에 형성될 수 있다.

상술한 바와 같이 본 실시예에서는 상기 제 1 내지 제 4 본딩 패드부(411, 421, 431, 441) 사이 영역에 더미 패드부(460)를 마련하여 본딩 패드부에 의해 노출되는 하부 전원 배선간의 전압차에 의한 전기적 간섭을 줄일 수 있다.

이러한 더미 패드부(460)를 갖는 액정 표시 패널의 제조 방법을 도 11를 참조하여 설명하면 다음과 같다. 하부 기관 (100) 상에 단일 금속성막을 형성한 다음 패터닝 하여 복수의 전원 배선(410, 420, 430, 440), 신호 배선(450), 게이트 라인(G1 내지 Gn), 게이트 전극 및 더미 배선 패턴(462)을 형성한다. 상기 더미 배선 패턴(462)은 상기 복수의 전원 배선(410, 420, 430, 440) 사이에 마련된다. 전체 구조상에 게이트 절연막(110), 활성층, 오믹 접촉층 및 도전성막을 형성한 다음 이를 패터닝 하여 게이트 전극 상에 소스 및 드레인 전극을 형성하고, 소스 전극과 접속되는 데이터 라인(D1 내지 Dm)을 형성한다. 전체 구조상에 보호막(120)을 형성한 다음 패터닝 하여 상기 전원 배선(410, 420, 430, 440), 신호 배선(450) 및 더미 배선 패턴(462)의 일부를 노출하는 콘택홀과 상기 드레인 전극의 일부를 노출하는 콘택홀을 형성한다. 이후, 전체 구조상에 ITO를 도포한 다음 패터닝 하여 콘택홀을 통해 드레인 전극과 접속되는 화소 전극을 형성하고, 상기 전원 배선(410, 420, 430, 440), 신호 배선(450) 및 더미 배선 패턴(462)과 각기 접속되는 본딩 패드부(411, 421, 431, 441, 451)와 더미 패드부(460)를 형성한다.

상기에서, 제 1 내지 제 4 본딩 패드부(411, 421, 431, 441) 사이에 더미 패드부(460)가 형성되어 더미 패드부(460) 형성 영역 만큼의 공간이 본딩 영역(401) 외측으로 마련되어 제 1 내지 제 4 전원 배선(410, 420, 430, 440)의 폭을 넓게 패터닝 할 수 있다. 또한, 도 10에 도시된 바와 같이 상기의 제 1 및 제 2 전원 배선(410, 420)과 제 3 및 제 4 전원배선(430, 440)을 대향하는 방향으로 절곡시켜 제 1 내지 제 4 전원 배선(410, 420, 430, 440)의 폭을 충분히 넓게 하여 단일 금속막으로 이루어진 배선의 내부 저항을 줄일 수 있다.

발명의 효과

상술한 바와 같이, 본 발명은 복수의 배선을 단일 금속막으로 제작하여 배선을 노출하는 본딩 패드 영역에서의 배선 부식을 방지하여 신호의 왜곡 및 단선 발생을 방지할 수 있다.

또한, 게이트 구동부에 외부 전원을 공급하는 배선들의 전압 레벨에 따라 게이트 구동부와 접속되는 본딩 패드 형성 영역을 다르게 하여 본딩 패드의 부식 발생을 방지할 수 있다.

또한, 배선들의 단면적의 크기를 넓게 하여 배선 저항을 줄일 수 있다.

또한, 본딩 패드 사이에 더미 패드를 형성하여 노출된 배선간의 전기적 간섭과 이로인한 부식 발생을 방지할 수 있다.

본 발명을 첨부 도면과 전술된 바람직한 실시예를 참조하여 설명하였으나, 본 발명은 그에 한정되지 않으며, 후술되는 특허청구범위에 의해 한정된다. 따라서, 본 기술분야의 통상의 지식을 가진 자라면 후술되는 특허청구범위의 기술적 사상에 서 벗어나지 않는 범위 내에서 본 발명을 다양하게 변형 및 수정할 수 있다.

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 개념도.

도 2는 본 실시예에 따른 액정 표시 장치의 일 화소에 대한 등가 회로도.

도 3은 본 실시예에 따른 액정 표시 장치의 사시도.

도 4는 본 실시예에 따른 액정 표시 장치의 게이트 구동 IC가 본딩되는 본딩 영역을 도시한 평면도.

도 5 및 도 6은 본 실시예에 따른 액정 표시 장치의 상측 본딩 영역과 하측 본딩 영역을 도시한 평면도.

도 7은 도 6의 본딩 패드부를 D-D선에 대해 자른 단면도.

도 8은 본 실시예에 따른 액정 표시 장치의 제 1 변형예를 설명하기 위해 하측 본딩 영역을 도시한 평면도.

도 9는 도 8의 액정 표시 장치를 D-D선에 대해 자른 단면도.

도 10은 본 실시예에 따른 액정 표시 장치의 제 2 변형예를 설명하기 위해 하측 본딩 영역을 도시한 평면도.

도 11은 도 10의 액정 표시 장치를 D-D선에 대해 자른 단면도.

<도면의 주요 부분에 대한 부호의 설명>

10 : 기판

31, 32, 33, 34, 410, 420, 430, 440, 450 : 배선

51, 52, 53, 54, 411, 421, 431, 441, 451 : 본딩 패드부

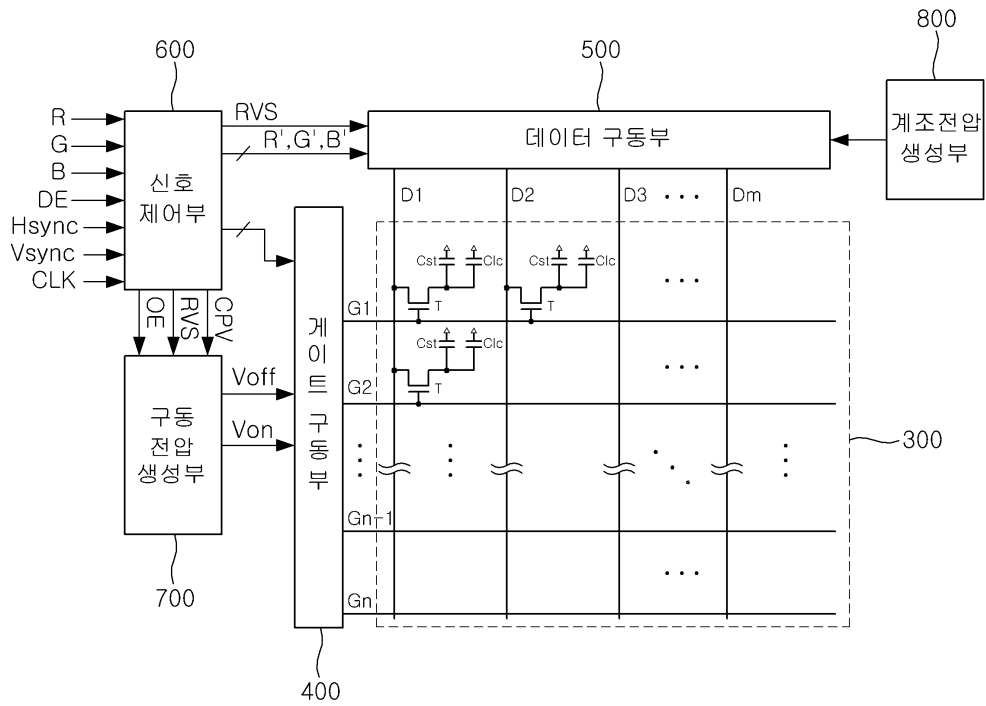
300 : 액정 표시 패널 400 : 게이트 구동부

460 : 더미 패드부 500 : 데이터 구동부

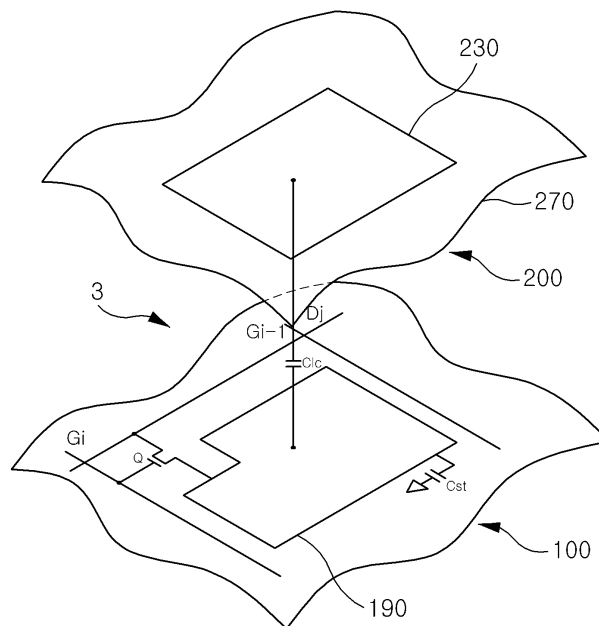
510 : 인쇄 회로 기판 520 : 가요성 회로 기판

도면

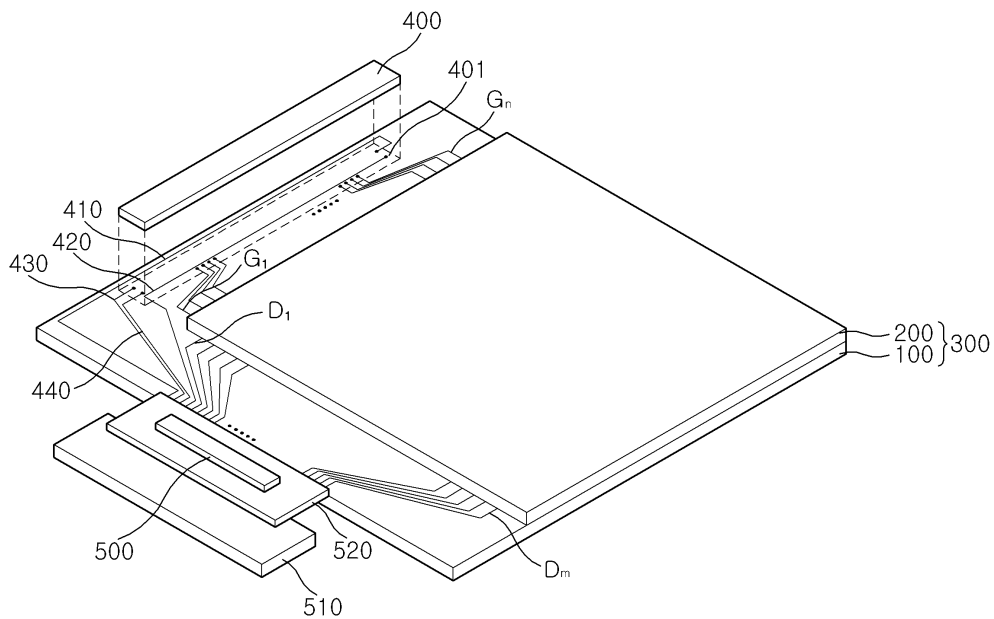
도면1



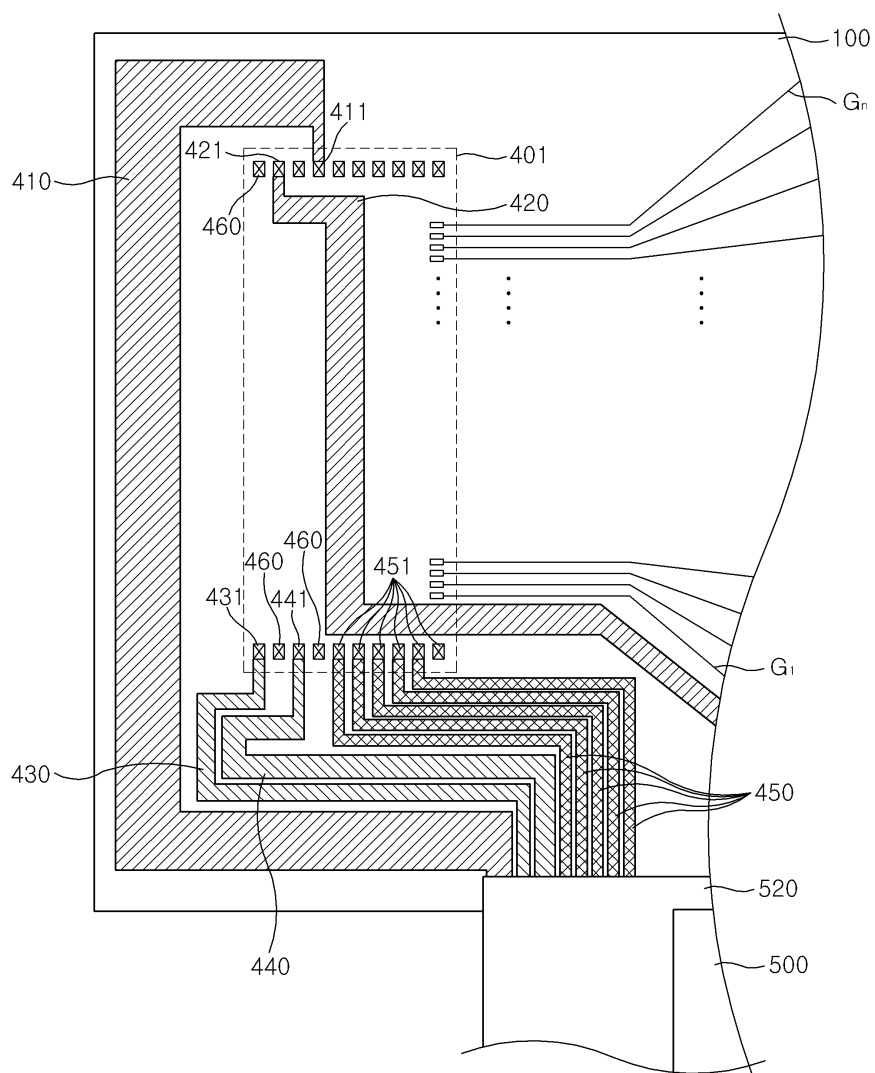
도면2



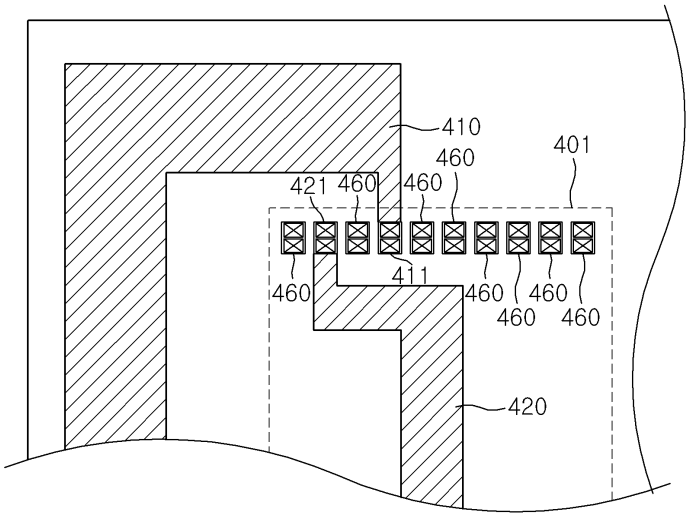
도면3



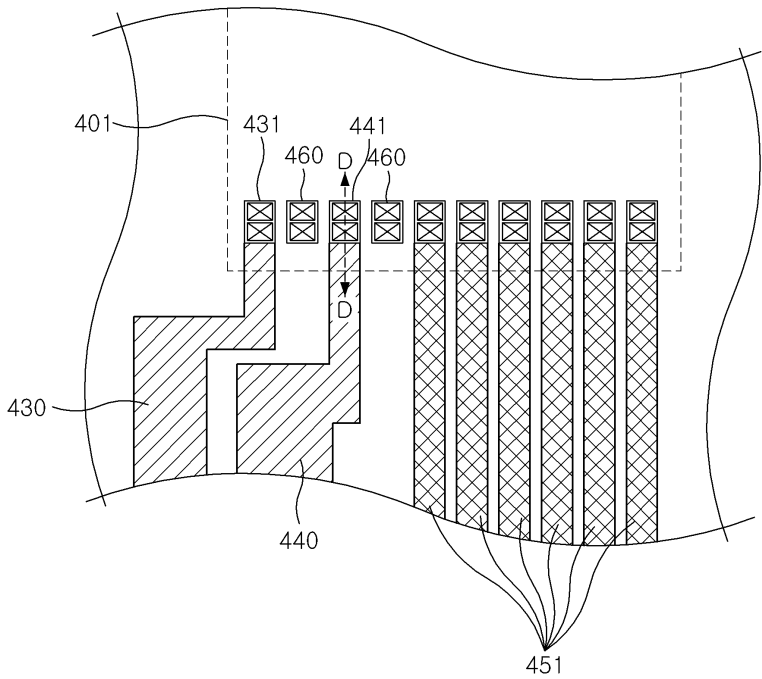
도면4



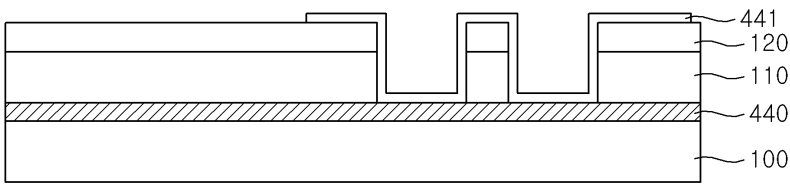
도면5



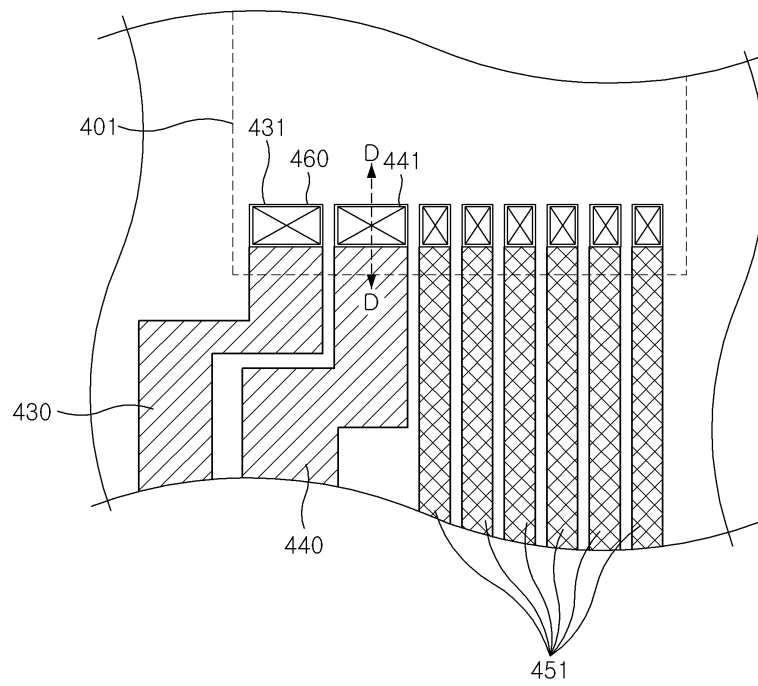
도면6



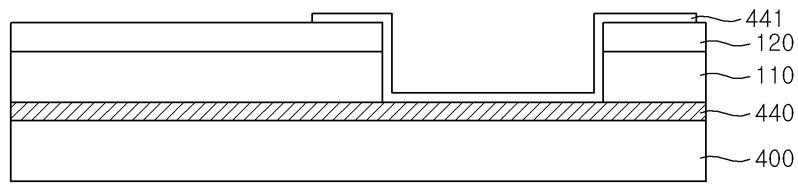
도면7



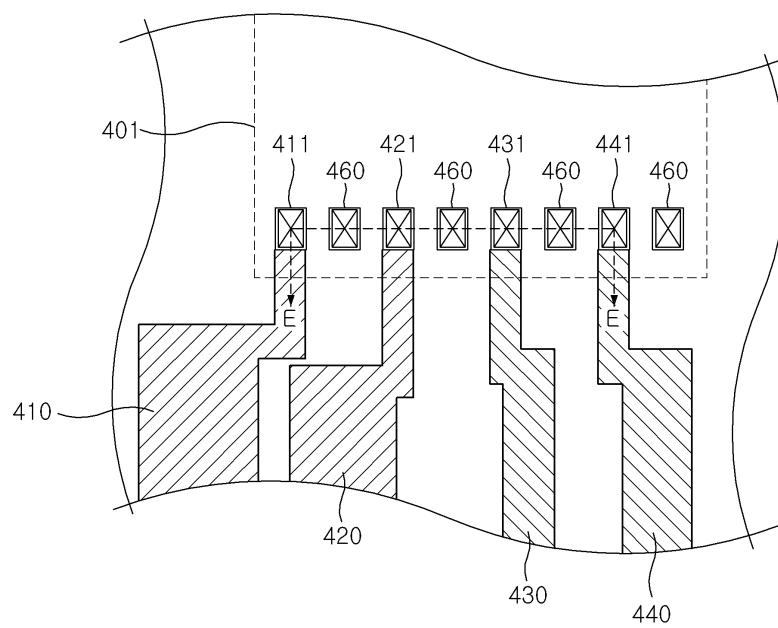
도면8



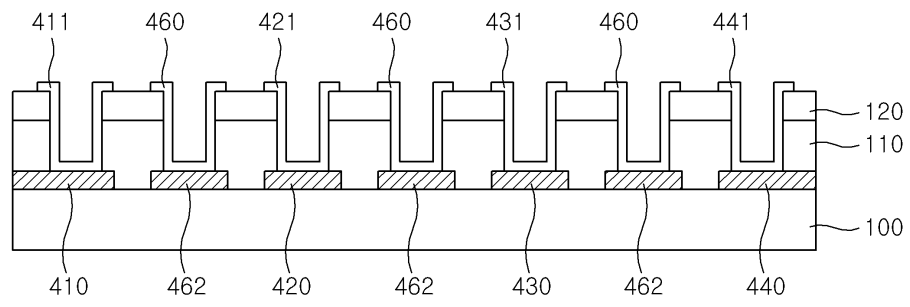
도면9



도면10



도면11



专利名称(译)	液晶显示器		
公开(公告)号	KR1020070075583A	公开(公告)日	2007-07-24
申请号	KR1020060003995	申请日	2006-01-13
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KIM DONG GYU 김동규 CHANG JONG WOONG 장종웅 KIM JEONG IL 김정일		
发明人	김동규 장종웅 김정일		
IPC分类号	G02F1/1345 G02F1/1343		
CPC分类号	G09G3/3648 G09G2330/06 G09G3/3611 G09G2330/04 G09G2300/0426		
外部链接	Espacenet		

摘要(译)

公开了一种液晶显示器，其能够防止与LCD面板上的安装的栅极驱动集成电路连接的焊盘部分的腐蚀。该液晶显示器包括LCD面板，包括多条栅极线和栅极驱动单元，其在LCD面板上连接到多条栅极线和多条布线，授权栅极驱动单元中的外部信号并根据栅极驱动单元的不同区域中施加的信号的电压。这样，根据供给外部电源的布线的电压电平，使得连接的焊盘形成区域与栅极驱动单元不同，并且可以防止焊盘的腐蚀产生并且产生失真和断开可以防止信号的发生。栅极线，数据线，信号布线，电源线，焊盘，栅极驱动集成电路，COG，虚拟焊盘。

