

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.

G02F 1/136 (2006.01)

G02F 1/1343 (2006.01)

(11) 공개번호

10-2006-0070226

(43) 공개일자

2006년06월23일

(21) 출원번호 10-2004-0108891

(22) 출원일자 2004년12월20일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지(72) 발명자 박대림
경상북도 칠곡군 약목면 복성리 1008-1 세정빌라 가-302

(74) 대리인 특허법인네이트

심사청구 : 있음

(54) 스토리지 온 커먼 방식 액정표시장치용 공통전압 쇼팅바와그 제조방법 및 이를 구비한 액정표시장치

요약

본 발명은 스토리지 온 커먼(Storage on common) 구조의 액정표시장치에서 스토리지 라인으로 공통전압을 인가하는 쇼팅바(shorting bar)에서의 소비전력 저감 구조와 이의 제조방법에 관한 것으로서, 쇼팅 메탈과 전기적으로 콘택되도록 그 상부에 형성되는 ITO막의 크기를 종래에 비해 매우 크게 형성함으로써 쇼팅 메탈과 ITO막간 저항 병렬효과를 유도하여 쇼팅바로의 공통전압 인가에 소비되는 전력량을 줄여주는 효과가 있다. 또한 쇼팅 메탈 상부에 면적이 더욱 확장되어 형성된 ITO막에 연결된 스토리지 전극에 의한 패널로의 스토리지 전압 인가의 균일성 증대에 따라 패널에서의 수평 크로스토크 현상을 제거하는 장점이 있다.

대표도

도 5a

명세서

도면의 간단한 설명

도 1은 일반적인 액정표시장치의 기본 구성을 도시한 블록구성도

도 2는 일반적인 액티브 매트릭스형 액정표시장치의 액정패널의 구성을 도시한 도면

도 3은 스토리지 온 커먼 구조를 가지는 액정표시장치의 일 화소에 대한 박막트랜지스터 어레이 기관의 일 구조를 도시한 평면도

도 4a는 종래의 스토리지 온 커먼 구조 액정표시장치, 특히 모바일용 액정표시장치에서 공통전압을 스토리지 전압용으로 공급하기 위한 공통전압 쇼팅바 설명을 위한 일 예시 평면도면

도 4b는 상기 도 4a의 평면구조에서 I-I'부분을 절개 도시한 개략 단면도

도 5a는 본 발명에 따른 스토리지 온 커먼 방식 액정표시장치용 공통전압 쇼팅바에 대해 설명하기 위한 평면도

도 5b는 상기 도 5a의 II-II' 부분을 절개 도시한 개략 단면도

도 6은 상기 본 발명에 따른 공통전압 쇼팅바 제조공정을 설명하는 흐름도

<도면의 주요부분에 대한 간단한 설명>

A : 액티브 영역 GL : 게이트라인

SL : 스토리지 라인 130 : 쇼팅 메탈

132 : 쇼팅바 콘택홀 134 : ITO

140 : 공통전압 라인

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로서, 보다 상세하게는 스토리지 온 커먼(Storage on common) 구조의 액정표시장치에서 스토리지 라인으로 공통전압을 인가하는 쇼팅바(shorting bar)에서의 소비전력 저감 구조와 이의 제조방법에 관한 것이다.

액정표시장치는 소형 및 박형화와 저전력 소모의 장점을 가지며, 노트북 컴퓨터, 사무자동화 기기, 오디오/비디오 기기 등으로 이용되고 있다. 특히, 스위치 소자로서 박막 트랜지스터(Thin Film Transistor : 이하 "TFT"라 함)가 이용되는 액티브 매트릭스 타입의 액정표시장치는 동적인 이미지를 표시하기에 적합하다.

도 1은 일반적인 액정표시장치의 기본 구성을 도시한 블록구성도이다.

도 1을 참조하면, 인터페이스(10)는 퍼스널 컴퓨터등과 같은 구동시스템으로부터 입력되는 데이터(RGB Data) 및 제어신호(입력클럭, 수평동기신호, 수직동기신호, 데이터 인에이블 신호)들을 입력받아 타이밍 컨트롤러(12)로 공급한다. 주로 구동 시스템으로부터 데이터 및 제어 신호전송을 위해서 LVDS(Low Voltage Differential Signal) 인터페이스와 TTL 인터페이스 등이 사용되고 있다. 이러한, 인터페이스 기능을 모아서 타이밍컨트롤러(12)와 함께 단일 칩(Chip)으로 집적시켜 사용하고 있다.

타이밍 컨트롤러(12)는 인터페이스(10)를 통해 입력되는 제어신호를 이용하여 복수개의 드라이브 집적회로들로 구성된 소스 드라이버(18)와 복수개의 게이트 드라이버 집적회로들로 구성된 게이트 드라이버(20)를 구동하기 위한 제어신호를 생성한다. 또한, 인터페이스(10)를 통해 입력되는 데이터들을 소스 드라이버(18)로 전송한다.

기준전압생성부(16)는 소스 드라이버(18)에서 사용되는 DAC(Digital To Analog Converter)의 감마기준전압들을 생성하며 통상 소스 드라이버(18)에 포함되어 구성된다. 감마기준전압들은 패널의 투과율-전압특성을 기준으로 생산자에 의해서 설정된다.

소스드라이버(18)는 타이밍 컨트롤러(12)로부터 입력되는 제어신호들에 응답하여 입력 데이터의 감마기준전압들을 선택하고, 선택된 감마기준전압을 액정패널(2)에 공급하여 액정 분자의 회전 각도를 제어한다.

게이트드라이버(20)는 타이밍 컨트롤러(12)로부터 입력되는 제어신호들에 응답하여 액정패널(2)상에 배열된 박막트랜지스터(TFT)들의 온/오프 제어를 수행하며, 상기 소스 드라이버(18)로부터 공급되는 아날로그 영상신호들이 각 TFT들에 접속된 픽셀들로 인가되도록 한다.

전원전압생성부(14)는 각 구성부들의 동작전원을 공급하고 액정패널(2)의 공통전극 전압을 생성하여 공급한다.

액정패널(2)은 도 2와 같이, 기판(P) 상에 다수의 데이터라인(DL1~DLm)과 다수의 게이트라인(GL1~GLn)이 교차되어 다수의 화소영역을 형성하며, 각각의 화소영역에는 박막트랜지스터(TFT)와 액정(LC)과 스토리지 커패시터(Cst)가 구성된다.

한편, 상기와 같은 액정화소 구조에서 상기 스토리지 커패시터(Cst)의 구성 위치에 따라 스토리지 온 게이트(Storage on gate) 구조와 스토리지 온 커먼(Storage on common) 구조로 구분된다. 상기 스토리지 온 게이트 구조의 경우에는 스토리지 커패시터가 게이트라인들의 일정 영역에 형성되고, 상기 스토리지 온 커먼 구조의 경우에는 액정화소 내부를 관통하는 별도의 스토리지 라인을 형성하고, 상기 스토리지 라인의 일정 영역에 스토리지 커패시터가 형성되는 구조이다.

도 3은 스토리지 온 커먼 구조를 가지는 액정표시장치의 일 화소에 대한 박막트랜지스터 어레이 기판의 일 구조를 도시한 평면도이다.

기판 상에 게이트라인들(GL)이 일정하게 이격되어 행으로 배열되고, 데이터라인들(DL)이 일정하게 이격되어 열로 배열된다. 상기 게이트라인들(GL)과 데이터라인(DL)들은 매트릭스 형태로 배열되며, 이때 그 교차부에 형성되는 각각의 화소영역에는 박막트랜지스터(TFT)와 화소전극(101)이 구성된다.

상기 각 게이트라인들(GL) 사이에는 게이트라인들(GL)과 평행하며 또한 게이트라인들(GL)과 일정하게 이격되어 스토리지 라인(SL)이 형성되고, 상기 스토리지 라인(SL)의 일정 영역에 스토리지 커패시터(Cst)가 형성된다.

박막트랜지스터(TFT)는 일 게이트라인(GL)에서 화소영역 내측으로 연장되어 형성되는 게이트전극(102)과, 상기 데이터라인(DL)에서 화소영역 내측으로 연장되어 상기 게이트전극(102)과 소정 영역이 오버-랩되는 소스전극(103)과, 상기 게이트전극(102)을 기준으로 상기 소스전극(103)과 대향되는 위치에 형성되는 드레인전극(104)으로 구성된다.

상기 화소전극(101)은 상기 박막트랜지스터(TFT)가 형성되지 않은 화소영역 나머지 영역에 형성되며, 상기 박막트랜지스터(TFT)의 드레인전극(104) 상에 형성된 드레인 콘택홀(105)을 통해 드레인전극(104)과 전기적으로 연결된다.

상기와 같은 화소구조에서 상기 스토리지라인(SL)이 형성된 영역 중 상기 화소전극(101)과 스토리지라인(SL)이 절연막(미도시)을 사이에 두고 오버-랩 되어 스토리지 커패시터(Cst)로 기능을 수행한다.

상기와 같이 설명한 스토리지 온 커먼 구조의 액정표시장치에서 상기 스토리지라인(SL)으로 공급될 스토리지 전압(Vst)으로 공통전압(Vcom)을 인가하는 방식에 대해 설명한다.

도 4a는 종래의 스토리지 온 커먼 구조 액정표시장치, 특히 모바일용 액정표시장치에서 공통전압(Vcom)을 스토리지 전압(Vst)으로 공급하기 위한 공통전압 쇼팅바 설명을 위한 일 예시 평면도면이고, 도 4b는 상기 평면구조의 보충설명을 위해 I-I'부분을 절개 도시한 개략 단면도이다.

패널의 구성은, 기판(P) 상에 복수개의 화소가 구성되는 액티브 영역(A)에서 게이트라인들{GL(n), GL(n+1), GL(n+2)..} 사이에 형성되고, 상기 액티브영역(A) 외부로 연장되는 복수개의 스토리지 라인들{SL(n), SL(n+1), SL(n+2)..}은 상기 액티브 영역(A)의 일 측에 구성된 공통전압 쇼팅바(Vcom Shorting bar)에 연결되는 구조이다.

쇼팅바의 구조를 보면, 통상 박막트랜지스터 소스/드레인전극 구성 물질인 폴리브텐(Mo)으로 구성되는 공통전압 쇼팅메탈(30)에 상기 각 스토리지 라인{SL(n), SL(n+1), SL(n+2)..} 및 공통전압 라인(40)과의 전기적 연결을 수행하기 위한 쇼팅바 콘택홀(32)이 복수개 형성되고 상기 각 쇼팅바 콘택홀(32) 상부에 쇼팅바 ITO(34)가 형성된 구조이다. 이때, 상기 공통전압 쇼팅메탈(30)은 상기 쇼팅바 ITO(34)를 통해 상기 공통전압 라인(40)과 사이드-콘택(side-contact) 된 구조이다.

상기 구조에서 공통전압 쇼팅메탈(30)로 인가된 공통전압(Vcom)은, 상기 쇼팅메탈(30)에 형성된 다수개의 쇼팅바 콘택홀(32)에 형성된 쇼팅바 ITO(34)와 연결된 각각의 스토리지 라인들{SL(n), SL(n+1), SL(n+2)..}로 인가된다.

상기 도 4b에서 도면번호 (51)과 (52)는 각각 게이트절연막과 보호막이다.

이상 설명한 바와 같이 공통전압 쇼팅메탈(30)과 상기 공통전압 라인(40)이 ITO(34)를 통해 사이트-콘택되는 구조에서는, 상기 공통전압 쇼팅메탈(30) 측으로의 공통전압(Vcom) 인가시 상기 사이트-콘택 연결구조에 따른 전기적 접촉면적의 협소함으로 인해 부하(load) 증가와 이에 따른 소비전류 증가가 발생하며 또한 쇼팅메탈(30)로 인가된 공통전압(Vcom)을 다시 각각의 쇼팅바 콘택홀(32)에 형성된 쇼팅바 ITO(34)를 통해 각 스토리지 라인(SL)으로 인가함에 있어 지연(delay) 현상이 발생된다. 이는 곧 패널 구동에서 수평 크로스토크를 발생시켜 화질의 이상으로 나타나게 된다.

발명이 이루고자 하는 기술적 과제

상기와 같은 문제점을 해결하기 위해, 본 발명은 스토리지 온 커먼 구조의 액정표시장치에서 각 스토리지 라인으로 공통전압을 인가하기 위해 구성된 공통전압 쇼팅바에서 발생하는 소비전류 증가 현상을 개선하고 아울러 공통전압 인가 지연 현상에 의한 크로스토크를 제거할 수 있는 액정표시장치와 그 제조방법을 제안하는데 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위해 본 발명은, 복수개의 스토리지 라인과 공통전압 라인과의 연결을 위한 스토리지 온 커먼 방식 액정표시장치의 공통전압 쇼팅바로서, 메탈에 상기 각 스토리지 라인 및 공통전압 라인과의 전기적 연결을 위한 복수개의 콘택홀이 형성되고, 상기 메탈 상부에 ITO막을 형성하되 상기 각 콘택홀과 콘택홀간 영역을 모두 커버하도록 ITO막이 형성된 것을 특징으로 하는 스토리지 온 커먼 방식의 액정표시장치용 공통전압 쇼팅바를 제안한다.

상기 공통전압 쇼팅바에서, 상기 메탈은 박막트랜지스터의 소스/드레인 메탈로 형성되는 것을 특징으로 한다.

상기 공통전압 쇼팅바에서, 상기 메탈은 몰리브덴(Mo)으로 형성되는 것을 특징으로 한다.

상기 공통전압 쇼팅바는, 상기 메탈과 각 라인 사이의 게이트절연막과, 상기 메탈 상부에 구성되는 보호막을 더욱 포함한다.

상기 공통전압 쇼팅바에서, 상기 콘택홀은 상기 보호막과 상기 게이트절연막과 상기 메탈에 형성되어 상기 공통전압라인 및 스토리지 라인을 노출시키는 것을 특징으로 한다.

상기 공통전압 쇼팅바에서, 상기 메탈과 ITO는 사이트 콘택되는 것을 특징으로 한다.

상기 공통전압 쇼팅바에서, 상기 ITO막은 상기 메탈의 상부 평면적과 같거나 작은 평면적을 가지도록 형성되는 것을 특징으로 한다.

또한 본 발명은, 복수개의 게이트라인과 데이터라인이 교차되어 형성되는 각각의 영역에 박막트랜지스터와 액정이 형성된 다수의 화소로 구성되는 액티브영역과; 상기 동일 라인의 화소들을 관통하여 상기 액티브영역 외부로 연장되는 복수개의 스토리지 라인과; 상기 액티브영역 외부에 구성된 공통전압 라인과; 상기 액티브영역에 인접하고 상기 각 스토리지 라인 및 공통전압 라인과의 전기적 연결을 위한 복수개의 콘택홀이 형성된 쇼팅 메탈과; 상기 쇼팅 메탈 상부에 위치되고 상기 각 콘택홀과 콘택홀간 영역을 모두 커버하도록 형성된 ITO막을 포함하는 스토리지 온 커먼 방식의 액정표시장치를 제안한다.

상기 액정표시장치에서, 상기 공통전압 쇼팅메탈은 상기 박막트랜지스터의 소스/드레인 전극 메탈로 형성되는 것을 특징으로 한다.

상기 액정표시장치에서, 상기 공통전압 쇼팅메탈은 몰리브덴(Mo)으로 형성되는 것을 특징으로 한다.

상기 액정표시장치에서, 상기 ITO막은 상기 공통전압 쇼팅메탈의 상부 평면적과 같거나 작은 평면적을 가지도록 형성되는 것을 특징으로 한다.

상기 액정표시장치는, 상기 메탈과 각 라인 사이의 게이트절연막과, 상기 메탈 상부에 구성되는 보호막을 더욱 포함한다.

상기 액정표시장치에서, 상기 콘택홀은 상기 보호막과 상기 게이트절연막과 상기 메탈에 형성되어 상기 공통전압라인 및 스토리지 라인을 노출시키는 것을 특징으로 한다.

상기 액정표시장치에서, 상기 메탈과 ITO는 사이트 콘택되는 것을 특징으로 한다.

또한 스토리지 온 커먼 방식 액정표시장치 제조방법으로서, 기판 상에 게이트라인과 스토리지 라인 및 공통전압 라인을 형성하는 단계와; 상기 각 라인 상부에 게이트절연막을 형성하는 단계와; 상기 게이트절연막 상부에 상기 게이트라인 및 스토리지라인과 교차되도록 길이를 가지는 쇼팅 메탈을 형성하는 단계와; 상기 쇼팅 메탈 상부에 보호막을 형성하는 단계와; 상기 보호막과, 상기 쇼팅 메탈과, 상기 게이트절연막을 관통하도록 상기 공통전압 라인 상부와 스토리지 라인 상부에 콘택홀을 형성하는 단계와; 상기 절연막 상부에 상기 콘택홀을 통해 상기 쇼팅메탈과 상기 스토리지 라인 및 공통전압라인이 연결되도록 ITO막을 형성하는 단계를 포함하는 스토리지 온 커먼 방식의 액정표시장치용 공통전압 쇼팅바 제조방법을 제시한다.

이하 첨부된 도면을 참조하여 본 발명에 따른 스토리지 온 커먼 방식 액정표시장치용 공통전압 쇼팅바와 그 제조방법에 대해 설명하기로 한다.

도 5a는 본 발명에 따른 스토리지 온 커먼 방식 액정표시장치용 공통전압 쇼팅바의 평면구조를 설명하기 위한 도면이고, 도 5b는 도 5a의 II-II' 부분을 절개 도시한 도면이다. 그리고, 도 6은 상기 본 발명에 따른 공통전압 쇼팅바 제조공정을 설명하는 흐름도이다.

본 발명에 따른 스토리지 온 커먼 액정표시장치는, 기판(P) 상에 복수개의 화소가 구성된 액티브 영역(A)의 게이트라인들{GL(n), GL(n+1), GL(n+2)..} 상기 액티브영역(A) 외부로 연장되는 복수개의 스토리지 라인들{SL(n), SL(n+1), SL(n+2)..}이 구성되고, 상기 각 스토리지 라인들{SL(n), SL(n+1), SL(n+2)..}에 공통전압(Vcom) 인가를 위한 공통전압 쇼팅바가 상기 액티브 영역(A)의 일 측에 위치하는 구조이다.

그 제조 단계와 구조를 동시에 살펴보면, 기판(P) 상에 게이트라인{GL(n), GL(n+1), GL(n+2)..}과 스토리지라인{SL(n), SL(n+1), SL(n+2)..} 및 공통전압 라인(140)을 형성한다.(ST1) 이때 상기 공통전압 라인(140)은 패널의 크기와 필요에 따라 하나 이상 구성될 수 있다.

이후, 상기 형성된 각 라인의 상부에 게이트절연막(151)을 형성한다.(ST2) 이때, 상기 게이트절연막은 질화실리콘(SiNx) 또는 산화실리콘(SiOx) 등으로 형성될 수 있다.

상기 형성된 게이트절연막(151) 상부에 공통전압 쇼팅메탈(130)을 형성하는데, 상기 공통전압 쇼팅메탈(130)은 박막트랜지스터 어레이 제조시 사용되는 전극 소재인 소스/드레인 메탈, 바람직하게는 몰리브덴(Mo)으로 형성된다.(ST3)

상기 공통전압 쇼팅메탈(130) 상부에는 보호막(152)이 형성된다.(ST4) 이때, 상기 보호막(152)은 벤조사이클로부텐(BCB)과, 아크릴(acryl)계 수지(resin)를 포함한 투명한 유기절연물질 그룹 중 선택된 하나이거나 또는 질화 실리콘(SiNX)과, 산화 실리콘(SiO2)을 포함하는 무기절연물질 그룹 중 선택된 하나일 수 있다.

상기 형성된 공통전압 쇼팅메탈(130)에 상기 공통전압 라인(140)과 스토리지 라인{SL(n), SL(n+1), SL(n+2)..}과의 전기적 연결을 위해 복수개의 쇼팅바 콘택홀(132)을 형성하는데(ST5), 상기 쇼팅바 콘택홀(132)은 상기 게이트절연막(151)과 공통전압 쇼팅메탈(130) 및 보호막(152)을 모두 식각하여 공통전압 라인(140) 및 스토리지 라인{SL(n), SL(n+1), SL(n+2)..}이 노출되도록 형성한다.

이후 상기 공통전압 쇼팅메탈(130) 상부면 전반에 쇼팅바 ITO(134)를 형성하여 상기 공통전압 라인(140)과 공통전압 쇼팅메탈(130)과의 전기적 연결을 수행한다.(ST6)

이때 상기 공통전압 쇼팅메탈(130)은 상기 쇼팅바 ITO(134)를 통해 상기 공통전압 라인(140)과 사이드-콘택(side-contact) 된 구조이다.

도시된 바와 같이 제안된 본 발명의 공통전압 쇼팅바 구조는, 상기 공통전압 쇼팅메탈(130) 상부에 형성되는 쇼팅바 ITO(134)를 각 쇼팅바 콘택홀(132) 뿐만 아니라 콘택홀 간 이격된 영역에까지 확장하여 형성하고 있다. 이는 공통전압

(Vcom)이 상기 공통전압 쇼팅메탈(130)로 입력될 때 사이트-콘택 방식에 따른 소비전력 증가를 동반하는데 대응하기 위한 것으로서, 비슷한 평면적의 서로 다른 비저항을 가지는 두 물질(서로 다른 비저항으로 인해 두 개의 저항으로 볼 수 있다)의 병렬연결에 따른 저항병렬효과에 의한 소비전류 감소 효과를 이용하고 있다.

또한 하나의 전도체로 구성된 쇼팅바 ITO(134)에서 각각의 스토리지 라인{SL(n), SL(n+1), SL(n+2)...}들로 직접 공통전압(Vcom)을 인가하기 때문에 공통전압(Vcom) 인가 지연으로 인한 크로스토크현상을 저감시키는 장점이 있음은 당연하다.

이때 상기 쇼팅바 ITO(134)는 도시와 같이 공통전압 쇼팅메탈(130) 상부 평면적과 같거나 작은 평면적을 가지도록 형성하는 것이 생산성과 저항병렬효과에 의한 소비전류 감소 측면에서 바람직하다.

발명의 효과

상기와 같이 설명한 본 발명에 따른 스토리지 온 커먼 방식 액정표시장치용 공통전압 쇼팅바와 그 액정표시장치는, 쇼팅메탈과 전기적으로 콘택되도록 그 상부에 형성되는 ITO막의 크기를 종래에 비해 매우 크고 또한 하나의 일체형으로 형성함으로써 쇼팅메탈과 ITO막간 저항 병렬효과를 유도하여 쇼팅바로의 공통전압 인가에 소비되는 전력량을 줄여주는 효과가 있다. 또한 쇼팅메탈 상부에 면적이 더욱 확장되어 형성된 ITO막에 연결된 스토리지 전극에 의한 패널로의 스토리지 전압 인가의 균일성 증대에 따라 패널에서의 수평 크로스토크 현상을 제거하는 장점이 있다.

(57) 청구의 범위

청구항 1.

복수개의 스토리지 라인과 공통전압 라인과의 연결을 위한 스토리지 온 커먼 방식 액정표시장치의 공통전압 쇼팅바로서,

메탈에 상기 각 스토리지 라인 및 공통전압 라인과의 전기적 연결을 위한 복수개의 콘택홀이 형성되고, 상기 메탈 상부에 ITO막을 형성하되 상기 각 콘택홀과 콘택홀간 영역을 모두 커버하도록 ITO막이 형성된 것을 특징으로 하는 스토리지 온 커먼 방식의 액정표시장치용 공통전압 쇼팅바

청구항 2.

청구항 제 1 항에 있어서,

상기 메탈은 박막트랜지스터의 소스/드레인 메탈로 형성되는 것을 특징으로 하는 스토리지 온 커먼 방식의 액정표시장치용 공통전압 쇼팅바

청구항 3.

청구항 제 1 항에 있어서,

상기 메탈은 몰리브덴(Mo)으로 형성되는 것을 특징으로 하는 스토리지 온 커먼 방식의 액정표시장치용 공통전압 쇼팅바

청구항 4.

청구항 제 1 항에 있어서,

상기 메탈과 각 라인 사이의 게이트절연막과, 상기 메탈 상부에 구성되는 보호막을 더욱 포함하는 스토리지 온 커먼 방식의 액정표시장치용 공통전압 쇼팅바

청구항 5.

청구항 제 1 항과 제 4 항에 있어서,

상기 콘택홀은 상기 보호막과 상기 게이트절연막과 상기 메탈에 형성되어 상기 공통전압라인 및 스토리지 라인을 노출시키는 것을 특징으로 하는 스토리지 온 커먼 방식의 액정표시장치용 공통전압 쇼팅바

청구항 6.

청구항 제 1 항에 있어서,

상기 메탈과 ITO는 사이트 콘택되는 것을 특징으로 하는 스토리지 온 커먼 방식의 액정표시장치용 공통전압 쇼팅바

청구항 7.

청구항 제 1 항에 있어서,

상기 ITO막은 상기 메탈의 상부 평면적과 같거나 작은 평면적을 가지도록 형성되는 것을 특징으로 하는 스토리지 온 커먼 방식의 액정표시장치용 공통전압 쇼팅바

청구항 8.

복수개의 게이트라인과 데이터라인이 교차되어 형성되는 각각의 영역에 박막트랜지스터와 액정이 형성된 다수의 화소로 구성되는 액티브영역과;

상기 동일 라인의 화소들을 관통하여 상기 액티브영역 외부로 연장되는 복수개의 스토리지 라인과;

상기 액티브영역 외부에 구성된 공통전압 라인과;

상기 액티브영역에 인접하고 상기 각 스토리지 라인 및 공통전압 라인과의 전기적 연결을 위한 복수개의 콘택홀이 형성된 쇼팅 메탈과;

상기 쇼팅 메탈 상부에 위치되고 상기 각 콘택홀과 콘택홀간 영역을 모두 커버하도록 형성된 ITO막

을 포함하는 스토리지 온 커먼 방식의 액정표시장치

청구항 9.

청구항 제 8 항에 있어서,

상기 공통전압 쇼팅메탈은 상기 박막트랜지스터의 소스/드레인 전극 메탈로 형성되는 것을 특징으로 하는 스토리지 온 커먼 방식의 액정표시장치

청구항 10.

청구항 제 8 항에 있어서,

상기 공통전압 쇼팅메탈은 몰리브덴(Mo)으로 형성되는 것을 특징으로 하는 스토리지 온 커먼 방식의 액정표시장치

청구항 11.

청구항 제 8 항에 있어서,

상기 ITO막은 상기 공통전압 쇼팅메탈의 상부 평면적과 같거나 작은 평면적을 가지도록 형성되는 것을 특징으로 하는 스토리지 온 커먼 방식의 액정표시장치

청구항 12.

청구항 제 8 항에 있어서,

상기 메탈과 각 라인 사이의 게이트절연막과, 상기 메탈 상부에 구성되는 보호막을 더욱 포함하는 스토리지 온 커먼 방식의 액정표시장치

청구항 13.

청구항 제 8 항과 제 12 항에 있어서,

상기 콘택홀은 상기 보호막과 상기 게이트절연막과 상기 메탈에 형성되어 상기 공통전압라인 및 스토리지 라인을 노출시키는 것을 특징으로 하는 스토리지 온 커먼 방식의 액정표시장치

청구항 14.

청구항 제 8 항에 있어서,

상기 메탈과 ITO는 사이트 콘택되는 것을 특징으로 하는 스토리지 온 커먼 방식의 액정표시장치

청구항 15.

스토리지 온 커먼 방식 액정표시장치 제조방법으로서,

기판 상에 게이트라인과 스토리지 라인 및 공통전압 라인을 형성하는 단계와;

상기 각 라인 상부에 게이트절연막을 형성하는 단계와;

상기 게이트절연막 상부에 상기 게이트라인 및 스토리지라인과 교차되도록 길이를 가지는 쇼팅 메탈을 형성하는 단계와;

상기 쇼팅 메탈 상부에 보호막을 형성하는 단계와;

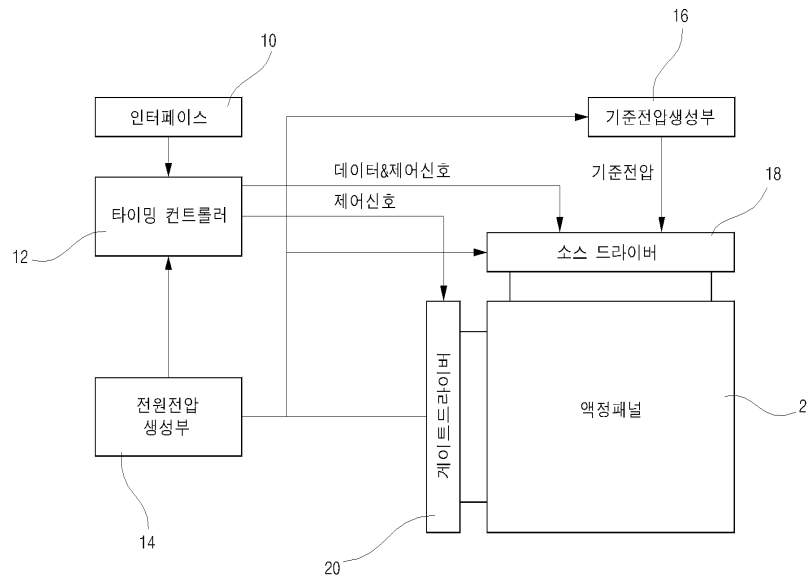
상기 보호막과, 상기 쇼팅 메탈과, 상기 게이트절연막을 관통하도록 상기 공통전압 라인 상부와 스토리지 라인 상부에 콘택홀을 형성하는 단계와;

상기 절연막 상부에 상기 콘택홀을 통해 상기 쇼팅메탈과 상기 스토리지 라인 및 공통전압라인이 연결되도록 ITO막을 형성하는 단계

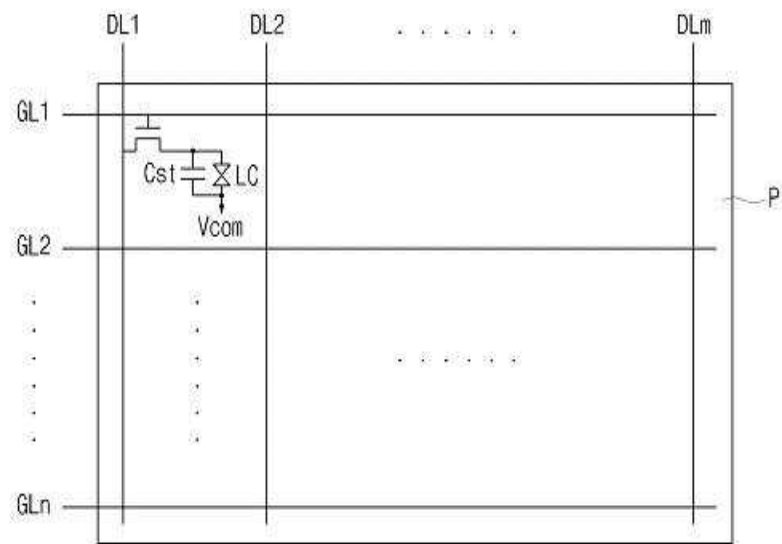
를 포함하는 스토리지 온 커먼 방식의 액정표시장치용 공통전압 쇼팅바 제조방법

도면

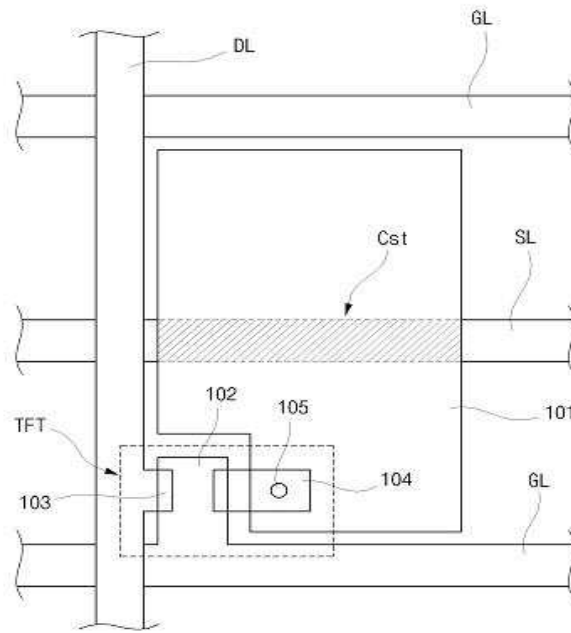
도면1



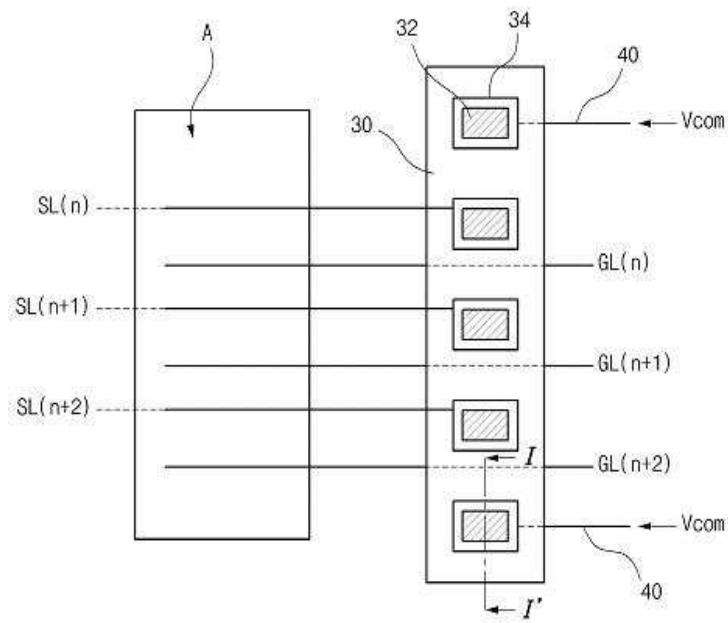
도면2



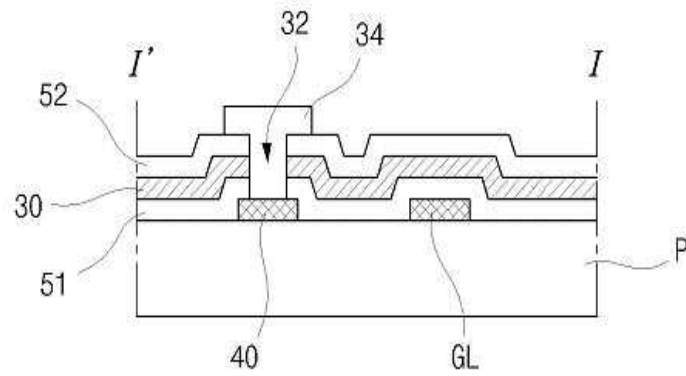
도면3



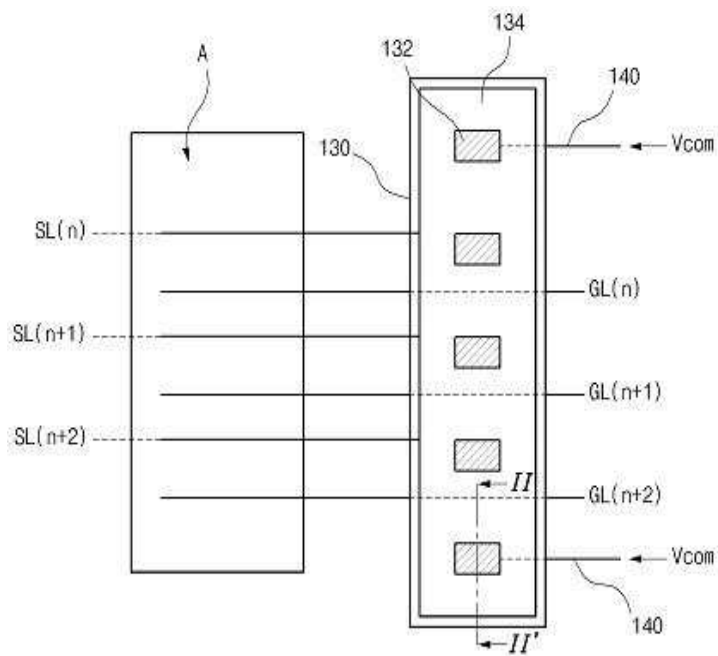
도면4a



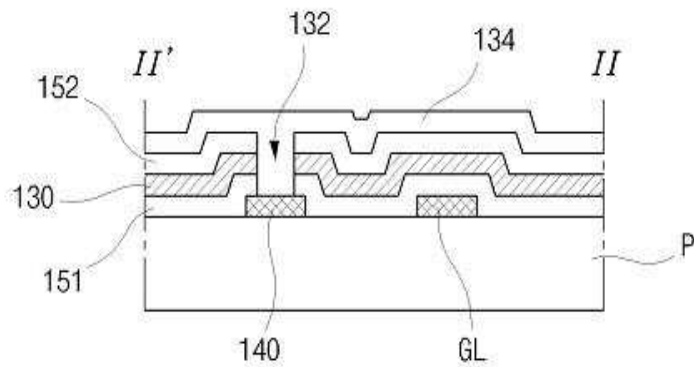
도면4b



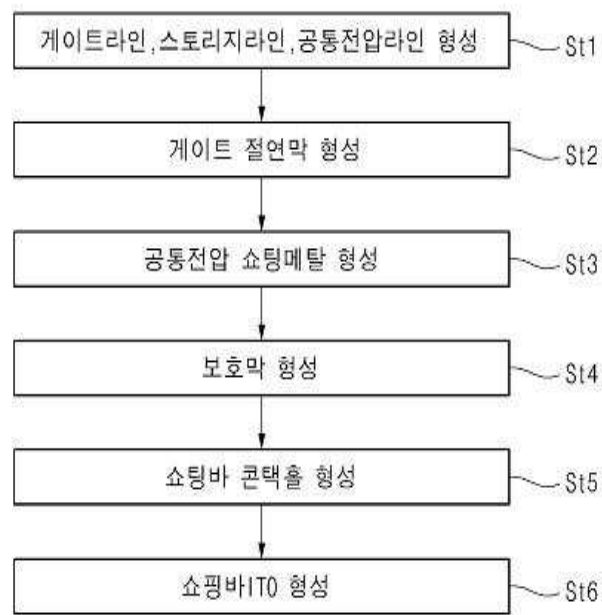
도면5a



도면5b



도면6



专利名称(译)	用于液晶显示装置的存储公共电压短路棒及其制造方法和具有该液晶显示装置的液晶显示板		
公开(公告)号	KR1020060070226A	公开(公告)日	2006-06-23
申请号	KR1020040108891	申请日	2004-12-20
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK DAELIM		
发明人	PARK,DAELIM		
IPC分类号	G02F1/136 G02F1/1343		
CPC分类号	G02F1/1343 G02F1/13452 G02F1/136213 G02F1/136286		
其他公开文献	KR100653973B1		
外部链接	Espacenet		

摘要(译)

短路棒中的功耗降低结构及其制造方法技术领域本发明涉及一种用于在公共结构液晶显示装置的存储器中向存储线施加公共电压的短路棒中的功耗降低结构及其制造方法，形成在要接触的ITO膜的上部上的ITO膜的尺寸远大于传统ITO膜的尺寸，从而通过在短路金属和ITO膜之间引起平行效应来减少向短路棒施加公共电压所消耗的功率量。另外，由于通过连接到通过扩大短路金属上的面积而形成的ITO膜的存储电极对面板施加的存储电压的均匀性，存在消除面板中的水平串扰现象的优点。图5a

