

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
G02F 1/1343

(11) 공개번호 10-2005-0078762
(43) 공개일자 2005년08월08일

(21) 출원번호 10-2004-0006581
(22) 출원일자 2004년02월02일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 반병섭
경기도용인시기홍읍신갈리159번지갈현마을현대홈타운502동504호
손지원
서울특별시용산구이태원2동223-1번지
김현욱
경기도용인시기홍읍삼성전자(주)기흥공장
이창훈
경기도용인시기홍읍서천리705번지예현마을현대홈타운104동1205호
한은희
서울특별시강남구도곡2동현대비전212301호

(74) 대리인 유미특허법인

심사청구 : 없음

(54) 박막 트랜지스터 표시판 및 이를 포함하는 액정 표시 장치

요약

박막 트랜지스터 표시판에는 절연 기판 상부에 게이트 전극을 가지는 게이트선과 유지 전극을 가지는 유지 전극선이 형성되어 있고, 게이트선을 덮는 게이트 절연막 상부에는 반도체층이 형성되어 있다. 게이트 절연막 상부에는 적어도 일부분은 반도체층 상부에 위치하는 소스 전극을 가지며, 게이트선과 교차하여 화소를 정의하는 데이터선과 데이터선으로부터 분리되어 게이트 전극을 중심으로 마주하며, 유지 전극과 중첩하는 유지 축전기용 도전체를 가지는 드레인 전극이 형성되어 있다. 데이터선과 드레인 전극으로 가리지 않는 반도체층을 덮는 보호막 상부에는 드레인 전극과 전기적으로 연결되어 있는 선형의 화소 전극과 화소 전극과 교대로 배치되어 서로 일정한 간격을 두고 서로 평행한 선형의 공통 전극이 형성되어 있다. 이때, 공통 전극과 화소 전극은 불투명한 도전 물질로 이루어져 있으며, 데이터선에 대하여 수직하거나 수평하지 않게 배열되어 있다.

대표도

도 1

색인어

공통전극, 화소전극, 응답속도, 대비비, 불투명

명세서

도면의 간단한 설명

도 1은 본 발명의 제1 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 구조를 도시한 배치도이고,

도 2는 도 1의 박막 트랜지스터 표시판을 II-II' 선을 따라 잘라 도시한 단면도이고,

도 3은 본 발명의 제1 실시예에 따른 박막 트랜지스터 표시판을 포함하는 액정 표시 장치를 검사용으로 제작하여 전극 재질, 두께 및 폭의 변화에 따른 휘도, 대비비 및 응답 속도의 변화를 측정한 표이고,

도 4a 및 도 4b는 검사용 액정 표시 장치의 전극 재질 및 두께에 따른 블랙 휘도 및 대비비의 변화를 나타낸 그래프이고,

도 5는 도 3의 검사용 및 17" 표시판을 포함하는 액정 표시 장치에 대하여 전극 재질 및 두께에 따른 휘도 및 대비비의 변화를 나타낸 그래프이고,

도 6은 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 구조를 도시한 배치도이고,

도 7은 도 6의 박막 트랜지스터 표시판을 VII-VII' 선을 따라 잘라 도시한 단면도이고,

도 8은 본 발명의 제3 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 구조를 도시한 배치도이고,

도 9는 도 8의 박막 트랜지스터 표시판을 IX-IX' 선을 따라 잘라 도시한 단면도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 박막 트랜지스터 표시판에 관한 것으로서, 특히 액정 분자에 수평 전계를 인가하기 위해 동일한 기판에 형성된 전극 및 전계인가 수단인 박막 트랜지스터를 갖는 박막 트랜지스터 표시판에 관한 것이다.

수평 전계에 의한 액정 구동 방식으로서 종래 기술은 미국 특허 제5,598,285호에 나타나 있다.

그러나, 미국 특허 제5,598,285에서 제시된 액정 표시 장치는 수평 전계를 인가하기 위한 공통 전극과 화소 전극 중, 공통 전극과 공통 전극에 연결되어 공통 신호를 전달하는 유지 신호선이 서로 인접한 부분인 화소의 상부 및 하부에서 액정 구동의 왜곡이 발생하는 문제점이 있다. 이러한 왜곡을 가려주기 위하여 블랙 매트릭스를 넓게 형성하기 때문에 개구율이 감소하는 문제점이 발생한다.

또한, 화소 전극에 전압을 인가하는 데이터선과 이에 평행한 화소 전극 또는 공통 전극 사이에 커플링 효과(coupling effect) 또는 왜곡된 구동이 발생하여 빛이 누설되고, 이로 인하여 크로스 토크(cross talk)가 발생하는 문제점이 있다. 이를 가리기 위하여 데이터선에 인접한 공통 전극을 필요 이상으로 넓게 형성하여 개구율을 감소시키는 요인으로 작용한다.

한편, 액정 표시 장치의 투과율을 확보하기 위해 공통 전극과 화소 전극을 투명한 도전 물질로 형성하는 것이 바람직하다. 그러나, 이러한 액정 표시 장치는 밝은 상태를 표시할 때 휘도를 향상시킬 수 있지만, 어두운 색을 표시할 때 휘도가 증가하여 대비비가 감소하는 문제점이 발생한다.

발명이 이루고자 하는 기술적 과제

본 발명의 과제는 수평 전계 구동 방식의 액정 표시 장치용 박막 트랜지스터 표시판의 개구율을 향상시키는 것이다.

본 발명의 다른 과제는 높은 대비비를 확보할 수 있는 액정 표시 장치용 박막 트랜지스터 표시판을 제공하는 것이다.

발명의 구성 및 작용

이와 같은 기술적 과제를 해결하기 위하여, 본 발명에는 서로 평행하게 마주하며 배치되어 있는 공통 전극과 화소 전극은 게이트선 또는 데이터선에 대하여 수직 또는 평행하지 않도록 경사각을 가지고 있으며, 공통 전극 또는 화소 전극은 불투명한 도전 물질로 이루어져 있다.

더욱 상세하게 본 발명의 실시예에 따른 박막 트랜지스터 표시판은, 절연 기판 상부에 게이트 전극을 가지는 게이트선이 형성되어 있으며, 게이트선을 덮는 게이트 절연막이 형성되어 있다. 게이트 절연막 상부에는 반도체층이 형성되어 있으며, 적어도 일부분은 반도체층 상부에 위치하는 소스 전극을 가지며, 게이트선과 교차하여 화소를 정의하는 데이터선이 형성되어 있고, 데이터선과 분리되어 게이트 전극을 중심으로 마주하는 드레인 전극이 형성되어 있다. 데이터선과 드레인 전극으로 가리지 않는 반도체층은 보호막으로 덮여 있으며, 보호막 상부에는 적어도 둘 이상으로 각각 배치되어 드레인 전극과 전기적으로 연결되어 있는 선형의 화소 전극과 화소 전극과 일정한 간격을 두고 서로 평행하게 교대로 배치되어 있는 선형의 공통 전극이 형성되어 있다. 이때, 화소 전극 및 공통 전극은 데이터선에 대하여 수직하거나 평행하지 않으며, 불투명한 도전 물질로 이루어져 있다.

화소 전극과 공통 전극은 화소의 가로 중심선에 대하여 대칭으로 배열되어 있으며, 공통 전극과 화소 전극은 데이터선에 대하여 60-85°의 범위에서 경사각을 가지는 것이 바람직하다.

이러한 박막 트랜지스터 표시판은 기판 상부에 형성되어 있으며, 게이트선과 동일한 방향으로 뻗은 유지 전극선을 더 포함할 수 있으며, 유지 전극선은 다른 부분보다 넓은 폭으로 확장되어 있는 유지 전극을 가지는 것이 좋다.

또한, 다수의 화소 전극을 연결하며, 유지 전극과 중첩하는 제1 확장부를 가지는 화소 전극선을 더 포함하는 것이 좋으며, 드레인 전극은 유지 전극의 하부까지 연장되어 유지 전극과 중첩하여 유지 축전기를 이루는 유지 축전기용 도전체를 가지는 것이 바람직하다.

이때, 제1 확장부는 보호막의 접촉구를 통하여 유지 축전기용 도전체와 연결되어 있으며, 다수의 공통 전극을 전기적으로 연결하는 공통 전극선을 더 포함할 수 있고, 공통 전극선은 제1 확장부와 평행하게 마주하는 경계선을 가지는 제2 확장부를 가지는 것이 바람직하다.

유지 축전기용 도전체, 제1 또는 제2 확장부는 화소를 가로지르는 가로 중심선에 대하여 대칭인 경계선을 가지는 것이 바람직하며, 화소 전극 및 공통 전극 하부에 형성되어 있으며, 화소 영역에 순차적으로 배열되어 있는 청, 녹, 청의 색 필터를 더 포함하는 것이 바람직하다.

이때, 화소 전극과 공통 전극은 300-1,000Å 범위의 두께를 가지는 것이 좋다.

이러한 박막 트랜지스터 표시판을 포함하는 본 발명의 실시예에 따른 액정 표시 장치는 박막 트랜지스터 표시판과 마주하는 대향 표시판 및 박막 트랜지스터 표시판과 대향 표시판 사이에 형성되어 있는 액정 물질층을 포함한다.

액정 물질층의 액정 분자는 데이터선에 대하여 수직하거나 평행하게 초기 배향되어 있는 것이 바람직하다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

이제 본 발명의 실시예에 따른 박막 트랜지스터 표시판 및 이를 포함하는 액정 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.

도 1은 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판에서 단위 화소의 구조를 도시한 배치도이고, 도 2는 도 1의 박막 트랜지스터 표시판을 II-II 선을 따라 잘라 도시한 단면도이다.

도 1 및 도 2에서 보는 바와 같이, 절연 기판(110) 위에 주로 가로 방향으로 뻗어 있는 복수의 게이트선(121)이 형성되어 있다. 게이트선(121)은 낮은 비저항의 물질, 예를 들어 은 또는 은 합금 또는 알루미늄 또는 알루미늄 합금으로 이루어진 단일막을 포함할 수 있다. 이와는 달리, 게이트선(121)은 전술한 물질을 포함하는 적어도 하나의 막과 다른 물질과 접촉 특성이 우수한 패드용 적어도 하나의 막을 포함하는 다층막으로 이루어질 수 있다. 게이트선(121)의 한 끝 부근에 위치한 접촉부(도시하지 않음)는 외부로부터의 게이트 신호를 게이트선으로 전달하는 기능을 가지며, 접촉부를 가지지 않는 다른 실시예에서는 게이트 구동 집적 회로를 기판(110) 상부에 직접 배치하며, 게이트선의 끝 부분은 게이트 구동 집적 회로의 출력단에 직접 연결된다. 각 게이트선(121)의 일부(124)는 박막 트랜지스터의 게이트 전극을 이루며 분지의 형태를 가질 수 있다. 이때, 게이트선(121)은 가로 방향으로 뻗어 있지만, 이후에 형성되는 데이터선(171)과 교차하여 사다리꼴 모양의 화소를 정의하기 위해 화소 영역의 경계에서 굴곡될 수 있다. 또한 게이트선(121)과 동일한 층인 절연 기판(110) 상부에는 화소의 중앙에서 가로 방향으로 뻗어 있는 유지 전극선(131)이 형성되어 있다. 이때, 유지 전극선(131)에는 다른 부분보다 넓은 폭을 가지며 각각의 화소에 배치되어 있는 유지 전극(133)을 연결하며, 유지 전극(133)은 유지 전극선(131) 일부와 함께 이후에 형성되며, 박막 트랜지스터의 드레인 전극(175)에 연결되어 있는 도전체 패턴(177)과 중첩하여 유지 축전기를 이룬다. 여기서, 유지 전극(133)과 유지 전극선(131)을 함께 설명할 때는 이들을 유지 전극 배선으로 기재한다. 이때, 유지 전극(133)은 유지 전극선(131)에 대하여 대칭인 구조를 가지며, 게이트선(121) 또는 이후에 형성되는 데이터선(171)에 대하여 임의의 각으로 기울어진 경계선을 포함한다.

게이트선(121) 및 유지 전극 배선(131, 133)은 물리적 성질이 다른 두 개의 막, 즉 게이트 신호의 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열의 금속으로 이루어진 도전막과 다른 물질, 특히 IZO(indium zinc oxide) 또는 ITO(indium tin oxide)와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질, 이를테면 몰리브덴(Mo), 몰리브덴 합금[보기: 몰리브덴-텅스텐(MoW) 합금], 크롬(Cr) 등으로 이루어진 도전막을 포함하는 것이 바람직하다.

게이트선(121) 및 유지 전극 배선(131, 133)의 측면은 각각 경사져 있으며 그 경사각은 기판(110)의 표면에 대하여 약 30-80°이다.

게이트선(121) 위에는 질화 규소(SiNx) 따위로 이루어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.

게이트 절연막(140) 상부에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 등으로 이루어진 복수의 선형 반도체(151)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗어 있으며 이로부터 복수의 돌출부(extension)(154)가 게이트 전극(124)을 향하여 뻗어 나와 있다. 또한 선형 반도체(151)는 게이트선(121)과 만나는 지점 부근에서 폭이 커져서 게이트선(121)의 넓은 면적을 덮고 있다.

반도체(151)의 상부에는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 복수의 선형 및 섬형 저항성 접촉 부재(ohmic contact)(161, 165)가 형성되어 있다. 선형 접촉 부재(161)는 복수의 돌출부(163)를 가지고 있으며, 이 돌출부(163)와 섬형 접촉 부재(165)는 쌍을 이루어 반도체(151)의 돌출부(154) 위에 위치한다.

반도체(151)와 저항성 접촉 부재(161, 165)의 측면 역시 경사져 있으며 경사각은 30-80°이다.

저항 접촉 부재(161, 165) 및 게이트 절연막(140) 위에는 각각 복수의 데이터선(data line)(171)과 복수의 드레인 전극(drain electrode)(175) 및 복수의 유지 축전기를 위한 도전체(storage capacitor conductor)(177)가 형성되어 있다.

데이터선(171)은 주로 세로 방향으로 뻗어 게이트선(121)과 교차하며 데이터 전압(data voltage)을 전달한다. 각 데이터선(171)에서 드레인 전극(175)을 향하여 뻗은 복수의 가지가 박막 트랜지스터의 소스 전극(source electrode)(173)을 이룬다. 한 쌍의 소스 전극(173)과 드레인 전극(175)은 서로 분리되어 있으며 게이트 전극(124)에 대하여 서로 반대쪽에 위치한다. 게이트 전극(124), 소스 전극(173) 및 드레인 전극(175)은 반도체(151)의 돌출부(154)와 함께 박막 트랜지스터(thin film transistor, TFT)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173)과 드레인 전극(175) 사이의 돌출부(154)에 형성된다. 이때, 드레인 전극(175)은 데이터선(171)과 나란하게 뻗어 화소 영역의 가장자리에 배치되어 이후에 형성되는 화소 전극선(193) 및 공통 전극선(194)의 가장자리 경계 부분과 중첩되어 화소의 가장자리에서 누설되는 빛을 차단하는 기능을 가질 수 있다.

유지 축전기를 위한 도전체(177)는 드레인 전극(175)과 연결되어 화소의 중앙으로 확장되어 유지 전극(133)과 중첩되어 있으며, 유지 전극(133)의 경계선과 평행한 경계선을 가지는 것이 바람직하다.

데이터선(171), 드레인 전극(175) 및 유지 축전기용 도전체(177) 또한 몰리브덴(Mo), 몰리브덴 합금, 크롬(Cr) 따위의 하부막과 그 위에 위치한 알루미늄 계열 금속인 상부막으로 이루어질 수 있으며, 이들의 단일막으로 이루어질 수 있다.

데이터선(171), 드레인 전극(175) 및 유지 축전기용 도전체(177)도 게이트선(121)과 마찬가지로 그 측면이 약 30-80°의 각도로 각각 경사져 있다.

저항성 접촉 부재(161, 165)는 그 하부의 반도체(151)와 그 상부의 데이터선(171) 및 드레인 전극(175) 사이에만 존재하며 접촉 저항을 낮추어 주는 역할을 한다. 선형 반도체(151)는 소스 전극(173)과 드레인 전극(175) 사이를 비롯하여 데이터선(171) 및 드레인 전극(175)에 가리지 않고 노출된 부분을 가지고 있으며, 대부분의 곳에서는 선형 반도체(151)의 폭이 데이터선(171)의 폭보다 작지만 앞서 설명했듯이 게이트선(121)과 만나는 부분에서 폭이 커져서 게이트선(121)과 데이터선(171) 사이의 절연을 강화한다.

데이터선(171), 드레인 전극(175) 및 유지 축전기용 도전체(177)와 노출된 반도체(151) 부분의 위에는 평탄화 특성이 우수하며 감광성(photosensitivity)을 가지는 유기 물질 또는 플라스마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등의 저유전율 절연 물질 등으로 이루어진 보호막(passivation layer)(180)이 형성되어 있다. 이때, 보호막(180)이 유기 물질로 이루어진 실시예에서는 유기 물질이 반도체(151)와 접하는 것을 피하기 위해 보호막(180)은 질화 규소로 이루어진 절연막을 포함하는 것이 바람직하며, 적, 녹, 청의 색 필터층을 포함할 수도 있다.

보호막(180)에는 유지 축전기용 도전체(177) 및 데이터선(171)의 끝 부분(179)을 각각 드러내는 복수의 접촉 구멍(contact hole)(185, 182)이 형성되어 있다. 이때, 이후에 형성되는 화소 전극선(193)의 연장부(197)와 드레인 전극(175)을 연결하기 위한 보호막(180)의 접촉 구멍(185)을 다른 부분보다 넓은 면적을 가지는 유지 축전기용 도전체(177) 상부에 배치한다. 따라서, 접촉 구멍(185) 부근에서 접촉 구멍(185)의 경사면을 따라 액정 분자가 의도하지 않은 방향으로 배열되어 왜곡이 발생하고, 이로 인하여 빛이 누설되더라도 누설되는 빛은 유지 축전기용 도전체(177)를 통하여 차단되어 화상이 표시될 때는 디스크리네이션(disclination)으로 나타나지 않으며, 화소의 개구율을 저하시키는 원인으로 작용하지 않는다.

또한, 보호막(180)이 데이터선(171)의 끝 부분(179)을 드러내는 접촉 구멍(182)을 가지는 본 실시예는 외부의 데이터 구동 회로를 이방성 도전막을 이용하여 데이터선(171)에 연결하기 위해 데이터선(171)이 접촉부를 가지는 구조이며, 데이터선(171)의 끝 부분(179)은 필요에 따라 데이터선(171)보다 넓은 폭을 가질 수도 있다. 본 실시예에서 게이트선(121)은 끝 부분에 접촉부를 가지지 않는데, 이러한 구조에서는 기판(110)의 상부에 직접 게이트 구동 집적 회로가 박막 트랜지스터와 동일한 층으로 형성되어 있으며, 게이트선(121)의 끝 부분은 게이트 구동 회로의 접촉부에 직접 연결된다.

한편, 게이트선(121)의 끝 부분도 데이터선의 끝 부분과 같이 접촉부를 가질 수 있는데, 이러한 실시예에서는 보호막(180)은 게이트 절연막(140)과 함께 게이트선(121)의 끝 부분을 드러내는 복수의 접촉 구멍을 가진다.

보호막(180)의 상부에는 크롬 또는 몰리브덴 또는 알루미늄 등과 같이 저저항을 가지며, 불투명한 도전 물질로 이루어져 있으며, 서로 평행하게 마주하는 복수의 공통 전극(192)과 화소 전극(191)이 형성되어 있다. 사다리꼴 모양의 화소에 배치되어 있는 공통 전극(192) 및 화소 전극(191)의 경계선은 데이터선(171)에 대하여 수직하지도 평행하지도 않아 60-85° 범위에서 임의의 경사각으로 기울어져 있으며, 서로 평행하게 마주하는 경계선을 가지는 공통 전극(192) 및 화소 전극(191)은 화소를 가로 방향으로 가로지르는 가로 중심선에 대하여 대칭으로 배열되어 있다. 이때, 공통 전극(192) 및 화소 전극(191)의 두께는 300-1,000Å 범위인 것이 바람직하다.

화소의 가장자리에 배치된 드레인 전극(175)과 평행하게는 다수의 화소 전극(191)을 공통으로 연결하는 화소 전극선(193)이 형성되어 있으며, 다수의 공통 전극(192)은 평면의 형태를 가지는 공통 전극선(194)을 통하여 공통으로 연결되어 있다. 이때, 화소 전극선(193)에는 공통 전극(192) 및 화소 전극(191)의 경계선과 평행한 경계선을 가지며, 보호막(180)의 접촉 구멍(185)을 통하여 드레인 전극(175)과 연결되어 있는 제1 확장부(197)가 연결되어 있으며, 공통 전극선(194)은 화소의 안쪽으로 돌출되어 있으며, 제1 확장부(197)와 평행하게 마주하는 경계선을 가지는 제2 확장부(196)를 가진다. 이때, 공통 전극선(194)은 평면의 형태를 가지지만 전달되는 신호가 왜곡되는 것을 최소화하기 위해 선형으로 변경되는 것이 바람직하다.

도면으로 나타내지 않았지만, 보호막(180) 위에는 액정 분자를 배향하기 위한 배향막이 형성되어 있다.

여기서, 공통 전극(192) 및 화소 전극(191)은 동일한 층으로 배치되어 있지만, 각각 게이트선(121) 또는 데이터선(171)과 동일한 층으로 배치될 수 있으며, 이들은 함께 동일한 층으로 배치되었지만, 서로 다른 층으로 배치될 수 있다. 이때, 배향막에서 전극(191, 192)의 단차로 인한 배향 불량이 발생하는 것을 방지하기 위하여 전극(191, 192)은 2,000Å 이하의 두께를 가지는 것이 바람직하다.

이때, 액정 분자를 초기 배향하기 위한 배향막의 러빙 방향은 데이터선(171) 또는 유지 전극선(132)과 수직하거나 평행한 것이 바람직하다.

이러한 본 발명의 실시예에 따른 액정 표시 장치에서는 낮은 유전율을 가지는 유기 물질로 이루어진 보호막(180) 또는 색필터를 전극(191, 192)과 게이트선(121) 및 데이터선(171) 사이에 배치하여 이들 사이에서 발생하는 측방 전계(lateral field)를 약화시킴으로써, 이들을 서로 최소의 거리로 인접하게 배치할 수 있어, 화소의 개구율을 극대화할 수 있으며, 색필터를 공통 전극 및 화소 전극의 하부에 배치하는 실시예에 대해서는 이후에 구체적으로 설명하기로 한다.

또한, 데이터선(171)에 인접한 유지 전극선(194)의 경계선이 데이터선(171)에 평행하게 화소의 긴 방향으로 뻗어 있고, 데이터선(171)에 수직하게 액정 분자가 초기 배향되도록 러빙되어 있을 때에는 데이터선(171)과 유지 전극선(194) 사이에 전압차가 발생하여 액정 분자가 구동되더라도 초기 배향 방향과 동일한 방향으로 구동되어 어둡게 표시하게 되므로 측면 크로스 토크를 최소화할 수 있다.

또한, 공통 전극 배선(192, 194)과 화소 전극 배선(191, 193)이 불투명한 도전 물질로 이루어져 있어 어두운 색을 표시할 때 휘도를 최소화할 수 있어 대비비를 향상시킬 수 있으며, ITO 또는 IZO 등과 비교하여 저저항을 가지는 도전 물질로 공통 전극과 화소 전극이 이루어져 있어 액정의 응답 속도를 향상시킬 수 있으며, 대형의 액정 표시 장치에 용이하게 적용할 수 있다. 이에 대하여 검사용 액정 표시 장치용 패널을 제작하여 구체적으로 설명하기로 한다.

도 3은 본 발명의 제1 실시예에 따른 박막 트랜지스터 표시판을 포함하는 액정 표시 장치를 검사용으로 제작하여 전극 재질, 두께 및 폭의 변화에 따른 휘도, 대비비 및 응답 속도의 변화를 측정한 표이고, 도 4a 및 도 4b는 검사용 액정 표시 장치의 전극 재질 및 두께에 따른 블랙 휘도 및 대비비의 변화를 나타낸 그래프이고, 도 5는 도 3의 검사용 및 17" 박막 트랜지스터 표시판을 포함하는 액정 표시 장치에 대하여 전극 재질 및 두께에 따른 휘도 및 대비비의 변화를 나타낸 그래프이다.

이때, 공통 전극 배선(192, 194, 196, 도 1 참조) 및 화소 전극 배선(191, 193, 197, 도 1 참조)은 불투명한 도전 물질인 크롬(Cr)과 투명한 도전 물질인 IZO로 각각 이루어져 있으며, 이들은 2,000Å 및 500Å과 900Å 및 1,800Å의 두께를 가지며, 8 μ m, 10 μ m 및 12 μ m의 폭을 가진다. "black"는 어두운 상태에서의 휘도이며, "white"는 밝은 상태에서의 휘도를 의미한다.

도 3에서 보는 바와 같이, 1,800Å의 IZO와 비교하여 2,000Å의 크롬으로 공통 전극 배선과 화소 전극 배선이 이루어진 액정 표시 장치에서는 대비비가 크게 개선되지 않았지만, 액정의 응답 속도는 감소하는 것으로 나타났다. 또한, 900Å의 IZO와 비교하여 500Å의 크롬으로 공통 전극 배선과 화소 전극 배선이 이루어진 액정 표시 장치에서는 대비비가 406.7에서 644.2로 크게 증가하는 것으로 나타났다.

도 4a에서 보는 바와 같이 IZO와 비교하여 크롬(Cr)으로 공통 전극 배선과 화소 전극 배선이 이루어졌을 때에는 어두운 상태에서의 휘도가 감소하는 것으로 나타났으며, 두께가 증가할수록 어두운 상태에서의 휘도는 증가하는 것으로 나타났다.

도 4b에서 보는 바와 같이, IZO와 비교하여 크롬으로 공통 전극 배선과 화소 전극 배선이 이루어졌을 때에는 대비비가 향상되는 것으로 나타났으며, 두께가 증가할수록 대비비는 감소하는 것으로 나타났다.

도 5에서 보는 바와 같이, 검사용 액정 표시 장치보다 17" 액정 표시 장치는 대비비는 약간 감소하는 것으로 나타났지만, 900Å 두께의 IZO와 비교하여 500Å 두께의 크롬으로 공통 전극 배선과 화소 전극 배선을 형성하였을 때 높은 대비비를 확보할 수 있다.

한편, 이러한 본 발명의 실시예에 따른 액정 표시 장치에서 박막 트랜지스터 표시판은 다른 구조를 가질 수 있으며, 이에 대하여 도면을 참조하여 구체적으로 설명한다.

도 6은 본 발명의 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 구조를 도시한 배치도이고, 도 7은 도 6의 박막 트랜지스터 표시판을 VII-VII' 선을 따라 절단한 단면도이고, 도 8은 본 발명의 제3 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 구조를 도시한 배치도이고, 도 9는 도 8의 박막 트랜지스터 표시판을 IX-IX' 선을 따라 잘라 도시한 단면도이다.

도 6 내지 도 9에서 보는 바와 같이, 본 제2 및 제3 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 층상 구조는 대개 도 1 및 도 2에 도시한 액정 표시 장치용 박막 트랜지스터 표시판의 층상 구조와 동일하다. 즉, 기판(110) 위에 복수의 게이트 전극(124)을 포함하는 복수의 게이트선(121) 및 유지 전극 배선(131, 133)이 형성되어 있고, 그 위에 게이트 절연막(140), 복수의 돌출부(154)를 포함하는 복수의 선형 반도체(151), 복수의 돌출부(163)를 각각 포함하는 복수의 선형 저항성 접촉 부재(161) 및 복수의 섬형 저항성 접촉 부재(165)가 차례로 형성되어 있다. 저항성 접촉 부재(161, 165) 및 게이트 절연막(140) 위에는 복수의 소스 전극(153)을 포함하는 복수의 데이터선(171), 복수의 드레인 전극(175), 복수의 유지 축전기용 도전체(177)가 형성되어 있고 그 위에 보호막(180)이 형성되어 있다. 보호막(180) 및/또는 게이트 절연막(140)에는 복수의 접촉 구멍(182, 185)이 형성되어 있으며, 보호막(180) 위에는 복수의 화소 전극(191) 및 공통 전극(192)과 복수의 접촉 보조 부재(82)가 형성되어 있다.

그러나 도 1 및 도 2에 도시한 박막 트랜지스터 표시판과 달리, 제2 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판은 반도체(151)는 박막 트랜지스터가 위치하는 돌출부(154)를 제외하면 데이터선(171), 드레인 전극(175) 및 그 하부의 저항성 접촉 부재(161, 165)와 실질적으로 동일한 평면 형태를 가지고 있다. 구체적으로는, 선형 반도체(151)는 데이터선(171) 및 드레인 전극(175)과 그 하부의 저항성 접촉 부재(161, 165)의 아래에 존재하는 부분 외에도 소스 전극(173)과 드레인 전극(175) 사이에 이들에 가리지 않고 노출된 부분을 가지고 있다.

또한, 제3 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판에는 게이트 절연막(140) 상부의 화소에 드레인 전극(175)을 드러내는 개구부를 가지는 적, 녹, 청의 색 필터(R, G, B)가 세로 방향으로 형성되어 있다. 여기서, 적, 녹, 청의 색 필터(R, G, B)의 경계는 데이터선(171) 상부에서 일치하여 도시되어 있지만, 데이터선(171) 상부에서 서로 중첩되어 화소 영역 사이에서 누설되는 빛을 차단하는 기능을 가질 수 있으며, 게이트선 및 데이터선 각각의 끝 부분이 배치되어 있는 접촉부에서는 형성되어 있지 않다. 청, 녹, 청의 색 필터(R, G, B) 상부에는 유기 절연 물질 또는 무기 절연 물질로 이루어진 보호막(180)이 형성되어 있다. 이때, 유지 축전기용 도전체(177)를 드러내는 접촉 구멍(185)은 색 필터(R, G, B)의 개구부 안쪽에 위치한다.

이러한 박막 트랜지스터 표시판의 구조에서 보호막(180)은 청, 녹, 청의 색 필터(R, G, B) 하부에 위치하며, 박막 트랜지스터의 채널이 형성되는 반도체(151) 일부를 덮으며 질화 규소 또는 산화 규소로 이루어진 절연막을 포함할 수 있다.

이러한 COA 방식의 액정 표시 장치용 박막 트랜지스터 표시판의 구조에서도 앞의 실시예와 같이 동일한 효과를 얻을 수 있다.

발명의 효과

본 발명의 실시예에서와 같이, 유지 전극선을 데이터선과 평행하게 화소의 긴 방향으로 형성하여 개구율을 향상시킬 수 있으며, 빔샘 현상을 줄일 수 있다. 또한, 사다리꼴 모양의 화소의 변과 공통 전극 및 화소 전극을 평행하게 배열함으로써 화소 영역의 모서리까지 화상을 표시할 수 있어 화소의 표시 능력을 극대화할 수 있다. 또한, 화소 전극과 공통 전극을 저저항의 불투명한 도전 물질로 형성함으로써 액정 표시 장치의 대비비 및 응답 속도를 확보할 수 있는 동시에 대형화에 용이하게 적용할 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

(57) 청구의 범위

청구항 1.

절연 기판,

상기 절연 기관 상부에 형성되어 있으며, 게이트 전극을 가지는 게이트선,

상기 게이트선을 덮는 게이트 절연막,

상기 게이트 절연막 상부에 형성되어 있는 반도체층,

적어도 일부분은 상기 반도체층 상부에 위치하는 소스 전극을 가지며, 상기 게이트선과 교차하여 화소를 정의하는 데이터선,

상기 데이터선과 분리되어 상기 게이트 전극을 중심으로 마주하는 드레인 전극,

상기 데이터선과 드레인 전극으로 가리지 않는 반도체층을 덮는 보호막,

상기 보호막 상부에 형성되어 있으며, 적어도 둘 이상으로 각각 배치되어 상기 드레인 전극과 전기적으로 연결되어 있는 선형의 화소 전극,

상기 보호막 상부에 형성되어 있으며, 상기 화소 전극과 일정한 간격을 두고 서로 평행하게 교대로 배치되어 있는 선형의 공통 전극을 포함하며,

상기 화소 전극 및 공통 전극은 상기 데이터선에 대하여 수직하거나 평행하지 않으며, 불투명한 도전 물질로 이루어진 박막 트랜지스터 표시판.

청구항 2.

제1항에서,

상기 화소 전극과 상기 공통 전극은 상기 화소의 가로 중심선에 대하여 대칭으로 배열되어 있는 박막 트랜지스터 표시판.

청구항 3.

제1항에서,

상기 공통 전극과 상기 화소 전극은 상기 데이터선에 대하여 60-85°의 범위에서 경사각을 가지는 박막 트랜지스터 표시판.

청구항 4.

제1항에서,

상기 기관 상부에 형성되어 있으며, 상기 게이트선과 동일한 방향으로 뻗은 유지 전극선을 더 포함하는 박막 트랜지스터 표시판.

청구항 5.

제4항에서,

상기 유지 전극선의 일부이며, 다른 부분보다 넓은 폭으로 확장되어 있는 유지 전극을 더 포함하는 박막 트랜지스터 표시판.

청구항 6.

제4항에서,

다수의 상기 화소 전극을 연결하며, 상기 유지 전극과 중첩하는 제1 확장부를 가지는 화소 전극선을 더 포함하는 박막 트랜지스터 표시판.

청구항 7.

제6항에서,

상기 드레인 전극은 상기 유지 전극의 하부까지 연장되어 상기 유지 전극과 중첩하여 유지 축전기를 이루는 유지 축전기용 도전체를 가지는 박막 트랜지스터 표시판.

청구항 8.

제7항에서,

상기 제1 확장부는 상기 보호막의 접착구를 통하여 상기 유지 축전기용 도전체와 연결되어 있는 박막 트랜지스터 표시판.

청구항 9.

제8항에서,

다수의 상기 공통 전극을 전기적으로 연결하는 공통 전극선을 더 포함하는 박막 트랜지스터 표시판.

청구항 10.

제9항에서,

상기 공통 전극선은 상기 제1 확장부와 평행하게 마주하는 경계선을 가지는 제2 확장부를 가지는 박막 트랜지스터 표시판.

청구항 11.

제11항에서,

상기 유지 축전기용 도전체, 제1 또는 제2 확장부는 상기 화소를 가로지르는 가로 중심선에 대하여 대칭인 경계선을 가지는 박막 트랜지스터 표시판.

청구항 12.

제1항에서,

상기 화소 전극 및 공통 전극 하부에 형성되어 있으며, 상기 화소 영역에 순차적으로 배열되어 있는 청, 녹, 청의 색 필터를 더 포함하는 박막 트랜지스터 표시판.

청구항 13.

제1항에서,

상기 화소 전극과 상기 공통 전극은 300-1,000Å 범위의 두께를 가지는 박막 트랜지스터 표시판.

청구항 14.

제1항의 상기 박막 트랜지스터 표시판,

상기 박막 트랜지스터 표시판과 마주하는 대향 표시판,

상기 박막 트랜지스터 표시판과 상기 대향 표시판 사이에 형성되어 있는 액정 물질층

을 포함하는 액정 표시 장치,

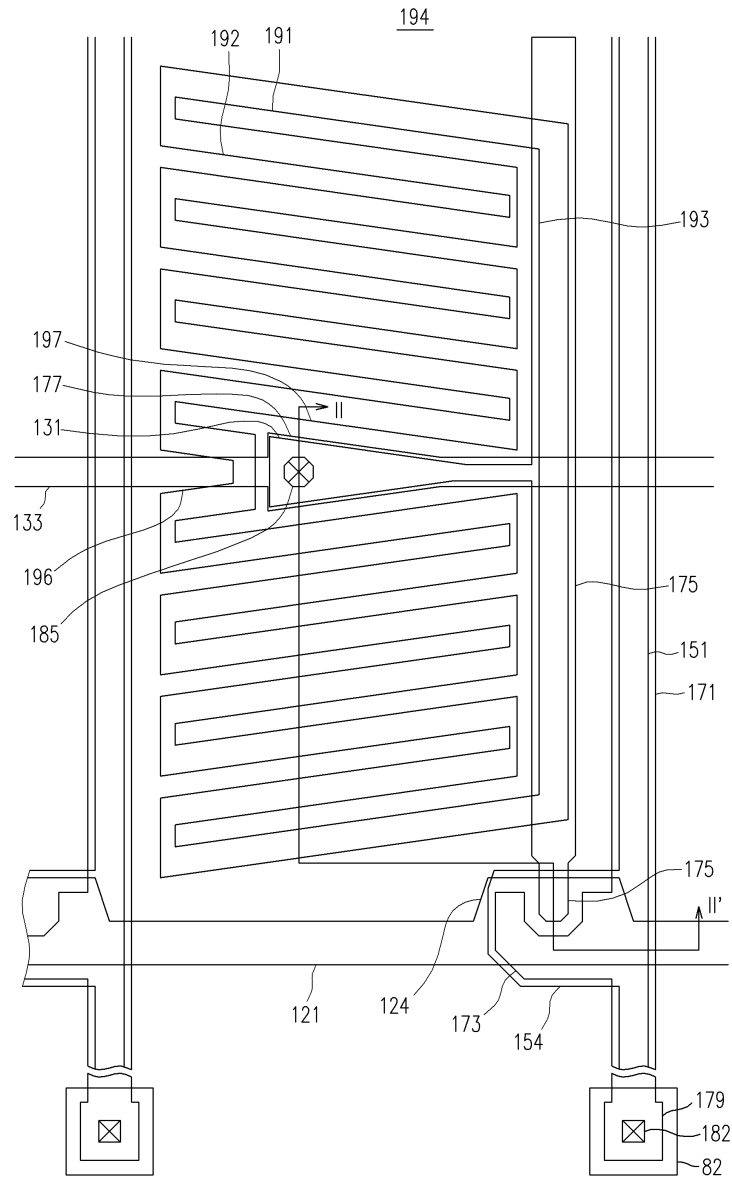
청구항 15.

제14항에서,

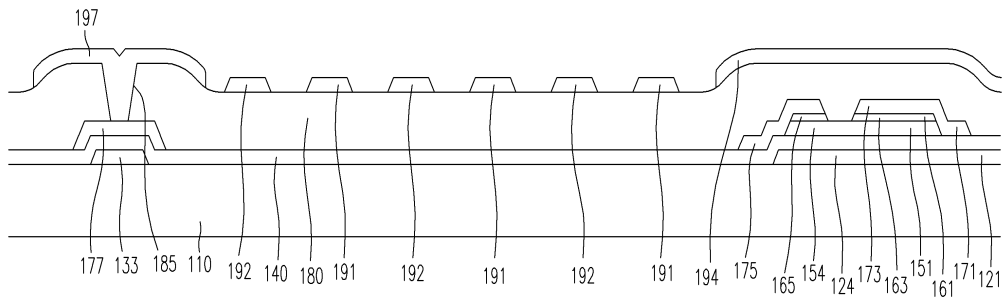
상기 액정 물질층의 액정 분자는 상기 데이터선에 대하여 수직하거나 평행하게 초기 배향되어 있는 액정 표시 장치.

도면

도면1



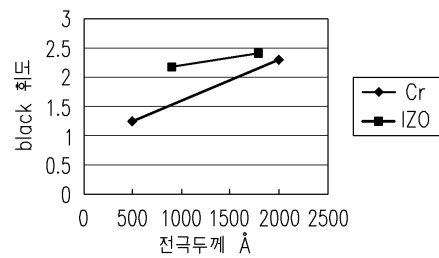
도면2



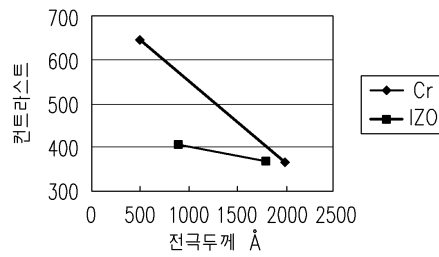
도면3

전극 (재질/두께/간격)	휘도			응답속도		
	black[nits]	white[nits]	대비비	on time[ms]	off time[ms]	total[ms]
Cr/2000Å/8 μ m	2.51	759.2	303.3	11.0	17.1	28.1
Cr/2000Å/10 μ m	2.51	801.1	321.0	11.6	17.6	29.2
Cr/2000Å/12 μ m	2.31	842.4	366.2	12.0	17.7	29.7
Cr/500Å/12 μ m	1.26	810.6	644.2	12.8	17.7	30.5
IZO/900Å/8 μ m	2.14	832.0	389.5	12.0	17.9	29.9
IZO/900Å/10 μ m	2.06	864.5	422.3	12.8	18.0	30.8
IZO/900Å/12 μ m	2.17	882.5	406.7	12.4	18.2	30.6
IZO/1800Å/12 μ m	2.41	886.7	369.2	12.0	18.3	30.3

도면4



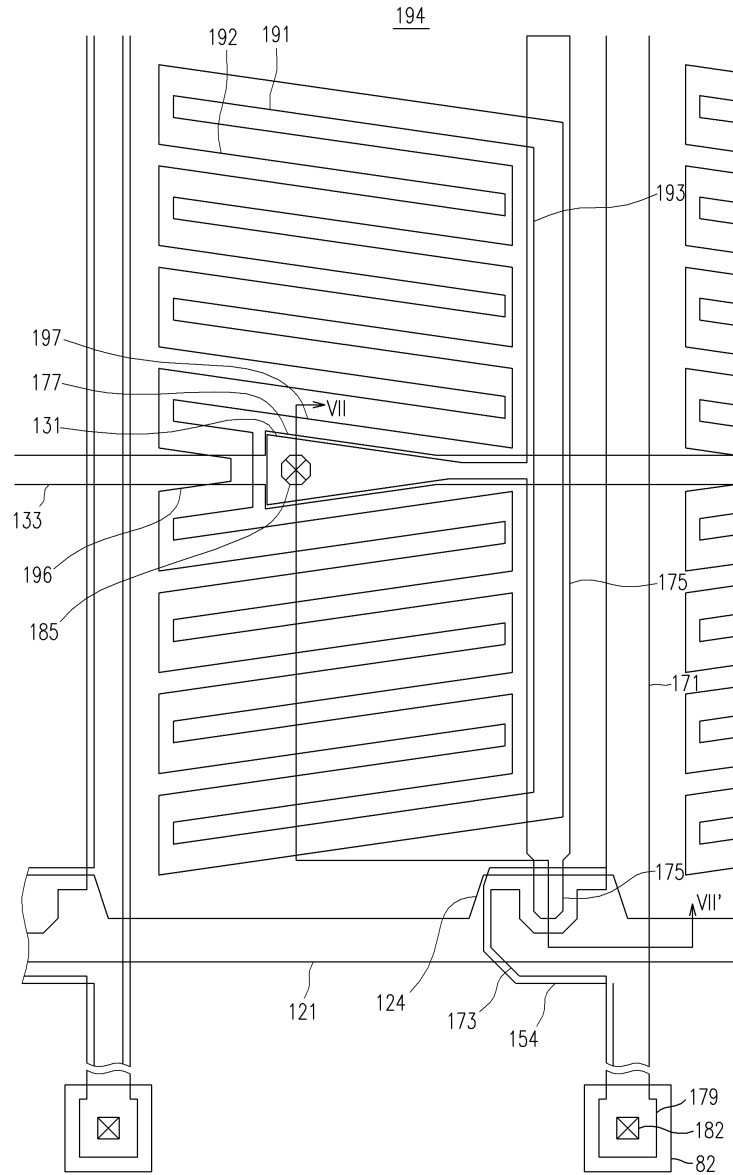
도면5



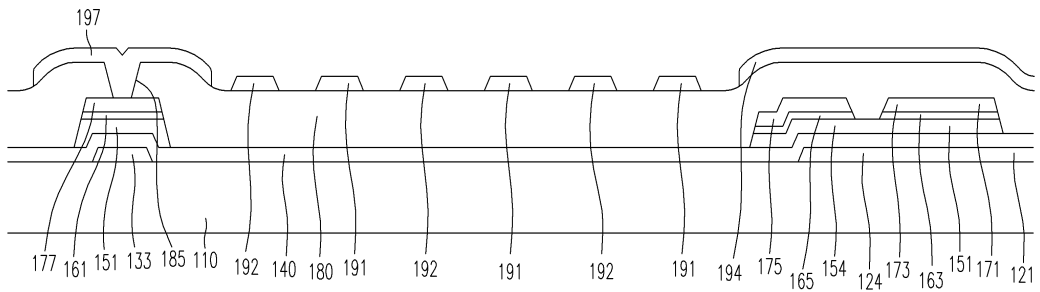
도면6

	전극 두께, 재질	black 휘도	white 휘도	대비비
#1	IZO-900	2.17	882.50	406.68
	Cr-500	1.26	810.60	643.33
#2	IZO-900	1.55	523.00	337.42
	Cr-500	0.90	480.39	533.77

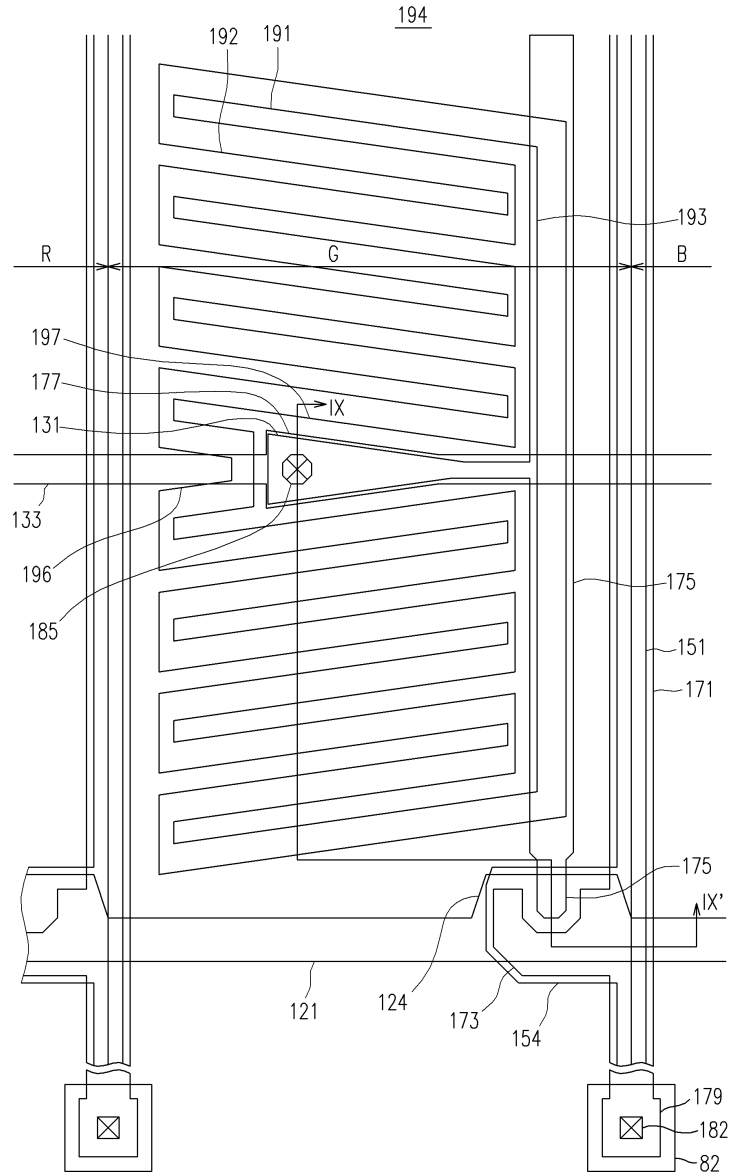
도면7



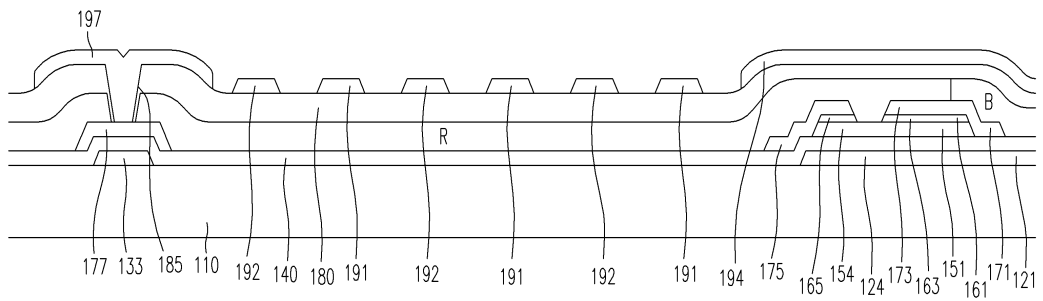
도면8



도면9



도면10



专利名称(译)	薄膜晶体管显示面板和包括其的液晶显示装置		
公开(公告)号	KR1020050078762A	公开(公告)日	2005-08-08
申请号	KR1020040006581	申请日	2004-02-02
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	BAN BYEONGSEOB 반병섭 SOHN JIWON 손지원 KIM HYUNWUK 김현욱 LEE CHANGHUN 이창훈 HAN EUNHEE 한은희		
发明人	반병섭 손지원 김현욱 이창훈 한은희		
IPC分类号	G02F1/1343 G02F1/1362 G02F1/136		
CPC分类号	G02F1/136286 G02F1/136209 G02F2001/136295		
其他公开文献	KR101046923B1		
外部链接	Espacenet		

摘要(译)

在薄膜晶体管基板中形成在绝缘电路的上部设置有栅电极的栅极线和设置有恒定电极的维持电极线。并且半导体层形成在覆盖栅极线的栅极绝缘层的上部。栅极绝缘层的上部的至少一部分具有位于半导体层顶部的源电极。并且，具有限定像素数据线的数据线用导体的漏电极与栅极线和与数据线分离的维持电容器相交，并且形成围绕栅电极并且与恒定电极重叠的相反方向。覆盖未被数据线和漏电极覆盖的半导体层的保护膜上部可以设置有线性公共电极，该线性公共电极彼此平行，具有像素电极和设置在像素电极上的间隙，并且每个都是线性连接的其他常数与漏电极电连接。此时，公共电极和像素电极由不确定的导电材料构成。并且关于数据线的布置是用手编织或不是水平的。公共电极，像素电极，响应速度，对比度，不透明。

