



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2010년08월30일  
(11) 등록번호 10-0978369  
(24) 등록일자 2010년08월20일

(51) Int. Cl.

G02F 1/1343 (2006.01)

- (21) 출원번호 10-2005-0133552
- (22) 출원일자 2005년12월29일  
심사청구일자 2008년03월14일
- (65) 공개번호 10-2007-0070723
- (43) 공개일자 2007년07월04일
- (56) 선행기술조사문헌  
KR1019990062389 A\*  
KR1020010112586 A\*  
KR1020010039664 A\*  
KR100325079 B1\*

\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사  
서울 영등포구 여의도동 20번지

(72) 발명자

김도성  
경북 구미시 구평동 454 부영아파트 205/1301

안병철

경기도 안양시 동안구 평촌동 899-2 향촌아파트  
203-903

(74) 대리인

특허법인네이트

전체 청구항 수 : 총 7 항

심사관 : 권기원

(54) 횡전계 방식 액정표시장치용 어레이 기판과 그 제조방법

(57) 요약

본 발명은 액정표시장치에 관한 것으로 특히, 고휘도및 광시야각을 구현할 수 있는 횡전계 방식 액정표시장치용 어레이기판과 그 제조방법에 관한 것이다.

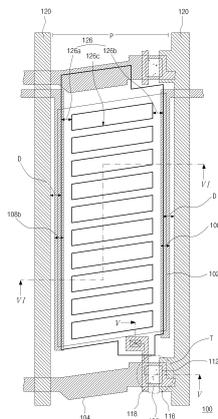
본 발명은 막대 형상의 화소전극과 판형상의 공통전극을 단일 기판에 구성한 구조로 횡전계 방식 액정표시장치용 어레이기판을 제작함에 있어,

본 발명의 제 1 특징은, 상기 공통전극과 화소전극 사이에 발생하는 보조용량을 설계치에 맞게 낮추기 위해, 상기 두 전극 사이에 유전율이 3~4의 값을 갖는 절연막을 구성하는 것이다.

제 2 특징은, 상기 화소전극과 데이터 배선간 빛샘영역을 차폐하기 위해, 상기 화소전극과 데이터 배선의 하부에 차단패턴을 구성하는 것이다.

제 3 특징은, 투명한 공통전극과 게이트 배선을 동시에 패턴하여 공정을 단순화 하는 것이며 이때, 다층으로 적층된 게이트 배선 측면의 역테이퍼(reverse taper) 방지를 위한 제조방법을 제안하는 것을 특징으로 한다.

대표도 - 도5



**특허청구의 범위**

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

기관 상에 다수의 화소 영역을 정의하는 단계와;

상기 화소 영역의 일 측에 게이트 배선과 게이트 전극과, 상기 화소영역에 투명한 관형상의 공통전극을 형성하는 제 1 마스크 공정 단계와;

상기 게이트 배선과 게이트 전극과 공통전극이 형성된 기판의 전면에 게이트 절연막을 형성하는 단계와;

상기 게이트 전극에 대응하는 상기 게이트 절연막의 상부에 액티브층과 오믹콘택층을 형성하는 제 2 마스크 공정 단계와;

상기 오믹 콘택층의 상부에 이격된 소스 전극과 드레인 전극과, 상기 소스 전극에서 상기 게이트 배선과 교차하는 방향으로 위치하는 데이터 배선을 형성하는 제 3 마스크 공정 단계와;

상기 소스 및 드레인 전극이 형성된 기판의 전면에 보호막을 형성하고, 상기 드레인 전극의 일부를 노출하는 드레인 콘택홀을 형성하는 제 4 마스크 공정 단계와;

상기 노출된 드레인 전극과 접촉하면서, 상기 화소 영역의 양측에 위치한 제 1 수직부와 제 2 수직부와, 상기 제 1 수직부와 제 2 수직부를 연결하는 수평부로 구성된 화소전극을 형성하는 제 5 마스크 공정 단계

를 포함하며, 상기 제 1 마스크 공정은,

상기 다수의 화소 영역이 정의된 기판 상에 투명금속층, 제 1 금속층, 제 2 금속층을 적층하는 단계와;

상기 제 2 금속층의 상부에 A의 높이로 감광층을 적층하고, 상기 감광층의 이격된 상부에 투과부와 반사부와 반투과부로 구성된 마스크를 위치시키는 단계와;

상기 마스크의 상부로 빛을 조사하여 하부의 감광층을 노광하고 현상하여,

상기 화소 영역의 일측에 대응하여 일 방향으로 연장되고, 상기 마스크의 상기 반사부에 대응하여 A 높이로 구성된 중심과 B 높이로 구성된 양측으로 단차(A>B)진 제 1 감광패턴과, 상기 마스크의 반투과부에 대응하는 영역인 상기 화소 영역에 대응하여 B의 높이로 구성된 제 2 감광패턴을 형성하는 단계와;

상기 마스크의 투과부에 대응하는 영역인, 상기 제 1 및 제 2 감광패턴의 주변으로 노출된 제 2 금속층과 그 하부의 제 1 금속층과 투명금속층을 제 1 식각액을 통해 제거하여, 상기 제 1 및 제 2 감광패턴의 하부에 투명 전극패턴과, 제 1 전극패턴과, 제 2 전극패턴을 남기는 단계와;

상기 제 1 및 제 2 감광패턴을 에싱하여, 상기 B의 높이의 감광패턴을 제거하여 상기 제 1 감광패턴의 일부만을 남기고, 하부의 제 2 전극패턴을 노출하는 단계와;

상기 노출된 제 2 전극패턴과 하부의 제 1 전극패턴을 상기 제 1 식각액과 다른 제 2 식각액을 통해 제거하여, 하부의 투명전극층을 노출함으로써, 게이트 배선과 상기 화소 영역에 대응하여 판형상의 공통전극을 형성하는 단계를 포함하며, 상기 투명전극패턴은 상기 제 1 전극패턴에 비해 측면으로 돌출된 형상이며, 상기 제 1 전극패턴은 상기 제 2 전극패턴에 비해 측면으로 돌출된 형상인 것을 특징으로 하며, 상기 데이터배선과 상기 제 1 및 제 2 전극패턴은 서로 평행한 횡전계 방식 액정표시장치용 어레이기판 제조방법.

**청구항 16**

삭제

**청구항 17**

제 15 항에 있어서,

상기 제 1 감광패턴의 양측 B의 높이로 낮게 현상된 부분과, B의 높이로 현상된 제 2 감광패턴은 상기 마스크의 반투과부에 대응하는 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

**청구항 18**

제 15 항에 있어서,

상기 투명금속층은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 선택된 하나로 형성하고, 상기 제 1 금속층은 몰리브덴(Mo)을 증착하여 형성하고, 상기 제 2 금속층은 알루미늄 합금으로 형성한 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

**청구항 19**

삭제

**청구항 20**

제 15 항에 있어서,

상기 게이트 배선과 공통 전극을 형성하는 단계에 있어서, 상기 게이트배선은 상기 투명전극패턴과 상기 제 1 전극패턴과 제 2 전극패턴이 적층되어 구성되고, 상기 제 1 전극패턴과 제 2 전극패턴의 측면은 일직선이거나 테이퍼지게 구성된 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이 기판 제조방법.

**청구항 21**

제 15 항에 있어서,

상기 제 1 마스크 공정단계에서, 상기 공통 전극의 양측에, 길이방향으로 이와 면접촉되는 제 1 금속패턴과 제 2 금속패턴을 형성하는 단계를 포함하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

**청구항 22**

제 21 항에 있어서,

상기 제 1 및 제 2 금속패턴은 이웃한 화소 영역 간 일체로 형성된 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

**청구항 23**

제 15 항에 있어서,

상기 화소전극의 수평부는 가로방향에 대해 0~45도의 기울기를 가지도록 형성된 것을 특징으로 하는 횡전계 방식 액정표시장치용 어레이기판 제조방법.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- [0017] 본 발명은 액정표시장치(Liquid Crystal Display Device)에 관한 것으로 특히, 고휘도 및 광시야각을 구현하는 횡전계 방식 액정표시장치용 어레이기판과 그 제조방법에 관한 것이다.
- [0018] 일반적으로, 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 분자의 배열에 방향성을 가지고 있으며, 인위적으로 액정에 전기장을 인가하여 분자배열의 방향을 제어할 수 있다.
- [0019] 따라서, 상기 액정의 분자배열 방향을 임의로 조절하면, 액정의 분자배열이 변하게 되고, 광학적 이방성에 의해 상기 액정의 분자배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.
- [0020] 현재에는 박막트랜지스터와 상기 박막트랜지스터에 연결된 화소전극이 행렬방식으로 배열된 능동행렬 액정표시장치(AM-LCD : Active Matrix LCD 이하, 액정표시장치로 약칭함)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.
- [0021] 상기 액정표시장치는 공통전극이 형성된 컬러필터 기판(상부기판)과 화소전극이 형성된 어레이 기판(하부기판)과, 상부 및 하부 기판 사이에 충전된 액정으로 이루어지는데, 이러한 액정표시장치에서는 공통전극과 화소전극이 상-하로 걸리는 전기장에 의해 액정을 구동하는 방식으로, 투과율과 개구율 등의 특성이 우수하다.
- [0022] 그러나, 상-하로 걸리는 전기장에 의한 액정구동은 시야각 특성이 우수하지 못한 단점을 가지고 있다. 따라서, 상기의 단점을 극복하기 위해 새로운 기술이 제안되고 있다. 하기 기술될 액정표시장치는 횡전계에 의한 액정

구동방법으로 시야각 특성이 우수한 장점을 갖고 있다.

- [0023] 이하, 도 1을 참조하여 일반적인 횡전계 방식 액정표시장치에 관해 상세히 설명한다.
- [0024] 도 1은 일반적인 횡전계 방식 액정표시장치의 단면을 도시한 확대 단면도이다.
- [0025] 도시한 바와 같이, 일반적인 횡전계 방식 액정표시장치(B)는 컬러필터기판(B1)과 어레이기판(B2)이 대향하여 구성되며, 컬러필터기판 및 어레이기판 (B1,B2)사이에는 액정층(LC)이 개재되어 있다.
- [0026] 상기 어레이기판(B2)은 투명한 절연 기판(10)에 정의된 다수의 화소(P)마다 박막트랜지스터(T)와 공통전극(30)과 화소전극(32)이 구성된다.
- [0027] 상기 박막트랜지스터(T)는 게이트 전극(14)과, 게이트 전극(14) 상부에 절연막(16)을 사이에 두고 구성된 반도체층(18)과, 반도체층(18)의 상부에 서로 이격하여 구성된 소스 및 드레인 전극(20,22)을 포함한다.
- [0028] 상기 공통전극(30)과 화소전극(32)은 투명한 재질로 형성되며, 동일 기판 상에 서로 평행하게 이격하여 구성된다.
- [0029] 도시하지는 않았지만, 상기 화소(P)의 일 측을 따라 연장된 게이트 배선(미도시)과, 이와는 수직인 방향으로 연장된 데이터 배선(미도시)이 구성되고, 상기 공통전극(30)에 전압을 인가하는 공통 배선(미도시)이 구성된다.
- [0030] 상기 컬러필터 기판(B1)은 투명한 절연 기판(40)중, 상기 게이트 배선(미도시)과 데이터 배선(미도시)과 박막트랜지스터(T)에 대응하는 일면에 블랙매트릭스(42)가 구성되고, 상기 화소(P)에 대응하여 컬러필터(44a,44b)가 구성된다.
- [0031] 상기 액정층(LC)은 상기 공통전극(30)과 화소전극(32)의 수평전계(45)에 의해 동작된다.
- [0032] 이하, 도 2를 참조하여, 횡전계 방식 액정표시장치를 구성하는 어레이 기판의 구성을 설명한다.
- [0033] 도 2는 종래에 따른 횡전계 방식 액정표시장치용 어레이 기판의 구성을 개략적으로 도시한 평면도이다.
- [0034] 도시한 바와 같이, 기판(10)상에 일 방향으로 연장된 게이트 배선(12)과, 게이트 배선(12)과는 수직하게 교차하여 화소 영역(P)을 정의하는 데이터 배선(24)이 구성된다.
- [0035] 또한, 상기 게이트 배선(12)과는 평행하게 이격하여 화소 영역(P)을 가로지르는 공통 배선(15)이 구성된다.
- [0036] 상기 게이트 배선(12)과 데이터 배선(24)의 교차지점에는 상기 게이트 배선(12)과 연결된 게이트 전극(14)과, 게이트 전극(14) 상부의 반도체층(18)과, 반도체층(18) 상부의 소스 전극(20)과 드레인 전극(22)을 포함하는 박막트랜지스터(T)가 구성된다.
- [0037] 상기, 화소 영역(P)에는 상기 공통 배선(15)과 접촉하면서 화소 영역(P)으로 수직하게 연장된 공통전극(30)이 구성되고, 상기 드레인 전극(22)과 접촉하면서 상기 공통전극(30)과 평행하게 이격된 위치로 연장된 화소전극(32)이 구성된다.
- [0038] 전술한 구성에서, 휘도를 확보하기 위해 상기 공통전극(30)과 화소전극(32)을 투명전극으로 형성하나, 사실상 상기 공통 전극(30)과 화소 전극(32)이 모두 투명하다고 해서 전극 자체를 개구영역으로 사용할 수 없다.
- [0039] 왜냐하면, 일반적인 횡전계 구조에서는 상기 두 전극(30,32)간 발생한 전계가 미치는 범위가 상기 두 전극(30,32)의 에지부까지만 해당하기 때문에, 상기 두 전극(30,32)의 에지부만이 개구영역으로 사용된다. 따라서, 휘도면에서 여전히 부족하다.
- [0040] 이러한 문제를 개선하고자 제안된 것이 이하, 도 3의 AH-IPS(advanced in-plane switching)모드의 액정표시장치용 어레이기판이다.
- [0041] 즉, 일반적인 구성보다 화소전극의 간격을 좁게 구성하고, 상기 화소전극의 하부에 판형상의 공통전극을 구성하는 구조이다.
- [0042] 이와 같은 구성은, 상기 화소전극의 상부에 위치하는 액정 또한 정밀하게 제어함으로써 상.하.좌.우 180도 광시야각과 더불어 대각선 방향의 시야각에서도 색상변이(Color shift)가 없고 높은 명암비(Contrast Ratio)를 얻을 수 있는 특징이 있다.
- [0043] 도 3은 종래의 제 2 예에 따른 횡전계 방식 액정표시장치용 어레이기판의 한 화소를 도시한 확대 평면도이다.
- [0044] 도시한 바와 같이, 종래의 제 2 예에 따른 횡전계 방식 액정표시장치용 어레이기판은 투명한 절연기판(50)의 제

1 방향에 위치한 게이트 배선(54)과, 상기 게이트 배선(54)과 교차하는 제 2 방향에 위치한 데이터 배선(72)을 포함 한다.

- [0045] 상기 게이트 배선(54)과 데이터 배선(72)의 교차지점에는, 상기 게이트 배선(54)과 연결되는 게이트 전극(56)과, 게이트 전극(56) 상부의 액티브층(62, 및 오믹콘택층)과, 상기 액티브층(62)의 상부에 위치하고 상기 데이터 배선(72)과 접촉하는 소스 전극(68)과 이와는 소정간격 이격된 드레인 전극(70)을 포함하는 박막트랜지스터(T)가 구성된다.
- [0046] 상기 게이트 배선(54)과 데이터 배선(72)이 교차하여 정의되는 화소 영역(P)에는 판형상의 공통전극(58)이 구성되고, 상기 공통전극(58)의 상부에는 다수개의 수직부가 이격된 형상으로 패턴된 화소전극(78)이 구성된다.
- [0047] 전술한 구성은 상기 하부의 공통전극(52)과 상부의 화소전극(78)사이에서 발생하는 전계에 의해 액정층(미도시)을 구동하게 되며, 공통전극(52)과 화소전극(78)사이가 매우 가까워지는 효과로 인해, 상기 전계는 상기 화소전극(78)의 중심에 위치하는 액정(미도시)까지도 정상 동작하도록 한다.
- [0048] 따라서, 종래의 제 1 예와 달리 투과영역을 확장하는 효과로 인해 높은 휘도를 얻을 수 있는 장점 있다.
- [0049] 이하, 도면을 참조하여 종래의 제 2 예에 따른 횡전계 방식 액정표시장치용 어레이 기판의 단면구성을 설명한다.
- [0050] 도 4a와 도 4b는 도 3의 III-III, IV-IV를 따라 절단한 단면도이다.
- [0051] 도시한 바와 같이, 기판(50)에 화소영역(P)이 정의되고, 상기 화소영역(P)의 일 측에 박막트랜지스터(T)가 구성된다.
- [0052] 상기 화소영역(P)의 양측에는 데이터 배선(72)이 구성되고, 상기 화소 영역(P)에 대응하는 기판(50)의 제 1 층으로 판형상의 공통전극(52)이 구성되고, 상기 공통전극(52)의 상부에 게이트 절연막(58)과 보호막(74)을 사이에 두고 막대 형상의 화소전극(78)이 다수개 구성된다.
- [0053] 그러나, 종래의 제 2 예에 따른 구성은 상기 화소전극(78)과 공통전극(52)이 겹치는 구성이 많기 때문에 이에 따라 발생하는 보조용량을 제거하기 힘들다.
- [0054] 즉, 종래의 제 1 예와 같은 구조와는 달리 보조용량의 크기가 5배 정도 커지게 된다.
- [0055] 따라서, 이를 충전하기 위해, 상기 박막트랜지스터(T)의 크기 또한 커져야 하므로, 그만큼 개구영역을 잠식하여 휘도를 저하하는 문제가 있다.
- [0056] 또한, 전술한 바와 같이 화소전극을 수직한 방향으로 배열하게 되면 좌,우 시야각 특성이 개선될 수 있으나, 상,하 및 대각선 방향의 시야각 특성은 여전히 개선되지 않아 시야각 특성이 좋지 않은 문제가 있다.

**발명이 이루고자 하는 기술적 과제**

- [0057] 본 발명은 전술한 문제를 해결하기 위한 것으로, 본 발명의 제 1 구조는, 상기 화소전극과 공통전극 사이에 3~4 정도의 낮은 유전율값을 가지는 절연막을 구성하는 것을 특징으로 한다. 한편, 상기 화소 전극을 가로방향에 대해 0~45도의 기울기를 가지도록 가로 배치하는 것을 특징으로 한다.
- [0058] 본 발명의 제 2 구조는, 데이터 배선과 화소전극 사이에 빛을 차단하는 수단을 더욱 구성하는 것을 특징으로 한다.
- [0059] 또한, 본 발명에 따른 횡전계 방식 어레이기판을 구성함에 있어, 공정을 단순화하는 방법 및, 게이트 금속의 역테이퍼 현상을 방지하기 위한 방법을 제공하는 것을 특징으로 한다.
- [0060] 따라서, 전술한 본 발명의 제 1 및 제 2 구조와, 본 발명에 따른 제조방법을 통해 고휘도및 광시야각을 구현하는 횡전계 방식 액정표시장치를 제작하는 것을 제 1 목적으로 한다.
- [0061] 또한, 공정 단순화를 통해 공정수율을 개선하는 것을 제 2 목적으로 한다.

**발명의 구성 및 작용**

- [0062] 전술한 바와 같은 목적을 달성하기 위한 본 발명에 따른 횡전계 방식 액정장치용 어레이기판은 기판 상에 다수

의 화소 영역을 정의하는 단계와; 상기 화소 영역의 일 측에 게이트 배선과 게이트 전극과, 상기 화소영역에 투명한 판형상의 공통전극을 형성하는 제 1 마스크 공정 단계와; 상기 게이트 배선과 게이트 전극과 공통전극이 형성된 기관의 전면에 게이트 절연막을 형성하는 단계와; 상기 게이트 전극에 대응하는 상기 게이트 절연막의 상부에 액티브층과 오믹콘택층을 형성하는 제 2 마스크 공정 단계와; 상기 오믹 콘택층의 상부에 이격된 소스 전극과 드레인 전극과, 상기 소스 전극에서 상기 게이트 배선과 교차하는 방향으로 위치하는 데이터 배선을 형성하는 제 3 마스크 공정 단계와; 상기 소스 및 드레인 전극이 형성된 기관의 전면에 보호막을 형성하고, 상기 드레인 전극의 일부를 노출하는 드레인 콘택홀을 형성하는 제 4 마스크 공정 단계와; 상기 노출된 드레인 전극과 접촉하면서, 상기 화소 영역의 양측에 위치한 제 1 수직부와 제 2 수직부와, 상기 제 1 수직부와 제 2 수직부를 연결하는 수평부로 구성된 화소전극을 형성하는 제 5 마스크 공정 단계를 포함하며, 상기 제 1 마스크 공정은, 상기 다수의 화소 영역이 정의된 기관 상에 투명금속층, 제 1 금속층, 제 2 금속층을 적층하는 단계와; 상기 제 2 금속층의 상부에 A의 높이로 감광층을 적층하고, 상기 감광층의 이격된 상부에 투과부와 반사부와 반투과부로 구성된 마스크를 위치시키는 단계와; 상기 마스크의 상부로 빛을 조사하여 하부의 감광층을 노광하고 현상하여, 상기 화소 영역의 일측에 대응하여 일 방향으로 연장되고 중심과 양측이 A와B(A>B)의 높이로 단차진 제 1 감광패턴과, 상기 화소 영역에 대응하여 B의 높이로 구성된 제 2 감광패턴을 형성하는 단계와; 상기 제 1 및 제 2 감광패턴의 주변으로 노출된 제 2 금속층과 그 하부의 제 1 금속층과 투명금속층을 제거하여, 상기 제 1 및 제 2 감광패턴의 하부에 투명 전극패턴과, 제 1 전극패턴과, 제 2 전극패턴을 남기는 단계와; 상기 제 1 및 제 2 감광패턴을 애싱하여, 상기 B의 높이의 감광패턴을 제거하여 상기 제 1 감광패턴의 일부만을 남기고, 하부의 제 2 전극패턴을 노출하는 단계와; 상기 노출된 제 2 전극패턴과 하부의 제 1 전극패턴을 제거하여, 하부의 투명전극층을 노출함으로써, 게이트 배선과 상기 화소 영역에 대응하여 판형상의 공통전극을 형성하는 단계를 포함하는 황전계 방식 액정표시장치용 어레이기관 제조방법을 제공한다.

이때, 상기 제 1 감광패턴의 양측 B의 높이로 낮게 현상된 부분과, B의 높이로 현상된 제 2 감광패턴은 상기 마스크의 반투과부에 대응하는 것을 특징으로 하며, 상기 투명금속층은 인듐-탄-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 선택된 하나로 형성하고, 상기 제 1 금속층은 폴리브덴(Mo)을 증착하여 형성하고, 상기 제 2 금속층은 알루미늄합금으로 형성한 것을 특징으로 한다.

또한, 상기 제 1 및 제 2 감광패턴의 하부에 위치하는 투명전극패턴과 제 1 전극패턴과 제 2 전극패턴을 남기는 단계에 있어서, 상기 제 1 전극패턴은 상기 제 2 전극패턴에 비해 측면으로 돌출된 형상인 것을 특징으로 하며, 상기 게이트 배선과 공통 전극을 형성하는 단계에 있어서, 상기 게이트배선은 상기 투명전극패턴과 상기 제 1 전극패턴과 제 2 전극패턴이 적층되어 구성되고, 상기 제 1 전극패턴과 제 2 전극패턴의 측면은 일직선이거나 테이퍼지게 구성된 것을 특징으로 한다.

여기서, 상기 제 1 마스크 공정단계에서, 상기 공통 전극의 양측에, 길이방향으로 이와 면접촉는 제 1 금속패턴과 제 2 금속패턴을 형성하는 단계를 포함하며, 상기 제 1 및 제 2 금속패턴은 이웃한 화소 영역 간 일체로 형성된 것을 특징으로 한다.

또한, 상기 화소전극의 수평부는 가로방향에 대해 0~45도의 기울기를 가지도록 형성된 것을 특징으로 한다.

이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.

[0063] 삭제

[0064] 삭제

[0065] 삭제

[0066] 삭제

[0067] 삭제

- [0068] 삭제
- [0069] 삭제
- [0070] 삭제
- [0071] 삭제
- [0072] 삭제
- [0073] 삭제
- [0074] 삭제
- [0075] 삭제
- [0076] 삭제
- [0077] -- 실시예 --
- [0078] 본 발명의 제 1 실시예의 특징은, 보조 용량을 낮추기 위해, 화소전극과 공통전극 사이에 유전율이 낮은 절연막을 개재하는 것을 특징으로 한다.
- [0079] 도 5는 본 발명의 제 1 실시예에 따른 회전계방식 액정표시장치용 어레이 기판의 한 화소를 확대한 평면도이다.
- [0080] 도시한 바와 같이, 기판(100)상에 제 1 방향으로 게이트 배선(104)을 구성하고, 상기 게이트 배선(104)과 교차하는 제 2 방향으로 데이터 배선(120)을 구성한다.
- [0081] 이때, 상기 게이트 배선(104)과 데이터 배선(120)이 교차하여 정의되는 영역을 화소 영역(P)이라 한다.
- [0082] 상기 게이트 배선(104)과 데이터 배선(120)의 교차지점에는 게이트 전극(106)과 액티브층((112) 및 오믹 콘택층)과 소스 및 드레인 전극(116, 118)을 포함하는 박막트랜지스터(T)를 구성 한다.
- [0083] 상기 화소 영역(P)에는 판형상의 공통전극(102)과 막대형상의 화소전극(126)을 구성한다.
- [0084] 상기 화소전극(126)은 화소 영역(P)의 양측에서 상기 데이터 배선(120)과 평행하게 이격된 제 1 수직부(126a)와, 제 2 수직부(126b)와, 상기 제 1 및 제 2 수직부(126a, 126b)를 연결하는 다수의 수평부(126c)로 구성한다.
- [0085] 이때, 상기 화소전극(126)의 수평부(126c)간 거리는, 상기 각 수평부(126c)와 하부의 공통전극(102)사이에서 발생하는 전계가, 상기 화소전극(126)의 각 중심부 까지 미칠 수 있도록 좁게 설계하는 것을 특징으로 한다.
- [0086] 또한, 상기 화소전극(126)의 수평부(126c)를 구성할 때, 가로방향에 대해 0~45도의 기울기를 가지도록 구성하며, 상기 화소전극(126)의 기울기 방향은 화소 영역(P)간 수직 또는 수평방향을 중심으로 대칭되는 형태로 구성한다.
- [0087] 이와 같은 구성은, 상.하 시야각 뿐 아니라 대각 방향으로의 시야각 또한 개선할 수 있는 장점이 있다.
- [0088] 한편, 상기 공통전극(102)의 양 측에 길이 방향을 따라 제 1 금속패턴(108A)과 제 2 금속패턴(108b)을

구성한다.

- [0089] 상기 제 1 및 제 2 금속패턴(108a,108b)은 상기 관형상의 공통전극(102) 양측에 면접촉하면서 패턴되며, 이웃한 화소 영역(P)간 일체로 구성한다.
- [0090] 상기 제 1 및 제 2 금속패턴(108a,108b)은 상기 공통전극(102)의 저항을 낮추는 동시에, 빔샘영역의 일부를 차폐하는 기능을 한다.
- [0091] 즉, 상기 화소 전극(126)의 제 1 및제 2 수직부(126a,126b)가 위치한 상기 공통전극(102)의 양측은 액정의 이상 배열로 빔샘이 발생하기 때문에, 이 부분을 상기 제 1 및 제 2 금속패턴으로 차폐할 수 있다. 따라서, 블랙매트릭스(미도시)를 설계할 때, 공정마진을 줄일 수 있는 장점이 있다.
- [0092] 상세히 설명하면, 상기 블랙매트릭스(미도시)는 별도의 기관(미도시, 컬러필터기관)에 상기 데이터 배선(120)으로 부터, 상기 공통전극(102)의 양측까지인 빔샘영역(D)을 차폐하도록 설계하게 되며, 이때 미스얼라인(misalign)에 의한 공정오차를 줄이기 위해 마진(margin)을 더 두어 설계한다.
- [0093] 그런데, 전술한 바와 같이 어레이기관에 제 1 및 제 2 금속패턴(108a,108b)이 존재하게 되면, 상기 제 1 및 제 2 금속패턴(108a,108b)이 차폐한 영역을 제외한 영역만을 가리면 되고 특히, 공정마진(processing margin)을 많이 둘 필요가 없으므로 개구영역을 확대할 수 있는 장점이 있다.
- [0094] 또한, 본 발명의 제 1 실시예에 따른 어레이 기관의 특징은, 상기 화소전극(126)과 공통전극(102)사이의 유전율 값이 3~4로 낮은 절연막(미도시)을 구성하는 것이다.
- [0095] 이러한 구성으로 인해, 상기 화소 전극(126)과 공통 전극(102)사이에서 발생하는 보조용량을 원래의 설계치에 맞게 대폭 낮출 수 있다.
- [0096] 따라서, 상기 보조용량에 맞추어 박막트랜지스터(T)의 크기를 최소화 할 수 있으므로 개구영역을 확대할 수 있는 장점이 있다.
- [0097] 이하, 공정을 통해 본 발명의 제 1 실시예에 따른 횡전계 방식 액정표시장치용 어레이기관의 제조방법을 설명한다.
- [0098] 도 6a 내지 도 6g와 도 7a 내지 도 7g는 도 5의 V-V,VI-VI을 따라 절단하여, 본 발명의 공정순서에 따라 도시한 공정 단면도이다.
- [0099] 도 6a와 도7a는 제 1 마스크 공정을 나타낸 도면으로 도시한 바와 같이, 기관(100)에 다수의 화소 영역(P)을 정의한다
- [0100] 상기 기관(100)상에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 선택된 하나를 증착하고 제 1 마스크 공정으로 패턴하여, 상기 화소 영역(P)에 관형상의 공통전극(102)을 형성한다.
- [0101] 도 6b와 도 7b는 제 2 마스크 공정을 나타낸 도면으로 도시한 바와 같이, 상기 공통전극(102)이 형성된 기관(100)의 전면에 알루미늄(Al), 알루미늄합금(AlNd), 텅스텐(W), 구리(Cu), 몰리브덴(Mo), 크롬(Cr), 몰리브덴(MoW)등을 포함하는 도전성 금속 그룹 중 선택된 하나를 증착하고 패턴하여, 상기 화소영역(P)의 제 1 변을 따라 게이트 배선(도 5의 104)을 형성한다. 이때, 상기 게이트 배선(104)의 일부를 게이트 전극(106)으로 사용하거나, 상기 게이트 배선(104)에서 돌출 연장하여 게이트 전극(106)을 형성한다.
- [0102] 동시에, 상기 공통전극(102)의 일 측과 타 측에 각각 길이 방향을 따라 제 1 금속패턴(108a)과 제 2 금속패턴(108b)을 형성한다.
- [0103] 이때, 상기 제 1 금속패턴(108a)과 제 2 금속패턴(108b)은 이웃한 화소 영역(P)간 일체로 구성한다.
- [0104] 도 6c와 도 7c는 유전율이 낮은 절연막을 형성하는 공정으로 도시한 바와 같이, 상기 게이트 배선(도 5의 104)과 제 1 및 제 2 금속패턴(108a,108b)이 형성된 기관(100)의 전면에 유전율이 낮은 절연물질을 증착하여 게이트 절연막(110)을 형성한다.
- [0105] 상기 유전율이 낮은 물질로는, 유전율이 3.4 정도인 산화실리콘(SiO<sub>2</sub>)을 예로 들 수 있으며 경우에 따라서, 유전율이 3이하인 유기물질을 사용할 수 있다.
- [0106] 상기 유기물질로는 벤조사이클로부텐(BCB)와 아크릴(acryl)계 수지(resin)등이 있다.

- [0107] 이와 같이, 유전율이 3~4의 범위에 속하는 절연물질을 사용하게 되면, 게이트 절연막으로 사용되는 질화 실리콘(SiN<sub>x</sub>)막에 비해 전체적으로 보조용량이 2.5배로 줄어들 수 있으므로, 원래의 설계치에 맞게 보조용량을 맞추는 수가 있어 대면적의 스위칭 소자를 사용하지 않아도 된다.
- [0108] 따라서, 개구영역을 확대할 수 있는 장점이 있다.
- [0109] 도 6d와 도 7d는 제 3 마스크 공정을 나타낸 도면으로 도시한 바와 같이, 상기 게이트 절연막(110)이 형성된 기판(100)의 전면에 순수비정질 실리콘(a-Si:H)과 불순물이 포함된 비정질 실리콘(n+a-Si:H)을 연속 증착한 후 제 3 마스크 공정으로 패터닝하여, 상기 게이트 전극(106) 상부의 게이트 절연막(110)상에 섬형상의 액티브층(112)과 오믹 콘택층(114)을 형성한다.
- [0110] 도 6e와 도 7e는 제 4 마스크 공정을 나타낸 도면으로 도시한 바와 같이, 상기 액티브층(112)과 오믹 콘택층(114)이 형성된 기판(100)의 전면에 알루미늄(Al), 알루미늄합금(AlNd), 크롬(Cr), 몰리브덴(Mo), 몰리브덴스텐(MoW), 텅스텐(W), 구리(Cu)등을 포함하는 도전성 금속 그룹 중 선택된 하나 또는 하나 이상을 증착하고 패터닝하여, 상기 오믹 콘택층(114)의 상부에 이격된 소스 전극(116)과 드레인 전극(118)과, 상기 소스 전극(116)과 접촉하고 상기 게이트 배선(도 5의 104)과 교차하는 방향에 데이터 배선(120)을 형성한다.
- [0111] 도 6f와 도 7f는 제 5 마스크 공정을 나타낸 도면으로 도시한 바와 같이, 상기 소스 및 드레인 전극(116,118)이 형성된 기판(100)의 전면에 앞서 언급한 바와 같이, 유전율이 낮은 무기 절연막 또는 경우에 따라서 유기 절연막을 증착 또는 도포하여 보호막(122)을 형성한다.
- [0112] 상기 보호막(122)을 패터닝하여, 상기 드레인 전극(118)의 일부를 노출하는 드레인 콘택홀(124)을 형성한다.
- [0113] 도 6g와 도 7g는 제 6 마스크 공정을 나타낸 도면으로 도시한 바와 같이, 상기 보호막(122)이 형성된 기판(100)의 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 선택된 하나를 증착하고 패터닝하여, 상기 화소 영역(P)의 양측에 각각 길이 방향을 따라 연장된 제 1 수직부(126a)와, 제 1 수직부(126a)와, 상기 제 1 및 제 2 수직부(126a,126b)를 하나로 연결하는 수평부(126c)를 형성한다.
- [0114] 상기 수평부(126c)는 가로 방향에 대해 0~45의 기울기를 가지도록 구성하는 것을 특징으로 하며, 이웃한 화소 영역(P)간 수직 또는 수평방향을 중심으로 대칭되는 기울기를 가지도록 설계한다.
- [0115] 진술한 바와 같은 공정을 통해 본 발명의 제 1 실시예에 따른 횡전계 방식 액정표시장치용 어레이기판을 제작할 수 있다.
- [0116] 앞서 언급한 바와 같이, 본 발명의 제 1 실시예에 따른 어레이기판은 공통전극과 화소 전극간 유전율이 낮은 게이트 절연막을 개재함으로써, 보조용량을 원래의 설계치에 맞게 대폭 낮출 수 있으므로 박막트랜지스터의 크기를 최소화 하여 개구영역을 확보할 수 있는 장점이 있다.
- [0117] 또한, 화소전극을 가로로 배치하는 동시에 기울기를 가지도록 설계함으로써, 상,하 및 대각선 방향으로 시야각 특성을 개선할 수 있어, 광시야각을 구현할 수 있는 장점이 있다.
- [0118] 이하, 제 2 실시예를 통해, 상기 데이터 배선 양측의 빛샘영역을 완전히 차폐함으로써, 상기 데이터 배선에 대응하여 구성되는 블랙매트릭스를 제거할 수 있는 어레이기판 구조를 제안한다.
- [0119] -- 제 2 실시예 --
- [0120] 본 발명의 제 2 실시예는 데이터 배선과 화소전극간 빛샘영역을 완전히 차폐하기 위한 차폐수단을 구성하는 것을 특징으로 한다.
- [0121] 도 8은 본 발명의 제 2 실시예에 따른 횡전계 방식 액정표시장치용 어레이 기판의 한 화소를 확대한 평면도이다.
- [0122] 도시한 바와 같이, 기판(200)상에 제 1 방향으로 게이트 배선(204)을 구성하고, 상기 게이트 배선(204)과 교차하는 제 2 방향으로 데이터 배선(220)을 구성한다.
- [0123] 이때, 상기 게이트 배선(204)과 데이터 배선(220)이 교차하여 정의되는 영역은 화소 영역(P)이다.
- [0124] 상기 게이트 배선(204)과 데이터 배선(220)의 교차지점에는 게이트 전극(206)과 액티브층((214) 및 오믹 콘택층)과 소스 및 드레인 전극(216,218)을 포함하는 박막트랜지스터(T)를 구성 한다.
- [0125] 상기 화소 영역(P)에는 관형상의 공통전극(202)과 막대형상의 화소전극(226)을 구성한다.

- [0126] 상기 화소전극(226)은 화소 영역(P)의 양측에서 상기 데이터 배선(220)과 평행하게 이격된 제 1 수직부(226a)와, 제 2 수직부(226b)와, 상기 제 1 및 제 2 수직부(226a,226b)를 연결하는 다수의 수평부(226c)로 구성한다.
- [0127] 이때, 상기 화소전극(226)의 수평부(226c)간 거리는, 상기 각 수평부(226c)와 하부의 공통전극(202)사이에 발생하는 전계가, 상기 화소전극(226)의 각 중심부 까지 미칠 수 있도록 좁게 설계하는 것을 특징으로 한다.
- [0128] 또한, 상기 화소전극(226)의 수평부(226c)를 구성할 때, 가로방향에 대해 0~45도의 기울기를 가지도록 구성한다.
- [0129] 이때, 상기 화소전극(226)의 기울기 방향은 화소 영역(P)간 수평 또는 수직방향으로 중심으로 대칭되는 형태로 구성하는 함으로써, 상.하 시야각 뿐 아니라 대각 방향으로의 시야각 또한 개선할 수 있는 장점이 있다.
- [0130] 한편, 상기 화소전극(226)의 제 1 및 제 2 수직부(226a,226b)와 상기 데이터 배선(220)의 이격영역(D)을 완전히 차폐하면서, 상기 데이터 배선(220)의 길이 방향으로 연장된 제 1 금속패턴(208a)과, 제 2 금속패턴(208b)을 형성한다.
- [0131] 상기 제 1 및 제 2 금속패턴(208a,208b)은, 상기 공통전극(202)의 양측에 직접 접촉하도록 구성하고, 이웃한 화소영역(P)간 일체로 구성한다.
- [0132] 상기 제 1 및 제 2 금속 패턴(208a,208b)의 존재로 인해, 상기 데이터 배선(220)에 대응하여 별도의 기판에 구성하였던 블랙매트릭스(미도시)를 제거하는 것이 가능해졌다.
- [0133] 따라서, 상기 블랙매트릭스(미도시)의 합착 마진만큼을 개구영역으로 사용할 수 있는 장점이 있다.
- [0134] 한편, 상기 제 1 및 제 2 차폐막(208a,208b)을 상기 데이터 배선(220)의 일측 하부 까지 연장하여 구성하기 때문에, 상기 제 1 및 제 2 차폐막(208a,208b)으로 흐르는 공통신호가 상기 데이터 배선(220)에 미치지 않도록 하기 위해, 상기 제 1 및 제 2 차폐막(208a,208b)과 상기 데이터 배선(220)사이의 절연막으로 유전율이 낮은 유기 절연막을 사용한다.
- [0135] 이하, 단면도를 참조하여 전술한 어레이기판의 단면 구성을 설명한다.
- [0136] 도 9a와 도 9b는 도 8의 VII-VII, VIII-VIII을 따라 절단한 단면도이다.
- [0137] 도시한 바와 같이, 기판(200)에 화소 영역(P)이 정의되고, 상기 화소 영역(P)의 일 측에는 박막트랜지스터(T)가 위치한다.
- [0138] 상기 박막트랜지스터(T)는 게이트 전극(206)과, 게이트 전극(206)의 상부에 게이트 절연막(210)을 사이에 두고 액티브층(212)과 오믹 콘택층(214)과, 상기 오믹 콘택층(214) 상부에서 이격된 소스 전극(216)과 드레인 전극(218)을 포함한다.
- [0139] 상기 화소 영역(P)의 양측에는 데이터 배선(220)이 위치하고, 상기 화소 영역(P)에는 기판(200)의 제 1 층으로 판형상의 공통전극(202)이 위치하고, 상기 공통전극(202)의 상부에는 게이트 절연막(210)과 보호막(222)을 사이에 두고 화소 전극의 수직부(226a,226c)와 수평부(226b)가 위치한다.
- [0140] 이때 특징적인 것은, 상기 공통전극(202)과 상기 데이터 배선(220)의 이격영역(D)에 대응하여, 상기 공통전극(202)과 접촉하면서 연장된 제 1 금속패턴(208a)과 제 2 금속패턴(208b)이 위치한다.
- [0141] 이때, 상기 게이트 절연막(210)으로 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지(resin)와 같이 유전율이 3 이하인 절연막으로 형성한다.
- [0142] 상기 유전율이 낮은 절연막은, 앞서 언급한 바와 같이, 상기 제 1 및 제 2 금속패턴(208a,208b)과 상기 데이터 배선(220)사이에 신호 간섭이 일어나지 않도록 한다.
- [0143] 이상으로, 본 발명의 제 2 실시예에 따른 어레이기판의 구성을 설명하였으며, 제조 방법은 앞서 설명한 제 1 실시예와 같이 6 마스크 공정으로 제작할 수 있다.
- [0144] 이하, 제 3 실시예를 통해, 전술한 제 1 및 제 2 실시예와 비교하여 공정을 단순화 할 수 있는 제조방법을 제안 하며 이때, 상기 게이트 전극이 다층으로 구성될 경우 발생할 수 있는 역테이퍼 현상을 방지할 수 있는 방법을 동시에 제안한다.

- [0145] -- 제 3 실시예 --
- [0146] 본 발명의 제 3 실시예의 특징은 마스크 공정을 단순화 하는 방법과 함께, 다층의 금속을 동시에 패터닝할 때 발생할 수 있는 역테이퍼 현상을 방지하는 방법을 제안하는 것을 특징으로 한다.
- [0147] 도 10은 본 발명의 제 3 실시예에 따른 횡전계 방식 액정표시장치용 어레이기판의 한 화소를 확대한 평면도이다.
- [0148] 도시한 바와 같이, 기판(300)상에 제 1 방향으로 게이트 배선(314)을 구성하고, 상기 게이트 배선(314)과 교차하는 제 2 방향으로 데이터 배선(332)을 구성한다.
- [0149] 이때, 상기 게이트 배선(314)과 데이터 배선(332)이 교차하여 정의되는 영역을 화소 영역(P)이라 한다.
- [0150] 상기 게이트 배선(314)과 데이터 배선(332)의 교차지점에는 게이트 전극(316)과 액티브층((324) 및 오믹 콘택층)과 소스 및 드레인 전극(328, 330)을 포함하는 박막트랜지스터(T)를 구성 한다.
- [0151] 상기 화소 영역(P)에는 판형상의 공통전극(318)과 막대형상의 화소전극(338)을 구성한다.
- [0152] 상기 화소전극(338)은 화소 영역(P)의 양측에서 상기 데이터 배선(332)과 평행하게 이격된 제 1 수직부(338a)와, 제 2 수직부(338b)와, 상기 제 1 및 제 2 수직부(338a, 338b)를 연결하는 다수의 수평부(338c)로 구성한다.
- [0153] 이때, 상기 화소전극(338)의 수평부(338c)간 거리는, 상기 각 수평부(338c)와 하부의 공통전극(318)사이에 발생하는 전계가, 상기 화소전극(338)의 각 중심부 까지 미칠 수 있도록 좁게 설계하는 것을 특징으로 한다.
- [0154] 또한, 상기 화소전극(338)의 수평부(338c)를 구성할 때, 가로방향에 대해 0~45도의 기울기를 가지도록 구성한다.
- [0155] 이때, 상기 화소전극(338)의 기울기 방향은 화소 영역(P)간 수평 또는 수직방향을 중심으로 대칭되는 형태로 구성하는 함으로써, 상.하 시야각 뿐 아니라 대각 방향으로의 시야각 또한 개선할 수 있는 장점이 있다.
- [0156] 전술한 구성 중, 상기 공통전극(318)과 게이트 배선(314)과 게이트 전극(316)을 동일한 공정으로 형성하여 5 마스크 공정으로 제작 가능하며 이때, 상기 공통전극(318)의 양측에 저항을 낮추기 위해 제 1 금속패턴과 제 2 금속패턴(320a, 320b)을 형성할 수 있다. 상기 제 1 및 제 2 금속패턴(320a, 320b)을 형성할 경우, 두 금속패턴(320a, 320b)은 이웃한 화소 영역(P)간 일체로 구성함으로써 공통전극(318)간 공통신호를 전달하는 역할을 하도록 한다.
- [0157] 한편, 상기 게이트 배선(314)은 신호지연을 방지하기 위해 알루미늄계열의 금속을 사용하게 되는데, 상기 알루미늄 계열의 금속층은 투명전극층과 접촉특성이 좋지 않기 때문에, 상기 투명전극층과 알루미늄계열의 금속층 사이에 버퍼 금속층을 더욱 형성해야 하며, 이러한 버퍼층으로 주로 사용하는 금속이 몰리브덴(Mo)이다.
- [0158] 그런데, 몰리브덴(Mo)은 알루미늄계열의 금속층과 동일한 식각용액을 사용하여 식각할 경우, 식각율이 알루미늄 계열의 금속층보다 빠르기 때문에 안쪽으로 과도하게 식각되어, 상기 알루미늄 계열의 금속층과 역테이퍼(reverse taper)를 이루게 된다.
- [0159] 이와 같은 경우, 상부에 증착하는 절연막(미도시)이 매끄럽게 증착되지 못하도록 하여, 절연막에 크랙(crack)과 같은 결함을 줄 수 있고, 더욱이 절연막(미도시)의 상부에 형성되는 구성을 식각용액을 이용하여 패터닝하는 경우, 상기 식각용액이 절연막의 크랙(crack)으로 침투하여 하부의 게이트 배선(314)을 식각하는 결함일 발생할 수 있다.
- [0160] 또한, 금속층 자체에 홀을 구성하는 경우, 홀의 내벽에 면접촉 하는 방식으로 외부의 전극을 연결하게 되는데 이때, 상기 홀 내벽의 역테이퍼에 의해 상기 외부 전극이 오픈되는 불량일 발생할 수 있다.
- [0161] 따라서, 본 발명의 제 3 실시예에 따른 제조방법은, 상기 게이트 배선 및 게이트 전극(314, 316)의 측면이 역테이퍼 지게 구성되지 않도록 하기위해, 이 부분에 대응하여 하프톤(half tone 또는 슬릿 slit)마스크를 사용한 하프톤 노광을 실시함으로써 이를 해소하고자 한다.
- [0162] 이에 대해, 이하 공정도면을 참조하여 설명한다.
- [0163] 이하, 도 11a 내지 도 11j 내지 도 12a 내지 도 12j는 도 10의 IX-IX, X-X을 따라 절단하여, 본 발명의 제 3 실시예에 따른 공정순서에 따라 도시한 공정 단면도이다.

- [0164] 도 11a 내지 도 11f와 도 12a 내지 도 12f는 제 1 마스크 공정을 나타낸 도면이다.
- [0165] 도 11a와 도 12a에 도시한 바와 같이, 다수의 화소 영역(P)을 정의한 기관(300)상에 투명금속층(302)과 제 1 금속층(304)과 제 2 금속층(306)을 적층한다.
- [0166] 상기 투명금속층(302)은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명 도전성 금속 그룹 중 선택된 하나를 증착하여 형성하고, 상기 제 1 금속층(302)은 몰리브덴(Mo)을 증착하여 형성하고, 상기 제 2 금속층(306)은 알루미늄합금(AlNd)을 증착하여 형성한다.
- [0167] 도 11b와 도 11c에 도시한 바와 같이, 상기 제 2 금속층(306)의 상부에 포토레지스트(photo-resist)를 도포하여 감광층(308)을 적층하고, 상기 감광층(308)의 이격된 상부에 투과부(B1)와 차단부(B2)와 반투과부(B3)로 구성된 마스크(M)를 위치시킨다.
- [0168] 상기 마스크(M)의 반투과부(B3)는 도시한 바와 같이, 반투명한 형태로 형성할 수도 있고, 슬릿(slit)형태로 형성할 수도 있다.
- [0169] 상기 마스크(M)는 투명한 기관 상에 불투명한 금속을 증착하여 차단부와 반투과부를 형성하게 되는데, 상기 반투과부(B3)를 슬릿(slit) 형상 또는 반투명막으로 형성하게 되면, 하부의 감광층(308)에 도달하는 빛의 양을 줄이거나 빛의 강도를 낮출 수 있기 때문에 감광층(308)은 표면으로부터 일부만이 노광되는 특성이 있다.
- [0170] 이때, 상기 마스크(M)의 차단부는 앞서 도 10에서 언급하였던 게이트 전극(316)과 게이트 배선(314)과 제 1 및 제 2 금속패턴(도 10의 320a,320b)을 패턴하기 위한 것이고, 상기 반투과부(B3)는 상기 게이트 배선(314)과 제 1 및 제 2 금속패턴(326a,326b)의 양측의 역테이퍼를 방지하기 위한 것이므로, 상기 차단부(B2)의 양측에 위치하도록 한다.
- [0171] 동시에, 상기 반투과부(B3)는 화소 영역(P)에 투명한 공통전극(318)을 형성하기 위한 것이므로, 상기 화소 영역(P)에도 대응하도록 구성한다.
- [0172] 그 외의 영역에는 상기 투과부(B1)가 대응되도록 구성한다.
- [0173] 다음으로, 상기 마스크(M)를 이용한 노광공정 및 현상공정을 진행하여, 상기 감광층(308)을 패턴한다.
- [0174] 도 11c와 도 12c에 도시한 바와 같이, 상기 화소 영역(P)의 일 측 즉 게이트 배선(도 10의 314)이 형성될 부분에 높이가 다른 제 1 감광패턴(310)과, 상기 화소 영역(P)에 높이가 다른 제 2 감광패턴(312)이 형성된다.
- [0175] 다음으로, 상기 제 1 및 제 2 감광패턴(310,312)의 주변으로 노출된 제 2 금속층(306)과 그 하부의 제 1 금속층(304)과 투명금속층(302)을 동일한 제 1 식각액으로 제거하는 공정을 진행한다.
- [0176] 도 11d와 도 12d에 도시한 바와 같이, 상기 식각공정이 완료되면, 상기 제 1 및 제 2 감광패턴(310,312)의 하부에 투명전극패턴(M1)과, 제 1 전극패턴(M2)과 제 2 전극패턴(M3)이 남는다.
- [0177] 이때, 특징적인 것은, 반투과부(도 11b의 B3)를 이용한 노광으로 감광층이 얇게 남겨진 부분(B)에 대응한 하부의 전극패턴(M1,M2,M3)들은 도시한 바와 같이, 테이퍼지게 구성된다는 것이다. 즉, 제 2 전극패턴(M2, 몰리브덴층)의 측면이 제 1 전극패턴(M1, 알루미늄합금층)의 측면보다 더 나은 상태로 식각된다.
- [0178] 도 11e와 도 12e는 애싱공정을 나타낸 것으로, 애싱(ashing)공정을 진행하여 상기 제 1 및 제 2 감광패턴(310,312)중, 높이가 낮은 부분이 완전히 제거되어 하부의 제 2 전극패턴(M3)이 부분적으로 노출되도록 한다.
- [0179] 이때, 상기 화소 영역(P)에 대응하는 부분은 양측에 잔류한 제 2 감광패턴(312)의 하부를 제외하고는 상기 제 2 전극패턴(M3)이 대부분 노출된 상태가 된다.
- [0180] 도 11f와 도 12f에 도시한 바와 같이, 상기 노출된 제 2 전극패턴(M3)과 하부의 제 1 전극패턴(M2)을 동일한 제 2 식각액으로 제거하는 공정을 진행한다.
- [0181] 한편, 상기 제 2 식각액은 하부의 투명금속패턴(M1)을 식각하지 않기 때문에 앞서 언급한 제 1 식각액과는 다른 종류이다.
- [0182] 그런데, 상기 제 2 식각액은 알루미늄계열의 제 2 전극패턴(M3)과, 몰리브덴인 제 1 전극패턴(M2)에 대한 식각 비율이 다른 특징을 가지며 특히, 하부의 몰리브덴층 즉, 제 1 전극패턴(M2)이 빠르게 식각되는 현상을 보인다.
- [0183] 따라서, 상기 제 2 식각액을 이용하여 상기 제 1 및 제 2 전극패턴(M2,M3)을 식각하게 되면, 상기 제 2 전극패턴(M3, 알루미늄합금층)에 비해 하부의 제 1 전극패턴(M, 몰리브덴층1)이 먼저 식각되지만, 상기 제 1 전극패턴

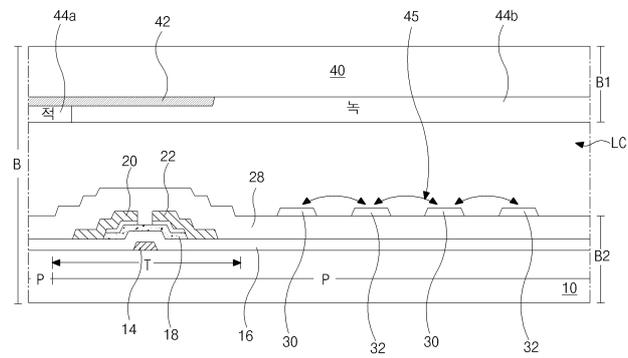
(M2)이 상기 제 2 전극패턴(M3)에 비해 측면이 더 돌출된 상태이므로, 식각공정이 완료되면 상기 제 1 전극패턴 (M2)과 제 2 전극패턴(M3)의 측면은 일직선상으로 동일해 지거나, 약간 테이퍼(taper)지게 구성될 수 있다.

- [0184] 한편, 상기와 같이 감광층을 얇게 남기지 않고 두껍게 남긴 상태에서 하부의 금속을 식각하였을 경우, 상기 투명(M1)전극패턴과 제 1 전극패턴(M2)과 제 2 전극패턴(M3)의 측면이 일직선상으로 식각됨을 실험을 통해서 알 수 있었으며, 이 상태에서 상기 제 2 식각액으로 상기 제 1 전극패턴(M2)과 제 2 전극패턴(M3)을 식각하였다면, 상기 폴리브덴층인 제 1 전극패턴(M2)이 과도하게 식각되어, 상기 제 1 및 제 2 전극패턴(M2,M3)은 역테이퍼 (revers taper) 지게 구성되었을 것이다.
- [0185] 따라서, 전술한 본 발명의 제 1 마스크 공정은 이러한 문제를 해결하였다는데 큰 의미가 있다.
- [0186] 상기, 제 1 및 제 2 금속패턴(M2,M3)을 식각하는 공정에서, 상기 화소 영역(P)에 대응한 부분은 상기 제 1 및 제 2 전극패턴(M2,M3)이 모두 제거되고 하부의 투명 전극패턴이 남게 되며 이는 공통전극(318)의 기능을 하게 된다.
- [0187] 따라서, 전술한 제 1 마스크 공정을 통해, 양 측면이 테이퍼지게 구성된 게이트 배선(314)과 게이트 전극(316)을 구성할 수 있고, 상기 화소 영역(P)에 판형상의 공통전극(318)을 구성할 수 있고, 상기 공통전극(318)의 양 측에 각각 제 1 금속패턴(320a)과 제 2 금속패턴(320b)을 형성할 수 있다.
- [0188] 전술한 제 1 마스크 공정은, 게이트 배선 및 게이트 전극(314,316)의 측면 테이퍼를 중점적으로 설명하였으나, 상기 제 1 마스크 공정 중, 상기 게이트 배선(314)의 일 끝단에 콘택홀(미도시)을 형성하는 공정이 동시에 진행되며 이때, 콘택홀의 내부벽이 테이퍼지게 형성될 수 있다.
- [0189] 따라서, 외부로 부터 신호를 인가 받기 위한 수단으로 상기 콘택홀(미도시) 내부에 면접촉하는 전극이 상기 콘택홀(미도시)내벽의 역테이퍼에 의해 오픈되는 불량을 방지할 수 있다.
- [0190] 도 11g와 도 12g는 제 2 마스크 공정을 나타낸 도면으로, 상기 게이트 배선(314)과 게이트 전극(316)과 공통전극(318)과, 상기 공통전극(318)의 양측에 각각 제 1 금속패턴(320a)과 제 2 금속패턴(320b)이 형성된 기판(300)의 전면에, 산화 실리콘(SiO<sub>2</sub>)과 같이 유전율이 낮은 절연물질을 증착 또는 도포하여 게이트 절연막(322)을 형성한다.
- [0191] 다음으로, 상기 게이트 절연막(322)의 상부에 순수비정질 실리콘(a-Si:H)과 불순물이 포함된 비정질 실리콘(n+a-Si:H)을 연속 증착한 후 제 3 마스크 공정으로 패터하여, 상기 게이트 전극(316) 상부의 게이트 절연막(322)상에 섬형상의 액티브층(324)과 오믹 콘택층(326)을 형성한다.
- [0192] 도 11h와 도 12h는 제 3 마스크 공정을 나타낸 도면으로 도시한 바와 같이, 상기 액티브층(324)과 오믹 콘택층(326)이 형성된 기판(300)의 전면에 알루미늄(Al), 알루미늄합금(AlNd), 크롬(Cr), 몰리브덴(Mo), 몰리브덴스텐(MoW), 텅스텐(W), 구리(Cu)등을 포함하는 도전성 금속 그룹 중 선택된 하나 또는 하나 이상을 증착하고 패터하여, 상기 오믹 콘택층(326)의 상부에 이격된 소스 전극(328)과 드레인 전극(330)과, 상기 소스 전극(328)에서 상기 게이트 배선(도 10의 314)과 교차하는 방향의 상기 화소 영역(P)의 제 2 번에 데이터 배선(332)을 형성한다.
- [0193] 도 11i와 도 12i는 제 4 마스크 공정을 나타낸 도면으로 도시한 바와 같이, 상기 소스 및 드레인 전극(328,330)이 형성된 기판(300)의 전면에 앞서 언급한 바와 같이, 유전율이 낮은 무기 절연막 또는 경우에 따라서 유기 절연막을 증착 또는 도포하여 보호막(334)을 형성한다.
- [0194] 상기 보호막(334)을 패터하여, 상기 드레인 전극(330)의 일부를 노출하는 드레인 콘택홀(336)을 형성한다.
- [0195] 도 11j와 도 12j는 제 5 마스크 공정을 나타낸 도면으로 도시한 바와 같이, 상기 보호막(334)이 형성된 기판(300)의 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함하는 투명한 도전성 금속 그룹 중 선택된 하나를 증착하고 패터하여, 상기 화소 영역(P)의 양측에 각각 길이 방향을 따라 연장된 제 1 수직부(338a)와, 제 2 수직부(338b)와, 상기 제 1 및 제 2 수직부(338a,338b)를 하나로 연결하는 수평부(338c)를 형성한다.
- [0196] 동시에, 상기 수평부(338c)는 가로 방향에 대해 0~45도의 기울기를 가지도록 구성하는 것을 특징으로 하며, 이웃한 화소영역(P)간 대칭되는 방향으로 기울기를 가지도록 설계한다.
- [0197] 전술한 바와 같이, 5 마스크 공정을 통해 본 발명의 제 3 실시예에 따른 횡전계형 액정표시장치를 제작할 수 있

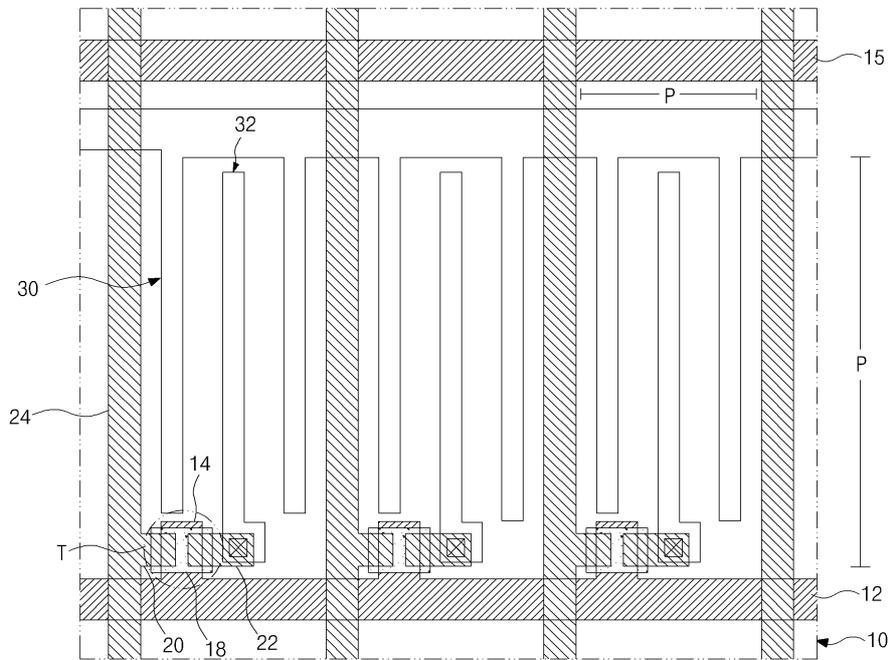


도면

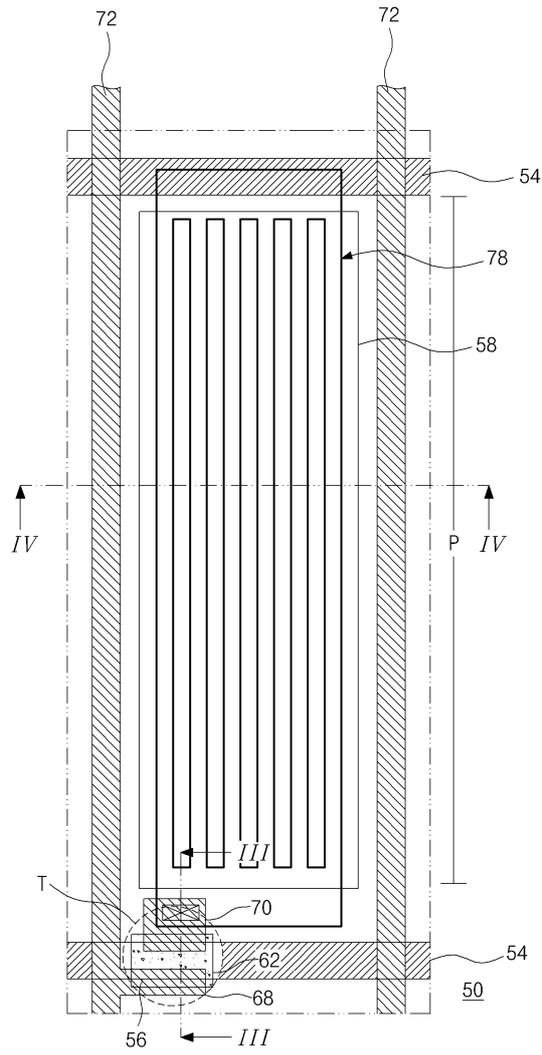
도면1



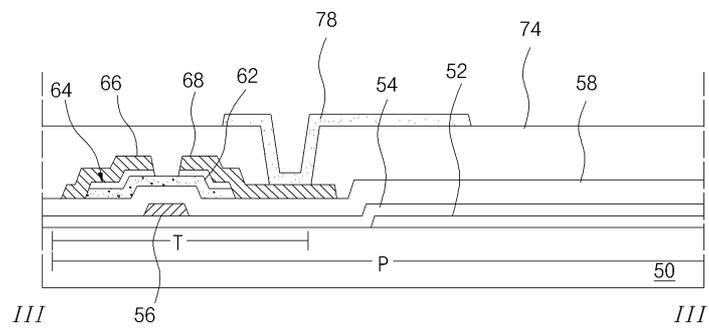
도면2



도면3

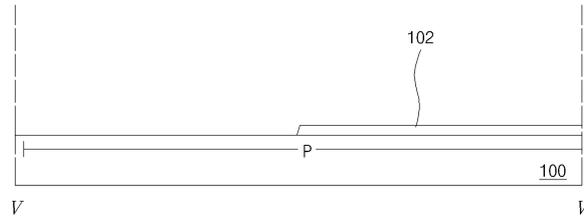


도면4a

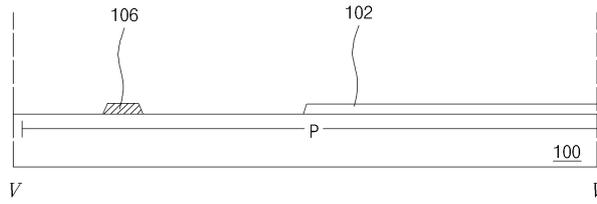




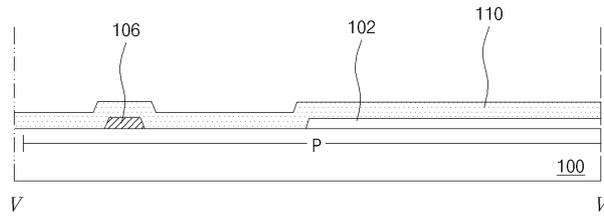
도면6a



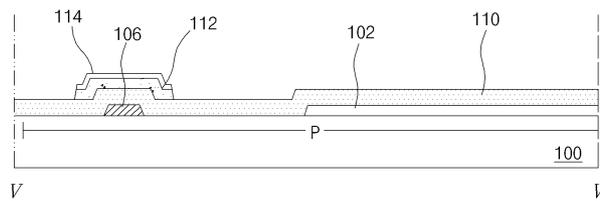
도면6b



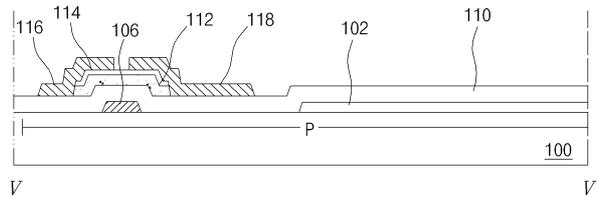
도면6c



도면6d

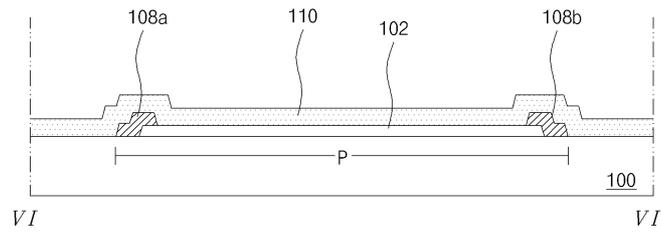


도면6e

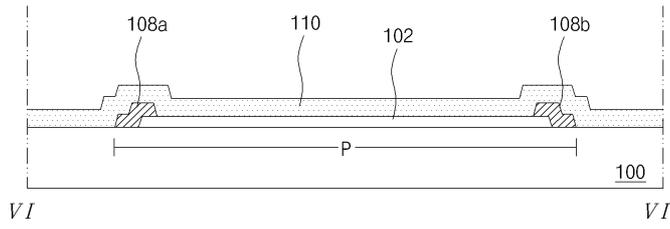




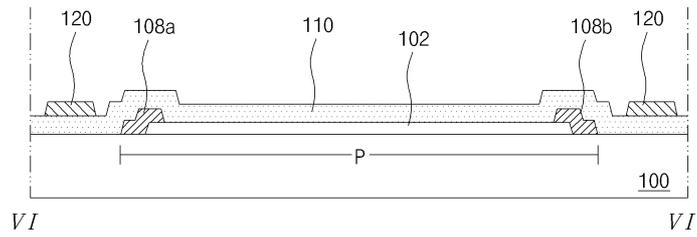
도면7c



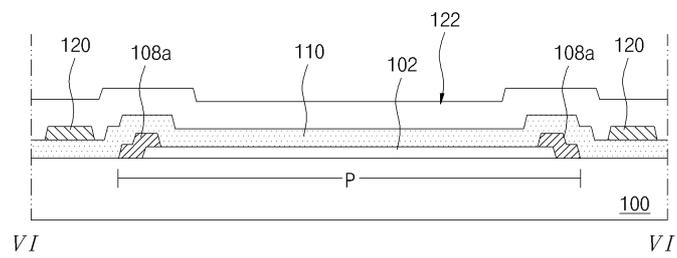
도면7d



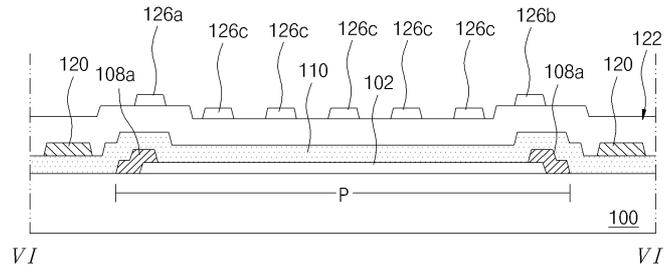
도면7e



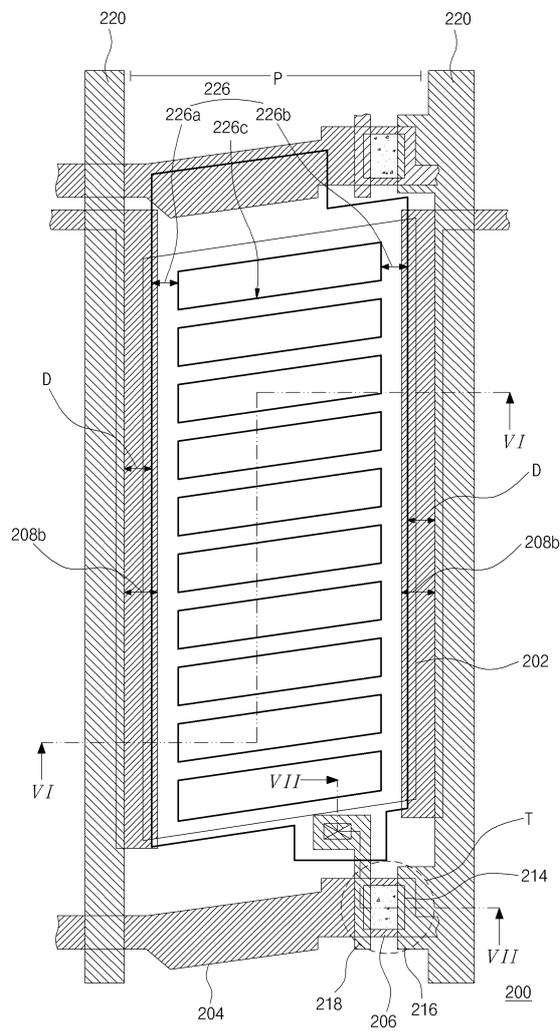
도면7f



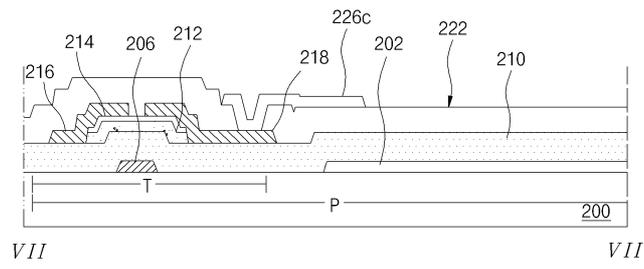
도면7g



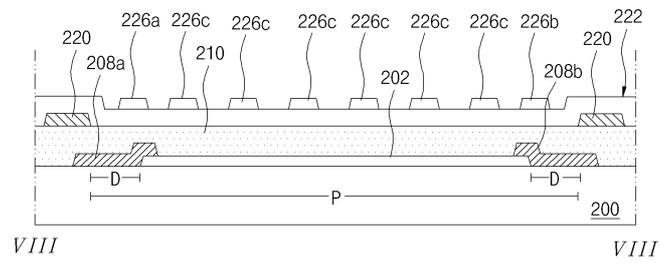
도면8



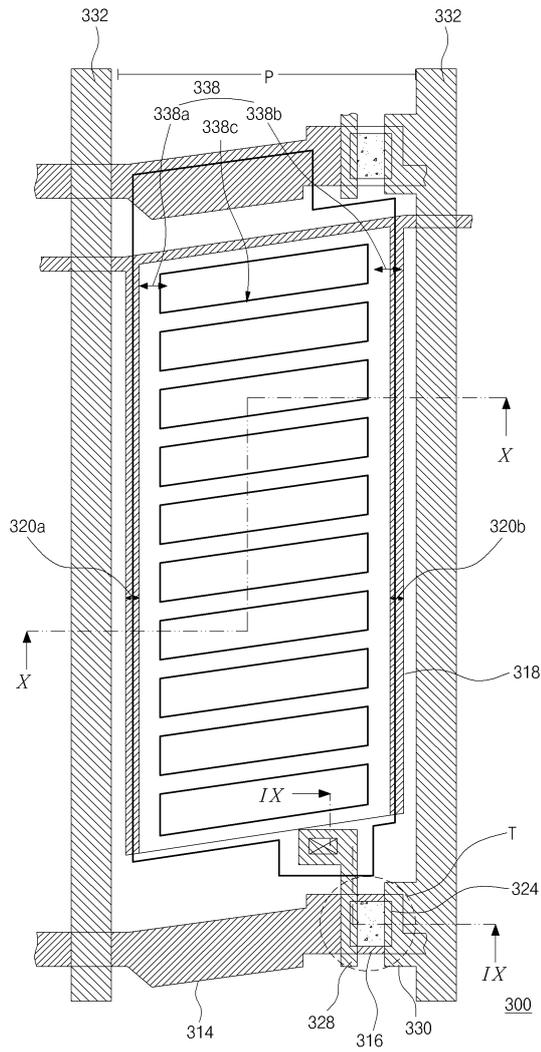
도면9a



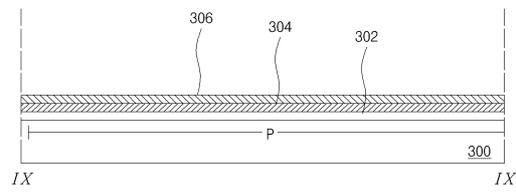
도면9b



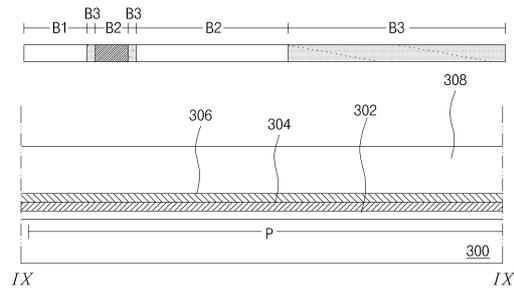
도면10



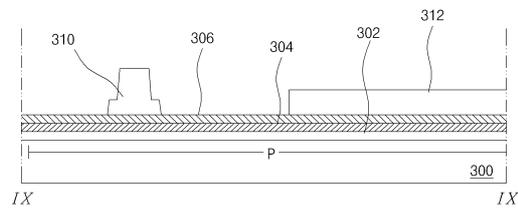
도면11a



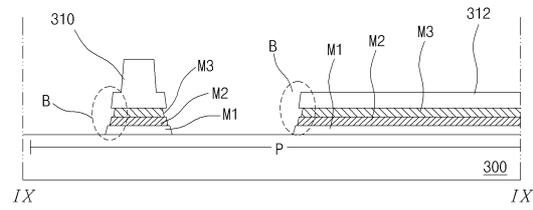
도면11b



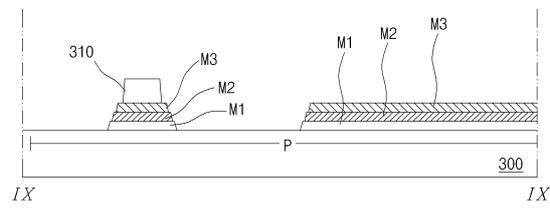
도면11c



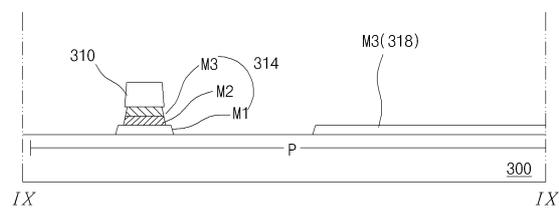
도면11d



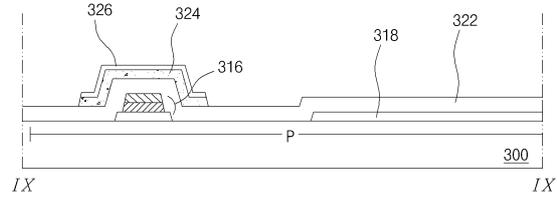
도면11e



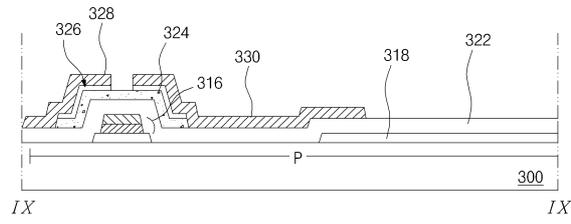
도면11f



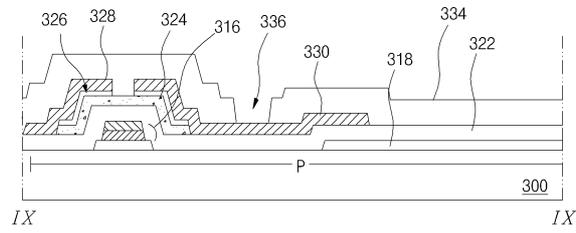
도면11g



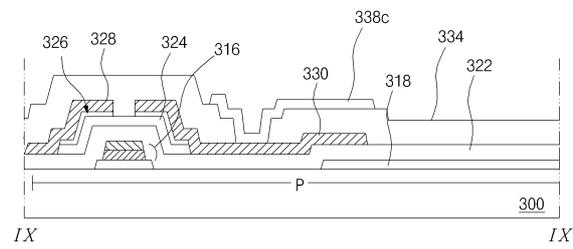
도면11h



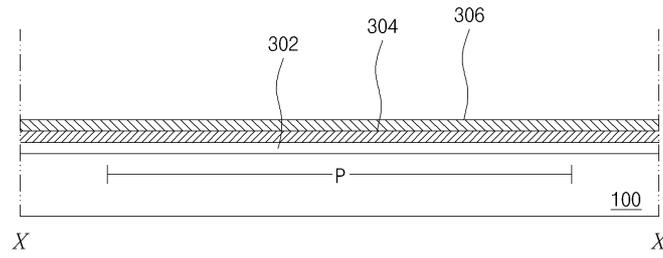
도면11i



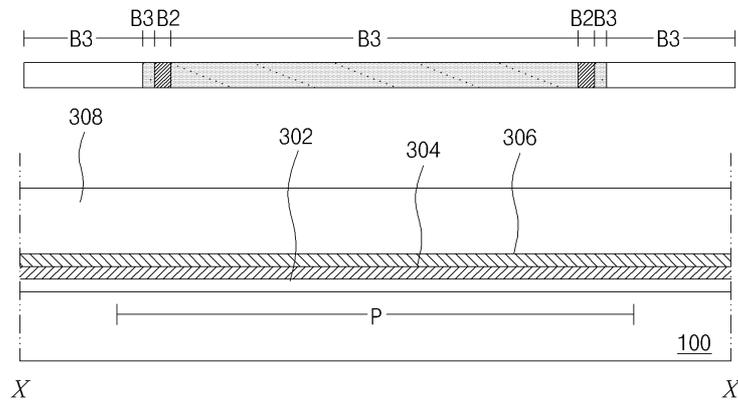
도면11j



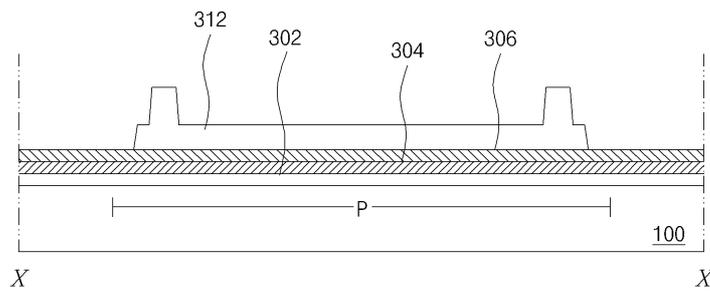
도면12a



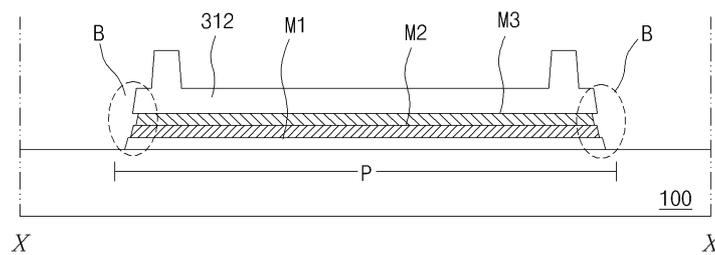
도면12b



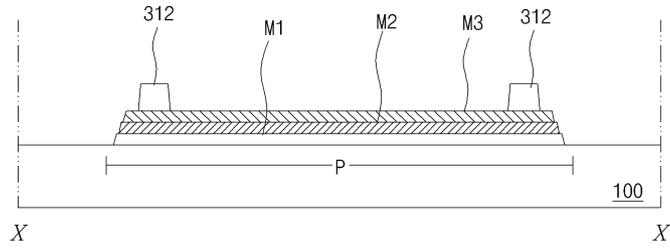
도면12c



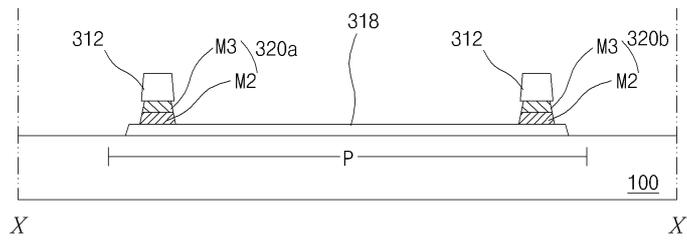
도면12d



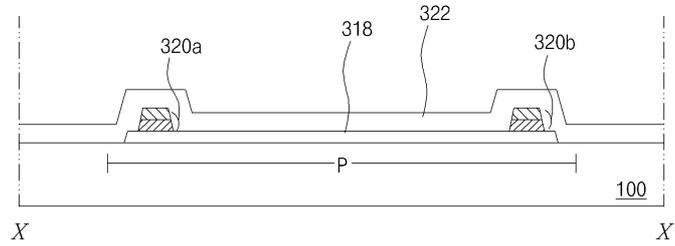
도면12e



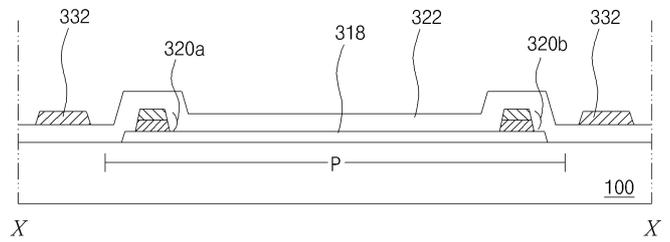
도면12f



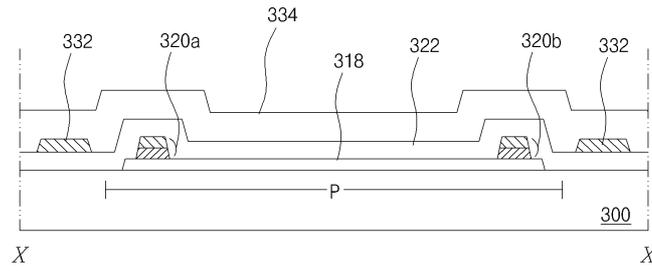
도면12g



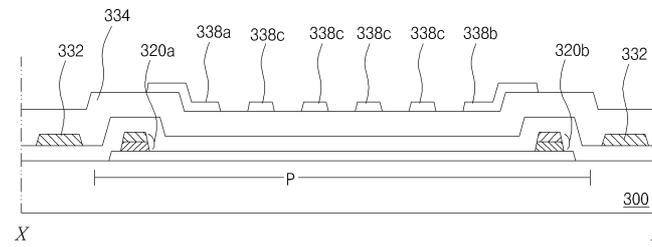
도면12h



도면12i



도면12j



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 제21항, 3째줄

【변경전】

면접촉는

【변경후】

면접촉되는

专利名称(译)	用于横向电场型液晶显示装置的阵列基板及其制造方法		
公开(公告)号	<a href="#">KR100978369B1</a>	公开(公告)日	2010-08-30
申请号	KR1020050133552	申请日	2005-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM DO SUNG 김도성 AHN BYUNG CHUL 안병철		
发明人	김도성 안병철		
IPC分类号	G02F1/1343		
CPC分类号	G02F2001/134372 G02F1/133345 G02F2001/13629 G02F1/13439		
其他公开文献	KR1020070070723A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明涉及特别地，可以实现长期的高亮度和宽视角射线基板 and 制造液晶显示装置的方法，该横向电场型的液晶显示装置。液晶显示装置及其制造方法技术领域本发明涉及液晶显示装置及其制造方法，横向电场型液晶显示器 本发明的第一个方面来配置公共电极和像素绝缘膜，以降低根据设计值的电极之间产生的次级电容，具有的两个电极之间3-4的介电常数。第二个特征是在像素电极和数据线下方形成阻挡图案，以屏蔽像素电极和数据线之间的遮光区域。第三方面，这将简化透明公共电极和工艺，使在同一时间的栅极布线图案。在这种情况下，它的特征在于，它提出了一种用于预防堆叠在多个层中的栅极布线侧的倒锥形（反向锥度）的方法。

