



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년04월09일
(11) 등록번호 10-0951901
(24) 등록일자 2010년04월01일

(51) Int. Cl.

G09G 3/36 (2006.01)

(21) 출원번호 10-2003-0056383

(22) 출원일자 2003년08월14일

심사청구일자 2008년07월03일

(65) 공개번호 10-2005-0018491

(43) 공개일자 2005년02월23일

(56) 선행기술조사문헌

KR1020010070280 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

문승환

경기도용인시수지구읍상현리현대I-PARK6
차아파트205-1504(만현마을)

(74) 대리인

박영우

전체 청구항 수 : 총 9 항

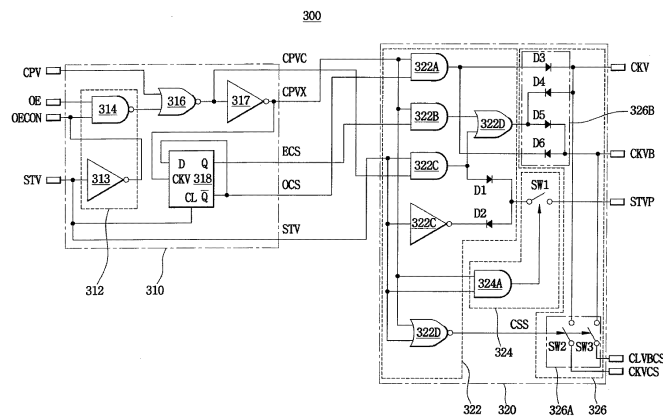
심사관 : 이성현

(54) 신호 변환 장치 및 이를 갖는 표시 장치

(57) 요약

쉬프트 레지스터 구동용 신호 변환 장치 및 이를 갖는 표시 장치가 개시된다. 변환 제어부는 첫 번째 스캔 라인의 선택을 위한 원시 스캔개시신호, 다음 스캔 라인의 선택을 위한 게이트선택신호 및 스캔 라인 구동부의 출력을 제어하는 출력인에이블신호를 제공받아, 제2 및 제3 라인선택신호와, 홀수 및 짝수 라인제어신호를 각각 출력한다. 신호 출력부는 제2 및 제3 라인선택신호와, 홀수 및 짝수 라인제어신호와, 원시 스캔개시신호를 근거로, 하이 레벨의 제1 및 제2 클럭과, 첫 번째 스캔 라인의 선택을 위한 하이 레벨의 변환 스캔개시신호를 쉬프트 레지스터에 각각 출력한다. 이에 따라, 타이밍 제어부에서 발생하는 로우 레벨의 제어신호나 클럭을 제공받더라도 표시 패널에 형성된 쉬프트 레지스터를 구동하는데 적합한 제어신호 및 클럭으로 레벨-업시킬 수 있다.

대표도



특허청구의 범위

청구항 1

표시 패널에 구비되는 스캔 라인을 액티브시키는 쉬프트 레지스터와 타이밍 제어부간에 배치된 신호 변환 장치에서,

상기 타이밍 제어부로부터 첫 번째 스캔 라인의 선택을 위한 원시 스캔개시신호, 다음 스캔 라인의 선택을 위한 게이트선택신호 및 스캔 라인 구동부의 출력을 제어하는 출력인에이블신호를 제공받아, 제2 및 제3 라인선택신호와, 홀수 및 짝수 라인제어신호를 각각 출력하는 변환 제어부; 및

상기 제2 및 제3 라인선택신호와, 홀수 및 짝수 라인제어신호와, 원시 스캔개시신호를 근거로, 하이 레벨의 제1 및 제2 클럭과, 첫 번째 스캔 라인의 선택을 위한 하이 레벨의 변환 스캔개시신호를 상기 쉬프트 레지스터에 각각 출력하는 신호 출력부를 포함하는 신호 변환 장치.

청구항 2

제1항에 있어서, 상기 신호 출력부는,

상기 제3 라인선택신호와 원시 스캔개시신호의 앤드 연산치를 근거로 상기 변환 스캔개시신호의 출력을 제어하는 개시 신호 선택부; 및

상기 원시 스캔개시신호와 상기 제3 라인선택신호의 노어 연산치에 절환되는 제1 및 제2 클럭공유제어신호를 근거로, 상기 제2 및 제3 라인선택신호와, 홀수 및 짝수 라인제어신호와, 원시 스캔개시신호의 연산치의 충전을 공유하여 레벨-업된 제1 및 제2 클럭을 출력하는 충전공유부를 포함하는 신호 변환 장치.

청구항 3

제1항에 있어서, 외부로부터 방전제어신호가 인가됨에 따라, 제1 전원전압 단자를 그라운드 단자에 연결시켜 방전 동작을 고속화하는 방전부를 더 포함하는 신호 변환 장치.

청구항 4

제3항에 있어서, 상기 방전부는 트랜지스터와, 일단이 상기 트랜지스터의 에미터에 연결되고, 타단이 상기 트랜지스터의 베이스 및 상기 방전제어신호 인가 단자에 연결된 제1 저항과, 일단이 상기 트랜지스터의 콜렉터에 연결되고, 타단이 상기 제1 전원전압 단자에 연결된 제2 저항을 포함하는 신호 변환 장치.

청구항 5

화상 신호와 상기 화상 신호의 출력을 위한 제1 타이밍 신호와 제2 타이밍 신호를 출력하는 타이밍 제어부;

상기 제1 타이밍 신호를 근거로 상기 화상 신호를 출력하는 데이터 드라이버부;

상기 제2 타이밍 신호에 포함된 로우 레벨의 원시 스캔개시신호, 게이트선택신호, 출력인에이블신호를 제공받아 레벨-업시켜 하이 레벨의 제1 및 제2 클럭과, 하이 레벨의 변환 스캔개시신호를 출력하는 신호 변환부;

쉬프트 레지스터를 구비하여, 상기 제1 및 제2 클럭과, 변환 스캔개시신호를 근거로 스캔 신호를 순차적으로 출력하는 스캔 드라이버부; 및

상기 스캔 신호를 전달하는 스캔 라인과, 상기 데이터 신호를 전달하는 데이터 라인과, 상기 스캔 라인과 데이터 라인에 의해 정의되는 영역에 형성된 스위칭 소자와, 상기 스위칭 소자에 연결된 화소 전극을 구비하는 표시 패널을 포함하고,

상기 신호 변환부는,

상기 타이밍 제어부로부터 첫 번째 스캔 라인의 선택을 위한 원시 스캔개시신호, 다음 스캔 라인의 선택을 위한 게이트선택신호 및 스캔 라인 구동부의 출력을 제어하는 출력인에이블신호를 제공받아, 제2 및 제3 라인선택신호와, 홀수 및 짝수 라인제어신호를 각각 출력하는 변환 제어부; 및

상기 제2 및 제3 라인선택신호와, 홀수 및 짝수 라인제어신호와, 원시 스캔개시신호를 근거로, 하이 레벨의 제1

및 제2 클럭과, 첫 번째 스캔 라인의 선택을 위한 하이 레벨의 변환 스캔개시신호를 상기 쉬프트 레지스터에 각각 출력하는 신호 출력부를 포함하는 것을 특징으로 하는 표시 장치.

청구항 6

제5항에 있어서, 상기 신호 변환부는 상기 원시 스캔개시신호에 연결된 단자와, 상기 게이트선택신호에 연결된 단자와, 상기 출력인에이블신호에 연결된 단자와, 상기 제1 클럭을 출력하는 단자와, 상기 제2 클럭을 출력하는 단자와, 상기 변환 스캔개시신호를 출력하는 단자를 구비하는 하나의 칩으로 이루어지는 것을 특징으로 하는 표시 장치.

청구항 7

삭제

청구항 8

제5항에 있어서, 외부로부터 방전제어신호가 인가됨에 따라, 제1 전원전압 단자를 그라운드 단자에 연결시켜 방전 동작을 고속화하는 방전부를 더 포함하고, 상기 방전부는, 트랜지스터와, 일단이 상기 트랜지스터의 에미터에 연결되고, 타단이 상기 트랜지스터의 베이스 및 상기 방전제어신호가 인가되는 단자에 연결된 제1 저항과, 일단이 상기 트랜지스터의 콜렉터에 연결되고, 타단이 상기 제1 전원전압 단자에 연결된 제2 저항을 포함하는 것을 특징으로 하는 표시 장치.

청구항 9

제5항에 있어서, 상기 스캔 드라이버부는 상기 표시 패널에 탑재된 것을 특징으로 하는 표시 장치.

청구항 10

제5항에 있어서, 상기 스캔 드라이버부는 복수의 스테이지들이 연결되고, 첫 번째 스테이지에는 상기 변환 스캔개시신호가 입력단자에 제공되며, 각 스테이지들의 출력신호들을 상기 스캔 라인에 순차적으로 출력하는 쉬프트 레지스터인 것을 특징으로 하는 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0013] 본 발명은 신호 변환 장치 및 이를 갖는 표시 장치에 관한 것으로, 보다 상세하게는 쉬프트 레지스터 구동용 신호 변환 장치 및 이를 갖는 표시 장치에 관한 것이다.
- [0014] 일반적으로 원가 절감 요구와 내로우 베젤(Narrow Bezel)의 시장 요구에 부응하기 위해 데이터 드라이버 IC나 게이트 드라이버 IC를 표시 패널, 즉, 액정 패널에 집적화하려는 노력이 이루어지고 있다. 상기한 집적화를 구현하기 위해서는 아몰퍼스-실리콘 박막 트랜지스터(이하, a-Si TFT)로 이루어지는 스캔 구동 회로를 회로적으로 단순화할 필요가 있다.
- [0015] 도 1은 일반적인 쉬프트 레지스터 회로를 설명하기 위한 도면으로, 특히 스캔 구동 회로를 설명하기 위한 도면이다.
- [0016] 도 1에 도시한 바와 같이, 액정 패널의 스캔 라인을 활성화하기 위한 게이트 펄스를 발생시키는 스캔 구동 회로는 하나의 쉬프트 레지스터로 이루어지고, 상기 쉬프트 레지스터의 단위 스테이지는 등가 로직적으로 하나의 S-R 래치와 하나의 앤드 게이트로 구성될 수 있다.
- [0017] 동작시, 상기 S-R 래치는 이전 스테이지의 출력신호인 제1 입력신호(IN1)에 의해 활성화되고, 다음 스테이지의 출력신호인 제2 입력신호(IN2)에 의해 비활성화되며, 앤드 게이트는 상기 S-R 래치가 활성화 상태이고, 제1 클럭(CK1)이 하이 상태일 때 게이트 펄스(또는 스캔 신호)를 발생시킨다.
- [0018] 특히, 홀수번째 스캔 라인을 구동하기 위한 쉬프트 레지스터의 단위 스테이지에 인가되는 제1 클럭(CKV)과 제2

클럭(CKVB)은 서로 반대 위상의 클럭이고, 짝수번째 스캔 라인을 구동하기 위한 쉬프트 레지스터의 단위 스테이지에 인가되는 제1 클럭(CKV)과 제2 클럭(CKVB) 역시 서로 반대 위상의 클럭이다.

- [0019] 상기한 쉬프트 레지스터의 단위 스테이지를 a-Si TFT로 구현하는 방법은 다양하고, 가장 간단한 구성은 하기하는 도 2와 같다.
- [0020] 도 2는 상기한 도 1의 단위 스테이지를 설명하기 위한 도면이다. 도 1 및 도 2를 참조하면, 일반적인 쉬프트 레지스터의 단위 스테이지는 버퍼부(10), 충전부(20), 구동부(30) 및 방전부(40)를 포함하여, 개시 신호(STV) 또는 이전 스테이지의 출력신호를 근거로 게이트 신호(또는 스캔 신호)를 출력한다.
- [0021] 구체적으로, 버퍼부(10)는 드레인과 게이트가 공통되어, 제1 입력신호(IN1)를 공급받고, 소오스가 충전부(20)의 일단에 연결된 제1 트랜지스터(Q1)로 이루어진다. 충전부(20)는 일단이 상기 제1 트랜지스터(Q1)의 소오스와 방전부(40)에 연결되고, 타단이 구동부(30)에 연결된 캐패시터(C)로 이루어진다.
- [0022] 구동부(30)는 드레인이 클럭단자(CK)에 연결되고, 게이트가 제1 노드(N1)를 경유하여 캐패시터(C)의 일단에 연결되며, 소오스가 캐패시터(C)의 타단 및 출력단자(OUT)에 연결된 제2 트랜지스터(Q2)와, 드레인이 제2 트랜지스터(Q2)의 소오스 및 캐패시터(C)의 타단에 연결되고, 소오스가 제1 전원전압(VOFF)에 연결된 제3 트랜지스터(Q3)로 이루어진다. 상기 클럭단자(CK)에는 제1 클럭(CKV) 또는 상기 제1 클럭(CK)과 위상이 반대인 제2 클럭(CKVB)이 인가된다.
- [0023] 방전부(40)는 드레인이 캐패시터(C)의 일단에 연결되고, 게이트가 제3 트랜지스터(Q3)의 게이트와 공통되어 제2 입력신호(IN2)에 연결되며, 소오스가 상기 제1 전원전압(VOFF)에 연결된 제4 트랜지스터(Q4)로 이루어진다.
- [0024] 동작시, 제1 입력신호(IN1)가 하이 상태이면 캐패시터(C)에 전하가 충전되고, 상기 제2 입력신호(IN2)가 하이 상태이면 충전된 전하가 방전되어 S-R 래치 동작을 수행한다.
- [0025] 캐패시터(C)에 전하가 충전되어 있을 때, 상기 클럭단자(CK)에 인가되는 제1 클럭(CKV) 또는 제2 클럭(CKVB)은 턴-온된 제2 트랜지스터(Q2)를 통해 출력되므로 출력단자(OUT)와 연결된 액정 패널의 스캔 라인에 연결된 모든 스위칭 소자인 a-Si TFT를 턴-온시킬 수 있고, 상기 제2 입력신호(IN2)에 의해 제2 트랜지스터(Q2)가 턴-온되어 제1 전원전압(VOFF) 레벨로 풀-다운되므로 앤드 게이트 동작을 수행한다.
- [0026] 따라서, 제1 클럭(CKV) 또는 제2 클럭(CKVB)은 표시영역에 형성되고, 상기 스캔 라인에 연결된 스위칭 소자로서 동작하는 a-Si TFT를 충분히 턴-온시킬 수 있는 15V 이상의 하이 레벨을 갖는 것이 바람직하고, 상기 제1 전원전압(VOFF)은 상기 스위칭 소자로서 동작하는 a-Si TFT를 충분히 턴-오프시킬 수 있는 -7V 이하의 레벨을 갖는 것이 바람직하다.
- [0027] 그러나, 일반적인 타이밍 제어부에서 발생하는 제어신호나 클럭은 3.3V 수준이므로 상기한 3.3V를 이용하여 상기 쉬프트 레지스터를 구동하는데는 한계가 있다.

발명이 이루고자 하는 기술적 과제

- [0028] 이에 본 발명의 기술적 과제는 이러한 점에 착안한 것으로, 본 발명의 목적은 타이밍 제어부로부터 제공되는 신호를 액정 패널에 형성된 쉬프트 레지스터를 구동하기에 적합한 전압 및 클럭으로 변환하기 위한 쉬프트 레지스터 구동용 신호 변환 장치를 제공하는 것이다.
- [0029] 또한, 본 발명의 다른 목적은 상기한 쉬프트 레지스터 구동용 신호 변환 장치를 갖는 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

- [0030] 상기한 본 발명의 목적을 실현하기 위한 하나의 특징에 따른 신호 변환 장치는, 표시 패널에 구비되는 스캔 라인을 액티브시키는 쉬프트 레지스터와 타이밍 제어부간에 배치된 신호 변환 장치에서, 상기 타이밍 제어부로부터 첫 번째 스캔 라인의 선택을 위한 원시 스캔개시신호, 다음 스캔 라인의 선택을 위한 게이트선택신호 및 스캔 라인 구동부의 출력을 제어하는 출력엔이블신호를 제공받아, 제2 및 제3 라인선택신호와, 홀수 및 짝수 라인제어신호를 각각 출력하는 변환 제어부; 및 상기 제2 및 제3 라인선택신호와, 홀수 및 짝수 라인제어신호와, 원시 스캔개시신호를 근거로, 하이 레벨의 제1 및 제2 클럭과, 첫 번째 스캔 라인의 선택을 위한 하이 레벨의 변환 스캔개시신호를 상기 쉬프트 레지스터에 각각 출력하는 신호 출력부를 포함한다.
- [0031] 또한, 상기한 본 발명의 다른 목적을 실현하기 위한 표시 장치는, 화상 신호와 상기 화상 신호의 출력을 위한

제1 타이밍 신호와 제2 타이밍 신호를 출력하는 타이밍 제어부; 상기 제1 타이밍 신호를 근거로 상기 화상 신호를 출력하는 데이터 드라이버부; 상기 제2 타이밍 신호에 포함된 로우 레벨의 원시 스캔개시신호, 게이트선택신호, 출력인에이블신호를 제공받아 레벨-업시켜 하이 레벨의 제1 및 제2 클럭과, 하이 레벨의 변환 스캔개시신호를 출력하는 신호 변환부; 상기 제1 및 제2 클럭과, 변환 스캔개시신호를 근거로 스캔 신호를 순차적으로 출력하는 스캔 드라이버부; 및 상기 스캔 신호를 전달하는 스캔 라인과, 상기 데이터 신호를 전달하는 데이터 라인과, 상기 스캔 라인과 데이터 라인에 의해 정의되는 영역에 형성된 스위칭 소자와, 상기 스위칭 소자에 연결된 화소 전극을 구비하는 표시 패널을 포함한다.

[0032] 이러한 신호 변환 장치 및 이를 갖는 표시 장치에 의하면, 타이밍 제어부에서 발생하는 로우 레벨의 제어신호나 클럭을 제공받더라도 표시 패널에 형성된 쉬프트 레지스터를 구동하는데 적합한 제어신호 및 클럭으로 레벨-업시킬 수 있다.

[0033] 이하, 첨부한 도면을 참조하여, 본 발명을 보다 상세하게 설명하고자 한다.

[0034] 도 3은 본 발명에 따른 표시 장치를 설명하기 위한 도면으로, 특히 액정 표시 장치를 도시한다. 도 3을 참조하면, 본 발명에 따른 액정 표시 장치는 타이밍 제어부(100), 데이터 드라이버부(200), 신호 변환부(300), 스캔 드라이버부(400) 및 액정 패널(500)을 포함한다.

[0035] 타이밍 제어부(100)는 외부의 그래픽 콘트롤러(미도시)로부터 원시 계조 데이터(R, G, B)와, 각종 동기 신호(Hsync, Vsync)와, 데이터 인에이블 신호(DE)와, 메인 클럭(MCLK)을 제공받아, 계조 데이터(DR, DG, DB) 및 상기 데이터 구동용 신호(LOAD, STH)를 데이터 구동부(200)에 출력하고, 스캔 구동용 신호를 신호 변환부(300)에 출력한다. 상기 스캔 구동용 신호는 첫 번째 스캔 라인의 선택을 위한 원시 스캔개시신호(STV)와, 다음 스캔 라인의 선택을 위한 게이트선택신호(CPV)와, 스캔 드라이버부(400)의 출력을 제어하는 출력인에이블신호(OE)를 포함한다.

[0036] 데이터 드라이버부(200)는 상기 계조 데이터(R, G, B) 및 상기 데이터 구동용 신호(LOAD, STH)를 근거로 데이터 구동 전압(D1, D2, ..., Dn)을 액정 패널(500)에 출력한다.

[0037] 신호 변환부(300)는 상기 원시 스캔개시신호(STV), 게이트선택신호(CPV) 및 출력인에이블신호(OE)를 각각 제공받아, 제1 및 제2 클럭(CKV, CKVB)과, 변환 스캔개시신호(STVP)를 스캔 드라이버부(400)에 출력한다. 특히, 상기 원시 스캔개시신호(STV), 게이트선택신호(CPV) 및 출력인에이블신호(OE)는 3.3V 수준의 로우 레벨 신호인 점을 감안할 때, 대략 -30에서 40V 범위로 레벨을 업시킨 제1 및 제2 클럭(CKV, CKVB)과, 변환 스캔개시신호(STVP)를 스캔 드라이버부(400)에 출력한다.

[0038] 스캔 드라이버부(400)는 쉬프트 레지스터로 이루어져, 액정 패널(500)에 내장되고, 상기 제1 및 제2 클럭(CKV, CKVB)과 변환 스캔개시신호(STVP)를 근거로 연결된 스캔 라인에 연결된 스위칭 소자를 턴-온시킨다. 상기 쉬프트 레지스터는 복수의 스테이지들이 연결되고, 첫 번째 스테이지에는 상기 변환 스캔개시신호(STVP)가 입력단자에 제공되며, 각 스테이지들의 출력신호들을 상기 스캔 라인에 순차적으로 출력한다.

[0039] 액정 패널(500)은 두 기판간에 형성된 액정층을 포함하여 화상을 디스플레이한다. 액정 패널(500)을 등가적으로 나타낼 때, 스캔 신호를 전달하는 하나 이상의 스캔 라인(SL)과, 상기 스캔 라인(SL)과 교차하여 화상 신호를 전송하는 하나 이상의 데이터 라인(DL)과, 상기 스캔 라인(SL) 및 상기 데이터 라인(DL)에 의해 둘러싸인 영역에 형성되어 각각의 스캔 라인(SL) 및 데이터 라인(DL)에 연결된 스위칭 소자(TFT)를 포함한다.

[0040] 또한, 액정 패널(500)은 일단이 상기 스위칭 소자(TFT)에 연결되어, 상기 스위칭 소자(TFT)의 턴-온 동작에 따라 데이터 구동 전압에 비례하여 인공광 또는 자연광을 투과하는 액정 캐패시터(C1c)와, 일단이 상기 스위칭 소자(TFT)에 연결되어, 상기 스위칭 소자(TFT)의 턴-온시 상기 데이터 구동 전압을 축적하고, 상기 스위칭 소자(TFT)의 턴-오프시 축적된 데이터 구동 전압을 액정 캐패시터(C1c)에 인가하는 스토리지 캐패시터(Cst)를 포함한다.

[0041] 도 4는 상기한 도 3의 신호 변환부의 일 실시예를 설명하기 위한 블록도이다. 도 3 및 도 4를 참조하면, 본 발명의 일 실시예에 따른 신호 변환부(300)는 변환 제어부(310) 및 신호 출력부(320)를 포함하여, 타이밍 제어부(100)로부터 제공되는 로우 레벨의 신호를 하이 레벨로 변환하여 쉬프트 레지스터(400)에 출력한다.

[0042] 변환 제어부(310)는 블랭킹 지연부(312), 노어 게이트(316), 반전기(317) 및 D-플립플롭(318)을 포함하여, 타이밍 제어부(100)로부터 제공되는 제1 라인선택신호(CPV), 출력인에이블신호(OE), 출력 인에이블 블랭킹 신호(OECON) 및 원시 스캔개시신호(STV)를 제공받아, 제2 라인선택신호(CPVC), 제3 라인선택신호(CPVX), 홀수 라인

제어신호(OCS) 및 짝수 라인제어신호(ECS)를 신호 출력부(320)에 제공한다.

- [0043] 구체적으로, 블랭킹 지연부(312)는 원시 스캔개시신호(STV)를 반전시키는 반전기(313)와, 제1 입력단에 출력인 에이블신호(OE)를 제공받고, 반전된 출력 인에이블 블랭킹 신호(/OECON)를 제공받는 낸드게이트(314)를 포함한다.
- [0044] 노어 게이트(316)는 제1 입력단을 통해 제1 라인선택신호(CPV)를 제공받고, 제2 입력단을 통해 블랭킹 지연부(312)의 출력신호를 제공받아 노어 연산을 통해 생성한 제2 라인선택신호(CPVC)를 신호 출력부(320) 및 반전기(317)에 출력한다.
- [0045] 반전기(317)는 제2 라인선택신호(CPVC)를 반전시켜 제3 라인선택신호(CPVX)를 신호 출력부(320) 및 D-플립플롭(318)에 제공한다.
- [0046] D-플립플롭(318)은 원시 스캔개시신호(STV)에 의해 클리어되고, 제3 라인선택 신호(CPVA)를 연산하여 제1 출력단(Q)을 통해 짝수 라인제어신호(ECS)를 신호 출력부(320)에 출력하고, 제2 출력단(/Q)을 통해 홀수 라인제어신호(OCS)를 신호 출력부(320)에 출력한다.
- [0047] 신호 출력부(320)는 연산부(322), 개시 신호 선택부(324) 및 클럭 발생부(326)를 포함하여, 제2 라인선택신호(CPVC), 제3 라인선택신호(CPVX), 홀수 라인제어신호(OCS) 및 짝수 라인제어신호(ECS)를 제공받아, 제1 클럭(CKV), 제2 클럭(CKVB) 및 변환 스캔개시신호(STVP)를 쉬프트 레지스터(400)에 제공한다.
- [0048] 구체적으로, 연산부(322)는 제1 내지 제3 앤드게이트(322A, 322B, 322C), 오어 게이트(322D), 노어 게이트(322E), 반전기(322F), 그리고 제1 및 제2 다이오드(D1, D2)를 포함한다. 제1 앤드게이트(322A)는 제2 라인선택신호(CPVC)와 제3 라인선택신호(VPVX)를 앤드 연산하여 클럭 발생부(326B)에 제공한다. 제2 앤드게이트(322B)는 짝수 라인제어신호(OCS)와 제3 라인선택신호(VPVX)를 앤드 연산하여 오어 게이트(322D)에 제공한다.
- [0049] 제3 앤드게이트(322C)는 제2 라인선택신호(CPVC)와 원시 스캔개시신호(STV)를 앤드 연산하여 오어 게이트(322D) 및 제1 다이오드에 제공한다. 오어 게이트(322D)는 제2 앤드게이트(322B)로부터 제공되는 신호와 제3 앤드게이트(322C)로부터 제공되는 신호를 오어 연산하여 클럭 발생부(326A)에 제공한다.
- [0050] 노어 게이트(322E)는 제3 라인선택신호(VPVX)와 원시 스캔개시신호(STV)를 노어 연산하여 클럭 발생부(326)에 제공한다. 반전기(322F)는 원시 스캔개시신호(STV)를 반전시켜 제2 다이오드(D2)에 제공한다.
- [0051] 제1 다이오드(D1)의 애노드는 제2 앤드게이트(322B)의 출력단에 연결되고, 캐소드는 개시 신호 선택부(324)에 연결되며, 제2 다이오드(D2)의 애노드는 제1 다이오드(D1)의 캐소드에 연결되고, 캐소드는 반전기(322F)의 출력단에 연결된다.
- [0052] 개시 신호 선택부(324)는 앤드 게이트(324A) 및 제1 스위칭부(SW1)를 포함하여 원시 스캔개시신호(STV)와 제3 라인선택신호(CPVX)를 근거로 변환 스캔개시신호(STVP)의 출력을 제어한다.
- [0053] 클럭 발생부(326)는 제2 스위칭부(326A), 충전공유부(326B)를 포함한다. 제2 스위칭부(326A)는 제2 및 제3 스위치(SW1, SW2)로 이루어져, 외부로부터 제공되는 제1 클럭공유제어신호(CKVBCS)와 제2 클럭공유제어신호(CKVCS) 각각을 근거로 제1 클럭 및 제2 클럭(CKV, CKVB)의 출력을 스위칭 제어한다. 충전공유부(326B)는 제3 내지 제6 다이오드(D3-D6)를 포함하여, 제2 및 제3 스위치(SW1, SW2)의 제어에 응답하여 제1 앤드게이트(322A)로부터 출력되는 신호와 오어 게이트(322D)로부터 출력되는 신호를 레벨-업시켜 제1 클럭(CKV) 또는 제2 클럭(CKVB)을 출력한다.
- [0054] 그러면, 첨부하는 파형도들을 참조하여 상기 타이밍 제어부로부터 제공되는 로우 레벨의 신호를 하이 레벨의 신호로 변환하여 쉬프트 레지스터(400)에 제공하는 신호 변환부의 동작을 설명한다.
- [0055] 도 5a 및 도 5b는 출력인에이블신호(OE)에 따라 레벨-업되어 출력되는 제1 클럭(CKV)과, 제1 개시신호(STV)에 따라 레벨-업되어 출력되는 제2 개시신호(STVP)를 설명하기 위한 파형도이다.
- [0056] 도 5a에 도시한 바와 같이, 하이 상태와 로우 상태를 반복하는 출력인에이블신호(OE)가 입력됨에 따라, 상기 출력인에이블신호(OE)의 1주기를 1/2주기로 하는 제1 클럭(CKV)이 출력된다. 구체적으로, 상기 출력인에이블신호(OE)가 임의의 주기에서 라이징되는 시점부터 일정 시간(t_{dfoe})후에 상기 제1 클럭(CKV)은 라이징되고, 상기 출력인에이블신호(OE)가 다음 주기에서 라이징되는 시점부터 일정 시간(t_{dfoe})후에 상기 제1 클럭(CKV)은 폴링된다. 상기 출력인에이블신호(OE)가 0V와 3.3V 상태를 반복하는 로우 레벨의 신호라면 상기 제1 클럭(CKV)

은 -30V와 40V 상태를 반복하는 하이 레벨의 신호이다.

- [0057] 도면상에서는 제1 클럭(CKV)만 도시하였으나, 제2 클럭(CKVB)은 상기 제1 클럭(CKV)과 위상이 180도 반전되는 점을 감안하면 상기 출력인에이블신호(OE)가 상기 임의의 주기에서 라이징되는 시점부터 일정 시간(t_{drOE})후에 상기 제2 클럭(CKVB)은 폴딩되고, 상기 출력인에이블신호(OE)가 상기 다음 주기에서 폴딩되는 시점부터 일정 시간(t_{drOE}) 후에 상기 제2 클럭(CKVB)은 라이징된다.
- [0058] 도 5b에 도시한 바와 같이, 타이밍 제어부(100)로부터 제공되는 로우 레벨의 상기 제1 개시신호(STV)가 로우 상태에서 하이 상태로 라이징됨에 따라, 상기 제2 개시신호(STVP)는 라이징되고, 상기 제1 개시신호(STV)가 하이 상태에서 로우 상태로 폴딩됨에 따라, 상기 제2 개시신호(STVP)는 폴딩된다. 여기서, 제1 개시신호(STV)의 1/2 레벨 시점부터 상기 제2 개시신호(STVP)의 1/2 레벨 시점까지는 라이징 시간(t_{drSTVP})이 소요되고, 상기 제1 개시신호(STV)가 완전 폴딩된 후부터 상기 제2 개시신호(STVP)가 1/2 레벨까지 폴딩될 때까지는 폴 시간(t_{dfSTVP})이 소요된다.
- [0059] 이처럼, 타이밍 제어부로부터 로우 레벨의 스캔개시신호를 제공받더라도 이를 레벨-업시켜 액정 패널에 탑재되는 쉬프트 레지스터에 제공할 수 있으므로 상기 액정 패널의 스캔 라인에 연결된 아몰퍼스-실리콘 박막 트랜지스터를 턴-온시키기에 충분하다.
- [0060] 도 6a 내지 도 6c는 상기한 도 3의 입출력 파형을 설명하기 위한 도면이다. 특히 도 6a는 제1 클럭(CKV)과 제2 클럭(CKVB)의 초기 파형을 설명하기 위한 도면이고, 도 6b는 입력되는 제1 라인선택신호(CPV)에 대응하여 지연되어 출력되는 제1 클럭(CKV)과 제2 클럭(CKVB) 파형을 설명하기 위한 도면이며, 도 6c는 입력되는 제1 개시신호(STV)의 효과를 설명하기 위한 파형도이다.
- [0061] 도 6a에 도시한 바와 같이, 본 발명에 따른 신호 변환부는 초기 구동시 게이트 오프 전압인 제1 전원전압(VOFF)에서 게이트 온 전압인 제2 전원전압(VON)으로 천이되기 이전에 제1 중간 전압(V1)을 경유하여 천이되고, 상기 제2 전원전압(VON)에서 상기 제1 전원전압(VOFF)으로 천이되기 이전에 일정 레벨의 제2 중간 전압(V2)을 경유하여 천이되는 제1 클럭(CKV)을 출력한다.
- [0062] 또한, 본 발명에 따른 신호 변환부는 초기 구동시 제2 전원전압(VON)에서 제1 전원전압(VOFF)으로 천이되기 이전에 일정 레벨의 제2 중간 전압(V2)을 경유하여 천이되고, 제1 전원전압(VOFF)에서 제2 전원전압(VON)으로 천이되기 이전에 일정 레벨의 제1 중간 전압(V1)을 경유하여 천이되는 제2 클럭(CKVB)을 출력한다.
- [0063] 한편, 도 6b에 도시한 바와 같이, 본 발명에 따른 신호 변환부는 로우 상태에서 하이 상태로 천이되는 로우 레벨의 제1 라인선택신호(CPV)가 입력됨에 따라, 일정 시간 후에 로우 상태에서 하이 상태로 천이하는 하이 레벨의 제1 클럭(CKV)을 출력하고, 하이 상태에서 로우 상태로 천이하는 하이 레벨의 제2 클럭(CKVB)을 출력한다.
- [0064] 한편, 도 6c에 도시한 바와 같이, 본 발명에 따른 신호 변환부는 일정 주기로 하이 상태와 로우 상태를 반복하는 로우 레벨의 제1 라인선택신호(CPV)가 인가되고, 제1 개시신호(STV)가 로우 상태에서 하이 상태로 천이됨에 따라, 상기 제1 라인선택신호(CPV)에 동기하여 게이트 오프 전압, 즉 제1 전원전압(VOFF)과 게이트 온 전압, 즉 제2 전원전압(VON)을 반복하는 하이 레벨의 제1 클럭(CKV)을 출력하고, 상기 제1 클럭(CKV)과 위상이 반전된 하이 레벨의 제2 클럭(CKVB)을 출력한다.
- [0065] 도 7은 상기한 도 3의 신호 변환부의 다른 실시예를 설명하기 위한 블록도이다. 도 3 및 도 7을 참조하면, 본 발명의 다른 실시예에 따른 신호 변환부(600)는 변환 제어부(610), 신호 출력부(620) 및 방전부(630)를 포함하여, 타이밍 제어부(100)로부터 제공되는 로우 레벨의 신호 및 클럭을 하이 레벨로 변환하여 스캔 드라이버부, 즉 쉬프트 레지스터(400)에 출력한다.
- [0066] 변환 제어부(610)는 블랭킹 지연부(611), 노어 게이트(612), 반전기(613) 및 D-플립플롭(614)을 포함하여, 타이밍 제어부(100)로부터 제공되는 제1 라인선택신호(CPV), 출력인에이블신호(OE), 출력 인에이블 블랭킹 신호(OECON) 및 원시 스캔개시신호(STV)를 제공받아, 제2 라인선택신호(CPVX), 홀수 라인제어신호(OCS) 및 짝수 라인제어신호(ECS)를 신호 출력부(620)에 제공한다.
- [0067] 구체적으로, 블랭킹 지연부(611)는 원시 스캔개시신호(STV)와 출력인에이블신호(OE)와 출력 인에이블 블랭킹 신호(OECON)를 제공받아 블랭킹 지연 신호(OEI)를 노어 게이트(612)에 출력한다.
- [0068] 노어 게이트(612)는 상기 블랭킹 지연 신호(OEI)와 제1 라인선택신호(CPV)를 노어 연산하여 생성한 제2 라인선

택신호(CPVC)를 반전기(613)에 출력한다.

- [0069] 반전기(613)는 노어 게이트(612)로부터 제공되는 제2 라인선택신호(CPVC)를 반전한 제3 라인선택신호(CPVX)를 D-플립플롭(614)에 제공한다.
- [0070] D-플립플롭(614)은 원시 스캔개시신호(STV)에 의해 클리어되고, 제3 라인선택신호(CPVX)를 연산하여 짝수 라인 제어신호(ECS) 및 홀수 라인제어신호(OCs)를 제1 서브-로직부(622A)에 제공한다.
- [0071] 신호 출력부(620)는 클럭발생부(622), 개시 신호발생부(624) 및 충전공유부(616)를 포함하여, 변환 제어부(610)로부터 제공되는 제2 라인선택신호(CPVX), 홀수 라인제어신호(OCs) 및 짝수 라인제어신호(ECS)와, 외부로부터 제공되는 제1 클럭공유제어신호(CKVCS) 및 제2 클럭공유제어신호(CKVBCS)를 근거로 제1 클럭(CKV), 제2 클럭(CKVB) 및 변환 스캔개시신호(STVP)를 쉬프트 레지스터(400)에 제공한다.
- [0072] 구체적으로, 클럭발생부(622)는 제1 서브-로직부(622A), 제1 전원전압(VOFF) 및 제2 전원전압(VON)에 각각 연결된 제1 버퍼(622B) 및 제1 전원전압(VOFF) 및 제2 전원전압(VON)에 각각 연결된 제2 버퍼(622C)를 포함하고, 제1 서브-로직부(622A)는 제2 라인선택신호(CPVX), 홀수 라인제어신호(OCs) 및 짝수 라인제어신호(ECS)를 근거로 클럭 발생을 위한 제1 및 제2 신호와, 충전 공유를 제어하는 신호를 충전공유부(626)에 출력한다.
- [0073] 개시 신호 발생부(624)는 제2 서브-로직부(624A) 및 제3 버퍼(624B)를 포함하고, 제2 서브-로직부(624A)는 원시 스캔개시신호(STV)와 제3 라인선택신호(CPVX)를 근거로 변환 스캔개시신호(STVP)를 제3 버퍼(624B)를 경유하여 출력한다.
- [0074] 충전공유부(626)는 다이오드(D7), 콜렉터가 다이오드(D7)의 캐소드에 연결된 제1 트랜지스터(Q1), 애노드가 제1 트랜지스터(Q1)의 에미터에 연결되고 캐소드가 제1 버퍼(622B)의 출력단에 연결된 다이오드(D8)를 포함하여, 상기 충전 공유를 제어하는 신호에 의해 제1 트랜지스터(Q1)가 턴-온됨에 따라, 제2 클럭공유제어신호(CKVBCS)를 근거로 레벨-업된 하이 레벨의 제1 클럭(CKV)을 출력한다.
- [0075] 또한, 충전공유부(616)는 다이오드(D9), 콜렉터가 다이오드(D9)의 캐소드에 연결된 제2 트랜지스터(Q2), 애노드가 제2 트랜지스터(Q2)의 에미터에 연결되고 캐소드가 제2 버퍼(622C)의 출력단에 연결된 다이오드(D10)를 포함하여, 상기 충전 공유를 제어하는 신호에 의해 제2 트랜지스터(Q2)가 턴-온됨에 따라, 제1 클럭공유제어신호(CKVCS)를 근거로 레벨-업된 하이 레벨의 제2 클럭(CKVB)을 출력한다.
- [0076] 방전부(630)는 제3 트랜지스터(Q3), 상기 제3 트랜지스터(Q3)의 에미터와 베이스간에 연결된 제1 저항(R1), 상기 제3 트랜지스터(Q3)의 콜렉터에 연결된 제2 저항(R2)을 포함한다. 외부로부터 방전제어신호(DISH)가 입력됨에 따라, 상기 제3 트랜지스터(Q3)는 턴-온되어 제1 전원전압(VOFF)이 연결된 단자와 그라운드된 단자(GND)에 연결시켜 방전 동작을 고속화한다. 이에 따라, 액정 패널의 구동 차단 시간을 줄일 수 있다.
- [0077] 이상에서는 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

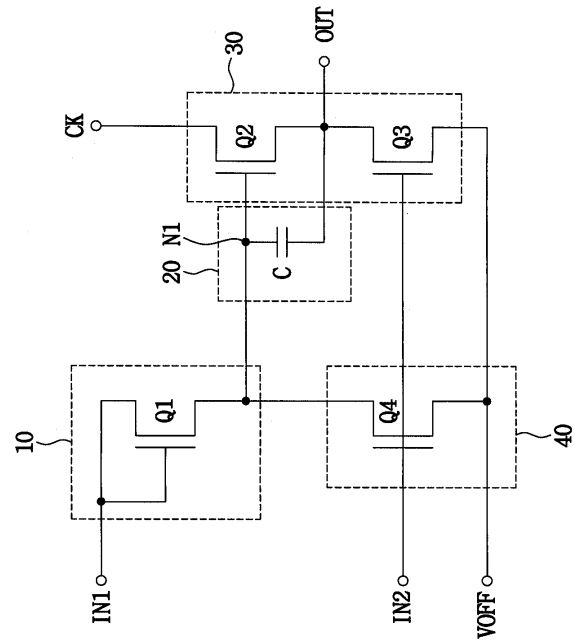
발명의 효과

- [0078] 이상에서 설명한 바와 같이, 본 발명에 따르면 일반적으로 타이밍 제어부에서 발생하는 대략 3.3V 수준의 로우 레벨의 제어신호나 클럭을 제공받더라도 -30에서 40V 범위의 하이 레벨을 갖도록 제어신호 및 클럭을 레벨-업시키므로써, 액정 패널에 탑재된 쉬프트 레지스터를 안정된 환경하에서 동작시킬 수 있다.
- [0079] 또한, 액정 패널이 대형화되어 스캔 라인의 길이 및 상기 스캔 라인에 연결된 스위칭 소자의 수가 증가하더라도 레벨-업된 제어신호 및 클럭을 이용하여 상기 스캔 라인을 액티브시키므로 스캔 라인의 왜곡을 줄일 수 있고, 이에 따라 표시 품질을 향상시킬 수 있다.
- [0080] 또한, 상기한 제어신호 및 클럭을 생성하는 신호 변환 장치에 제1 전원전압을 그라운드시키는 별도의 방전부를 더 구비하므로써, 상기 액정 패널의 구동 차단시간을 줄일 수 있다.

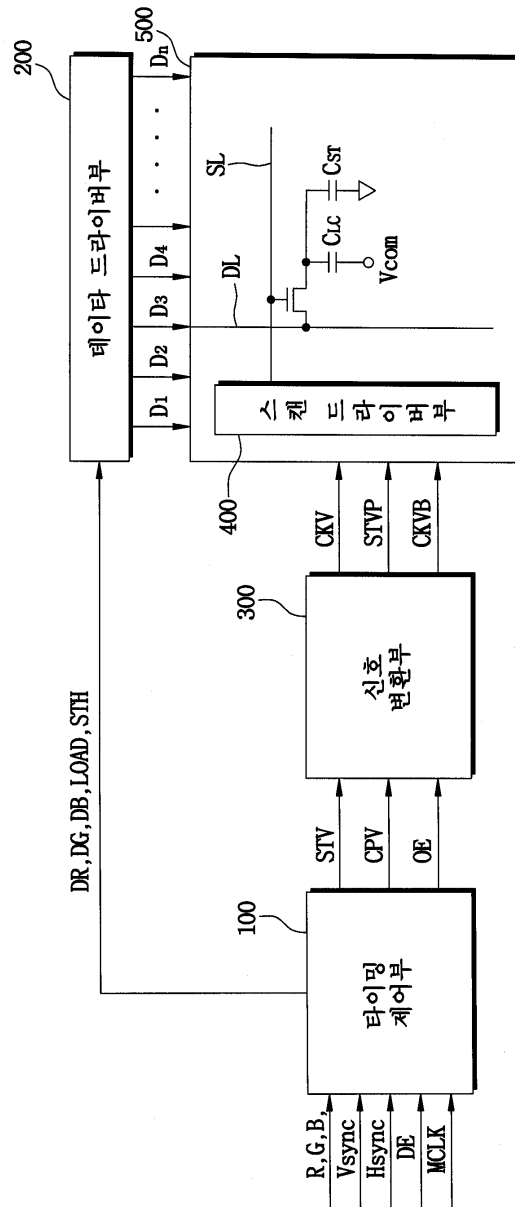
도면의 간단한 설명

- [0001] 도 1은 일반적인 쉬프트 레지스터 회로를 설명하기 위한 도면으로, 특히 스캔 구동 회로를 설명하기 위한 도면이다.

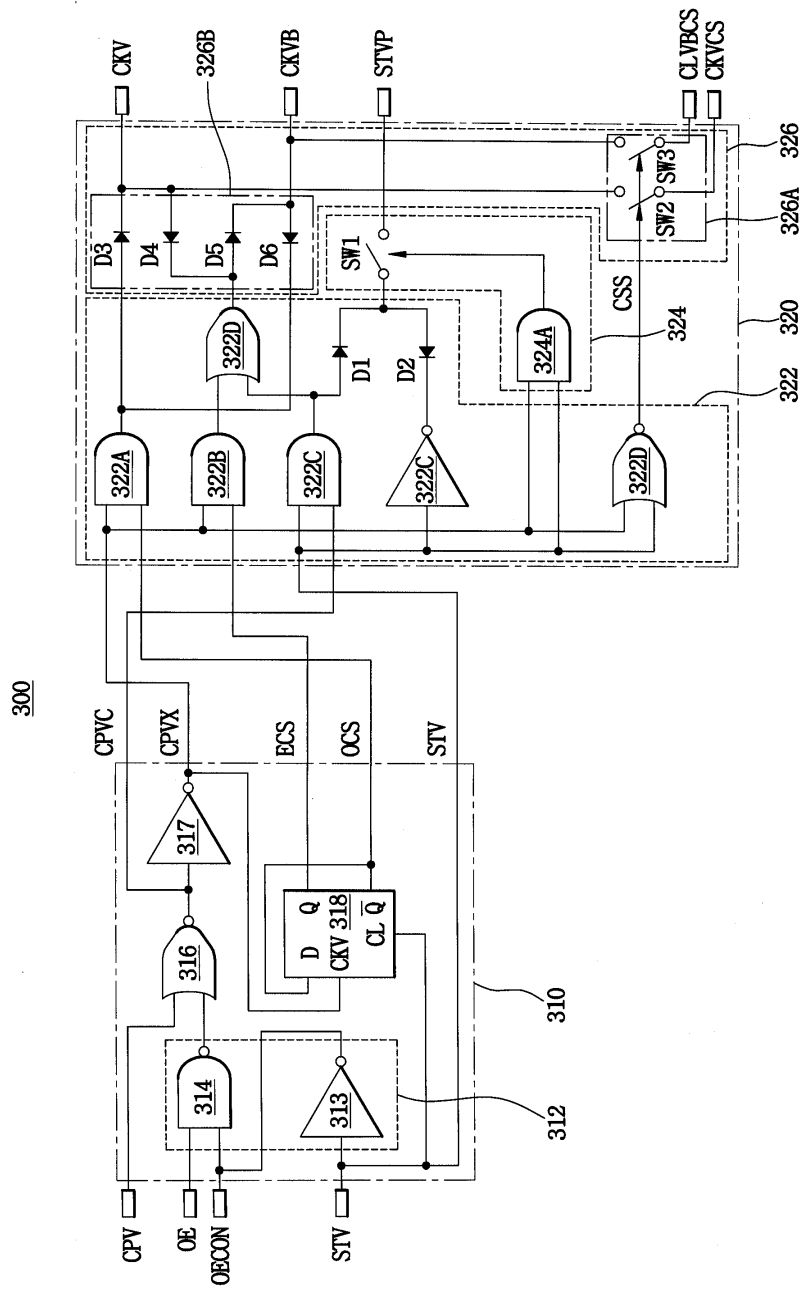
도면2



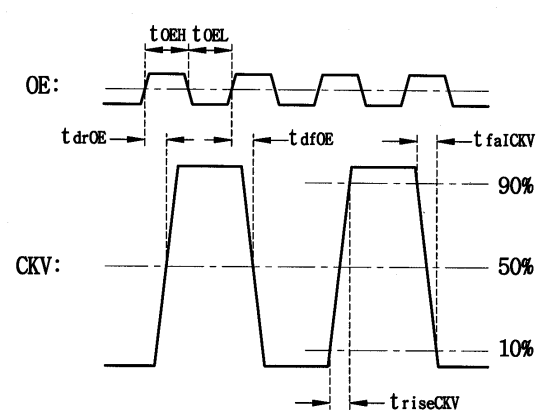
도면3



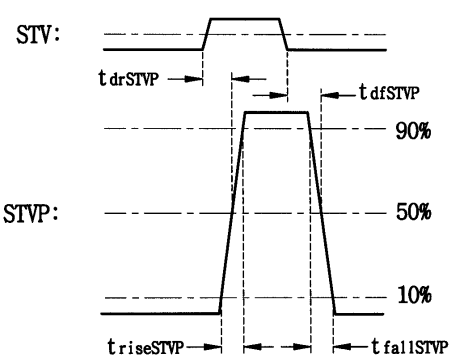
도면4



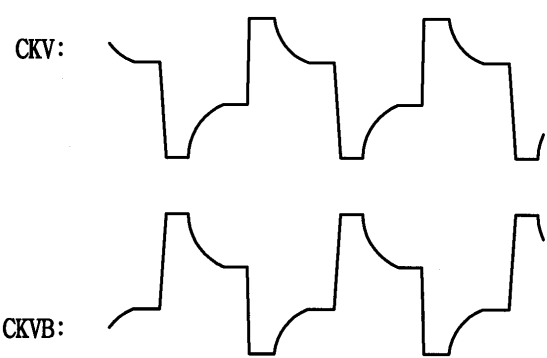
도면5a



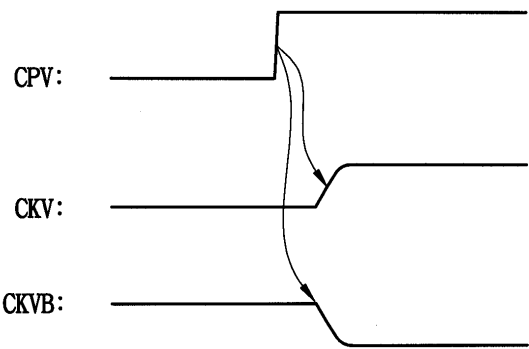
도면5b



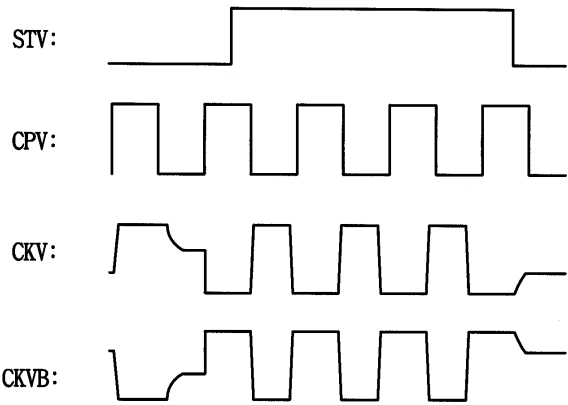
도면6a



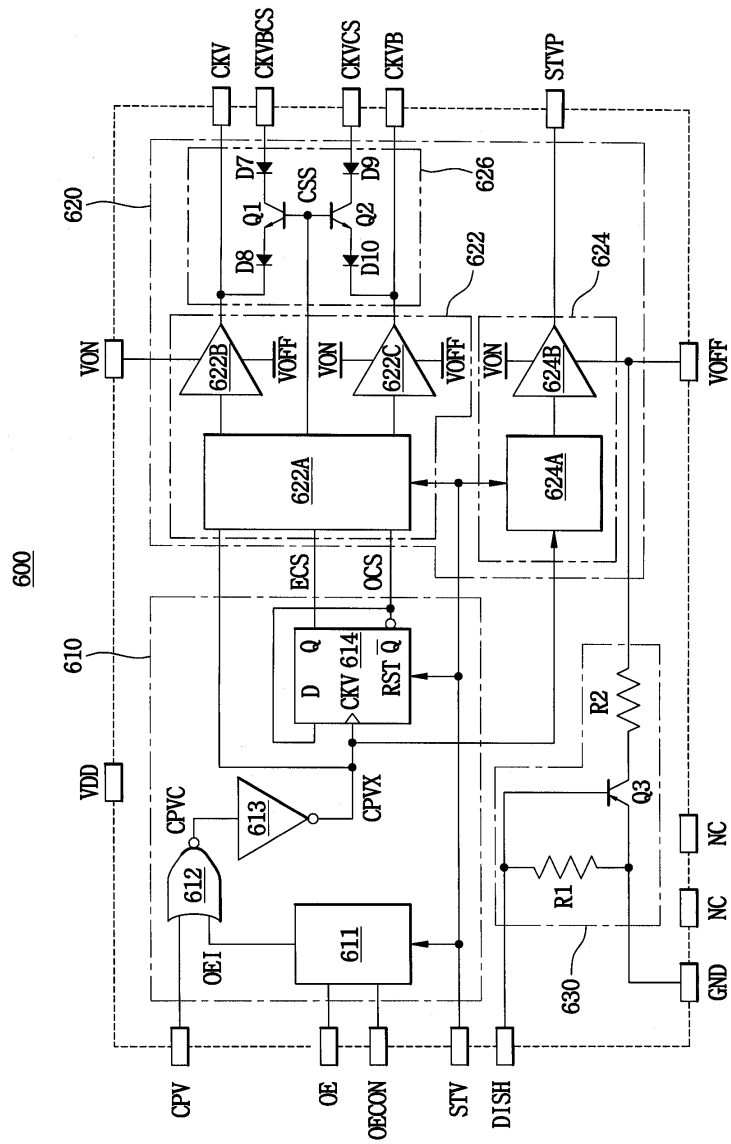
도면6b



도면6c



도면7



专利名称(译)	信号转换装置和具有该装置的显示装置		
公开(公告)号	KR100951901B1	公开(公告)日	2010-04-09
申请号	KR1020030056383	申请日	2003-08-14
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	MOON SEUNGHWAN		
发明人	MOON,SEUNGHWAN		
IPC分类号	G09G3/36 G02F1/133 G09G3/20 G09G5/00 G11C19/28		
CPC分类号	G09G3/3677 G09G3/3674		
代理人(译)	PARK , YOUNG WOO		
其他公开文献	KR1020050018491A		
外部链接	Espacenet		

摘要(译)

公开了一种用于驱动移位寄存器的信号转换器和具有该信号转换器的显示装置。转换控制单元接收用于选择第一扫描线的基元扫描开始信号，用于选择下一条扫描线的选通信号，以及用于控制扫描线驱动器的输出的输出使能信号，分别是奇数和偶数线控制信号。信号输出单元输出第二和第三线选择信号，基于奇数和偶数线控制信号和源扫描开始信号的电平第一和第二时钟以及用于选择到移位寄存器的第一扫描线的高电平转换扫描开始信号。因此，即使当提供由定时控制单元产生的低电平控制信号或时钟时，形成在显示面板上的移位寄存器也可以通过适合于驱动的控制信号和时钟来升级。

