



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2009년05월07일  
(11) 등록번호 10-0895305  
(24) 등록일자 2009년04월21일

(51) Int. Cl.

G02F 1/133 (2006.01)

(21) 출원번호 10-2002-0056508  
(22) 출원일자 2002년09월17일  
심사청구일자 2007년09월17일  
(65) 공개번호 10-2004-0026009  
(43) 공개일자 2004년03월27일

(56) 선행기술조사문헌  
KR1020030021873 A  
KR1020030035397 A

전체 청구항 수 : 총 7 항

(73) 특허권자

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

문승환

경기도용인시수지읍상현리현대6차아파트205동1504호(만현마을)

(74) 대리인

팬코리아특허법인

심사관 : 남기영

**(54) 액정 표시 장치 및 그 구동 방법**

**(57) 요약**

본 발명은 액정 표시 장치 및 그 구동 방법에 관한 것이다.

본 발명에서는 다수의 게이트 라인 및 데이터 라인이 각각 행과 열 방향으로 형성되어 있으며, 상기 게이트 라인 과 데이터 라인의 교차로 정의되는 영역에 각각 상기 게이트 라인 및 데이터 라인에 연결되어 있는 스위칭 소자를 가지는 다수의 화소가 형성되어 있는 액정 패널; 상기 게이트 라인으로 상기 스위칭 소자를 구동시키기 위한 게이트 구동 전압을 공급하는 게이트 구동부; 및 인가되는 데이터 신호에 따라 해당하는 계조 전압을 상기 데이터 라인으로 공급하는 데이터 구동부를 포함하고, 상기 게이트 구동 전압은 Von1에서 Von2로 ΔV만큼 전압 강하

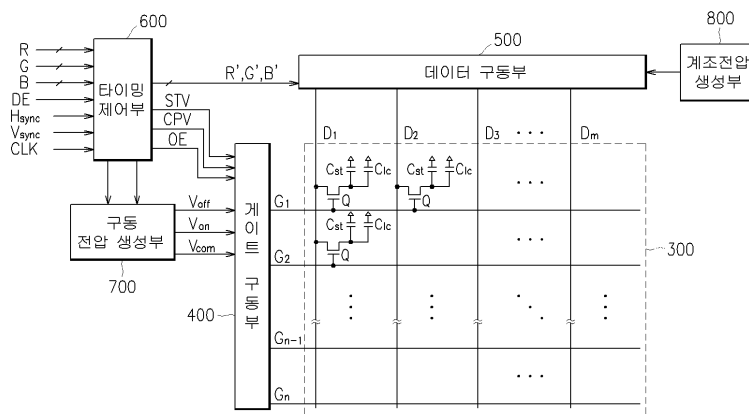
$$\frac{(Von1 + Vconstant)}{2} - \left[ \frac{(Von1 + Vconstant)}{2} * 10\% \right] \leq Von2$$

$$\leq \frac{(Von1 + Vconstant)}{2} + \left[ \frac{(Von1 + Vconstant)}{2} * 10\% \right]$$

하며, , Von1>Von2를 만족한다.

이러한 본 발명에 따르면, 액정 표시 장치의 구동 능력을 떨어뜨리지 않고 게이트 온 전압을 낮추므로써, 킥백 전압을 줄일 수 있다. 또한, 킥백 전압을 잔상을 발생시키지 않은 낮은 전압이 되도록 하여, 잔상을 효과적으로 제거할 수 있다.

대표도 - 도8



**특허청구의 범위**

**청구항 1**

다수의 게이트 라인 및 데이터 라인이 각각 행과 열 방향으로 형성되어 있으며, 상기 게이트 라인과 데이터 라인의 교차로 정의되는 영역에 각각 상기 게이트 라인 및 데이터 라인에 연결되어 있는 스위칭 소자를 가지는 다수의 화소가 형성되어 있는 액정 패널;

상기 게이트 라인으로 상기 스위칭 소자를 구동시키기 위한 게이트 구동 전압을 공급하는 게이트 구동부; 및  
인가되는 데이터 신호에 따라 해당하는 계조 전압을 상기 데이터 라인으로 공급하는 데이터 구동부를 포함하고,

상기 게이트 구동부는 서로 다른 레벨을 가지는 게이트 구동 전압을 선택적으로 공급하는 액정 표시 장치.

**청구항 2**

다수의 게이트 라인 및 데이터 라인이 각각 행과 열 방향으로 형성되어 있으며, 상기 게이트 라인과 데이터 라인의 교차로 정의되는 영역에 각각 상기 게이트 라인 및 데이터 라인에 연결되어 있는 스위칭 소자를 가지는 다수의 화소가 형성되어 있는 액정 패널;

상기 게이트 라인으로 상기 스위칭 소자를 구동시키기 위한 게이트 구동 전압을 공급하는 게이트 구동부; 및  
인가되는 데이터 신호에 따라 해당하는 계조 전압을 상기 데이터 라인으로 공급하는 데이터 구동부를 포함하고,

상기 게이트 구동 전압은 Von1에서 Von2로 ΔV만큼 전압 강하하며, 다음의 조건을 만족하는 액정 표시 장치.

$$\frac{(Von1 + Vconstant)}{2} - \left[ \frac{(Von1 + Vconstant)}{2} * 10\% \right] \leq Von2$$

$$\leq \frac{(Von1 + Vconstant)}{2} + \left[ \frac{(Von1 + Vconstant)}{2} * 10\% \right]$$

Von1>Von2

**청구항 3**

제2항에 있어서,

상기 계조 전압은 동일 계조를 나타내는 정극성 전압(Vn+)와 부극성 전압(Vn-)으로 이루어지고, 다음의 조건을 만족하는 액정 표시 장치.

$$(Vn^+ + Vn^-)/2 = Vconstant, \text{ 여기서, } n=1, 2, 3, \dots$$

**청구항 4**

제1항 또는 제2항에 있어서

일정 레벨의 전압을 발생하고, 상기 발생된 전압이 상기 제1 스위치를 통해 출력되는 전압원;

상기 전압원의 전압을 분압하는 전압 분압부;

상기 전압 분압부를 통해 인가되는 전류를 충전하여 상기 제1 스위치의 턴 온 전압을 형성하고, 상기 제2 스위치의 턴 온시 상기 스위치 제어부의 출력 전압에 따라 상기 제2 스위치의 턴 오프 전압을 형성하는 제1 커패시터;

상기 제1 커패시터와 상기 제2 스위치에 연결되며, 일정 주기의 펄스 신호를 발생하여 상기 제2 스위치의 턴 온/오프를 제어하고, 상기 제1 스위치의 턴 오프를 제어하여 상기 게이트 구동 전압에 해당하는 출력 전압이 생성되도록 하는 스위치 제어부; 및

상기 제1 스위치를 통해 인가되는 전류를 충전하고, 상기 제2 스위치 턴 온시 충전 전류를 설정된 시정수로 상

기 제2 스위치를 통해 방전하는 시정수 결정부를 포함하며,

상기 제1 스위치가 턴 온되면 상기 제2 스위치가 턴 오프되고, 상기 제2 스위치가 턴 온되면 상기 제1 스위치가 턴 오프되는 구동 전압 생성부를 더 포함하는 액정 표시 장치.

**청구항 5**

제4항에 있어서

상기 제1 스위치는 PNP 바이폴라 트랜지스터이고, 상기 제2 스위치는 NPN 바이폴라 트랜지스터인 것을 특징으로 하는 액정 표시 장치.

**청구항 6**

제4항에서,

상기 전압 분압부는,

상기 전압원과 제1 스위치의 접점에 일단이 연결된 제2 저항과, 상기 제2 저항의 타단에 일단이 연결되고 타단이 접지된 제3 저항으로 이루어지며, 상기 제2 및 제3 저항의 접점이 상기 제1 스위치의 베이스와 상기 제1 커패시터의 일단에 연결되며, 다음의 조건을 만족하는 액정 표시 장치.

$$\frac{V_{be2}}{V_n} \leq \frac{R1}{R1+R2} < \frac{(V_{be2}+(V_{high}-V_{low}))}{V_n}$$

Vbe2: 상기 PNP 트랜지스터의 베이스와 이미터간의 전압,

Vn : 상기 전압원에서 출력하는 전압,

Vhigh: 상기 스위치 제어부에서 출력하는 하이 레벨 전압,

Vlow: 상기 스위치 제어부에서 출력하는 로우 레벨 전압.

**청구항 7**

다수의 게이트선, 상기 다수의 게이트선에 절연되어 교차하는 다수의 데이터선, 상기 다수의 데이터선과 상기 게이트선이 교차하는 영역에 형성되며 각각 상기 게이트선 및 데이터선에 연결되어 있는 스위칭 소자를 가지는 다수의 화소를 포함하는 액정 표시 장치의 구동 방법에 있어서,

a) 상기 데이터선으로 인가되는 화상 데이터에 따른 계조 전압--여기서, 상기 계조 전압은 동일 계조를 나타내는 정극성 전압(Vn+)와 부극성 전압(Vn-)으로 이루어지고,  $(Vn^+ + Vn^-)/2 = Vconstant$ , 여기서, n=1, 2, 3, ...의 조건을 만족함--을 공급하는 단계; 및

b) 상기 게이트선으로 게이트 구동 전압--여기서, 상기 게이트 구동 전압은 Von1에서 Von2로 ΔV만큼 전압 강

$$\frac{(Von1 + Vconstant)}{2} - [ \frac{(Von1 + Vconstant)}{2} * 10\% ] \leq Von2$$

$$\leq \frac{(Von1 + Vconstant)}{2} + [ \frac{(Von1 + Vconstant)}{2} * 10\% ]$$

하하며, Von2는

(여기서,

Von1>Von2)의 조건을 만족함--을 공급하여 상기 데이터 전압이 화소로 인가되도록 하는 단계

를 포함하는 액정 표시 장치의 구동 방법.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

<12> 본 발명은 액정 표시 장치에 관한 것으로, 더욱 상세하게 말하자면, 잔상을 제거한 액정 표시 장치 및 그 구동

방법에 관한 것이다.

- <13> 일반적인 액정 표시 장치(liquid crystal display, LCD)는 두 표시판과 그 사이에 들어 있는 유전율 이방성(dielectric anisotropy)을 갖는 액정층을 포함한다. 액정층에 전계를 인가하고, 이 전계의 세기를 조절하여 액정층을 통과하는 빛의 투과율을 조절함으로써 원하는 화상을 얻는다. 이러한 액정 표시 장치는 휴대가 간편한 평판 표시 장치(flat panel display, FPD) 중에서 대표적인 것으로서, 이 중에서도 박막 트랜지스터(thin film transistor, TFT)를 스위칭 소자로 이용한 TFT-LCD가 주로 이용되고 있다.
- <14> 박막 트랜지스터가 형성되는 표시판에는 복수의 게이트선과 데이터선이 각각 행과 열 방향으로 형성되어 있고, 박막 트랜지스터를 통하여 이들 게이트선과 데이터선에 연결된 화소 전극이 형성되어 있다. 박막 트랜지스터는 게이트선을 통해 전달되는 게이트 신호에 따라 데이터선을 통해 전달되는 데이터 신호를 제어하여 화소 전극으로 전송한다. 게이트 신호는 구동 전압 생성부에서 만들어진 게이트 온 전압과 게이트 오프 전압을 공급받는 복수의 게이트 구동 IC(integrated circuit)가 신호 제어부로부터의 제어 신호에 따라 이들을 조합하여 만들어 낸다. 데이터 신호는 신호 제어부로부터의 계조 신호를 복수의 데이터 구동 IC가 아날로그 전압으로 변환함으로써 얻어진다.
- <15> 이러한 액정 표시 장치는 정지 화상의 표시뿐만 아니라 동화상의 표시에도 이용된다. 그러나, 동화상을 표시하는 경우나 동일한 패턴의 화상을 일정 시간 동안 표시하는 경우에는 액정의 특성에 의하여 잔상이 발생하게 된다. 잔상은 1 프레임의 화상을 표시한 다음에 다음 프레임의 화상을 표시하는 경우에, 이전 프레임의 화면 패턴이 사라지지 않고 그대로 남아 현재 프레임의 화상을 표시하는데 영향을 미치는 현상을 나타낸다.
- <16> 잔상은 기존의 화면 패턴이 새로운 화면에 영향을 주기 때문에 시인성에 상당한 악영향을 끼치는 불량 중 하나이다. 잔상에 영향을 미치는 요인으로는 액정내의 이온 불순물 농도, 배향력의 세기, 킥백 현상 등 다양하다.
- <17> 예를 들어, 이온 불순물의 농도가 적절하지 않아서 체적으로 액정내에 존재하는 이온 불순물들이 어떠한 이유로 폴리마이드(polimide) 필름에 흡착될 경우 계조 전압이 인가되지 않은 상태에서도 잔류 DC 전압이 남게 된다. 따라서, 이 잔류 DC 전압이 액정 분자에 작용할 경우 해당 화상이 액정 패널에 그대로 남게 되어 잔상이 발생하게 된다.
- <18> 이러한 이유로 인하여, 액정내의 이온 불순물의 농도를 최적으로 조절하고 배향력을 가능한 증가시키는 방향으로 액정 표시 장치 제조가 이루어지고 있으며, 액정 표시 장치의 구동 방법을 개선하여 킥백 전압량을 감소시키는 방법 등을 사용하여 액정의 응답 속도를 개선시키는 노력이 이루어지고 있다.
- <19> 그러나, 킥백 전압량을 감소시키는 것만으로는 잔상을 제거하는데 한계가 있으며, 여전히 잔상이 발생하는 문제점이 있다.

**발명이 이루고자 하는 기술적 과제**

- <20> 그러므로, 본 발명이 이루고자 하는 기술적 과제는 액정 표시 장치의 잔상을 제거하여 화질을 향상시키고자 하는데 있다.

**발명의 구성 및 작용**

- <21> 본 발명의 기술적 과제를 달성하기 위한 본 발명의 특징에 따른 액정 표시 장치는, 다수의 게이트 라인 및 데이터 라인이 각각 행과 열 방향으로 형성되어 있으며, 상기 게이트 라인과 데이터 라인의 교차로 정의되는 영역에 각각 상기 게이트 라인 및 데이터 라인에 연결되어 있는 스위칭 소자를 가지는 다수의 화소가 형성되어 있는 액정 패널; 상기 게이트 라인으로 상기 스위칭 소자를 구동시키기 위한 게이트 구동 전압을 공급하는 게이트 구동부; 및 인가되는 데이터 신호에 따라 해당하는 계조 전압을 상기 데이터 라인으로 공급하는 데이터 구동부를 포함하고, 상기 게이트 구동부는 서로 다른 레벨을 가지는 게이트 구동 전압을 선택적으로 공급한다.
- <22> 본 발명의 다른 특징에 따른 액정 표시 장치는, 다수의 게이트 라인 및 데이터 라인이 각각 행과 열 방향으로 형성되어 있으며, 상기 게이트 라인과 데이터 라인의 교차로 정의되는 영역에 각각 상기 게이트 라인 및 데이터 라인에 연결되어 있는 스위칭 소자를 가지는 다수의 화소가 형성되어 있는 액정 패널; 상기 게이트 라인으로 상기 스위칭 소자를 구동시키기 위한 게이트 구동 전압을 공급하는 게이트 구동부; 및 인가되는 데이터 신호에 따라 해당하는 계조 전압을 상기 데이터 라인으로 공급하는 데이터 구동부를 포함하고, 상기 게이트 구동 전압은 Von1에서 Von2로 ΔV만큼 전압 강하하며,

$$\frac{(Von1 + Vconstant)}{2} - \left[ \frac{(Von1 + Vconstant)}{2} * 10\% \right] \leq Von2$$

$$\leq \frac{(Von1 + Vconstant)}{2} + \left[ \frac{(Von1 + Vconstant)}{2} * 10\% \right], Von1 > Von2 \text{를 만족한다.}$$

<23> 여기서, 상기 계조 전압은 동일 계조를 나타내는 정극성 전압(Vn+)와 부극성 전압(Vn-)으로 이루어지고,  $(Vn^+ + Vn^-)/2 = Vconstant$ , 여기서, n=1, 2, 3, ...의 조건을 만족한다.

<24> 이외에도, 일정 레벨의 전압을 발생하고, 발생된 전압이 상기 제1 스위치를 통해 출력되는 전압원; 상기 전압원의 전압을 분압하는 전압 분압부; 상기 전압 분압부를 통해 인가되는 전류를 충전하여 상기 제1 스위치의 턴 온 전압을 형성하고, 상기 제2 스위치의 턴 온시 상기 스위치 제어부의 출력 전압에 따라 상기 제2 스위치의 턴 오프 전압을 형성하는 제1 커패시터; 상기 제1 커패시터와 상기 제2 스위치에 연결되며, 일정 주기의 펄스 신호를 발생하여 상기 제2 스위치의 턴 온/오프를 제어하고, 상기 제1 스위치의 턴 오프를 제어하여 상기 게이트 구동 전압에 해당하는 출력 전압이 생성되도록 하는 스위치 제어부; 및 상기 제1 스위치를 통해 인가되는 전류를 충전하고, 상기 제2 스위치 턴 온시 충전 전류를 설정된 시정수로 상기 제2 스위치를 통해 방전하는 시정수 결정부를 포함하며, 상기 제1 스위치가 턴 온되면 상기 제2 스위치가 턴 오프되고, 상기 제2 스위치가 턴 온되면 상기 제1 스위치가 턴 오프되는 구동 전압 생성부를 더 포함한다.

<25> 여기서, 상기 제1 스위치는 PNP 바이폴라 트랜지스터이고, 상기 제2 스위치는 NPN 바이폴라 트랜지스터이다.

<26> 본 발명의 특징에 따른 액정 표시 장치의 구동 방법은, 다수의 게이트선, 상기 다수의 게이트선에 절연되어 교차하는 다수의 데이터선, 상기 다수의 데이터선과 상기 게이트선이 교차하는 영역에 형성되며 각각 상기 게이트선 및 데이터선에 연결되어 있는 스위칭 소자를 가지는 다수의 화소를 포함하는 액정 표시 장치의 구동 방법에 있어서, a) 상기 데이터선으로 인가되는 화상 데이터에 따른 계조 전압--여기서, 상기 계조 전압은 동일 계조를 나타내는 정극성 전압(Vn+)와 부극성 전압(Vn-)으로 이루어지고,  $(Vn^+ + Vn^-)/2 = Vconstant$ , 여기서, n=1, 2, 3, ...의 조건을 만족함--을 공급하는 단계; 및 b) 상기 게이트선으로 게이트 구동 전압--여기서, 상기 게이트 구동 전압은 Von1에서 Von2로 ΔV만큼 전압 강하하며, Von2는

$$\frac{(Von1 + Vconstant)}{2} - \left[ \frac{(Von1 + Vconstant)}{2} * 10\% \right] \leq Von2$$

$$\leq \frac{(Von1 + Vconstant)}{2} + \left[ \frac{(Von1 + Vconstant)}{2} * 10\% \right] \text{ (여기서, } Von1 > Von2 \text{)의 조건을 만족함--을 공급하여 상기 데이터 전압이 화소로 인가되도록 하는 단계를 포함한다.}$$

<27> 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

<28> 먼저, 본 발명의 실시예에 따른 잔상 제거 방법에 대하여 설명한다.

<29> 잔상을 제거하기 위한 일반적인 방법으로는, 정극성 전압 V+과 부극성 전압 V-가 각각 화소 전극에 인가되고, 게이트 전압이 Von → Voff로 변할 때 킥백 전압 Vk만큼 감소되는 경우, 액정 캐패시터의 양단의 전압차가 반대 극성으로 크기가 동일하도록 공통 전극으로 인가되는 전압(이하, 공통 전압이라고 명명함) Vcom을 다음과 같이 설정하는 방법이 있다.

**수학식 1**

<30>  $V^+ - V^- - Vcom = Vcom - (V^- - V^+)$

<31> 그러나, 이러한 방법으로 공통 전압을 설정하여도 여전히 잔상이 발생한다.

<32> 이에 따라 위의 방법으로 구동시에 잔상이 발생하는 원인을 분석하였으며, 그 원인은 다음과 같다.

<33> 첫째, 동일한 계조 표현을 하기 위한 V+ 및 V-이어도, Vk가 일정하지 않다는 것이다. 이것은 킥백 전압 Vk를 나타내는 하기의 수학식2에서 기생 용량(Cgs)이 상수가 아니라는 것이다.

**수학식 2**

<34> 
$$V_k = \frac{C_{gs}}{C_{gs} + C_{st} + C_{lc}} (V_{on} - V_{off})$$

<35> 킥백 전압은, 각 화소의 스위칭 소자인 TFT가 온 상태로 된 경우에 액정 용량(C<sub>lc</sub>) 및 유지 용량(C<sub>st</sub>)에 인가된 전압이 TFT가 오프 상태로 된 후에도 계속 지속되어야 하나, TFT의 게이트 전극과 소스 전극 사이에 있는 기생 용량(C<sub>gs</sub>) 때문에, 화소 전극에 인가된 전압에 생기는 왜곡 전압을 나타낸다.

<36> TFT 액정 표시 장치는 반도체 위에 절연막이 있는 구조이므로, TFT의 게이트 전극과 소스 전극 사이에 걸리는 게이트 전압(V<sub>gs</sub>)에 대해서 기생 용량(C<sub>gs</sub>)이 문턱 전압을 기준으로 게이트 전압(V<sub>gs</sub>)에 따라 급격하게 변화되는 특성을 가진다. 그런데, 정극성 전압 V<sup>+</sup>와 부극성 전압 V<sup>-</sup>를 인가하였을 때, 게이트 전압(V<sub>gs</sub>)는 각각 다음과 같은 값을 가진다.

**수학식 3**

<37> 
$$V_{gs}^+ = V_{on} - V^+$$

<38> 
$$V_{gs}^- = V_{on} - V^-$$

<39> 따라서, 항상  $V_{gs}^+$ 의 관계가 성립된다. 그러므로,  $V_k^+$ 의 관계가 이루어진다.

<40> 도 1에 동일한 계조를 표현하는 8V(V<sup>+</sup>)와 0V(V<sup>-</sup>)의 계조 전압을 인가하고, V<sub>on</sub>=20V, V<sub>off</sub>=-7V를 인가하였을 때, 발생되는 킥백 전압 파형도가 도시되어 있다.

<41> 동일 계조를 표시하는 정극성 전압(V<sup>+</sup>)과 부극성 전압(V<sup>-</sup>)으로서 각각 8V와 0V를 인가하였을 때, 킥백 전압이 발생된 후의 정극성 전압 V<sup>+</sup>과 부극성 전압 V<sup>-</sup>을 확인해 보면 도 1에 도시된 바와 같이, 8V→7.0495V, 0V → -1.0840V가 됨을 알 수 있다, 따라서, V<sub>k</sub><sup>+</sup> = 0.9505V이고, V<sub>k</sub><sup>-</sup> = -1.084V 이므로, V<sub>k</sub><sup>+</sup> < V<sub>k</sub><sup>-</sup>의 관계가 성립됨을 알 수 있다.

<42> 그러므로, 동일한 계조 표현을 하기 위한 V<sup>+</sup> 및 V<sup>-</sup>이어도, V<sub>k</sub>가 일정하지 않으며, 기생 용량(C<sub>gs</sub>)이 상수가 아니다.

<43> 두 번째 원인은 위의 수학식 2에서, 액정 용량(C<sub>lc</sub>)은 계조 표시마다 다르고, 이에 따라 V<sub>k</sub><sup>+</sup>와 V<sub>k</sub><sup>-</sup>가 달라져서, 수학식 1을 등식으로 만드는 공통 전압(V<sub>com</sub>)이 계조 표시마다 다르게 된다. 따라서, 공통 전압(V<sub>com</sub>)이 고정인 경우에는 V<sup>+</sup>와 V<sup>-</sup>의 전압을 여러 계조별로 동시에 상쇄시키지 못하므로, 잔상이 발생하게 되는 것이다.

<44> 도 2에 액정 용량 특성을 나타낸 파형도가 예시되어 있다. 도 2에 도시된 파형도는 노멀리 화이트(normally white) TN(twisted nematic) 액정 표시 장치에서, 액정의 양단간 전위차에 따른 액정 용량(C<sub>lc</sub>)의 특성을 나타낸 것으로, 액정 용량(C<sub>lc</sub>)이 좌우 대칭인 형태로 나타나는 것을 알 수 있다.

<45> 도 2에 도시된 파형에서, 액정 용량 C<sub>1</sub> < C<sub>2</sub> < C<sub>3</sub>인 정극성 전압 V<sup>+</sup>가 각각 5V, 6.5V, 8V이고, 부극성 전압 V<sup>-</sup>가 각각 3V, 1.5V, 0V인 계조 전압을 TFT 액정 패널에 인가하였을때의 결과가 도 3에 도시되어 있다. 도 3에 도시된 결과를 수치적으로 나타내면 다음 표 1과 같다.

**표 1**

<46>

C	V <sup>+</sup>	V <sup>-</sup>	V <sub>p</sub> <sup>+</sup>	V <sub>p</sub> <sup>-</sup>	V <sub>k</sub> <sup>+</sup>	V <sub>k</sub> <sup>-</sup>	ΔV <sub>k</sub>
C3	8V	0V	7.0495V	-1.0840V	0.9505V	1.084V	-0.1335V
C2	6.5V	1.5V	5.3362V	0.23795V	1.1638V	1.26205V	-0.09825V
C1	5V	3V	3.5236V	1.4750V	1.4764V	1.525V	-0.0486V

<47> 위의 표 1에서 ΔV<sub>k</sub>는 동일 계조를 표시하는 정극성 전압 V<sup>+</sup>와 부극성 전압 V<sup>-</sup>을 인가하였을 때, 각각의 전압에서 발생하는 킥백 전압간의 차이를 나타낸다.

<48> 표 1 및 도 3에서 알 수 있듯이,  $V^+ - V^- - V_{com} = V_{com} - (V^- - V^+)$ 의 방법으로 액정 표시 장치를 구동하였을 때, 액정 용량 C<sub>3</sub>의 계조 전압에서는 대략 134mV의 잔류 DC 전압이 발생할 수 있고, ΔV<sub>k</sub>에 의해 액정 용량 C<sub>2</sub>에서는 약

98mV, 그리고 액정 용량 C1에서는 약 49mV의 잔류 DC 전압이 발생될 수 있다. 이러한 DC 잔류 전압은 5 계조 이상의 화상 표시 시에 이상을 발생시킬 수 있는 액정 용량의 잔류 전압으로, 적어도 10mV 이하로 억제시키지 않으면 잔상 발생에 의하여 화질이 현격하게 떨어진다.

<49> 그러므로, 본 발명의 실시예에서는 위에서 살펴본 바와 같이,  $V^+ - V^- - V_{com} = V_{com} - (V^- - V^+)$ 의 방법으로 액정 표시 장치를 구동할 경우에 잔상을 일으키는 원인들을 고려하여, 각 계조의 정극성 전압  $V_{n+}$ 와 부극성 전압  $V_{n-}$ 이 다음과 같은 관계를 만족하도록 한다.

**수학식 4**

<50>  $(V_{n+} + V_{n-})/2 = V_{constant}$ , 여기서, n=1, 2, 3, ...

<51> 또한, 본 발명의 실시예에서는  $V_{on} \rightarrow V_{off}$  천이 시간 부근에서만  $V_{on}$  전압을 낮춤으로써 킥백 전압 크기를 낮추도록 한다. 즉, 게이트 온 전압  $V_{on}$ 을 제1 게이트 온 전압  $V_{on1}$  과 제2 게이트 온 전압  $V_{on2}$ 으로 하여 각각 공급한다. 여기서,  $V_{on1} > V_{on2}$  인 경우,  $V_{on} \rightarrow V_{off}$  천이 시간 부근에서는  $V_{on2}$ 을 액정 패널로 공급하고, 나머지 게이트 구동 구간 동안  $V_{on1}$ 을 액정 패널로 공급한다. 특히, 본 발명의 실시예에서는 게이트 온 전압  $V_{on}$ 을  $V_{on1}$  과  $V_{on2}$ 로 공급하여도 발생하는  $\Delta V_k$ 차를 보상하기 위하여 다음과 같은 조건을 만족하도록 게이트 온 전압 즉,  $V_{on2}$  전압을 생성하여 공급한다.

**수학식 5**

<52> 
$$\frac{(V_{on1} + V_{constant})}{2} - \left[ \frac{(V_{on1} + V_{constant})}{2} * 10\% \right] \leq V_{on2}$$

$$\leq \frac{(V_{on1} + V_{constant})}{2} + \left[ \frac{(V_{on1} + V_{constant})}{2} * 10\% \right]$$

<53> 본 발명의 실시예에 따라 잔상을 제거하기 위한 조건인 수학식 2를 고려하지 않고, 게이트 온 전압  $V_{on}$ 을  $V_{on1}$  과  $V_{on2}$ 로 공급하는 경우에는 잔상이 발생하며, 도 4에 이 경우에 해당하는 전압 파형도가 도시되어 있다. 도 4에 도시된 파형은 도 3과 동일하게  $C1 < C2 < C3$ 인 정극성 전압  $V+$ 가 각각 5V, 6.5V, 8V이고, 부극성 전압  $V-$ 이 각각 3V, 1.5V, 0V 인 계조 전압을 TFT 액정 패널에 인가하고, 게이트 온 전압  $V_{on1}$  과  $V_{on2}$ 를 각각 20V, 10V로 공급하고, 게이트 오프 전압을 -7V로 공급하였을 때의 파형도이다. 도 4에 도시된 결과를 수치적으로 나타내면 다음 표 2와 같다.

**표 2**

<54>

C	V+	V-	Vp+	Vp-	Vk+	Vk-	$\Delta V_k$
C3	8V	0V	7.1863V	-0.757913V	0.8137V	0.757913V	0.055787V
C2	6.5V	1.5V	5.5806V	0.620486V	0.9194V	0.879514V	0.039886V
C1	5V	3V	3.9247V	1.9419V	1.0753V	1.0581V	0.0172V

<55> 위의 표 2와 도 4에서 알 수 있듯이, 킥백 전압( $V_{k+}$ ,  $V_{k-}$ )은 표 1에 비하여 감소되었음을 알 수 있으나, 동일 계조를 표시하는 정극성 전압  $V+$ 와 부극성 전압  $V-$ 을 인가하였을 때, 각각의 전압에서 발생하는 킥백 전압간의 차이( $\Delta V_k$ )가 여전히 발생하고 그 차이값도 크기 때문에, 여전히 잔상이 발생된다.

<56> 따라서, 본 발명의 실시예에서는 게이트 온 전압을  $V_{on1}$  과  $V_{on2}$ 로 각각 공급하면서,

$$\frac{(V_{on1} + V_{constant})}{2} - \left[ \frac{(V_{on1} + V_{constant})}{2} * 10\% \right] \leq V_{on2}$$

$$\leq \frac{(V_{on1} + V_{constant})}{2} + \left[ \frac{(V_{on1} + V_{constant})}{2} * 10\% \right]$$

의 조건을 만족하도록 하여 잔상이 발생되지 않도록 한다.

<57> 도 5에 본 발명의 실시예에 따라 각 계조의 정극성 전압  $V_{n+}$ 와 부극성 전압  $V_{n-}$ 이 수학식 4의 조건을 만족하고, 게이트 온 전압인  $V_{on1}$  과  $V_{on2}$ 가 수학식 5를 만족하도록 하면서, 액정 표시 장치를 구동하였을 경우의 결과가 도시되어 있다.

<58> 첨부한 도 5에서는 수학식 4 및 수학식 5를 만족하도록 정극성 전압  $V_{n+}$ 와 부극성 전압  $V_{n-}$ 의 평균 전압인

Vconstant를 4V로 하고, Von2를 12V로 하며, 기존 방법 테스트시와 동일하게 C1 < C2 < C3인 정극성 전압 V+가 각각 5V, 6.5V, 8V이고, 부극성 전압 V-이 각각 3V, 1.5V, 0V 인 계조 전압을 TFT 액정 패널에 인가하였을 때의 파형도이다. 여기서 게이트 오프 전압은 -7V이다. 도 5에 도시된 결과를 수치적으로 나타내면 다음 표 3과 같다.

표 3

<59>

C	V+	V-	Vp+	Vp-	Vk+	Vk-	△Vk
C3	8V	0V	7.1987V	-0.794937V	0.8013V	0.794937V	0.0006363V
C2	6.5V	1.5V	5.5724V	0.575174V	0.9276V	0.924826V	0.002774V
C1	5V	3V	3.8894V	1.8903V	1.1106V	1.1097V	0.0009V

<60>

첨부한 도 5 및 표 3으로부터 알 수 있듯이, 동일 계조를 표시하는 정극성 전압 V+와 부극성 전압 V-을 인가하였을 때, 각각의 전압에서 발생하는 킥백 전압간의 차이(△Vk)가 10mV 이하로 발생함으로써, DC 잔류 전압이 잔상이 발생되지 않는 수준으로 억제됨을 알 수 있다.

<61>

한편, Von2가 12V이므로, 위의 수학적 5에 따라 Von2는  $10.8V \leq Von2 \leq 13.2V$ 의 범위를 만족해야 함을 알 수 있다.

<62>

도 6에 모든 조건을 도 5와 동일하게 하면서 Von2를 10.8V로 하였을 때의 파형도가 도시되어 있으며, 도 6에 도시된 결과를 수치적으로 나타내면 다음 표 4와 같다.

표 4

<63>

C	V+	V-	Vp+	Vp-	Vk+	Vk-	△Vk
C3	8V	0V	7.1906V	-0.771301V	0.8094V	0.771301V	0.038099V
C2	6.5V	1.5V	5.5769V	0.603251V	0.9231V	0.896749V	0.026351V
C1	5V	3V	3.9104V	1.921V	1.0896V	1.079V	0.0106V

<64>

도 7에 모든 조건을 도 5와 동일하게 하면서 Von2를 13.2V로 하였을 때의 파형도가 도시되어 있으며, 도 7에 도시된 결과를 수치적으로 나타내면 다음 표 5와 같다.

표 5

<65>

C	V+	V-	Vp+	Vp-	Vk+	Vk-	△Vk
C3	8V	0V	7.1921V	-0.825383V	0.8079V	0.825383V	-0.01748V
C2	6.5V	1.5V	5.5557V	0.541593V	0.9443V	0.958407V	-0.01411V
C1	5V	3V	3.8558V	1.8477V	1.1442V	1.1523V	-0.0081V

<66>

위의 표 4와 표 5의 결과를 분석해 보면, Von2가 12V의 값을 가지는 경우에 비하여 킥백 전압 차 △Vk의 절대값이 커지지만, 화면 전체적으로 잔상이 표시되지 않도록 하는 킥백 전압 차간의 차이가 최소화됨을 알 수 있다.

<67>

이러한 본 발명의 실시예에 따른 결과는 기존의 구동 방법과 비교하면 다음과 같다.

표 6

<68>

	Max △Vk	Min △Vk	Max △Vk - Min△Vk
기존 구동 방법 (표1)	-48.6mV	-133.5mV	84.9mV
기존 구동 방법 (표2)	55.8mV	17.2mV	38.6mV
본 발명 (표3)	6.4mV	0.9mV	5.5mV
본 발명 (표4)	38.1mV	10.6mV	27.5mV
본 발명 (표 5)	-8.1mV	-17.5mV	9.4mV

<69>

여기서, Max△Vk 와 Min△Vk값은 액정 표시 장치에서 표시될 수 있는 잔상 수준과 비례하는 값이다. 위의 표 6

에 따라, 본 발명의 실시예에 따르면 기존 구동 방법에 비하여 잔상을 제거하고, 잔상 수준을 보다 감소시킬 수 있음을 알 수 있다.

<70> 한편, 본 발명의 실시예에서, 게이트 온 전압 Von1을 변환시켰을 때, 위의 수학적 식 5에 따라 Von2 전압을 산출하고, 각각 Von1 과 Von2로 액정 표시 장치를 구동시켰을 때의 잔상 발생 정도를 알 수 있는 결과값이 다음 표 7에 기재되어 있다.

**표 7**

Von1	Max ΔVk	Min ΔVk	Max ΔVk - MinΔVk
25V	4.8mV	-2.2mV	7.0mV
35V	5.0mV	2.3mV	2.7mV

<72> Von1이 25V인 경우에는 위의 수학적 식 5에 따라 Von2는 14.5가 되고, Von1이 35V인 경우에는 위의 수학적 식 5에 따라 Von2는 19.5가 되며, 표 7은 이 경우에 해당하는 결과값이다. 위의 표 7의 결과를 분석해 보면, 잔상을 제거하고, 잔상 수준을 보다 감소시킬 수 있음을 알 수 있다.

<73> 한편, 위의 표 7과 같이 Von1과 Von2를 공급한 상태에서, 게이트 오프 전압 Voff를 변화시켰을 때의 결과값이 표 8에 기재되어 있다.

**표 8**

Voff	Max ΔVk	Min ΔVk	Max ΔVk - MinΔVk
-7V	5.0mV	-2.3mV	2.7mV
-15V	-5.6mV	-5.2mV	0.6mV

<75> 위의 표 8에 따라, 본 발명의 실시예에서는 게이트 오프 전압 Voff의 영향력은 미비하여, 게이트 오프 전압 Voff에 상관없이 본 발명의 실시예에 따르면 현저한 잔상 제거 효과를 얻을 수 있음을 알 수 있다.

<76> 다음에는 위에 기술된 본 발명의 개념을 토대로 하여, 본 발명의 실시예에 따른 액정 표시 장치의 구체적인 구조 및 동작에 대하여 설명한다.

<77> 도 8은 본 발명의 실시예에 따른 액정 표시 장치의 블록도이고, 도 9는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

<78> 도 7에 도시한 바와 같이, 본 발명에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300) 및 이에 연결된 게이트 구동부(gate driver)(400)와 데이터 구동부(data driver)(500), 게이트 구동부(400)에 연결된 구동 전압 생성부(driving voltage generator)(700)와 데이터 구동부(500)에 연결된 계조 전압 생성부(gray voltage generator)(800), 그리고 이들을 제어하는 신호 제어부(signal controller)(600)를 포함하고 있다.

<79> 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선( $G_1-G_n, D_1-D_m$ )과 이에 연결된 복수의 화소(pixel)를 포함하며, 각 화소는 신호선( $G_1-G_n, D_1-D_m$ )에 연결된 스위칭 소자(switching element)(Q)와 이에 연결된 액정 축전기( $C_{lc}$ ) 및 유지 축전기(storage capacitor)( $C_{st}$ )를 포함한다. 신호선( $G_1-G_n, D_1-D_m$ )은 주사 신호(scanning signal) 또는 게이트 신호(gate signal)를 전달하며 행 방향으로 뻗어 있는 복수의 주사 신호선 또는 게이트선( $G_1-G_n$ )과 화상 신호(image signal) 또는 데이터 신호(data signal)를 전달하며 열 방향으로 뻗어 있는 데이터 신호선 또는 데이터선( $D_1-D_m$ )을 포함한다. 스위칭 소자(Q)는 삼단자 소자로서, 그 제어 단자는 게이트선( $G_1-G_n$ )에 연결되어 있고 입력 단자는 데이터선( $D_1-D_m$ )에 연결되며, 출력 단자는 액정 축전기( $C_{lc}$ ) 및 유지 축전기( $C_{st}$ )의 한 단자에 연결되어 있다.

<80> 액정 축전기( $C_{lc}$ )는 스위칭 소자(Q)의 출력 단자와 공통 전압(common voltage,  $V_{com}$ ) 또는 기준 전압(reference voltage)에 연결되어 있다. 유지 축전기( $C_{st}$ )의 다른 단자는 다른 전압, 예를 들면 기준 전압에 연결되어 있다. 그러나 유지 축전기( $C_{st}$ )의 다른 단자는 바로 위의 게이트선[이하 "전단 게이트선(previous gate line)"]이라

함]에 연결되어 있을 수 있다. 전자의 연결 방식을 독립 배선 방식이라고 하며, 후자의 연결 방식을 전단 게이트 방식(previous gate type)이라고 한다.

- <81> 한편, 액정 표시판 조립체(300)를 구조적으로 보면 도 9에서와 같이 개략적으로 나타낼 수 있다. 편의상 도 9에는 하나의 화소만을 나타내었다.
- <82> 도 9에 도시한 것처럼, 액정 표시판 조립체(300)는 서로 마주 보는 하부 표시판(100)과 상부 표시판(200) 및 둘 사이의 액정층(3)을 포함한다. 하부 표시판(100)에는 게이트선( $G_{i-1}$ ,  $G_i$ ) 및 데이터선( $D_j$ )과 스위칭 소자(Q) 및 유지 축전기( $C_{st}$ )가 구비되어 있다. 액정 축전기( $C_{lc}$ )는 하부 표시판(100)의 화소 전극(190)과 상부 표시판(200)의 기준 전극(270)을 두 단자로 하며 두 전극(190, 270) 사이의 액정층(3)은 유전체로서 기능한다.
- <83> 화소 전극(190)은 스위칭 소자(Q)에 연결되며 기준 전극(270)은 상부 표시판(200)의 전면(全面)에 형성되어 있고 공통 전압( $V_{com}$ )에 연결된다.
- <84> 여기에서 액정 분자들은 화소 전극(190)과 기준 전극(270)이 생성하는 전기장의 변화에 따라 그 배열을 바꾸고 이에 따라 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 표시판(100, 200)에 부착된 편광자(도시하지 않음)에 의하여 빛의 투과율 변화로 나타난다.
- <85> 화소 전극(190)은 또한 기준 전압을 인가받는 별개의 배선이 하부 표시판(100)에 구비되어 화소 전극(190)과 중첩됨으로써 유지 축전기( $C_{st}$ )를 이룬다. 전단 게이트 방식의 경우 화소 전극(190)은 절연체를 매개로 전단 게이트선( $G_{i-1}$ )과 중첩됨으로써 전단 게이트선( $G_{i-1}$ )과 함께 유지 축전기( $C_{st}$ )의 두 단자를 이룬다.
- <86> 도 9는 스위칭 소자(Q)의 예로 모스(MOS) 트랜지스터를 보여주고 있으며, 이 모스 트랜지스터는 실제 공정에서 비정질 규소(amorphous silicon) 또는 다결정 규소(polysilicon)를 채널층으로 하는 박막 트랜지스터로 구현된다.
- <87> 도 8에서와는 달리 기준 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(190, 270)이 모두 선형으로 만들어진다.
- <88> 한편, 색 표시를 구현하기 위해서는 각 화소가 색상을 표시할 수 있도록 하여야 하는데, 이는 화소 전극(190)에 대응하는 영역에 적색, 녹색, 또는 청색의 색 필터(color filter)(230)를 구비함으로써 가능하다. 색 필터(230)는 도 8에서처럼 주로 상부 표시판(200)의 해당 영역에 형성되지만 하부 표시판(100)의 화소 전극(190) 위 또는 아래에 형성할 수도 있다.
- <89> 다시 도 8을 참고하면, 구동 전압 생성부(700)는 스위칭 소자(Q)를 턴온시키는 게이트 온 전압( $V_{on}$ )과 스위칭 소자(Q)를 턴오프시키는 게이트 오프 전압( $V_{off}$ ) 등을 생성한다. 여기서, 게이트 온 전압( $V_{on}$ )은 일정 주기마다 톱니파 형태로  $\Delta V$ 만큼 전압 강하하는 형태를 나타낸다. 즉, 게이트 온 전압( $V_{on}$ )은  $V_{on1}$ 에서  $V_{on2}$ 로 출력되며, 여기서  $V_{on1} > V_{on2}$  이며, 상기  $V_{on2}$ 는 위에 기술된 수학적 5를 만족한다.
- <90> 게이트 구동부(400)는 스캔 구동부(scan driver)라고도 하며, 액정 표시판 조립체(300)의 게이트선( $G_1$ - $G_n$ )에 연결되어 있고, 구동 전압 생성부(700)로부터의 게이트 온 전압( $V_{on}$ )을 보정하고 보정된 게이트 온 전압( $V_{on}'$ )과 게이트 오프 전압( $V_{off}$ )의 조합으로 이루어진 게이트 신호를 게이트선( $G_1$ - $G_n$ )에 인가한다.
- <91> 데이터 구동부(500)는 소스 구동부(source driver)라고도 하며, 액정 표시판 조립체(300)의 데이터선( $D_1$ - $D_m$ )에 연결되어 계조 전압 생성부(800)로부터의 계조 전압을 선택하여 데이터 신호로서 데이터선( $D_1$ - $D_m$ )에 인가한다.
- <92> 신호 제어부(600)는 게이트 구동부(400), 데이터 구동부(500), 그리고 구동 전압 생성부(700) 등의 동작을 제어하는 제어 신호를 생성하여, 각 해당하는 제어 신호를 게이트 구동부(400), 데이터 구동부(500) 및 구동 전압 생성부(700)에 공급한다.
- <93> 이러한 구조로 이루어지는 본 발명의 실시예에 따른 액정 표시 장치에서, 상기 구동 전압 발생부(700)는 일정 주기마다 톱니파 형태로  $\Delta V$ 만큼 전압 강하하는 형태가 되도록 게이트 온 전압( $V_{on}$ )을 생성한다.
- <94> 이하에서는 도 10과 도 11을 참조로 게이트 온 전압을 출력하기 위한 구동 전압 발생부(700)의 구동 회로 및 동작을 상세히 설명한다.

- <95> 도 10에 본 발명의 실시예에 따른 구동 전압 발생부의 게이트 온 전압을 생성하기 위한 회로가 도시되어 있다. 첨부한 도 10에 도시되어 있듯이, 구동 전압 발생부(700)는 일정 레벨의 DC 전압을 발생하는 전압원(Vn), 전압원(Vn)과 접지단 사이에 형성되고 서로 직렬 연결된 저항(R1, R2), 전압원(Vn)과 저항(R1)의 일단의 접점에 이미터가 연결되고, 저항(R1, R2)의 접점에 베이스가 연결된 PNP 트랜지스터(Q2), 트랜지스터(Q2)의 베이스와 저항(R1, R2)의 접점에 일단이 연결된 커패시터(C1), 커패시터(C1)의 타단과 접지단 사이에 형성되어 일정 주기의 신호를 발생하는 스위칭 제어부(Vc), 트랜지스터(Q2)의 컬렉터에 일단이 연결된 저항(R3), 저항(R3)의 타단에 컬렉터가 연결되고 스위칭 제어부(Vc)에 베이스가 연결되며 이미터가 접지된 NPN 트랜지스터(Q1), 및 저항(R3)과 트랜지스터(Q2)의 컬렉터의 접점에 일단이 연결되고 타단이 접지된 커패시터(C2)를 포함한다.
- <96> 여기서, 전압원을 Vn으로 명명하고, 그 출력 또한 Vn으로 명명한다. 그리고, 출력단을 Vn1으로 명명하고, 출력단을 통해 출력되는 신호를 Vn1(이 전압이 게이트 온 전압(Von)으로 사용됨)이라 명명한다. 또한, 스위칭 제어부를 Vc로 명명하고 그 출력 신호를 Vc라 명명한다. 그리고, 상기 커패시터(C2)는 직접 부품을 실장하거나, 직접 부품을 실장하지 않는 경우에는 출력(Vn1) 경로상의 기생 커패시터를 의미한다.
- <97> 상기에서, 전압원(Vn)은 도 11의 a)와 같이 일정 레벨의 DC 전압(Vn)을 발생하고, 스위칭 제어부(Vc)는 도 11의 b)와 같이 t1 동안 하이 레벨인 주기 신호를 발생한다. 그리고, 저항(R1)과 저항(R2)은 전압 분압의 기능을 하여 DC 전압(Vn)을 설계자가 원하는 레벨로 떨어뜨린다. 이때, 저항(R1, R2)에 의해 분압된 전압은 트랜지스터(Q2)의 구동 전압으로 작용하는데, 트랜지스터(Q2)의 임계치 이상 레벨인 것이 바람직하다.
- <98> 구체적인 동작을 설명하면, 전압원(Vn)에서 DC 전압을 발생하고, 스위칭 제어부(Vc)의 출력이 로우 레벨인 상태이면, 저항(R1)과 저항(R2)은 DC 전압을 분압하고, 이 분압 전압은 커패시터(C1) 전압이 되어 트랜지스터(Q2)의 베이스에 인가되어 트랜지스터(Q2)를 턴 온시킨다.
- <99> 이에, 커패시터(C2)에 일정 전압이 형성되고, 출력단(Vn1)에는 스위칭 제어부(Vc)의 출력이 로우 레벨인 구간에서 도 11의 c와 같이 일정 레벨의 DC 전압(Von1)이 출력된다.
- <100> 그리고, 스위칭 제어부(Vc)의 출력이 t1 구간과 같이 하이 레벨이 되면, 트랜지스터(Q1)는 턴 온하여 커패시터(C2)에 충전되어 있는 전하를 방전시키는 경로를 제공하는 스위치 역할로서 작용한다.
- <101> 따라서, 커패시터(C2)에 충전된 전하는 저항(R3)과 트랜지스터(Q1)를 통해 접지단으로 흐르고, 출력단(Vn1)의 출력은 커패시터(C2)의 방전에 따라 전압 강하가 나타난다.
- <102> 이때, 나타나는 전압 파형은 도 11의 c에서, 스위칭 제어부의 출력이 하이 레벨인 구간인 t1 구간과 같이  $R3 \times C2$ 의 시정수에 의해 일정 기울기로 전압이 강하하는 형태(톱니파 형태)(Von2)를 나타낸다.
- <103> 여기서, 전압 강하되는 크기( $\Delta V: Von1 - Von2$ )는 다음의 수학적 식으로 나타낼 수 있다.

**수학적 식 6**

<104> 
$$\Delta V = Vn \times (1 - \text{EXP}(\frac{-t1}{R3 \times C2}))$$

- <105> 수학적 식 6에서,  $\Delta V$ 는 t1과 C2가 고정되어 있는 경우에는 저항(R3)의 저항값으로 결정된다.
- <106> 한편, 스위칭 제어부(Vc)의 출력이 하이 레벨일 때 즉, 트랜지스터(Q1)가 턴 온상태일 때 트랜지스터(Q2)는 커패시터(C1)의 전압이 레벨 쉬프트되어 트랜지스터(Q2)의 임계 전압 이하가 되고, 이에 따라 턴 오프된다.
- <107> 여기서, 트랜지스터(Q2)는 트랜지스터(Q1)가 턴 온 될 때에 턴 오프하여 트랜지스터(Q2)의 이미터에 연결되어 있는 Vn 파워가 저항(R3) 경로로 방전되지 않도록 한다.
- <108> 한편, 트랜지스터(Q2)를 턴 온시키기 위해서는 분할 저항(R1, R2)의 저항비가 저항(R1)에 의한 전압 강하분(Vx)이 트랜지스터(Q2)의 Vbe 보다 크거나 같아야 한다. 즉, 트랜지스터(Q2)를 턴 온시키기 위한 전압 강하분(Vx)은 다음의 수학적 식 7과 같이 나타낼 수 있다.

**수학적 식 7**

<109> 
$$Vx = \frac{R1 \times Vn}{R1 + R2} \geq Vbe2$$

<110> 여기서, Vbe2는 트랜지스터(Q2)의 이미터와 베이스간의 전압이다.

<111> 따라서, 스위칭 제어부(Vn)의 출력 신호가 로우 레벨(Vlow)일 때 저항(R1, R2)에 의해 결정된 Vn-Vx 전압은 C1에 충전되었다가 스위칭 제어부(Vn)의 출력 신호가 하이 레벨(Vhigh)이 되면 트랜지스터(Q1)의 베이스 단자에는 (Vn-Vx)에 스위칭 제어부(Vc)의 전압인 (Vhigh -Vlow)의 전압이 더하여 나타나게 되어 트랜지스터(Q2)가 턴 오프한다.

<112> 즉, 스위칭 제어부(Vx)의 출력이 하이 레벨일 때의 트랜지스터(Q2)의 베이스에 걸리는 전압은 (Vn-Vx)+(Vhigh-Vlow)가 되고, 이 전압, (Vn-Vx) + (Vhigh-Vlow)은 Vn -Vbe2보다 커야 한다. 따라서, 전압강하분(Vx)은 다음의 수학적 식 8과 같이 나타날 수 있다.

**수학적 식 8**

$$(Vn-Vx)+(Vhigh-Vlow) > Vn-Vbe2$$

<113>

<114> 수학적 식 7과 수학적 식 8에 의해 전압 강하분(Vx)를 결정하기 위한 R1과 R2의 저항비는 다음의 수학적 식 9의 범위에서 결정되어 진다.

**수학적 식 9**

$$\frac{Vbe2}{Vn} \leq \frac{R1}{R1+R2} < \frac{(Vbe2+(Vhigh-Vlow))}{Vn}$$

<115>

<116> 그리고, 커패시터(C1)에 의해 레벨 쉬프트되어 발생된 전압, (Vn-Vx)+(Vhigh-Vlow)은 t1 구간동안 트랜지스터(Q1)을 턴 온시킬 정도로 방전되어서는 않된다. 예를 들어, Vx=Vbe로 하고, 방전량을 Qd라고 하였을 때 저항(R1, R2)에 의한 방전량을 무시하는 경우, Qd=Ib(Q1의 베이스 전류)×t1 ≪ C1×(Vhigh-Vlow)가 되어야 하므로, 다음의 수학적 식 10의 조건으로 커패시터(C1) 값을 설정해야 한다.

**수학적 식 10**

$$C1 \gg Ib \times t1 \ll C1 \times (Vhigh-Vlow)$$

<117>

<118> 여기서, Ib는 트랜지스터(Q2)의 베이스 전류이다.

<119> 그리고, 저항(R1)에 의한 방전을 고려할 경우 다음의 수학적 식 11에 의거하여 저항(R1)의 크기를 정해야 한다.

**수학적 식 11**

$$R1 \times C1 \gg t1, \quad R1 \gg \frac{t1}{C1}$$

<120>

<121> 결국, 게이트 전압 발생부(100)의 출력단(Vn1)을 통해 출력되는 신호의 파형은 도 11의 c와 같이 일정 주기마다 톱니파 형태로 전압이 강하되는 형태를 나타낸다.

<122> 도 11의 c와 같은 신호 파형은 게이트 구동부(400)에 입력되고, 게이트 구동부(400)는 LCD 패널(400) 구동시 게이트 라인에 도 11의 d와 같이 소정의 기울기로 ΔV만큼의 전압 강하가 있는 게이트 온 전압을 인가한다. 즉, 소정 주기 동안 Von1을 출력하다가 ΔV만큼의 전압이 강하된 Von2를 출력한다. 이 때의 Von2는 위에 기술된 수

$$\frac{(Von1 + Vconstant)}{2} - [ \frac{(Von1 + Vconstant)}{2} * 10\% ] \leq Von2 \leq \frac{(Von1 + Vconstant)}{2} + [ \frac{(Von1 + Vconstant)}{2} * 10\% ]$$

학적 식 5와 같이, 을 만족한다.

<123> 위에 기술된 실시예에 따라 소정의 기울기로 ΔV만큼의 전압 강하가 있는 게이트 온 전압이 게이트 구동부(400)로 입력되고, 신호 제어부(600)에서 처리된 RGB 데이터는 데이터 구동부(500)로 제공된다.

<124> 데이터 구동부(500)는 수평 시작 신호(Hstart)에 동기하여 인가되는 RGB 화상 데이터를 각각 대응하는 계조 전압 생성부(800)로부터 제공되는 계조 전압 즉, 데이터 전압으로 변환시킨 다음에 인가되는 로드 신호에 따라 액

정 표시판 조립체(300)의 스위칭 소자 즉, 박막 트랜지스터의 소스 전극으로 인가한다. 그리고, 게이트 구동부(400)는 신호 제어부(600)로부터 출력되는 게이트 클락 신호에 동기하여 게이트 온 전압을 박막 트랜지스터의 게이트 전극으로 인가하며, 그 결과 소스 전극으로 인가된 데이터 전압이 화소 전극에 충전된다.

<125> 따라서, 각각의 화소 전극에 공급된 데이터 전압과 공통 전극의 전압의 전위차에 따라 액정의 배향 상태가 달라지고, 그에 따라 빛의 투과량이 달라져서 원하는 화상이 표시된다.

<126> 본 발명은 다음의 기술되는 청구 범위를 벗어나지 않는 범위 내에서 다양한 변경 및 실시가 가능하다. 예를 들면, 데이터 구동부가 직접 박막 트랜지스터 기판 상에 실장되고 전송용 필름을 통하여 데이터 구동부가 인쇄 회로 기판과 연결되는 COG(Chip on Glass) 형태의 액정 표시 장치에도, 위에 기술된 실시예에 따른 게이트 전압 공급이 이루어질 수 있다. 또한, 데이터 구동부가 인쇄 회로 기판과 박막 트랜지스터 기판 사이에 설치되는 전송용 필름(FPC:flexible printed circuit) 상에 실장되는 구조에도, 위의 실시예에 따른 게이트 전압 공급이 이루어질 수 있다.

<127> 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

**발명의 효과**

<128> 이와 같이 본 발명이 실시예에 따르면 본 발명은 TFT LCD의 구동 능력을 떨어뜨리지 않고 게이트 온 전압을 낮추므로써, 킥백 전압을 줄일 수 있다. 또한, 이 경우에도 킥백 전압을 잔상을 발생시키지 않은 낮은 전압이 되도록 하여, 잔상을 제거할 수 있다.

<129> 또한, 동일 계조를 표시하는 정극성 전압  $V+$ 와 부극성 전압  $V-$ 인가시에 발생하는 킥백 전압간의 차이를 감소시켜, 잔상을 보다 효과적으로 제거할 수 있다.

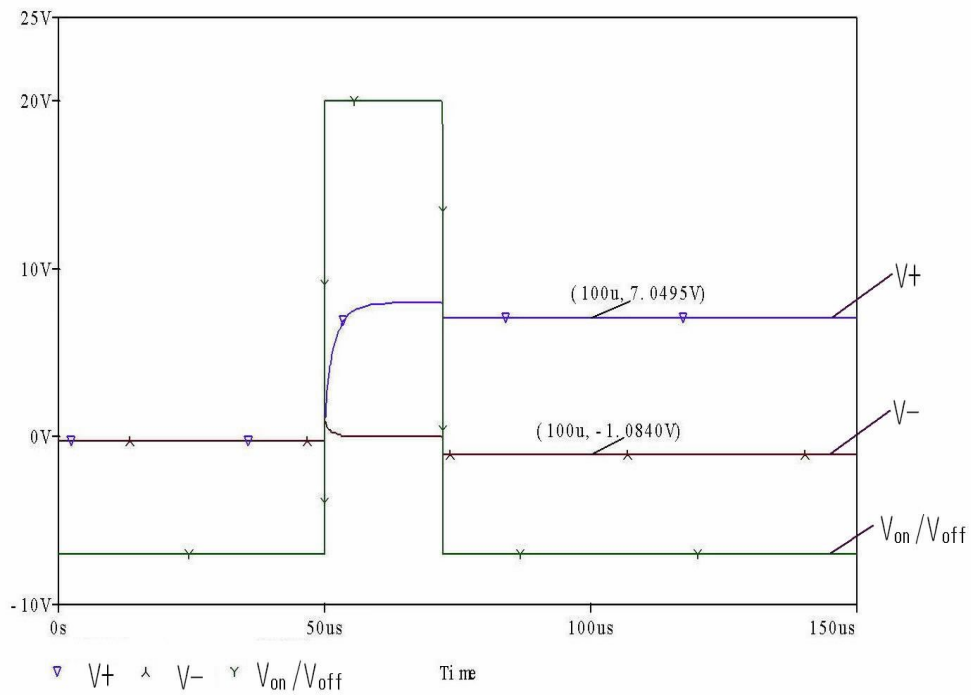
<130> 이에 따라 액정 표시 장치의 화질이 보다 향상된다.

**도면의 간단한 설명**

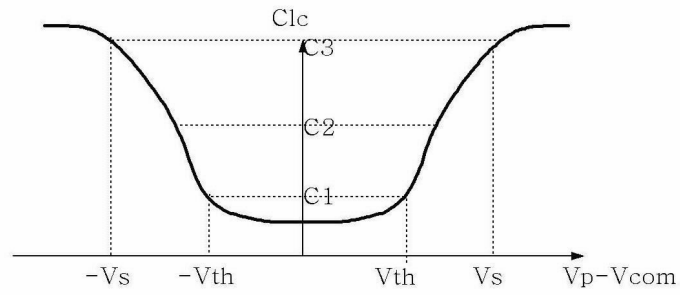
- <1> 도 1은 기존의 잔상 제거 방법에 따라 발생하는 킥백 전압 파형도이다.
- <2> 도 2는 액정 용량 특성을 나타낸 파형도이다.
- <3> 도 3은 도 2에 도시된 액정 용량 특성을 토대로 계조 전압을 인가하였을 때의 화소 전압의 파형도이다.
- <4> 도 4는 기존의 게이트 전압 발생 방법에 따라 게이트 전압을 인가하였을 때의 화소 전압의 파형도이다.
- <5> 도 5는 본 발명의 실시예에 따라 계조 전압을 인가하였을 때의 화소 전압의 파형도이다.
- <6> 도 6은 본 발명의 실시예에 따른 게이트 전압을 변경하였을때의 화소 전압의 파형도이다.
- <7> 도 7은 본 발명의 실시예에 따른 게이트 전압을 변경하였을때의 화소 전압의 다른 파형도이다.
- <8> 도 8은 본 발명의 실시예에 따른 액정 표시 장치의 블록도이다.
- <9> 도 9는 본 발명의 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
- <10> 도 10은 본 발명의 실시예에 따른 구동 전압 발생부의 게이트 전압 생성을 위한 회로도이다.
- <11> 도 11은 도 10에 도시된 회로의 파형도이다.

도면

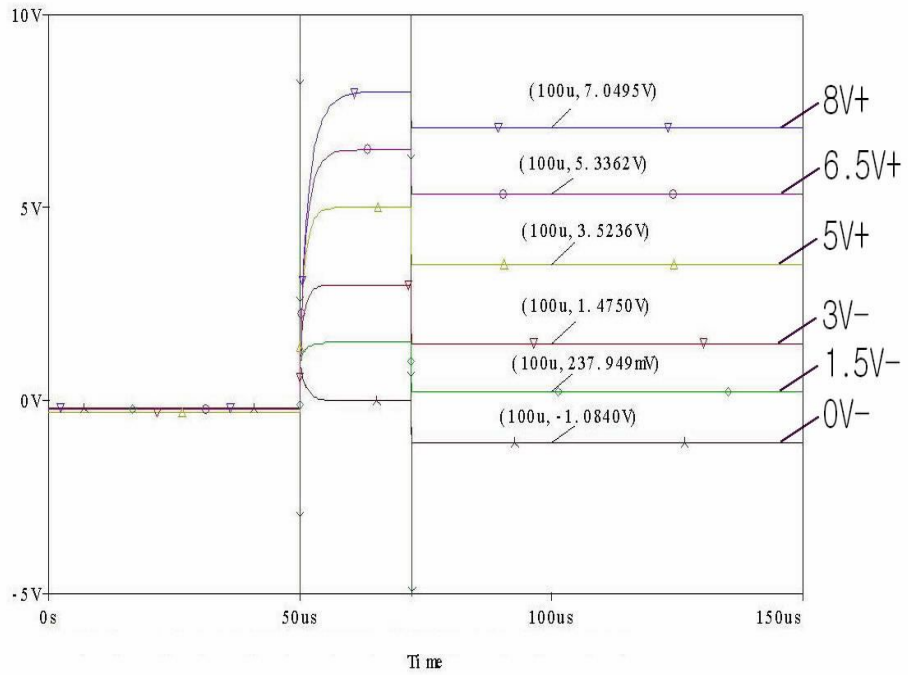
도면1



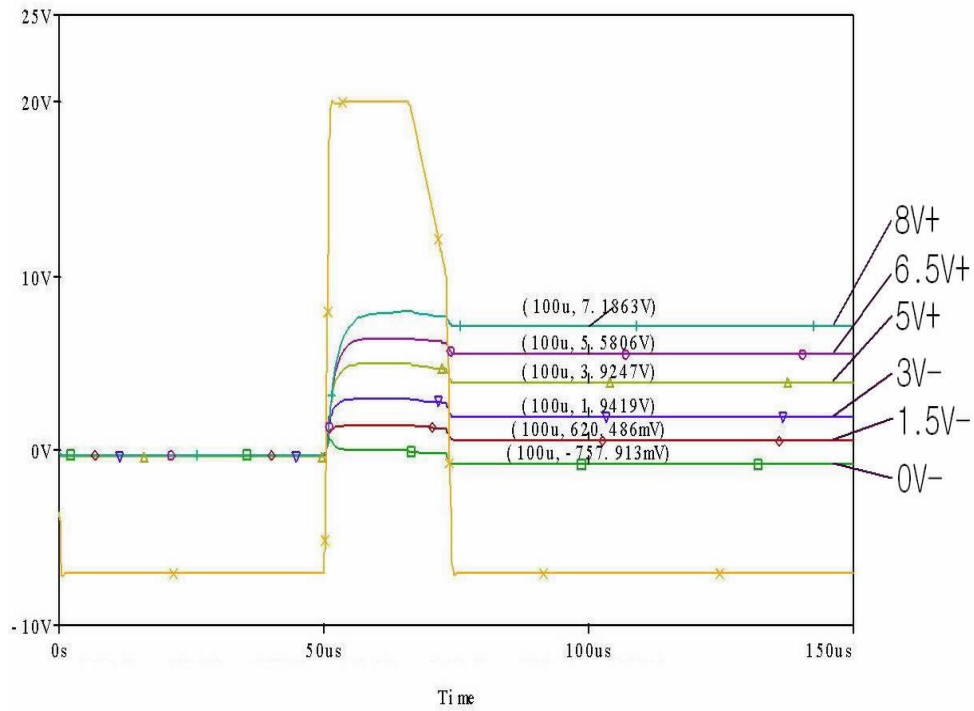
도면2



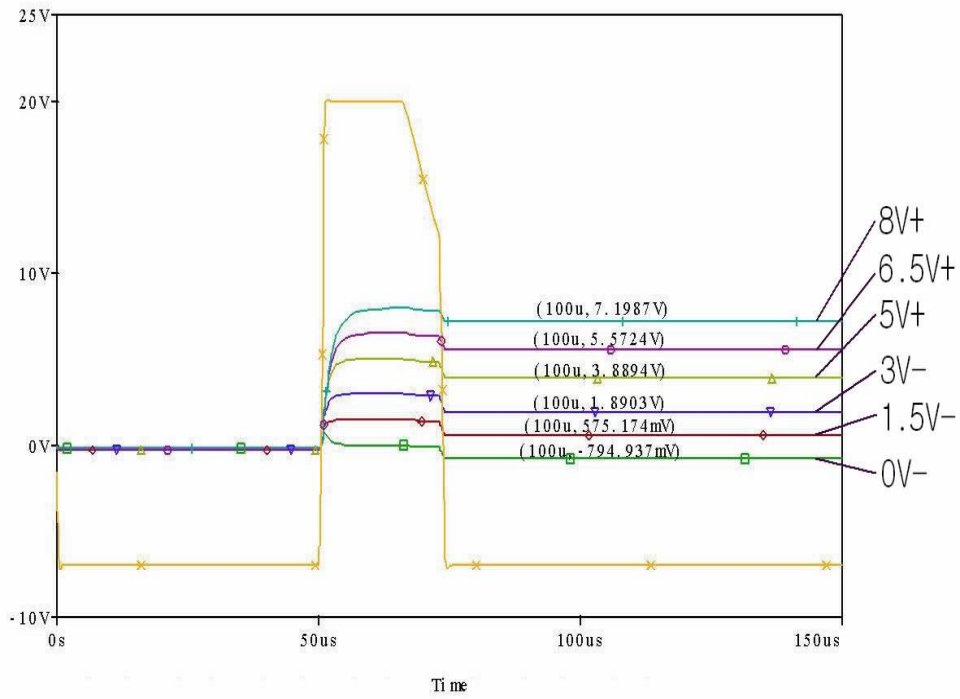
도면3



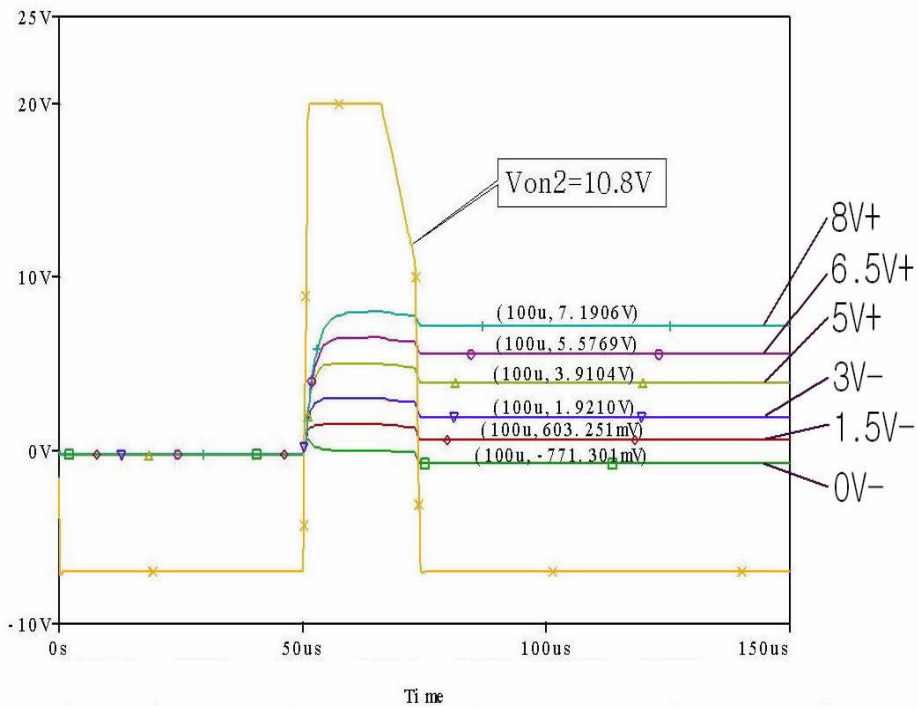
도면4



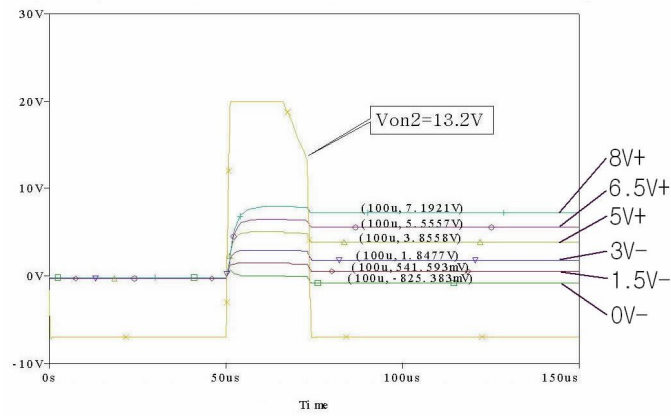
도면5



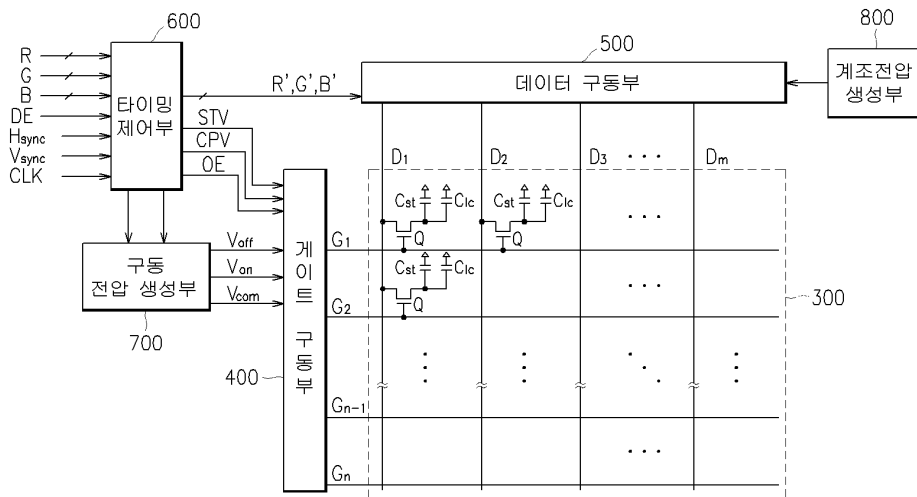
도면6



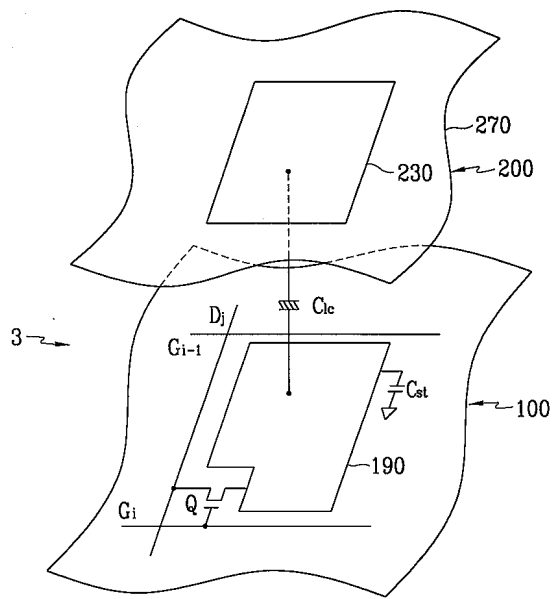
도면7



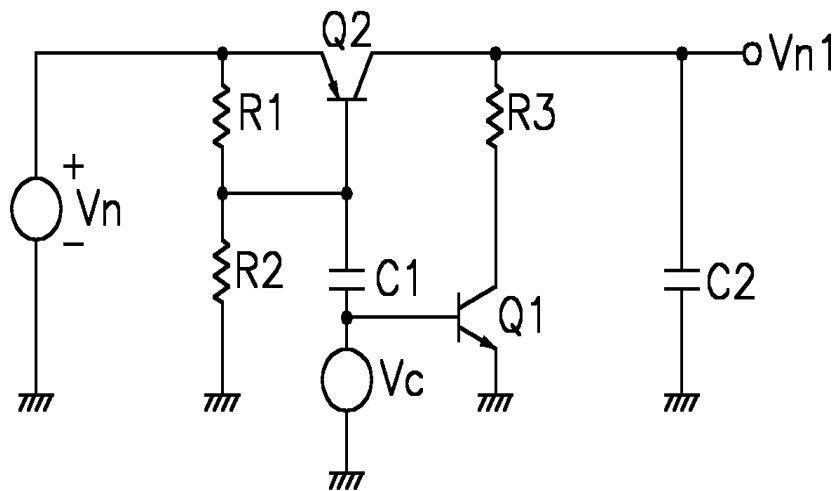
도면8



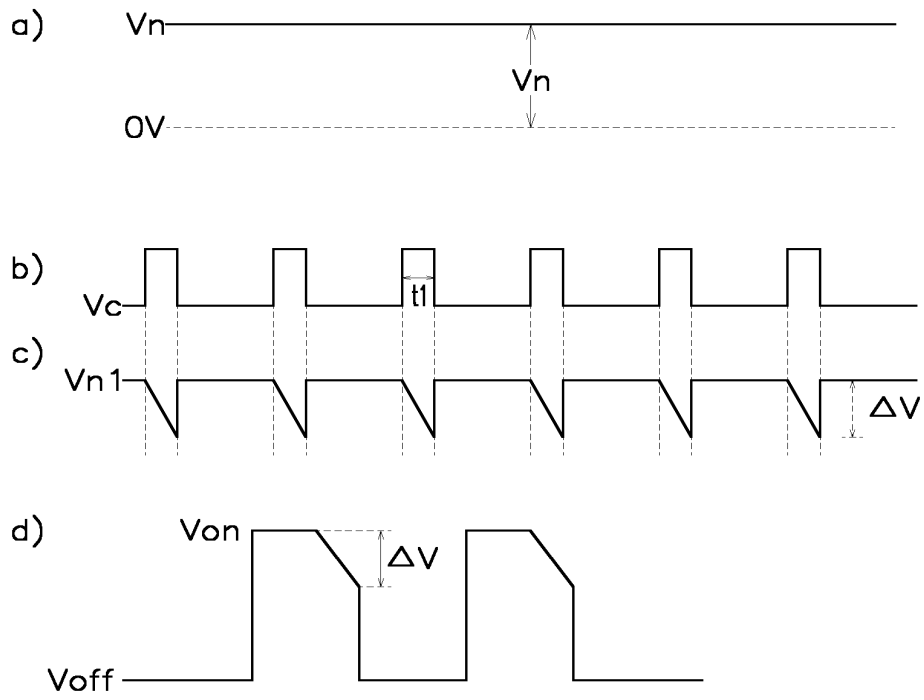
도면9



도면10



도면11



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	<a href="#">KR100895305B1</a>	公开(公告)日	2009-05-07
申请号	KR1020020056508	申请日	2002-09-17
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	MOON SEUNGHWAN		
发明人	MOON,SEUNGHWAN		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G09G2320/0257 G09G2320/0219 G09G3/3677 G09G3/3696 G09G3/3648		
其他公开文献	KR1020040026009A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

液晶显示器及其驱动方法本发明涉及液晶显示器及其驱动方法。在本发明中，分别在行和列方向上形成多条栅极线和数据线，以及多个开关元件，每个开关元件具有连接到栅极线和数据线的开关元件，一种液晶面板，其上形成有像素;栅极驱动器，用于提供栅极驱动电压，用于驱动开关元件到栅极线;并申请了对应于根据信号的数据灰度电压的栅极驱动电压包括数据驱动器，用于提供到所述数据线，并且在VON1和VON2由 $\Delta V$ ，满足 $VON1 > VON2$ 的电压降。根据本发明，可以通过降低栅极导通电压来降低反冲电压，而不会降低液晶显示装置的驱动能力。另外，反冲电压可以是不会产生残留图像的低电压，从而有效地消除了残像。

