

(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) Int. Cl. G09G 3/36 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년05월23일 10-0582674 2006년05월16일
--------------------------------------	-------------------------------------	--

(21) 출원번호	10-2004-0091539	(65) 공개번호	10-2005-0045894
(22) 출원일자	2004년11월10일	(43) 공개일자	2005년05월17일

(30) 우선권주장 JP-P-2003-00380316 2003년11월10일 일본(JP)

(73) 특허권자 엔이씨 일렉트로닉스 가부시기가이샤  
일본 211-8668 가나가와켄 가와사끼시 나카하라쿠 시모누마베 1753

(72) 발명자 가토후미히코  
일본국 야마가타켄 쓰루오카시 다카라다 1-초메 11-73 야마가타 닛본  
덴키 가부시기가이샤 나이

(74) 대리인 조의제

(56) 선행기술조사문헌  
KR1020030061553 A KR100239413 B1  
JP2001109435 A JP2001337657 A  
\* 심사관에 의하여 인용된 문헌

심사관 : 정병락

(54) 공통반전구동형 액정표시장치 및 색오차를 억제할 수 있는그 구동방법

요약

복수의 신호선들(SL<sub>1</sub>, SL<sub>2</sub>, ..., SL<sub>m</sub>), 복수의 주사선들(GL<sub>1</sub>, GL<sub>2</sub>, ..., GL<sub>n</sub>), 공통전극, 및 복수의 화소부들(P<sub>11</sub>, P<sub>21</sub>, ..., P<sub>mn</sub>)을 구비한 공통반전형 액정표시장치의 구동방법으로, 공통전극에 인가되는 공통전압(VCOM)이 주사선마다 반전된다. 또, 각각이 복수의 디지털색신호들을 포함한 디지털비디오신호들(VD)은 주사선들 중의 하나가 선택된 동안 시분할적으로 수신된다. 또한, 디지털색신호들을 포함한 디지털비디오신호들의 시퀀스는 아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스를 시분할적으로 발생하도록 매 2개의 연속하는 프레임들마다 변경되어, 아날로그색신호들의 각각은 출력시퀀스의 소정의 시간슬롯들에 독점적으로 놓여지게 된다. 더구나, 아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스는 신호선들에 시분할적으로 공급되어 아날로그색신호들은 그것들에 대응하는 신호선들에 공급된다.

대표도

도 8

색인어

액정표시장치, 공통반전구동, 과도(transient)현상, 색오차

## 명세서

### 도면의 간단한 설명

도 1은 제1종래기술의 LCD장치를 도시하는 블록회로도,

도 2는 도 1의 공통전압발생회로의 상세 회로도,

도 3a 내지 3c는 도 2의 공통전압발생회로의 동작을 설명하기 위한 타이밍도들,

도 4a 내지 4d는 도 1의 LCD장치의 동작을 설명하기 위한 타이밍도들,

도 5는 제2종래기술의 LCD장치를 도시하는 블록회로도,

도 6a 내지 6h와 도 7a 내지 7h는 도 5의 LCD장치의 동작을 설명하기 위한 타이밍도들,

도 8은 본 발명에 따른 LCD장치의 실시예를 도시하는 블록회로도,

도 9는 도 8의 신호선구동기의 일부의 상세블록회로도,

도 10a 내지 10h, 도 11a 내지 11h, 도 12a 내지 12h 및 도 13a 내지 13h는 도 8의 LCD장치의 제1동작을 설명하기 위한 타이밍도들,

도 14a 내지 14f, 도 15a 내지 15f, 도 16a 내지 16f, 도 17a 내지 17f, 도 18a 내지 18f, 도 19a 내지 19f, 도 20a 내지 20f, 도 21a 내지 21f, 도 22a 내지 22f, 도 23a 내지 23f, 도 24a 내지 24f, 도 25a 내지 25f, 도 26a 내지 26f, 도 27a 내지 27f, 도 28a 내지 28f, 도 29a 내지 29f, 도 30a 내지 30f 및 도 31a 내지 31f는 도 10a 내지 10h, 도 11a 내지 11h, 도 12a 내지 12h 및 도 13a 내지 13h의 제1동작의 변형들을 설명하기 위한 타이밍도들,

도 32a 내지 32h 및 도 33a 내지 33h는 도 8의 LCD장치의 제2동작을 설명하기 위한 타이밍도들,

도 34a 내지 34h 및 도 35a 내지 35h는 도 8의 LCD장치의 제3동작을 설명하기 위한 타이밍도들.

### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 공통반전구동형 액정표시(LCD)장치 및 그 구동방법에 관한 것이다.

일반적으로, LCD장치는 열방향을 따라 배치된 복수의 신호선들(또는 데이터선들), 행방향을 따라 배치된 복수의 주사선들(또는 게이트선들), 신호선들 및 주사선들의 교차부들에 위치된 비정질실리콘의 하나의 박막트랜지스터(TFT) 및 하나의 화소캐패시터를 각각 구비한 복수의 능동화소부들, 패널에 연결된 테이퍼캐리어패키지(TCP)라 불리는 연성인쇄기판 상에 형성된 신호선구동기, 및 패널에 연결된 다른 연성인쇄기판(TCP) 상에 형성된 주사선구동기를 구비한 비정질실리콘 패널에 의해 구성된다. 그러나 패널의 용량이 증가됨에 따라, 주사선들 및 신호선들의 좁은 피치로 인해 신호선구동기 및 주사선구동기를 패널에 연결하기 어렵다.

최근, 저온화학기상증착(CVD)공정에 의해 유리기판 상에 형성된 다결정실리콘으로 이루어진 TFT들이 전술한 패널에 사용되고 있고, 그래서 신호선구동기 및 주사선구동기의 전부 또는 부분이 패널에 도입될 수 있다. 따라서 신호선구동기 및 주사선구동기를 패널에 연결하는 것이 쉽게 되거나, 신호선구동기 및 주사선구동기를 패널에 접속하는 것이 불필요하다. 그러나 이 경우 패널의 유리기판은 매우 커지게 되어, 제조비용을 증가시키고 신뢰성을 떨어뜨린다.

제1종래기술의 LCD장치(일본특개 제2001-109435호 참조)는 복수의 신호선들, 복수의 주사선들, 신호선들 및 주사선들 간의 교차부들에 위치한 복수의 능동화소부들, 다결정실리콘을 사용하여 저온CVD공정에 의해 유리기판 상에 형성된 주사선구동기, 및 연성인쇄기판(TCP)상에 형성된 신호선구동기를 구비한 다결정실리콘패널을 포함한다. 또, 제1종래기술의 LCD장치는 신호선구동기 및 비정질실리콘패널 사이에 연결되어 신호선구동기를 신호선들에 시분할접속하기 위한 선택회로를 포함한다. 이 경우, 선택회로는 다결정실리콘패널에 형성되고 그래서 신호선구동기(TCP) 및 다결정실리콘패널 사이의 접속들의 수는 감소된다. 따라서, 신호선구동기를 다결정실리콘패널에 연결하는 것이 용이하게 된다. 이는 나중에 설명될 것이다.

제2종래기술의 LCD장치(일본특개 제2001-337657호 참조)는 복수의 신호선들, 복수의 주사선들, 신호선들 및 주사선들 사이의 교차부들에 위치한 복수의 능동화소부들, 저온CVD공정에 의해 유리기판 상에 형성된 다결정실리콘의 사용에 의한 신호선구동기 및 주사선구동기를 구비한 다결정실리콘패널을 포함한다. 또, 제2종래기술의 LCD장치는 신호선구동기 및 다결정실리콘패널 사이에 접속되어 신호선구동기를 신호선들에 시분할 접속시키는 선택회로를 구비한다. 이 경우, 선택회로는 다결정실리콘패널에 형성되고 그래서 신호선구동기는 크기가 감소된다. 이는 나중에 설명될 것이다.

한편, 이른바 잔상현상을 피하기 위해, 신호선들에서의 전압들의 극성은 매 프레임마다 공통전극의 전압에 대해 반전되고, 이는 프레임반전구동법이라 불린다. 또, 프레임반전구동법으로 인한 깜빡임(flicker)을 피하기 위해, 수평반전구동법, 수직반전구동법 또는 도트반전구동법이 행해진다. 수평반전구동법에서, 신호선들에서의 전압들의 극성들은 공통전극의 전압에 대해 매 주사선마다 반전된다. 또, 수직반전구동법에서는, 신호선들에서의 전압들의 극성들은 공통전극의 전압에 대해 매 신호선마다 반전된다. 또, 도트반전구동법에서는, 신호선들에서의 전압들의 극성들은 공통전극의 전압에 대해 매 도트(dot)(비디오신호)마다 반전된다. 그러나 프레임, 수평, 수직 및 도트반전구동법들에서 신호선들의 전압들의 진폭은 비반전구동법에서의 진폭의 2배이고, 이는 신호선구동기의 절연과피특성을 더 높이는 것을 필요로 한다. 프레임, 수평, 수직 및 도트반전구동법들에서 신호선들에서의 전압들의 진폭을 감소시키기 위해, 공통전극의 전압의 극성을 프레임, 수평, 수직 및 도트반전구동법들의 반전타이밍들과 동기하여 반전시키는 공통반전구동법이 채택된다.

공통반전구동법과, 프레임, 수평, 수직 및 도트반전구동법들 중의 적어도 하나가 전술한 제1 및 제2종래기술들의 LCD장치들에 적용되는 경우, 공통전극에서의 전압이 과도(transient)현상을 가지므로, 신호선구동기에 의해 시분할구동되는 신호선들과 공통전극 사이의 전압차는 공통전극에서의 전압의 과도현상에 의해 영향을 받는다.

### 발명이 이루고자 하는 기술적 과제

본 발명의 목적은 과도현상의 영향을 억제, 특히, 액정의 잔류DC성분과 색오차(color error)를 억제할 수 있는 공통반전형 LCD장치 및 그 구동방법을 제공하는 것이다.

### 발명의 구성 및 작용

본 발명에 의하면, 복수의 신호선들, 복수의 주사선들, 공통전극, 신호선들 및 주사선들 사이의 교차부들에 위치되며 공통전극에 접속된 복수의 화소부들, 공통전극에 접속되며 공통전극에 인가되는 공통전압을 매 프레임 및 매 주사선마다 반전하기 위한 공통전압발생회로, 주사선들에 접속되며 주사선들을 순차적으로 선택하기 위한 주사선구동기, 신호선들에 접속되며 복수의 디지털색신호들을 각각 포함한 디지털비디오신호들을 시분할적으로 수신하고 디지털색신호들을 포함한 디지털비디오신호들의 시퀀스를 2개의 연속하는 프레임들마다 변경하여 아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스를 시분할적으로 발생함으로써, 아날로그색신호들의 각각이 출력시퀀스의 소정의 시간슬롯들에서 독점적으로 놓여지게 하는 신호선구동기, 그리고 신호선구동기 및 신호선들 사이에 접속되며 아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스를 신호선들에 시분할적으로 공급하여 아날로그색신호들이 그것들에 대응하는 신호선들에 공급되게 하는 선택회로를 포함하는 공통반전형 액정표시장치가 제공된다.

또, 복수의 신호선들, 복수의 주사선들, 공통전극, 신호선들 및 주사선들 사이의 교차부들에 위치되며 공통전극에 접속된 복수의 화소부들, 공통전극에 접속되며 공통전극에 인가되는 공통전압을 신호선들의 소정 수마다 반전하기 위한 공통전압 발생회로, 주사선들에 접속되며 주사선들을 순차적으로 선택하기 위한 주사선구동기, 신호선들에 접속되며 각각이 소정 수의 디지털색신호들을 포함한 디지털비디오신호들을 시분할적으로 수신하여 아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스를 시분할적으로 발생함으로써 아날로그색신호들의 각각이 출력시퀀스의 소정의 시간슬롯들에서 독점적으로 놓여지게 하는 신호선구동기, 그리고, 신호선구동기 및 신호선들 사이에 접속되며, 아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스를 신호선들에 시분할적으로 공급하여 아날로그색신호들이 그것들에 대응하는 신호선들에 공급되게 하는 선택회로를 포함하는 공통반전형 액정표시장치가 제공된다.

게다가, 복수의 신호선들, 복수의 주사선들, 공통전극, 신호선들 및 주사선들 사이의 교차부들에 위치되며 공통전극에 접속된 복수의 화소부들, 공통전극에 접속되며 공통전극에 인가되는 공통전압을 신호선들의 소정 수마다 반전하기 위한 공통전압발생회로, 주사선들에 접속되며 주사선들을 순차적으로 선택하기 위한 주사선구동기, 신호선들에 접속되며 각각이 소정 수의 디지털색신호들을 포함한 디지털비디오신호들을 시분할적으로 수신하고매 2개의 연속하는 디지털비디오신호들의 시퀀스를 매 주사선마다 변경하여 아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스를 시분할적으로 발생함으로써 아날로그색신호들의 각각이 출력시퀀스의 소정의 시간슬롯들에서 독점적으로 놓여지게 하는 신호선구동기, 그리고, 신호선구동기 및 신호선들 사이에 접속되며 아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스를 신호선들에 시분할적으로 공급하여 아날로그색신호들이 그것들에 대응하는 신호선들에 공급되게 하는 선택회로를 포함하는 공통반전형 액정표시장치가 제공된다.

본 발명은 첨부 도면들을 참조하여 종래기술과 비교하면서 다음에 언급된 설명으로부터 더 명확히 이해될 것이다.

바람직한 실시예를 설명하기 전에, 종래기술의 LCD장치가 도 1, 2, 3a~3c, 4a~4c, 5, 6a~6h, 및 7a~7h를 참조하여 설명될 것이다.

제1종래기술의 LCD장치(일본특개 제2001-109435호 참조)를 도시하는 도 1에서, 참조번호 101은 유리기관 상에 저온 CVD공정을 사용하여 다결정실리콘에 의해 형성된  $m \times n$ 도트 패널을 나타낸다. 패널(101)은  $m$ 개의 신호선들( $SL_1, SL_2, \dots, SL_m$ ),  $n$ 개의 주사선들( $GL_1, GL_2, \dots, GL_n$ ), 신호선들( $SL_1, SL_2, \dots, SL_m$ ) 및 주사선들( $GL_1, GL_2, \dots, GL_n$ ) 사이의 교차부들에 위치된  $m \times n$ 개의 화소부들( $P_{11}, P_{12}, \dots, P_{mn}$ )을 구비한다. 화소부들( $P_{11}, P_{12}, \dots, P_{mn}$ )의 각각은  $Q_{22}$ 와 같은 하나의 TFT와  $C_{22}$ 와 같은 하나의 화소커패시터에 의해 구성되며 TFT( $Q_{22}$ )에 연결된 액정과 공통전압(VCOM)이 인가되는 공통전극을 구비한다. 또, 패널(101)은 수직시작펄스신호(VST)를 수직클럭신호(VCK)에 동기하여 시프트시커 주사선들( $GL_1, GL_2, \dots, GL_n$ )상에 주사선신호들을 순차적으로 발생하는 수직시프트레지스터회로에 의해 구성되는 주사선구동기(1011)를 구비한다. 또, 패널(101)은 신호선들( $SL_1, SL_2, SL_3, SL_4, \dots, SL_{m-1}, SL_m$ ) 및 신호선들( $SL_1', SL_2', \dots, SL_{m/2}'$ ) 사이에 1대2역다중화기들(1012-1, 1012-2, ..., 1012-( $m/2$ ))에 의해 형성된 선택회로(1012)를 구비한다. 더구나, 패널(101)은 공통전압(VCOM)을 극성신호(POL)에 동기하여 발생하기 위한 공통전압발생회로(1013)를 구비한다. 공통전압발생회로(1013)는 일본특개 제2001-109435호에 개시되어 있지 않다.

또, 도 1에서, 참조번호 102는 연성인쇄기관상에 형성된 신호선구동기를 나타낸다. 신호선구동기(102)는 수평시작펄스신호(HST)를 수평클럭신호(HCK)에 동기하여 시프트시커 래치신호들( $LA_1, LA_2, \dots, LA_{m/2}$ )을 순차적으로 발생하기 위한 수평시프트레지스터회로(1021), 디지털계조비디오신호(VD)를 래치신호들( $LA_1, LA_2, \dots, LA_{m/2}$ )에 각각 동기시켜 래치하여 디지털비디오신호들( $D_1, D_2, \dots, D_{m/2}$ )을 발생하기 위한 데이터레지스터들(1022-1, 1022-2, ..., 1022-( $m/2$ )), 디지털비디오신호들( $D_1, D_2, \dots, D_{m/2}$ )에 대해 디지털-아날로그변환을 각각 수행하기 위한 디지털/아날로그(D/A)변환기들(1023-1, 1023-2, ..., 1023-( $m/2$ )), 및 D/A변환기들(1023-1, 1023-2, ..., 1023-( $m/2$ ))의 아날로그출력전압들을 증폭하여 그것들을 대응하는 신호선들( $SL_1', SL_2', \dots, SL_{m/2}'$ )에 공급하기 위한 구동기들(1024-1, 1024-2, ..., 1024( $m/2$ ))을 구비한다. 이 경우, D/A변환기들(1023-1, 1023-2, ..., 1023-( $m/2$ ))의 각각은 극성신호(POL)에 따라 선택되는 양극 쪽 및 음극쪽을 위한 2개의 D/A변환부들에 의해 형성된다.

도 1에서, 선택신호  $SEL_1(= "1")$ 이 선택회로(1012)에 공급되는 경우, 1대2역다중화기들(1012-1, 1012-2, ..., 1012-( $m/2$ ))은 신호선들( $SL_1', SL_2', \dots, SL_{m/2}'$ )을 신호선들( $SL_1, SL_3, \dots, SL_{m-1}$ )에 각각 접속시킨다. 반면, 선택신호  $SEL_2(= "1")$ 가 선택회로(1012)에 공급되는 경우, 1대2역다중화기들(1012-1, 1012-2, ..., 1012-( $m/2$ ))은 신호선들( $SL_1', SL_2', \dots, SL_{m/2}'$ )을 신호선들( $SL_2, SL_4, \dots, SL_m$ )에 각각 접속시킨다. 그러므로, 선택신호들( $SEL_1$  및  $SEL_2$ )이 선택회로(1012)에 시분할적으로 공급되는 경우, 선택회로(1012)는 신호선들( $SL_1', SL_2', \dots, SL_{m/2}'$ )을 신호선들( $SL_1, SL_2, SL_3, SL_4, \dots, SL_{m-1}, SL_m$ )에 시분할적으로 접속시켜, 아날로그비디오신호들은 신호선들( $SL_1, SL_2, SL_3, SL_4, \dots, SL_{m-1}, SL_m$ )에 공급된다. 따라서, 신호선구동기(102)에 접속되는 신호선들의 실질적인 수는 반으로 감소되므로, 신호선구동기(연성인쇄기관; 102)를 패널(101)에 접속하는 것이 쉬워진다. 또, 수평시프트레지스터회로의 레지스터들의 수, 데이터레지스터들의 수, D/A변환기들의 수 및 구동기들의 수는 감소될 수 있으므로, 신호선구동기(102)는 크기가 작아질 수 있다.

선택회로(1012)의 시분할 수가 3 이상이라면, 실질적인 신호선수는 더 감소될 수 있고, 그래서 신호선구동기(102)를 패널(101)에 연결하는 것이 더 쉬워지고, 신호선구동기(102)는 크기가 더 감소될 수 있다.

도 1의 공통전압발생회로(1013)의 상세회로도인 도 2에서, 공통전압발생회로(1013)는 극성신호(POL) 및 그것의 반전신호(/POL)에 의해 각각 턴 온되는 스위치들(201 및 202), 커패시터(203), 및 중심전압(VCOMC)이 인가되는 저항체(204)를 구비한다.  $V_H$  및  $V_L$ 은 각각 하이레벨전압 및 로우레벨전압이다. 그러므로, 극성신호(POL)와 그것의 반전신호(/POL)가 도 3a 및 도 3b에 보인 것처럼 변경되는 경우, 공통전압(VCOM)은 도 3c에 보인 것처럼 변경된다. 즉, 공통전압(VCOM)은 C는 커패시터(203)의 커패시턴스, CO는 공통전극(미도시)의 커패시턴스, 그리고 r은 저항체(204)의 저항인 다음의 식

$$\Delta VCOM = \{1 - \exp(-t/((C+CO) \cdot r))\} \cdot VCOMC$$

에 의해 표현되는 과도특성을 가진다.

여기서, 프레임 및 수평반전구동법이 행해지는 때에 동일한 아날로그비디오전압( $V_s$ )이 극성신호(POL)에 의해 화소부들( $P_{11}$  및  $P_{21}$ )에 시분할적으로 인가되며, 선택신호들( $SEL_1$  및  $SEL_2$ )은 도 4a 내지 도 4c에 보인 바와 같다고 가정한다. 이 경우, 화소부( $P_{11}$ )의 액정의 전기장이 도 4d에 보인 것처럼  $\Delta V1$ 에 의해 결정되고, 화소부( $P_{21}$ )의 액정의 전기장은 도 4d에 보인 것처럼  $\Delta V2(< \Delta V1)$ 에 의해 결정된다. 그러나  $\Delta V1$ 과  $\Delta V2$  사이의 차이는 도 1의 LCD장치에 의해 보상될 수 없다.

제2종래기술의 LCD장치(일본특개 제2001-337657호 참조)를 도시하는 도 5에서, 전체 LCD장치는 저온CVD공정을 이용하여 유리기판상에 다결정실리콘에 의해 형성된  $m \times n$ 도트 패널을 구비한다. 이 패널은 m개의 신호선들( $SL_1, SL_2, \dots, SL_m$ ), n개의 주사선들( $GL_1, GL_2, \dots, GL_n$ ), 신호선들( $SL_1, SL_2, \dots, SL_m$ ) 및 주사선들( $GL_1, GL_2, \dots, GL_n$ ) 사이의 교차부들에 위치한  $m \times n$ 개의 화소부들( $P_{11}, P_{12}, \dots, P_{mn}$ )을 구비한다. 화소부들( $P_{11}, P_{12}, \dots, P_{mn}$ )의 각각은  $Q_{22}$ 와 같은 하나의 TFT와  $C_{22}$ 와 같은 하나의 화소커패시터를 구비하며 TFT( $Q_{22}$ )에 연결된 액정과 공통전압(VCOM)이 인가되는 공통전극을 구비한다. 또, 패널은 수직시작펄스신호(VST)를 수직클록신호(VCK)에 동기하여 시프트시커 주사선들( $GL_1, GL_2, \dots, GL_n$ )상에 주사선신호들을 순차적으로 발생하는 수직시프트레지스터회로에 의해 구성되는 주사선구동기(501)를 구비한다.

또, 패널은 수평시작펄스신호(HST)를 수평클록신호(HCK)에 동기하여 시프트시커 래치신호들( $LA_1, LA_2, \dots, LA_{m/6}$ )을 순차적으로 발생하기 위한 수평시프트레지스터회로(502), 적색신호(R), 녹색신호(G) 및 청색신호(B)에 의해 형성된 디지털계조비디오신호(VD)를 래치신호들( $LA_1, LA_2, \dots, LA_{m/6}$ )에 각각 동기시켜 래치하여 디지털비디오신호들( $D_1, D_2, \dots, D_{m/6}$ )을 발생하기 위한 샘플링래치회로들(503-1, 503-2, ..., 503(m/6)), 샘플링래치회로들(503-1, 503-2, ..., 503(m/6))의 디지털계조비디오신호(VD)를 로드신호(L)에 동기하여 각각 래치하기 위한 로드래치회로들(504-1, 504-2, ..., 504-(m/6)), 및 로드래치회로들(504-1, 504-2, ..., 504-(m/6))의 디지털비디오신호들에 D/A변환을 각각 수행하여 그것들을 신호선들( $SL_1', SL_2', \dots, SL_{m/6}'$ )에 공급하기 위한 D/A변환기들(505-1, 505-2, ..., 505-(m/6))을 구비한다. 또 이 경우, D/A변환기들(505-1, 505-2, ..., 505-(m/6))의 각각은 극성신호(POL)에 따라 선택되는 양극측 및 음극측을 위한 2개의 D/A변환부들에 의해 형성된다.

추가로, 패널은 신호선들( $SL_1', SL_2', \dots, SL_{m/2}'$ ) 및 신호선들( $SL_1, SL_2, SL_3, SL_4, \dots, SL_{m-1}, SL_m$ ) 사이에 1대6역다중화기들(506-1, 506-2, ..., 506-(m/6))에 의해 형성된 선택회로(506)를 구비한다.

더구나, 패널은 공통전압(VCOM)을 극성신호(POL)에 동기하여 발생하기 위한 공통전압발생회로(507)를 구비한다. 공통전압발생회로(507)는 도 1의 공통전압발생회로(1013)와 동일한 구조를 가진다. 공통전압발생회로(507)는 일본특개 제 2001-337657호에 개시되어 있지 않다.

도 5에서, 선택신호  $SEL_1(= "1")$ 이 선택회로(506)에 공급되는 경우, 1대6역다중화기들(506-1, 506-2, ..., 506-(m/6))은 신호선들( $SL_1', SL_2', \dots, SL_{m/6}'$ )을 신호선들( $SL_1, SL_7, \dots, SL_{m-5}$ )에 각각 접속시킨다. 선택신호  $SEL_2(= "1")$ 가 선택회로

(506)에 공급되는 경우, 1대6역다중화기들(506-1, 506-2, ..., 506-(m/6))은 신호선들(SL<sub>1</sub>', SL<sub>2</sub>', ..., SL<sub>m/6</sub>')을 신호선들(SL<sub>2</sub>, SL<sub>8</sub>, ..., SL<sub>m-4</sub>)에 각각 접속시킨다. 선택신호 SEL<sub>3</sub>(="1")이 선택회로(506)에 공급되는 경우, 1대6역다중화기들(506-1, 506-2, ..., 506-(m/6))은 신호선들(SL<sub>1</sub>', SL<sub>2</sub>', ..., SL<sub>m/6</sub>')을 신호선들(SL<sub>3</sub>, SL<sub>9</sub>, ..., SL<sub>m-3</sub>)에 각각 접속시킨다. 선택신호 SEL<sub>4</sub>(="1")가 선택회로(506)에 공급되는 경우, 1대6역다중화기들(506-1, 506-2, ..., 506-(m/6))은 신호선들(SL<sub>1</sub>', SL<sub>2</sub>', ..., SL<sub>m/6</sub>')을 신호선들(SL<sub>4</sub>, SL<sub>10</sub>, ..., SL<sub>m-2</sub>)에 각각 접속시킨다. 선택신호 SEL<sub>5</sub>(="1")가 선택회로(506)에 공급되는 경우, 1대6역다중화기들(506-1, 506-2, ..., 506-(m/6))은 신호선들(SL<sub>1</sub>', SL<sub>2</sub>', ..., SL<sub>m/6</sub>')을 신호선들(SL<sub>5</sub>, SL<sub>11</sub>, ..., SL<sub>m-1</sub>)에 각각 접속시킨다. 선택신호 SEL<sub>6</sub>(="1")이 선택회로(506)에 공급되는 경우, 1대6역다중화기들(506-1, 506-2, ..., 506-(m/6))은 신호선들(SL<sub>1</sub>', SL<sub>2</sub>', ..., SL<sub>m/6</sub>')을 신호선들(SL<sub>6</sub>, SL<sub>12</sub>, ..., SL<sub>m</sub>)에 각각 접속시킨다.

그러므로, 선택신호들(SEL<sub>1</sub>, SEL<sub>2</sub>, ..., SEL<sub>m</sub>)이 선택회로(506)에 시분할적으로 공급되는 경우, 선택회로(506)는 신호선들(SL<sub>1</sub>', SL<sub>2</sub>', ..., SL<sub>m/6</sub>')을 신호선들(SL<sub>1</sub>, SL<sub>2</sub>, SL<sub>3</sub>, SL<sub>4</sub>, SL<sub>5</sub>, SL<sub>6</sub>, ..., SL<sub>m-1</sub>, SL<sub>m</sub>)에 시분할적으로 접속시켜, 아날로그비디오신호들은 신호선들(SL<sub>1</sub>, SL<sub>2</sub>, SL<sub>3</sub>, SL<sub>4</sub>, SL<sub>5</sub>, SL<sub>6</sub>, ..., SL<sub>m-1</sub>, SL<sub>m</sub>)에 공급된다. 따라서, 신호선구동기에 접속되는 신호선들의 실질적인 수는 반으로 1/6로 감소되고 수평시프트레지스터회로의 레지스터들의 수, 샘플링래치회로들의 수, 로드래치회로들의 수 및 D/A변환기들의 수는 감소될 수 있으므로, 신호선구동기는 크기가 작아질 수 있다.

선택회로(506)의 시분할 수가 9 또는 12라면, 실질적인 신호선수는 추가로 감소될 수 있고, 그래서 신호선구동기는 크기가 추가로 감소될 수 있다.

여기서, 프레임 및 수평반전구동법이 행해지는 경우 동일한 아날로그비디오전압(Vs)이 극성신호(POL)에 의해 화소부들(P<sub>11</sub>, P<sub>21</sub>, P<sub>31</sub>, P<sub>41</sub>, P<sub>51</sub> 및 P<sub>61</sub>)에 시분할적으로 인가되고 선택신호들(SEL<sub>1</sub>, SEL<sub>2</sub>, SEL<sub>3</sub>, SEL<sub>3</sub>, SEL<sub>4</sub>, SEL<sub>5</sub> 및 SEL<sub>6</sub>)이 도 6a~6g에 보인바와 같다고 가정한다. 이 경우, 화소부(P<sub>11</sub>(R1))의 액정의 전기장이 도 6h에 보인 것처럼 ΔV1에 의해 결정된다. 화소부(P<sub>21</sub>(G1))의 액정의 전기장이 도 6h에 보인 것처럼 ΔV2(< ΔV1)에 의해 결정된다. 화소부(P<sub>31</sub>(B1))의 액정의 전기장이 도 6h에 보인 것처럼 ΔV3(< ΔV2)에 의해 결정된다. 화소부(P<sub>41</sub>(R2))의 액정의 전기장이 도 6h에 보인 것처럼 ΔV4(< ΔV3)에 의해 결정된다. 화소부(P<sub>51</sub>(G2))의 액정의 전기장이 도 6h에 보인 것처럼 ΔV5(< ΔV4)에 의해 결정된다. 화소부(P<sub>61</sub>(B2))의 액정의 전기장이 도 6h에 보인 것처럼 ΔV6(< ΔV5)에 의해 결정된다. 그러나, ΔV1, ΔV2, ΔV3, ΔV4, ΔV5 및 ΔV6간의 차이는 도 5의 LCD장치에 의해 보상될 수 없다.

전술한 차이를 최소화하기 위해, 도 7a 내지 7h에 보인 것처럼, 선택신호들(SEL<sub>1</sub>, SEL<sub>2</sub>, ..., SEL<sub>6</sub>)이 N번째프레임을 위해 순차적으로 발생된다면, 선택신호들(SEL<sub>6</sub>, SEL<sub>5</sub>, ..., SEL<sub>1</sub>)은 (n+1)번째프레임을 위해 순차적으로 발생될 수 있다. 그 결과, 화소부(P<sub>11</sub>(R1))의 액정의 평균전기장은 (ΔV1 + ΔV6)/2이고, 화소부(P<sub>61</sub>(B2))의 액정의 평균전기장은 (ΔV6 + ΔV1)/2이다. 또, 화소부(P<sub>21</sub>(G1))의 액정의 평균전기장은 (ΔV2 + ΔV5)/2이고, 화소부(P<sub>51</sub>(G2))의 액정의 평균전기장은 (ΔV5 + ΔV2)/2이다. 게다가, 화소부(P<sub>31</sub>(B1))의 액정의 평균전기장은 (ΔV3 + ΔV4)/2이고, 화소부(P<sub>41</sub>(R2))의 액정의 평균전기장은 (ΔV4 + ΔV3)/2이다. 따라서, 전술한 차이는 어느 정도 보상될 수 있다. 그러나 적색신호(R)용의 화소부들인 P<sub>11</sub>(R1)과 P<sub>41</sub>(R2) 사이의 차이는 (ΔV1+ΔV6)-(ΔV4+ΔV3)이며, 청색신호(B)용의 화소부들인 P<sub>31</sub>(B1)과 P<sub>61</sub>(B2) 사이의 차이는 (ΔV3+ΔV4)-(ΔV6+ΔV1)이고, 이는 녹색오차가 발생되지 않음에도 불구하고 적색오차 및 청색오차와 같은 색오차들을 야기할 것이다.

또한, 도 5의 LCD장치에서는, 적색신호, 녹색신호 및 청색신호들의 각각은 시분할다중화를 필요로 하여 제어 복잡해지게 한다.

본 발명에 따른 LCD장치의 실시예를 도시하는 도 8에서, m×n도트 패널은 m개의 신호선들(SL<sub>1</sub>, SL<sub>2</sub>, ..., SL<sub>m</sub>), n개의 주사선들(GL<sub>1</sub>, GL<sub>2</sub>, ..., GL<sub>n</sub>), 신호선들(SL<sub>1</sub>, SL<sub>2</sub>, ..., SL<sub>m</sub>) 및 주사선들(GL<sub>1</sub>, GL<sub>2</sub>, ..., GL<sub>n</sub>) 사이의 교차부들에 위치한 m×n개의 능동화소부들(P<sub>11</sub>, P<sub>12</sub>, ..., P<sub>mn</sub>)을 구비한다. 화소부들(P<sub>11</sub>, P<sub>12</sub>, ..., P<sub>mn</sub>)의 각각은 Q<sub>22</sub>와 같은 하나의 TFT와 C<sub>22</sub>와 같은 하나의 화소커패시터를 구비하며 또 TFT(Q<sub>22</sub>)에 연결된 액정과 공통전압(VCOM)이 인가되는 공통전극을 구비한다.

신호선(SL<sub>1</sub>)에 접속된 화소부들(P<sub>11</sub>, P<sub>12</sub>, ..., P<sub>1n</sub>), 신호선(SL<sub>4</sub>)에 접속된 화소부들(P<sub>41</sub>, P<sub>42</sub>, ..., P<sub>4n</sub>) 등은 적색신호들(R1, R2, ...)을 표시하기 위해 사용된다. 또, 신호선(SL<sub>2</sub>)에 접속된 화소부들(P<sub>21</sub>, P<sub>22</sub>, ..., P<sub>2n</sub>), 신호선(SL<sub>5</sub>)에 접속된 화소부들(P<sub>51</sub>, P<sub>52</sub>, ..., P<sub>5n</sub>) 등은 녹색신호들(G1, G2, ...)을 표시하기 위해 사용된다. 또한, 신호선(SL<sub>3</sub>)에 접속된 화소부들(P<sub>31</sub>, P<sub>32</sub>, ..., P<sub>3n</sub>), 신호선(SL<sub>6</sub>)에 접속된 화소부들(P<sub>61</sub>, P<sub>62</sub>, ..., P<sub>6n</sub>) 등은 청색신호들(B1, B2, ...)을 표시하기 위해 사용된다.

주사선구동기(1)는 수직시작펄스신호(VST)를 수직클럭신호(VCK)에 동기하여 시프트시켜 주사선들(GL<sub>1</sub>, GL<sub>2</sub>, ..., GL<sub>n</sub>) 상에 주사선신호들을 순차적으로 발생하기 위한 수직시프트레지스터회로로 구성된다.

신호선구동기(2)는 수평시작펄스신호(HST)를 수평클럭신호(HCK)에 동기하여 시프트시켜 래치신호들(LA<sub>1</sub>, LA<sub>2</sub>, LA<sub>3</sub>, LA<sub>4</sub>, ..., LA<sub>m-1</sub>, LA<sub>m</sub>)을 순차적으로 발생하기 위한 수평시프트레지스터회로(21), 적색신호(R), 녹색신호(G) 및 청색신호(B)에 의해 형성된 디지털계조비디오신호(VD)를 래치신호들(LA<sub>1</sub>, LA<sub>2</sub>, LA<sub>3</sub>, ..., LA<sub>m/6</sub>)에 각각 동기시켜 래치하여 디지털비디오신호들(D<sub>1</sub>, D<sub>2</sub>, ..., D<sub>m/6</sub>)을 발생하기 위한 데이터레지스터들(22-1, 22-2, ..., 22-(m/6)), 6대1다중화기들(23-1, 23-2, 23-3, ..., 23-(m/6)), 및 6대1다중화기들(23-1, 23-2, 23-3, ..., 23-(m/6))의 디지털비디오신호들에 대해 D/A변환을 각각 수행하여 그것들을 신호선들(SL<sub>1</sub>', SL<sub>2</sub>', ..., SL<sub>m/6</sub>')에 공급하기 위한 D/A변환기들(24-1, 24-2, ..., 24-(m/6))을 구비한다. 또, 이 경우, D/A변환기들(24-1, 24-2, ..., 24-(m/6))의 각각은 극성신호(POL)에 따라 선택되는 양극측 및 음극측을 위한 2개의 D/A변환부들에 의해 형성된다.

디지털비디오신호(VD)는 데이터레지스터들(22-1, 22-2, ..., 22-(m/6))에 순차적으로 공급되고, 이 경우, 디지털비디오신호(VD)의 1회의 기간은 하나의 적색신호(R), 하나의 녹색신호(G) 및 하나의 청색신호(B)를 동시에 구비하여 제어를 단순화시킨다. 또, 데이터레지스터들(22-1, 22-2, ..., 22-(m/6))의 각각은 하나의 적색신호(R), 하나의 녹색신호(G) 및 하나의 청색신호(B)에 의해 각각이 형성되는 2개의 색단위들을 저장한다. 예를 들면, 데이터레지스터(22-1)는 적색신호(R1), 녹색신호(G1), 청색신호(B1), 적색신호(R2), 녹색신호(G2) 및 청색신호(B2)를 저장한다.

1대6역다중화기들(3-1, 3-2, ..., 3-(m/6))에 의해 형성되는 선택회로(3)는 신호선들(SL<sub>1</sub>', SL<sub>2</sub>', ..., SL<sub>m-6</sub>')과 신호선들(SL<sub>1</sub>, SL<sub>2</sub>, SL<sub>3</sub>, SL<sub>4</sub>, ..., SL<sub>m-1</sub>, SL<sub>m</sub>) 사이에 접속된다. 선택회로(3)는 도 5의 선택회로(506)와 동일한 구조를 가진다.

이에 더하여, 공통전압(VCOM)을 극성신호(POL)에 동기하여 발생하기 위한 공통전압발생회로(4)가 제공된다. 공통전압발생회로(4)는 도 1의 공통전압발생회로(1013)와 동일한 구조를 가진다.

도 8의 1대6역다중화기(3-1)를 위한 신호선구동기(2)의 일부의 상세회로도인 도 9에서, 래치신호들(LA<sub>1</sub> 및 LA<sub>2</sub>)은 수평동기시프트회로(21)의 시프트레지스터들(21-1 및 21-2)로부터 발생된다.

데이터레지스터(22-1)는 적색신호(R1), 녹색신호(G1) 및 청색신호(B1)를 각각 래치신호(LA<sub>1</sub>)에 동기하여 래치하기 위한 3개의 래치회로들(221-1, 221-2 및 221-3), 및 적색신호(R2), 녹색신호(G2) 및 청색신호(B2)를 각각 래치신호(LA<sub>2</sub>)에 동기하여 래치하기 위한 3개의 래치회로들(221-4, 221-5 및 221-6)로 구성된다. 적색신호(R1), 녹색신호(G1), 청색신호(B1), 적색신호(R2), 녹색신호(G2) 및 청색신호(B2)는 6대1다중화기(23-1)에 공급된다.

6대1다중화기(23-1)는 선택신호(S<sub>1</sub>)에 의해 제어되는 6대3다중화기(231-1), 래치신호(LA)에 의해 인에이블되는 3개의 래치회로들(231-2, 231-3 및 231-4), 및 선택신호(S<sub>2</sub>)에 의해 제어되는 3대1다중화기(231-5)에 의해 구성된다. 6대1다중화기(23-1)는 적색신호(R1), 녹색신호(G1), 청색신호(B1), 적색신호(R2), 녹색신호(G2) 및 청색신호(B2) 중의 하나를 선택신호(S<sub>1</sub>), 래치신호(LA) 및 선택신호(S<sub>2</sub>)에 따라 선택하고, 선택된 신호를 D/A변환기(2-1)에 공급한다.

신호들(VST, VCK, HST, HCK, VD(R, G, B), S<sub>1</sub>, LA, S<sub>2</sub>, POL, SEL<sub>1</sub>, SEL<sub>2</sub>, SEL<sub>3</sub>, SEL<sub>4</sub>, SEL<sub>5</sub> 및 SEL<sub>6</sub>)은 제어기(미도시)로부터 발생된다. 이 경우, 신호선구동기(2)가 적색신호(R1)를 발생할 때, 1대6역다중화기(3-1)는 신호(SL<sub>1</sub>)를 선택한다. 신호선구동기(2)가 녹색신호(G1)를 발생할 때, 1대6역다중화기(3-1)는 신호(SL<sub>2</sub>)를 선택한다. 신호선구동기(2)

가 청색신호(B1)를 발생할 때, 1대6역다중화기(3-1)는 신호(SL<sub>3</sub>)를 선택한다. 신호선구동기(2)가 적색신호(R2)를 발생할 때, 1대6역다중화기(3-1)는 신호(SL<sub>4</sub>)를 선택한다. 신호선구동기(2)가 녹색신호(G2)를 발생할 때, 1대6역다중화기(3-1)는 신호(SL<sub>5</sub>)를 선택한다. 신호선구동기(2)가 청색신호(B2)를 발생할 때, 1대6역다중화기(3-1)는 신호(SL<sub>6</sub>)를 선택한다.

도 8 및 도 9의 LCD장치의 제1동작이 도 10a~10h, 도 11a~11h, 도 12a~12h 및 도 13a~13h를 참조하여 설명될 것이다. 여기서는 프레임 및 수평반전구동법이 행해진다.

도 10a~10h에 보인 바와 같은 N번째프레임에서, 극성신호(POL)가 "1"인 경우에 주사선(GL<sub>1</sub>)이 선택될 때, 선택신호들(SEL<sub>1</sub>, SEL<sub>2</sub>, SEL<sub>3</sub>, SEL<sub>4</sub>, SEL<sub>5</sub> 및 SEL<sub>6</sub>)은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R1, G1, B1, R2, B2 및 G2)은 화소부들(P<sub>11</sub>, P<sub>21</sub>, P<sub>31</sub>, P<sub>41</sub>, P<sub>51</sub> 및 P<sub>61</sub>)에 각각 기입되어, 그것들의 액정에는 다음의 전기장들이 인가된다:

$\Delta V_1$ ,  $\Delta V_2$ ,  $\Delta V_3$ ,  $\Delta V_4$ ,  $\Delta V_5$  및  $\Delta V_6$ .

다음으로, 극성신호(POL)가 "0"인 경우에 주사선(GL<sub>2</sub>)이 선택될 때, 선택신호들(SEL<sub>4</sub>, SEL<sub>5</sub>, SEL<sub>6</sub>, SEL<sub>1</sub>, SEL<sub>2</sub> 및 SEL<sub>3</sub>)은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R1, G1, B1, R2, B2 및 G2)은 화소부들(P<sub>12</sub>, P<sub>22</sub>, P<sub>32</sub>, P<sub>42</sub>, P<sub>52</sub> 및 P<sub>62</sub>)에 각각 기입되어, 그것들의 액정에는 다음의 전기장들이 인가된다:

$\Delta V_4$ ,  $\Delta V_5$ ,  $\Delta V_6$ ,  $\Delta V_1$ ,  $\Delta V_2$  및  $\Delta V_3$ .

도 11a~11h에 도시된 바와 같은 (N+1)번째프레임에서, 극성신호(POL)가 "0"인 경우에 주사선(GL<sub>1</sub>)이 선택될 때, 선택신호들(SEL<sub>1</sub>, SEL<sub>2</sub>, SEL<sub>3</sub>, SEL<sub>4</sub>, SEL<sub>5</sub> 및 SEL<sub>6</sub>)은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R1, G1, B1, R2, B2 및 G2)은 화소부들(P<sub>11</sub>, P<sub>21</sub>, P<sub>31</sub>, P<sub>41</sub>, P<sub>51</sub> 및 P<sub>61</sub>)에 각각 기입되어, 그것들의 액정에는 다음의 전기장들이 인가된다:

$\Delta V_1$ ,  $\Delta V_2$ ,  $\Delta V_3$ ,  $\Delta V_4$ ,  $\Delta V_5$  및  $\Delta V_6$ .

다음으로, 극성신호(POL)가 "1"인 경우에 주사선(GL<sub>2</sub>)이 선택될 때, 선택신호들(SEL<sub>4</sub>, SEL<sub>5</sub>, SEL<sub>6</sub>, SEL<sub>1</sub>, SEL<sub>2</sub> 및 SEL<sub>3</sub>)은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R1, G1, B1, R2, B2 및 G2)은 화소부들(P<sub>12</sub>, P<sub>22</sub>, P<sub>32</sub>, P<sub>42</sub>, P<sub>52</sub> 및 P<sub>62</sub>)에 각각 기입되어, 그것들의 액정에는 다음의 전기장들이 인가된다:

$\Delta V_4$ ,  $\Delta V_5$ ,  $\Delta V_6$ ,  $\Delta V_1$ ,  $\Delta V_2$  및  $\Delta V_3$ .

도 12a~12h에 도시된 바와 같은 (N+2)번째프레임에서, 극성신호(POL)가 "1"인 경우에 주사선(GL<sub>1</sub>)이 선택될 때, 선택신호들(SEL<sub>4</sub>, SEL<sub>5</sub>, SEL<sub>6</sub>, SEL<sub>1</sub>, SEL<sub>2</sub> 및 SEL<sub>3</sub>)은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R1, G1, B1, R2, B2 및 G2)은 화소부들(P<sub>11</sub>, P<sub>21</sub>, P<sub>31</sub>, P<sub>41</sub>, P<sub>51</sub> 및 P<sub>61</sub>)에 각각 기입되어, 그것들의 액정에는 다음의 전기장들이 인가된다:

$\Delta V_4$ ,  $\Delta V_5$ ,  $\Delta V_6$ ,  $\Delta V_1$ ,  $\Delta V_2$  및  $\Delta V_3$ .

다음으로, 극성신호(POL)가 "0"인 경우에 주사선(GL<sub>2</sub>)이 선택될 때, 선택신호들(SEL<sub>1</sub>, SEL<sub>2</sub>, SEL<sub>3</sub>, SEL<sub>4</sub>, SEL<sub>5</sub> 및 SEL<sub>6</sub>)은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R1, G1, B1, R2, B2 및 G2)은 화소부들(P<sub>12</sub>, P<sub>22</sub>, P<sub>32</sub>, P<sub>42</sub>, P<sub>52</sub> 및 P<sub>62</sub>)에 각각 기입되어, 그것들의 액정에는 다음의 전기장들이 인가된다:

$\Delta V_1$ ,  $\Delta V_2$ ,  $\Delta V_3$ ,  $\Delta V_4$ ,  $\Delta V_5$  및  $\Delta V_6$ .

도 13a~13h에 도시된 바와 같은 (N+3)번째프레임에서, 극성신호(POL)가 "0"인 경우에 주사선(GL<sub>1</sub>)이 선택될 때, 선택 신호들(SEL<sub>4</sub>, SEL<sub>5</sub>, SEL<sub>6</sub>, SEL<sub>1</sub>, SEL<sub>2</sub> 및 SEL<sub>3</sub>)은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R1, G1, B1, R2, B2 및 G2)은 화소부들(P<sub>11</sub>, P<sub>21</sub>, P<sub>31</sub>, P<sub>41</sub>, P<sub>51</sub> 및 P<sub>61</sub>)에 각각 기입되어, 그것들의 액정에는 다음의 전기장들이 인가된다:

$$\Delta V4, \Delta V5, \Delta V6, \Delta V1, \Delta V2 \text{ 및 } \Delta V3.$$

다음으로, 극성신호(POL)가 "1"인 경우에 주사선(GL<sub>2</sub>)이 선택될 때, 선택신호들(SEL<sub>1</sub>, SEL<sub>2</sub>, SEL<sub>3</sub>, SEL<sub>4</sub>, SEL<sub>5</sub> 및 SEL<sub>6</sub>)은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R1, G1, B1, R2, B2 및 G2)은 화소부들(P<sub>12</sub>, P<sub>22</sub>, P<sub>32</sub>, P<sub>42</sub>, P<sub>52</sub> 및 P<sub>62</sub>)에 각각 기입되어, 그것들의 액정에는 다음의 전기장들이 인가된다:

$$\Delta V1, \Delta V2, \Delta V3, \Delta V4, \Delta V5 \text{ 및 } \Delta V6.$$

그 결과, 연속하는 4개의 프레임들에 대해 화소부들인 P<sub>11</sub>(R1) 및 P<sub>41</sub>(R2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V1 + 2 \cdot \Delta V4)/4 = (\Delta V1 + \Delta V4)/2$ 이고, 따라서 적색오차를 억제한다. 또, 연속하는 4개의 프레임들에 대해 화소부들인 P<sub>21</sub>(G1) 및 P<sub>51</sub>(G2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V2 + 2 \cdot \Delta V5)/4 = (\Delta V2 + \Delta V5)/2$ 이고, 따라서 녹색오차를 억제한다. 또한, 연속하는 4개의 프레임들에 대해 화소부들인 P<sub>31</sub>(B1) 및 P<sub>61</sub>(B2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V3 + 2 \cdot \Delta V6)/4 = (\Delta V3 + \Delta V6)/2$ 이고, 따라서 청색오차를 억제한다.

제1동작에서, 매 4프레임들이 하나의 기간을 형성하므로, 실질적인 잔류DC성분은 액정에 존재하지 않고, 따라서 액정의 수명이 길어진다. 예를 들면, 연속하는 4개의 프레임들에 대해 화소부(P<sub>11</sub>)의 액정의 잔류DC성분은

$$\Delta V1 - \Delta V1 + \Delta V4 - \Delta V4 = 0$$

으로 표현될 수 있다.

전술한 제1동작에서, 신호선들(SL<sub>k+1</sub>, SL<sub>k+2</sub>, SL<sub>k+3</sub>, SL<sub>k+4</sub>, SL<sub>k+5</sub> 및 SL<sub>k+6</sub>)(k = 6, 12, ..., m-6)을 위한 구동법은 신호선들(SL<sub>1</sub>, SL<sub>2</sub>, SL<sub>3</sub>, SL<sub>4</sub>, SL<sub>5</sub> 및 SL<sub>6</sub>)을 위한 구동법과 동일하다.

다음으로, 제1동작의 변형예들이 도 14a 내지 14f, 도 15a 내지 15f, 도 16a 내지 16f, 도 17a 내지 17f, 도 18a 내지 18f, 도 19a 내지 19f, 도 20a 내지 20f, 도 21a 내지 21f, 도 22a 내지 22f, 도 23a 내지 23f, 도 24a 내지 24f, 도 25a 내지 25f, 도 26a 내지 26f, 도 27a 내지 27f, 도 28a 내지 28f, 도 29a 내지 29f, 도 30a 내지 30f 및 도 31a 내지 31f를 참조하여 설명된다.

제1변형예는 도 14a~14f 및 도 15a~15f에 보여진다. 즉, 도 14a~14f에 보인 바와 같은 N번째 및 (N+1)번째 프레임들에서, 화소부들(P<sub>11</sub>, P<sub>21</sub>, P<sub>31</sub>, P<sub>41</sub>, P<sub>51</sub> 및 P<sub>61</sub>)은 다음의 전기장들

$$\Delta V1, \Delta V3, \Delta V5, \Delta V2, \Delta V4 \text{ 및 } \Delta V6$$

이 인가되는 액정을 각각 가지고, 화소부들(P<sub>12</sub>, P<sub>22</sub>, P<sub>32</sub>, P<sub>42</sub>, P<sub>52</sub> 및 P<sub>62</sub>)은 다음의 전기장들

$$\Delta V2, \Delta V4, \Delta V6, \Delta V1, \Delta V3 \text{ 및 } \Delta V5$$

가 인가되는 액정을 각각 가진다.

또, 도 14a~14f에 보인 바와 같은 (N+2)번째 및 (N+3)번째 프레임들에서, 화소부들(P<sub>11</sub>, P<sub>21</sub>, P<sub>31</sub>, P<sub>41</sub>, P<sub>51</sub> 및 P<sub>61</sub>)은 다음의 전기장들

$\Delta V2, \Delta V4, \Delta V6, \Delta V1, \Delta V3$  및  $\Delta V5$

가 인가되는 액정을 각각 가지고, 화소부들( $P_{12}, P_{22}, P_{32}, P_{42}, P_{52}$  및  $P_{62}$ )은 다음의 전기장들

$\Delta V1, \Delta V3, \Delta V5, \Delta V2, \Delta V4$  및  $\Delta V6$

이 인가되는 액정을 각각 가진다.

그 결과, 연속하는 4개의 프레임들에 대해 화소부들인  $P_{11}(R1)$  및  $P_{41}(R2)$ 의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V1 + 2 \cdot \Delta V2)/4 = (\Delta V1 + \Delta V2)/2$ 이고, 따라서 적색오차가 억제된다. 또, 연속하는 4개의 프레임들에 대해 화소부들인  $P_{21}(G1)$  및  $P_{51}(G2)$ 의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V3 + 2 \cdot \Delta V4)/4 = (\Delta V3 + \Delta V4)/2$ 이고, 따라서 녹색오차가 억제된다. 또한, 연속하는 4개의 프레임들에 대해 화소부들인  $P_{31}(B1)$  및  $P_{61}(B2)$ 의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V5 + 2 \cdot \Delta V6)/4 = (\Delta V5 + \Delta V6)/2$ 이고, 따라서 청색오차가 억제된다.

제1변형예의 경우에도, 액정에는 실질적인 잔류DC성분이 없다. 예를 들면, 연속하는 4개의 프레임들에 대해 화소( $P_{11}$ )의 잔류DC성분은

$$\Delta V1 - \Delta V1 + \Delta V2 - \Delta V2 = 0$$

으로 표현될 수 있다.

제2변형예는 도 16a~16f 및 도 17a~17f에 보여진다. 즉, 도 16a~16f에 보인바와 같은 N번째 및 (N+1)번째 프레임들에서, 화소부들( $P_{11}, P_{21}, P_{31}, P_{41}, P_{51}$  및  $P_{61}$ )은 다음의 전기장들

$\Delta V1, \Delta V3, \Delta V4, \Delta V2, \Delta V6$  및  $\Delta V5$

가 인가되는 액정을 각각 가지고, 화소부들( $P_{12}, P_{22}, P_{32}, P_{42}, P_{52}$  및  $P_{62}$ )은 다음의 전기장들

$\Delta V2, \Delta V6, \Delta V5, \Delta V1, \Delta V3$  및  $\Delta V4$

가 인가되는 액정을 각각 가진다.

또, 도 17a~17f에 보인바와 같은 (N+2)번째 및 (N+3)번째 프레임들에서, 화소부들( $P_{11}, P_{21}, P_{31}, P_{41}, P_{51}$  및  $P_{61}$ )은 다음의 전기장들

$\Delta V2, \Delta V6, \Delta V5, \Delta V1, \Delta V3$  및  $\Delta V4$

가 인가되는 액정을 각각 가지고, 화소부들( $P_{12}, P_{22}, P_{32}, P_{42}, P_{52}$  및  $P_{62}$ )은 다음의 전기장들

$\Delta V1, \Delta V3, \Delta V4, \Delta V2, \Delta V6$  및  $\Delta V5$

가 인가되는 액정을 각각 가진다.

그 결과, 연속하는 4개의 프레임들에 대해 화소부들인  $P_{11}(R1)$  및  $P_{41}(R2)$ 의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V1 + 2 \cdot \Delta V2)/4 = (\Delta V1 + \Delta V2)/2$ 이고, 따라서 적색오차가 억제된다. 또, 연속하는 4개의 프레임들에 대해 화소부들인  $P_{21}(G1)$  및  $P_{51}(G2)$ 의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V3 + 2 \cdot \Delta V6)/4 = (\Delta V3 + \Delta V6)/2$ 이고, 따라서 녹색오차가 억제된다. 또한, 연속하는 4개의 프레임들에 대해 화소부들인  $P_{31}(B1)$  및  $P_{61}(B2)$ 의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V4 + 2 \cdot \Delta V5)/4 = (\Delta V4 + \Delta V5)/2$ 이고, 따라서 청색오차가 억제된다.

제2변형예의 경우에도, 액정에는 실질적인 잔류DC성분이 없다. 예를 들면, 연속하는 4개의 프레임들에 대해 화소(P<sub>11</sub>)의 잔류DC성분은

$$\Delta V1 - \Delta V1 + \Delta V2 - \Delta V2 = 0$$

으로 표현될 수 있다.

제3변형예는 도 18a~18f 및 도 19a~19f에 보여진다. 즉, 도 18a~18f에 보인바와 같은 N번째 및 (N+1)번째 프레임들에서, 화소부들(P<sub>11</sub>, P<sub>21</sub>, P<sub>31</sub>, P<sub>41</sub>, P<sub>51</sub> 및 P<sub>61</sub>)은 다음의 전기장들

$$\Delta V1, \Delta V2, \Delta V5, \Delta V3, \Delta V4 \text{ 및 } \Delta V6$$

이 인가되는 액정을 각각 가지고, 화소부들(P<sub>12</sub>, P<sub>22</sub>, P<sub>32</sub>, P<sub>42</sub>, P<sub>52</sub> 및 P<sub>62</sub>)은 다음의 전기장들

$$\Delta V3, \Delta V4, \Delta V6, \Delta V1, \Delta V2 \text{ 및 } \Delta V5$$

가 인가되는 액정을 각각 가진다.

또, 도 19a~19f에 보인바와 같은 (N+2)번째 및 (N+3)번째 프레임들에서, 화소부들(P<sub>11</sub>, P<sub>21</sub>, P<sub>31</sub>, P<sub>41</sub>, P<sub>51</sub> 및 P<sub>61</sub>)은 다음의 전기장들

$$\Delta V3, \Delta V4, \Delta V6, \Delta V1, \Delta V2 \text{ 및 } \Delta V5$$

가 인가되는 액정을 각각 가지고, 화소부들(P<sub>12</sub>, P<sub>22</sub>, P<sub>32</sub>, P<sub>42</sub>, P<sub>52</sub> 및 P<sub>62</sub>)은 다음의 전기장들

$$\Delta V1, \Delta V2, \Delta V5, \Delta V3, \Delta V4 \text{ 및 } \Delta V6$$

이 인가되는 액정을 각각 가진다.

그 결과, 연속하는 4개의 프레임들에 대해 화소부들인 P<sub>11</sub>(R1) 및 P<sub>41</sub>(R2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V1 + 2 \cdot \Delta V3)/4 = (\Delta V1 + \Delta V3)/2$ 이고, 따라서 적색오차가 억제된다. 또, 연속하는 4개의 프레임들에 대해 화소부들인 P<sub>21</sub>(G1) 및 P<sub>51</sub>(G2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V2 + 2 \cdot \Delta V4)/4 = (\Delta V2 + \Delta V4)/2$ 이고, 따라서 녹색오차가 억제된다. 또한, 연속하는 4개의 프레임들에 대해 화소부들인 P<sub>31</sub>(B1) 및 P<sub>61</sub>(B2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V5 + 2 \cdot \Delta V6)/4 = (\Delta V5 + \Delta V6)/2$ 이고, 따라서 청색오차가 억제된다.

제3변형예의 경우에도, 액정에는 실질적인 잔류DC성분이 없다. 예를 들면, 연속하는 4개의 프레임들에 대해 화소(P<sub>11</sub>)의 잔류DC성분은

$$\Delta V1 - \Delta V1 + \Delta V3 - \Delta V3 = 0$$

으로 표현될 수 있다.

제4변형예는 도 20a~20f 및 도 21a~21f에 보여진다. 즉, 도 20a~20f에 보인바와 같은 N번째 및 (N+1)번째 프레임들에서, 화소부들(P<sub>11</sub>, P<sub>21</sub>, P<sub>31</sub>, P<sub>41</sub>, P<sub>51</sub> 및 P<sub>61</sub>)은 다음의 전기장들

$$\Delta V1, \Delta V2, \Delta V4, \Delta V3, \Delta V6 \text{ 및 } \Delta V5$$

가 인가되는 액정을 각각 가지고, 화소부들(P<sub>12</sub>, P<sub>22</sub>, P<sub>32</sub>, P<sub>42</sub>, P<sub>52</sub> 및 P<sub>62</sub>)은 다음의 전기장들

$\Delta V3, \Delta V6, \Delta V5, \Delta V1, \Delta V2$  및  $\Delta V4$

가 인가되는 액정을 각각 가진다.

또, 도 21a~21f에 보인바와 같은 (N+ 2)번째 및 (N+ 3)번째 프레임들에서, 화소부들( $P_{11}, P_{21}, P_{31}, P_{41}, P_{51}$  및  $P_{61}$ )은 다음의 전기장들

$\Delta V3, \Delta V6, \Delta V5, \Delta V1, \Delta V2$  및  $\Delta V4$

가 인가되는 액정을 각각 가지고, 화소부들( $P_{12}, P_{22}, P_{32}, P_{42}, P_{52}$  및  $P_{62}$ )은 다음의 전기장들

$\Delta V1, \Delta V2, \Delta V4, \Delta V3, \Delta V6$  및  $\Delta V5$

가 인가되는 액정을 각각 가진다.

그 결과, 연속하는 4개의 프레임들에 대해 화소부들인  $P_{11}$ (R1) 및  $P_{41}$ (R2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V1 + 2 \cdot \Delta V3)/4 = (\Delta V1 + \Delta V3)/2$ 이고, 따라서 적색오차가 억제된다. 또, 연속하는 4개의 프레임들에 대해 화소부들인  $P_{21}$ (G1) 및  $P_{51}$ (G2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V2 + 2 \cdot \Delta V6)/4 = (\Delta V2 + \Delta V6)/2$ 이고, 따라서 녹색오차가 억제된다. 또한, 연속하는 4개의 프레임들에 대해 화소부들인  $P_{31}$ (B1) 및  $P_{61}$ (B2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V4 + 2 \cdot \Delta V5)/4 = (\Delta V4 + \Delta V5)/2$ 이고, 따라서 청색오차가 억제된다.

제4변형예의 경우에도, 액정에는 실질적인 잔류DC성분이 없다. 예를 들면, 연속하는 4개의 프레임들에 대해 화소( $P_{11}$ )의 잔류DC성분은

$$\Delta V1 - \Delta V1 + \Delta V3 - \Delta V3 = 0$$

으로 표현될 수 있다.

제5변형예는 도 22a~22f 및 도 23a~23f에 보여진다. 즉, 도 22a~22f에 보인바와 같은 N번째 및 (N+ 1)번째 프레임들에서, 화소부들( $P_{11}, P_{21}, P_{31}, P_{41}, P_{51}$  및  $P_{61}$ )은 다음의 전기장들

$\Delta V1, \Delta V2, \Delta V3, \Delta V4, \Delta V6$  및  $\Delta V5$

가 인가되는 액정을 각각 가지고, 화소부들( $P_{12}, P_{22}, P_{32}, P_{42}, P_{52}$  및  $P_{62}$ )은 다음의 전기장들

$\Delta V4, \Delta V6, \Delta V5, \Delta V1, \Delta V2$  및  $\Delta V3$

이 인가되는 액정을 각각 가진다.

또, 도 23a~23f에 보인바와 같은 (N+ 2)번째 및 (N+ 3)번째 프레임들에서, 화소부들( $P_{11}, P_{21}, P_{31}, P_{41}, P_{51}$  및  $P_{61}$ )은 다음의 전기장들

$\Delta V4, \Delta V6, \Delta V5, \Delta V1, \Delta V2$  및  $\Delta V3$

가 인가되는 액정을 각각 가지고, 화소부들( $P_{12}, P_{22}, P_{32}, P_{42}, P_{52}$  및  $P_{62}$ )은 다음의 전기장들

$\Delta V1, \Delta V2, \Delta V3, \Delta V4, \Delta V6$  및  $\Delta V5$

가 인가되는 액정을 각각 가진다.

그 결과, 연속하는 4개의 프레임들에 대해 화소부들인 P<sub>11</sub>(R1) 및 P<sub>41</sub>(R2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V1 + 2 \cdot \Delta V4)/4 = (\Delta V1 + \Delta V4)/2$ 이고, 따라서 적색오차가 억제된다. 또, 연속하는 4개의 프레임들에 대해 화소부들인 P<sub>21</sub>(G1) 및 P<sub>51</sub>(G2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V2 + 2 \cdot \Delta V6)/4 = (\Delta V2 + \Delta V6)/2$ 이고, 따라서 녹색오차가 억제된다. 또한, 연속하는 4개의 프레임들에 대해 화소부들인 P<sub>31</sub>(B1) 및 P<sub>61</sub>(B2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V3 + 2 \cdot \Delta V5)/4 = (\Delta V3 + \Delta V5)/2$ 이고, 따라서 청색오차가 억제된다.

제5변형예의 경우에도, 액정에는 실질적인 잔류DC성분이 없다. 예를 들면, 연속하는 4개의 프레임들에 대해 화소(P<sub>11</sub>)의 잔류DC성분은

$$\Delta V1 - \Delta V1 + \Delta V4 - \Delta V4 = 0$$

으로 표현될 수 있다.

제6변형예는 도 24a~24f 및 도 25a~25f에 보여진다. 즉, 도 24a~24f에 보인바와 같은 N번째 및 (N+1)번째 프레임들에서, 화소부들(P<sub>11</sub>, P<sub>21</sub>, P<sub>31</sub>, P<sub>41</sub>, P<sub>51</sub> 및 P<sub>61</sub>)은 다음의 전기장들

$$\Delta V1, \Delta V2, \Delta V3, \Delta V5, \Delta V6 \text{ 및 } \Delta V4$$

가 인가되는 액정을 각각 가지고, 화소부들(P<sub>12</sub>, P<sub>22</sub>, P<sub>32</sub>, P<sub>42</sub>, P<sub>52</sub> 및 P<sub>62</sub>)은 다음의 전기장들

$$\Delta V5, \Delta V6, \Delta V4, \Delta V1, \Delta V2 \text{ 및 } \Delta V3$$

이 인가되는 액정을 각각 가진다.

또, 도 25a~25f에 보인바와 같은 (N+2)번째 및 (N+3)번째 프레임들에서, 화소부들(P<sub>11</sub>, P<sub>21</sub>, P<sub>31</sub>, P<sub>41</sub>, P<sub>51</sub> 및 P<sub>61</sub>)은 다음의 전기장들

$$\Delta V5, \Delta V6, \Delta V4, \Delta V1, \Delta V2 \text{ 및 } \Delta V3$$

이 인가되는 액정을 각각 가지고, 화소부들(P<sub>12</sub>, P<sub>22</sub>, P<sub>32</sub>, P<sub>42</sub>, P<sub>52</sub> 및 P<sub>62</sub>)은 다음의 전기장들

$$\Delta V1, \Delta V2, \Delta V3, \Delta V5, \Delta V6 \text{ 및 } \Delta V4$$

가 인가되는 액정을 각각 가진다.

그 결과, 연속하는 4개의 프레임들에 대해 화소부들인 P<sub>11</sub>(R1) 및 P<sub>41</sub>(R2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V1 + 2 \cdot \Delta V5)/4 = (\Delta V1 + \Delta V5)/2$ 이고, 따라서 적색오차가 억제된다. 또, 연속하는 4개의 프레임들에 대해 화소부들인 P<sub>21</sub>(G1) 및 P<sub>51</sub>(G2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V2 + 2 \cdot \Delta V6)/4 = (\Delta V2 + \Delta V6)/2$ 이고, 따라서 녹색오차가 억제된다. 또한, 연속하는 4개의 프레임들에 대해 화소부들인 P<sub>31</sub>(B1) 및 P<sub>61</sub>(B2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V3 + 2 \cdot \Delta V4)/4 = (\Delta V3 + \Delta V4)/2$ 이고, 따라서 청색오차가 억제된다.

제6변형예의 경우에도, 액정에는 실질적인 잔류DC성분이 없다. 예를 들면, 연속하는 4개의 프레임들에 대해 화소(P<sub>11</sub>)의 잔류DC성분은

$$\Delta V1 - \Delta V1 + \Delta V5 - \Delta V5 = 0$$

으로 표현될 수 있다.

제7변형예는 도 26a~26f 및 도 27a~27f에 보여진다. 즉, 도 26a~26f에 보인바와 같은 N번째 및 (N+1)번째 프레임들에서, 화소부들( $P_{11}$ ,  $P_{21}$ ,  $P_{31}$ ,  $P_{41}$ ,  $P_{51}$  및  $P_{61}$ )은 다음의 전기장들

$$\Delta V1, \Delta V2, \Delta V3, \Delta V5, \Delta V4 \text{ 및 } \Delta V6$$

이 인가되는 액정을 각각 가지고, 화소부들( $P_{12}$ ,  $P_{22}$ ,  $P_{32}$ ,  $P_{42}$ ,  $P_{52}$  및  $P_{62}$ )은 다음의 전기장들

$$\Delta V5, \Delta V4, \Delta V6, \Delta V1, \Delta V2 \text{ 및 } \Delta V3$$

이 인가되는 액정을 각각 가진다.

또, 도 27a~27f에 보인바와 같은 (N+2)번째 및 (N+3)번째 프레임들에서, 화소부들( $P_{11}$ ,  $P_{21}$ ,  $P_{31}$ ,  $P_{41}$ ,  $P_{51}$  및  $P_{61}$ )은 다음의 전기장들

$$\Delta V5, \Delta V4, \Delta V6, \Delta V1, \Delta V2 \text{ 및 } \Delta V3$$

이 인가되는 액정을 각각 가지고, 화소부들( $P_{12}$ ,  $P_{22}$ ,  $P_{32}$ ,  $P_{42}$ ,  $P_{52}$  및  $P_{62}$ )은 다음의 전기장들

$$\Delta V1, \Delta V2, \Delta V3, \Delta V5, \Delta V4 \text{ 및 } \Delta V6$$

이 인가되는 액정을 각각 가진다.

그 결과, 연속하는 4개의 프레임들에 대해 화소부들인  $P_{11}$ (R1) 및  $P_{41}$ (R2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V1 + 2 \cdot \Delta V5)/4 = (\Delta V1 + \Delta V5)/2$ 이고, 따라서 적색오차가 억제된다. 또, 연속하는 4개의 프레임들에 대해 화소부들인  $P_{21}$ (G1) 및  $P_{51}$ (G2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V2 + 2 \cdot \Delta V4)/4 = (\Delta V2 + \Delta V4)/2$ 이고, 따라서 녹색오차가 억제된다. 또한, 연속하는 4개의 프레임들에 대해 화소부들인  $P_{31}$ (B1) 및  $P_{61}$ (B2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V3 + 2 \cdot \Delta V6)/4 = (\Delta V3 + \Delta V6)/2$ 이고, 따라서 청색오차가 억제된다.

제7변형예의 경우에도, 액정에는 실질적인 잔류DC성분이 없다. 예를 들면, 연속하는 4개의 프레임들에 대해 화소( $P_{11}$ )의 잔류DC성분은

$$\Delta V1 - \Delta V1 + \Delta V5 - \Delta V5 = 0$$

으로 표현될 수 있다.

제8변형예는 도 28a~28f 및 도 29a~29f에 보여진다. 즉, 도 28a~28f에 보인바와 같은 N번째 및 (N+1)번째 프레임들에서, 화소부들( $P_{11}$ ,  $P_{21}$ ,  $P_{31}$ ,  $P_{41}$ ,  $P_{51}$  및  $P_{61}$ )은 다음의 전기장들

$$\Delta V1, \Delta V2, \Delta V3, \Delta V6, \Delta V5 \text{ 및 } \Delta V4$$

가 인가되는 액정을 각각 가지고, 화소부들( $P_{12}$ ,  $P_{22}$ ,  $P_{32}$ ,  $P_{42}$ ,  $P_{52}$  및  $P_{62}$ )은 다음의 전기장들

$$\Delta V6, \Delta V5, \Delta V4, \Delta V1, \Delta V2 \text{ 및 } \Delta V3$$

이 인가되는 액정을 각각 가진다.

또, 도 29a~29f에 보인바와 같은 (N+2)번째 및 (N+3)번째 프레임들에서, 화소부들( $P_{11}$ ,  $P_{21}$ ,  $P_{31}$ ,  $P_{41}$ ,  $P_{51}$  및  $P_{61}$ )은 다음의 전기장들

$\Delta V_6, \Delta V_5, \Delta V_4, \Delta V_1, \Delta V_2$  및  $\Delta V_3$

이 인가되는 액정을 각각 가지고, 화소부들( $P_{12}, P_{22}, P_{32}, P_{42}, P_{52}$  및  $P_{62}$ )은 다음의 전기장들

$\Delta V_1, \Delta V_2, \Delta V_3, \Delta V_6, \Delta V_5$  및  $\Delta V_4$

가 인가되는 액정을 각각 가진다.

그 결과, 연속하는 4개의 프레임들에 대해 화소부들인  $P_{11}(R1)$  및  $P_{41}(R2)$ 의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V_1 + 2 \cdot \Delta V_6)/4 = (\Delta V_1 + \Delta V_6)/2$ 이고, 따라서 적색오차가 억제된다. 또, 연속하는 4개의 프레임들에 대해 화소부들인  $P_{21}(G1)$  및  $P_{51}(G2)$ 의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V_2 + 2 \cdot \Delta V_5)/4 = (\Delta V_2 + \Delta V_5)/2$ 이고, 따라서 녹색오차가 억제된다. 또한, 연속하는 4개의 프레임들에 대해 화소부들인  $P_{31}(B1)$  및  $P_{61}(B2)$ 의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V_3 + 2 \cdot \Delta V_4)/4 = (\Delta V_3 + \Delta V_4)/2$ 이고, 따라서 청색오차가 억제된다.

제8변형예의 경우에도, 액정에는 실질적인 잔류DC성분이 없다. 예를 들면, 연속하는 4개의 프레임들에 대해 화소( $P_{11}$ )의 잔류DC성분은

$$\Delta V_1 - \Delta V_1 + \Delta V_6 - \Delta V_6 = 0$$

으로 표현될 수 있다.

제9변형예는 도 30a~30f 및 도 31a~31f에 보여진다. 즉, 도 30a~30f에 보인바와 같은 N번째 및 (N+1)번째 프레임들에서, 화소부들( $P_{11}, P_{21}, P_{31}, P_{41}, P_{51}$  및  $P_{61}$ )은 다음의 전기장들

$\Delta V_1, \Delta V_2, \Delta V_3, \Delta V_6, \Delta V_4$  및  $\Delta V_5$

가 인가되는 액정을 각각 가지고, 화소부들( $P_{12}, P_{22}, P_{32}, P_{42}, P_{52}$  및  $P_{62}$ )은 다음의 전기장들

$\Delta V_6, \Delta V_4, \Delta V_5, \Delta V_1, \Delta V_2$  및  $\Delta V_3$

이 인가되는 액정을 각각 가진다.

또, 도 31a~31f에 보인바와 같은 (N+2)번째 및 (N+3)번째 프레임들에서, 화소부들( $P_{11}, P_{21}, P_{31}, P_{41}, P_{51}$  및  $P_{61}$ )은 다음의 전기장들

$\Delta V_6, \Delta V_4, \Delta V_5, \Delta V_1, \Delta V_2$  및  $\Delta V_3$

이 인가되는 액정을 각각 가지고, 화소부들( $P_{12}, P_{22}, P_{32}, P_{42}, P_{52}$  및  $P_{62}$ )은 다음의 전기장들

$\Delta V_1, \Delta V_2, \Delta V_3, \Delta V_6, \Delta V_4$  및  $\Delta V_5$

가 인가되는 액정을 각각 가진다.

그 결과, 연속하는 4개의 프레임들에 대해 화소부들인  $P_{11}(R1)$  및  $P_{41}(R2)$ 의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V_1 + 2 \cdot \Delta V_6)/4 = (\Delta V_1 + \Delta V_6)/2$ 이고, 따라서 적색오차가 억제된다. 또, 연속하는 4개의 프레임들에 대해 화소부들인  $P_{21}(G1)$  및  $P_{51}(G2)$ 의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V_2 + 2 \cdot \Delta V_4)/4 = (\Delta V_2 + \Delta V_4)/2$ 이고, 따라서 녹색오차가 억제된다. 또한, 연속하는 4개의 프레임들에 대해 화소부들인  $P_{31}(B1)$  및  $P_{61}(B2)$ 의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V_3 + 2 \cdot \Delta V_5)/4 = (\Delta V_3 + \Delta V_5)/2$ 이고, 따라서 청색오차가 억제된다.

제9변형예의 경우에도, 액정에는 실질적인 잔류DC성분이 없다. 예를 들면, 연속하는 4개의 프레임들에 대해 화소(P<sub>11</sub>)의 잔류DC성분은

$$\Delta V1 - \Delta V1 + \Delta V6 - \Delta V6 = 0$$

으로 표현될 수 있다.

다음으로 도 8 및 도 9의 LCD장치의 제2동작이 프레임 및 수직반전구동법이 행해지는 도 32a~32h 및 도 33a~33h를 참조하여 설명될 것이다.

도 32a~32h에 보인바와 같은 N번째프레임에서, 극성신호(POL)가 "1"인 경우에 주사선(GL<sub>1</sub>)이 선택될 때, 선택신호들(SEL<sub>1</sub>, SEL<sub>2</sub> 및 SEL<sub>3</sub>)이 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R1, G1 및 B1)은 화소부들(P<sub>11</sub>, P<sub>21</sub> 및 P<sub>31</sub>)에 각각 기입되어, 그것들의 액정들에는 다음의 전기장들

$$\Delta V1, \Delta V2 \text{ 및 } \Delta V3$$

이 인가된다.

그 후, 주사선(GL<sub>1</sub>)("1")이 유지되면서 극성신호(POL)는 "1"에서 "0"으로 절환되며, 선택신호들(SEL<sub>4</sub>, SEL<sub>5</sub> 및 SEL<sub>6</sub>)은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R2, G2 및 B2)은 화소부들(P<sub>41</sub>, P<sub>51</sub> 및 P<sub>61</sub>)에 각각 기입되어, 그것들의 액정들에는 다음의 전기장들

$$\Delta V1, \Delta V2 \text{ 및 } \Delta V3$$

이 인가된다.

다음에, 극성신호(POL)가 "1"인 경우에 주사선(GL<sub>2</sub>)이 선택될 때, 선택신호들(SEL<sub>1</sub>, SEL<sub>2</sub> 및 SEL<sub>3</sub>)은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R1, G1 및 B1)은 화소부들(P<sub>12</sub>, P<sub>22</sub> 및 P<sub>32</sub>) 각각에 기입되어, 그것들의 액정들에는 다음의 전기장들

$$\Delta V1, \Delta V2 \text{ 및 } \Delta V3$$

이 인가된다.

그 후, 주사선(GL<sub>2</sub>)("1")이 유지되면서 극성신호(POL)는 "1"에서 "0"으로 절환되며, 선택신호들(SEL<sub>4</sub>, SEL<sub>5</sub> 및 SEL<sub>6</sub>)은 순차적으로 선택되고, 그래서 신호들(R2, G2 및 B2)은 화소부들(P<sub>42</sub>, P<sub>52</sub> 및 P<sub>62</sub>)에 각각 기입되어, 그것들의 액정들에는 다음의 전기장들

$$\Delta V1, \Delta V2 \text{ 및 } \Delta V3$$

이 인가된다.

도 33a~33h에 보인바와 같은 (N+1)프레임에서, 극성신호(POL)가 "0"인 경우에 주사선(GL<sub>1</sub>)이 선택될 때, 선택신호들(SEL<sub>1</sub>, SEL<sub>2</sub> 및 SEL<sub>3</sub>)은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R1, G1 및 B1)은 화소부들(P<sub>11</sub>, P<sub>21</sub> 및 P<sub>31</sub>)에 각각 기입되어, 그것들의 액정들에는 다음의 전기장들

$$\Delta V1, \Delta V2 \text{ 및 } \Delta V3$$

이 인가된다.

그 후, 주사선( $GL_1$ )(="1")이 유지되면서 극성신호(POL)는 "0"에서 "1"로 전환되며, 선택신호들( $SEL_4$ ,  $SEL_5$  및  $SEL_6$ )은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R2, G2 및 B2)은 화소부들( $P_{41}$ ,  $P_{51}$  및  $P_{61}$ )에 각각 기입되어, 그것들의 액정에는 다음의 전기장들

$\Delta V_1$ ,  $\Delta V_2$  및  $\Delta V_3$

이 인가된다.

다음에, 극성신호(POL)가 "0"인 경우에 주사선( $GL_2$ )이 선택될 때, 선택신호들( $SEL_1$ ,  $SEL_2$  및  $SEL_3$ )은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R1, G1 및 B1)은 화소부들( $P_{12}$ ,  $P_{22}$  및  $P_{32}$ ) 각각에 기입되어, 그것들의 액정들에는 다음의 전기장들

$\Delta V_1$ ,  $\Delta V_2$  및  $\Delta V_3$

이 인가된다.

그 후, 주사선( $GL_2$ )(="1")이 유지되면서 극성신호(POL)는 "0"에서 "1"로 전환되며, 선택신호들( $SEL_4$ ,  $SEL_5$  및  $SEL_6$ )은 순차적으로 선택되고, 그래서 신호들(R2, G2 및 B2)은 화소부들( $P_{42}$ ,  $P_{52}$  및  $P_{62}$ )에 각각 기입되어, 그것들의 액정에는 다음의 전기장들

$\Delta V_1$ ,  $\Delta V_2$  및  $\Delta V_3$

이 인가된다.

그 결과, 연속하는 2개의 프레임들에 대해 화소부들인  $P_{11}$ (R1) 및  $P_{41}$ (R2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V_1)/2 = \Delta V_1$ 이 되고, 따라서 적색오차가 억제된다. 또, 연속하는 2개의 프레임들에 대해 화소부들인  $P_{21}$ (G1) 및  $P_{51}$ (G2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V_2)/2 = \Delta V_2$ 가 되고, 따라서 녹색오차가 억제된다. 또한, 연속하는 2개의 프레임들에 대해 화소부들인  $P_{31}$ (B1) 및  $P_{61}$ (B2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V_3)/2 = \Delta V_3$ 이 되고, 따라서 청색오차가 억제된다.

제2동작에서, 매 2개의 프레임들이 하나의 기간을 형성하므로, 실질적인 잔류DC성분은 액정에 존재하지 않고, 따라서 액정이 수명이 증가된다. 예를 들면, 연속하는 2개의 프레임들에 대해 화소부( $P_{11}$ )의 액정의 잔류DC성분은

$$\Delta V_1 - \Delta V_1 = 0$$

으로 표현될 수 있다.

전술한 제2동작에서, 신호선들( $SL_{k+1}$ ,  $SL_{k+2}$ ,  $SL_{k+3}$ ,  $SL_{k+4}$ ,  $SL_{k+5}$  및  $SL_{k+6}$ )( $k=6, 12, \dots, m-6$ )을 위한 구동법은 신호선들( $SL_1$ ,  $SL_2$ ,  $SL_3$ ,  $SL_4$ ,  $SL_5$  및  $SL_6$ )을 위한 구동법과 동일하다.

이제 도 8 및 도 9의 LCD장치의 제3동작이 프레임 및 도트반전구동법이 행해지는 도 34a~34h 및 도 35a~35h를 참조하여 설명될 것이다.

도 34a~34h에 보인바와 같은 N번째프레임에서, 극성신호(POL)가 "1"인 경우에 주사선( $GL_1$ )이 선택될 때, 선택신호들( $SEL_1$ ,  $SEL_2$  및  $SEL_3$ )은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R1, G1 및 B1)은 화소부들( $P_{11}$ ,  $P_{21}$  및  $P_{31}$ )에 각각 기입되어, 그것들의 액정들에는 다음의 전기장들

$\Delta V_1$ ,  $\Delta V_2$  및  $\Delta V_3$

이 인가된다.

그 후, 주사선( $GL_1$ )(="1")이 유지되면서 극성신호(POL)는 "1"에서 "0"으로 절환되며, 선택신호들( $SEL_4$ ,  $SEL_5$  및  $SEL_6$ )은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R2, G2 및 B2)은 화소부들( $P_{41}$ ,  $P_{51}$  및  $P_{61}$ )에 각각 기입되어, 그것들의 액정에는 다음의 전기장들

$\Delta V_1$ ,  $\Delta V_2$  및  $\Delta V_3$

이 인가된다.

다음에, 극성신호(POL)가 "1"인 경우에 주사선( $GL_2$ )이 선택될 때, 선택신호들( $SEL_4$ ,  $SEL_5$  및  $SEL_6$ )은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R2, G2 및 B2)은 화소부들( $P_{42}$ ,  $P_{52}$  및  $P_{62}$ ) 각각에 기입되어, 그것들의 액정들에는 다음의 전기장들

$\Delta V_1$ ,  $\Delta V_2$  및  $\Delta V_3$

이 인가된다.

그 후, 주사선( $GL_2$ )(="1")이 유지되면서 극성신호(POL)는 "1"에서 "0"으로 절환되며, 선택신호들( $SEL_1$ ,  $SEL_2$  및  $SEL_3$ )은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R1, G1 및 B1)은 화소부들( $P_{12}$ ,  $P_{22}$  및  $P_{32}$ )에 각각 기입되어, 그것들의 액정에는 다음의 전기장들

$\Delta V_1$ ,  $\Delta V_2$  및  $\Delta V_3$

이 인가된다.

도 35a~35h에 보인바와 같은 (N+ 1)번째프레임에서, 극성신호(POL)가 "0"인 경우에 주사선( $GL_1$ )이 선택될 때, 선택신호들( $SEL_1$ ,  $SEL_2$  및  $SEL_3$ )은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R1, G1 및 B1)은 화소부들( $P_{11}$ ,  $P_{21}$  및  $P_{31}$ )에 각각 기입되어, 그것들의 액정들에는 다음의 전기장들

$\Delta V_1$ ,  $\Delta V_2$  및  $\Delta V_3$

이 인가된다.

그 후, 주사선( $GL_1$ )(="1")이 유지되면서 극성신호(POL)는 "0"에서 "1"로 절환되며, 선택신호들( $SEL_4$ ,  $SEL_5$  및  $SEL_6$ )은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R2, G2 및 B2)은 화소부들( $P_{41}$ ,  $P_{51}$  및  $P_{61}$ )에 각각 기입되어, 그것들의 액정에는 다음의 전기장들

$\Delta V_1$ ,  $\Delta V_2$  및  $\Delta V_3$

이 인가된다.

다음에, 극성신호(POL)가 "0"인 경우에 주사선( $GL_2$ )이 선택될 때, 선택신호들( $SEL_4$ ,  $SEL_5$  및  $SEL_6$ )은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R2, G2 및 B2)은 화소부들( $P_{42}$ ,  $P_{52}$  및  $P_{62}$ ) 각각에 기입되어, 그것들의 액정들에는 다음의 전기장들

$\Delta V_1$ ,  $\Delta V_2$  및  $\Delta V_3$

이 인가된다.

그 후, 주사선( $GL_2$ )(="1")이 유지되면서 극성신호(POL)는 "0"에서 "1"로 전환되며, 선택신호들( $SEL_1$ ,  $SEL_2$  및  $SEL_3$ )은 연속하는 시간슬롯들에서 순차적으로 선택되고, 그래서 신호들(R1, G1 및 B1)은 화소부들( $P_{12}$ ,  $P_{22}$  및  $P_{32}$ )에 각각 기입되어, 그것들의 액정에는 다음의 전기장들

$$\Delta V1, \Delta V2 \text{ 및 } \Delta V3$$

이 인가된다.

그 결과, 연속하는 2개의 프레임들에 대해 화소부들인  $P_{11}$ (R1) 및  $P_{41}$ (R2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V1)/2 = \Delta V1$ 이 되고, 따라서 적색오차가 억제된다. 또, 연속하는 2개의 프레임들에 대해 화소부들인  $P_{21}$ (G1) 및  $P_{51}$ (G2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V2)/2 = \Delta V2$ 가 되고, 따라서 녹색오차가 억제된다. 또한, 연속하는 2개의 프레임들에 대해 화소부들인  $P_{31}$ (B1) 및  $P_{61}$ (B2)의 각각의 액정의 평균전기장은  $(2 \cdot \Delta V3)/2 = \Delta V3$ 이 되고, 따라서 청색오차가 억제된다.

제3동작에서, 매 2개의 프레임들이 하나의 기간을 형성하므로, 실질적인 잔류DC성분은 액정에 존재하지 않고, 따라서 액정이 수명이 증가된다. 예를 들면, 연속하는 2개의 프레임들에 대해 화소부( $P_{11}$ )의 액정의 잔류DC성분은

$$\Delta V1 - \Delta V1 = 0$$

으로 표현될 수 있다.

전술한 제3동작에서, 신호선들( $SL_{k+1}$ ,  $SL_{k+2}$ ,  $SL_{k+3}$ ,  $SL_{k+4}$ ,  $SL_{k+5}$  및  $SL_{k+6}$ )( $k=6, 12, \dots, m-6$ )을 위한 구동법은 신호선들( $SL_1$ ,  $SL_2$ ,  $SL_3$ ,  $SL_4$ ,  $SL_5$  및  $SL_6$ )을 위한 구동법과 동일하다.

전술한 제2 및 제3동작들에서, 프레임반전구동법이 행해졌지만, 잔류DC성분이 보상되지 않음에도 불구하고, 본 발명은 프레임반전구동법을 행하지 않고 제2 및 제3동작들에 적용될 수 있다.

전술한 실시예에서, 선택회로(3)는 신호선들( $SL_1$ ,  $SL_2$ , ...,  $SL_m$ ), 주사선들( $GL_1$ ,  $GL_2$ , ...,  $GL_n$ ) 및 화소부들( $P_{11}$ ,  $P_{12}$ , ...,  $P_{mn}$ )이 형성된 패널에 통합되는 반면, 주사선구동기(1)와 신호선구동기(2)는 하나 또는 2개의 연성인쇄기판(TCP)에 의해 형성될 수 있다. 다르게는, 주사선구동기(1), 신호선구동기(2) 및 선택회로(3)는 전술한 패널에 통합될 수 있고, 이 경우 전술한 패널은 저온CVD공정에 의해 형성된 다결정실리콘으로 이루어질 수 있다.

### 발명의 효과

이상 설명한 바와 같이, 본 발명에 의하면, 액정에 DC성분의 잔류 때문인 적색오차, 녹색오차 및 청색오차와 같은 색오차들이 억제될 수 있다.

### (57) 청구의 범위

#### 청구항 1.

복수의 신호선들( $SL_1$ ,  $SL_2$ , ...,  $SL_m$ );

복수의 주사선들( $GL_1$ ,  $GL_2$ , ...,  $GL_n$ );

공통전극;

상기 신호선들 및 상기 주사선들 사이의 교차부들에 위치되며 상기 공통전극에 접속된 복수의 화소부들( $P_{11}, P_{21}, \dots, P_{mn}$ );

상기 공통전극에 접속되며, 상기 공통전극에 인가되는 공통전압(VCOM)을 매 프레임 및 매 주사선마다 반전하기 위한 공통전압발생회로(4);

상기 주사선들에 접속되며, 상기 주사선들을 순차적으로 선택하기 위한 주사선구동기(1);

상기 신호선들에 접속되며, 복수의 디지털색신호들을 각각 포함한 디지털비디오신호들(VD)을 시분할적으로 수신하고 상기 디지털색신호들을 포함한 상기 디지털비디오신호들의 시퀀스를 2개의 연속하는 프레임들마다 변경하여 아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스를 시분할적으로 발생함으로써, 상기 아날로그색신호들의 각각이 상기 출력시퀀스의 소정의 시간슬롯들에서 독점적으로 놓여지게 하는 신호선구동기(2); 및

상기 신호선구동기 및 상기 신호선들 사이에 접속되며, 상기 아날로그색신호들을 포함한 상기 아날로그비디오신호들의 출력시퀀스를 상기 신호선들에 시분할적으로 공급하여 상기 아날로그색신호들이 그것들에 대응하는 신호선들에 공급되게 하는 선택회로(3)를 포함하는 공통반전형 액정표시장치.

## 청구항 2.

제1항에 있어서, 상기 신호선구동기는,

수평시작펄스신호(HST)를 수평클럭신호(HCK)에 동기하여 시프트시켜 래치신호들( $LA_1, LA_2, \dots, LA_m$ )을 발생하기 위한 수평시프트레지스터회로(21);

상기 수평시프트레지스터회로에 접속되며, 각각은 상기 디지털비디오신호들을 상기 래치신호들 중의 복수의 연속하는 래치신호들에 동기하여 래치하는 복수의 데이터레지스터들(22-1, 22-2, ..., 22-(m/6));

상기 데이터레지스터들에 각각 접속되며, 상기 데이터레지스터들의 각각의 디지털출력신호들을 시분할적으로 선택하기 위한 복수의 다중화기들(23-1, 23-2, ..., 23-(m/6)); 및

상기 다중화기들에 각각 접속되며, 상기 다중화기들의 디지털출력신호들에 대해 디지털/아날로그변환을 수행하기 위한 복수의 디지털/아날로그변환기들(24-1, 24-2, ..., 24-(m/6))을 포함하는 공통반전형 액정표시장치.

## 청구항 3.

제2항에 있어서, 상기 데이터레지스터들의 각각은,

각각의 군이 상기 디지털비디오신호들 중의 하나의 상기 디지털색신호들을 상기 래치신호들 중의 하나에 동기하여 수신하는 복수 군들의 래치회로들(221-1, 221-2, 221-3, ...)을 포함하는 공통반전형 액정표시장치.

## 청구항 4.

제3항에 있어서, 상기 다중화기들은,

래치회로들의 상기 군들에 접속되며, 래치회로들의 상기 군들 중의 하나의 상기 디지털색신호들을 제1선택신호( $S_1$ )에 동기하여 선택하기 위한 제1다중화기(231-1);

상기 제1다중화기에 접속되며, 상기 제1다중화기에 의해 선택된 상기 디지털색신호들을 래치하기 위한 복수의 부가래치 회로들(231-2, 231-3, 231-4); 및

상기 부가래치회로들에 접속되며, 상기 부가래치회로들에 의해 래치된 상기 디지털색신호들 중의 하나를 제2선택신호(S<sub>2</sub>)에 동기하여 선택하기 위한 제2다중화기(231-5)를 포함하는 공통반전형 액정표시장치.

## 청구항 5.

복수의 신호선들(SL<sub>1</sub>, SL<sub>2</sub>, ..., SL<sub>m</sub>);

복수의 주사선들(GL<sub>1</sub>, GL<sub>2</sub>, ..., GL<sub>n</sub>);

공통전극;

상기 신호선들 및 상기 주사선들 사이의 교차부들에 위치되며 상기 공통전극에 접속된 복수의 화소부들(P<sub>11</sub>, P<sub>21</sub>, ..., P<sub>mn</sub>) ;

상기 공통전극에 접속되며, 상기 공통전극에 인가되는 공통전압(VCOM)을 매 프레임 및 매 주사선마다 반전하기 위한 공통전압발생회로(4);

상기 주사선들에 접속되며, 상기 주사선들을 순차적으로 선택하기 위한 주사선구동기(1);

상기 신호선들에 접속되며, 제1, 제2 및 제3디지털색신호들(R, G, B)을 각각 포함한 디지털비디오신호들(VD)을 시분할적으로 수신하고 상기 제1, 제2 및 제3디지털색신호들을 포함한 상기 디지털비디오신호들의 시퀀스를 2개의 연속하는 프레임들마다 변경하여 제1, 제2 및 제3아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스를 시분할적으로 발생함으로써, 상기 제1, 제2 및 제3아날로그색신호들의 각각이 상기 출력시퀀스의 소정의 시간슬롯들에서 독점적으로 놓여지게 하는 신호선구동기(2); 및

상기 신호선구동기 및 상기 신호선들 사이에 접속되며, 상기 제1, 제2 및 제3아날로그색신호들을 포함한 상기 아날로그비디오신호들의 출력시퀀스를 상기 신호선들에 시분할적으로 공급하여 상기 제1, 제2 및 제3아날로그색신호들이 그것들에 대응하는 신호선들에 공급되게 하는 선택회로(3)를 포함하는 공통반전형 액정표시장치.

## 청구항 6.

제5항에 있어서, 상기 신호선구동기는,

수평시작펄스신호(HST)를 수평클럭신호(HCK)에 동기하여 시프트시켜 래치신호들(LA<sub>1</sub>, LA<sub>2</sub>, ..., LA<sub>m</sub>)을 발생하기 위한 수평시프트레지스터회로(21);

상기 수평시프트레지스터회로에 접속되며, 각각은 상기 디지털비디오신호들 중의 2개의 연속하는 디지털비디오신호들을 상기 래치신호들 중의 2개의 연속하는 래치신호들에 동기하여 래치하는 복수의 데이터레지스터들(22-1, 22-2, ..., 22-(m/6));

상기 데이터레지스터들에 각각 접속되며, 상기 데이터레지스터들의 각각의 디지털출력신호들을 시분할적으로 선택하기 위한 복수의 6대1다중화기들(23-1, 23-2, ..., 23-(m/6)); 및

상기 6대1다중화기들에 각각 접속되며, 상기 6대1다중화기들의 디지털출력신호들에 대해 디지털/아날로그변환을 수행하기 위한 복수의 디지털/아날로그변환기들(24-1, 24-2, ..., 24-(m/6))을 포함하는 공통반전형 액정표시장치.

**청구항 7.**

제6항에 있어서, 상기 데이터레지스터들의 각각은,

각각이 상기 디지털비디오신호들 중의 하나의 상기 제1, 제2 및 제3디지털색신호들을 상기 래치신호들 중의 하나에 동기하여 수신하는 제1, 제2 및 제3래치회로들(221-1, 221-2, 221-3); 및

각각이 상기 디지털비디오신호들 중의 다른 하나의 상기 제1, 제2 및 제3디지털색신호들을 상기 래치신호들 중의 상기 하나에 후속하는 다른 하나의 래치신호에 동기하여 수신하는 제4, 제5 및 제6래치회로들(221-4, 221-5, 221-6)을 포함하는 공통반전형 액정표시장치.

**청구항 8.**

제7항에 있어서, 상기 6대1다중화기들은,

상기 제1, 제2, 제3, 제4, 제5 및 제6래치회로들에 접속되며, 상기 제1, 제2 및 제3래치회로들 또는 상기 제4, 제5 및 제6래치회로들의 상기 제1, 제2 및 제3디지털색신호들을 제1선택신호( $S_1$ )에 동기하여 선택하기 위한 6대3다중화기(231-1);

상기 6대3다중화기에 접속되며, 상기 6대3다중화기에 의해 선택된 상기 제1, 제2 및 제3디지털색신호들을 래치하기 위한 제7, 제8 및 제9래치회로들(231-2, 231-3, 231-4); 및

상기 제7, 제8 및 제9래치회로들에 접속되며, 상기 제7, 제8 및 제9래치회로들에 의해 래치된 상기 제1, 제2 및 제3디지털색신호들 중의 하나를 제2선택신호( $S_2$ )에 동기하여 선택하기 위한 2대1다중화기(231-5)를 포함하는 공통반전형 액정표시장치.

**청구항 9.**

제5항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제4시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제5시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제3 및 제6시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치.

**청구항 10.**

제5항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제2시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제3 및 제4시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제5 및 제6시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치.

**청구항 11.**

제5항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제2시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제3 및 제6시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제4 및 제5시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치.

#### 청구항 12.

제5항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제3시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제4시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제5 및 제6시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치.

#### 청구항 13.

제5항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제3시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제6시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제4 및 제5시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치.

#### 청구항 14.

제5항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제4시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제6시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제3 및 제5시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치.

#### 청구항 15.

제5항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제5시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제6시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제3 및 제4시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치.

#### 청구항 16.

제5항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제5시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제4시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제3 및 제6시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치.

#### 청구항 17.

제5항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제6시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제5시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제3 및 제4시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치.

### 청구항 18.

제5항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제6시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제4시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제3 및 제5시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치.

### 청구항 19.

복수의 신호선들( $SL_1, SL_2, \dots, SL_m$ );

복수의 주사선들( $GL_1, GL_2, \dots, GL_n$ );

공통전극;

상기 신호선들 및 상기 주사선들 사이의 교차부들에 위치되며 상기 공통전극에 접속된 복수의 화소부들( $P_{11}, P_{21}, \dots, P_{mn}$ );

상기 공통전극에 접속되며, 상기 공통전극에 인가되는 공통전압(VCOM)을 소정 수의 신호선들마다 반전하기 위한 공통전압발생회로(4);

상기 주사선들에 접속되며, 상기 주사선들을 순차적으로 선택하기 위한 주사선구동기(1);

상기 신호선들에 접속되며, 소정 수의 디지털색신호들을 각각 포함한 디지털비디오신호들(VD)을 시분할적으로 수신하여 아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스를 시분할적으로 발생함으로써, 상기 아날로그색신호들의 각각이 상기 출력시퀀스의 소정의 시간슬롯에 독점적으로 놓여지게 하는 신호선구동기(2); 및

상기 신호선구동기 및 상기 신호선들 사이에 접속되며, 상기 아날로그색신호들을 포함한 상기 아날로그비디오신호들의 출력시퀀스를 상기 신호선들에 시분할적으로 공급하여 상기 아날로그색신호들이 그것들에 대응하는 신호선들에 공급되게 하는 선택회로(3)를 포함하는 공통반전형 액정표시장치.

### 청구항 20.

제19항에 있어서, 상기 공통전압발생회로는 추가로 상기 공통전압을 매 프레임마다 반전하는 공통반전형 액정표시장치.

### 청구항 21.

제19항에 있어서, 상기 신호선구동기는,

수평시작펄스신호(HST)를 수평클럭신호(HCK)에 동기하여 시프트시켜 래치신호들( $LA_1, LA_2, \dots, LA_m$ )을 발생하기 위한 수평시프트레지스터회로(21);

상기 수평시프트레지스터회로에 접속되며, 각각은 상기 디지털비디오신호들을 상기 래치신호들 중의 복수의 연속하는 래치신호들에 동기하여 래치하는 복수의 데이터레지스터들(22-1, 22-2, ..., 22-(m/6));

상기 데이터레지스터들에 각각 접속되며, 상기 데이터레지스터들의 각각의 디지털출력신호들을 시분할적으로 선택하기 위한 복수의 다중화기들(23-1, 23-2, ..., 23-(m/6)); 및

상기 다중화기들에 각각 접속되며, 상기 다중화기들의 디지털출력신호들에 대해 디지털/아날로그변환을 수행하기 위한 복수의 디지털/아날로그변환기들(24-1, 24-2, ..., 24-(m/6))을 포함하는 공통반전형 액정표시장치.

## 청구항 22.

제21항에 있어서, 상기 데이터레지스터들의 각각은,

각각의 군이 상기 디지털비디오신호들 중의 하나의 상기 디지털색신호들을 상기 래치신호들 중의 하나에 동기하여 수신하는 복수 군들의 래치회로들(221-1, 221-2, 221-3, ...)을 포함하는 공통반전형 액정표시장치.

## 청구항 23.

제22항에 있어서, 상기 다중화기들의 각각은,

래치회로들의 상기 군들에 접속되며, 래치회로들의 상기 군들 중의 하나의 상기 디지털색신호들을 제1선택신호( $S_1$ )에 동기하여 선택하기 위한 제1다중화기(231-1);

상기 제1다중화기에 접속되며, 상기 제1다중화기에 의해 선택된 상기 디지털색신호들을 래치하기 위한 복수의 부가래치회로들(231-2, 231-3, 231-4); 및

상기 부가래치회로들에 접속되며, 상기 부가래치회로들에 의해 래치된 상기 디지털색신호들 중의 하나를 제2선택신호( $S_2$ )에 동기하여 선택하기 위한 제2다중화기(231-5)를 포함하는 공통반전형 액정표시장치.

## 청구항 24.

복수의 신호선들( $SL_1, SL_2, \dots, SL_m$ );

복수의 주사선들( $GL_1, GL_2, \dots, GL_n$ );

공통전극;

상기 신호선들 및 상기 주사선들 사이의 교차부들에 위치되며 상기 공통전극에 접속된 복수의 화소부들( $P_{11}, P_{21}, \dots, P_{mn}$ );

상기 공통전극에 접속되며, 상기 공통전극에 인가되는 공통전압(VCOM)을 3개의 신호선들마다 반전하기 위한 공통전압 발생회로(4);

상기 주사선들에 접속되며, 상기 주사선들을 순차적으로 선택하기 위한 주사선구동기(1);

상기 신호선들에 접속되며, 제1, 제2 및 제3디지털색신호들(R, G, B)을 각각 포함한 디지털비디오신호들(VD)을 시분할적으로 수신하여 제1, 제2 및 제3아날로그색신호들을 포함한 상기 아날로그비디오신호들의 출력시퀀스를 시분할적으로 발생함으로써, 상기 제1, 제2 및 제3아날로그색신호들의 각각이 상기 출력시퀀스의 소정의 시간슬롯들에서 독점적으로 놓여지게 하는 신호선구동기(2); 및

상기 신호선구동기 및 상기 신호선들 사이에 접속되며, 상기 제1, 제2 및 제3아날로그색신호들을 포함한 상기 아날로그비디오신호들의 출력시퀀스를 상기 신호선들에 시분할적으로 공급하여 상기 제1, 제2 및 제3아날로그색신호들이 그것들에 대응하는 신호선들에 공급되게 하는 선택회로(3)를 포함하는 공통반전형 액정표시장치.

## 청구항 25.

제24항에 있어서, 상기 공통전압발생회로는 추가로 매 프레임마다 상기 공통전압을 반전하는 공통반전형 액정표시장치.

## 청구항 26.

제24항에 있어서, 상기 신호선구동기는,

수평시작펄스신호(HST)를 수평클록신호(HCK)에 동기하여 시프트시켜 래치신호들(LA<sub>1</sub>, LA<sub>2</sub>, ..., LA<sub>m</sub>)을 발생하기 위한 수평시프트레지스터회로(21);

상기 수평시프트레지스터회로에 접속되며, 각각은 상기 디지털비디오신호들 중의 2개의 연속하는 디지털비디오신호들을 상기 래치신호들 중의 2개의 연속하는 래치신호들에 동기하여 래치하는 복수의 데이터레지스터들(22-1, 22-2, ..., 22-(m/6));

상기 데이터레지스터들에 각각 접속되며, 상기 데이터레지스터들의 각각의 디지털출력신호들을 시분할적으로 선택하기 위한 복수의 6대1다중화기들(23-1, 23-2, ..., 23-(m/6)); 및

상기 6대1다중화기들에 각각 접속되며, 상기 6대1다중화기들의 디지털출력신호들에 대해 디지털/아날로그변환을 수행하기 위한 복수의 디지털/아날로그변환기들(24-1, 24-2, ..., 24-(m/6))을 포함하는 공통반전형 액정표시장치.

## 청구항 27.

제26항에 있어서, 상기 데이터레지스터들의 각각은,

각각이 상기 디지털비디오신호들 중의 하나의 상기 제1, 제2 및 제3디지털색신호들을 상기 래치신호들 중의 하나에 동기하여 수신하는 제1, 제2 및 제3래치회로들(221-1, 221-2, 221-3); 및

각각이 상기 디지털비디오신호들 중의 다른 하나의 상기 제1, 제2 및 제3디지털색신호들을 상기 래치신호들 중의 상기 하나에 후속하는 다른 하나의 래치신호에 동기하여 수신하는 제4, 제5 및 제6래치회로들(221-4, 221-5, 221-6)을 포함하는 공통반전형 액정표시장치.

## 청구항 28.

제27항에 있어서, 상기 6대1다중화기들의 각각은,

상기 제1, 제2, 제3, 제4, 제5 및 제6래치회로들에 접속되며, 상기 제1, 제2 및 제3래치회로들 또는 상기 제4, 제5 및 제6래치회로들의 상기 제1, 제2 및 제3디지털색신호들을 제1선택신호(S<sub>1</sub>)에 동기하여 선택하기 위한 6대3다중화기(231-1);

상기 6대3다중화기에 접속되며, 상기 6대3다중화기에 의해 선택된 상기 제1, 제2 및 제3디지털색신호들을 래치하기 위한 제7, 제8 및 제9래치회로들(231-2, 231-3, 231-4); 및

상기 제7, 제8 및 제9래치회로들에 접속되며, 상기 제7, 제8 및 제9래치회로들에 의해 래치된 상기 제1, 제2 및 제3디지털색신호들 중의 하나를 제2선택신호( $S_2$ )에 동기하여 선택하기 위한 2대1다중화기(231-5)를 포함하는 공통반전형 액정표시장치.

### 청구항 29.

제24항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제4시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제5시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제3 및 제6시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치.

### 청구항 30.

복수의 신호선들( $SL_1, SL_2, \dots, SL_m$ );

복수의 주사선들( $GL_1, GL_2, \dots, GL_n$ );

공통전극;

상기 신호선들 및 상기 주사선들 사이의 교차부들에 위치되며 상기 공통전극에 접속된 복수의 화소부들( $P_{11}, P_{21}, \dots, P_{mn}$ );

상기 공통전극에 접속되며, 상기 공통전극에 인가되는 공통전압(VCOM)을 소정 수의 신호선들마다 반전하기 위한 공통전압발생회로(4);

상기 주사선들에 접속되며, 상기 주사선들을 순차적으로 선택하기 위한 주사선구동기(1);

상기 신호선들에 접속되며, 소정 수의 디지털색신호들을 각각 포함한 디지털비디오신호들(VD)을 시분할적으로 수신하고 2개의 연속하는 디지털비디오신호들의 시퀀스를 매 주사선마다 변경하여 아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스를 시분할적으로 발생함으로써, 상기 아날로그색신호들의 각각이 상기 출력시퀀스의 소정의 시간슬롯에 독점적으로 놓여지게 하는 신호선구동기(2); 및

상기 신호선구동기 및 상기 신호선들 사이에 접속되며, 상기 아날로그색신호들을 포함한 상기 아날로그비디오신호들의 출력시퀀스를 상기 신호선들에 시분할적으로 공급하여 상기 아날로그색신호들이 그것들에 대응하는 신호선들에 공급되게 하는 선택회로(3)를 포함하는 공통반전형 액정표시장치.

### 청구항 31.

제30항에 있어서, 상기 공통전압발생회로는 추가로 매 프레임마다 상기 공통전압을 반전하는 공통반전형 액정표시장치.

### 청구항 32.

제30항에 있어서, 상기 신호선구동기는,

수평시작펄스신호(HST)를 수평클록신호(HCK)에 동기하여 시프트시커 래치신호들(LA<sub>1</sub>, LA<sub>2</sub>, ..., LA<sub>m</sub>)을 발생하기 위한 수평시프트레지스터회로(21);

상기 수평시프트레지스터회로에 접속되며, 각각은 상기 디지털비디오신호들을 상기 래치신호들 중의 복수의 연속하는 래치신호들에 동기하여 래치하는 복수의 데이터레지스터들(22-1, 22-2, ..., 22-(m/6));

상기 데이터레지스터들에 각각 접속되며, 상기 데이터레지스터들의 각각의 디지털출력신호들을 시분할적으로 선택하기 위한 복수의 다중화기들(23-1, 23-2, ..., 23-(m/6)); 및

상기 다중화기들에 각각 접속되며, 상기 다중화기들의 디지털출력신호들에 대해 디지털/아날로그변환을 수행하기 위한 복수의 디지털/아날로그변환기들(24-1, 24-2, ..., 24-(m/6))을 포함하는 공통반전형 액정표시장치.

### 청구항 33.

제32항에 있어서, 상기 데이터레지스터들의 각각은,

각각의 군이 상기 디지털비디오신호들 중의 하나의 상기 디지털색신호들을 상기 래치신호들 중의 하나에 동기하여 수신하는 복수 군들의 래치회로들(221-1, 221-2, 221-3, ...)을 포함하는 공통반전형 액정표시장치.

### 청구항 34.

제33항에 있어서, 상기 다중화기들은,

래치회로들의 상기 군들에 접속되며, 래치회로들의 상기 군들 중의 하나의 상기 디지털색신호들을 제1선택신호(S<sub>1</sub>)에 동기하여 선택하기 위한 제1다중화기(231-1);

상기 제1다중화기에 접속되며, 상기 제1다중화기에 의해 선택된 상기 디지털색신호들을 래치하기 위한 복수의 부가래치회로들(231-2, 231-3, 231-4); 및

상기 부가래치회로들에 접속되며, 상기 부가래치회로들에 의해 래치된 상기 디지털색신호들 중의 하나를 제2선택신호(S<sub>2</sub>)에 동기하여 선택하기 위한 제2다중화기(231-5)를 포함하는 공통반전형 액정표시장치.

### 청구항 35.

복수의 신호선들(SL<sub>1</sub>, SL<sub>2</sub>, ..., SL<sub>m</sub>);

복수의 주사선들(GL<sub>1</sub>, GL<sub>2</sub>, ..., GL<sub>n</sub>);

공통전극;

상기 신호선들 및 상기 주사선들 사이의 교차부들에 위치되며 상기 공통전극에 접속된 복수의 화소부들(P<sub>11</sub>, P<sub>21</sub>, ..., P<sub>mn</sub>)  
;

상기 공통전극에 접속되며, 상기 공통전극에 인가되는 공통전압(VCOM)을 3개의 신호선들마다 반전하기 위한 공통전압 발생회로(4);

상기 주사선들에 접속되며, 상기 주사선들을 순차적으로 선택하기 위한 주사선구동기(1);

상기 신호선들에 접속되며, 제1, 제2 및 제3디지털색신호들(R, G, B)을 각각 포함한 디지털비디오신호들(VD)을 시분할적으로 수신하고 매 주사선마다 매 2개의 연속하는 디지털비디오신호들의 시퀀스를 변경하여 제1, 제2 및 제3아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스를 시분할적으로 발생함으로써, 상기 제1, 제2 및 제3아날로그색신호들의 각각이 상기 출력시퀀스의 소정의 시간슬롯들에서 독점적으로 놓여지게 하는 신호선구동기(2); 및

상기 신호선구동기 및 상기 신호선들 사이에 접속되며, 상기 제1, 제2 및 제3아날로그색신호들을 포함한 상기 아날로그비디오신호들의 출력시퀀스를 상기 신호선들에 시분할적으로 공급하여 상기 제1, 제2 및 제3아날로그색신호들이 그것들에 대응하는 신호선들에 공급되게 하는 선택회로(3)를 포함하는 공통반전형 액정표시장치.

### 청구항 36.

제35항에 있어서, 상기 공통전압발생회로는 추가로 매 프레임마다 상기 공통전압을 반전하는 공통반전형 액정표시장치.

### 청구항 37.

제35항에 있어서, 상기 신호선구동기는,

수평시작펄스신호(HST)를 수평클럭신호(HCK)에 동기하여 시프트시켜 래치신호들(LA<sub>1</sub>, LA<sub>2</sub>, ..., LA<sub>m</sub>)을 발생하기 위한 수평시프트레지스터회로(21);

상기 수평시프트레지스터회로에 접속되며, 각각은 상기 디지털비디오신호들 중의 2개의 연속하는 디지털비디오신호들을 상기 래치신호들 중의 2개의 연속하는 래치신호들에 동기하여 래치하는 복수의 데이터레지스터들(22-1, 22-2, ..., 22-(m/6));

상기 데이터레지스터들에 각각 접속되며, 상기 데이터레지스터들의 각각의 디지털출력신호들을 시분할적으로 선택하기 위한 복수의 6대1다중화기들(23-1, 23-2, ..., 23-(m/6)); 및

상기 6대1다중화기들에 각각 접속되며, 상기 6대1다중화기들의 디지털출력신호들에 대해 디지털/아날로그변환을 수행하기 위한 복수의 디지털/아날로그변환기들(24-1, 24-2, ..., 24-(m/6))을 포함하는 공통반전형 액정표시장치.

### 청구항 38.

제37항에 있어서, 상기 데이터레지스터들의 각각은,

각각이 상기 디지털비디오신호들 중의 하나의 상기 제1, 제2 및 제3디지털색신호들을 상기 래치신호들 중의 하나에 동기하여 수신하는 제1, 제2 및 제3래치회로들(221-1, 221-2, 221-3); 및

각각이 상기 디지털비디오신호들 중의 다른 하나의 상기 제1, 제2 및 제3디지털색신호들을 상기 래치신호들 중의 상기 하나에 후속하는 다른 하나의 래치신호에 동기하여 수신하는 제4, 제5 및 제6래치회로들(221-4, 221-5, 221-6)을 포함하는 공통반전형 액정표시장치.

### 청구항 39.

제38항에 있어서, 상기 6대1다중화기들의 각각은,

상기 제1, 제2, 제3, 제4, 제5 및 제6래치회로들에 접속되며, 상기 제1, 제2 및 제3래치회로들 또는 상기 제4, 제5 및 제6래치회로들의 상기 제1, 제2 및 제3디지털색신호들을 제1선택신호( $S_1$ )에 동기하여 선택하기 위한 6대3다중화기(231-1);

상기 6대3다중화기에 접속되며, 상기 6대3다중화기에 의해 선택된 상기 제1, 제2 및 제3디지털색신호들을 래치하기 위한 제7, 제8 및 제9래치회로들(231-2, 231-3, 231-4); 및

상기 제7, 제8 및 제9래치회로들에 접속되며, 상기 제7, 제8 및 제9래치회로들에 의해 래치된 상기 제1, 제2 및 제3디지털색신호들 중의 하나를 제2선택신호( $S_2$ )에 동기하여 선택하기 위한 2대1다중화기(231-5)를 포함하는 공통반전형 액정표시장치.

#### 청구항 40.

제35항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제4시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제5시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제3 및 제6시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치.

#### 청구항 41.

복수의 신호선들( $SL_1, SL_2, \dots, SL_m$ ), 복수의 주사선들( $GL_1, GL_2, \dots, GL_n$ ), 공통전극, 및 상기 신호선들 및 상기 주사선들 사이의 교차부들에 위치되며 상기 공통전극에 접속된 복수의 화소부들( $P_{11}, P_{21}, \dots, P_{mn}$ )을 구비한 공통반전형 액정표시장치의 구동방법에 있어서,

상기 공통전극에 인가되는 공통전압(VCOM)을 매 프레임 및 매 주사선마다 변경하는 단계;

상기 주사선들 중의 하나가 선택된 동안 각각이 복수의 디지털색신호들을 포함한 디지털비디오신호들(VD)을 시분할적으로 수신하는 단계;

상기 디지털색신호들을 포함한 상기 디지털비디오신호들의 시퀀스를 변경하여 아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스를 발생함으로써, 상기 아날로그색신호들의 각각이 상기 출력시퀀스의 소정의 시간슬롯들에 독점적으로 놓여지게 하는 단계;

상기 아날로그색신호들을 포함한 상기 아날로그비디오신호들의 출력시퀀스를 상기 신호선들에 시분할적으로 공급하여 상기 아날로그색신호들이 그것들에 대응하는 신호선들에 공급되게 하는 단계를 포함하는 공통반전형 액정표시장치의 구동방법.

#### 청구항 42.

복수의 신호선들( $SL_1, SL_2, \dots, SL_m$ ), 복수의 주사선들( $GL_1, GL_2, \dots, GL_n$ ), 공통전극, 및 상기 신호선들 및 상기 주사선들 사이의 교차부들에 위치되며 상기 공통전극에 접속된 복수의 화소부들( $P_{11}, P_{21}, \dots, P_{mn}$ )을 구비한 공통반전형 액정표시장치의 구동방법에 있어서,

상기 공통전극에 인가되는 공통전압(VCOM)을 매 프레임 및 매 주사선마다 변경하는 단계;

상기 주사선들 중의 하나가 선택된 동안 각각이 제1, 제2 및 제3디지털색신호들(R, G, B)을 포함한 디지털비디오신호들(VD)을 시분할적으로 수신하는 단계;

상기 제1, 제2 및 제3디지털색신호들을 포함한 상기 디지털비디오신호들의 시퀀스를 매 2개의 연속하는 프레임들마다 변경하여 제1, 제2 및 제3아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스를 발생함으로써, 상기 제1, 제2 및 제3아날로그색신호들의 각각이 상기 출력시퀀스의 소정의 시간슬롯들에 독립적으로 놓여지게 하는 단계; 및

상기 제1, 제2 및 제3아날로그색신호들을 포함한 상기 아날로그비디오신호들의 출력시퀀스를 상기 신호선들에 시분할적으로 공급하여 상기 제1, 제2 및 제3아날로그색신호들이 그것들에 대응하는 신호선들에 공급되게 하는 단계를 포함하는 공통반전형 액정표시장치의 구동방법.

### 청구항 43.

제42항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제4시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제5시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제3 및 제6시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치의 구동방법.

### 청구항 44.

제42항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제2시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제3 및 제4시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제5 및 제6시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치의 구동방법.

### 청구항 45.

제42항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제2시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제3 및 제6시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제4 및 제5시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치의 구동방법.

### 청구항 46.

제42항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제3시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제4시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제5 및 제6시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치의 구동방법.

### 청구항 47.

제42항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제3시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제6시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제4 및 제5시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치의 구동방법.

#### 청구항 48.

제42항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제4시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제6시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제3 및 제5시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치의 구동방법.

#### 청구항 49.

제42항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제5시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제6시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제3 및 제5시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치의 구동방법.

#### 청구항 50.

제42항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제5시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제4시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제3 및 제6시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치의 구동방법.

#### 청구항 51.

제42항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제6시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제5시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제3 및 제4시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치의 구동방법.

#### 청구항 52.

제42항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제6시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제4시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제3 및 제5시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치의 구동방법.

**청구항 53.**

복수의 신호선들( $SL_1, SL_2, \dots, SL_m$ ), 복수의 주사선들( $GL_1, GL_2, \dots, GL_n$ ), 공통전극, 및 상기 신호선들 및 상기 주사선들 사이의 교차부들에 위치되며 상기 공통전극에 접속된 복수의 화소부들( $P_{11}, P_{21}, \dots, P_{mn}$ )을 구비한 공통반전형 액정표시장치의 구동방법에 있어서,

상기 공통전극에 인가되는 공통전압(VCOM)을 매 3개의 신호선들마다 변경하는 단계;

상기 주사선들 중의 하나가 선택된 동안, 각각이 복수의 디지털색신호들을 포함한 디지털비디오신호들(VD)을 시분할적으로 수신하여, 아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스를 발생함으로써, 상기 아날로그색신호들의 각각이 상기 출력시퀀스의 소정의 시간슬롯들에 독점적으로 놓이게 하는 단계; 및

상기 아날로그색신호들을 포함한 상기 아날로그비디오신호들의 출력시퀀스를 상기 신호선들에 시분할적으로 공급하여 상기 아날로그색신호들이 그것들에 대응하는 신호선들에 공급되게 하는 단계를 포함하는 공통반전형 액정표시장치의 구동방법.

**청구항 54.**

제53항에 있어서, 상기 공통전압을 매 프레임마다 반전하는 단계를 더 포함하는 공통반전형 액정표시장치의 구동방법.

**청구항 55.**

복수의 신호선들( $SL_1, SL_2, \dots, SL_m$ ), 복수의 주사선들( $GL_1, GL_2, \dots, GL_n$ ), 공통전극, 및 상기 신호선들 및 상기 주사선들 사이의 교차부들에 위치되며 상기 공통전극에 접속된 복수의 화소부들( $P_{11}, P_{21}, \dots, P_{mn}$ )을 구비한 공통반전형 액정표시장치의 구동방법에 있어서,

상기 공통전극에 인가되는 공통전압(VCOM)을 매 3개의 신호선들마다 변경하는 단계;

상기 주사선들 중의 하나가 선택된 동안, 각각이 제1, 제2 및 제3디지털색신호들(R, G, B)을 포함한 디지털비디오신호들(VD)을 시분할적으로 수신하여, 제1, 제2 및 제3아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스를 발생함으로써, 상기 제1, 제2 및 제3아날로그색신호들의 각각이 상기 출력시퀀스의 소정의 시간슬롯들에 독점적으로 놓여지게 하는 단계; 및

상기 제1, 제2 및 제3아날로그색신호들을 포함한 상기 아날로그비디오신호들의 출력시퀀스를 상기 신호선들에 시분할적으로 공급하여 상기 제1, 제2 및 제3아날로그색신호들이 그것들에 대응하는 신호선들에 공급되게 하는 단계를 포함하는 공통반전형 액정표시장치의 구동방법.

**청구항 56.**

제55항에 있어서, 상기 공통전압을 매 프레임마다 반전하는 단계를 더 포함하는 공통반전형 액정표시장치의 구동방법.

**청구항 57.**

제55항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제4시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제5시간슬롯들 중의 하나에 놓이고,

상기 제3아날로그색신호는 상기 출력시퀀스의 제3 및 제6시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치의 구동방법.

### 청구항 58.

복수의 신호선들( $SL_1, SL_2, \dots, SL_m$ ), 복수의 주사선들( $GL_1, GL_2, \dots, GL_n$ ), 공통전극, 및 상기 신호선들 및 상기 주사선들 사이의 교차부들에 위치되며 상기 공통전극에 접속된 복수의 화소부들( $P_{11}, P_{21}, \dots, P_{mn}$ )을 구비한 공통반전형 액정표시장치의 구동방법에 있어서,

상기 공통전극에 인가되는 공통전압(VCOM)을 소정 수의 신호선들마다 변경하는 단계;

상기 주사선들 중의 하나가 선택된 동안, 각각이 소정 수의 디지털색신호들을 포함한 디지털비디오신호들(VD)을 시분할적으로 수신하고 매 2개의 연속하는 디지털비디오신호들의 시퀀스를 매 주사선마다 변경하여, 아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스를 발생함으로써, 상기 아날로그색신호들의 각각이 상기 출력시퀀스의 소정의 시간슬롯들에 독점적으로 놓여지게 하는 단계; 및

상기 아날로그색신호들을 포함한 상기 아날로그비디오신호들의 출력시퀀스를 상기 신호선들에 시분할적으로 공급하여 상기 아날로그색신호들이 그것들에 대응하는 신호선들에 공급되게 하는 단계를 포함하는 공통반전형 액정표시장치의 구동방법.

### 청구항 59.

제58항에 있어서, 상기 공통전압을 매 프레임마다 반전하는 단계를 더 포함하는 공통반전형 액정표시장치의 구동방법.

### 청구항 60.

복수의 신호선들( $SL_1, SL_2, \dots, SL_m$ ), 복수의 주사선들( $GL_1, GL_2, \dots, GL_n$ ), 공통전극, 및 상기 신호선들 및 상기 주사선들 사이의 교차부들에 위치되며 상기 공통전극에 접속된 복수의 화소부들( $P_{11}, P_{21}, \dots, P_{mn}$ )을 구비한 공통반전형 액정표시장치의 구동방법에 있어서,

상기 공통전극에 인가되는 공통전압(VCOM)을 3개의 신호선들마다 변경하는 단계;

상기 주사선들 중의 하나가 선택된 동안, 각각이 제1, 제2 및 제3디지털색신호들을 포함한 디지털비디오신호들(VD)을 시분할적으로 수신하고 매 2개의 연속하는 디지털비디오신호들의 시퀀스를 매 주사선마다 변경하여, 제1, 제2 및 제3아날로그색신호들을 포함한 아날로그비디오신호들의 출력시퀀스를 시분할적으로 발생함으로써, 상기 아날로그색신호들의 각각이 상기 출력시퀀스의 소정의 시간슬롯들에 독점적으로 놓여지게 하는 단계; 및

상기 아날로그색신호들을 포함한 상기 아날로그비디오신호들의 출력시퀀스를 상기 신호선들에 시분할적으로 공급하여 상기 아날로그색신호들이 그것들에 대응하는 신호선들에 공급되게 하는 단계를 포함하는 공통반전형 액정표시장치의 구동방법.

### 청구항 61.

제60항에 있어서, 상기 공통전압을 매 프레임마다 반전하는 단계를 더 포함하는 공통반전형 액정표시장치의 구동방법.

**청구항 62.**

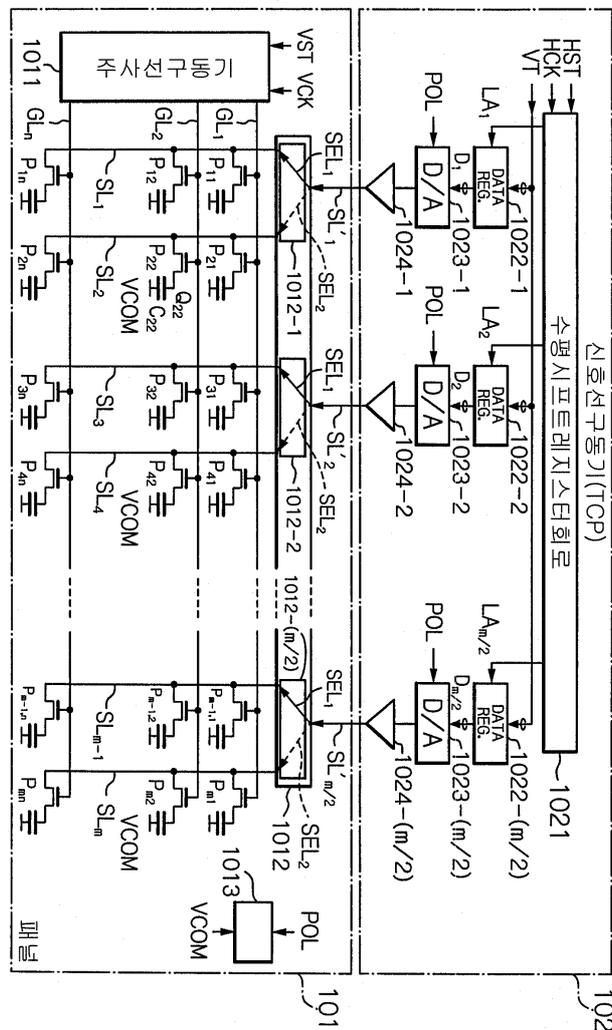
제60항에 있어서, 상기 제1아날로그색신호는 상기 출력시퀀스의 제1 및 제4시간슬롯들 중의 하나에 놓이며,

상기 제2아날로그색신호는 상기 출력시퀀스의 제2 및 제5시간슬롯들 중의 하나에 놓이고,

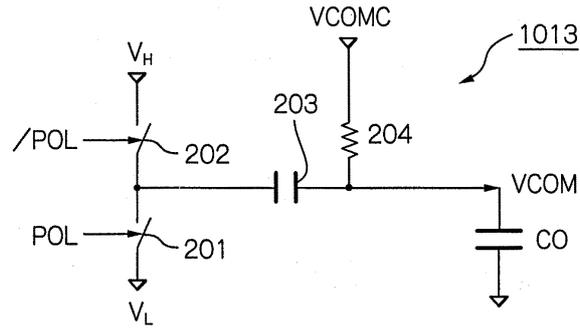
상기 제3아날로그색신호는 상기 출력시퀀스의 제3 및 제6시간슬롯들 중의 하나에 놓이는 공통반전형 액정표시장치의 구동방법.

도면

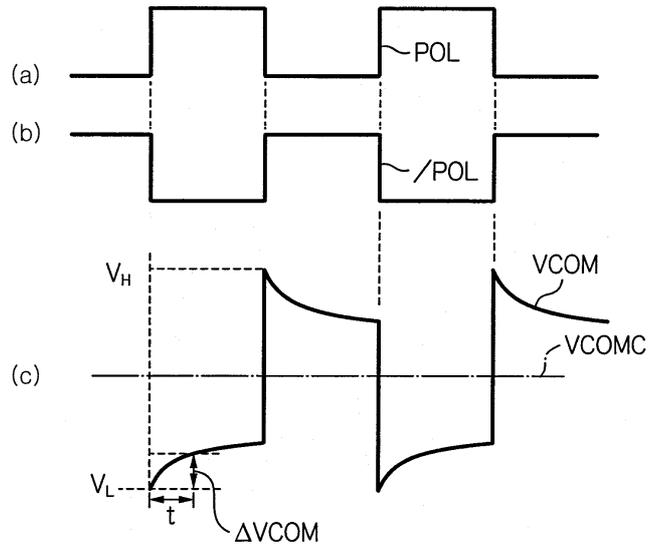
도면1



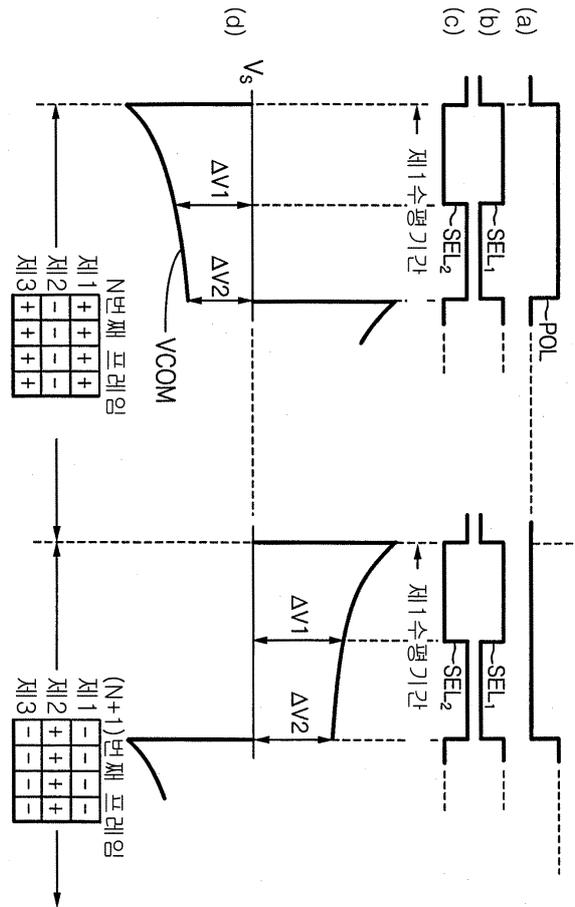
도면2



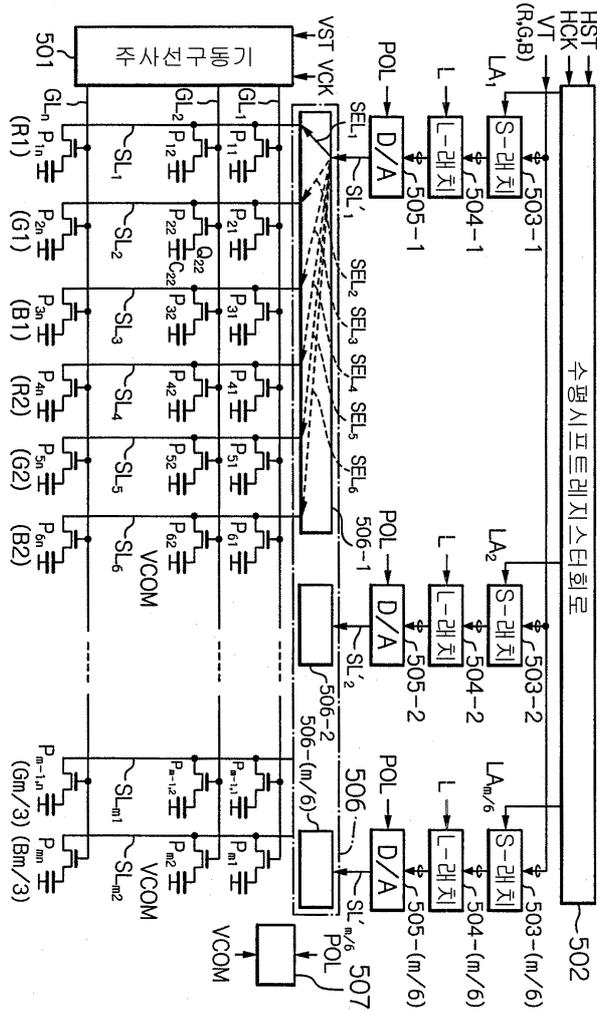
도면3



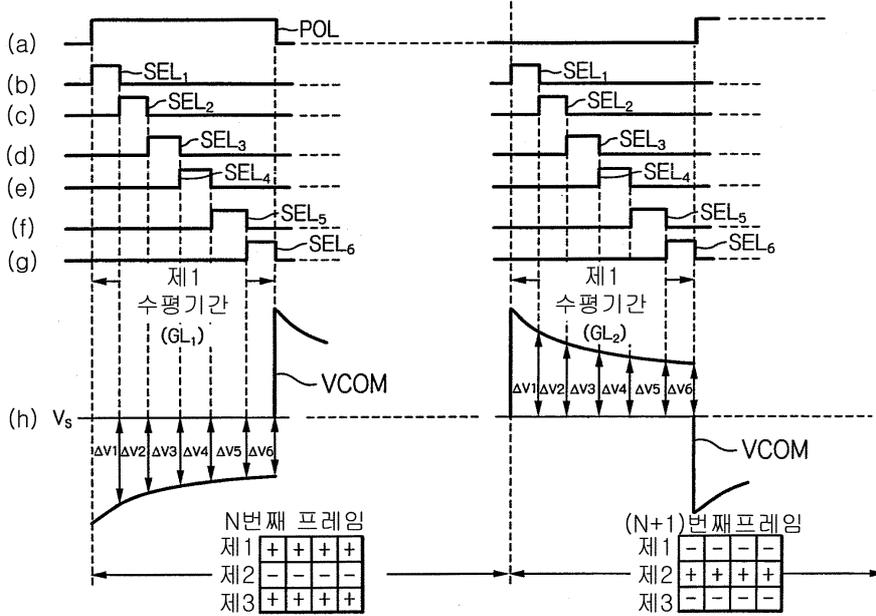
도면4



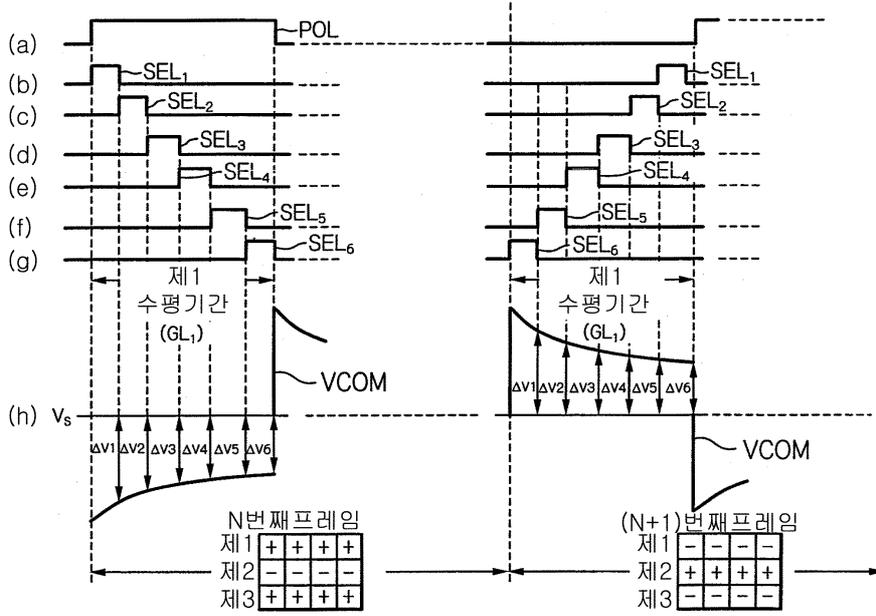
도면5



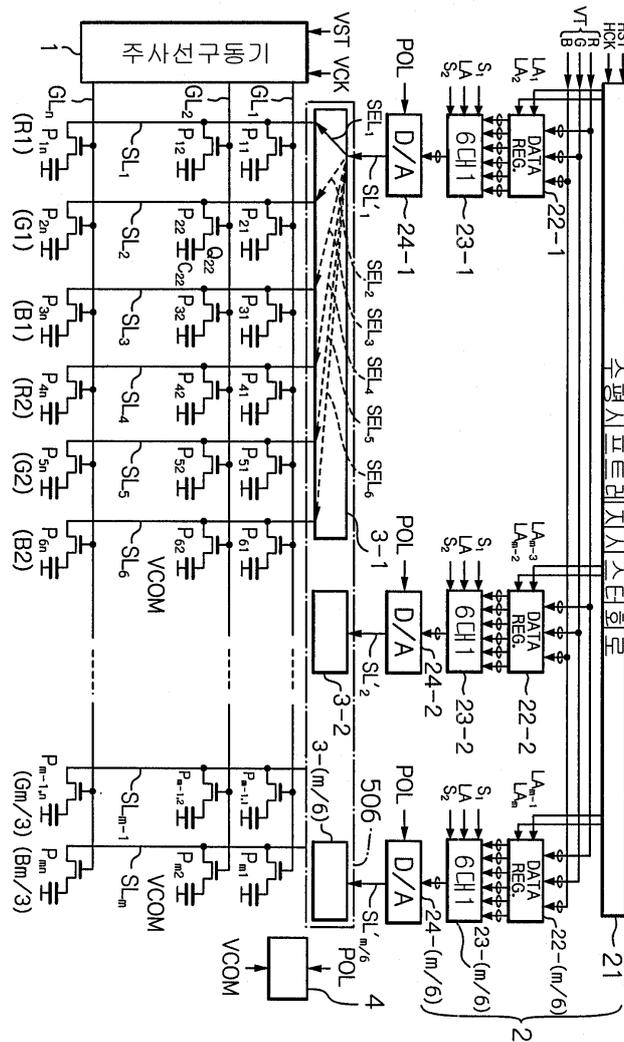
도면6



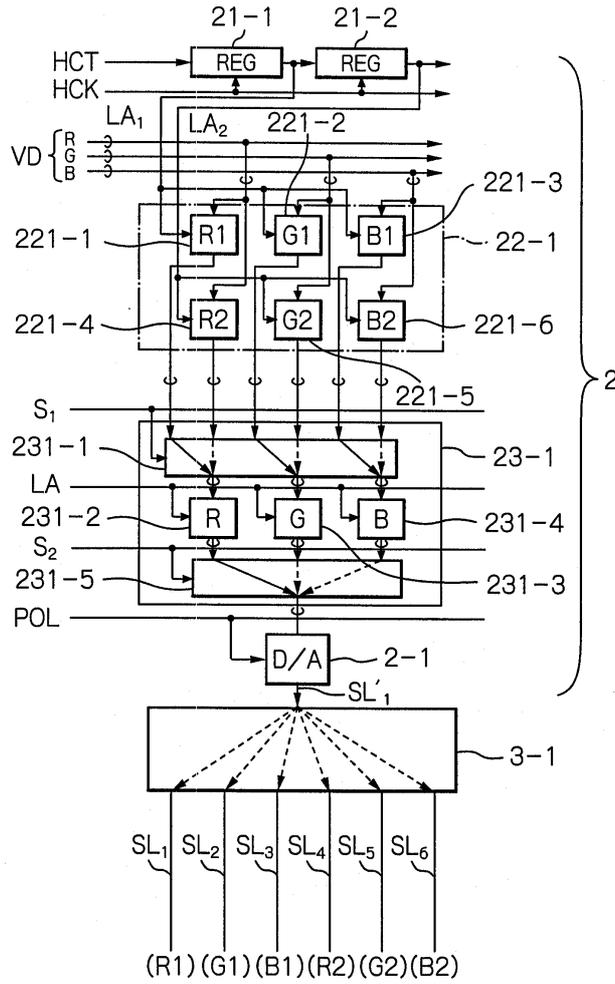
도면7



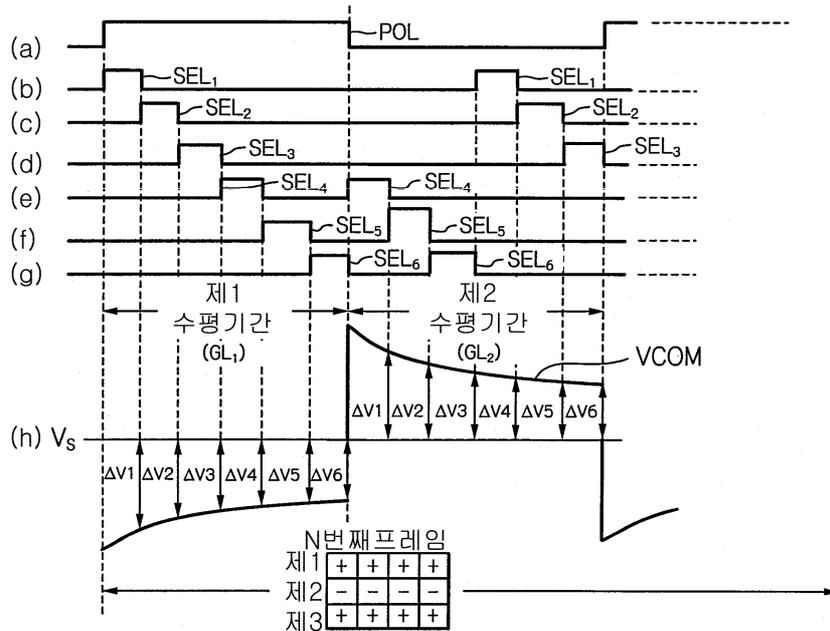
도면8



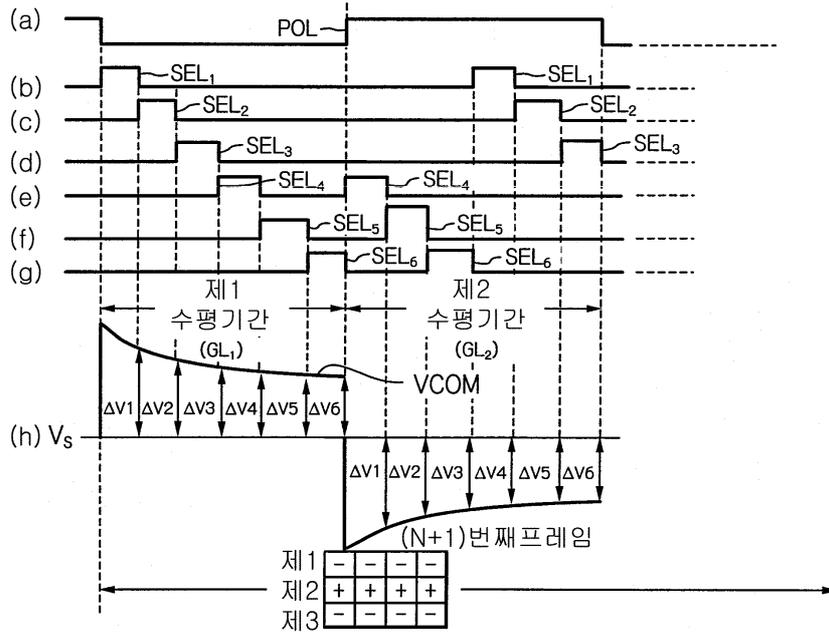
도면9



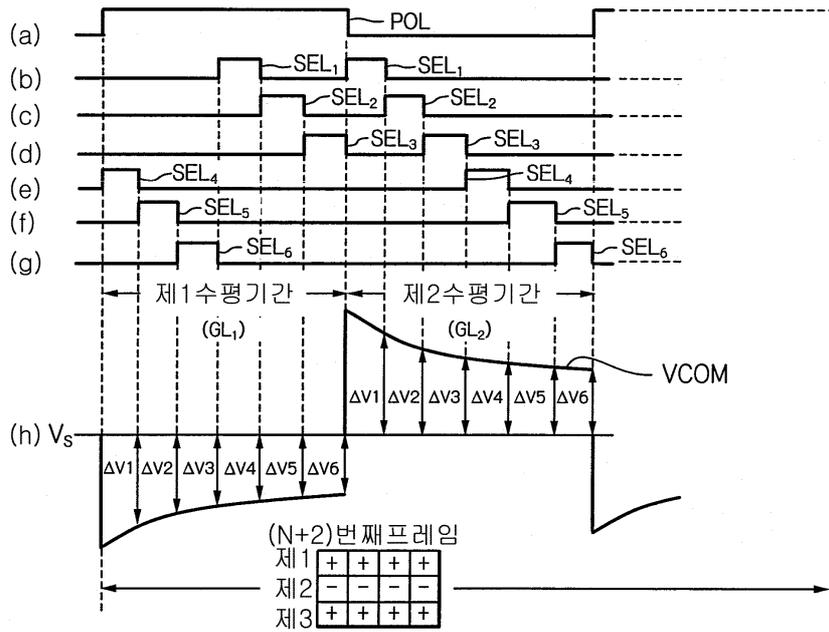
도면10



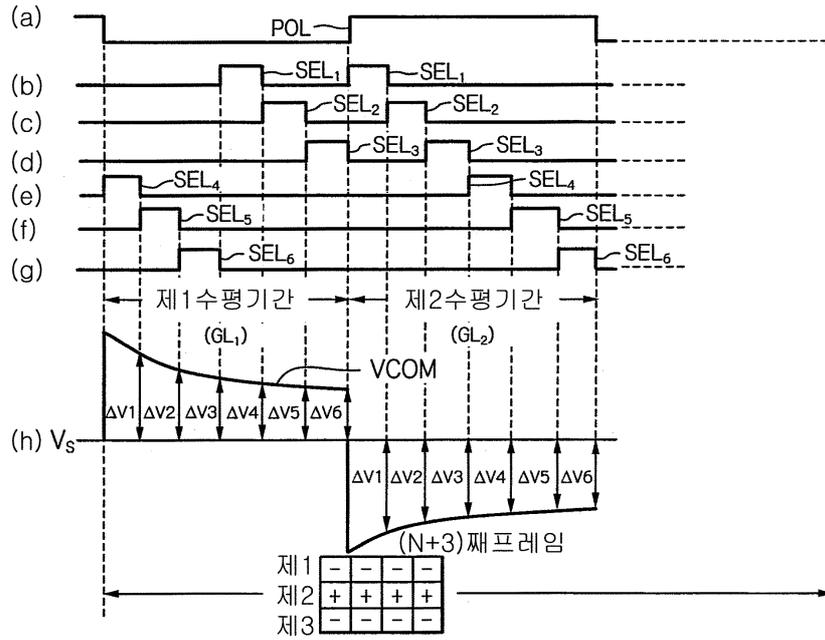
도면11



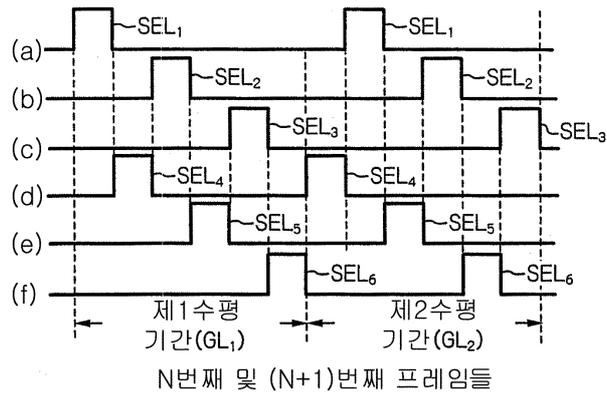
도면12



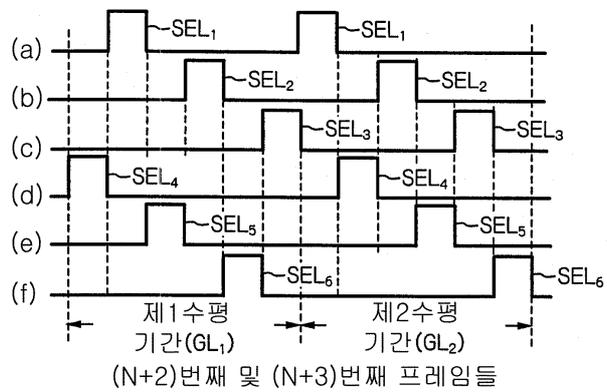
도면13



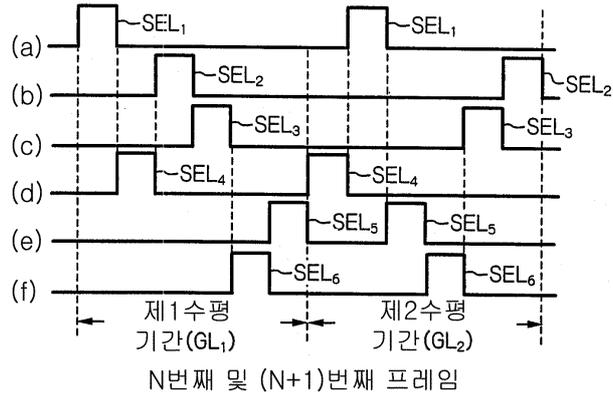
도면14



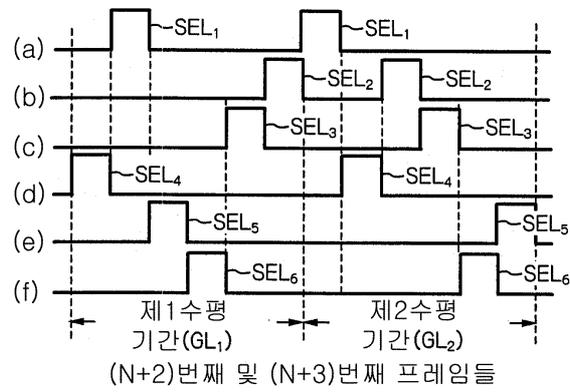
도면15



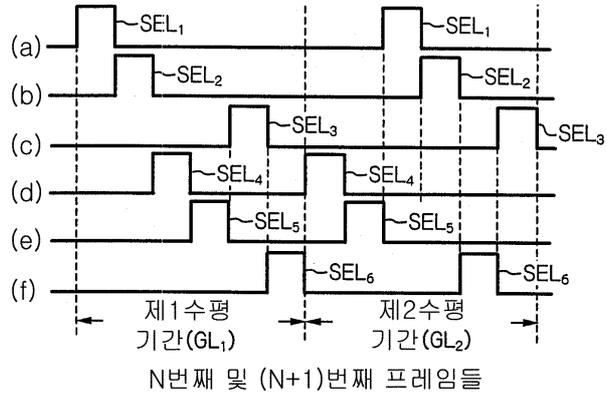
도면16



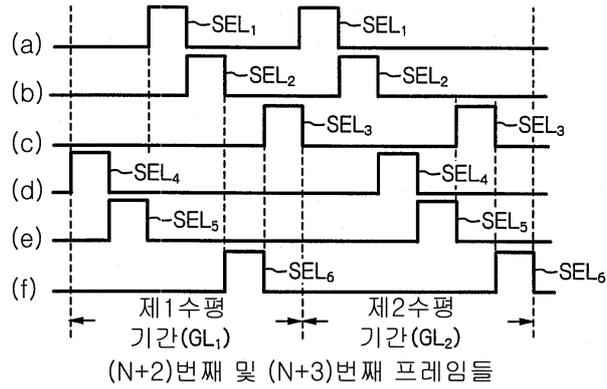
도면17



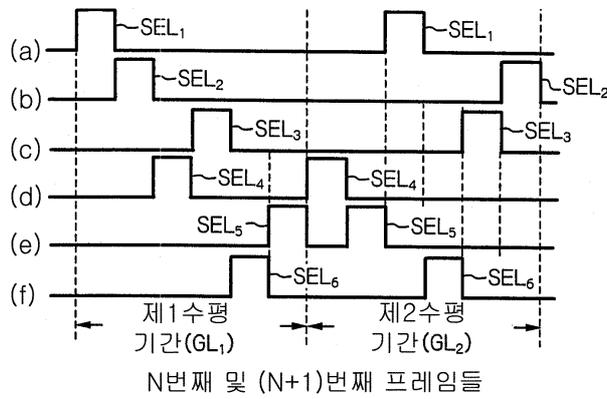
도면18



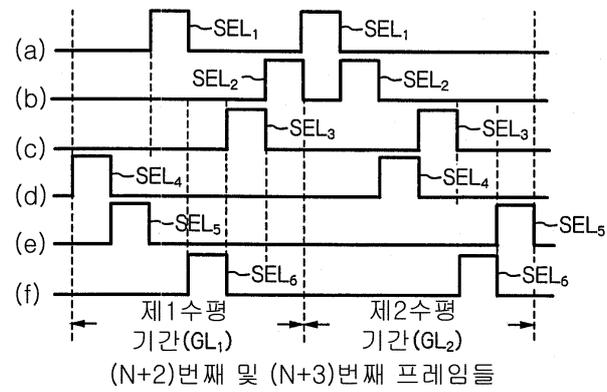
도면19



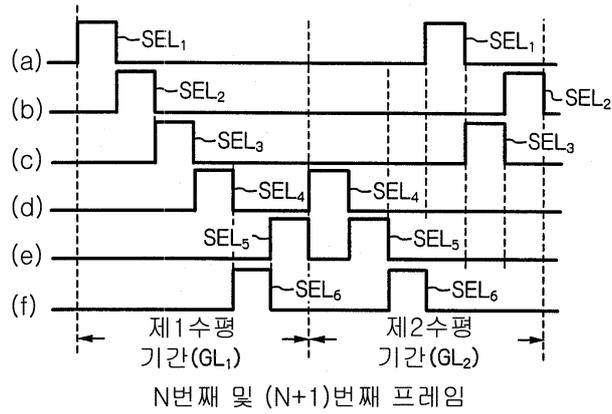
도면20



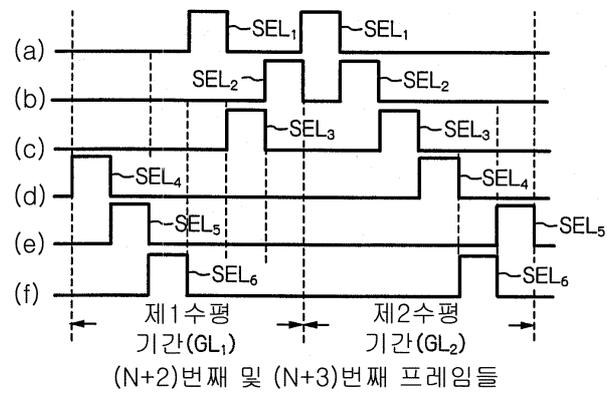
도면21



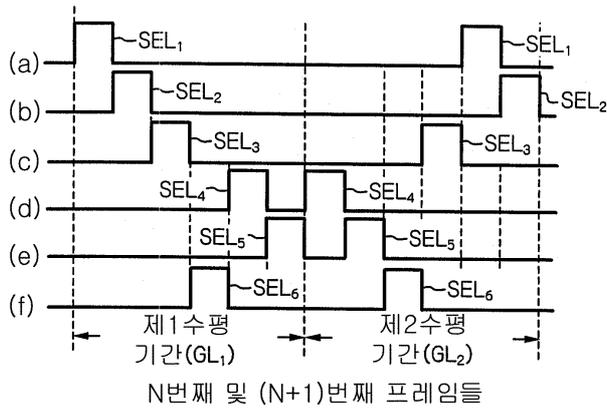
도면22



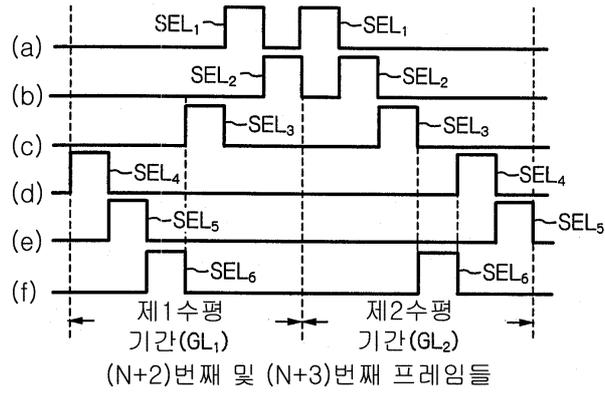
도면23



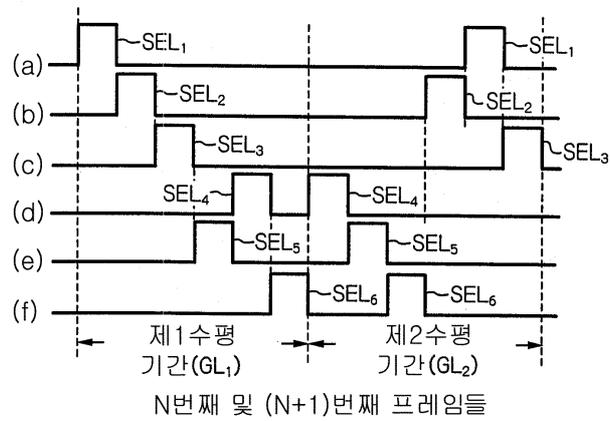
도면24



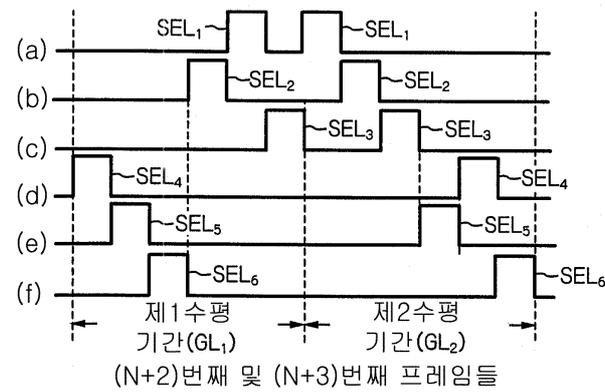
도면25



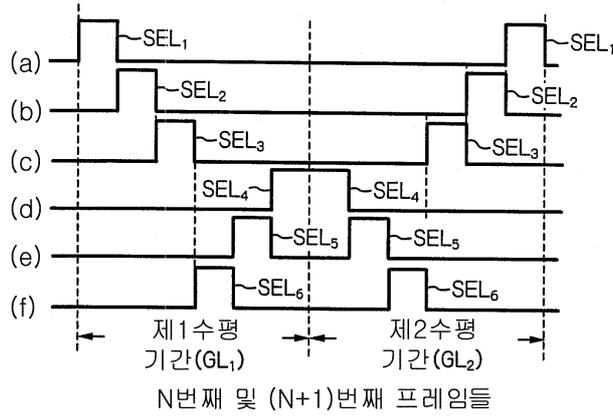
도면26



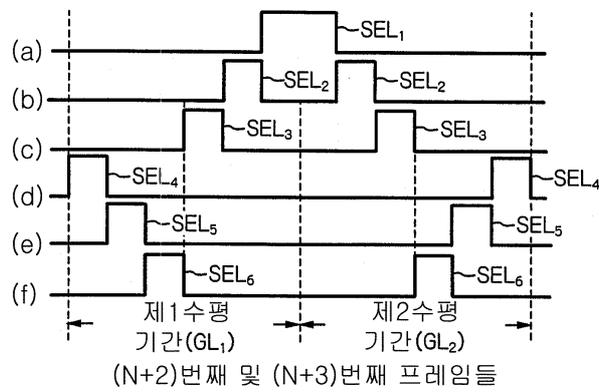
도면27



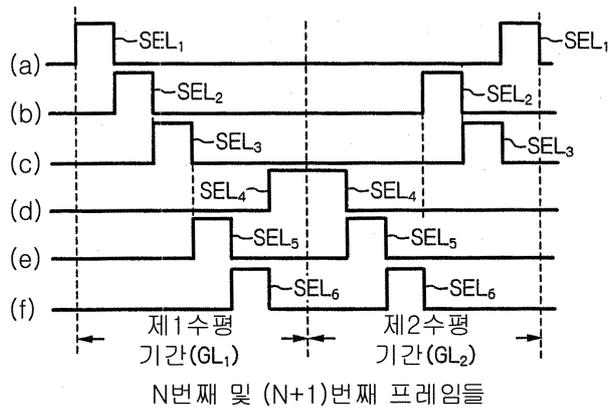
도면28



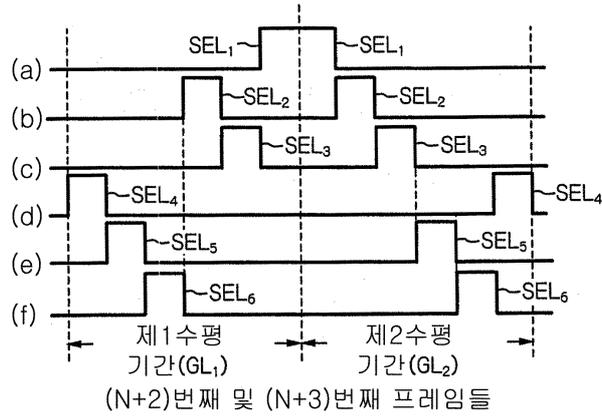
도면29



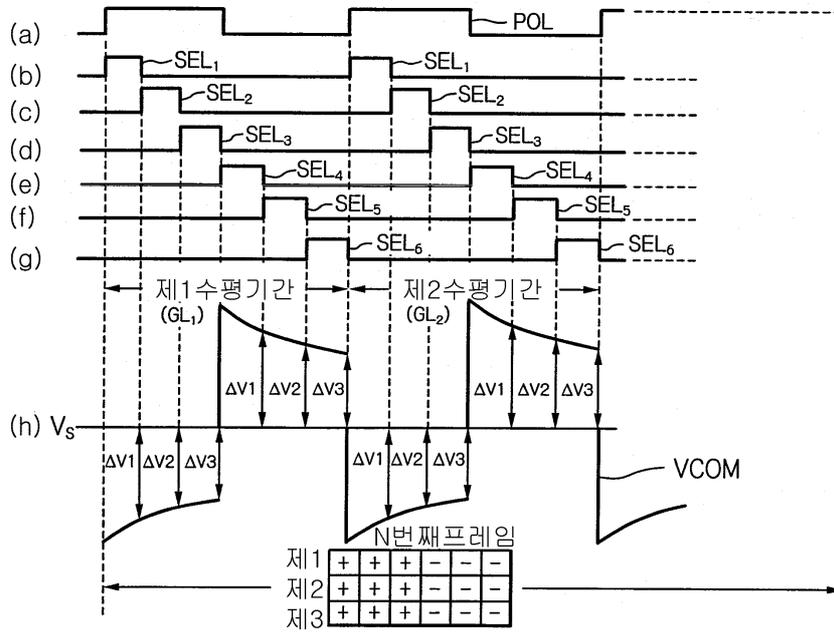
도면30



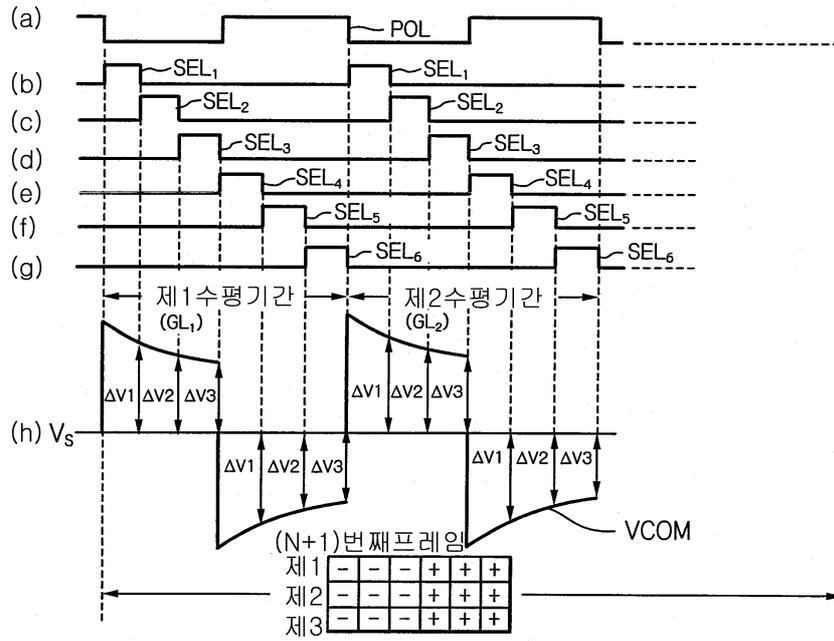
도면31



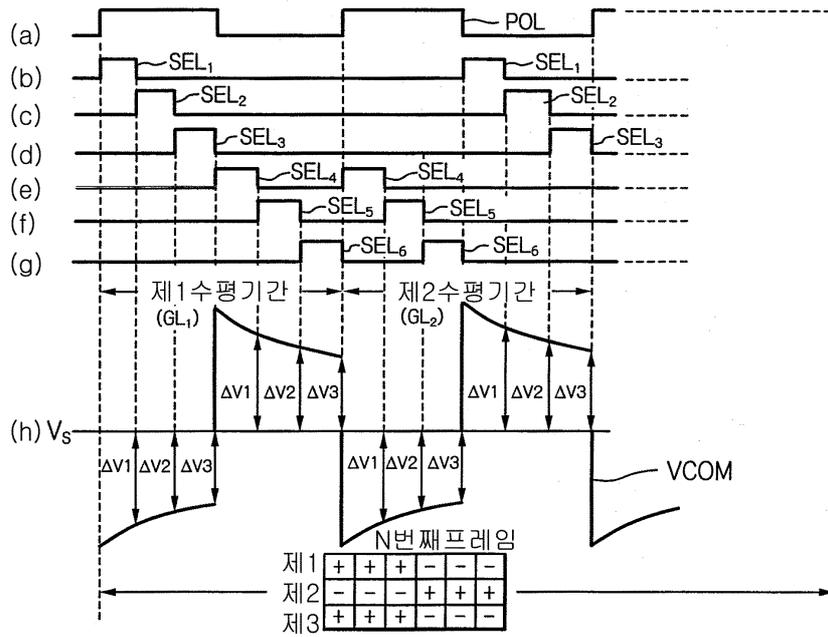
도면32



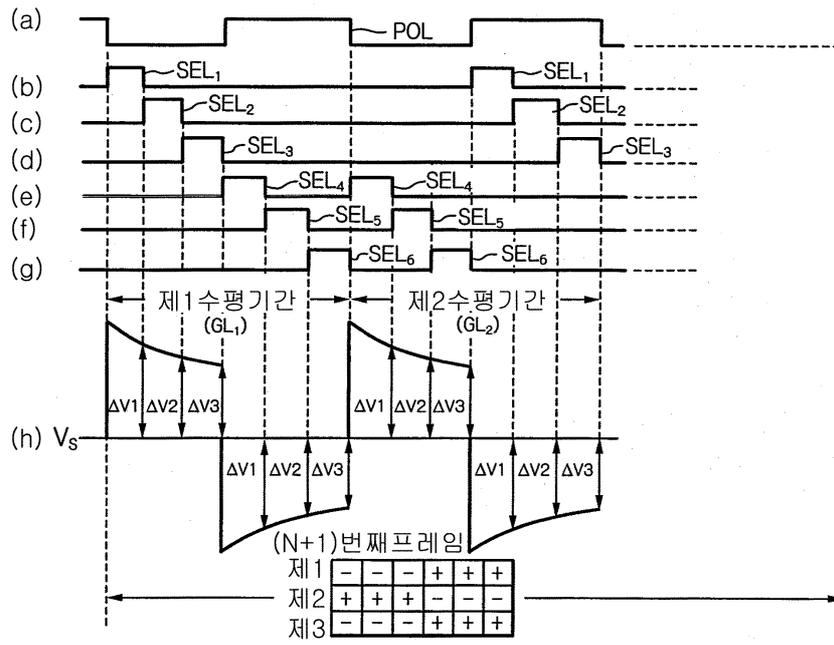
도면33



도면34



도면35



专利名称(译)	通用的反转驱动型液晶显示装置及其驱动方法能够抑制颜色误差		
公开(公告)号	<a href="#">KR100582674B1</a>	公开(公告)日	2006-05-23
申请号	KR1020040091539	申请日	2004-11-10
[标]申请(专利权)人(译)	瑞萨电子株式会社		
申请(专利权)人(译)	瑞萨电子株式会社		
当前申请(专利权)人(译)	瑞萨电子株式会社		
[标]发明人	KATO FUMIHIKO		
发明人	KATO,FUMIHIKO		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G2320/0204 G09G2310/027 G09G2310/0297 G09G3/3688 G09G3/3614 G09G3/3648		
代理人(译)	JO , EUI JE		
优先权	2003380316 2003-11-10 JP		
其他公开文献	KR1020050045894A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

多条扫描线GL1, GL2, ..., GLn, 公共电极和多个像素部分P11, P221, ..., Pmn), 对于每条扫描线, 施加到公共电极的公共电压(VCOM)被反转。另外, 在选择一条扫描线的同时, 以时分方式接收每个包括多个数字彩色信号的数字视频信号VD。此外, 包括一个数字彩色信号的数字视频信号的顺序改变每个框架件2连续生成包含在时间共享的方式的模拟彩色信号的模拟视频信号的输出顺序的, 每个模拟彩色信号的是输出序列的一个预定的时间段Lt; RTI ID = 0.0 >槽。 &lt; &gt;此外, 包括模拟彩色信号的模拟视频信号的输出序列以时分方式提供给信号线, 从而将模拟彩色信号提供给相应的信号线。8 指数方面 液晶显示, 常见的反转驱动, 瞬态现象, 颜色误差

