(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0100888
(43) 공개일자 2008년11월21일

(51) Int. Cl.
G02F 1/1339 (2006.01) *G02F 1/1335* (2006.01)
(21) 출원번호 10-2007-0046880
(22) 출원일자 2007년05월15일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울 영등포구 여의도동 20번지
(72) 발명자
이정훈
경북 칠곡군 북삼읍 숭오4리 현대아파트 103동 1003호
조항섭
경북 구미시 황상동 황상금봉타운4차 501-1210호
(뒷면에 계속)
(74) 대리인
김용인, **박영복**

전체 청구항 수 : 총 16 항

(54) 액정표시패널과 그의 제조방법

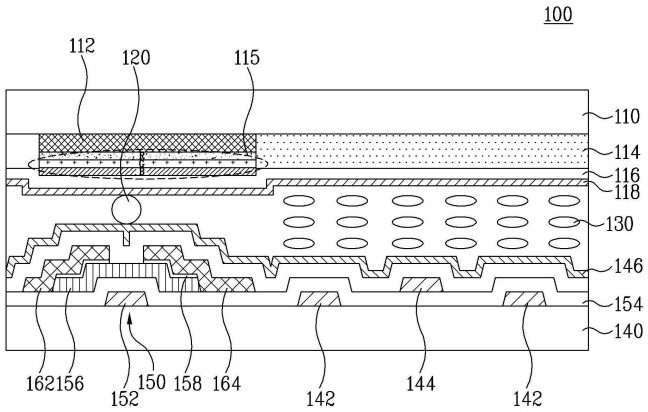
(57) 요 약

본 발명은 액정표시패널과 그의 제조방법에 관한 것이다.

본 발명의 실시 예에 따른 액정표시패널은 복수의 게이트 라인들과 복수의 데이터 라인들에 의해 정의되는 복수의 픽셀이 마련된 하부 기판과, 상기 하부 기판에 대향되어 합착되는 상부 기판; 상기 두 기판 사이에 형성되어 상기 두 기판의 셀 갭을 유지하는 볼 형상의 복수의 스페이서를 포함하며, 상기 상부 기판은, 상기 각 픽셀의 개구영역을 제외한 비개구영역을 정의하기 위한 블랙 매트릭스와, 상기 두 기판의 셀 갭을 유지하기 위하여 상기 스페이서에 중첩되도록 상기 각 픽셀에 따라 상기 비개구영역에 서로 다른 두께로 형성되는 패턴 층을 포함하여 구성된다.

본 발명의 실시 예에 따른 액정표시패널은 3색의 컬러 층이 형성되는 블랙 매트릭스 상에 1.0 ~ 2.5㎛의 직경을 가지는 갭 스페이서를 형성시키고, 1개 또는 2개의 컬러 층이 형성되는 블랙 매트릭스 상에 갭 스페이서와 동일한 직경을 가지는 눌림 스페이서를 형성하여 스페이서 재료의 낭비를 줄이고, 제조 효율을 향상시킬 수 있다.

대 표 도 - 도3



(72) 발명자

권당

대전 중구 태평1동 유등마을아파트 108-104

김호수

경기 성남시 분당구 정자동 85-9번지 202호

특허청구의 범위

청구항 1

복수의 게이트 라인들과 복수의 데이터 라인들에 의해 정의되는 복수의 픽셀이 마련된 하부 기판과,

상기 하부 기판에 대향되어 합착되는 상부 기판;

상기 두 기판 사이에 형성되어 상기 두 기판의 셀 갭을 유지하는 볼 형상의 복수의 스페이서를 포함하며,

상기 상부 기판은

상기 각 픽셀의 개구영역을 제외한 비개구영역을 정의하기 위한 블랙 매트릭스와,

상기 두 기판의 셀 갭을 유지하기 위하여 상기 스페이서에 중첩되도록 상기 각 픽셀에 따라 상기 비개구영역에 서로 다른 두께로 형성되는 패턴 층을 포함하여 구성되는 것을 특징으로 액정표시패널.

청구항 2

제 1 항에 있어서,

상기 각 픽셀의 개구영역에는 복수의 컬러필터 중 하나의 컬러필터가 형성되는 것을 특징으로 하는 액정표시패널.

청구항 3

제 2 항에 있어서,

상기 패턴 층은 상기 각 픽셀에 따라 단층 또는 복층인 것을 특징으로 하는 액정표시패널.

청구항 4

제 3 항에 있어서,

상기 단층의 패턴 층은 상기 복수의 컬러필터 중 어느 하나와 동시에 형성되고,

상기 복층의 패턴 층은 상기 단층의 패턴 층에 형성된 컬러필터를 제외한 나머지 복수의 컬러필터 중 적어도 하나와 동시에 중첩되도록 형성되는 것을 특징으로 하는 액정표시패널.

청구항 5

제 4 항에 있어서,

상기 스페이서는

상기 두 기판 사이의 셀 갭을 일정하게 유지시키는 갭 스페이서와,

상기 액정표시패널 표면에 가해지는 압력을 완충시키는 눌림 스페이서를 포함하여 구성되는 것을 특징으로 하는 액정표시패널.

청구항 6

제 5 항에 있어서,

상기 갭 스페이서는

상기 복수의 컬러필터가 모두 중첩되어 형성된 복층의 패턴 층과 중첩되는 것을 특징으로 하는 액정표시패널.

청구항 7

제 6 항에 있어서,

상기 눌림 스페이서는

상기 단층의 패턴 층 또는 2개의 층으로 형성되는 복층의 패턴 층과 중첩되는 것을 특징으로 하는

액정표시패널.

청구항 8

제 1 항에 있어서,

상기 스페이서는 1.0 ~ 2.5㎛의 직경을 가지는 것을 특징으로 하는 액정표시패널.

청구항 9

복수의 게이트 라인들과 복수의 데이터 라인들에 의해 정의되는 복수의 픽셀이 마련된 하부 기판을 마련하는 단계와,

상기 하부 기판에 대향되어 합착되는 상부 기판을 마련하는 단계와,

상기 상부 기판 또는 상기 하부 기판 상에 스페이서를 형성하는 단계와,

상기 스페이서에 의해 셀 갭이 유지되도록 상기 상부 및 하부 기판을 합착하는 단계를 포함하며,

상기 상부 기판을 마련하는 단계는,

상기 각 픽셀의 개구영역을 제외한 비개구영역을 정의하기 위한 블랙 매트릭스를 형성하는 단계와,

상기 각 픽셀에 따라 상기 비개구영역에 서로 다른 두께로 형성되어 상기 복수의 스페이서와 중첩되는 패턴 층을 형성하는 단계를 포함하여 이루어진 것을 특징으로 액정표시패널의 제조방법.

청구항 10

제 9 항에 있어서,

상기 각 픽셀의 개구영역에는 복수의 컬러필터 중 하나의 컬러필터가 형성되는 것을 특징으로 하는 액정표시패널의 제조방법.

청구항 11

제 9 항에 있어서,

상기 패턴 층은 상기 각 픽셀에 따라 단층 또는 복층으로 형성되는 것을 특징으로 하는 액정표시패널의 제조방법.

청구항 12

제 11 항에 있어서,

상기 단층의 패턴 층은 상기 복수의 컬러필터 중 어느 하나와 동시에 형성되고,

상기 복층의 패턴 층은 상기 단층의 패턴 층에 형성된 컬러필터를 제외한 나머지 복수의 컬러필터 중 적어도 하나와 동시에 중첩되도록 형성되는 것을 특징으로 하는 액정표시패널의 제조방법.

청구항 13

제 12 항에 있어서,

상기 스페이서는

상기 두 기판 사이의 셀 갭을 일정하게 유지시키는 갭 스페이서와,

상기 액정표시패널 표면에 가해지는 압력을 완충시키는 눌림 스페이서를 포함하여 구성되는 것을 특징으로 하는 액정표시패널의 제조방법.

청구항 14

제 13 항에 있어서,

상기 갭 스페이서는

상기 복수의 컬러필터가 모두 중첩되어 형성된 복층의 패턴 층과 중첩되도록 형성되는 것을 특징으로 하는 액정표시패널의 제조방법.

청구항 15

제 13 항에 있어서,

상기 눌림 스페이서는

상기 단층의 패턴 층 또는 2개의 층으로 형성되는 복층의 패턴 층과 중첩되도록 형성되는 것을 특징으로 하는 액정표시패널의 제조방법.

청구항 16

제 9 항에 있어서,

상기 스페이서는 1.0 ~ 2.5㎛의 직경을 가지도록 형성되는 것을 특징으로 하는 액정표시패널의 제조방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<20> 본 발명은 액정표시패널과 그의 제조방법에 관한 것으로 특히, 제조 효율을 높임과 아울러, 생산 비용을 절감시킬 수 있는 액정표시패널과 그의 제조방법에 관한 것이다.

<21> 최근의 정보화 사회에서 표시소자는 시각정보 전달매체로서 그 중요성이 어느 때보다 강조되고 많은 종류의 평판표시소자(Flat Panel Display)가 개발되고 있다.

<22> 평판표시소자에는 액정표시장치(Liquid Crystal Display : LCD), 전계 방출 표시소자(Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : PDP) 및 일렉트로루미네센스(Electroluminescence : EL) 등이 있다.

<23> 일반적으로, 액정표시장치는 경량, 박형, 저소비 전력구동 등의 특징으로 인해 그 응용범위가 점차 넓어지고 있는 추세에 있다. 이러한 추세에 따라, 액정표시장치는 노트북 PC와 같은 휴대용 컴퓨터, 사무 자동화 기기, 오디오/비디오 기기, 옥내외 광고 표시장치 등으로 이용되고 있으며 최근의 양산기술 확보와 연구개발의 성과로 대형화와 고해상도화로 급속히 발전하고 있다.

<24> 통상적으로, 액정표시장치(Liquid Crystal Display Device)는 비디오신호에 따라 액정셀들의 광투과율을 조절하여 화상을 표시하게 된다. 이와 같은 액정표시장치는 크게 두장의 유리기판의 사이에 액정셀들이 매트릭스 형태로 배열 되어져 영상을 표시하는 액정패널(Liquid Crystal Display Panel)과, 액정패널에 광을 조사하는 백라이트 유니트(Back Light Unit) 및 액정패널을 구동시키기 위한 구동장치로 구성되게 된다.

<25> 액정표시패널의 주요 구성재료인 액정물질은 일정 온도 범위에서 외관상 유동서을 지닌 액정 상태이며 동시에 광학적으로 복굴절성(複屈折性)을 나타내는 결정이다. 보통의 물질은 용융온도에서 고체로부터 투명한 액체로 변화하지만, 액정물질은 용융온도에서 불투명하고 혼탁한 액체로 변화하고, 이후 더욱 온도를 가하면 투명한 액체로 변화한다.

<26> 액정은 전기장, 자기장, 온도, 응력 등의 외부 영향으로 분자구조가 쉽게 재배열된다. 이러한 특성을 이용하여 액정에 전계를 가해 액정의 초기 분자배열을 변화시키게 된다. 액정표시패널은 액정 분자의 배열 변화에 따른 복굴절성, 선광성, 2색성, 광산란성, 선광분산 등 각종 광학적 성질을 통해 광의 투과량을 조절하여 화상을 표시한다.

<27> 액정표시패널은 액정을 구동시키는 전계방향에 따라서 수직방향 전계를 이용하는 TN(Twisted Nematic)모드와 수평방향 전계를 이용하는 IPS(In Plan Switch)모드로 대별된다.

<28> TN 모드는 상부기판에 대향하게 배치되는 화소전극과 공통전극 간의 수직 전계에 의해 액정을 구동하는 모드로

개구율이 큰 장점을 가지는 반면에 시야각이 좁은 단점을 가진다. IPS 모드는 하부기판 상에 나란하게 배치되는 화소전극과 공통전극 간의 수평 전계에 의해 액정을 구동하는 모드로 개구율이 작은 단점이 있지만 시야각이 큰 장점이 있어 널리 이용되고 있다.

<29> 도 1은 일반적인 IPS 모드의 액정표시패널을 나타내는 단면도이다.

<30> 도 1을 참조하면, IPS 모드의 액정표시패널(1)은 서로 대향하여 합착되는 상부기판(컬러필터 어레이 기판)(10) 및 하부기판(트랜지스터 어레이 기판)(40)과, 두 기판(10, 40) 사이의 셀 갭을 일정하게 유지시키기 위한 스페이서(20)와, 스페이서(20)에 의해 마련된 공간에 채워진 액정(30)을 포함한다.

<31> 상부기판(10)에는 순차적으로 블랙 매트릭스(12), 컬러필터(14), 오버코트 층(16) 및 상부 배향막(18)이 형성되고, 하부기판(40)에는 박막 트랜지스터(이하 "TFT" 라고 한다.)(50), 공통전극(42), 화소전극(44) 및 하부 배향막(46)이 형성된다.

<32> 상부기판(10)에 있어서, 블랙 매트릭스(12)는 하부기판(40)의 TFT(50) 영역과 도시되지 않은 게이트 라인 및 데이터 라인 영역과 중첩되게 형성되며, 컬러필터(14)가 형성되는 셀 영역을 정의한다. 블랙 매트릭스(12)는 빛샘을 방지함과 아울러, 외부광을 흡수하여 콘트라스트를 높이는 역할을 한다.

<33> 컬러필터(14)는 블랙 매트릭스(12)에 의해 분리된 셀 영역에 형성된다. 이러한 컬러필터(14)는 적색(Red), 녹색(Gree), 청색(Blue) 별로 형성되어 3색(R, G, B) 색상을 구현한다. 오버코트 층(16)은 컬러필터(14)를 덮도록 형성되어 상부기판(10)을 평탄화시킨다. 또한, 상부 배향막(18)은 폴리이미드(Polyimide) 등과 같은 배향물질을 도포한 후, 러빙 공정을 수행함으로써 형성된다.

<34> 하부기판(40)에 있어서, 하부기판(40)의 화소 영역에는 공통전압을 공급하는 공통전극(42)과, 화소 영역에 수평 전계를 형성시키기 위한 화소전극(44)이 형성된다. 화소 영역과 TFT(50) 영역 상에는 하부 배향막(46)이 형성된다.

<35> TFT(50)는 게이트 라인(미도시)과 함께 하부기판(40) 상에 형성되는 게이트 전극(52)과, 게이트 전극(52) 상에 형성되는 게이트 절연막(54)과, 게이트 전극(52)과 게이트 절연막(54)을 사이에 두고 중첩되는 반도체 층(56)과, 반도체 층(56)을 사이에 두고 형성되는 소스전극(62) 및 드레인 전극(64)을 구비한다.

<36> 하부 배향막(46)은 폴리이미드(Polyimide) 등과 같은 배향물질을 TFT(50) 영역과 화소 영역 상에 도포한 후, 러빙 공정을 수행함으로써 형성된다.

<37> 이러한 TFT(50)는 게이트 라인으로부터의 스캔신호(게이트 구동신호)에 응답하여 데이터 라인으로부터의 화소신호를 화소전극(44)에 공급한다. 화소전극(44)은 드레인 전극(64)에서 연장되어 한 화소내에 복수로 평행하게 배치된다.

<38> 공통전극(42)은 액정구동시 기준이 되는 공통전압을 공급한다. 이 공통전압과 화소전극(44)에 공급되는 화소전압과의 수평 전계에 의해 액정이 수평방향을 기준으로 회전하게 된다.

<39> 이러한 구성을 가지는 상부기판(10) 및 하부기판(40) 사이에는 두 기판(10, 40) 간에 일정한 셀 갭(cell gap)을 유지시키기 위해 스페이서(20)가 형성되고, 스페이서(20)에 의해 형성되는 공간에 액정(30)이 충전(주입, 적하)된다.

<40> 도 2a 내지 도 2f는 도 1에 도시된 액정표시패널의 상부기판의 제조방법을 단계적으로 나타내는 단면도이다.

<41> 도 2a 내지 도 2f를 참조하면, 상부기판(10) 상에 불투명 금속을 증착시킨 후, 제 1 마스크를 이용한 포토리쏘그래피 공정과 식각 공정을 통해 불투명 물질을 패터닝하여 도 2a에 도시된 바와 같이, 블랙 매트릭스(12)를 형성시킨다.

<42> 블랙 매트릭스(12)가 형성된 상부기판(10) 상에 적색(R)수지를 증착시킨 후, 제 2 마스크를 이용한 포토리쏘그래피 공정과 식각 공정을 실시하고, 이후 베이킹(backing) 공정을 통해 적색(R) 수지를 경화시켜 도 2b에 도시된 바와 같이, 적색(R) 컬러필터(14)를 형성시킨다.

<43> 적색(R) 컬러필터(14)가 형성된 상부기판(10) 상에 녹색(G)수지를 증착시킨 후, 제 3 마스크를 이용한 포토리쏘그래피 공정과 식각 공정을 실시하고, 이후 베이킹(backing) 공정을 통해 녹색(G) 수지를 경화시켜 도 2c에 도시된 바와 같이, 녹색(G) 컬러필터(14)를 형성시킨다.

<44> 적색(R) 및 녹색(G) 컬러필터(14)가 형성된 상부기판(10) 상에 청색(B)수지를 증착시킨 후, 제 4 마스크를 이용

한 포토리쏘그래피 공정과 식각 공정을 실시하고, 이후 베이킹(backing) 공정을 통해 청색(B) 수지를 경화시켜 도 2d에 도시된 바와 같이, 청색(B) 컬러필터(14)를 형성시킨다.

<45> 이렇게 적색(R), 녹색(G), 청색(B)의 컬러필터(14)가 형성된 상부기판(10) 전면에 오버코트 물질을 증착시켜 도 2e에 도시된 바와 같이, 오버코트 층(16)을 형성시킨다.

<46> 오버코트 층(16)이 형성된 상부기판(10) 상에 스페이서 물질(알칼리 유리 또는 플라스틱 물질)을 증착시킨 후, 제 5 마스크를 이용한 포토리소그래피 공정과 식각 공정을 통해 스페이서 물질을 패터닝하여 도 2f에 도시된 바와 같이, 블랙 매트릭스(12)와 중첩되도록 패턴 스페이서(20)를 형성시킨다.

<47> 이후, 액정의 배향을 위해 상부기판(10) 전면에 배향물질을 이용하여 상부 배향막(18)을 형성시키고, 러빙 공정을 실시한다.

<48> 앞에서 설명한 바와 같이, 상부기판(10)과 하부기판(40) 사이의 일정한 셀 갭을 유지시키기 위해 형성되는 스페이서(20)는 그 형성을 위해 별도의 마스크 공정을 필요로 하게 되어 액정표시패널의 제조효율을 떨어뜨리는 단점이 있다.

발명이 이루고자 하는 기술적 과제

<49> 따라서, 본 발명의 목적은 제조 효율을 높임과 아울러, 생산 비용을 절감시킬 수 있는 액정표시패널과 그의 제조방법을 제공하는데 있다.

발명의 구성 및 작용

<50> 상기 목적을 달성하기 위하여, 본 발명의 실시 예에 따른 액정표시패널은 복수의 게이트 라인들과 복수의 데이터 라인들에 의해 정의되는 복수의 픽셀이 마련된 하부 기판과, 상기 하부 기판에 대향되어 합착되는 상부 기판; 상기 두 기판 사이에 형성되어 상기 두 기판의 셀 갭을 유지하는 볼 형상의 복수의 스페이서를 포함하며, 상기 상부 기판은, 상기 각 픽셀의 개구영역을 제외한 비개구영역을 정의하기 위한 블랙 매트릭스와, 상기 두 기판의 셀 갭을 유지하기 위하여 상기 스페이서에 중첩되도록 상기 각 픽셀에 따라 상기 비개구영역에 서로 다른 두께로 형성되는 패턴 층을 포함하여 구성되는 것을 특징으로 한다.

<51> 본 발명의 실시 예에 따른 액정표시패널의 제조방법은 복수의 게이트 라인들과 복수의 데이터 라인들에 의해 정의되는 복수의 픽셀이 마련된 하부 기판을 마련하는 단계와, 상기 하부 기판에 대향되어 합착되는 상부 기판을 마련하는 단계와, 상기 상부 기판 또는 상기 하부 기판 상에 스페이서를 형성하는 단계와, 상기 스페이서에 의해 셀 갭이 유지되도록 상기 상부 및 하부 기판을 합착하는 단계를 포함하며, 상기 상부 기판을 마련하는 단계는, 상기 각 픽셀의 개구영역을 제외한 비개구영역을 정의하기 위한 블랙 매트릭스를 형성하는 단계와, 상기 각 픽셀에 따라 상기 비개구영역에 서로 다른 두께로 형성되어 상기 복수의 스페이서와 중첩되는 패턴 층을 형성하는 단계를 포함하여 이루어진 것을 특징으로 한다.

<52> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부한 도면들을 참조한 실시 예들의 설명을 통하여 명백하게 드러나게 될 것이다.

<53> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시 예들에 대하여 설명하기로 한다.

<54> 액정표시패널의 상부기판과 하부기판 사이의 셀 갭(cell gap)을 유지시키는 스페이서는 잉크젯 분사방식으로 상부기판 상에 패터닝되어 형성되는 패턴 스페이서(patterned spacer)와, 상부기판 또는 하부기판 상에 산포되어 형성되는 구 형상의 볼 스페이서(ball spacer)로 나뉜다.

<55> 액정표시패널의 제조방법은 크게 하부기판에 TFT를 형성하는 공정, 상부기판에 컬러필터를 포함하여 화소영역을 형성하는 공정, 각 기판에 배향막을 형성하는 공정, 기판에 실 패턴을 형성하는 공정, 두 기판 사이에 균일한 갭을 유지시키기 위해 두 기판 중 어느 하나의 기판에 스페이서를 형성하는 공정, 스페이서가 형성된 기판에 액정을 적하하는 공정, 두 기판을 합착하는 공정, 합착된 기판을 표시 크기에 맞게 절단하는 공정, 절단된 각각의 패널을 테스트하는 공정으로 이루어 진다.

<56> 본 발명의 실시 예에 따른 액정표시패널의 제조방법은 하부기판에 TFT를 형성하는 공정, 상부기판에 컬러필터를 포함하여 화소영역을 형성하는 공정 및 기판에 스페이서를 형성하는 공정을 제외하고는 일반적인 액정표시패널의 제조방법과 유사함으로 이 이외의 공정에 대한 설명은 생략한다.

<57> 도 3은 본 발명의 실시 예의 제조방법에 따른 액정표시패널을 나타내는 단면도이다.

<58> 도 3을 참조하면, 본 발명의 실시 예의 제조방법에 따른 액정표시패널(100)은 서로 대향하여 합착되는 상부기판(컬러필터 어레이 기판)(110) 및 하부기판(트랜지스터 어레이 기판)(140)과, 두 기판(110, 140) 사이의 셀 갭을 일정하게 유지시키기 위한 스페이서(120)와, 스페이서(120)에 의해 마련된 공간에 채워진 액정(130)을 포함한다.

<59> 상부기판(110)에는 순차적으로 블랙 매트릭스(112), 컬러필터(114), 컬러 층(115), 오버코트 층(116) 및 상부 배향막(118)이 형성되고, 하부기판(140)에는 박막 트랜지스터(TFT)(150), 공통전극(142), 화소전극(144) 및 하부 배향막(146)이 형성된다.

<60> 상부기판(110)에 있어서, 블랙 매트릭스(112)는 하부기판(140)의 TFT(150) 영역과 도시되지 않은 게이트 라인 및 데이터 라인 영역과 중첩되게 형성되며, 컬러필터(114)가 형성되는 셀 영역을 정의한다. 블랙 매트릭스(112)는 빛 샘을 방지함과 아울러, 외부광을 흡수하여 콘트라스트를 높이는 역할을 한다.

<61> 컬러필터(114)는 블랙 매트릭스(112)에 의해 정의된 셀 영역에 형성된다. 이러한 컬러필터(114)는 적색(Red), 녹색(Gree), 청색(Blue)의 필터가 교번적으로 형성되어 3색(R, G, B) 색상을 구현한다. 이러한 컬러필터(114)와 함께 블랙 매트릭스(112) 상에 컬러 층(115)이 형성된다. 여기서, 컬러 층(115)은 적색(Red), 녹색(Gree), 청색(Blue)의 컬러 층 중 적어도 하나의 컬러 층(115)을 포함하여 형성된다.

<62> 오버코트 층(overcoat layer)(116)은 컬러필터(114) 및 컬러 층(115)를 덮도록 형성되어 컬러필터(114) 보호함과 아울러, 상부기판(110)을 평탄화시킨다. 이후, 오버코트 층(116) 상에 폴리이미드(Polyimide) 등과 같은 배향물질을 도포한 후, 러빙 공정을 수행함으로써 상부 배향막(118)이 형성된다.

<63> 하부기판(140)에 있어서, 하부기판(140)의 화소 영역에는 공통전압(Vcom)을 공급하는 공통전극(142)과, 화소 영역에 수평 전계를 형성시키기 위한 화소전극(144)이 형성된다. 화소 영역과 TFT(150) 영역 상에는 하부 배향막(146)이 형성된다.

<64> TFT(150)는 게이트 라인(미도시)과 함께 하부기판(140) 상에 형성되는 게이트 전극(152)과, 게이트 전극(152) 상에 형성되는 게이트 절연막(154)과, 게이트 전극(152)과 게이트 절연막(154)을 사이에 두고 중첩되는 반도체 층(156)과, 반도체 층(156)을 사이에 두고 형성되는 소스전극(162) 및 드레인 전극(164)을 구비한다.

<65> 하부 배향막(146)은 폴리이미드(Polyimide) 등과 같은 배향물질을 TFT(150) 영역과 화소 영역 상에 도포한 후, 러빙 공정을 수행함으로써 형성된다.

<66> 이러한 TFT(150)는 게이트 라인으로부터의 스캔신호(게이트 구동신호)에 응답하여 데이터 라인으로부터의 화소신호를 화소전극(144)에 공급한다. 화소전극(144)은 드레인 전극(164)에서 연장되어 화소내에 복수로 평행하게 배치된다.

<67> 공통전극(142)은 인듐-틴-옥사이드(Indium Tin Oxide : ITO) 또는 인듐-징크-옥사이드(Indium Zinc Oxide : IZO) 등의 투명한 도전성 금속으로 형성된다. 이러한 공통전극(142)은 액정(130)구동시 기준이 되는 공통전압을 공급한다. 공통전극(142)을 통해 공급되는 공통전압과 화소전극(144)에 공급되는 화소전압과의 수평 전계에 의해 액정(130)이 수평방향을 기준으로 회전하게 된다.

<68> 이러한 구성을 가지는 상부기판(110) 및 하부기판(140) 사이에는 두 기판(110, 140) 간에 일정한 셀 갭(cell gap)을 유지시키기 위해 스페이서(120)가 형성되고, 스페이서(120)에 의해 형성되는 공간에 액정(130)이 충전(주입, 적하)된다.

<69> 도 4a 내지 도 4j는 도 3에 도시된 액정표시패널(100)의 상부기판의 제조방법을 단계적으로 나타내는 단면도이다.

<70> 도 4a 내지 도 4j를 참조하면, 상부기판(110) 상에 무기막 물질(112a)을 증착시키고, 그 위에 포토레지스트를 형성한다. 여기서 무기막 물질(112a)은 비정질 카본 등의 불투명 금속을 사용한다.

<71> 포토레지스트가 형성된 상부기판(110) 상에 도 4a에 도시된 바와 같이, 노광영역(174a)과 차단영역(174b)을 가지는 제 1 마스크(174)를 정렬시킨다. 이어서, 제 1 마스크(174)를 이용하여 노광 및 현상공정을 포함하는 포토리쏘그래피 공정을 실시한다.

<72> 포토리쏘그래피 공정을 실시하면 노광영역(174a)을 통해 노광된 포토레지스트가 제거되고, 차단영역(174b)을 통

해 노광되지 않은 포토레지스트는 제거되지 않아 포토레지스트 패턴(172)으로 남게된다.

<73> 이후, 포토레지스트 패턴(172)을 경화시키고, 경화된 포토레지스트 패턴(172)을 마스크로 이용하여 식각 공정을 실시한다. 식각 공정을 통해 무기막 물질(112a)이 패터닝되어 도 4b에 도시된 바와 같이, 상부기판(110) 상에 블랙 매트릭스(112)가 형성된다.

<74> 이어서, 블랙 매트릭스(112)가 형성된 상부기판(110) 상에 적색(R) 수지(210)를 전면에 증착시킨다. 적색(R) 수지(210)가 증착된 상부기판(110) 상에 도 4c에 도시된 바와 같이, 노광영역(184a)과 차단영역(184b)을 가지는 제 2 마스크(184)를 정렬시킨다. 이어서, 제 2 마스크(184)를 이용하여 노광 및 현상공정을 포함하는 포토리쏘그래피 공정을 실시한다.

<75> 포토리쏘그래피 공정을 실시하면 노광영역(184a)을 통해 노광된 적색(R) 수지(210)가 제거되고, 차단영역(184b)을 통해 노광되지 않은 적색(R) 수지(210)는 제거되지 않아 적색(R) 수지 패턴으로 남게 된다. 이후, 식각 공정을 실시하여 도 4d에 도시된 바와 같이, 블랙 매트릭스(112) 상에 블랙 매트릭스(112)의 폭과 같거나 또는 작은 폭을 가는 적색(R) 컬러 층(115a)이 형성되고, 노광되지 않은 다른 부분에는 적색(R) 컬러필터(144a)가 형성된다. 여기서, 적색(R) 컬러필터(114a)와 적색(R) 컬러 층(115a)은 베이킹 공정을 실시하여 완성된다.

<76> 이어서, 적색(R) 컬러필터(114a)와 적색(R) 컬러 층(115a)이 패터닝된 상부기판(110) 상에 녹색(G) 수지(220)를 전면에 증착시킨다. 녹색(G) 수지(220)가 증착된 상부기판(110) 상에 도 4e에 도시된 바와 같이, 노광영역(194a)과 차단영역(194b)을 가지는 제 3 마스크(194)를 정렬시킨다. 이어서, 제 3 마스크(194)를 이용하여 노광 및 현상공정을 포함하는 포토리쏘그래피 공정을 실시한다.

<77> 포토리쏘그래피 공정을 실시하면 노광영역(194a)을 통해 노광된 녹색(G) 수지(220)가 제거되고, 차단영역(194b)을 통해 노광되지 않은 녹색(G) 수지(220)는 제거되지 않아 녹색(G) 수지 패턴으로 남게된다.

<78> 이후, 식각 공정을 실시하여 도 4f에 도시된 바와 같이, 적색(R) 컬러 층(115a)이 형성된 블랙 매트릭스(112) 상에 블랙 매트릭스(112)의 폭과 같거나 또는 작은 폭을 가는 녹색(G) 컬러 층(115b)이 형성되고, 노광되지 않은 다른 부분에는 녹색(G) 컬러필터(144b)가 형성된다. 여기서, 녹색(G) 컬러필터(114b)와 녹색(G) 컬러 층(115b)은 베이킹 공정을 실시하여 완성된다.

<79> 이어서, 적색(R) 컬러필터(114a)와 녹색(G) 컬러필터(114b) 및 녹색(G) 컬러 층(115b)이 패터닝된 상부기판(110) 상에 청색(B) 수지(230)를 전면에 증착시킨다. 청색(B) 수지(230)가 증착된 상부기판(110) 상에 도 4g에 도시된 바와 같이, 노광영역(204a)과 차단영역(204b)을 가지는 제 4 마스크(204)를 정렬시킨다. 이어서, 제 4 마스크(204)를 이용하여 노광 및 현상공정을 포함하는 포토리쏘그래피 공정을 실시한다.

<80> 포토리쏘그래피 공정을 실시하면 노광영역(204a)을 통해 노광된 청색(B) 수지(230)가 제거되고, 차단영역(204b)을 통해 노광되지 않은 청색(B) 수지(230)는 제거되지 않아 청색(G) 수지 패턴으로 남게된다.

<81> 이후, 식각 공정을 실시하여 도 4h에 도시된 바와 같이, 적색(R) 컬러 층(115a)과 녹색 컬러 층(115b)이 순차적으로 형성된 블랙 매트릭스(112) 상에 블랙 매트릭스(112)의 폭과 같거나 또는 작은 폭을 가는 청색(G) 컬러 층(115c)이 형성되고, 노광되지 않은 다른 부분에는 청색(B) 컬러필터(144c)가 형성된다. 여기서, 청색(B) 컬러필터(114c)와 청색(B) 컬러 층(115c)은 베이킹 공정을 실시하여 완성된다.

<82> 앞의 설명에서는 적색(R)의 컬러필터(114)와 컬러 층(115)을 제 1 층으로 형성시킨 후, 녹색(G) 또는 청색(B)의 컬러필터(114)와 컬러 층(115)을 순차적으로 형성시키는 것으로 설명하였으나, 녹색(G) 또는 청색(B)의 컬러필터(114)와 컬러 층(115)을 제 1 층으로 형성시킨 후, 다른 색의 컬러필터(114)와 컬러 층(115)을 순차적으로 형성시킬 수 있다.

<83> 이어서, 적색(R), 녹색(G), 청색(B)의 컬러필터(114)와, 블랙 매트릭스(112) 상에 적색(R), 녹색(G), 청색(B)의 컬러 층(115)이 형성된 상부기판(110) 상에 도 4i에 도시된 바와 같이, 컬러필터(114)를 보호하는 오버코트 층(116)이 형성된다.

<84> 여기서, 오버코트 층(116)은 아크릴 계열을 감광성 재료 또는 비감광성 재료를 이용하여 형성된다. 이러한 오버코트 층(116)은 스핀 코팅(spin coating) 방식 또는 스핀리스 코팅(spinless coating) 방식 등의 증착 방법을 통해 형성된다. 여기서, 액정표시패널이 수직 전계(TN) 모드일 경우에는 공통전극이 하부기판(140)에 형성되지 않고, 오버코트 층(116)을 대신하거나, 오버코트 층(116) 상에 형성될 수 있다.

<85> 이어서, 오버코트 층(116)이 형성된 상부기판(110) 상에 도 4j에 도시된 바와 같이, 폴리이미드(Polyimide) 등

과 같은 배향물질을 도포한 후, 러빙 공정을 수행함으로써 상부 배향막(118)이 형성된다.

<86> 액정표시패널는 상부기판(110)과 하부기판(140) 사이의 간격(gap)에 주입된 액정 분자에 전계를 인가하여 구동시키는 전기 광학 소자이므로, 두 기판(110, 140)을 일정한 간격으로 유지시키는 것이 대단히 중요하다. 만일 셀 갭(cell gap)이 일정하지 않으면 각각의 셀에 인가되는 전압과 투과되는 광의 양이 달라져 공간적으로 불균일한 밝기를 나타내는 불량을 나타내게 된다.

<87> 이러한 문제는 액정표시패널의 크기가 점차 대형화되는 추세에 따라 그 중요성이 더욱 부각되고 있다. 도 5에 도시된, 스페이서(120)는 플라스틱 물질로 하중부가 여하에 따라 크기가 변하는 탄성체이기 때문에 미세한 셀 두께 제어 재료로서 적합하다. 또한, 이러한 스페이서(120)는 액정의 열팽창 계수와 가까운 성질을 가지고 있어 고온에서 셀 두께 팽창 시에 스페이서(120)의 이동을 방지하고, 저온에서 공동 발생 방지 등에 그 효과를 발휘할 수 있다.

<88> 도 5는 스페이서가 형성된 상부기판을 나타내는 평면도이다.

<89> 도 5를 참조하면, 스페이서(120)는 갭 스페이서(120a)와 눌림 스페이서(120b)로 구성되며, 이러한 스페이서(120)는 잉크젯 방식으로 형성되어 상부기판(110)과 하부기판(140) 사이에 일정한 거리를 유지하게끔 한다.

<90> 이러한 스페이서(120)는 비 표시영역인 상부기판(110)의 브랙 매트릭스(112) 상에 형성된다. 또한, 상부기판(110)이 아닌 하부기판(140)에 스페이서(120)를 형성할 수도 있다. 이 경우에는 상부기판(110)에 형성된 블랙 매트릭스(112)와 대응되는 하부기판(140)의 부분에 스페이서(120)를 형성시킨다.

<91> 갭 스페이서(120a)는 상부기판(110)과 하부기판(140) 사이의 셀 간격을 일정하게 유지시키기 위하여, 액정표시패널(100)의 영역 중 적색(R), 녹색(G), 청색(B)의 3개 컬러 층이 모두 적층되는 부분에 형성된다. 여기서, 갭 스페이서(120a)는 3개의 컬러 층이 모두 적층되는 전체 부분 중 대략 ⅛에 해당하는 영역에 규칙적으로 형성된다.

<92> 종래의 일반적인 볼 스페이서는 그 직경이 3.0 ~ 6.5㎛가 됨으로 인해, 스페이서를 산포하는 공정시 스페이서 산포가 원활히 진행되지 않는 문제점이 있다. 스페이서가 원활히 산포되지 않으면 액정표시패널 자체에 불량을 발행하게 되고, 제조효율 또한 낮아지는 문제가 있다.

<93> 본 발명의 실시 예에 따른 액정표시패널(100)의 갭 스페이서(120a)는 도 6a에 도시된 바와 같이, 1.0 ~ 2.5㎛의 직경을 가진다. 이러한 1.0 ~ 2.5㎛의 직경을 가지는 갭 스페이서(120a)는 그 직경이 작음으로, 스페이서 산포를 용이하게 수행할 수 있다. 이로써 스페이서 재료의 낭비를 줄이고, 스페이서를 형성하는 공정시 끊김없이 연속적인 공정을 가능케 하여 액정표시패널의 제조효율을 향상시킬 수 있다.

<94> 본 발명의 실시 예에 따른 액정표시패널의 눌림 스페이서(120b)는 도 6b 및 도 6c에 도시된 바와 같이, 갭 스페이서(120a)와 동일한 직경을 가지도록 형성된다.

<95> 이러한 눌림 스페이서(120b)는 갭 스페이서(120a)와 함께 두 기판(110, 140) 사이에 일정한 간격을 유지시킴과 아울러, 액정표시패널 표면에 압력이 가해졌을 경우에 이 압력을 완충할 수 있도록 액정표시패널(100)의 영역 중 하나 또는 두개의 컬러 층(115)이 적층되는 부분에 형성된다. 여기서, 눌림 스페이서(120b)는 1개 또는 2개의 컬러 층(115)이 적층되는 전체 영역 중 대략 ¼에 해당하는 부분에 규칙적으로 형성된다.

<96> 눌림 스페이서(120b)는 3개의 컬러 층이 적층되는 부분에 형성되는 갭 스페이서(120a)와 달리 1개 또는 2개의 컬러 층이 적층되는 부분에 형성됨으로, 두 기판(110, 140) 사이에서 1개 또는 2개의 컬러 층이 삭제되는 두께만큼의 갭을 가지고 형성된다.

<97> 눌림 스페이서(120b)와 기판(110, 140) 사이의 갭에 의해서 액정표시패널의 표면에 압력이 가해지는 경우에 액정표시패널의 파손을 방지하고, 압력에 의해 눌린 액정 층이 원래의 상태로 신속히 복원될 수 있도록 한다.

<98> 본 발명의 실시 예에 따른 액정표시패널의 눌림 스페이서(120b)는 갭 스페이서와 동일하게 1.0 ~ 2.5㎛의 직경을 가짐으로, 스페이서 산포를 용이하게 수행할 수 있다. 이로써 스페이서 재료의 낭비를 줄이고, 스페이서를 형성하는 공정시 끊김없이 연속적인 공정을 가능케 하여 액정표시패널의 제조효율을 향상시킬 수 있다.

<99> 앞의 상세한 설명에서는 공통전극(142)이 하부기판(140) 상에 형성되는 수평 전계(IPS) 모드에서, 스페이서(120)가 블랙 매트릭스(112) 및 컬러 층(115) 상에 형성되는 구조와 이의 제조방법에 대하여 설명하였으나, 비단 이러한 구성뿐만 아니라, 공통전극(142)이 상부기판(110)의 오버코트 층(116) 상에 형성되는 수직 전계(TN) 모드에도 스페이서(120)를 블랙 매트릭스(112) 및 컬러 층(115) 상에 형성하는 제조방법을 동일하게 적용할 수

있다.

<100> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

발명의 효과

<101> 상술한 바와 같이, 본 발명의 실시 예에 따른 액정표시패널과 그의 제조방법은 3색의 컬러 층이 형성되는 블랙 매트릭스 상에 1.0 ~ 2.5㎛의 직경을 가지는 갭 스페이서를 형성시키고, 1개 또는 2개의 컬러 층이 형성되는 블랙 매트릭스 상에 갭 스페이서와 동일한 직경을 가지는 눌림 스페이서를 형성하여 스페이서 재료의 낭비를 줄이고, 제조 효율을 향상시킬 수 있다.

도면의 간단한 설명

<1> 도 1은 일반적인 수평전계 모드의 액정표시패널을 나타내는 단면도.

<2> 도 2a 내지 도 2f는 도 1에 도시된 액정표시패널의 상부기판의 제조방법을 단계적으로 나타내는 단면도.

<3> 도 3은 본 발명의 실시 예의 제조방법에 따른 액정표시패널을 나타내는 단면도.

<4> 도 4a 내지 도 4j는 도 3에 도시된 액정표시패널의 상부기판의 제조방법을 단계적으로 나타내는 단면도.

<5> 도 5는 스페이서가 형성된 상부기판을 나타내는 평면도.

<6> 도 6a는 도 5에 도시된 스페이서 중에서 갭 스페이서를 나타내는 단면도.

<7> 도 6b 및 도 6c는 도 5에 도시된 스페이서 중에서 눌림 스페이서를 나타내는 단면도.

<8> <도면의 주요 부분에 대한 부호의 설명>

<9> 1, 100 : 액정표시패널 10, 110 : 상부기판

<10> 12, 112 : 블랙 패트릭스 14, 114 : 컬러필터

<11> 16, 116 : 오버코트 층 18, 46, 118, 146 : 배향막

<12> 20, 120 : 스페이서 30, 130 : 액정

<13> 40, 140 : 하부기판 42, 142 : 공통전극

<14> 44, 144 : 화소전극 50, 150 : TFT

<15> 52, 152 : 게이트 전극 54, 154 : 게이트 절연막

<16> 56, 156 : 반도체 층 62, 162 : 소스전극

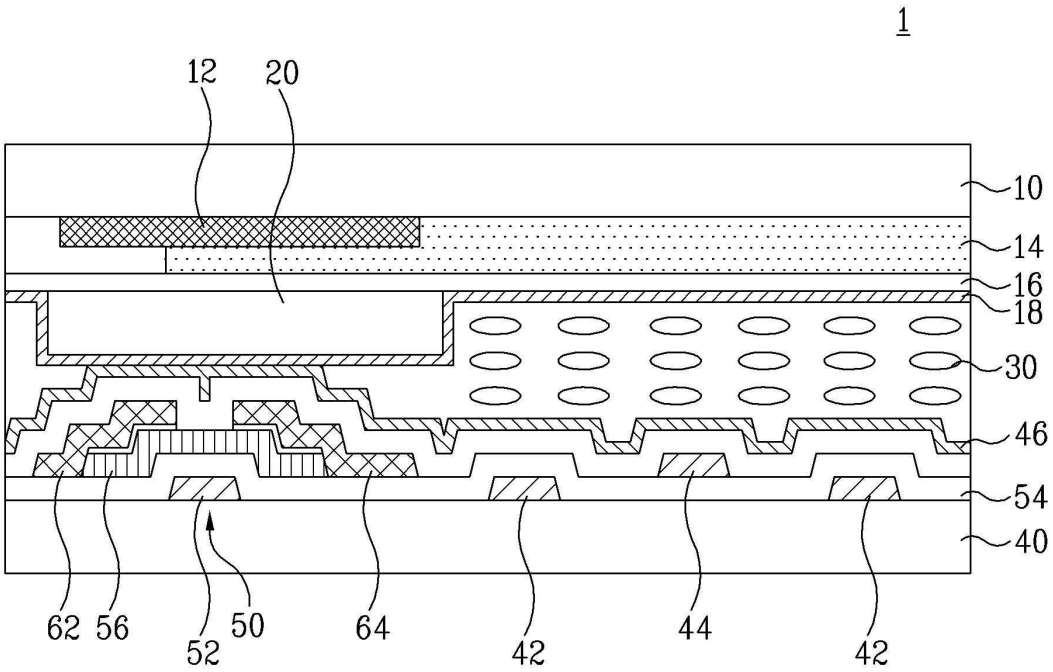
<17> 64, 164 : 드레인 전극 172 : 포토레지스트 패턴

<18> 174, 184, 194 : 마스크 210, 220, 230 : 컬러 수지

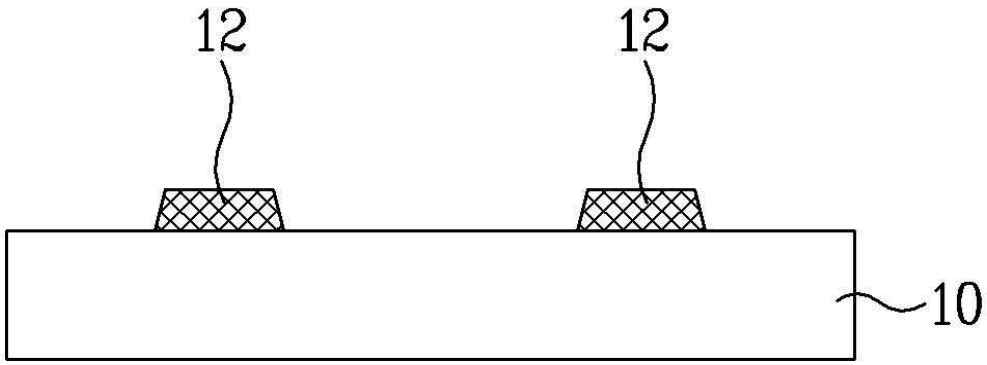
<19> 120a : 갭 스페이서 120b : 눌림 스페이서

도면

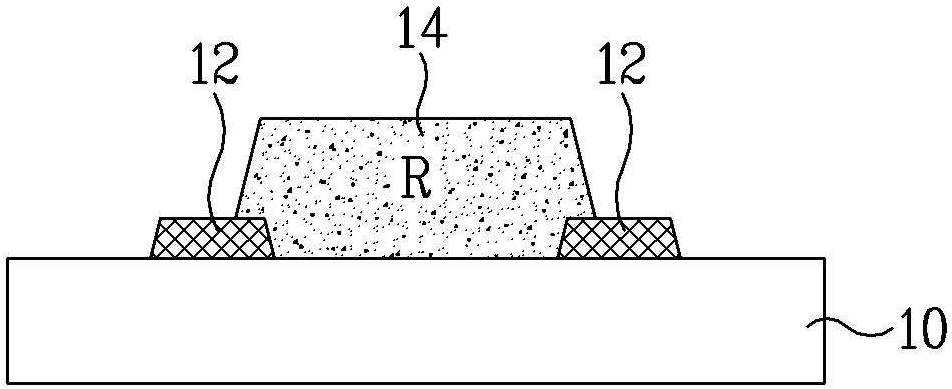
도면1



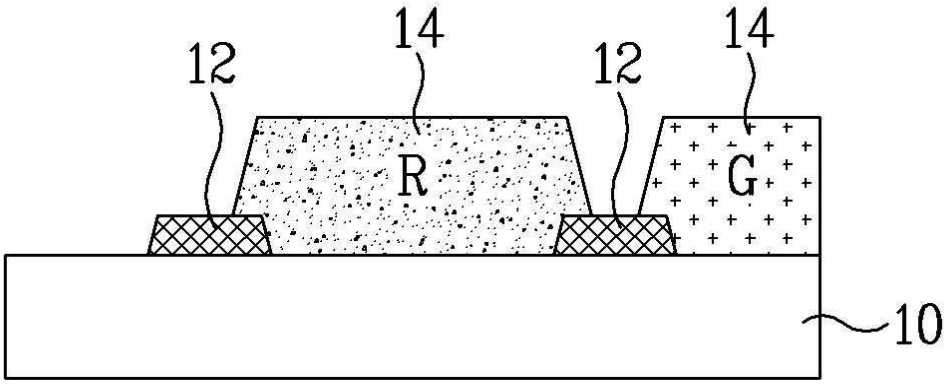
도면2a



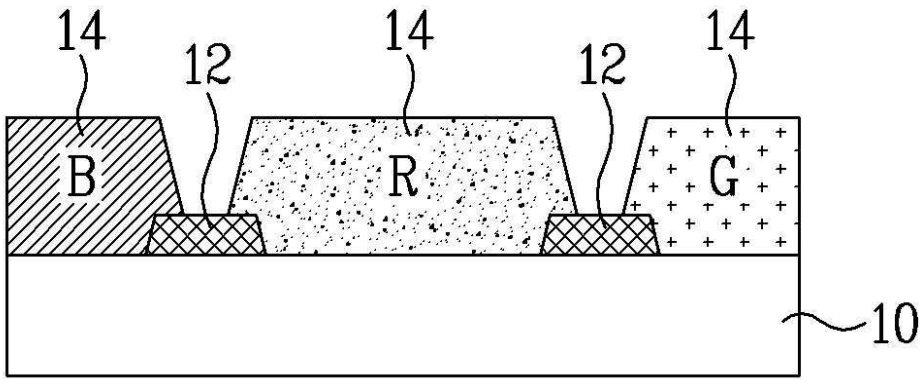
도면2b



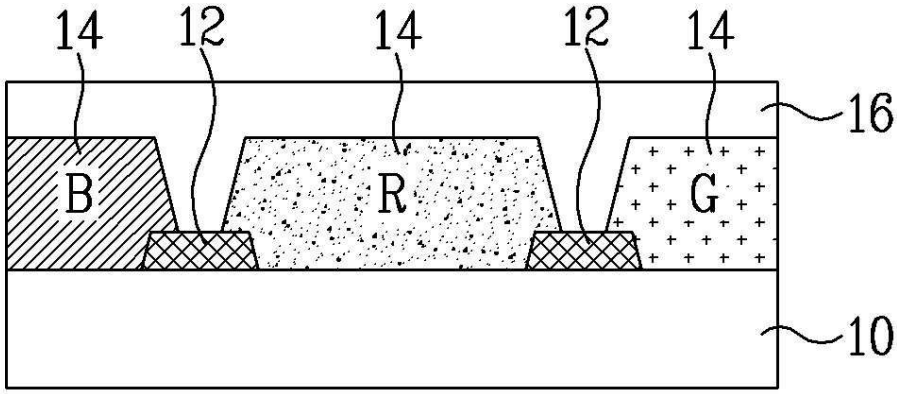
도면2c



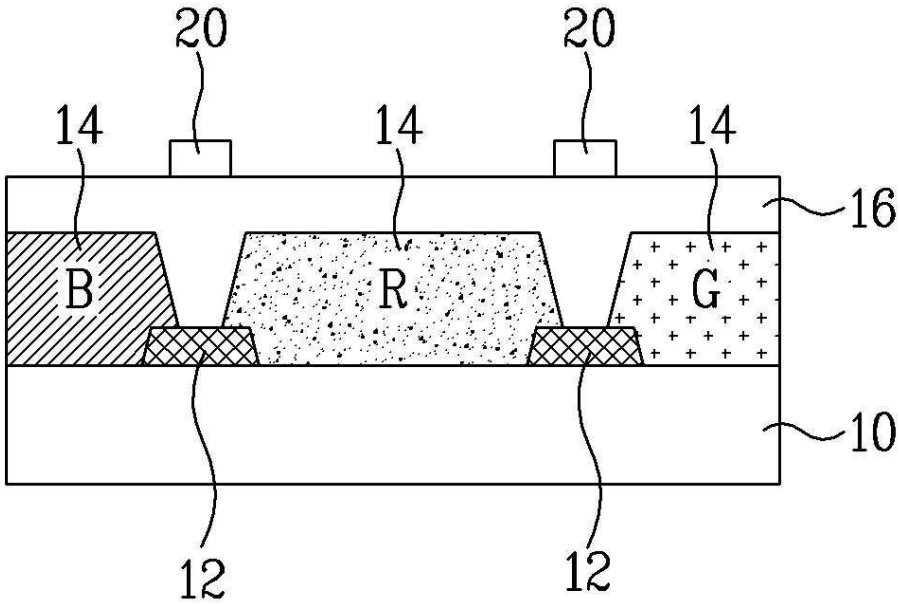
도면2d



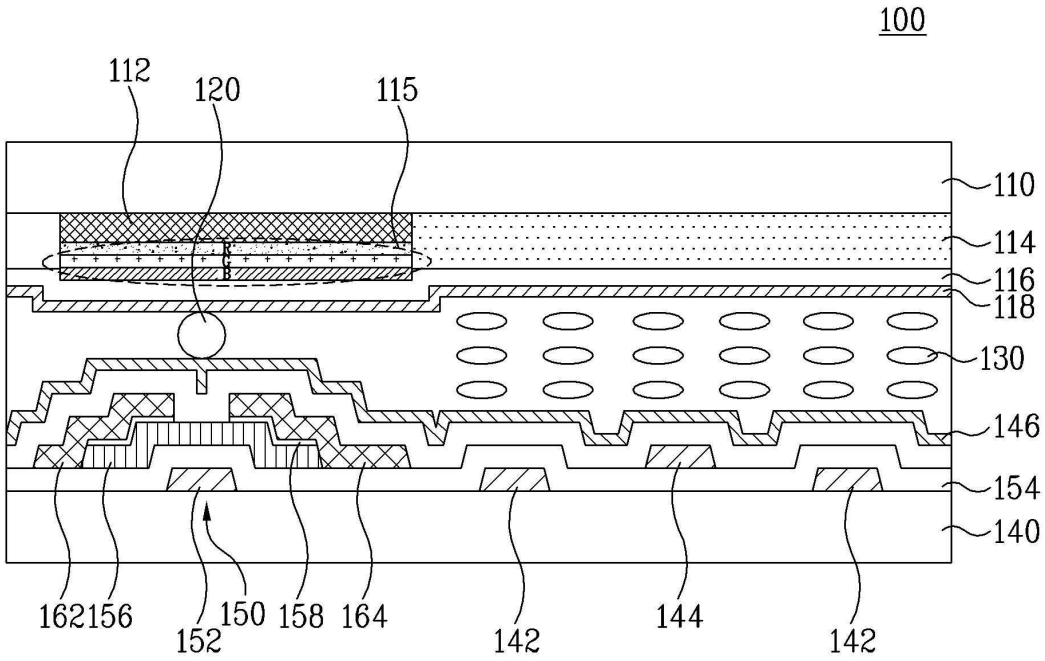
도면2e



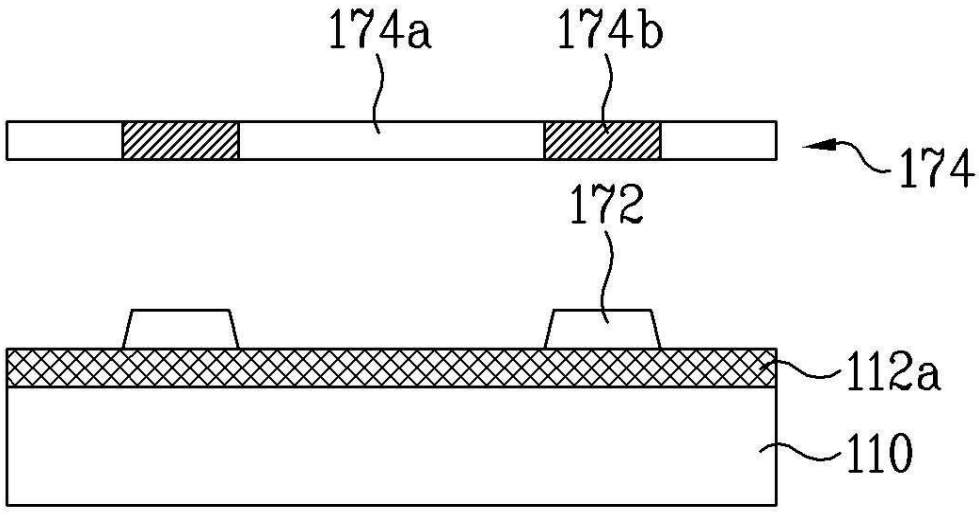
도면2f



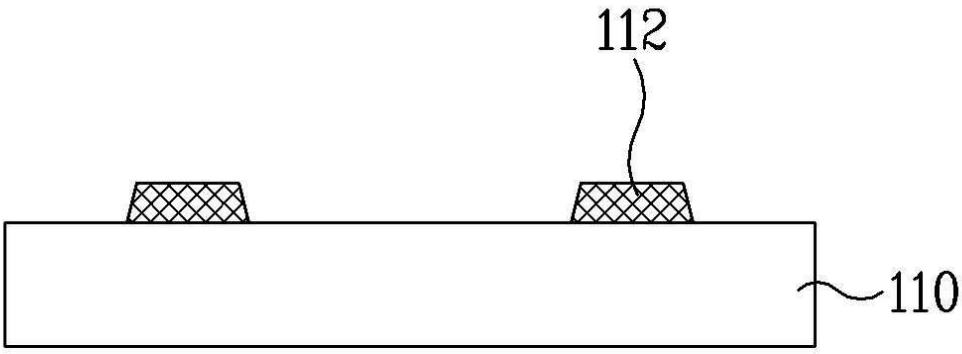
도면3


100
112
120
115
110
114
116
118
130
146
154
140
162
156
152
150
158
164
142
144
142

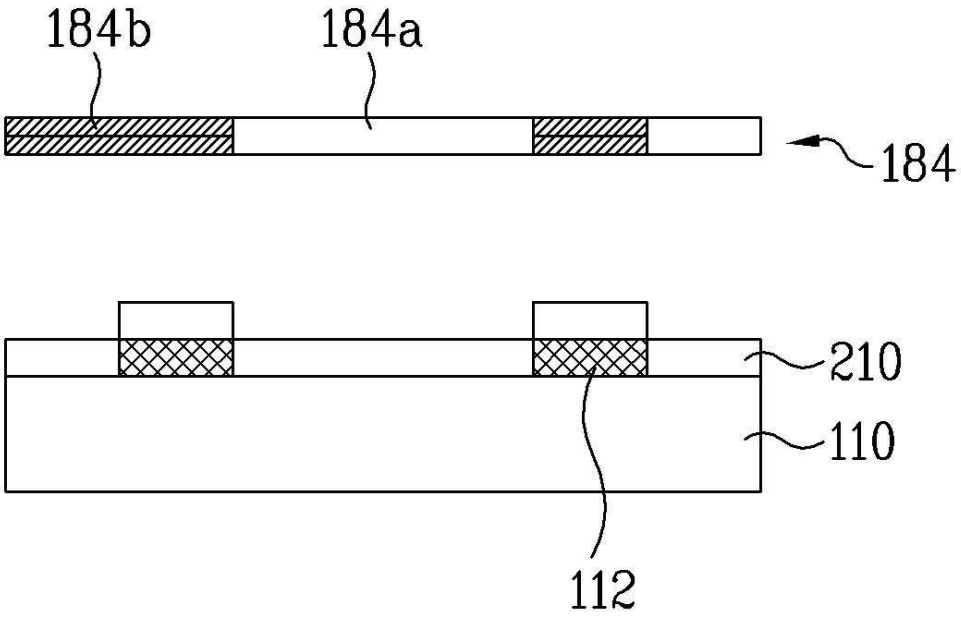
도면4a


174a
174b
174
172
112a
110

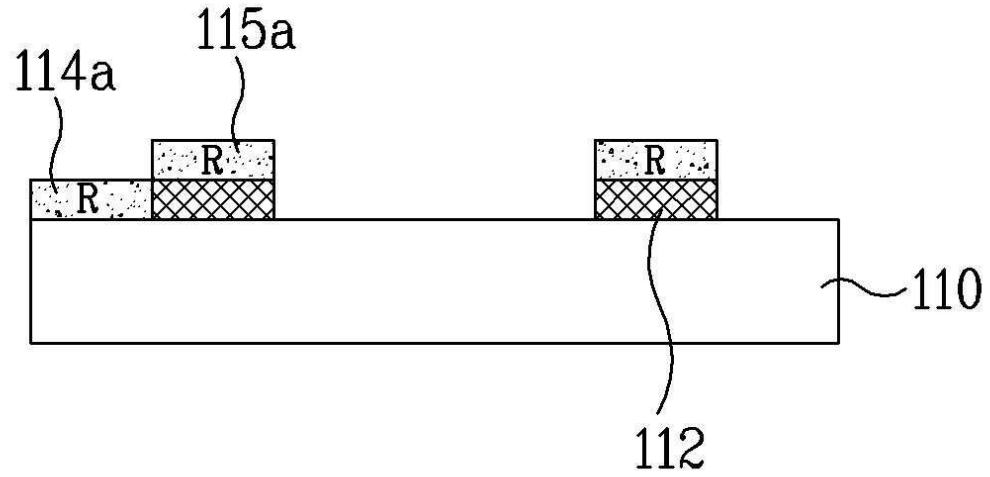
도면4b



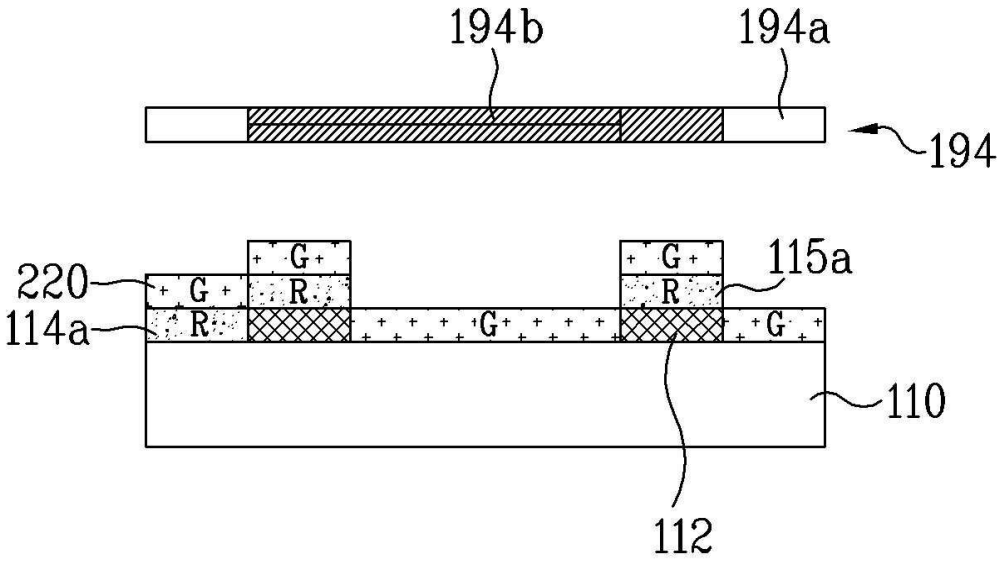
도면4c



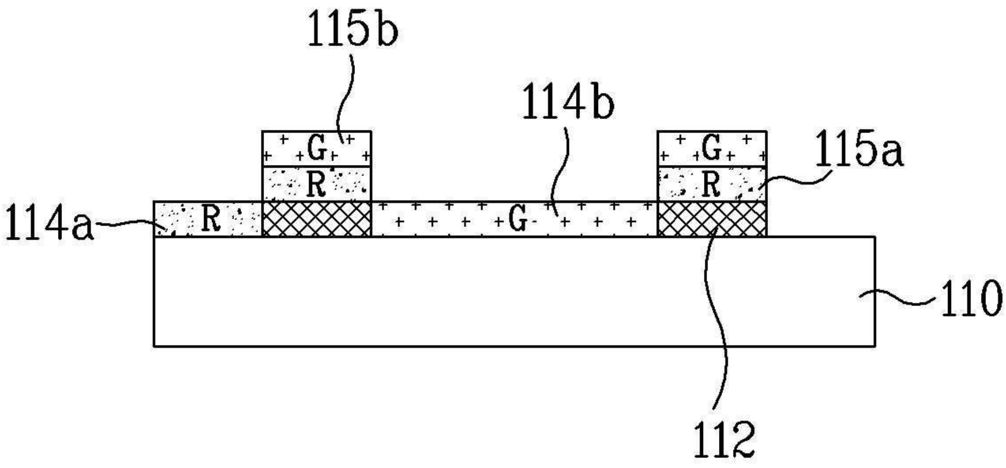
도면4d



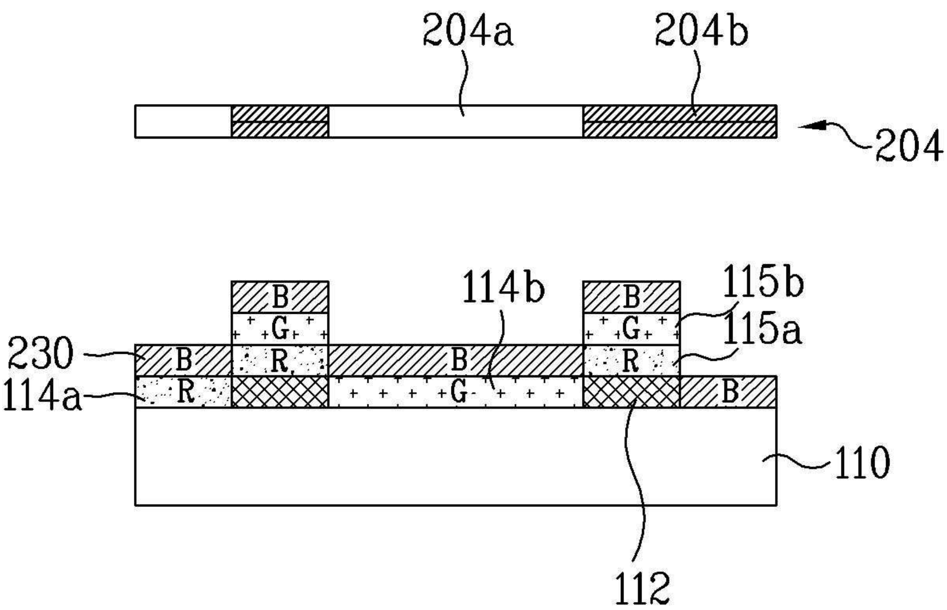
도면4e



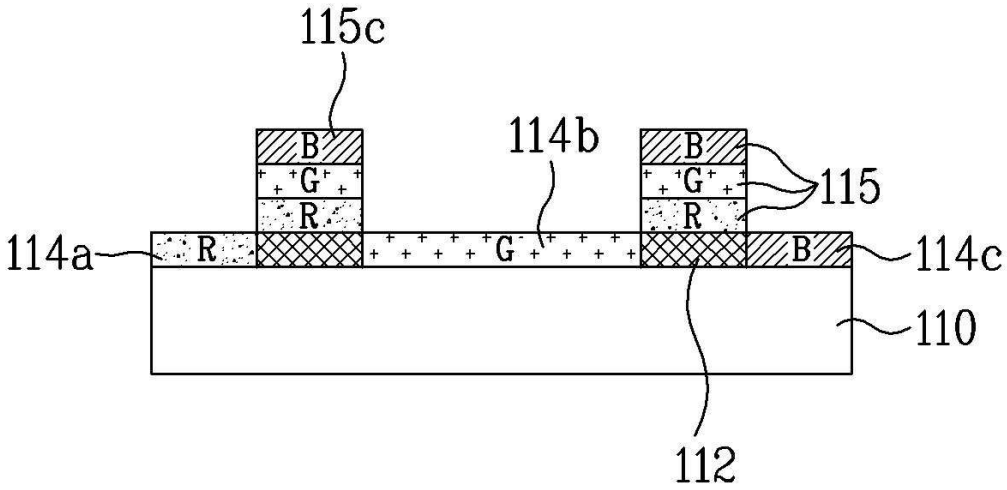
도면4f


115b
114b
115a
114a
R
G
R
G
R
G
110
112

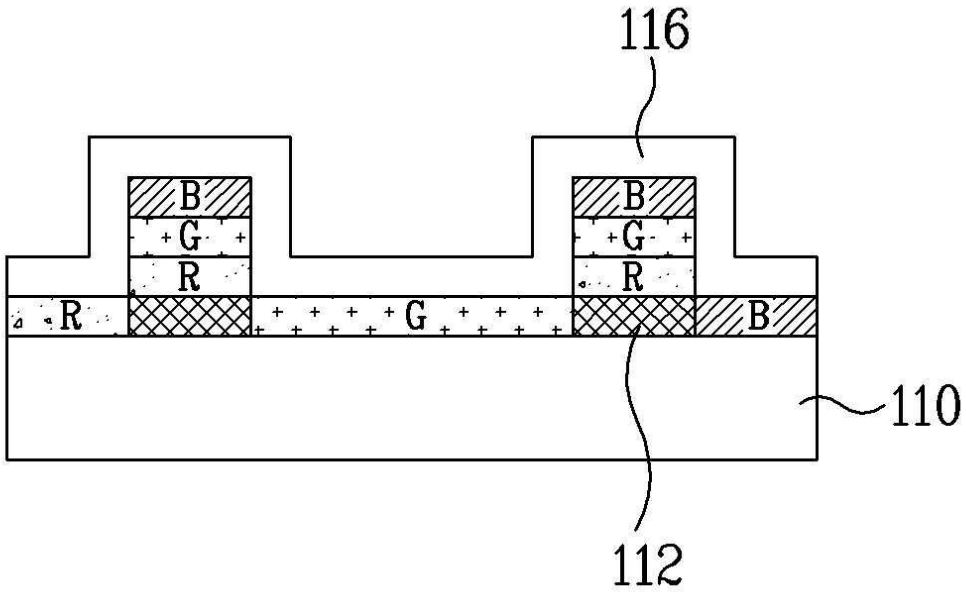
도면4g


204a
204b
204
114b
115b
115a
230
114a
B
G
R
B
G
B
R
B
G
R
B
110
112

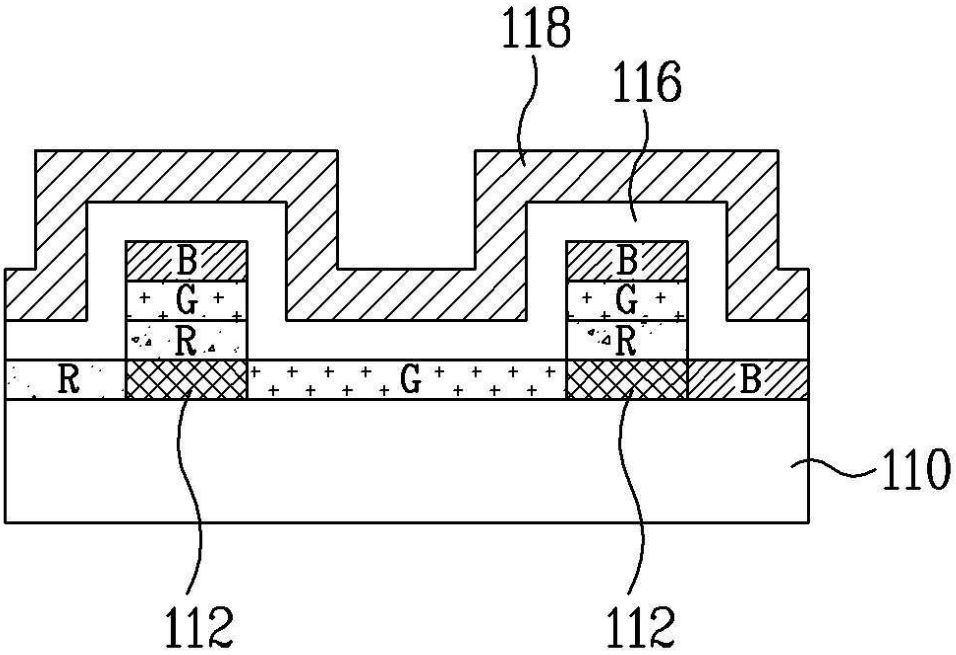
도면4h



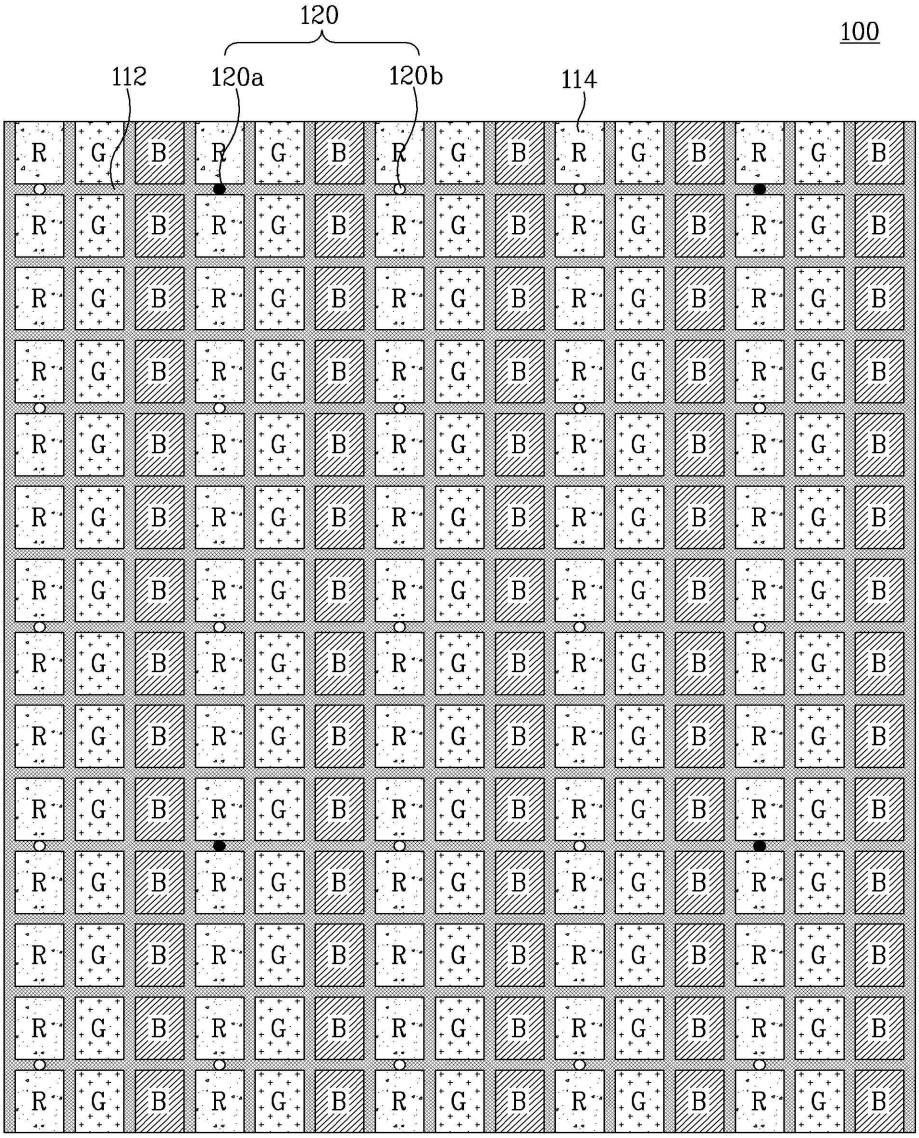
도면4i



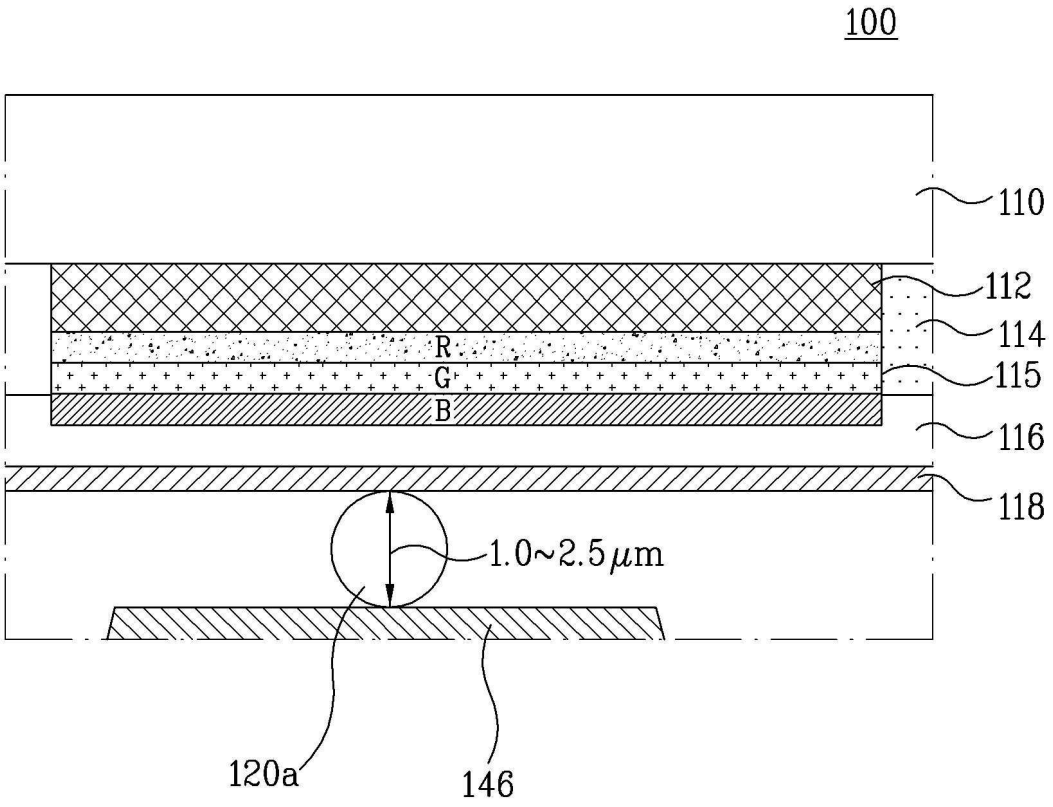
도면4j



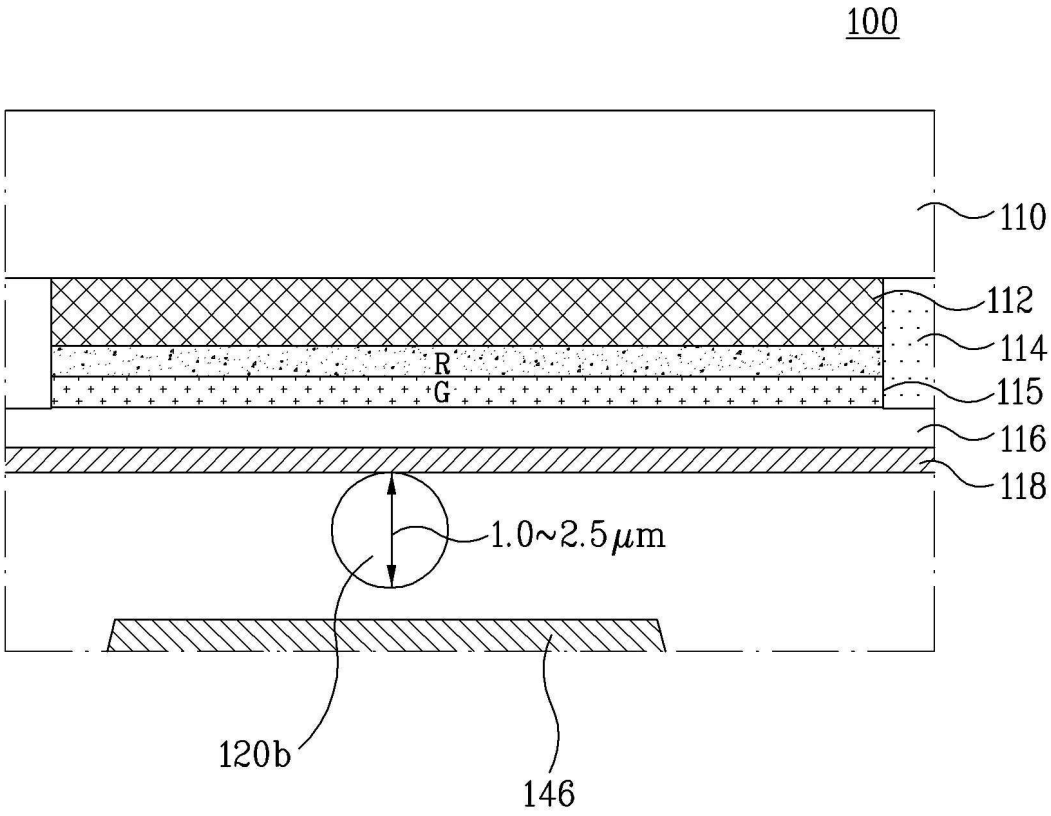
도면5



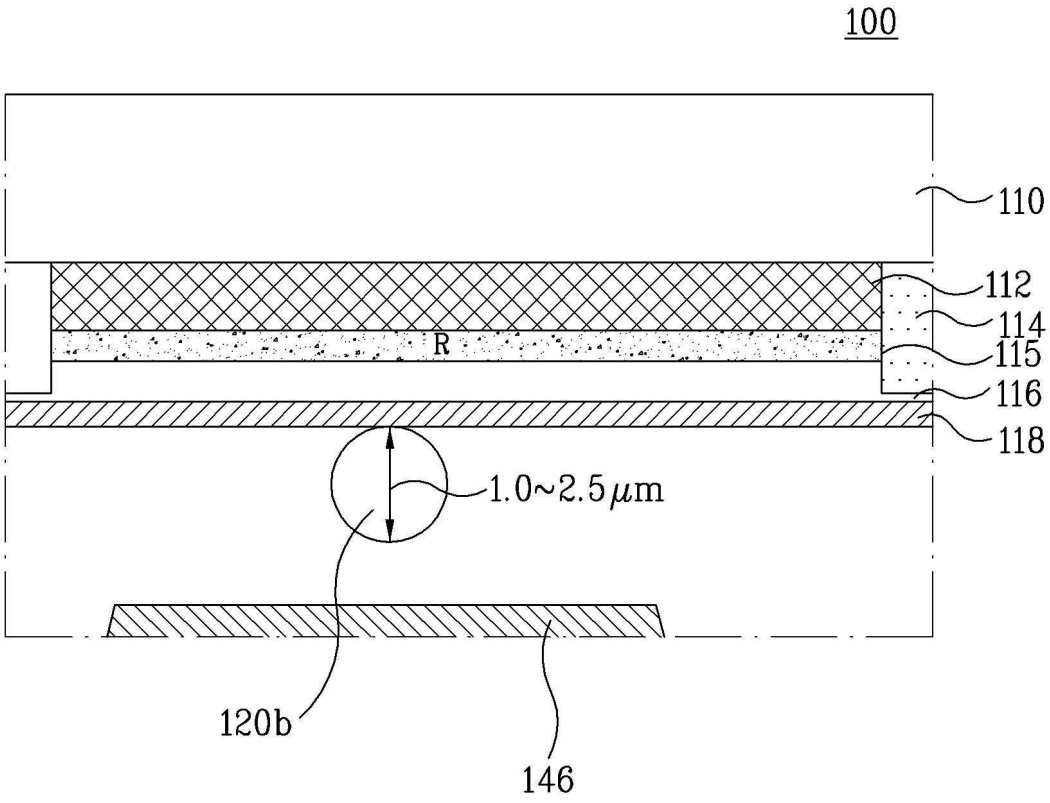
도면6a


100
110
112
114
115
116
118
R
G
B
1.0~2.5㎛
120a
146

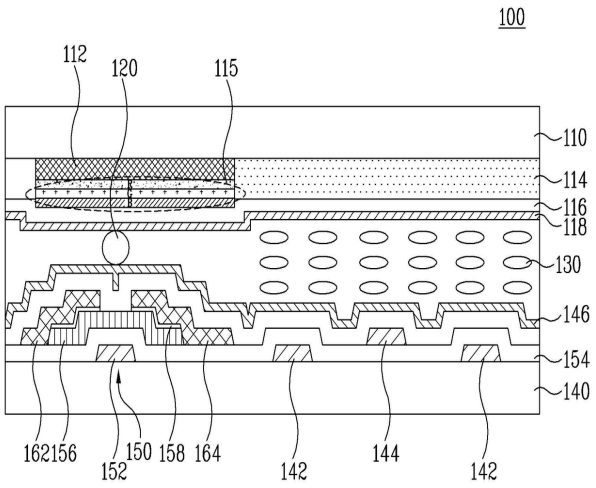
도면6b


100
110
112
114
115
116
118
R
G
1.0~2.5㎛
120b
146

도면6c



专利名称(译)	液晶显示面板及其制造方法		
公开(公告)号	KR1020080100888A	公开(公告)日	2008-11-21
申请号	KR1020070046880	申请日	2007-05-15
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE JEONG HOON 이정훈 CHO HANG SUP 조항섭 KWON DHANG 권당 KIM HO SU 김호수		
发明人	이정훈 조항섭 권당 김호수		
IPC分类号	G02F1/1339 G02F1/1335		
CPC分类号	G02F1/13394 G02F1/133371 G02F1/133512 G02F1/133514		
代理人(译)	金勇 年轻的小公园		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示面板及其制造方法。根据本发明优选实施例的LCD面板包括球形的多个间隔物，其形成在具有多个像素的下板之间，由多条栅极线和多条数据线限定，上板：双板，即面对下板并附着并保持双板的单元间隙。并且为了在间隔物中重叠以便保持黑矩阵的单元间隙，为了限定除了每个像素和双板的开口区域之外的非开口区域，它根据非像素中的每个像素构成。- 包括形成的图案层的相互不同厚度的开口区域。根据本发明优选实施例的LCD面板是在黑色矩阵上形成直径为1.0~2.5μm的间隙间隔物，其中形成有3色的着色层。并且在形成1或2的着色层的黑色矩阵上按压直径，例如间隙隔离物，形成隔离物，并减少隔离物材料的浪费。可以提高制造效率。喷墨隔离物，着色层，间隙隔离物，隔离物和按压它的细胞分离。