(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.[7]
G02F 1/133

(11) 공개번호 10-2004-0021893
(43) 공개일자 2004년03월11일

(21) 출원번호 10-2002-0053542
(22) 출원일자 2002년09월05일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 고경진
서울특별시성동구송정동1-43번지장미아파트2동306호

홍준의
서울특별시종로구숭인2동1199번지

(74) 대리인 유미특허법인

심사청구 : 없음

(54) 액정 표시 장치 및 그 구동 방법

요약

본 발명은 게이트선과 데이터선에 각각 연결되어 있고 행렬 형태로 배열된 복수의 화소를 포함하는 액정 표시 장치를 구동하는 장치에 관한 것이다. 이 액정 표시 장치의 구동 장치는 복수의 계조 전압을 생성하는 계조 전압 생성부, 상기 복수의 계조 전압 중 계조 신호에 해당하는 계조 전압을 선택하여 데이터 전압으로서 상기 화소에 인가하는 데이터 구동부, 그리고 상기 계조 신호와 상기 계조 신호의 표시를 제어하는 제어 입력 신호를 공급받아 상기 데이터 구동부를 제어하는 신호 제어부를 포함한다. 각 화소는 제1 부화소와 제2 부화소를 포함하며, 제1 및 제2 부화소는 상기 게이트선 중 하나와 상기 데이터선 중 하나에 연결된 스위칭 소자, 상기 스위칭 소자에 연결된 액정 축전기 및 유지 축전기를 각각 포함한다. 또한 제1 및 제2 부화소는 인접한 다른 부화소와 결합 축전기로 연결되어 있으며, 상기 복수의 계조 전압은 제1 전압값을 갖는 복수의 제1 계조 전압과 동일한 계조에 대하여 상기 제1 전압값과 다른 제2 전압값을 갖는 복수의 제2 계조 전압을 포함한다. 계조 전압 생성부는 상기 신호 제어부로부터의 제어 신호에 따라 상기 제1 계조 전압과 제2 계조 전압 중 적어도 하나를 선택하여 상기 데이터 구동부에 공급한다. 이와 같이, 서로 이웃하는 부화소의 극성이 동일할 경우에는 상대적으로 낮은 계조 전압을 데이터 구동부에 인가하고, 이웃한 부화소의 극성이 다른 경우에는 상대적으로 큰 계조 전압을 데이터 구동부에 인가하므로, 전체적으로 화소 전압을 균일하게 하여 휘도 차이를 보상하므로 액정 표시 장치의 화질을 개선하고 시인성을 향상시킨다. 또한 1도트 반전 방식과 2도트 반전 방식으로 데이터 신호를 인가할 경우에 발생하는 휘도 차이를 보상할 수 있다.

대표도

도 6

색인어

액정표시장치, LCD, 반전구동, 도트반전, 듀얼소스, 시인성, 투과율, 계조전압

명세서

도면의 간단한 설명

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이다.

도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 등가 회로도이다.

도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 4는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 배치도이다.

도 5a는 도 4의 Va-Va'선을 따라 잘라 도시한 단면도이다.

도 5b는 도 4의 Vb-Vb'선을 따라 잘라 도시한 박막 트랜지스터 표시판의 단면도이다.

도 6은 본 발명의 한 실시예에 따른 계조 전압 생성부의 상세 회로도이다.

도 7a는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 각 부화소의 극성 상태를 나타내는 도면이다.

도 7b는 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 각 부화소의 극성 상태를 나타내는 도면이다.

도 8은 종래 기술에 따라 1도트 반전 방식과 2도트 반전 방식으로 데이터 신호를 인가할 때와 본 발명의 한 실시예에 따라 2도트 반전 방식으로 데이터 신호를 인가할 때의 각 계조에 대한 투과율을 나타내는 그래프이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치의 구동 장치에 관한 것이다.

일반적인 액정 표시 장치는 두 표시판과 그 사이에 들어 있는 유전율 이방성(dielectric anisotropy)을 갖는 액정층을 포함한다. 액정층에 전기장을 인가하고, 이 전기장의 세기를 조절하여 액정층을 통과하는 빛의 투과율을 조절함으로써 원하는 화상을 얻는다. 이러한 액정 표시 장치는 휴대가 간편한 평판 표시 장치(flat panel display, FPD) 중에서 대표적인 것으로서, 이 중에서도 박막 트랜지스터(thin film transistor, TFT)를 스위칭 소자로 이용한 TFT-LCD가 주로 이용되고 있다.

발명이 이루고자 하는 기술적 과제

이러한 액정 표시 장치 중에서 TN(twisted nematic) 액정을 사용하는 액정 표시 장치는 여러 장점을 가지고 있지만, 시야각 문제 때문에 모니터나 TV 영역으로 그 범위를 넓히는데 한계를 가지고 있다. 이 때문에 TN 모드의 시야각을 개선하기 위해 다중 도메인 방법이나 새로운 보상 필름의 개발 등 많은 연구를 통하여 일련의 성과들이 나타나고 있다. 특히, WV(wide viewing) 필름을 적용하면 좌우 방향에서는 다른 광시야각 모드에 비하여도 거의 손색이 없는 특성을 보여 주고 있다. 그러나 상하 방향에서는 계조 반전(계조 전압을 올림에 따라 증가해야할 휘도 가 오히려 감소하는 현상) 문제가 여전히 남아있고, 특히 하측의 계조 반전은 매우 심각한 문제이다.

특히, 다중 도메인 액정 표시 장치의 경우, 정면의 감마(gamma) 곡선과 측면의 감마 곡선이 일치하지 않는 측면 감마 곡선 왜곡 현상이 발생하여 TN 모드 액정 표시 장치에 비하여도 좌우측면에서 열등한 시인성을 나타낸다. 예를 들어, 도메인 분할 수단으로 절개부를 형성하는 PVA(patterned vertically aligned) 모드의 경우에는 측면으로 갈수록 전체적으로 화면이 밝게 보이고 색은 흰색 쪽으로 이동하는 경향이 있으며, 심한 경우에는 밝은 계조 사이의 간격 차이가 없어져서 그림이 뭉그러져 보이는 경우도 발생한다.

본 발명이 이루고자 하는 기술적 과제는 액정 표시 장치의 화질을 개선하여 시인성이 우수한 액정 표시 장치를 구현하는 것이다.

발명의 구성 및 작용

본 발명의 과제를 이루기 위한 게이트선과 데이터선에 각각 연결되어 있고 행렬 형태로 배열된 복수의 화소를 포함하는 액정 표시 장치를 구동하는 장치로서,

복수의 계조 전압을 생성하는 계조 전압 생성부,

상기 복수의 계조 전압 중 계조 신호에 해당하는 계조 전압을 선택하여 데이터 전압으로서 상기 화소에 인가하는 데이터 구동부, 그리고

상기 계조 신호와 상기 계조 신호의 표시를 제어하는 제어 입력 신호를 공급받아 상기 데이터 구동부를 제어하는 신호 제어부

를 포함하며,

상기 계조 전압 각각은 제1 전압값을 갖는 제1 계조 전압과 동일한 계조에 대하여 상기 제1 전압값과 다른 제2 전압값을 갖는 제2 계조 전압을 포함하고,

상기 계조 전압 생성부는 상기 신호 제어부로부터의 제어 신호에 따라 상기 제1 계조 전압과 제2 계조 전압 중 적어도 하나를 선택하여 상기 데이터 구동부에 공급한다.

상기 제1 계조 전압과 상기 제2 계조 전압 각각은 극성이 서로 반대이며 크기가 동일한 복수 쌍의 계조 전압을 포함할 수 있다.

또한 상기 계조 전압 생성부는 매 행과 매 열마다 상기 데이터 전압의 극성이 바뀔 때, 상기 제1 계조 전압과 상기 제2 계조 전압 중 하나만을 선택하거나, 두 개의 행과 매 열마다 상기 데이터 전압의 극성이 바뀔 때, 상기 제1 계조 전압과 상기 제2 계조 전압을 번갈아 선택하는 것이 바람직하다.

이때, 상기 계조 전압 생성부는 상기 극성이 바뀌는 행에 대해서는 상기 제1 계조 전압과 상기 제2 계조 전압 중에서 상대적으로 높은 계조 전압을 선택할 수 있다.

또한, 상기 계조 전압 생성부는 제1 전압과 제2 전압 사이에 직렬로 연결되어 있는 복수의 저항열을 포함하고, 상기 제1 계조 전압을 생성하는 제1 전압 생성부,

상기 제1 전압과 상기 제2 전압 사이에 직렬로 연결되어 있는 복수의 저항열을 포함하고, 상기 제2 계조 전압을 생성하는 제2 전압 생성부, 그리고

상기 제1 및 제2 전압 생성부와 연결되어 있고, 상기 신호 제어부로부터의 상기 제어 신호의 상태에 따라 상기 제1 계조 전압과 제2 계조 전압 중 적어도 하나를 선택하여 내보내는 전압 선택부

를 포함할 수 있다. 이때, 상기 전압 선택부가 멀티플렉서인 것이 바람직하다.

각 화소는 제1 부화소와 제2 부화소를 포함하며, 제1 및 제2 부화소는 상기 게이트선 중 하나와 상기 데이터선 중 하나에 연결된 스위칭 소자, 상기 스위칭 소자에 연결된 액정 축전기 및 유지 축전기를 각각 포함할 수 있고, 제1 및 제2 부화소는 인접한 다른 부화소와 결합 축전기로 연결되어 있을 수 있다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 '위에' 있다고 할 때, 이는 다른 부분 '바로 위에' 있는 경우뿐 아니라 그 중간에 또다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 '바로 위에' 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

다음에 본 발명의 실시예에 따른 액정 표시 장치에 대하여 설명한다.

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 등가 회로도이다.

도 1에 도시한 바와 같이, 본 발명에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300) 및 이에 연결된 게이트 구동부(gate driver)(400)와 데이터 구동부(data driver)(500), 게이트 구동부(400)에 연결된 구동 전압 생성부(driving voltage generator)(700)와 데이터 구동부(500)에 연결된 계조 전압 생성부(gray voltage generator)(800) 그리고 이들을 제어하는 신호 제어부(signal controller)(600)를 포함하고 있다.

액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선(G_1-G_n, D_1-D_m, 131)과 이에 연결된 복수의 화소(pixel)를 포함한다.

신호선(G_1-G_n, D_1-D_m, 131)은 주사 신호(scanning signal) 또는 게이트 신호(gate signal)를 전달하며 행 방향으로 뻗어 있는 복수의 주사 신호선 또는 게이트선(G_1-G_n)과 화상 신호(image signal) 또는 데이터 신호(data signal)를 전달하며 열 방향으로 뻗어 있는 데이터 신호선 또는 데이터선(D_1-D_m)을 포함한다. 신호선(G_1-G_n, D_1-D_m)은 또한 공통 전압(common voltage, V_{com}) 또는 기준 전압(reference voltage)이 인가되고 게이트선(G_1-G_n) 사이에, 그리고 화소와 화소 사이에 위치하는 유지 전극선(131)을 포함한다.

도 2에 도시한 바와 같이, i번째 게이트선(G_i)과 j번째 데이터선(D_j)에 연결된 각 화소($P_{i,j}$)(i= 1, 2, ..., n, j= 1, 2, ..., m)는 두 개의 부화소($P^1_{i,j}$, $P^2_{i,j}$)로 이루어져 있고, 각 부화소($P^1_{i,j}$, $P^2_{i,j}$)는 신호선(G_1-G_n, D_1-D_m)에 각각 연결된 스위칭 소자(Q_1, Q_2)와 이에 연결된 액정 축전기(liquid crystal capacitor)(C_{LC1}, C_{LC2}) 및 유지 축전기(storage capacitor)(C_{ST1}, C_{ST2})를 포함한다. 그리고 아래 위로 이웃한 화소는 결합 축전기(C_{pp})로 연결되어 있는데, 어떤 화소, 예를 들면 화소($P_{i,j}$)의 위쪽 부화소($P^1_{i,j}$)는 위 화소($P_{i-1,j}$)의 아래쪽 부화소($P^2_{i-1,j}$)와 결합 축전기(C_{pp})로 연결되어 있고, 아래쪽 부화소($P^2_{i,j}$)는 아래 화소($P_{i+1,j}$)의 위쪽 부화소($P^1_{i+1,j}$)와 결합 축전기(C_{pp})로 연결되어 있다.

스위칭 소자(Q_1, Q_2)는 삼단자 소자로서, 그 제어 단자는 게이트선(G_1-G_n)에 연결되어 있고 입력 단자는 데이터선(D_1-D_m)에 연결되며, 출력 단자는 액정 축전기(C_{LC1}, C_{LC2}) 및 유지 축전기(C_{ST1}, C_{ST2})의 한 단자에 연결되어 있다.

액정 축전기(C_{LC1}, C_{LC2})는 스위칭 소자(Q_1, Q_2)의 출력 단자와 공통 전압(common voltage, V_{com}) 또는 기준 전압(reference voltage) 사이에, 유지 축전기(C_{ST1}, C_{ST2})는 스위칭 소자(Q_1, Q_2)와 유지 전극선(131) 사이에 연결되어 있다.

한편, 액정 표시판 조립체(300)를 구조적으로 보면 도 3에서와 같이 개략적으로 나타낼 수 있다. 편의상 도 3에는 하나의 부화소만을 나타내었다.

도 3에 도시한 것처럼, 액정 표시판 조립체(300)는 서로 마주 보는 하부 표시판(100)과 상부 표시판(200) 및 둘 사이의 액정층(3)을 포함한다. 하부 표시판(100)에는 게이트선(G_i) 및 데이터선(D_j)과 스위칭 소자(Q1) 및 유지 축전기(C_{ST1})가 구비되어 있다. 액정 축전기(C_{LC1})는 하부 표시판(100)의 화소 전극(190)과 상부 표시판(200)의 기준 전극(270)을 두 단자로 하며 두 전극(190, 270) 사이의 액정층(3)은 유전체로서 기능한다.

화소 전극(190)은 스위칭 소자(Q_1)에 연결되며 기준 전극(270)은 상부 표시판(200)의 전면(全面)에 형성되어 있고 공통 전압(V_{com})에 연결된다.

여기에서 액정 분자들은 화소 전극(190)과 기준 전극(270)이 생성하는 전기장의 변화에 따라 그 배열을 바꾸고 이에 따라 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 표시판(100, 200)에 부착된 편광자(도시하지 않음)에 의하여 빛의 투과율 변화로 나타난다.

화소 전극(190)은 유지 전극선(131)과 중첩되어 유지 축전기(C_{ST1})를 이루고, 이웃하는 화소 전극과 결합 축전기(C_{PP})로 연결되어 있다. 또한 화소 전극(190) 및/또는 기준 전극(270)이 복수의 절개부를 가지거나 전극(190, 270) 위에 돌기가 형성될 수 있으며, 이 경우 프린지 필드에 의하여 시야각이 향상될 수 있다.

도 3은 스위칭 소자(Q_1)의 예로 모스(MOS) 트랜지스터를 보여주고 있으며, 이 모스 트랜지스터는 실제 공정에서 비정질 규소(amorphous silicon) 또는 다결정 규소(polysilicon)를 채널층으로 하는 박막 트랜지스터로 구현된다.

도 3에서와는 달리 기준 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(190, 270)이 모두 선형으로 만들어진다.

한편, 색 표시를 구현하기 위해서는 각 화소가 색상을 표시할 수 있도록 하여야 하는데, 이는 각 화소 전극(190)에 대응하는 영역에 적색, 녹색, 또는 청색의 색 필터(color filter)(230)를 구비함으로써 가능하다. 색 필터(230)는 도 2에서처럼 주로 상부 표시판(200)의 해당 영역에 형성되지만 하부 표시판(100)의 화소 전극(190) 위 또는 아래에 형성할 수도 있다.

그러면 도면을 참고로 하여 본 발명의 한 실시예에 따른 액정 표시 장치의 액정 표시판 조립체(300)의 상세 구조에 대하여 설명한다.

도 4는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 배치도이고, 도 5a는 도 4의 Va-Va'선을 따라 잘라 도시한 단면도이고, 도 5b는 도 4의 Vb-Vb'선을 따라 잘라 도시한 박막 트랜지스터 표시판의 단면도이다.

먼저 박막 트랜지스터 표시판에 대하여 설명한다.

유리 등의 투명한 절연 기판(110) 위에 게이트 배선(121, 124, 129)과 유지 전극선(131)이 형성되어 있다.

게이트 배선(121, 124, 129)은 가로 방향으로 뻗어 있는 게이트선(121)을 포함하며 게이트선(121)의 일부는 상하로 돌출하여 게이트 전극(124)을 이룬다. 게이트선(121) 끝에는 외부로부터의 게이트 신호를 인가받아 게이트선(121)으로 전달하는 게이트 패드(129)가 연결되어 있다.

유지 전극선(131)은 게이트선(121)과 나란하게 뻗어 있고, 도시하지는 않았으나 가지선을 가질 수도 있다. 유지 전극선(131)에는 화소 전극(190a, 190b)과 대향하는 공통 전극(도 2)의 전위가 인가되는 것이 보통이다.

게이트 배선(121, 124, 129)과 유지 전극선(131)은 게이트 절연막(140)으로 덮여 있고, 게이트 절연막(140) 위에는 비정질 규소로 이루어진 반도체 패턴(151, 156, 157, 159)이 형성되어 있다. 반도체 패턴(156)의 일부(154a, 154b)는 게이트 전극(124)과 중첩하여 박막 트랜지스터의 채널부를 이룬다. 반도체 패턴(151, 156, 157, 159)의 위에는 인 등의 N형 불순물이 고농도로 도핑된 비정질 규소로 이루어진 저항성 접촉층 패턴(161, 163, 165a, 165b, 167, 169)이 형성되어 있다.

접촉층 패턴(161, 163, 165a, 165b, 167, 169) 위에는 데이터 배선(171, 173, 175a, 175b, 179) 및 결합 전극(177)이 형성되어 있다.

데이터 배선(171, 173, 175a, 175b, 179)은 반도체 패턴(161)을 따라 뻗은 데이터선(171)과 이에 연결된 소스 전극(173) 및 이들과 분리된 두 개의 드레인 전극(175a, 175b)을 포함한다. 데이터선(171)의 한쪽 끝에는 외부로부터의 화상 신호를 인가받는 데이터 패드(179)가 연결되어 있다. 소스 전극(173)은 게이트 전극(123) 상부에서 데이터선(171)으로부터 돌출해 있으며, 드레인 전극(175a, 175b)은 소스 전극(173) 양쪽에 각각 배치되어 있고 각각의 한쪽 끝은 게이트선(121)을 중심으로 하여 아래 위로 뻗어 있다.

결합 전극(177)은 유지 전극선(131)과 일부가 중첩되어 있다. 여기에서, 저항성 접촉층 패턴(161, 163, 165a, 165b, 167, 169)은 반도체 패턴(151, 156, 157, 159)과 데이터 배선(171, 173, 175a, 175b, 179) 및 결합 전극(177)이 중첩하는 부분에만 위치한다. 데이터 배선(171, 173, 175a, 175b, 179) 및 결합 전극(177), 저항성 접촉층 패턴(161, 163, 165a, 165b, 167, 169), 그리고 반도체 패턴(151, 156, 157, 159)은 채널부(154a, 154b)를 제외하면 실질적으로 동일한 평면 모양을 가진다.

데이터 배선(171, 173, 175a, 175b, 179) 및 결합 전극(177)의 위에는 보호막(180)이 형성되어 있다. 이 때, 보호막(180)은 두 드레인 전극(175a, 175b)의 한쪽 끝을 각각 노출하는 접촉 구멍(181, 182)과 결합 전극(177)의 한쪽 끝을 노출하는 접촉 구멍(183)을 가지고 있다. 보호막(180)은 또한 데이터 패드(179)를 노출하는 접촉 구멍(185)을 가지고 있으며, 게이트 절연막(140)과 함께 게이트 패드(95)를 노출하는 접촉 구멍(184)을 가지고 있다.

보호막(180)의 위에는 접촉 구멍(181, 182)을 통하여 드레인 전극(175a, 175b)과 각각 연결되어 있는 두 개의 화소 전극(190a, 190b)이 형성되어 있다. 여기서 아래 화소 전극(190a)은 접촉 구멍(183)을 통하여 결합 전극(177)과 연결되어 있고, 위 화소 전극(190b)은 결합 전극(177)과 중첩되어 있다. 즉, 위 화소의 아래 화소 전극(190a)과 아래 화소의 위 화소 전극(190b)은 결합 전극(177)을 매개로 하여 용량성 축전기를 이루고 있다. 화소 전극(190a, 190b)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 등의 투명한 도전 물질로 이루어진다. 한편, 아래 화소 전극(190a)은 가로 방향으로 길게 뻗어 있는 하나의 가로 절개부(191)를 가지고 있다. 가로 절개부(191)의 수는 복수 개일 수 있고, 위 화소 전극(190b)에 는 세로의 절개부가 형성될 수 있다. 계조 반전 현상을 없애기 위해서는 아래 화소 전극(

190a)이 전체 화소 전극 면적에서 차지하는 비율은 10%~50%가 되는 것이 바람직하며, 특히 20~30%인 것이 바람직하다.

또한, 보호막(180) 위에는 접촉 구멍(184, 185)을 통하여 각각 게이트 패드(129) 및 데이터 패드(179)와 연결되어 있는 보조 게이트 패드(95) 및 보조 데이터 패드(97)가 형성되어 있다. 여기서, 보조 게이트 및 데이터 패드(95, 97)는 게이트 및 데이터 패드(129, 179)를 보호하기 위한 것이며, 필수적인 것은 아니다.

보조 게이트 패드 및 보조 데이터 패드(95, 97) 부근을 제외한 박막 트랜지스터 표시판(100) 전면에는 배향막(11)이 형성되어 있다.

다음, 도 4 및 도 5a를 참조하여, 색필터 표시판에 대하여 설명한다.

유리 등의 투명한 절연 기판(210) 위에 블랙 매트릭스(220)가 형성되어 있고, 블랙 매트릭스(220)에 의하여 정의되는 각 화소 영역에는 적, 녹, 청색의 색필터(230)가 반복적으로 형성되어 있다. 색필터(230) 위에는 오버코트막(250)이 형성되어 있고, 오버코트막(250) 위에는 ITO 등의 투명한 도전 물질로 이루어진 기준 전극(270)이 형성되어 있다.

기준 전극(270)은 세 개의 선형 절개부(271, 272, 273)를 가진다. 세로 방향으로 길게 뻗어 있는 절개부(271)는 위 화소 전극(190b)을 좌우로 양분하여 두 개의 좌우 소영역으로 분할하고 있고, 가로 방향으로 길게 뻗어 있는 두 개의 절개부(272, 273)는 가로 절개부(191)의 양쪽에 위치하며, 아래 화소 전극(190a)을 상하로 4분하는 위치에 있다. 이 때, 절개부(191)와 절개부(271, 272, 273)에 의하 여 구획된 각 소영역은 실질적으로 4각형을 이루고, 그 장변 두 개는 게이트선(121)과 데이터선(171)에 대하여 평행하다.

화소 전극(190a, 190b)과 기준 전극(270)의 절개부(191, 271, 272, 273)의 위치는 아래 위가 서로 바뀔 수 있다. 즉, 가로 방향의 절개부(191, 272, 273)는 위 화소(190a)에 위치하고 세로 방향의 절개부(271)는 아래 화소(190b)에 위치할 수 있다.

기준 전극(270)과 노출된 절개부(271, 272, 273) 전면에는 배향막(21)이 형성되어 있다.

두 기판(110, 210)의 바깥쪽에는 각각 편광판(12, 22)이 부착되어 있다. 이 때, 이들 편광판(12, 22)의 편광축은 게이트선(121) 또는 데이터선(171)과 평행하고, 서로간에는 직교하도록 배치된다.

이러한 구조로 이루어진 박막 트랜지스터 기판(100)과 색필터 기판(200) 사이에는 액정 물질이 주입되어 액정층(3)을 이룬다.

한편, 본 실시예에서는 결합 전극(177)을 데이터 배선(171, 173, 175a, 175b, 179)과 동일한 층에 두었으나, 이와 달리 게이트 배선(121, 124, 129)과 동일한 층에 둘 수도 있다. 이 경우에는 유지 전극선(131)이 결합 전극(177)과 닿지 않도록 유의하여야 한다.

다시 도 1로 돌아가서, 구동 전압 생성부(700)는 스위칭 소자(Q_1, Q_2)를 턴온시키는 게이트 온 전압(V_{on})과 스위칭 소자(Q_1, Q_2)를 턴오프시키는 게이트 오프 전 압(V_{off}) 그리고 기준 전극(270)에 인가되는 기준 전압(V_{com}) 등을 생성한다.

계조 전압 생성부(800)는 액정 표시 장치의 휘도와 관련된 복수의 계조 전압(gray voltage)을 생성한다.

게이트 구동부(400)는 스캔 구동부(scan driver)라고도 하며, 액정 표시판 조립체(300)의 게이트선(G_1-G_n)에 연결되어 구동 전압 생성부(700)로부터의 게이트 온 전압(V_{on})과 게이트 오프 전압(V_{off})의 조합으로 이루어진 게이트 신호를 게이트선(G_1-G_n)에 인가한다.

데이터 구동부(500)는 소스 구동부(source driver)라고도 하며, 표시판(300)의 데이터선(D_1-D_m)에 연결되어 계조 전압 생성부(800)로부터의 계조 전압을 선택하여 데이터 신호로서 데이터선(D_1-D_m)에 인가한다.

신호 제어부(600)는 게이트 구동부(400), 데이터 구동부(500), 구동 전압 생성부(700) 및 계조 전압 생성부(800) 등의 동작을 제어하는 제어 신호를 생성하여, 각 게이트 구동부(400), 데이터 구동부(500), 구동 전압 생성부(700) 및 계조 전압 생성부(800)에 공급한다.

그러면 이러한 액정 표시 장치의 동작에 대하여 상세하게 설명한다.

신호 제어부(600)는 외부의 그래픽 제어기(graphic controller)(도시하지 않음)로부터 RGB 계조 신호(R, G, B) 및 이의 표시를 제어하는 제어 입력 신호(input control signal), 예를 들면 수직 동기 신호(vertical synchronizing signal, V_{sync}) 와 수평 동기 신호(horizontal synchronizing signal, H_{sync}), 메인 클록(main clock, CLK), 데이터 인에이블 신호(data enable signal, DE) 등을 제공받는다. 신호 제어부(600)는 제어 입력 신호를 기초로 게이트 제어 신호, 데이터 제어 신호 및 전압 선택 제어 신호(voltage selection control signal, VSC)를 생성하고 계조 신호(R, G, B)를 액정 표시판(300)의 동작 조건에 맞게 적절히 처리한 후, 게이트 제어 신호를 게이트 구동부(400)와 구동 전압 생성부(700)로 내보내고 데이터 제어 신호와 처리한 계조 신호(R', G', B')는 데이터 구동부(500)로 내보내며, 전압 선택 제어 신호(VSC)를 계조 전압 생성부(800)로 내보낸다.

게이트 제어 신호는 게이트 온 펄스(게이트 신호의 하이 구간)의 출력 시작을 지시하는 수직 동기 시작 신호(vertical synchronization start signal, STV), 게이트 온 펄스의 출력 시기를 제어하는 게이트 클록 신호(gate clock signal, CPV) 및 게이트 온 펄스의 폭을 한정하는 게이트 온 인에이블 신호(gate on enable signal, OE) 등을 포함한다. 이중에서 게이트 온 인에이블 신호(OE)와 게이트 클록 신호(CPV)는 구동 전압 생성부(700)에 공급된다. 데이터 제어 신호는 계조 신호의 입력 시작을 지시하는 수평 동기 시작 신호(horizontal synchronization start signal, STH)와 데이터선(D_1-D_m)에 해당 데이터 전압을 인가하라는 로드 신호(load signal, LOAD 또는 TP), 데이터 전압의 극성을 반전시키는 반전 제어 신호(RVS) 및 데이터 클록 신호(data clock signal, HCLK) 등을 포함한다.

먼저, 계조 전압 생성부(800)는 전압 선택 제어 신호(VSC)에 따라 결정된 전 압값을 가지는 계조 전압을 데이터 구동부(500)에 공급한다.

게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호에 따라 게이트 온 전압(V_{on})을 차례로 게이트선(G_1-G_n)에 인가하여 이 게이트선(G_1-G_n)에 연결된 두 행의 스위칭 소자(Q_1, Q_2)를 턴온시킨다. 이와 동시에 데이터 구동부(500)는 신호 제어부(600)로부터의 데이터 제어 신호에 따라, 턴온된 스위칭 소자(Q_1, Q_2)를 포함하는 화소에 대한 계조 신호(R', G', B')에 대응하는 계조 전압 생성부(800)로부터의 아날로그 계조 전압을 데이터 신호로서 해당 데이터선(D_1-D_m)에 공급한다. 데이터선(D_1-D_m)에 공급된 데이터 신호는 턴온된 스위칭 소자(Q_1, Q_2)를 통해 해당 화소에 인가된다. 이러한 방식으로, 한 프레임(frame) 동안 모든 게이트선(G_1-G_n)에 대하여 차례로 게이트 온 전압(V_{on})을 인가하여 모든 화소에 데이터 신호를 인가한다. 한 프레임이 끝나고 구동 전압 생성부(700)와 데이터 구동부(500)에 반전 제어 신호(RVS)가 공급되면 다음 프레임의 모든 데이터 신호의 극성이 바뀐다. 이 때, 한 프레임 내에서도 한 데이터선을 통하여 흐르는 데이터 신호의 극성이 바뀐다.

그러면, 도 7a 및 도 7b를 참고로 하여, 본 발명의 한 실시예에 따라 액정 표시판 조립체에 데이터 신호를 인가하는 방법에 대하여 상세하게 설명한다.

도 7a는 본 발명의 한 실시예에 따른 액정 표시판 조립체의 각 부화소의 극성 상태를 나타내는 도면이고, 도 7b는 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 각 부화소의 극성 상태를 나타내는 도면이다. 여기서, 표시 '+'와 '-'는 기준 전압(V_{com})에 대한 데이터 신호의 극성을 나타낸다.

도 7a 및 도 7b에 나타나 있듯이, 본 발명의 실시예에서는 데이터선에 인가되는 데이터 신호의 극성이 매 데이터선마다 반전된다. 한편, 도 7a의 실시예에서는 데이터 신호의 극성이 매 행마다 반전되지만, 도 7b의 실시예에서는 두 행마다 반전된다.

i번째 게이트선(G_i)에 게이트 온 전압(Von)이 인가될 때, j번째 데이터선(D_j)에 인가되는 데이터 신호(d_j)의 전압을 데이터 전압(d^i_j)이라 하자.

도 7a에서 d^i_j의 극성이 (+)이고, d^{i+x}_{j+y} (x, y는 정수)의 극성은 ｜x+y｜가 짝수이면 (+)이고, ｜x+y｜가 홀수이면 (-)이다. 도 7a의 다음 프레임에서는 극성이 모두 반대가 된다. 따라서 d^{i+x}_{j+y}의 극성은 ｜x+y｜가 짝수이면 d^i_j의 극성과 동일하고, ｜x+y｜가 홀수이면 d^i_j의 극성과 반대임을 알 수 있다.

이와 같이 데이터 신호를 인가하면 어떤 화소(P_{i+x}, P_{j+y})의 극성은, ｜x+y｜가 짝수일 때는 화소(P_i, $_j$)와 동일한 극성이고, ｜x+y｜가 홀수이면 반대 극성이 된다. 예를 들어, 도 7a에서 화소(P_i, $_j$)와 아래 위로 인접한 화소(P_{i-1}, $_j$)와 화소(P_{i+1}, $_j$)의 극성은, ｜-1｜=｜+1｜=1이므로, 화소(P_i, $_j$)의 극성과 반대이다. 따 라서 결합 축전기(C_{pp})로 연결된 한 쌍의 부화소의 극성은 반대이다.

그러나 도 7b의 경우에는 결합 축전기(C_{pp})로 연결된 한 쌍의 부화소의 극성이 반대일 수도 있고 동일할 수도 있다.

한편, 부화소($P^{1}_{i,j}$, $P^{2}_{i,j}$)의 액정 축전기(C_{LC1}, C_{LC2})에 인가되는 전압을 각각 V($P^{1}_{i,j}$), V($P^{2}_{i,j}$)라 할 때, 다음과 같은 관계식이 성립한다.

수학식 1

$$V(P^{1}_{i,j}) = d^{i}_{j}$$

수학식 2

$$V(P^{2}_{i,j}) = d^{i}_{j} + \frac{(d^{i+1}_{j} - d'^{i+1}_{j})C_{pp}}{C_{LC2} + C_{ST2} + C_{pp}}$$

수학식 1 및 2에서 C_{LC2}, C_{ST2}는 아래쪽 부화소($P^{2}_{i,j}$)의 액정 축전기 및 유지 축전기의 정전 용량이고, C_{pp}는 결합 축전기의 정전 용량이며, d'^{i+1}_{j} 은 부화소($P^{1}_{i+1,j}$)에 인가되었던 이전 프레임의 전압을 의미한다. 편의상 데이터선(D_1-D_m)의 배선 저항은 무시하며, 공통 전압(V_{com})은 0으로 가정하다.

수학식 2에서 d^{i}_{j} 와 d^{i+1}_{j} 이 동일한 극성인 경우, d^{i+1}_{j} 과 d'^{i+1}_{j} 은 반대 극성이므로, $|V(P^{2}_{ij})| \geq |d^{i}_{j}| = |V(P^{1}_{ij})|$ 가 된다. 특히, 화소($P_{i+1, j}$)가 화소($P_{i, j}$)와 동일한 계조를 표시하며 정지 화상인 경우에, $d^{i}_{j} = d^{i+1}_{j} = -d'^{i+1}_{j}$ 이 되어 수학식 2는 다음과 같이 정리될 수 있다.

수학식 3

$$V(P^{2}_{ij}) = d^{i}_{j} + \frac{2d^{i}_{j}C_{pp}}{C_{LC2} + C_{ST2} + C_{pp}} = \frac{C_{LC2} + C_{ST2} + 3C_{pp}}{C_{LC2} + C_{ST2} + C_{pp}} d^{i}_{j} = T1\, d^{i}_{j},$$

$$T1 = \frac{C_{LC2} + C_{ST2} + 3C_{pp}}{C_{LC2} + C_{ST2} + C_{pp}} > 1$$

이다.

반대로, d^{i}_{j} 와 d^{i+1}_{j} 이 반대 극성이면,

수학식 4

$$|V(P_{i,j}^{2})| = |d_j^i - \frac{[(-d_j^{i+1} + d'_j{}^{i+1}]C_{pp}}{C_{LC2+}C_{ST2}+C_{pp}}| \leq |d_j^i| = |V(P_{i,j}^{1})|$$

이 된다. 화소($P_{i+1,j}$)가 화소($P_{i,j}$)와 동일한 계조를 표시하며 정지 화상인 경우에는

수학식 5

$$V(P_{i,j}^{2}) = d_j^i - \frac{2d_j^i C_{pp}}{C_{LC2+}C_{ST2}+C_{pp}} = \frac{C_{LC2}+C_{ST2}-C_{pp}}{C_{LC2+}C_{ST2}+C_{pp}} d_j^i = T2\, d_j^i ,$$

$$T2 = \frac{C_{LC2}+C_{ST2}-C_{pp}}{C_{LC2}+C_{ST2}+C_{pp}} < 1$$

가 된다.

수학식 3과 5에 따르면, 서로 이웃한 부화소의 극성이 동일하면 아래쪽 부화소($P_{i,j}^{2}$)에 위쪽 부화소($P_{i,j}^{1}$)보다 높은 전압이 인가되고, 이와 반대로 극성이 서로 반대일 경우에는 아래쪽 부화소($P_{i,j}^{2}$)에 위쪽 부화소($P_{i,j}^{1}$)보다 낮은 전압이 인가된다.

결국 인접한 두 화소행에 인가되는 데이터 신호의 극성이 같으면 위쪽 화소의 아래쪽 부화소에 인가되는 화소 전압이 높아지고, 반대로 극성이 다르면 낮아진다. 따라서 후자의 경우에 상대적으로 전압값이 높은 데이터 신호를 인가할 필요가 있다. 특히, 도 7a의 경우에는 모든 화소행에 대해서 상대적으로 높은 전압값을 주어야 하고, 또 7b의 경우에는 한 행은 상대적으로 높은 값을, 그 다음 행은 상대적으로 낮은 값을 주는 것이 바람직하다. 더욱이, 도 7b의 경우 동일한 계조를 가지는 이웃한 화소간에 화소 전압값이 차이가 많이 날 우려가 있기 때문에 동일한 계조라 하더라도 결합 축전기(C_{pp})에 의한 전압 상승 및 강하 효과를 고려한 서로 다른 전압값을 인가할 필요가 있다.

이를 위하여 동일한 계조에 대하여 전압값이 서로 다른 둘 이상의 계조 전압을 생성하고 구동 방식에 따라 적절한 값을 선택하여 내보낼 필요가 있다. 이에 대하여, 도 6을 참고로 상세히 설명한다.

도 6은 본 발명의 한 실시예에 따른 계조 전압 생성부의 상세 회로도이다.

도 6에 도시한 바와 같이, 본 실시예의 계조 전압 생성부는 네 개의 전압 생성부(11-14)와 이 네 개의 전압 생성부(11-14)에 연결되어 있고 신호 제어부(600)로부터 전압 선택 제어 신호(VSC)를 공급받으며 계조 전압(1G-18G)을 데이터 구동부(500)에 공급하는 멀티플렉서(20)를 포함한다.

전압 생성부(11-14)는 복수의 계조 전압(V1a~V18a)을 생성하는 제1 전압 생성부(11, 13)와 동일한 계조에 대해 제1 전압 생성부(11, 13)와 다른 제2 전압값을 가지는 복수의 계조 전압(V1b~V18b)을 생성하는 제2 전압 생성부(12, 14)로 나눌 수 있다. 기준 전압(V_{com})과의 차이를 고려할 때, 제1 전압 생성부(11, 13)에서 생성한 전압(V1a~V18a) 각각은 제2 전압 생성부(12, 14)에서 생성한 전압(V1b~V18b) 각각보다 모두 높거나 모두 낮다. 본 실시예에서는 편의상 전압(V1a~V18a)이 전압(V1b~V18b)보다 높은 것으로 가정한다. 즉

$$|V1a-V_{com}| = |V18a-V_{com}| > |V1b-V_{com}| = |V18b-V_{com}|,$$

…,

$$|V9a-V_{com}| = |V10a-V_{com}| > |V9b-V_{com}| = |V10b-V_{com}|$$

이다. 여기에서, 정극성, 부극성의 계조 전압은 공통 전압(V_{com})을 기준으로 한 극성을 의미한다.

제1 전압 생성부(11, 13) 중 하나(11)는 정극성의 계조 전압(V1a, V2a, ..., V8a, V9a)을 생성하고, 다른 하나(13)는 부극성의 계조 전압(V10a, V11a, ..., V17a, V18a)을 생성하며, 제2 전압 생성부(12, 14) 역시 정극성의 계조 전압(V1b, V2b, ..., V8b, V9b)을 내보내는 전압 생성부(12)와 부극성의 계조 전압(V10b, V11b, ..., V17b, V18b)을 내보내는 전압 생성부(14)로 나뉜다.

정극성의 계조 전압을 생성하는 두 개의 전압 생성부(11, 12)는 각각 전원(Vdd)과 기준 전압(V_{com}) 사이에 직렬로 연결되어 있는 일련의 저항을 포함하고 있고, 저항 사이의 접점의 전압(V1a, V1b, V2a, V2b, ..., V9a, V9b)이 출력 전압이 된다. 이들 계조 전압(V1a, V1b, V2a, V2b, ..., V9a, V9b)에는 가장 낮은 계조(블랙 계조) 및 가장 높은 계조(화이트 계조)에 대응하는 전압이 포함되어 있다. 노멀리 화이트 방식의 경우, 블랙 계조에 대응하는 전압값이 가장 크고 반대로 화이트 계조에 대응하는 전압값이 가장 작다.

부극성의 계조 전압을 생성하는 나머지 두 개의 전압 생성부(13, 14)는 기준 전압(V_{com})과 접지 사이에 직렬로 연결되어 있는 일련의 저항을 각각 구비하고 있고, 이 또한 저항 사이의 접점의 전압(V10a, V10b, V11a, V11b, ... ,V18a, V18b)이 출력 전압이 된다.

제1 전압 생성부(11, 13)의 각 저항값은 제2 전압 생성부(12, 14)의 각 저항 값보다 작으며, 제1 전압 생성부(11, 13)에 포함되어 있는 저항의 값은 모두 동일하고, 또 제2 전압 생성부(12, 14)에 포함되어 있는 저항의 값은 모두 동일할 수 있다.

본 실시예에서는 하나의 단으로 이루어진 저항열을 도시하였지만, 이 저항들은 단계적으로 연결된 계층 구조를 가질 수 있고, 이 계층 구조는 적정 수의 계조 전압이 얻어질 때까지 반복될 수 있다. 또한 각 단의 저항 수효는 필요에 따라 달라질 수 있다.

멀티플렉서(20)는 전압 선택 제어 신호(VSC)의 값에 따라 제1 전압 생성부(11, 13)에서 생성된 전압(V1a, V2a, ..., V17a, V18a)을 내보내거나, 제1 및 제2 전압 생성부(11-14)에서 생성된 전압(V1a-V18a, V1b-V18b)을 번갈아 내보낸다.

이러한 구조로 이루어져 있는 본 발명의 한 실시예에 따른 계조 전압 생성부(570)의 동작에 대하여 설명한다.

먼저, 신호 제어부(600)는 데이터선(D_1-D_m)에 인가되는 데이터 신호의 극성을 반전시키는 반전 방식에 따라 전압 선택 제어 신호(VSC)의 값을 달리하여 계조 전압 생성부(800)의 멀티플렉서(20)에 공급한다. 예를 들어, 매 데이터선과 매 열마다 반전시키는 1도트 반전 방식을 선택한 경우에는 전압 선택 제어 신호(VSC)는 고레벨인 '하이(high)' 상태의 신호로 되지만, 매 데이터선마다 반전시키지만 두 행마다 극성을 반전시키는 2도트 반전 방식을 선택한 경우에는 고레벨인 '하이'와 저 레벨인 '로우(low)' 상태를 번갈아 나타낸다. 이때 전압 선택 제어 신호(VSC)는 멀티플렉서(20)의 선택 신호로 작용한다.

먼저, 데이터 신호의 극성 반전 방식을 1도트 반전 방식으로 택할 경우에 대하여 설명한다.

이미 설명한 바와 같이, 1도트 반전 방식의 경우, 서로 이웃한 화소행의 부화소끼리는 반대 극성을 갖게 되어, 아래쪽 화소의 위쪽 부화소에 인가되는 화소 전압이 낮아지므로, 상대적으로 높은 전압을 인가해야 한다.

따라서 전압 선택 제어 신호(VSC)가 '하이' 상태이면, 멀티플렉서(20)는 제1 전압 생성부(11, 13)에서 출력되는 전압(V1a, V2a, ..., V17a, V18a)을 선택하여 출력 단자를 통해 계조 전압(1G-18G)으로 데이터 구동부(500)에 공급한다.

그러나 2도트 반전 방식인 경우, 2개의 화소행마다 데이터 신호의 극성이 반전되므로, 상대적으로 높은 전압과 상대적으로 낮은 전압을 데이터 구동부(600)에 번갈아 인가해야 한다.

따라서 극성이 바뀌는 화소행에 대해서는 전압 선택 제어 신호(VSC)가 '하이' 상태로 되어 상대적으로 높은 전압(V1a~V18a)을 선택한다. 하지만, 극성이 전 행과 동일한 화소행에 대해서는 전압 선택 제어 신호(VSC)가 '로우' 상태로 되어 상대적으로 낮은 전압(V1b, V2b, ..., V17b, V18b)을 선택하고 계조 전압(1G-118)으로서 데이터 구동부(500)에 공급하는 동작을 반복한다.

이와 같이 실시예에서는 데이터 신호의 인가 방식에 따라 동일한 계조에 대해서도 데이터 구동부(500)에 인가되는 계조 전압(1G-18G)의 값을 선택하여 인가할 수 있다.

도 8은 종래 기술에 따라 1도트 반전 방식과 2도트 반전 방식으로 데이터 신호를 인가할 때와 본 발명의 한 실시예에 따라 2도트 반전 방식으로 데이터 신호를 인가할 때의 각 계조에 대한 투과율을 나타내는 그래프이다.

도 8에서, 그래프 A와 B는 종래 기술에 따라 계조 전압을 데이터 구동부(500)에 인가할 때, 즉 한 계조에 하나의 계조 전압만을 출력할 때 2도트 반전 방식과 1도트 반전 방식으로 각각 데이터 신호를 인가할 경우 각 계조에 대한 투과율을 나타낸 것이다. 이에 비하여, 그래프 C는 본 실시예에 따른 계조 전압 생성부(800)를 적용하고 2도트 반전 방식으로 데이터 신호를 인가할 때 각 계조에 대한 투과율을 나타낸 것이다.

그래프에서도 볼 수 있듯이, 본 계조 전압 생성부(800)를 적용하여 2도트 반전 방식으로 데이터 신호를 인가할 때, 1도트 반전 방식과 유사한 곡선을 나타내어, 1도트 반전 방식과 2도트 반전 방식간의 휘도 차이가 보상되었음을 알 수 있다.

발명의 효과

이와 같이, 화소를 두개의 부화소로 나누어 1개의 화소당 두개의 스위칭 소자와 두개의 액정 축전기를 형성하고, 결합 축전기를 사용하여 이웃하는 화소를 결합해 놓은 액정 표시 장치에서, 서로 이웃하는 부화소의 극성이 동일할 경우에는 상대적으로 낮은 계조 전압을 데이터 구동부에 인가하고, 이웃한 부화소의 극성이 다른 경우에는 상대적으로 큰 계조 전압을 데이터 구동부에 인가한다. 그로 인해, 전체적으로 화소 전압을 균일하게 하여 휘도 차이를 보상하므로 액정 표시 장치의 화질을 개선하고 시인성을 향상시킨다.

또한 1도트 반전 방식과 2도트 반전 방식으로 데이터 신호를 인가할 경우에 발생하는 휘도 차이를 보상할 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

(57) 청구의 범위

청구항 1.

게이트선과 데이터선에 각각 연결되어 있고 행렬 형태로 배열된 복수의 화소를 포함하는 액정 표시 장치를 구동하는 장치로서,

복수의 계조 전압을 생성하는 계조 전압 생성부,

상기 복수의 계조 전압 중 계조 신호에 해당하는 계조 전압을 선택하여 데이터 전압으로서 상기 화소에 인가하는 데이터 구동부, 그리고

상기 계조 신호와 상기 계조 신호의 표시를 제어하는 제어 입력 신호를 공급받아 상기 데이터 구동부를 제어하는 신호 제어부

를 포함하며,

상기 계조 전압 각각은 제1 전압값을 갖는 제1 계조 전압과 동일한 계조에 대하여 상기 제1 전압값과 다른 제2 전압값을 갖는 제2 계조 전압을 포함하고,

상기 계조 전압 생성부는 상기 신호 제어부로부터의 제어 신호에 따라 상기 제1 계조 전압과 제2 계조 전압 중 적어도 하나를 선택하여 상기 데이터 구동부에 공급하는

액정 표시 장치의 구동 장치.

청구항 2.
제1항에서,

상기 제1 계조 전압과 상기 제2 계조 전압 각각은 극성이 서로 반대이며 크기가 동일한 복수 쌍의 계조 전압을 포함하는 액정 표시 장치의 구동 장치.

청구항 3.
제2항에서,

상기 계조 전압 생성부는 매 행과 매 열마다 상기 데이터 전압의 극성이 바뀔 때, 상기 제1 계조 전압과 상기 제2 계조 전압 중 하나만을 선택하는 액정 표시 장치의 구동 장치.

청구항 4.
제2항 또는 제3항에서,

상기 계조 전압 생성부는 두 개의 행과 매 열마다 상기 데이터 전압의 극성이 바뀔 때, 상기 제1 계조 전압과 상기 제2 계조 전압을 번갈아 선택하는 액정 표시 장치의 구동 장치.

청구항 5.
제4항에서,

상기 계조 전압 생성부는 상기 극성이 바뀌는 행에 대해서는 상기 제1 계조 전압과 상기 제2 계조 전압 중에서 상대적으로 높은 계조 전압을 선택하는 액정 표시 장치의 구동 장치.

청구항 6.
제1항에서,

상기 계조 전압 생성부는 제1 전압과 제2 전압 사이에 직렬로 연결되어 있는 복수의 저항열을 포함하고, 상기 제1 계조 전압을 생성하는 제1 전압 생성부,

상기 제1 전압과 상기 제2 전압 사이에 직렬로 연결되어 있는 복수의 저항열 을 포함하고, 상기 제2 계조 전압을 생성하는 제2 전압 생성부, 그리고

상기 제1 및 제2 전압 생성부와 연결되어 있고, 상기 신호 제어부로부터의 상기 제어 신호의 상태에 따라 상기 제1 계조 전압과 제2 계조 전압 중 적어도 하나를 선택하여 내보내는 전압 선택부

를 포함하는 액정 표시 장치의 구동 장치.

청구항 7.
제6항에서,

상기 전압 선택부가 멀티플렉서인 액정 표시 장치의 구동 장치.

청구항 8.
제1항에서,

상기 각 화소는 제1 부화소와 제2 부화소를 포함하며,

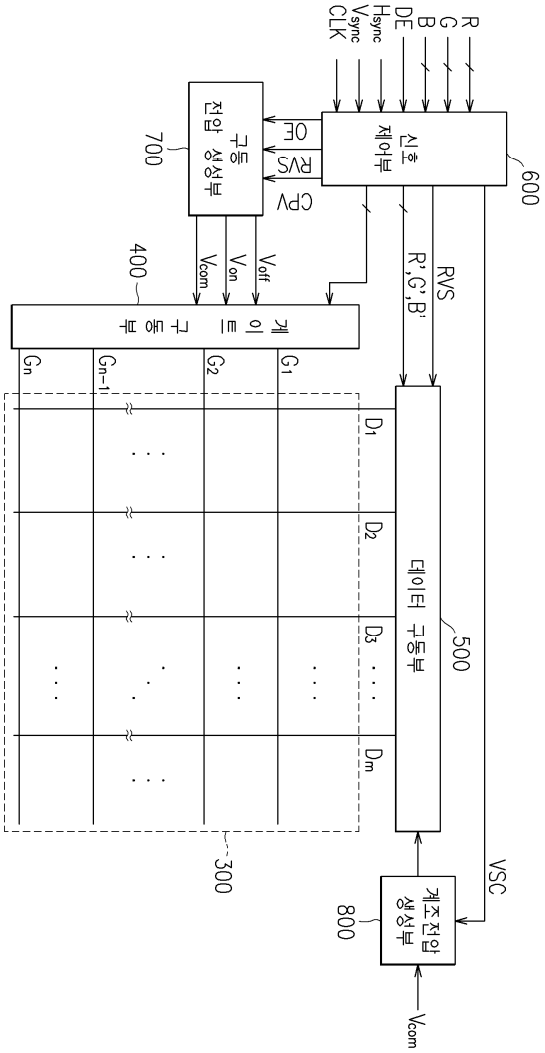
상기 제1 및 제2 부화소는 상기 게이트선 중 하나와 상기 데이터선 중 하나에 연결된 스위칭 소자, 상기 스위칭 소자에 연결된 액정 축전기 및 유지 축전기를 각각 포함하고,

상기 제1 및 제2 부화소는 인접한 다른 부화소와 결합 축전기로 연결되어 있는

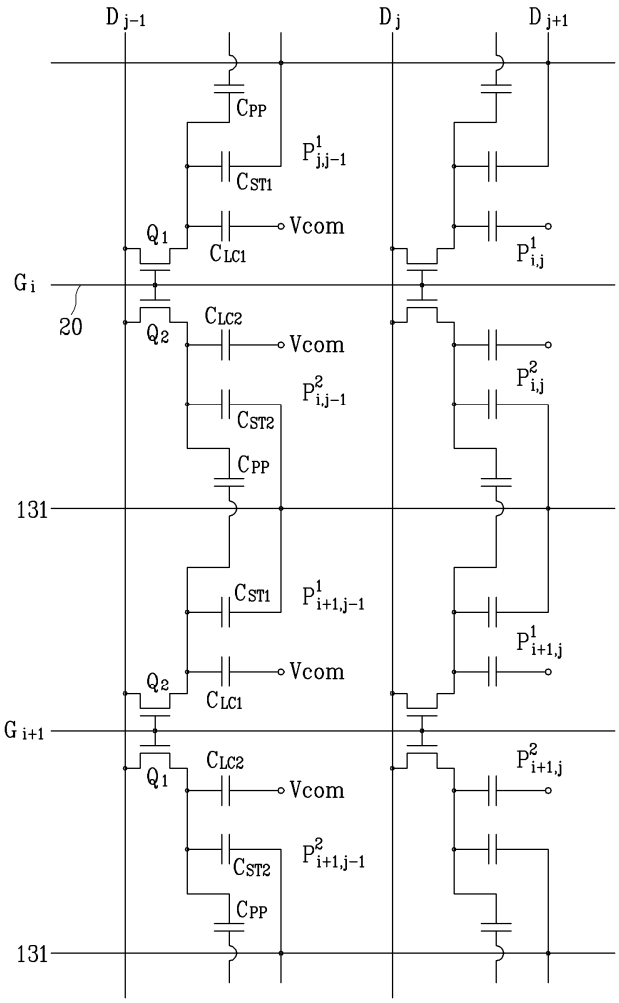
액정 표시 장치의 구동 장치.

도면

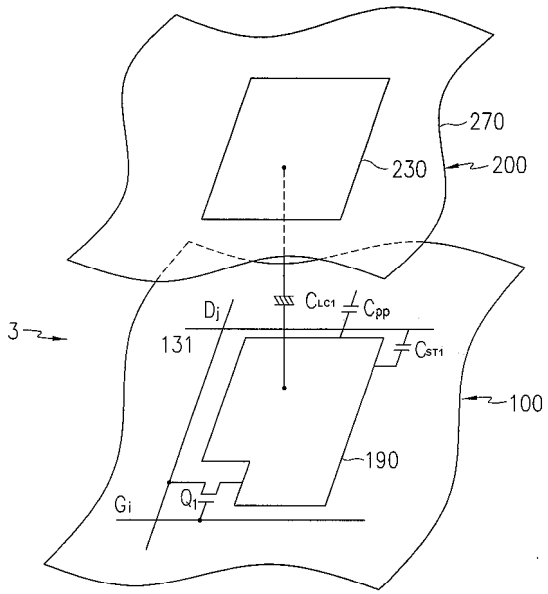
도면1


R
G
B
DE
Hsync
Vsync
CLK
신호 제어부
600
구동 전압 생성부
700
CPV
CPH
CPS
400
게이트 구동부
Von
Voff
Vcom
R',G',B'
RVS
Gn
Gn-1
G2
G1
D1
D2
D3
Dm
데이터 구동부
500
300
VSC
계조전압 생성부
800
Vcom

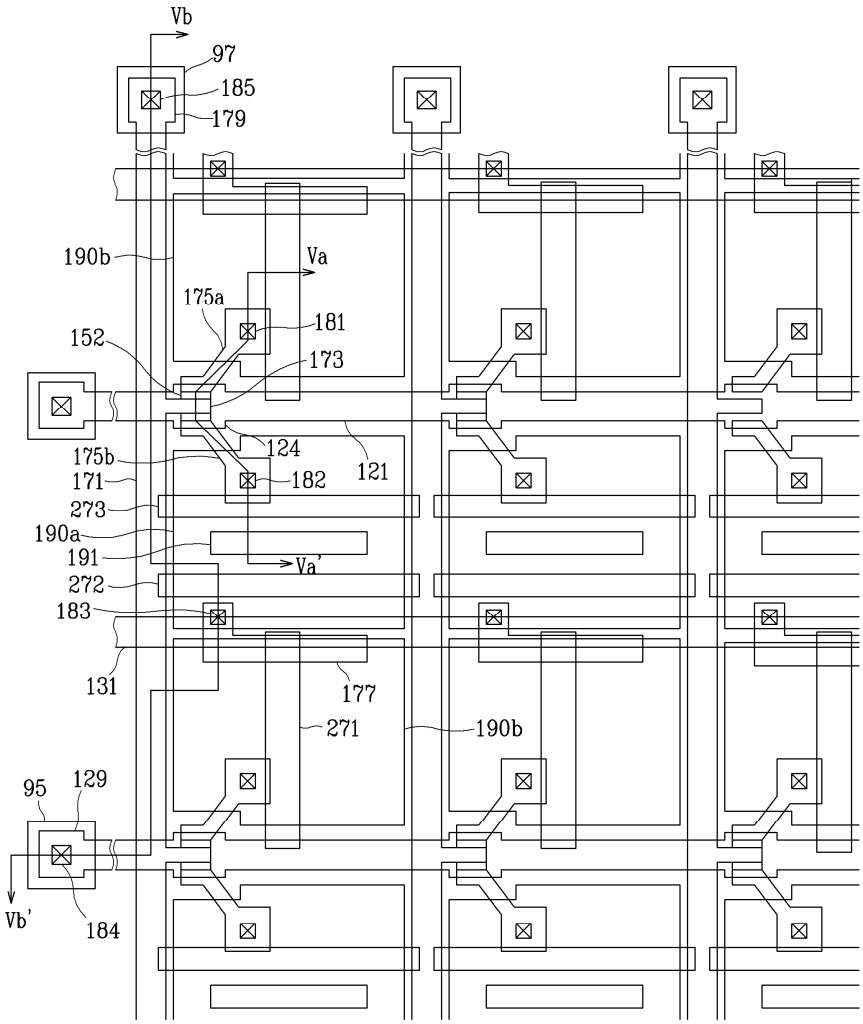
도면2


D j-1
D j
D j+1
CPP
P1 j,j-1
CST1
Vcom
Q1
CLC1
P1 i,j
Gi
20
CLC2
Q2
Vcom
P2 i,j
P2 i,j-1
CST2
CPP
131
CST1
P1 i+1,j-1
P1 i+1,j
Vcom
Q2
CLC1
G i+1
CLC2
Q1
Vcom
P2 i+1,j
P2 i+1,j-1
CST2
CPP
131

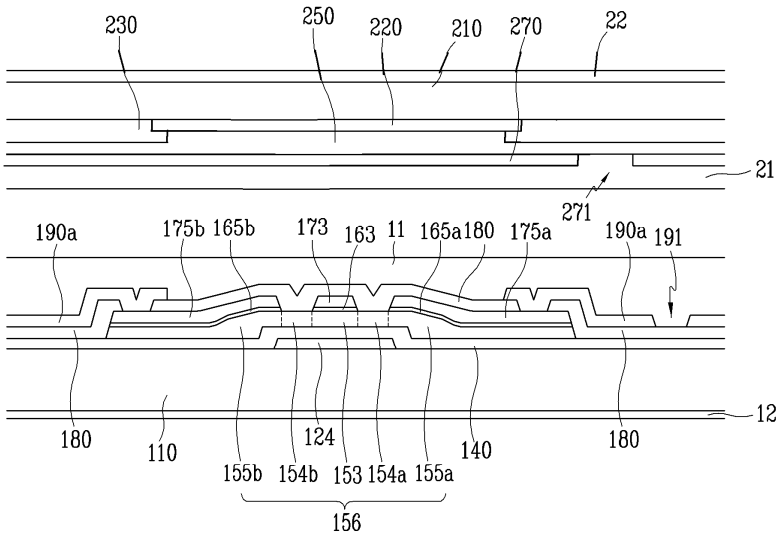
도면3


270
230
200
3
Dj
CLC1
Cpp
131
CST1
100
190
Gi
Q1

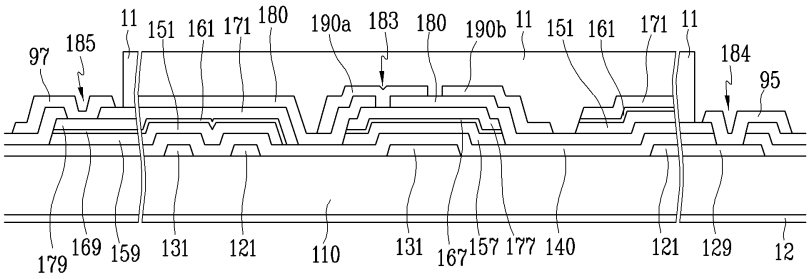
도면4


Vb
97
185
179
190b
Va
175a
181
152
173
124
175b
182
121
171
273
190a
191
Va'
272
183
131
177
271
190b
95
129
Vb'
184

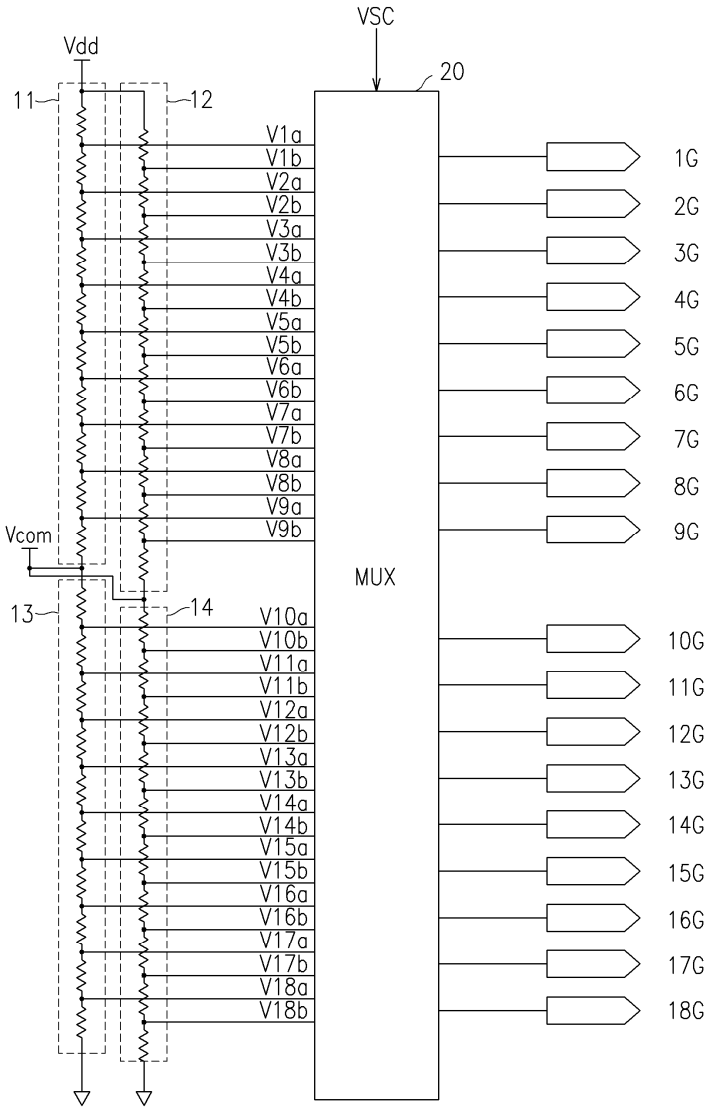
도면5a


230
250
220
210
270
22
21
271
190a
175b
165b
173
163
11
165a
180
175a
190a
191
180
110
124
140
180
12
155b
154b
153
154a
155a
156

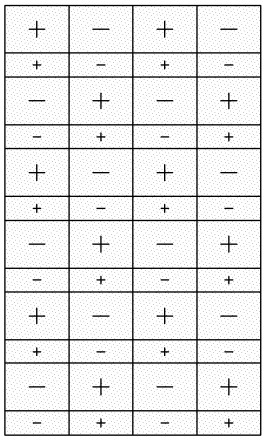
도면5b


11
151
161
171
180
190a
183
180
190b
11
151
161
171
11
97
185
184
95
179
169
159
131
121
110
131
167
157
177
140
121
129
12

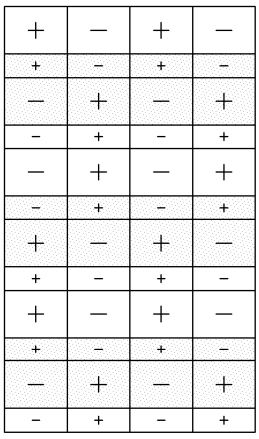
도면6


VSC
Vdd
20
11
12
V1a
V1b
V2a
V2b
V3a
V3b
V4a
V4b
V5a
V5b
V6a
V6b
V7a
V7b
V8a
V8b
V9a
V9b
Vcom
MUX
13
14
V10a
V10b
V11a
V11b
V12a
V12b
V13a
V13b
V14a
V14b
V15a
V15b
V16a
V16b
V17a
V17b
V18a
V18b
1G
2G
3G
4G
5G
6G
7G
8G
9G
10G
11G
12G
13G
14G
15G
16G
17G
18G

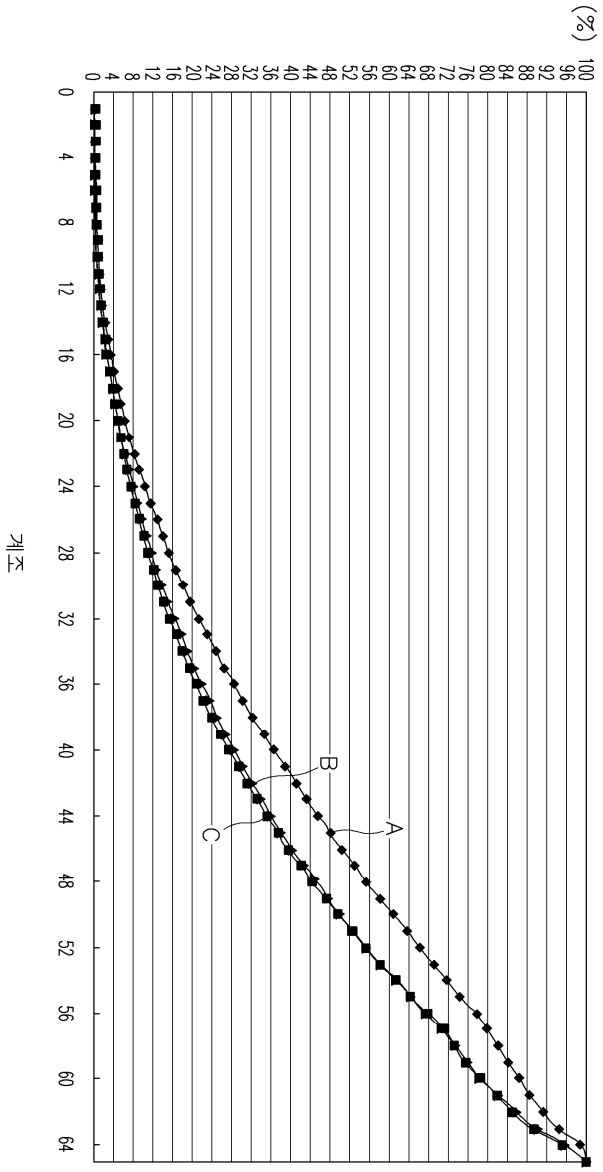
도면7a



도면7b

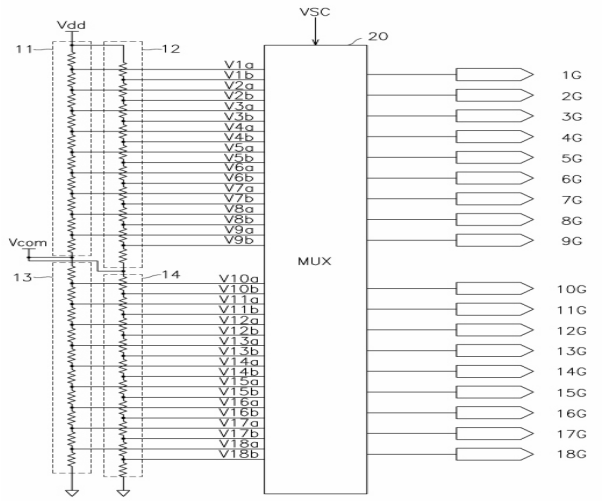


도면8


(%)
100
96
92
88
84
80
76
72
68
64
60
56
52
48
44
40
36
32
28
24
20
16
12
8
4
0
0
4
8
12
16
20
24
28
32
36
40
44
48
52
56
60
64
계조
A
B
C

专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR1020040021893A	公开(公告)日	2004-03-11
申请号	KR1020020053542	申请日	2002-09-05
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KO GYUNGJIN 고경진 HONG JOONEUL 홍준의		
发明人	고경진 홍준의		
IPC分类号	G02F1/133		
CPC分类号	G02F1/133 G02F1/136213 G09G3/3614 G09G3/3685 G09G3/3696		
外部链接	Espacenet		

摘要(译)



本发明涉及当前驱动装置，液晶显示器包括以阵列形式排列的多个像素，其连接到栅极线和数据线。该液晶显示器的驱动装置包括数据驱动器，该数据驱动器选择产生多个灰度电压的灰度电压发生器，以及多个灰度电压中的梯度信号下的灰度电压，并且灰度电压被授权为像素中的数据电压，梯度信号和信号控制单元，其具有控制梯度信号的显示的控制输入信号并控制数据驱动器。每个像素包括第一子像素和第二子像素。并且第一和第二子像素包括连接到一条和数据线中的栅极线之一的开关元件，以及连接到开关元件的液晶电容器和维持电容器。此外，第一和第二子像素包括相邻的另一个子像素，多个灰度级电压是多个第一灰度级电压，其具有连接到第一电压值的第一电压值。耦合电容器和具有与第一电压值不同的第二电压值的多个第二灰度电压大约相同的灰度级。灰度电压发生器中的至少一个是根据来自信号控制单元的控制信号的第一灰度电压，并且选择第二灰度电压并且它提供数据驱动器。这样，在彼此相邻的子像素的极性相同的情况下，在数据驱动器中授权相对低的灰度电压;相对较大的灰度电压在数据驱动器中被授权，以防在播放邻居的子像素的极性不同时;并且由于像素电压整体均匀并且补偿了亮度差异，所以改善了液晶显示器的图像质量并且提高了可视性。此外，可以补偿在授权数据信号到1点反转方法和2点反转方法的情况下产生的亮度差。液晶显示器，LCD，反转驱动，点反转，双源，可视性，透射率，渐变电压 。