(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl. [7]
G02F 1/136

(11) 공개번호 특2001-0106849
(43) 공개일자 2001년12월07일

(21) 출원번호 10-2000-0027832
(22) 출원일자 2000년05월23일

(71) 출원인 삼성전자 주식회사
윤종용
경기 수원시 팔달구 매탄3동 416

(72) 발명자 송장근
서울특별시서초구서초4동삼익아파트5동201호

(74) 대리인 유미특허법인(대표변리사김원호송만호)
김원근

심사청구 : 없음

(54) 액정 표시 장치용 박막 트랜지스터 기판 및 그의 수리 방법

요약

절연 기판 위에는 화소에 개구부를 가지는 그물 모양의 블랙 매트릭스가 서로 분리된 가로부와 세로부로 이루어져 형성되어 있으며, 블랙 매트릭스를 덮는 절연막이 형성되어 있다. 절연막 상부에는 게이트선, 게이트선에 연결되어 있는 게이트 전극을 포함하는 게이트 배선이 형성되어 있으며, 게이트 배선을 덮는 게이트 절연막이 형성되어 있다. 게이트 절연막 상부에는 반도체층 및 저항성 접촉층이 차례로 형성되어 있으며, 게이트선과 교차하여 화소를 정의하는 데이터선, 데이터선과 연결되어 있는 소스 전극 및 소스 전극과 분리되어 게이트 전극을 중심으로 소스 전극과 마주하는 드레인 전극을 포함하는 데이터 배선이 형성되어 있다. 데이터 배선은 드레인 전극을 드러내는 접촉 구멍을 가지는 보호막으로 덮여 있으며, 보호막 상부에는 접촉 구멍을 통하여 드레인 전극과 연결되어 있는 화소 전극이 형성되어 있다.

대표도
도 1

색인어
개구율, 블랙매트릭스, 단선, 수평배향, 수직배향

명세서

도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 박막 트랜지스터 기판의 구조를 도시한 배치도이고,

도 2는 도 1에서 II-II' 선을 따라 잘라 도시한 단면도이고,

도 3은 본 발명의 제2 실시예에 따른 박막 트랜지스터 기판에서 블랙 매트릭스의 구조를 도시한 평면도이고,

도 4는 본 발명의 제3 실시예에 따른 PVA 방식의 액정 표시 장치에서 화소의 구조를 개략적으로 도시한 배치도이고,

도 5a 내지 도 5d는 도 4에서 블랙 매트릭스 패턴, 게이트 배선, 데이터 배선 및 전극 패턴을 각각 도시한 평면도이고,

도 6은 본 발명의 제4 실시예에 따른 PVA (patterned vertical align) 방식의 액정 표시 장치에서 화소의 구조를 개략적으로 도시한 배치도이고,

도 7a 내지 도 7d는 도 6에서 블랙 매트릭스 패턴, 게이트 배선, 데이터 배선 및 전극 패턴을 각각 도시한 평면도이다.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치용 박막 트랜지스터 기판 및 그 수리 방법에 관한 것이다.

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 전극이 형성되어 있는 두 장의 기판과 그 사이에 삽입되어 있는 액정층으로 이루어져, 전극에 전압을 인가하여 액정층의 액정 분자들을 재배열시킴으로써 투과되는 빛의 양을 조절하여 화상을 표시하는 장치이다.

액정 표시 장치 중에서도 현재 주로 사용되는 것은 두 기판에 전극이 각각 형성되어 있고 전극에 인가되는 전압을 스위칭하는 박막 트랜지스터를 가지고 있는 액정 표시 장치이며, 두 기판 중 하나에는 박막 트랜지스터와 화소 전극이 형성되어 있으며, 나머지 다른 기판에는 컬러 필터와 블랙 매트릭스(black matrix)와 전면의 공통 전극이 형성되어 있는 것이 일반적이다.

이러한 액정 표시 장치의 휘도를 향상시키기 위해서는 패널의 높은 개구율을 확보하는 것이 중요한 과제이다. 그러나, 블랙 매트릭스는 두 기판의 정렬 오차를 고려하여 넓은 폭으로 형성하게 되는데, 개구율을 감소시키는 요인이 된다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 개구율을 확보할 수 있는 액정 표시 장치용 박막 트랜지스터 기판 및 그 제조 방법을 제공하는 것이다.

발명의 구성 및 작용

이러한 과제를 달성하기 위하여 본 발명에서는 박막 트랜지스터의 하부에 단위 화소에 개구부를 가지는 블랙 매트릭스(black matrix)를 형성한다.

더욱 상세하게, 본 발명에 따른 액정 표시 장치용 박막 트랜지스터 기판에는, 절연 기판 상부의 매트릭스 모양의 화소에 개구부를 가지고 있으며, 다수로 분리되어 있는 블랙 매트릭스가 그물 모양으로 형성되어 있다.

더욱 상세하게, 본 발명에 따른 액정 표시 장치용 박막 트랜지스터 기판에는, 절연 기판 위에 다수로 분리되어 있고 매트릭스 모양의 화소에 개구부를 가지고 있어 그물 모양인 블랙 매트릭스가 형성되어 있다. 블랙 매트릭스를 덮는 절연막 상부에는 가로 방향으로 뻗어 있는 게이트선 및 게이트선에 연결되어 있는 게이트 전극을 포함하는 게이트 배선이 형성되어 있으며, 그 상부에는 게이트 배선을 덮고 있는 게이트 절연막이 형성되어 있다. 게이트 절연막 상부에는 반도체층과 저항성 접촉층이 형성되어 있으며, 서로 분리되어 저항성 접촉층 상부에 위치하는 소스 및 드레인 전극과 소스 전극과 연결되어 있고 게이트선과 교차하여 화소를 정의하는 데이터선을 포함하는 데이터 배선이 형성되어 있다. 또한, 데이터 배선을 덮고 있는 보호막이 형성되어 있으며, 드레인 전극과 전기적으로 연결되어 있는 화소 전극이 형성되어 있다.

이때, 게이트 배선 또는 상기 데이터 배선과 동일한 층에 위치하며, 다수로 분리된 블랙 매트릭스의 사이에 형성되어 있는 버퍼막을 더 포함할 수 있다. 또한, 블랙 매트릭스는 게이트선과 중첩하는 제1 부분과 제1 부분과 분리되어 있으며, 데이터선과 중첩하는 제2 부분으로 이루어지는 것이 바람직하며, 게이트 배선 또는 데이터 배선과 중첩되어 있는 일부가 제거될 수 있다.

여기서, 블랙 매트릭스는 서로 이웃하는 화소 전극과 0.5 - 2 ㎛ 범위 정도의 폭으로 중첩되고, 화소 전극과 데이터선은 6 ㎛ 이하의 간격을 두고 형성되는 것이 바람직하다.

절연막은 산화 규소를 이용하여 형성할 수 있으며, 0.5 - 3㎛ 범위의 두께를 가지는 것이 바람직하다.

이러한 액정 표시 장치용 박막 트랜지스터 기판은 액정 분자가 기판에 대하여 수직하게 배열되어 있는 수직 배향 방식의 액정 표시 장치에 사용될 수 있으며, 액정 분자가 기판에 대하여 평행하게 배열하며, 화소 전극이 선형으로 형성되어 있고 화소 전극과 마주하는 선형의 공통 전극을 더 포함하는 수평 배향 방식의 액정 표시 장치에 사용될 수 있다.

이러한 구조에서, 게이트선 또는 데이터선이 단선되는 경우에, 게이트선과 제1 부분 또는 데이터선과 제2 부분을 단락시켜 단선된 게이트선 또는 데이터선을 수리할 수 있다.

한편, 수직 배향 방식의 액정 표시 장치는 화소 전극과 마주하여 액정 분자를 구동하기 위한 전기장을 형성하는 공통 전극이 형성되어 있는 절연 기판을 더 포함한다. 이때, 화소 전극 또는 공통 전극은 액정 분자의 기우는 방향을 분산시켜 액정 분자를 분할 배향시키기 위한 하나 이상의 개구부 패턴을 가질 수 있으며, 개구부 패턴은 액정 분자의 기우는 방향을 4 방향으로 분산시켜 액정 분자를 분할 배향하도록 형성되는 것이 바람직하다.

그러면, 첨부한 도면을 참고로 하여 본 발명의 실시예에 따른 액정 표시 장치용 박막 트랜지스터 기판 및 그 수리 방법에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.

먼저, 도 1 내지 도 3을 참고로 하여 본 발명의 실시예에 따른 박막 트랜지스터 기판의 구조에 대하여 상세히 설명한다.

도 1은 본 발명의 실시예에 따른 박막 트랜지스터 기판의 구조를 도시한 배치도이고, 도 2는 도 1에서 II - II' 선을 따라 잘라 도시한 단면도이다. 도 2에서는 박막 트랜지스터 기판과 마주하는 컬러 필터 기판도 함께 도시되어 있다.

먼저, 하부 절연 기판(10)의 상부에 불투명한 도전 물질 또는 질화 크롬 또는 질화 몰리브덴 등을 포함하는 단일막 또는 다층막으로 이루어진 블랙 매트릭스(90)가 형성되어 있다. 블랙 매트릭스(90)는 매트릭스 모양의 화소에 개구부를 가지고 있어 그물 모양으로 형성되어 있으며, 서로 분리되어 있고, 가로 방향으로 뻗어 있는 가로부(92)와 세로 방향으로 뻗어 있는 세로부(94)를 포함한다. 블랙 매트릭스(90)는 화소의 사이에서 누설되는 빛을 차단하는 기능을 가지며, 이후에 형성되는 박막 트랜지스터의 반도체층(40)으로 입사하는 빛을 차단하기 위해 변형된 형태를 가질 수 있다. 여기서, 블랙 매트릭스(90)를 가로부(92)와 세로부(94)로 분리하는 이유는 이후에 가로부(92) 및 세로부(94)와 각각 중첩되어 형성되는 게이트선(22) 및 데이터선(62)에 각각 전달되는 주사 신호 및 데이터 신호가 서로 간섭을 일으키거나, 신호에 대한 지연을 최소화하기 위해서이다.

기판(10)의 상부에는 블랙 매트릭스(90)를 덮는 절연막(100)이 형성되어 있다. 절연막(100)은 3.0 - 4.0 정도의 낮은 유전율을 가지는 산화 규소(SiO_X)로 형성하는 것이 바람직하며 0.5 - 3.0 ㎛ 정도로 충분한 두께를 가지는 것이 바람직하다. 왜냐하면, 블랙 매트릭스(90)로 인하여 이후에 형성되는 게이트 배선(22, 26) 및 데이터 배선(62, 65, 66)에 전달되는 신호에 대한 지연을 최소화하기 위함이다.

절연막(50) 상부에는 알루미늄(Al) 또는 알루미늄 합금(Al alloy), 몰리브덴(Mo) 또는 몰리브덴-텅스텐(MoW) 합금, 크롬(Cr), 탄탈륨(Ta), 구리(Cu) 또는 구리 합금(Cu alloy) 등의 금속 또는 도전체로 만들어진 게이트 배선이 형성되어 있다. 게이트 배선은 가로 방향으로 뻗어 있으며, 주사 신호선 또는 게이트선(22) 및 게이트선(22)의 일부인 박막 트랜지스터의 게이트 전극(26)을 포함한다. 여기서, 게이트선(22)은 후술할 화소 전극(82)과 중첩되어 화소의 전하 보존 능력을 향상시키는 유지 축전기를 이루며, 후술할 화소 전극(82)과 게이트선(22)의 중첩으로 발생하는 유지 용량이 충분하지 않을 경우 유지 용량용 배선을 추가로 형성할 수도 있다. 한편, 게이트 배선(22, 26)과 동일한 층에는 블랙 매트릭스(90)의 가로부(92)와 세로부(94) 사이에서 누설되는 빛을 차단하기 위해 이들과 중첩되어 있는 버퍼막(28)이 형성되어 있다.

절연막(100) 위에는 질화규소(SiN_x) 따위로 이루어진 게이트 절연막(30)이 게이트 배선(22, 26)을 덮고 있으며, 게이트 전극(26)의 게이트 절연막(30) 상부에는 수소화 비정질 규소(hydrogenated amorphous silicon) 따위의 반도체로 이루어진 박막 트랜지스터의 반도체층(40)이 섬 모양으로 형성되어 있다. 반도체층(40) 위에는 인(P) 따위의 n형 불순물로 고농도로 도핑되어 있는 비정질 규소 또는 미세 결정화된 규소 또는 금속 실리사이드 따위를 포함하는 저항성 접촉층(ohmic contact layer)(55, 56)이 게이트 전극(26)을 중심으로 분리되어 형성되어 있다.

게이트 절연막(30) 및 저항성 접촉층(55, 56) 위에는 저저항을 가지는 알루미늄 계열 또는 구리 계열 또는 은 계열의 도전 물질로 이루어진 데이터 배선이 형성되어 있다. 데이터 배선은 세로 방향으로 형성되어 게이트선과 단위 화소를 정의하는 데이터선(62), 그리고 데이터선(62)과 연결되어 있으며 저항성 접촉층(55) 위에 위치하는 박막 트랜지스터의 소스 전극(65) 및 데이터선부(62, 65)와 분리되어 있으며 게이트 전극(26)에 대하여 소스 전극(65)의 반대쪽의 저항성 접촉층(56)의 상부에 위치하는 박막 트랜지스터의 드레인 전극(66)을 포함한다.

데이터 배선(62, 65, 66) 위에는 보호막(70)이 형성되어 있으며, 보호막(70)은 드레인 전극(66)을 드러내는 접촉 구멍(76)을 가지고 있으며, 보호막(70)은 질화 규소나 아크릴계 따위의 유기 절연 물질로 이루어질 수 있다.

보호막(70) 위에는 박막 트랜지스터로부터 화상 신호를 받아 상판의 전극과 함께 전기장을 생성하는 화소 전극(82)이 형성되어 있다. 화소 전극(82)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 따위의 투명한 도전 물질로 만들어지며, 접촉 구멍(72)을 통하여 드레인 전극(66)과 물리적·전기적으로 연결되어 화상 신호를 전달받는다. 이때, 화소 전극(82)과 블랙 매트릭스(90)가 중첩되는 폭(b)은 0.5 - 2 ㎛ 범위가 되도록 하며, 화소 전극(82)과 데이터선(62) 사이의 간격(c)은 2 - 6 ㎛ 정도가 되도록 형성하는 것이 바람직하며, 서로 이웃하는 화소 전극(82) 사이의 간격(a)은 데이터선(62)의 폭과 두 배의 b 및 c에 의해 가변적으로 결정되며, 데이터선(62)의 금속 종류에 따라 달라질 수 있다.

한편, 도 2에서 보는 바와 같이, 하부 절연 기판(10)과 마주하는 면의 상부 절연 기판(200) 위에는 적, 녹, 청의 컬러 필터(210)가 화소에 형성되어 있으며, 그 상부에는 보호막(220)이 형성되어 있다. 이때, 보호막(220)의 필수적인 것은 아니며, 생략될 수도 있다. 또한, 보호막(220)의 상부 전면에는 화소 전극(82)과 함께 액정 분자를 구동하기 위한 전기장을 형성하는 공통 전극(230)이 형성되어 있다. 이때, 블랙 매트릭스(90)를 적, 녹, 청의 컬러 필터(210)를 기판

(200)에 형성하는 경우에는 게이트 배선(22, 26) 및 데이터 배선(62, 65, 66)에 의해 반사되는 빛을 최소화하기 위해 적, 녹, 청의 컬러 필터(210)는 4 ㎛ 이내의 좁은 간격으로 형성되는 것이 바람직하며, 이들을 서로 중첩되도록 형성될 수 있으며, 개구율에 영향을 주지 않는 범위에서 적, 녹, 청 컬러 필터(210) 사이에 반사 방지막이 추가될 수 있다.

이러한 본 발명의 제1 실시예에 따른 액정 표시 장치에서는, 화소 전극(82) 및 박막 트랜지스터가 형성되어 있는 기판(10)에 블랙 매트릭스(90)가 함께 형성되어 있어 두 기판(10, 200)에 대한 정렬을 고려하지 않아도 되므로 블랙 매트릭스(90)의 폭을 최소로 형성하여 개구율을 향상시킬 수 있다.

한편, 본 발명의 제1 실시예와 달리 게이트선(22) 및 데이터선(62)과 중첩되는 면적을 최소화하여 이들을 통하여 전달되는 신호에 대한 지연을 최소화하기 위해 블랙 매트릭스는 개구부를 가질 수 있다. 도면을 참조하여 구체적으로 설명하기로 한다.

도 3은 본 발명의 제2 실시예에 따른 박막 트랜지스터 기판에서 블랙 매트릭스의 구조를 도시한 평면도이다.

도 3에서 보는 바와 같이, 본 발명의 제2 실시예에 따른 박막 트랜지스터 기판에서, 블랙 매트릭스(90)에는 중앙부에 개구부(96)가 형성되어 있다. 이렇게 개구부(96)를 가지는 블랙 매트릭스(90)를 이용하는 경우에는 게이트 배선(22, 26, 도 1 참조) 및 데이터 배선(62, 65, 66, 도 1 참조)으로 개구부(96)를 완전히 가리도록 하여 개구부(96)를 통하여 누설되는 빛을 차단할 수 있도록 한다. 이러한 구조에서는 게이트 배선(22, 26) 및 데이터 배선(62, 65, 66)과 블랙 매트릭스(90)가 중첩되는 면적을 최소화할 수 있어 게이트 배선(22, 26) 및 데이터 배선(62, 65, 66)을 통하여 전달되는 신호에 대한 지연을 최소화할 수 있다.

이러한 본 발명의 제1 실시예에 따른 박막 트랜지스터 기판의 구조에서는 화소 전극(82)만을 가지는 구조에 대하여 예를 들었으나 공통 전극과 화소 전극이 기판에 대하여 거의 평행한 전기장을 형성하여 액정 분자를 구동하는 평면 구동 방식 또는 기판에 대하여 거의 수직하게 배열되어 있으며, 음의 유전율을 가지는 수직 배향 방식의 액정 표시 장치에도 동일하게 적용할 수 있다. 특히 평면 구동 방식의 액정 표시 장치에서는 측면 크로스토크(cross-talk)를 줄이는데 더욱 효과적이다. 왜냐하면, 측면 크로스토크는 데이터선(62)의 양쪽 부근에서 비스듬하게 입사하는 빛이 누설되어 발생하는데 블랙 매트릭스(94)가 데이터선(62) 하부에서 데이터선(62)보다 넓은 폭으로 형성되어 데이터선(62)의 하부에서 비스듬하게 입사하는 빛의 대부분을 차단하게 되므로 크로스토크를 효과적으로 줄일 수 있다. 평면 구동 방식의 액정 표시 장치에서 공통 전극과 화소 전극은 기판에 거의 평행한 전기장을 형성하기 위해 동일한 기판에 선형으로 마주하여 형성되며, 공통 전극과 화소 전극은 게이트 배선 또는 데이터 배선 또는 보호막 상부에 서로 다른 층으로 또는 동일한 층으로 형성될 수도 있다.

본 발명의 제1 및 제2 실시예에서는 서로 이웃하는 화소의 블랙 매트릭스(90) 가로부(92)가 연결되도록 형성되어 있으며, 세로부(94)가 분리되도록 형성되어 있으나, 반대로 가로부(92)를 분리되도록 형성하고 세로부(94)를 연결되도록 형성할 수도 있다. 또한, 블랙 매트릭스(90)의 가로부(92)와 세로부(94) 모두를 분리되도록 형성할 수 있다.

한편, 본 발명의 실시예에 따른 박막 트랜지스터 기판에서는 블랙 매트릭스(90)를 이용하여 단선된 배선을 수리할 수 있다. 도 1에서 보는 바와 같이, 데이터선(62)의 A 부분이 단선되는 경우에는 A 부분을 중심으로 상하에 위치하는 B 부분에 레이저를 조사하여 블랙 매트릭스(90)의 세로부(94)와 데이터선(62)을 단락시켜 단선된 데이터선(62)을 수리한다. 이때, A 부분의 상부 데이터선(62)에 전달되는 영상 신호는 B 부분을 통하여 블랙 매트릭스(90)의 세로부(94)를 경유하여 A 부분의 하부 데이터선(62)으로 전달된다. 한편, 게이트선(22)의 C 부분이 단선되는 경우에는 C 부분을 중심으로 좌우에 위치하는 D 부분에 레이저를 조사하여 블랙 매트릭스(90)의 가로부(92)와 게이트선(22)을 단락시켜 단선된 게이트선(22)을 수리한다. 이때, C 부분의 좌측 게이트선(22)에 전달되는 주사 신호는 D 부분을 통하여 블랙 매트릭스(90)의 가로부(92)를 경유하여 C 부분의 우측 게이트선(22)으로 전달된다. 이때, 다수의 단선된 부분이

발생하는 경우에는 게이트선(22) 및 데이터선(62)을 수리하기 위해서 블랙 매트릭스(90)의 가로부(92) 및 세로부(94) 각각은 화소를 단위로 다수로 분리되어 있는 것이 효과적이다.

한편, 액정 표시 장치 중에서도 전계가 인가되지 않은 상태에서 액정 분자의 장축을 상하 기판에 대하여 거의 수직을 이루도록 배열한 수직 배향 모드 액정 표시 장치는 대비비가 크기 때문에 다양하게 사용되고 있다. 이때, 광시야각 구현을 구현하기 위한 수단으로는 화소 전극(82) 또는 공통 전극(230)에 개구부 패턴을 형성하는 방법[PVA(patterned vertically aligned) 모드]와 돌기를 형성하는 방법 등이 있다. 이들은 프린지 필드(fringe field)를 형성하거나 선경사각(pretilt)를 조절하여 액정 분자의 기우는 방향을 4방향으로 고르게 분산시켜 액정 분자를 분할 배향시킴으로써 광시야각을 확보하는 방법이다. 이 중에서도 PVA 모드는 전극(82, 230)에 원하는 하나 이상의 개구부 패턴을 형성하여 원하는 모양의 프린지 필드를 형성하기 용이하다. 이러한 PVA 방식의 액정 표시 장치에서도 블랙 매트릭스(90)를 기판(10)의 상부에 박막 트랜지스터와 함께 형성하여 개구부를 증가시킬 수 있으며, 도면을 참조하여 구체적으로 설명하기로 한다.

도 4는 본 발명의 제3 실시예에 따른 PVA 방식의 액정 표시 장치에서 화소의 구조를 개략적으로 도시한 배치도이고, 도 5a 내지 도 5d는 도 4에서 블랙 매트릭스 패턴, 게이트 배선, 데이터 배선 및 전극 패턴을 각각 도시한 평면도이다.

도 4 및 도 5a 내지 도 5d에서 보는 바와 같이, 대부분의 구조는 제1 실시예와 유사하다.

도 4 및 도 5a에서 보는 바와 같이, 화소에 개구부를 가지는 블랙 매트릭스 패턴(90)은 가로부(92)와 세로부(94)를 포함한다. 제1 실시예와 다르게, 서로 이웃하는 화소의 블랙 매트릭스 패턴(90) 가로부(92)가 서로 분리되어 있다.

도 4 및 도 5b에서 보는 바와 같이, 게이트 배선은 가로 방향으로 형성되어 있는 게이트선(22) 및 게이트선(22)의 일부인 박막 트랜지스터의 게이트 전극(26)을 포함한다. 또한, 게이트 배선은 화소 전극(82)과 중첩되어 유지 용량을 형성하기 위한 유지 전극(25)을 포함하며, 유지 전극(25)은 유지 용량을 충분히 확보하기 위해 돌출부(251)를 가진다. 게이트 배선(22, 26, 25, 251)과 동일한 층에는 다수로 분리되어 있는 블랙 매트릭스(90)의 세로부(94) 사이에서 누설되는 빛을 차단하기 위한 제1 버퍼막(28)이 블랙 매트릭스(90)의 세로부(94) 사이에 대응하는 부분에 형성되어 있다.

도 4 및 도 5c에서 보는 바와 같이, 데이터 배선은 세로 방향으로 뻗어 있으며 게이트선(22)과 교차하여 화소를 정의하는 데이터선(62), 데이터선(62)에 연결되어 있으며 게이트 전극(26) 상부까지 연장되어 있는 소스 전극(65) 및 게이트 전극(26)을 중심으로 소스 전극(65)과 마주하는 드레인 전극(66)을 포함한다. 또한, 데이터 배선(62, 65, 66)은 유지 전극(25)에 대응하는 부분에 위치하며, 이후의 화소 전극(82)과 전기적으로 연결되어 유지 전극(25)과 함께 유지 용량을 형성하는 유지 전극용 패턴(64)을 포함한다. 데이터 배선(62, 65, 66, 64)과 동일한 층에는 다수로 분리되어 있는 블랙 매트릭스(90)의 가로부(92) 사이에서 누설되는 빛을 차단하기 위한 제2 버퍼막(68)이 블랙 매트릭스(90)의 가로부(92) 사이에 대응하는 부분에 형성되어 있다. 여기서, 도면 부호 76 및 74는 드레인 전극(66)과 유지 전극용 패턴(64)을 드러내는 보호막(70, 도 2 참조)의 접촉 구멍을 나타낸 것이다. 이러한 접촉 구멍(76, 74)을 통하여 드레인 전극(66)과 유지 전극용 패턴(64)은 이후의 화소 전극(82)과 전기적으로 연결된다.

도 4 및 도 5d에서 보는 바와 같이, 화소 전극(82)에는 화소 전극(82)의 중앙부를 가로 방향으로 가로지르는 제1 개구부(81)가 형성되어 있다. 또한, 제1 개구부(81)를 중심으로 상부의 화소 전극(82) 중앙부를 가로 또는 세로 방향으로 가로지르는 제2 개구부(83)가 형성되어 있으며, 제1 개구부(81)를 중심으로 하부의 화소 전극(82) 중앙부를 가로 또는 세로 방향으로 가로지르는 제3 개구부(85)가 형성되어 있다. 여기서, 도면 부호 232 및 234는 각각 제2 개구부(8

3)를 중심으로 상하 또는 좌우의 양쪽에 위치하며 공통 전극(230, 도 2 참조)에 형성되어 있는 제4 및 제5 개구부이며, 도면 부호 231 및 233은 각각 제 3 개구부(85)를 중심으로 상하 또는 좌우의 양쪽에 위치하며 공통 전극(230, 도 2 참조)에 형성되어 있는 제6 및 제7 개구부를 지시한 것이다.

이러한 본 발명의 실시예에 따른 PVA 방식의 액정 표시 장치의 구조에서는 앞에서 설명한 바와 같이, 블랙 매트릭스(90)의 가로부(92) 및 세로부(94)가 다수로 분리되어 있어 게이트 배선 및 데이터 배선의 단선을 용이하게 수리할 수 있으며, 블랙 매트릭스(90)를 박막 트랜지스터와 함께 형성함으로써 그렇지 않은 경우보다 개구율을 10% 정도 향상시킬 수 있었다.

본 발명의 실시예에서 개구부는 직선 또는 사각형 모양으로 형성되어 있지만, 다양한 모양으로 변형시킬 수도 있다. 또한, 하나 이상의 화소를 이용하여 액정 분자의 기우는 방향이 4방향이 되도록 형성할 수도 있고, 박막 트랜지스터의 위치 또는 모양을 변형시킬 수 있으며, 도면을 참조하여 구체적으로 설명하기로 한다.

도 6은 본 발명의 제4 실시예에 따른 PVA 방식의 액정 표시 장치에서 화소의 구조를 개략적으로 도시한 배치도이고, 도 7a 내지 도 7d는 도 6에서 블랙 매트릭스 패턴, 게이트 배선, 데이터 배선 및 전극 패턴을 각각 도시한 평면도이다. 도 6 및 도 7a 내지 도 7d에서는 서로 이웃하는 4개의 화소를 도시한 도면이다.

도 6 및 도 7a 내지 도 7d에서 보는 바와 같이, 대부분의 구조는 제3 실시예와 동일하다.

단, 상하 또는 좌우의 서로 이웃하는 두 개의 화소를 이용하여 액정 분자의 기우는 방향이 4방향이 되도록 화소가 배치되어 있다. 이때, 도 6 및 7a 내지 7d에서 보는 바와 같이, 블랙 매트릭스(90)는 상하로 서로 이웃하는 화소에 대하여 하나의 개구부를 가지도록 형성되어 있으며, 유지 전극(25)은 서로 이웃하는 화소열 사이에 형성되어 있으며, 서로 이웃하는 화소열의 게이트 배선(22, 26)은 유지 전극(25)을 중심으로 마주하도록 배치되어 있다. 또한, 유지 전극(25)에는 이후에 형성되는 화소 전극(82)에 가로 방향 또는 세로 방향으로 형성되어 있는 제1 내지 제4 개구부(86, 87, 88, 89)의 가장자리 모서리에서 액정 분자의 이상 구동으로 인하여 화면상에 검게 나타나서 화질을 떨어뜨리는 텍스쳐(texture)를 가려주기 위해 제4 개구부(86, 87, 88, 89)의 가장자리 모서리에 대응하도록 형성되어 있는 제1 차광막(252)이 연결되어 있다. 도면에서 점선은 제1 내지 제4 개구부(86, 87, 88, 89) 중앙부에서 액정 분자의 이상 구동으로 인하여 누설되는 빛을 차단하기 위해 제4 개구부(86, 87, 88, 89)의 중앙부에 대응하도록 형성되어 있는 제2 차광막(253)을 나타낸 것으로서 필수적인 것은 아니며, 선택적이다. 도 7d에서 도면 부호 231, 232, 233 및 234는 제3 실시예와 마찬가지로 공통 전극(230)에 형성되어 있는 개구부를 나타낸 것이다.

발명의 효과

이와 같이, 본 발명의 실시예에 따른 박막 트랜지스터 기판 및 그 제조 방법에서 블랙 매트릭스를 박막 트랜지스터 및 배선과 함께 형성함으로써 개구율을 확보할 수 있다. 또한, 블랙 매트릭스를 이용하여 배선의 단선을 용이하게 수리할 수 있다.

(57) 청구의 범위

청구항 1.

절연 기판,

상기 절연 기판 위에 다수로 분리되어 형성되어 있으며, 매트릭스 모양의 화소에 개구부를 가지고 있어 그물 모양으로 형성되어 있는 블랙 매트릭스,

상기 블랙 매트릭스를 덮는 절연막,

상기 절연막 상부에 형성되어 있으며, 가로 방향으로 뻗어 있는 게이트선 및 상기 게이트선에 연결되어 있는 게이트 전극을 포함하는 게이트 배선,

상기 절연막 상부에 형성되어 상기 게이트 배선을 덮고 있는 게이트 절연막,

상기 게이트 절연막 상부에 형성되어 있는 반도체층,

상기 반도체층 상부에 형성되어 있는 저항성 접촉층,

서로 분리되어 상기 저항성 접촉층 상부에 형성되어 있는 소스 및 드레인 전극과 상기 소스 전극과 연결되어 있고 상기 게이트선과 교차하여 상기 화소를 정의하는 데이터선을 포함하는 데이터 배선,

상기 데이터 배선을 덮고 있는 보호막,

상기 드레인 전극과 전기적으로 연결되어 있는 화소 전극

을 포함하는 액정 표시 장치용 박막 트랜지스터 기판.

청구항 2.

제1항에서,

상기 게이트 배선 또는 상기 데이터 배선과 동일한 층에 위치하며, 다수로 분리된 상기 블랙 매트릭스의 사이에 형성되어 있는 버퍼막을 더 포함하는 액정 표시 장치용 박막 트랜지스터 기판.

청구항 3.

제2항에서,

상기 블랙 매트릭스는 상기 게이트선과 중첩하는 제1 부분과 상기 제1 부분과 분리되어 있으며, 상기 데이터선과 중첩하는 제2 부분을 포함하는 액정 표시 장치용 박막 트랜지스터 기판.

청구항 4.

제3항에서,

상기 게이트 배선 또는 상기 데이터 배선과 중첩되어 있는 상기 블랙 매트릭스의 일부는 제거되어 있는 액정 표시 장치용 박막 트랜지스터 기판.

청구항 5.

제1항에서,

상기 블랙 매트릭스는 서로 이웃하는 상기 화소 전극과 중첩되도록 형성되어 있는 액정 표시 장치용 기판.

청구항 6.

제5항에서,

상기 화소 전극과 상기 블랙 매트릭스는 0.5-2 ㎛ 범위의 폭으로 중첩되어 있는 액정 표시 장치용 박막 트랜지스터 기판.

청구항 7.

제1항에서,

상기 화소 전극과 데이터선은 2-6 ㎛ 범위의 간격을 두고 형성되어 있는 액정 표시 장치용 박막 트랜지스터 기판.

청구항 8.

제1항에서,

상기 절연막은 산화 규소를 포함하는 액정 표시 장치용 박막 트랜지스터 기판.

청구항 9.

제1항에서,

상기 절연막은 0.5-3㎛ 범위의 두께로 형성되어 있는 액정 표시 장치용 박막 트랜지스터 기판.

청구항 10.

제1항에서,

상기 액정 표시 장치용 기판은 액정 분자가 기판에 대하여 수직하게 배열되어 있는 수직 배향 방식의 액정 표시 장치에 사용되는 액정 표시 장치용 박막 트랜지스터 기판.

청구항 11.

제1항에서,

상기 액정 표시 장치용 기판은 액정 분자가 기판에 대하여 평행하게 배열하며, 상기 화소 전극이 선형으로 형성되어 있으며, 상기 화소 전극과 마주하는 선형의 공통 전극을 더 포함하는 수평 배향 방식의 액정 표시 장치에 사용되는 액정 표시 장치용 박막 트랜지스터 기판.

청구항 12.

제1항에서,

상기 화소 전극과 중첩되어 유지 용량을 형성하는 유지 전극을 더 포함하는 액정 표시 장치용 박막 트랜지스터 기판.

청구항 13.

서로 분리되어 있으며 다른 방향으로 뻗어 있는 제1 부분과 제2 부분을 포함하며, 매트릭스 모양의 화소에 개구부를 가지고 있어 그물 모양으로 형성되어 있는 블랙 매트릭스, 가로 방향으로 뻗어 있으며, 상기 블랙 매트릭스의 상기 제1 부분과 절연되어 중첩되어 있는 게이트선 및 상기 게이트선과 절연되어 교차하여 상기 화소를 정의하며 상기 블랙 매트릭스의 상기 제2 부분과 절연되어 중첩되어 있는 데이터선을 포함하는 액정 표시 장치용 박막 트랜지스터 기판에 있어서.

상기 게이트선 또는 상기 데이터선이 단선되는 경우에, 상기 게이트선과 상기 제1 부분 또는 상기 데이터선과 상기 제2 부분을 단락시켜 단선된 상기 게이트선 또는 상기 데이터선을 수리하는 단계

청구항 14.

제1 절연 기판,

상기 제1 절연 기판 위에 다수로 분리되어 형성되어 있으며, 매트릭스 모양의 화소에 개구부를 가지고 있어 그물 모양으로 형성되어 있는 블랙 매트릭스,

상기 블랙 매트릭스를 덮는 절연막,

상기 절?d1020010106848Ц?상부에 형성되어 있으며, 가로 방향으로 뻗어 있는 게이트선 및 상기 게이트선에 연결되어 있는 게이트 전극을 포함하는 게이트 배선,

상기 절연막 상부에 형성되어 상기 게이트 배선을 덮고 있는 게이트 절연막,

상기 게이트 절연막 상부에 형성되어 있는 반도체층,

상기 반도체층 상부에 형성되어 있는 저항성 접촉층,

서로 분리되어 상기 저항성 접촉층 상부에 형성되어 있는 소스 및 드레인 전극과 상기 소스 전극과 연결되어 있고 상기 게이트선과 교차하여 상기 화소를 정의하는 데이터선을 포함하는 데이터 배선,

상기 데이터 배선을 덮고 있는 보호막,

상기 드레인 전극과 상기 보호막의 접촉 구멍을 통하여 전기적으로 연결되어 있는 화소 전극을 포함하는 화소 배선,

상기 제1 기판과 마주하는 제2 절연 기판,

상기 제1 기판과 마주하는 상기 제2 기판 상부에 형성되어 있으며, 상기 화소 전극과 마주하여 액정 분자를 구동하기 위한 전기장을 형성하는 공통 전극

을 포함하는 액정 표시 장치.

청구항 15.

제14항에서,

상기 게이트 배선 또는 상기 데이터 배선과 동일한 층에 위치하며, 다수로 분리된 상기 블랙 매트릭스의 사이에 형성되어 있는 버퍼막을 더 포함하는 액정 표시 장치.

청구항 16.

제15항에서,

상기 블랙 매트릭스는 상기 게이트선과 중첩하는 제1 부분과 상기 제1 부분과 분리되어 있으며, 상기 데이터선과 중첩하는 제2 부분을 포함하는 액정 표시 장치용 박막 트랜지스터 기판.

청구항 17.

제14항에서,

상기 액정 분자는 상기 제1 및 제2 기판에 대하여 수직하게 배열되어 있는 액정 표시 장치.

청구항 18.

제14항에서,

상기 화소 전극은 상기 액정 분자의 기우는 방향을 분산시켜 액정 분자를 분할 배향시키기 위한 하나 이상의 개구부 패턴을 가지는 액정 표시 장치.

청구항 19.

제14항에서,

상기 공통 전극은 상기 액정 분자의 기우는 방향을 분산시켜 액정 분자를 분할 배향시키기 위한 하나 이상의 개구부 패턴을 가지는 액정 표시 장치.

청구항 20.

제18항 또는 제19항에서,

상기 개구부 패턴은 상기 액정 분자의 기우는 방향을 4 방향으로 분산시켜 액정 분자를 분할 배향하는 액정 표시 장치.

청구항 21.

제20항에서,

상기 화소 전극과 중첩되어 유지 용량을 형성하는 유지 전극을 더 포함하는 액정 표시 장치.

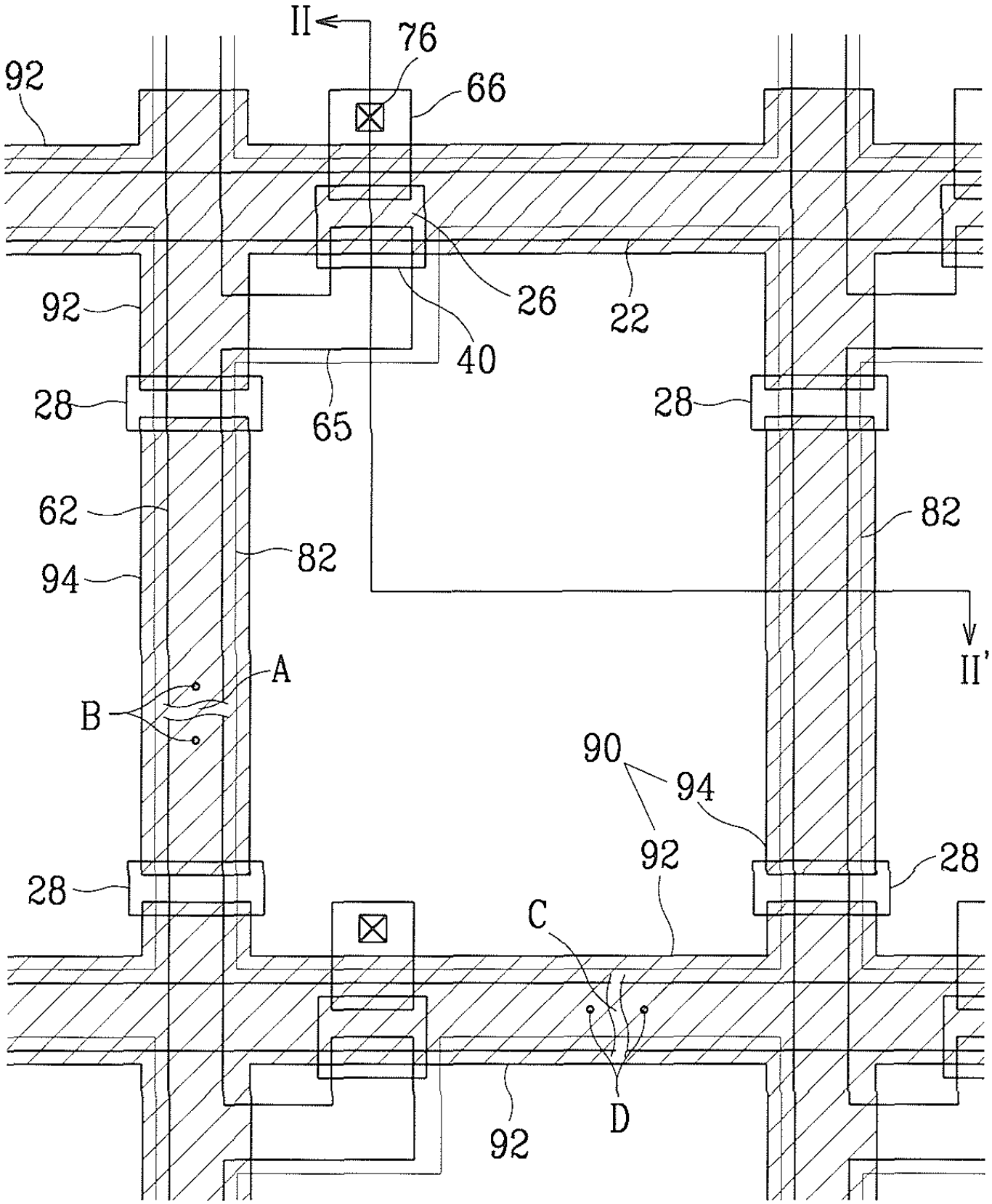
청구항 22.

제21항에서,

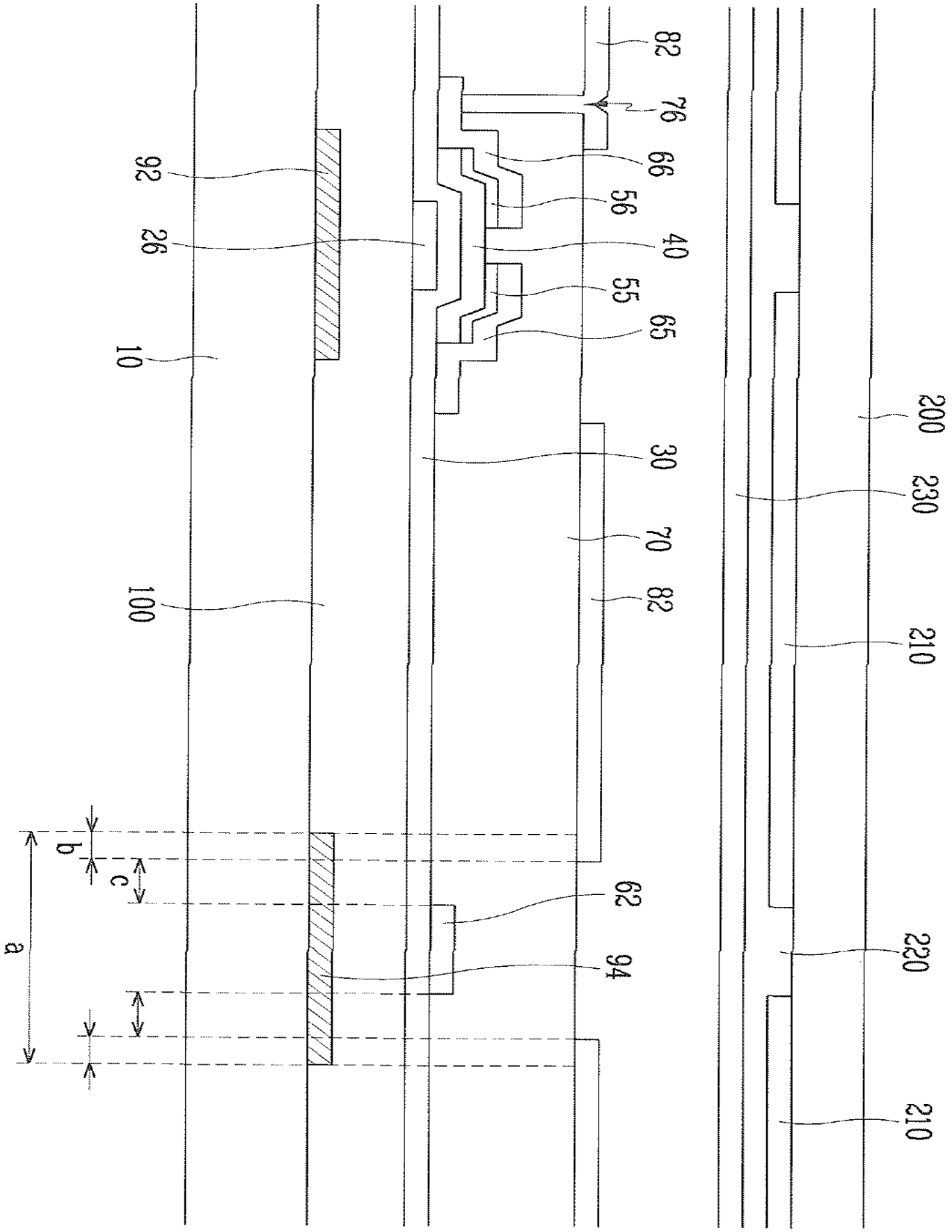
상기 개구부 패턴의 중앙부 또는 가장자리 부분에 대응하는 부분에 형성되어 있는 차광막을 더 포함하는 액정 표시 장치용 박막 트랜지스터 기판.

도면

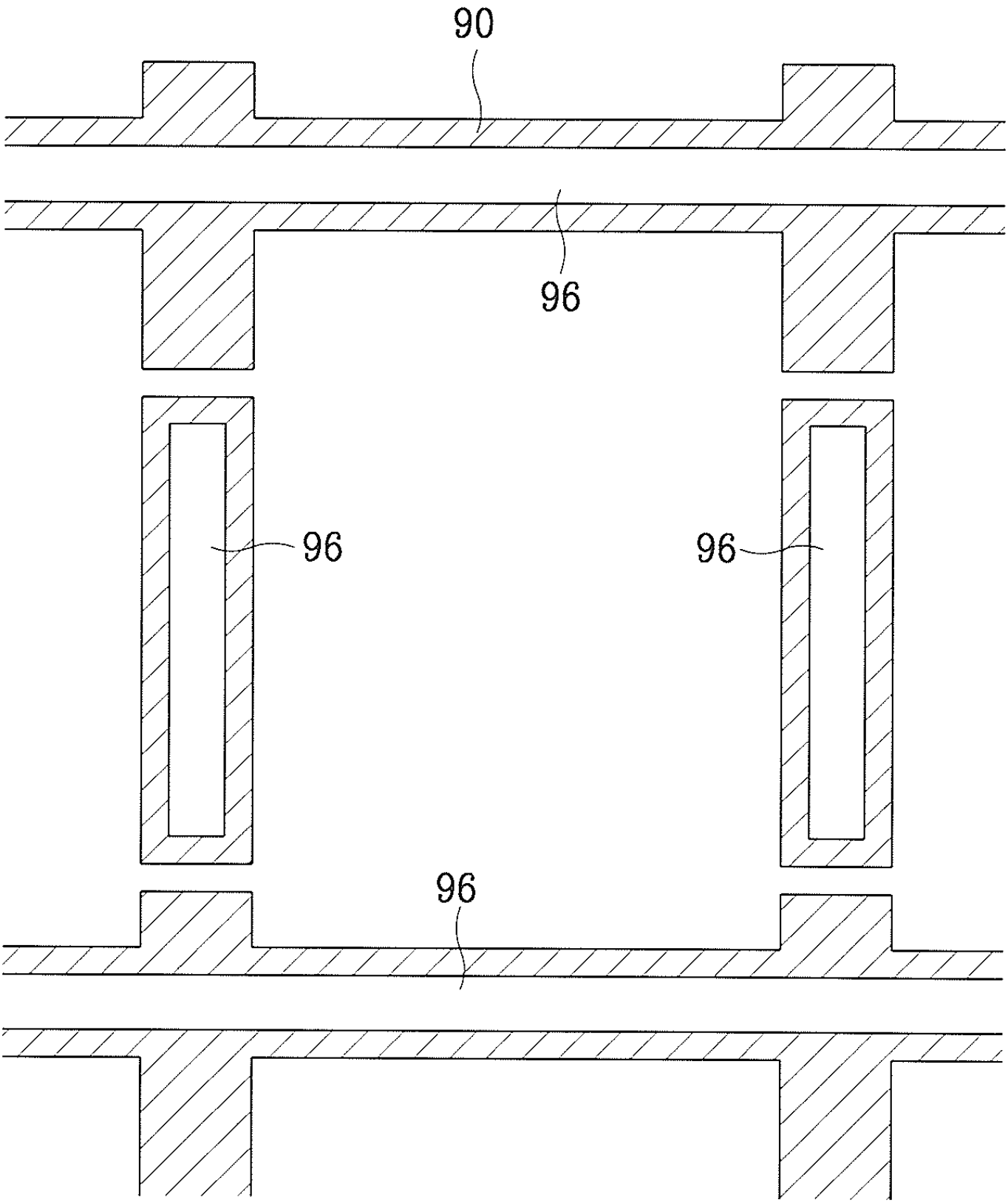
도면 1


II
76
66
92
26
22
92
40
28
65
28
62
82
82
94
II'
A
B
90
94
92
28
28
C
92
D
92

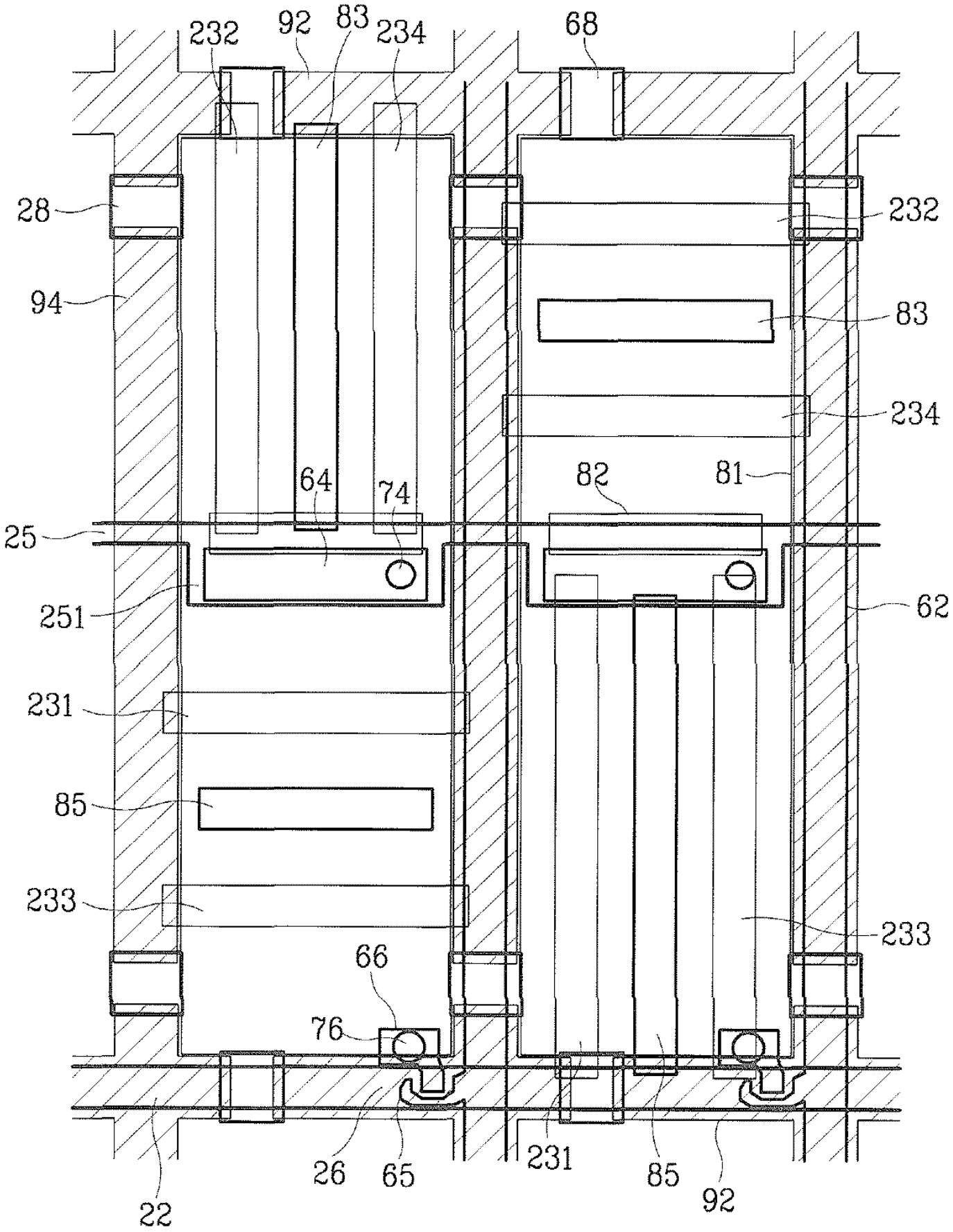
도면 2


82
76
66
56
40
55
65
92
26
10
30
70
82
100
200
230
210
220
210
62
94
a
b
c

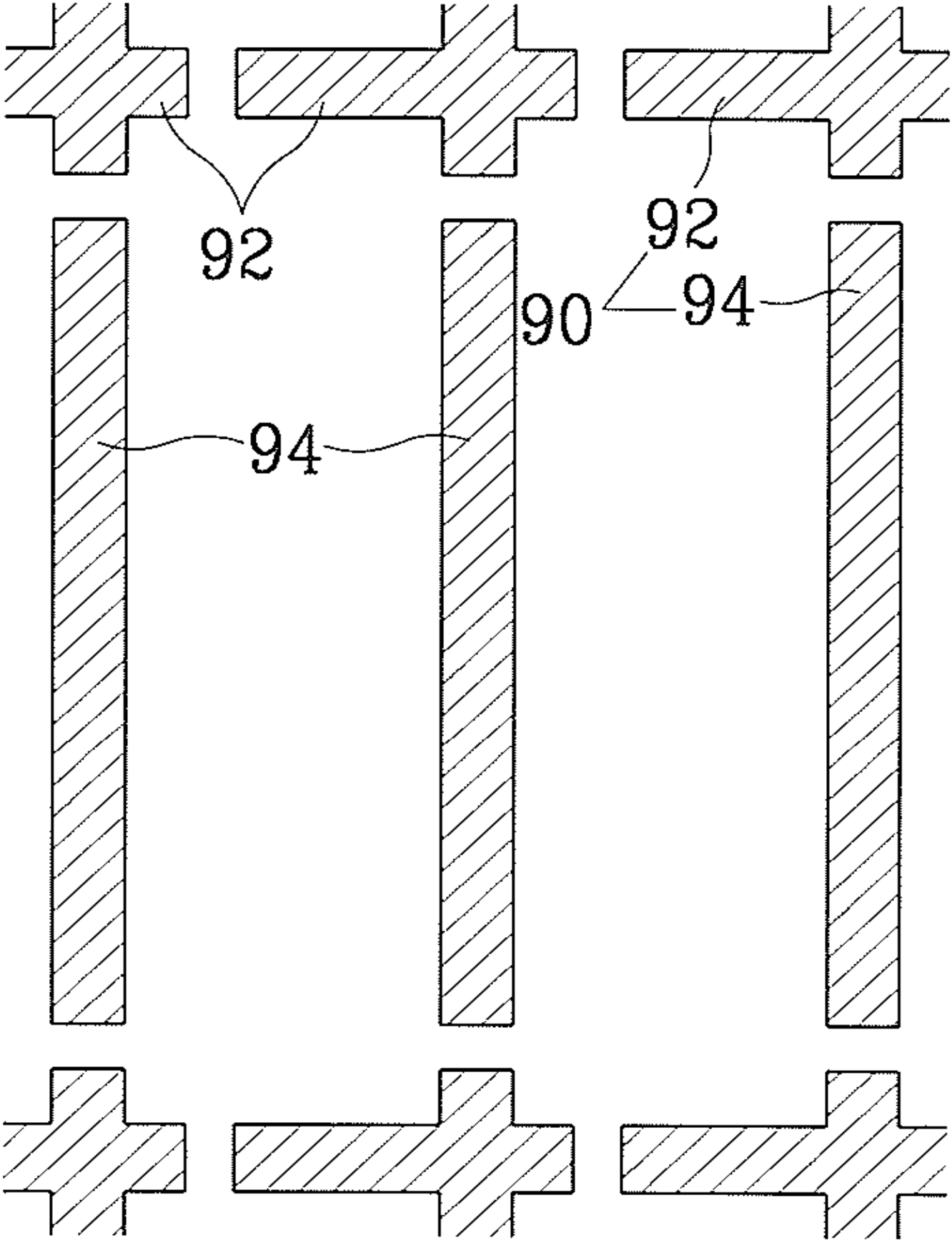
도면 3



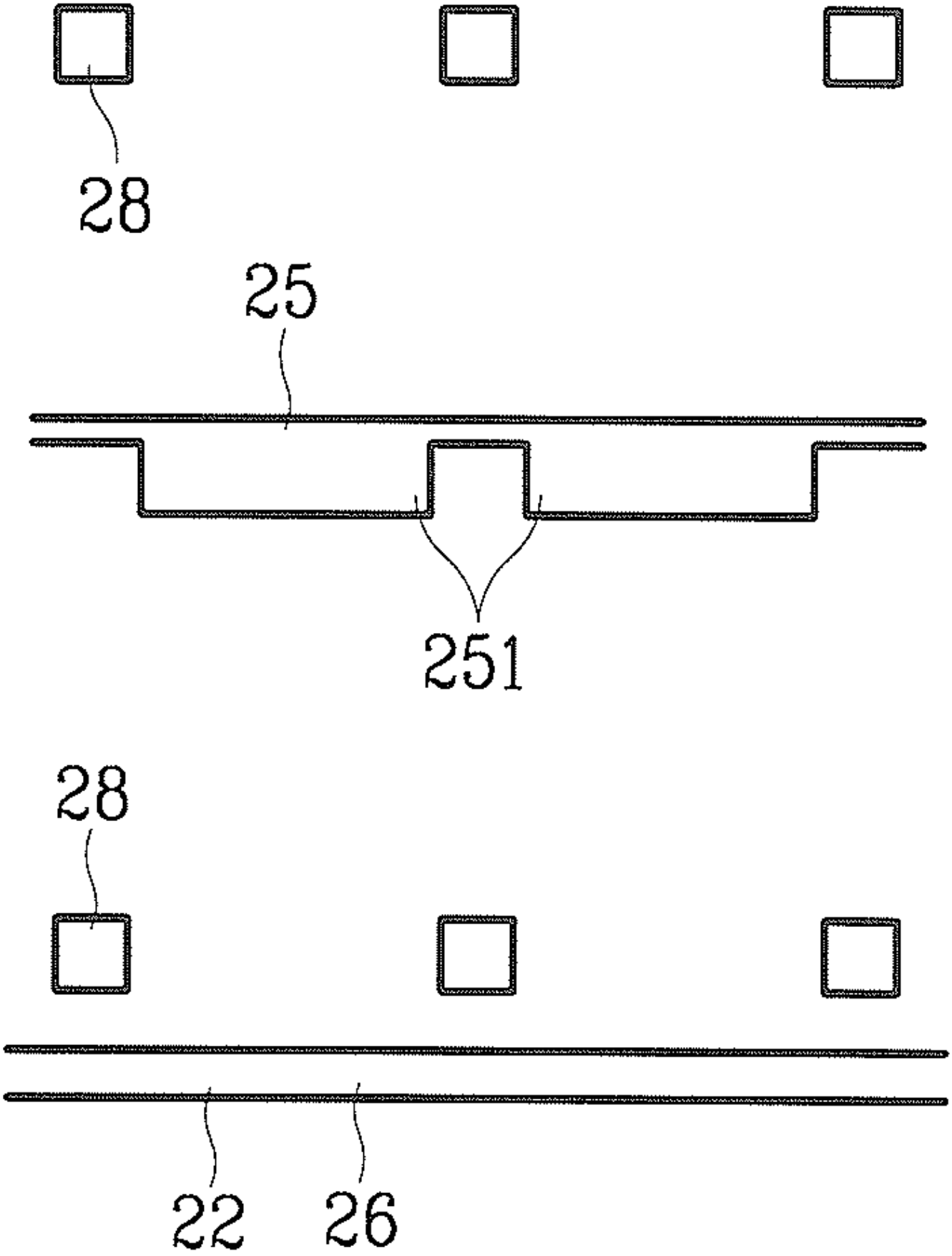
도면 4


232
92
83
234
68
28
232
94
83
234
64
74
82
81
25
251
62
231
85
233
233
66
76
22
26
65
231
85
92

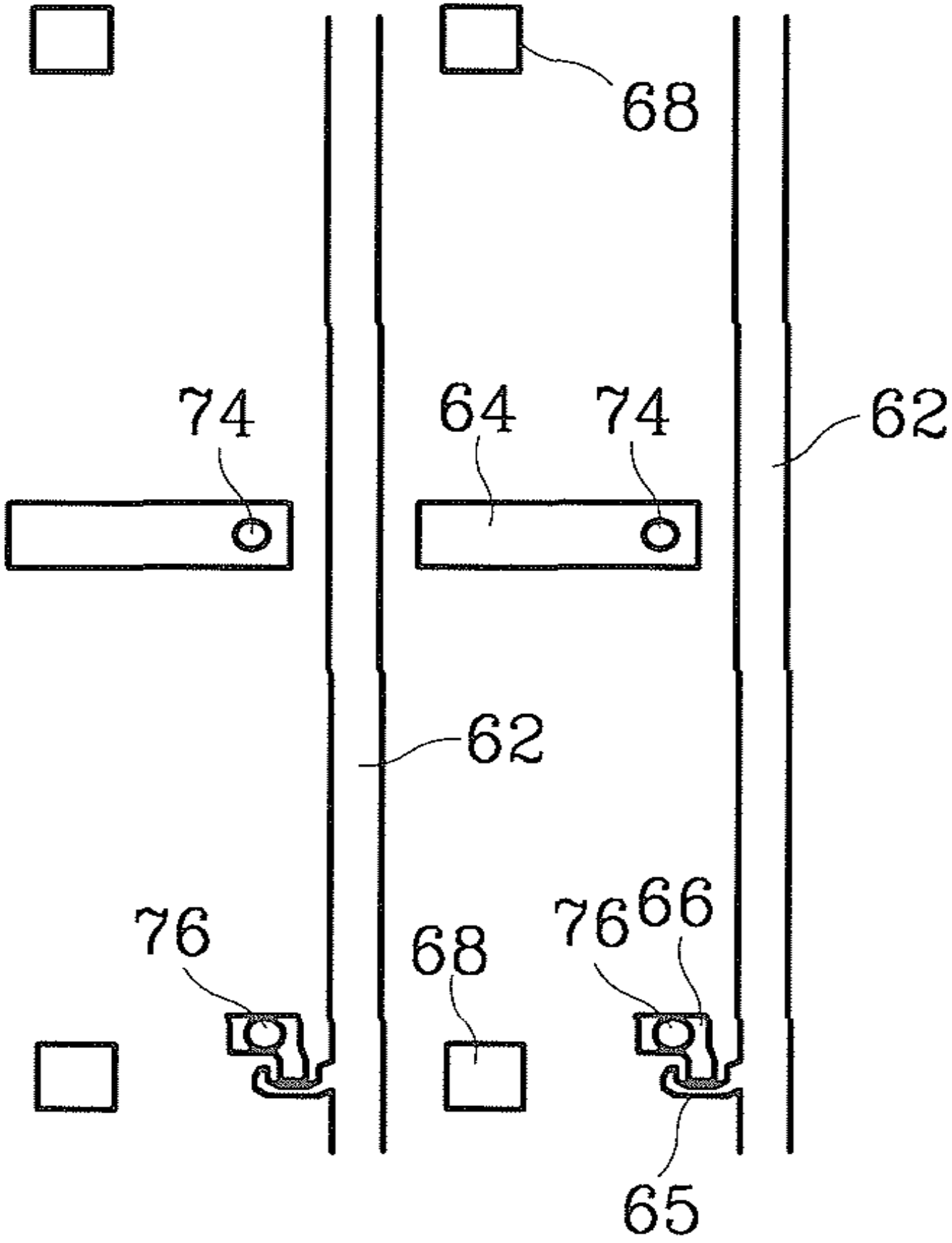
도면 5a



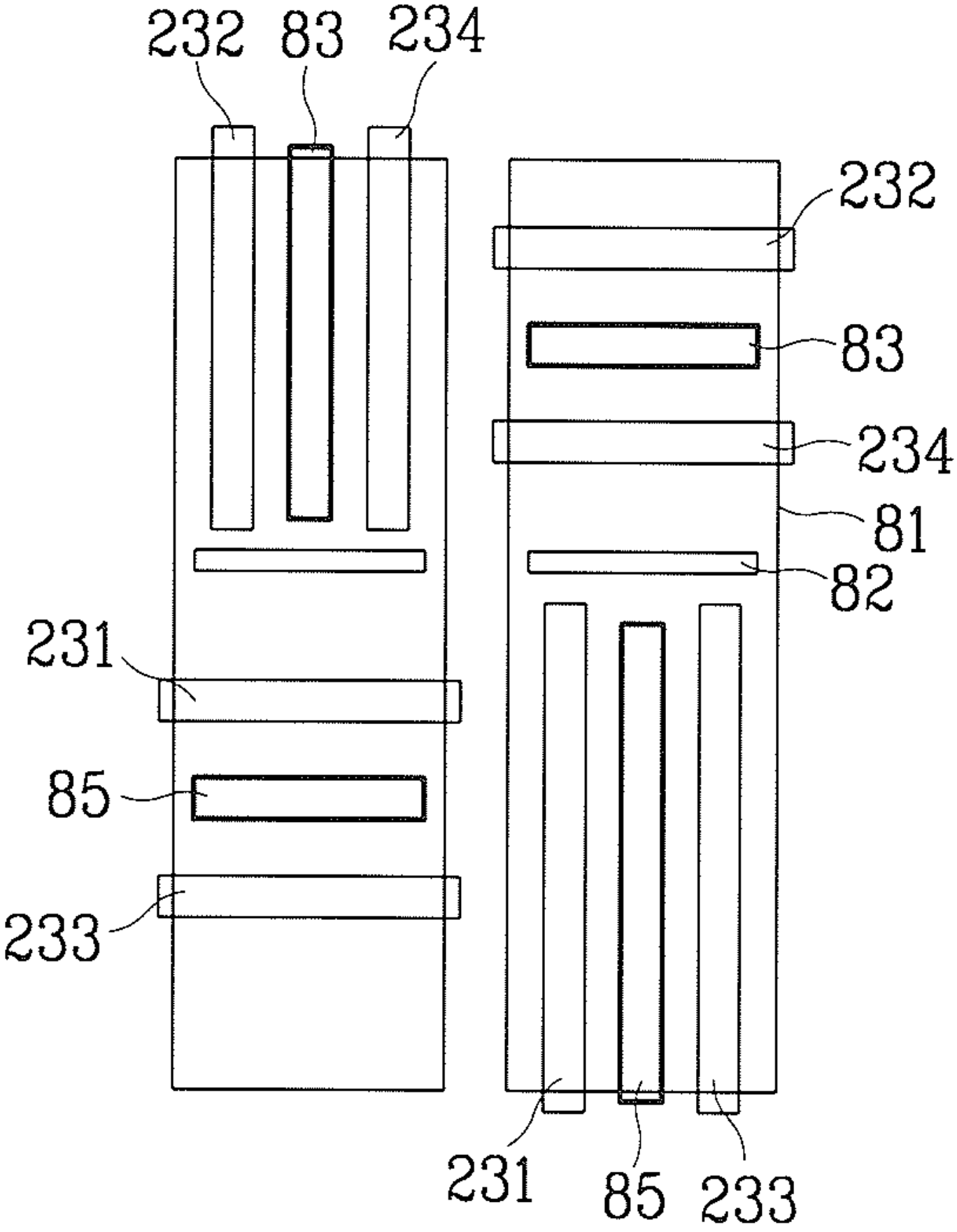
도면 5b



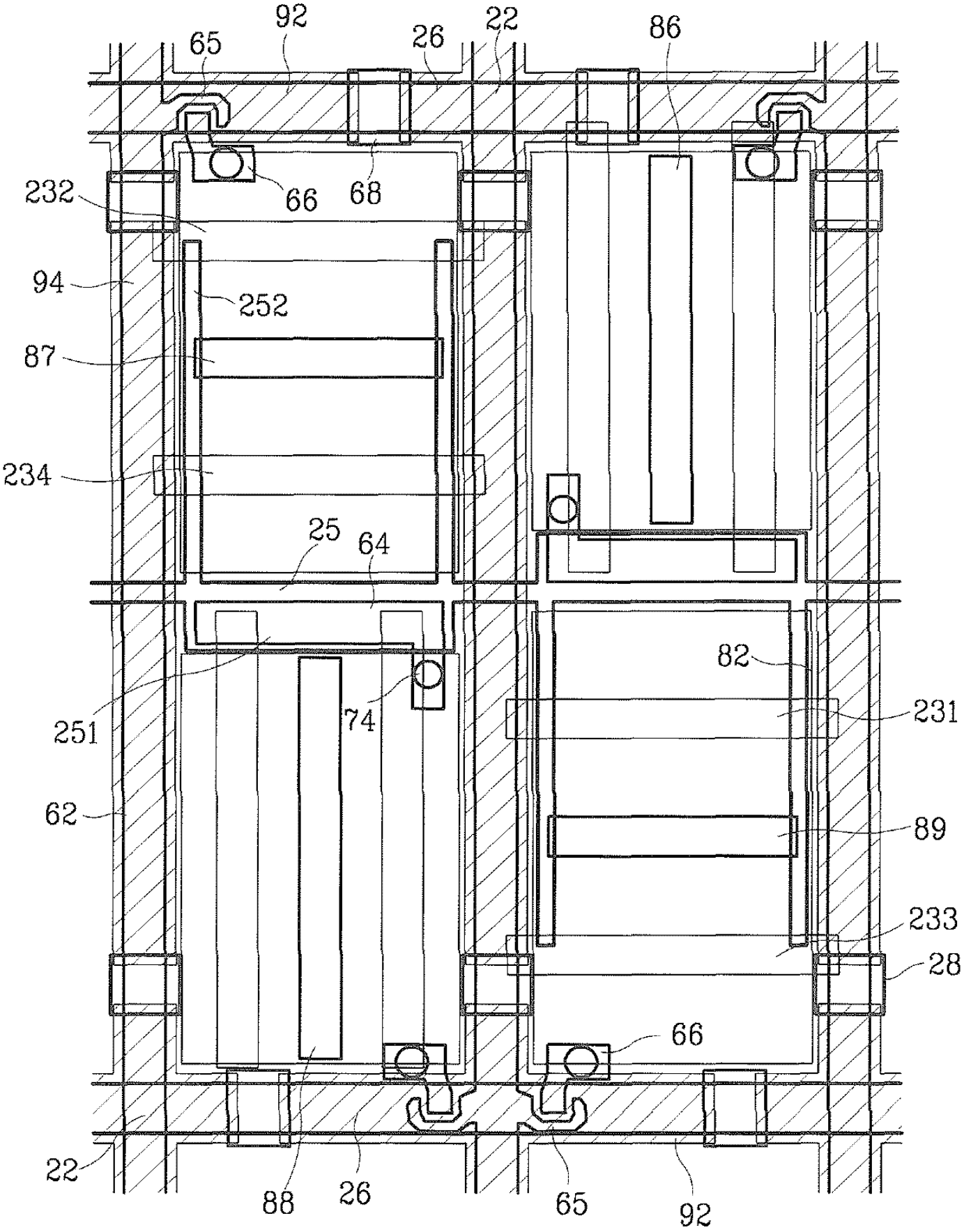
도면 5c



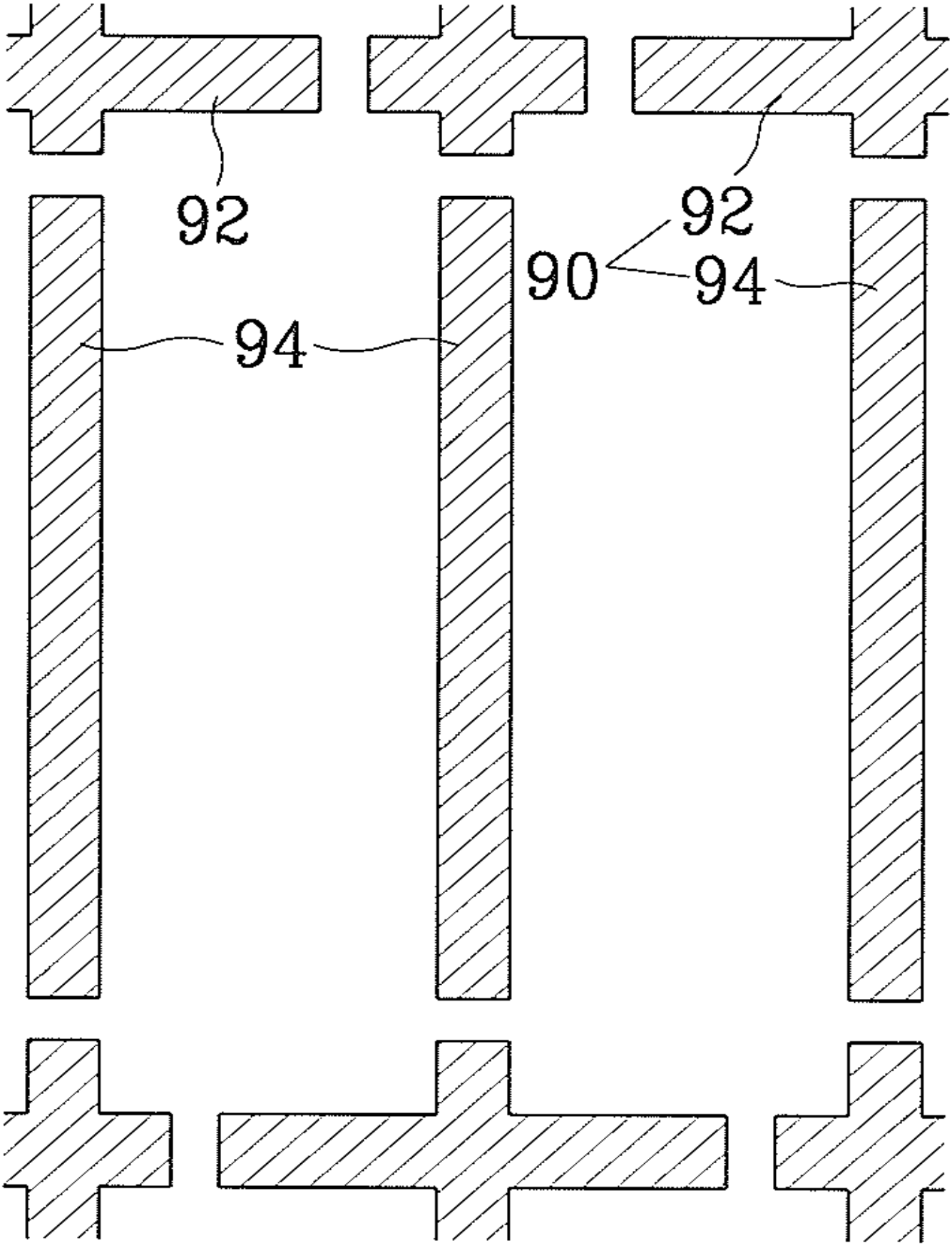
도면 5d



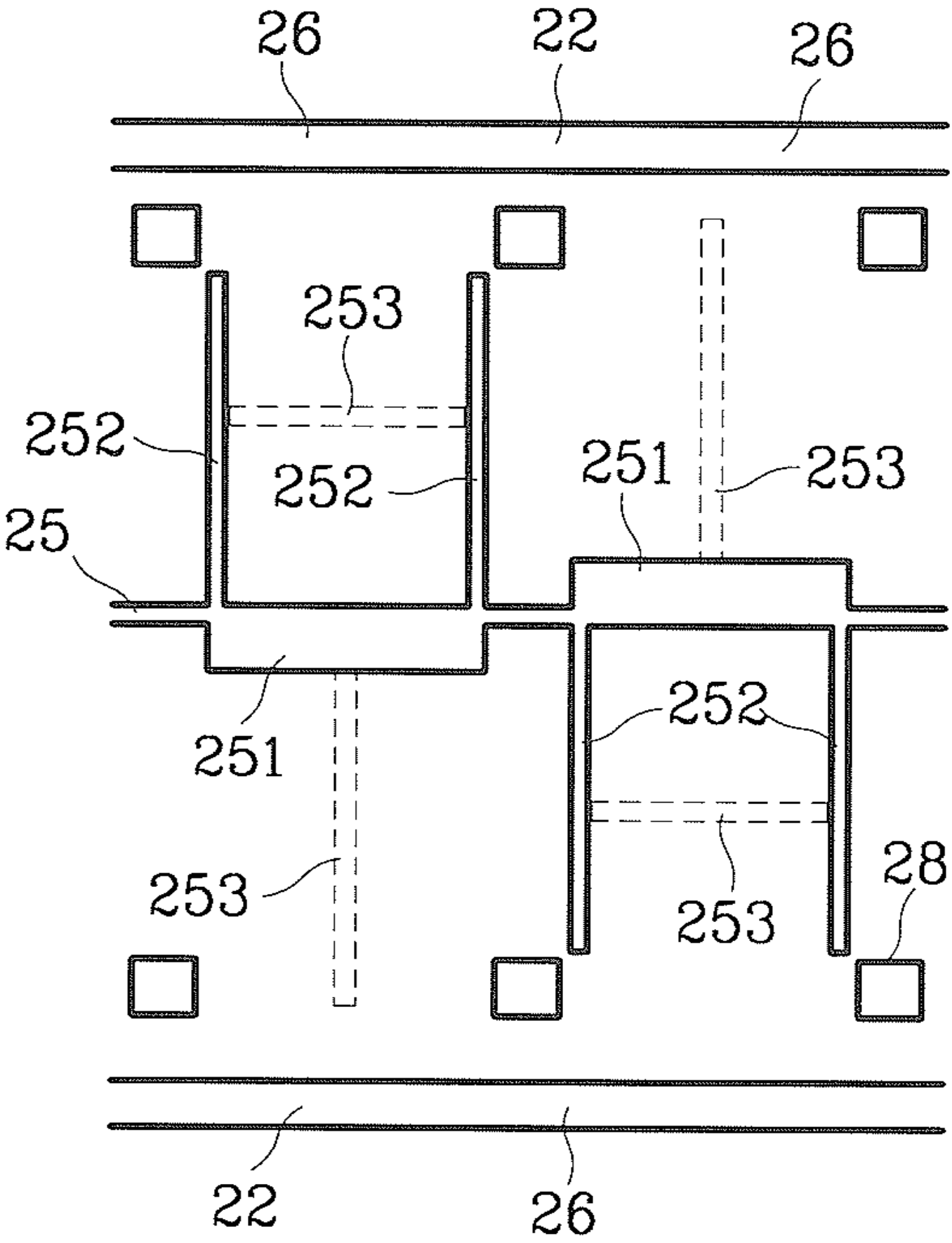
도면 6


92
65
26
22
86
232
66
68
94
252
87
234
25
64
82
251
74
231
62
89
233
28
66
22
88
26
65
92

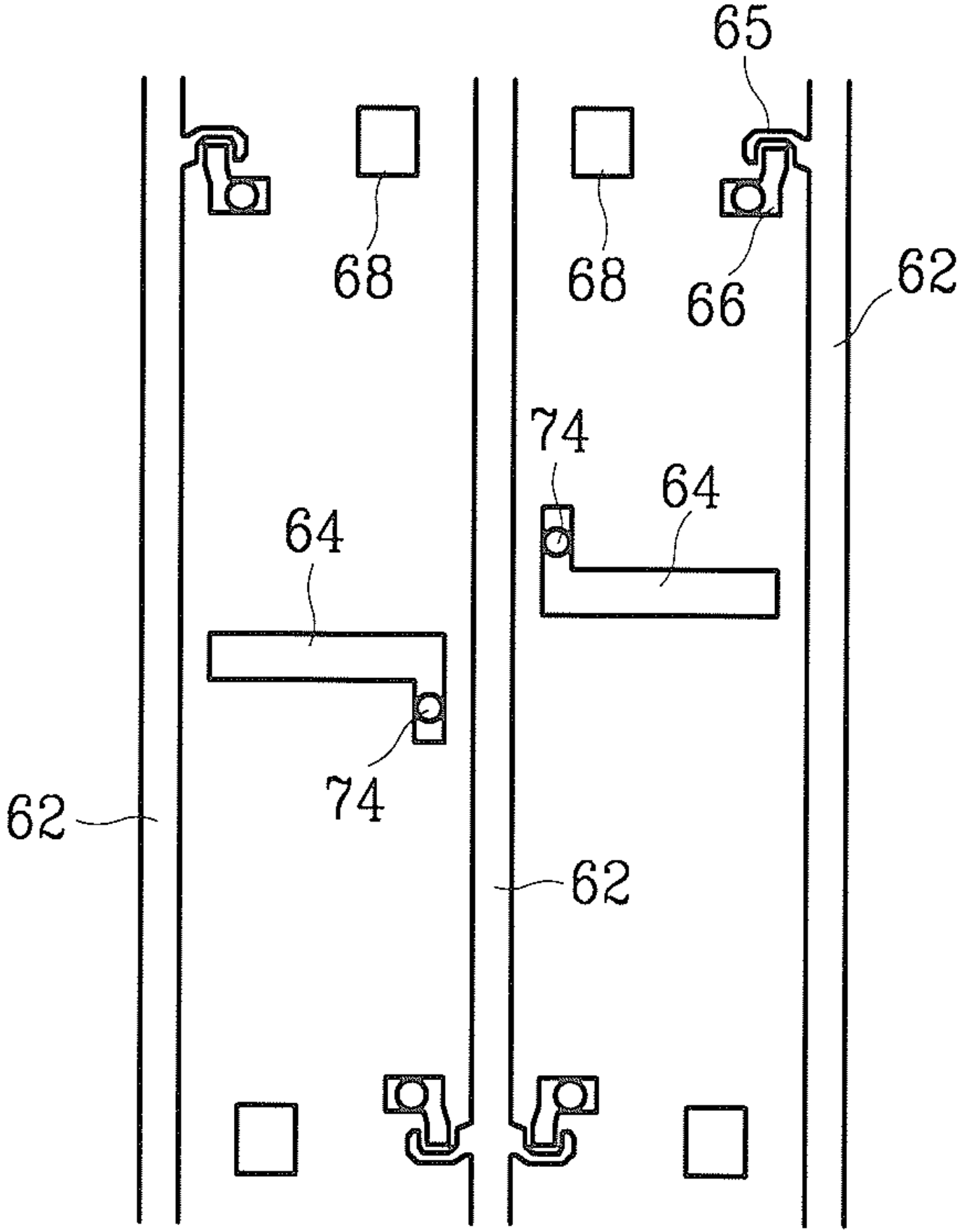
도면 7a



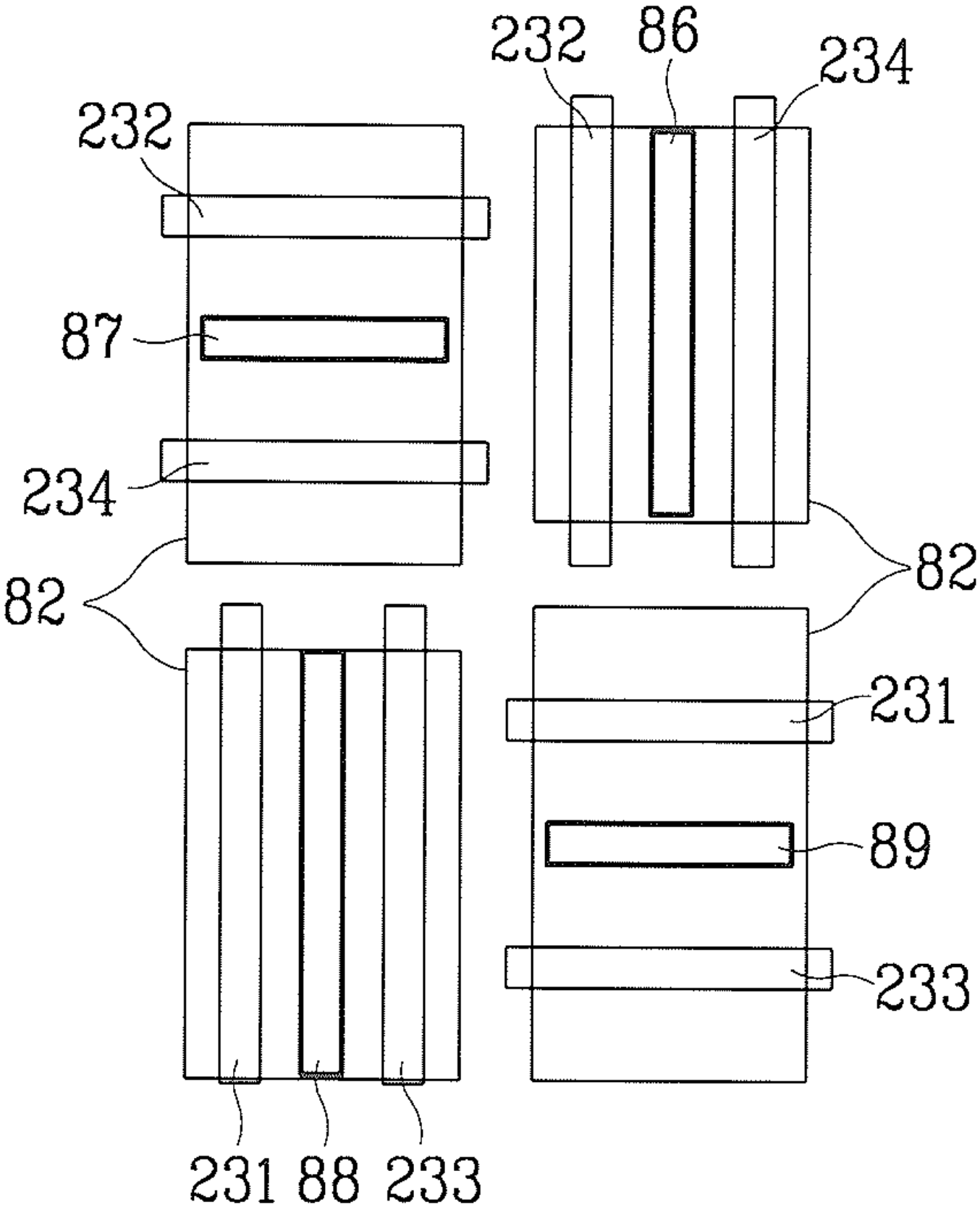
도면 7b



도면 7c



도면 7d



专利名称(译)	用于液晶显示器的薄膜晶体管基板及其修复方法		
公开(公告)号	KR10200101068 49A	公开(公告)日	2001-12-07
申请号	KR1020000027832	申请日	2000-05-23
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	SONG JANGKUN 송장근		
发明人	송장근		
IPC分类号	G02F1/1368 G02F1/1343 G02F1/1362 G02F1/1335 G02F1/13 G02F1/136		
CPC分类号	G02F1/136259 G02F1/134363 G02F1/1309 G02F1/136209 G02F2001/136263		
代理人(译)	您是我的专利和法律公司 KIM，WON GUN		
其他公开文献	KR100623989B1		
外部链接	Espacenet		

摘要(译)

在绝缘基板上，通过彼此分开的水平部分和垂直部分形成在像素中具有开口的网状黑矩阵，并形成覆盖黑矩阵的绝缘膜。在绝缘膜上形成包括栅极线和连接到栅极线的栅极的栅极线，并形成覆盖栅极线的栅极绝缘膜。在栅极绝缘层上依次形成半导体层和欧姆接触层，与栅极线交叉并限定像素的数据线，连接到数据线的源极和连接到源极的源极，并且形成包括漏电极的数据线。数据线覆盖有保护膜，该保护膜具有用于暴露漏电极的接触孔，并且在保护膜上形成通过接触孔连接到漏电极的像素电极。　　1 指数方面 孔径比，黑色矩阵，单线，水平对齐，垂直对齐