(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[7]
G09G 3/36

(11) 공개번호 특2001-0040164
(43) 공개일자 2001년05월15일

(21) 출원번호 10-2000-0062407
(22) 출원일자 2000년10월23일

(30) 우선권주장 11-301727 1999년10월22일 일본(JP)
(71) 출원인 닛본 덴기 가부시끼가이샤 가네꼬 히사시
일본국 도꾜도 미나도꾸 시바 5쪼메 7방 1고
(72) 발명자 히데히라마사노부
일본국도꾜도미나도꾸시바5쪼메7방1고닛본덴기가부시끼가이샤나이
구로하쇼위치
일본국도꾜도미나도꾸시바5쪼메7방1고닛본덴기가부시끼가이샤나이
마쓰모토세이치
일본국도꾜도미나도꾸시바5쪼메7방1고닛본덴기가부시끼가이샤나이
다무라후미노리
일본국도꾜도미나도꾸시바5쪼메7방1고닛본덴기가부시끼가이샤나이
(74) 대리인 조의제

심사청구 : 있음

(54) 내면절환모드액정디스플레이장치

요약

내면절환모드LCD패널은, 각각에 주사선들(G1, G2. ...)의 각각의 양 단부에 주사신호가 제공되는 복수개의 주사단자들(GL1, GL2. ...)을 갖는다. 화소들(302)의 공통전극(306)에 연결된 공통단자 및 한 블록의 주사단자들(GL1, GL2,...)은 화소들(302)들 사이의 균일한 구동전압을 얻기 위해 단자블럭(BL1, BL2,...)을 형성하여, 화소들(302)간의 크로스토크를 방지하고 화소들(302) 간의 균일한 구동전압을 달성한다.

대표도

도5

색인어

신호지연, 단자그룹화, 공통전극, 라인저항

명세서

도면의 간단한 설명

도 1a는 종래의 TN모드LCD패널의 단면도이고, 도 1b는 TN모드LCD패널의 시각의존도를 보여주는 사시도;

도 2는 도 1a의 LCD패널을 구비하는 전형적인 LCD패널의 각 화소에 대한 등가회로도;

도 3은 도 1a의 LCD패널을 구비하는 전형적인 LCD장치의 개략적인 정면도;

도 4a는 종래의 내면절환모드LCD패널의 단면도이고, 도 4b는 내면절환모드LCD패널의 시각의존도를 보여주는 사시도;

도5는 내면절환모드LCD장치의 개략적인 정면도;

도 6은 도 5의 LCD장치에서 각 화소의 등가회로도;

도 7은 도 5의 LCD장치에 액정을 주입하기 위한 LCD패널의 주입부들을 보여주는 전체도;

도 8은 도 5에 보여진 LCD패널의 부근부에서 신호선들 및 전극들의 단자들의 배열을 보여주는 정면도;

도 9는 도 5에 보여진 LCD패널의 주변영역에서 단자들 및 화소영역들간의 연결들을 도시하는 개략적인 정면도; 및

도 10은 도 9의 구성으로부터의 변형이다.

※도면의 주요부분에 대한 부호의 설명

201, 202 : 패널 301 : LCD패널

302 : 화소 303a, 303b : 게이트구동기

304 : 데이터구동기 305 : 액정층

307 : 화소전극 308 : TFT

309 : 주입부 310, 311 : 공통전극선

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 내면(in-plane)절환모드액정디스플레이장치에 관한 것으로서, 보다 상세하게는 균일한 밝기 및 고화질을 위한 그런 액정디스플레이장치의 개선에 관한 것이다.

액정디스플레이(이하, LCD라 칭함)장치들에 사용되는 LCD패널들은 대체로 액정의 모드에 의해, 액정층이 수직전계에 의해 구동되는 TN모드(비틀림 네마틱모드)LCD패널, 및 액정층이 측면전계에 의해 구동되는 내면절환모드LCD패널을 구비하는 복수개의 유형들로 분류된다.

도 1a는 TN모드LCD패널의 단면도를 보여주고, 도 1b는 TN모드LCD패널의 시각의존도를 도시하는 사시도를 보여준다. 도 1a의 TN모드LCD패널에서, 수직전계(F)는 한 세트의 전극들에 의해 액정층(100)에서 발생된다. 여기에 사용된 용어 "수직"은 액정층(100)이 전면패널(101) 및 배면패널(102)간에 끼어있는 전면 및 배면패널들(101 및 102)의 표면들에 전계가 수직함을 의미한다. 패널들(101 및 102)의 각각에는 수직전계를 발생하기 위해 전극층이 탑재된다.

보다 상세하게는, 전면패널(101)에는 액정층(100) 및 전면패널(101)의 표면 간의 계면에 공통전극(103)이 탑재됨에 반하여, 배면패널(102)에는 액정층(100) 및 배면패널(102)의 표면간의 계면에 화소들 각각을 위한 화소전극(104)이 탑재된다.

공통전극(103)은 LCD패널의 모든 화소들에 공통되며, 전면패널(101)의 전체면적상에 형성된다. 화소전극(104)은 화소들의 각각에 대해 개별적으로 배치되어 각 화소는 화소전극(104)에 공급되는 데이터에 근거하여 자체의 영상을 표시한다. 공통전극(103) 및 화소전극(104)은, 사용자가 이 투명전극들(103 및 104)을 투과하는 광에 의해 LCD패널상의 영상을 관측하도록 투명한 물질로 만들어진다.

도 1b에서 보여진 것처럼, TN모드LC층의 액정분자들(105)은 수직전계에 근거하여 패널들(101 및 102)에 대하여 똑바로 세워져 있으므로, LCD패널상의 영상은 사용자가 LCD패널을 관측하는 방향에 의존한다. 즉, LCD패널은 큰 시각의존도를 가진다. 예를 들면, 10 이상의 대비도를 갖는 영상을 제공하는 유효시각은, 패널의 수직에 대하여 상부위치에서 바라볼 때 약 30°, 하부위치에서 바라볼 때 약 20°, 및 수평방향에서 바라볼 때 약 ±45°로 제한된다.

도 2는, 도 1a에 보여진 LCD패널을 정면에서 바라본 등가회로도이다. 단일의 화소(106)는 커패시터절연막으로서 작용하는 액정층(100), 액정층(100)이 그것들간에 끼어있는 공통전극(103) 및 화소전극(104)을 갖는 등가커패시터, 및 화소전극(104)에 배치된 박막MOSFET(TFT; 107)을 구비한다. TFT(107)은 화소전극(104)에 연결된 소스, 화소들의 각 열(column)에 배치된 대응하는 신호선(D1)에 연결된 드레인, 및 화소들의 행(row)에 배치된 주사선에 연결된 게이트를 갖는다.

도 3은, 이 도면에서, 도 2의 LCD패널의 개략적인 전체정면도를 보여주며, 도 2에 보여진 복수개의 화소들(106)이 LCD패널(108)의 스크린상에 매트릭스 형태로 배열된다. 복수개의 주사선들(G1, G2,...)이 화소들(106)의 각각의 행들에 배치되는 데 반하여, 복수개의 데이터선들(D1, D2,...)이 화소들(106)의 각각의 열들에 배치된다. 주사선들(G1, G2,...)의 단자들이 LCD패널(108)의 좌측에 배치된 게이트구동기(109)의 각각의 출력단자들에 연결되는 데 반하여, 데이터선들(D1, D2,...)의 단자들은 LCD패널(108)의 상부에 배치된 데이터구동기(110)의 각각의 단자들에 연결된다. 공통전극(103)의 단자(103T)는 접지선에 연결된다.

이제, 내면절환모드LCD패널이 내면절환모드LCD패널의 더 적은 시각의존도에 기인하여 종래의 TN모드LCD패널을 대신한다. 도 4a 및 4b는 도 1a 및 도 1b의 TN모드LCD패널과 유사한 내면절환모드LCD패널을 보여준다.

도 4a에서, 화소전극들(204) 및 공통전극들(203)이 배면패널(202)상에 배치되어, 측면전계(F1)는 각 화소의 화소전극(204) 및 대응하는 공통전극(203) 간에 패널들(201 및 202) 둘 다의 표면들에 실질적으로 평행한 방향으로 형성된다. 내면절환모드LCD패널의 다른 구성들은 도 2 및 도 3에 보여진 TN모드LCD패널의 구성들과 유사하다.

도 4b에서, 액정분자들(205)은 패널들(201 및 203) 둘 다에 평행한 평면 내의 측면전계에 의해 회전된다. 이 구성은 사용자가 관측한 다른 각도들간의 대비도의 더 적은 차를 제공한다. 예를 들면, 10 이상의 대비도를 제공하는 내면절환모드LCD패널의 유효시각은 관측시 상하좌우측에서 ±70° 이다.

내면절환모드LCD패널에서, 공통전극들, 화소전극들, 공통전극선, 주사선들 및 데이터선들은 대체로 단일

의 배면패널상에 배치된 금속막들로 만들어진다. 이는, 종래의 TN모드LCD패널과 비교하여, 각 화소영역의 특정한 광투과비(또는 개구비)을 얻기 위하여 이 전극들 및 선들 대해 더 적은 폭들 또는 적은 라인피치(line pitch)를 필요로 한다.

적은 폭은 라인저항(line resistance)들을 발생하여 전극들 및 선들을 따른 전압강하를 증가시켜, 특히 대형 스크린 LCD패널에서 화소들간의 밝기의 균일성을 저하시킨다. 선들 및 전극들의 적은 라인피치는 화소들간의 크로스토크를 증가시킨다. 그러므로, 내면절환모드LCD패널의 화질이 열화된다.

발명이 이루고자하는 기술적 과제

종래의 내면절환모드LCD장치의 전술한 문제점들을 고려하여, 본 발명의 목적은, 화소들간의 전압강하를 줄여 실질적으로 동일하게 함으로써, 적은 크로스토크들, 균일한 밝기 및 고화질을 갖는 내면절환모드LCD패널을 제공하는 것이다.

발명의 구성 및 작용

본 발명은, 액정층, 및 매트릭스로 배열된 복수개의 화소들을 한정하도록 액정층이 그것들간에 끼어있는 제1 및 제2 패널들을 구비하며,

제1패널은, 각각이 화소들의 대응하는 열에 배치된 복수개의 데이터선들 각각이 화소들의 대응하는 행에 배치된 복수개의 주사선들; 복수개의 화소들에 배치되며, 화소들의 각각이 화소전극, 공통전극선에 연결된 공통전극, 및 화소전극에 연결된 소스, 데이터선들중의 대응하는 데이터선에 연결되는 드레인 및 주사선들중의 대응하는 주사선에 연결되는 드레인을 갖는 TFT를 구비한 공통전극선; 공통전극선의 단부에 연결된 적어도 하나의 공통단자; 각각이 데이터선들중의 대응하는 데이터선의 단부에 연결된 복수개의 데이터단자들; 각각이 주사선들중의 대응하는 주사선의 단부들 중 하나에 연결된 복수개의 제1주사단자들; 및 각각이 주사선들중의 대응하는 주사선의 단부들 중 다른 하나에 연결된 복수개의 제2주사단자들을 구비하는 내면절환모드LCD패널을 제공한다.

본 발명의 내면절환모드LCD패널에 의해, 각 주사선에 연결된 제1 및 제2주사단자들은, 각 주사선의 기생정전용량 및 기생저하에 기인한 신호지연을 감소시켜, 주사선은 종래의 내면절환모드LCD패널과 비교하여 더 적은 폭 및 작은 라인피치를 가질 수 있다.

본 발명의 전술한 및 다른 목적들, 특징들 및 이점들은 첨부한 도면들을 참조하여 다음의 상세한 설명으로부터 명확하게 될 것이다.

이제, 본 발명은 첨부한 도면들을 참조하여 더 명확하게 설명된다.

도 5를 참조하면, 본 발명의 실시예에 따른 내면절환모드LCD장치는, 복수개의 화소들(302)이 매트릭스 형태로 배열된 스크린을 갖는 LCD패널(301), LCD패널(301)의 좌우 양측 부근에 배치된 제1게이트구동기(303a) 및 제2게이트구동기(303b), 및 LCD패널(301)의 상측 부근에 배치된 데이터구동기(304)를 구비한다.

LCD패널(301)에는, 각각이 화소들(302)의 대응하는 행에 배치되는 복수개의 주사선들(G1, G2,...), 및 각각이 화소들(302)중의 대응하는 열에 배치되는 복수개의 데이터선들(D1, D2,...)이 탑재된다.

각 주사선(G1, G2,...)은 그 좌측으로는 제1게이트구동기(303a)에 연결된 좌측단자(GL1, GL2,...)에 연결되고, 또한 그 우측으로는 제2게이트구동기(303b)에 연결된 우측단자(GR1, GR2,,,,)에 연결된다. 제1 및 제2게이트구동기들(303a 및 303b)은 동일한 구성을 가지며, 동일한 게이트구동신호들을 좌측단자들(GL1, GL2,...) 및 우측단자들(GR1, GR2,,,,) 둘 다를 통해 주사선들(G1, G2,...)에 공급한다.

각 데이터선(D1, D2,...)은 데이터구동기(304)에 연결된 상부단자(DT1, DT2,...)를 갖는다. 데이터구동기(304)는 데이터신호들을 데이터단자들(DT1, DT2,...)을 통해 데이터선들(D1, D2,...)에 공급한다.

내면절환모드LCD패널(301)의 각 화소(302)는 도 4a와 관련하여 설명된 화소(206)와 유사하고, 도 4a를 참조하는 종래의 내면절환모드LCD패널의 화소에 대한 설명은 참조로서 여기에 통합된다. 괄호안의 참조번호들은 본 실시예의 내면절환모드LCD패널에 적용한다.

도 6을 참조하면, 각 화소(302)는 액정층(305), 액정층(305)이 그것들간에 끼어있는 공통전극(306) 및 화소전극(307)을 갖는 등가커패시터, 및 등가커패시터를 충전하거나 방전하기 위한 TFT(308)를 갖는다. TFT(308)는 화소전극(307)에 연결된 소스(308S), 대응하는 데이터선(D1, D2,...)에 연결된 드레인(308D), 및 대응하는 주사선(G1, G2,...)에 연결된 게이트를 구비한다. 행으로 배열된 화소들의 공통전극들(306)은 공통전극분기선(310)에 의해 서로 연결된다. 모든 행들에 대한 공통전극분기선들(310)은, LCD패널의 주변영역에 배치되고 미도시된 공통단자에 연결되는 공통전극버스선(311)에 의해 서로 연결된다.

한 쌍의 게이트구동기들(303a 및 303b)이 각 주사선(G1, G2,...)의 양측 단자들(GL1, GR1, GL2, GR2,...)에 주사신호들을 공급하는 도 5의 LCD장치의 구성은, 화소들의 각 행에서의 화소들의 수 및 주사선의 길이를 반으로 등가감소할 수 있다. 즉, 각 주사선의 기생저항 및 기생용량은 실제값들의 반으로 감소되어, 주사선을 따른 신호지연을 감소한다. 따라서, 신호지연으로 생긴 각 화소의 바람직하지 않은 직류전압성분 및 화소들간의 밝기의 불균일성이 억제된다.

대안으로, 각 주사선은 라인저항의 감소에 대응하여 더 적은 폭을 가지며, 이는 대체로 전체화소영역에 대한 영상표시의 유효화소영역의 비로써 규정되는 화소의 개구비를 상승시킨다.

도 7을 참조하면, LCD패널(301)은 액정이 LCD패널 내로 주입되는 한 쌍의 주입부들(309)을 갖는다. 주

입부들(309)은 주사선 또는 데이터선의 단자가 없는 LCD패널의 하단측에 제공된다.

본 실시예의 LCD패널(301)에서, 배향막(orientation film)의 문지름(rubbing)방향은 화소전극(307) 및 공통전극(306)간에 발생된 전계의 수직에 대하여 20±10° 각도에 있다. 배향막의 문지름방향은 액정분자들의 초기배향을 결정한다. 공통전극(306) 및 화소전극(307)의 연장방향에 대한 문지름방향의 각도는 액정층(305)의 고투과를 달성하는 경우에는 더 높은 값으로 선택되고, 액정층(305)의 더 우수한 응답을 달성하는 경우에는 더 낮은 값으로 선택된다.

주입부들(309)이 LCD패널(301)의 하단측에 제공되는 구성은, 액정분자들이 배향막의 문지름방향에 실질적으로 평행하거나 주사선의 연장방향에 실질적으로 수직한 방향으로 주입되기 때문에 초기주입 동안 액정분자들을 주입하기 위한 기간을 감소시킨다. 주입부들(309)이 단자가 배치되지 않은 측에 배치되는 구성은, 복수개의 주입부들이 서로 간섭받지 않고 배치될 수 있게 하며, 또한, 단일의 주입부와 비교하여 주입기간을 감소시킨다.

도 8을 참조하면, LCD패널(301)은 디스플레이영역(312) 및 주변영역을 구비한다. 단자들은 LCD패널(301)의 디스플레이영역(312) 바깥쪽의 주변영역에 배치되어, LCD패널(301)의 각 측면에 복수개의 그룹들(BL1, BL2...)을 형성한다. 보다 상세하게는, 주사선들(G1, G2 및 G3)을 위한 처음의 세 단자들(GL1, GL2 및 GL3, 주사단자들), 및 세 주사단자들(GL1, GL2 및 GL3)이 끼어지게 배치된 한 쌍의 공통단자들(COM1 및 COM2)은 처음의 그룹(BL1)을 형성하고, 다음 세 주사단자들(GL4, GL5 및 GL6) 및 한 쌍의 공통단자들(COM3 및 COM4)은 다음 그룹(BL2)을 형성하고, 후속하는 각 세 주사단자들 및 대응하는 쌍의 공통단자들도 그룹을 형성한다.

LCD패널(301)의 우측에 배치된 우측주사단자들(GR1, GR2,...)의 그룹들(BR1, BR2,...)은 여기서 언급된 좌측주사단자들(GL1, GL2,...)의 그룹들(BL1, BL2, ...)과 유사한 것에 반하여, 특정한 수의 데이터단자들(DT1, DT2 및 DT3) 및 한 쌍의 공통단자들(COM6 및 COM7)도 단일 그룹을 형성한다.

단자들을 그룹화하는 구성은 공통전극들이 낮은 라인저항을 갖도록 하여, 화소들간의 크로스토크 및 화소들간의 밝기의 불균일성이 감소될 수 있다.

LCD패널(301)의 주변영역의 일부의 구성을 보여주는 도 9를 참조하면, 주변영역에서 공통전극선들 및 주사선들을 구현하기 위한 전도층들의 상세는 LCD패널(301)의 좌측에 배치된 단자들로 예시화된다. 공통단자들(COM1, COM2,...)은 각 두 개의 전도층들간에 층간유전체막을 끼고 있는 패널들에 수직한 방향으로 층으로 된 세 개의 공통전도층들에 연결된다. 공통전극선들의 3층구조는 공통전극들에 대한 균일한 라인저항을 달성할 수 있다.

3층구조는, 실선들로 보여지며 주사선들 및 공통전극선들을 구현하는 제1전도층(321), 빗금이 쳐진 점선들로 보여지며 데이터선들 및 공통전극선들을 구현하는 제2전도층(322), 및 쇄선들로 보여지며 공통전극선들을 구현하는 제3전도층(323)을 구비한다. 제3전도층(323)은 도 9에 보여진 실질적인 전체주변영역을 덮는다.

도 9에서, 접촉플러그들(324)은 제3전도층(323)으로부터 기층들(322 및 321)쪽으로 연장하고, 제2전도층(322)의 유무에 의존하여 기층(322 또는 321)에서 멈춘다. 보다 상세하게는, 제2전도층(322)의 일부가 특정한 접촉플러그(324)가 연장하는 위치에 존재한다면, 특정한 접촉플러그(324)는 제2전도층(322)의 그 일부에서 멈춘다. 그래서, 특정한 접촉플러그(324)는 제3전도층(323)을 제2전도층(322)에 연결한다. 반면에, 제2전도층(322)이 특정한 접촉플러그(324)가 연장하는 위치에 존재하지 않는다면, 특정한 접촉플러그(324)는 제1전도층(321)으로 연장한다. 그러므로, 특정한 접촉플러그(324)는 제3전도층(323)을 제1전도층(321)에 연결한다. 제2전도층(322)은 접촉플러그(324)가 멈추는 위치들에 존재한다. 즉, 제2전도층(322)은 접촉플러그가 존재하지 않는 영역에서 선택적으로 제거되어, 디스플레이영역(312)에서 부호들(DIS1, DIS2,...)로 나타낸 공통단자 및 화소들 간의 균일한 저항을 달성한다.

예를 들면, 도 9에 보여진 공통단자들(COM2 및 COM3)은 LCD패널(301)의 좌측근처에 위치되고 제1전도층(321)의 일부를 구성하는 접점(P1)에서 서로 연결된다.

디스플레이영역(312)에서 모든 화소들(DIS1 내지 DIS3)중 접점(P1)에 가장 근접한 화소(DIS3)가 다음과 같이 접점(P1)에 연결된다. 우선, 접점(P1)은 제1전도층(321)의 패턴(S0)를 통해 접촉플러그그룹(324a) 및 한 쌍의 다른 접촉플러그그룹들(324b 및 324c)에 연결된다. 그런 다음, 접점(P1)은 접촉플러그그룹(324a)을 통해 제3전도층(323)에 연결되며, 제3전도층(323) 및 접촉플러그그룹(324d)을 통해 제1전도층(321)의 다른 패턴(S3)에 연결되고, 가장 근접한 화소(DIS3)에 연결된다.

접점(P1)은 또한 접촉플러그그룹(324a), 제3전도층(323), 다른 접촉플러그그룹들(324b 및 324c), 제2전도층(322), 다른 접촉플러그그룹들(324e 및 324f), 제3전도층(323), 접촉플러그그룹(324d) 및 제1전도층(321)의 패턴(S3)을 통해 가장 근접한 화소(DIS3)에 연결된다.

접점(P1)은 제1전도층(321)의 패턴(S0), 접촉플러그그룹(324a), 제3전도층(323), 다른 접촉플러그그룹(324g) 및 제1전도층(321)의 다른 패턴(S2)을 통해 더 먼 화소(DIS2)에 연결된다. 접촉플러그그룹(324g)은 접촉플러그그룹(324a)의 네 개의 접촉플러그들과 비교하여 수가 더 많은 열 개의 접촉플러그들을 구비한다.

접점(P1)은 또한 화소(DIS2)의 중간을 포함하는 경로, 열두 개의 접촉플러그들을 구비하는 다른 접촉플러그그룹(324i) 및 제1전도층(321)의 패턴(S1)을 통해 더 먼 화소(DIS1)에 연결된다.

전술한 구성에서, 접점(P1)은 각각이 네 개의 접촉플러그들을 구비하는 접촉플러그그룹(324a) 및 접촉플러그그룹(324d)을 통해 가장 근접한 화소(DIS3)에 연결되는 데 반하여, 접점(P1)은 제3전도층(323) 및 제1전도층(321)을 연결하고 열 개의 접촉플러그들을 구비하는 접촉플러그그룹(324g)을 통해 더 먼 화소(DIS2)에 연결된다. 접점(P1)은 또한 열 두 개의 접촉플러그들을 구비하는 접촉플러그그룹을 통해

가장 멀리 있는 화소(DS1)에 연결된다. 더 멀리 있는 화소가 평행하게 연결된 다수의 접촉플러그들을 구비하는 접촉플러그그룹을 통해 공통단자들(COM2 및 COM3)에 연결되는 구성은, 공통전극들에 대해 실질적으로 동일한 라인저항을 달성하여, 화소들은 실질적으로 균일한 구동전압으로 동작한다. 그룹에서 접촉플러그들의 수의 차에 대한 구성은 공통전극선의 폭과 같은 유효단면적의 차로 대체될 수 있다.

패터닝을 위해 선택적으로 식각되는 제2전도층(322)도 공통단자 및 각 화소간에 균일한 라인저항을 제공한다.

도 10을 참조하면, 도 9의 구성으로부터의 변형은, 접촉그룹들의 영역들을 제외하고, 제3전도층의 영역에 실질적으로 동일한 더 큰 영역을 갖는 제2전도층(322)을 구비한다. 이 구성도 제1실시예와 비교하여 단순한 구조를 제공하나, 화소들에 대해 더 균일한 라인저항을 제공한다.

제2전도층(322)의 우측은 빗형상을 갖는다. 보다 상세하게는, 제2전도층은 접촉플러그그룹들(324)이 제1전도층(321) 및 제3전도층(323) 간에 연장한 위치, 및 그런 접촉플러그가 배치되지 않은 다른 위치에서 제거된다. 제2전도층(322)의 빗형상은 화소들에 대한 균일한 라인저항을 달성하여 균일한 밝기가 얻어질 수 있다.

전술한 실시예들은 예들로만 설명되었으므로, 본 발명은 전술한 실시예들에 한정되지 않고, 다양한 변형들 및 변경들이 본 발명의 범위를 벗어남 없이 당해기술의 숙련자에 의해 쉽게 만들어질 수 있다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 내면절환모드LCD패널의 단자들을 그룹화하는 구성은 공통전극들이 낮은 라인저항을 갖도록 하여, 화소들간에 적은 크로스토크, 균일한 밝기 및 고화질을 제공할 수 있다.

(57) 청구의 범위

청구항 1

액정층(305), 및 매트릭스로 배열된 복수개의 화소들(302)을 한정하도록 상기 액정층(305)이 그것들간에 끼어있는 제1 및 제2 패널들(202, 201)을 포함하는 내면절환모드LCD패널에 있어서, 상기 제1패널(202)은,

각각이 상기 화소들(302)의 대응하는 열에 배치된 복수개의 데이터선들(D1, D2,...);

각각이 상기 화소들(302)의 대응하는 행에 배치된 복수개의 주사선들(G1, G2,...);

상기 화소들(302)의 각각이 화소전극(307), 상기 공통전극선(310, 311)에 연결된 공통전극(306), 및 상기 화소전극(307)에 연결된 소스(308S), 상기 데이터선들(D1, D2, ...)중의 대응하는 데이터선에 연결되는 드레인(308D) 및 상기 주사선들(G1, G2. ...)중의 대응하는 주사선에 연결되는 드레인(308D)을 갖는 TFT(308)를 구비한 상기 복수개의 화소들(302)에 배치된 공통전극선(310, 311);

상기 공통전극선(310, 311)의 단부에 연결된 적어도 하나의 공통단자(COM1, COM2,...);

각각이 상기 데이터선들(D1, D2,...)중의 대응하는 데이터선의 단부에 연결된 복수개의 데이터단자들(DT1, DT2,...);

각각이 상기 주사선들(G1, G2. ...)중의 대응하는 주사선의 단부들 중 하나에 연결된 복수개의 제1주사단자들(GL1, GL2,...); 및

각각이 상기 주사선들(G1, G2. ...)중의 대응하는 주사선의 단부들 중 다른 하나에 연결된 복수개의 제2주사단자들(GR1, GR2,...)을 포함하는 내면절환모드LCD패널.

청구항 2

제1항에 있어서, 상기 제1패널(202)은 제1 내지 제4측면들을 갖는 사변형이며, 상기 제1 및 제2주사단자들(GL1, GL2,...GR1, GR2,...)은 서로 대향하는 상기 제1 및 제2측면들의 부근에 배치되고, 상기 데이터선들(D1, D2, ...)은 상기 제3측면의 부근에 배치되는 내면절환모드LCD패널.

청구항 3

제2항에 있어서, 상기 액정층(305)을 형성하도록 액정을 주입하기 위해 상기 제4측면의 부근에 배치된 주입부(309)를 더 구비하는 내면절환모드LCD패널.

청구항 4

제2항에 있어서, 상기 액정층(305)을 형성하도록 액정을 주입하기 위해 상기 제4측면의 부근에 배치된 복수개의 주입부(309)를 더 구비하는 내면절환모드LCD패널.

청구항 5

제3항에 있어서, 상기 주입부(309)는 상기 주사선들(G1, G2. ...)의 연장방향에 실질적으로 수직인 주입각을 갖는 내면절환모드LCD패널.

청구항 6

제5항에 있어서, 상기 주입부(309)는 상기 화소전극(307) 및 상기 공통전극(306)간에 발생된 전계에 실질적으로 수직인 주입각을 갖는 내면절환모드LCD패널.

청구항 7

제3항에 있어서, 상기 주입부(309)로부터 상기 제3측면의 수직은 상기 액정층(305)의 초기배향에 대하여 실질적으로 30° 이하의 각인 내면절환모드LCD패널.

청구항 8

제1항에 있어서, 상기 적어도 하나의 공통단자는 복수개의 공통단자들을 포함하고, 상기 공통단자들(COM2, COM3)중 하나 및 상기 공통전극(306) 간의 전기저항이 상기 복수개의 화소들(302) 사이에서 실질적으로 균일한 내면절환모드LCD패널.

청구항 9

제8항에 있어서, 상기 복수개의 주사단자들(GL1, GL2,...GR1, GR2,...) 및/또는 상기 복수개의 데이터단자들(DT1, DT2,...)은 복수개의 단자블록들(BL1, BL2,...,BR1, BR2,..)을 형성하도록 그룹화되고, 상기 공통단자들(COM1, COM2,...) 중 적어도 하나는 상기 단자블록들(BL1, BL2,...,BR1, BR2,..)의 각각에 배치되는 내면절환모드LCD패널.

청구항 10

제8항에 있어서, 상기 공통단자들(COM2, COM3)중 상기 적어도 하나 및 상기 공통단자들(COM2, COM3)중 상기 적어도 하나에 인접하게 배치된 상기 화소들(DIS1, DIS2, DIS3) 중 하나의 상기 공통전극(306)간에 배치된 상기 공통전극선(321-324)의 제1부분은, 상기 공통단자들(COM2, COM3)중 상기 적어도 하나 및 상기 공통단자들(COM2, COM3)중 상기 적어도 하나로부터 멀리 배치된 상기 화소들(DIS1, DIS2, DIS3) 중 다른 하나의 상기 공통전극(306)간에 배치된 상기 공통전극선의 제2부분의 유효단면적보다 작은 유효단면적을 갖는 내면절환모드LCD패널.

청구항 11

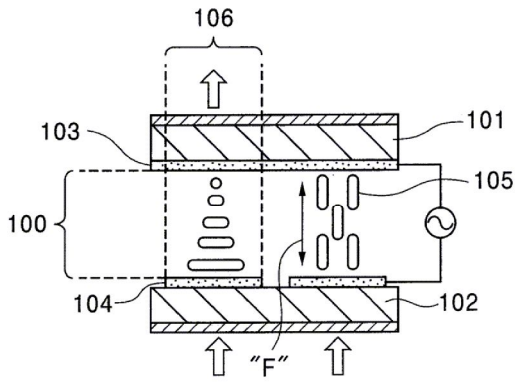
제10항에 있어서, 상기 제1 및 제2부분들의 각각은 접촉플러그들(324)을 구비하고, 상기 제1부분의 접촉플러그들(324a)의 수는 상기 제2부분의 접촉플러그들(324g)의 수보다 작은 내면절환모드LCD패널.

청구항 12

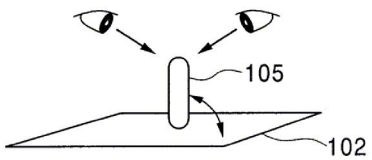
제11항에 있어서, 상기 제1 및 제2부분들의 각각은 접촉플러그들에 연결된 전도층을 구비하고, 상기 전도층은 빗형상의 단부를 갖는 내면절환모드LCD패널.

도면

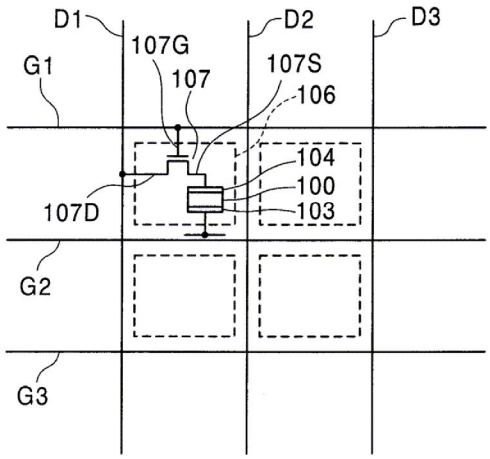
도면1a



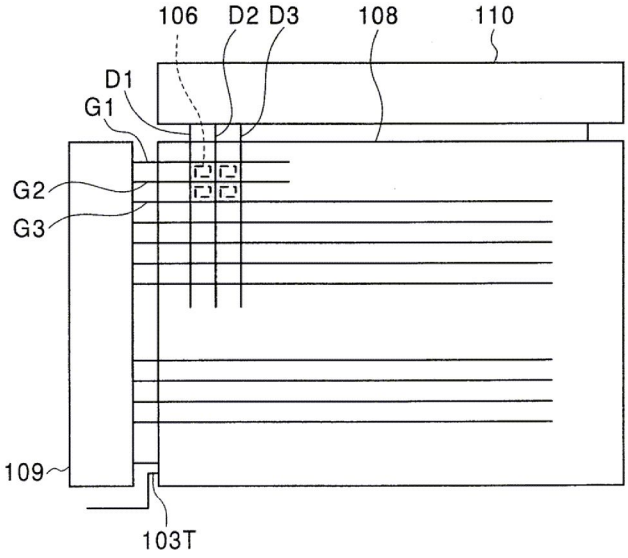
도면1b



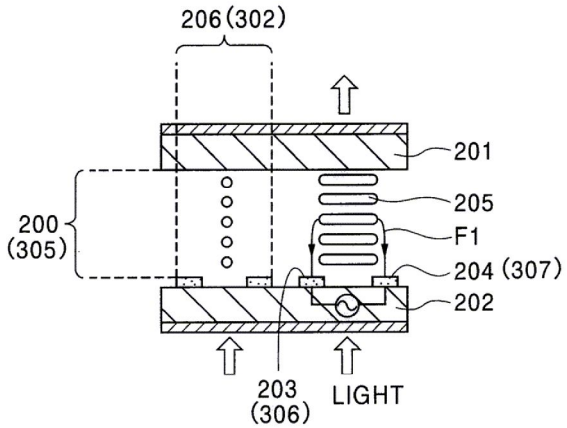
도면2


D1
107G
D2
D3
G1
107
107S
106
104
100
107D
103
G2
G3

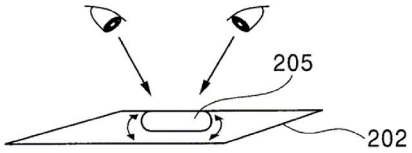
도면3


106
D2 D3
108
110
D1
G1
G2
G3
109
103T

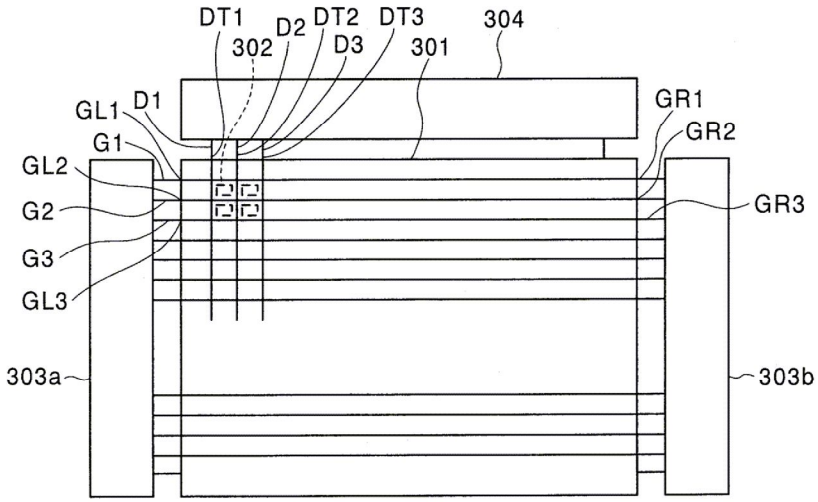
도면4a


206(302)
201
205
200
(305)
F1
204 (307)
202
203
(306)
LIGHT

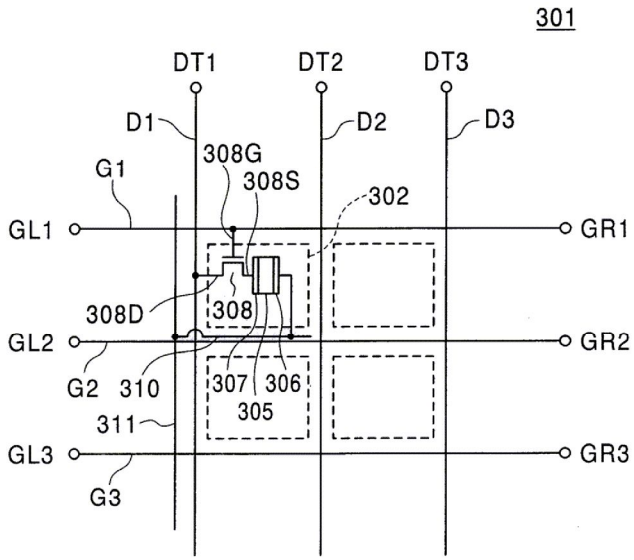
도면4b


205
202

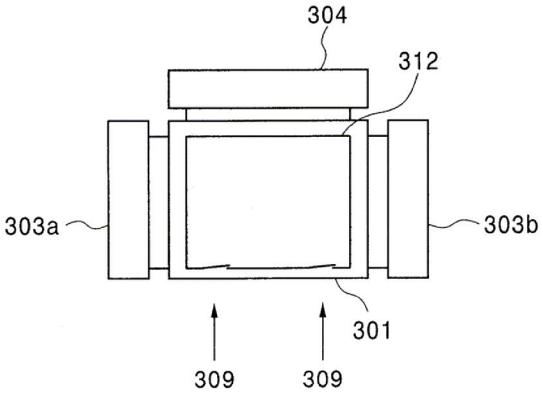
도면5


DT1
D2
DT2
DT3
304
302
D3
301
GL1
D1
GR1
G1
GR2
GL2
G2
GR3
G3
GL3
303a
303b

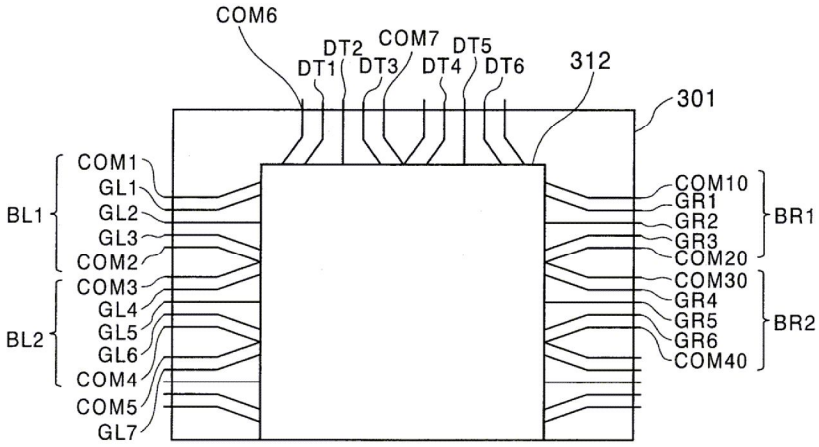
도면6


301
DT1
DT2
DT3
D1
D2
D3
308G
G1
308S
302
GL1
GR1
308D
308
GL2
GR2
G2
310
307
306
305
311
GL3
GR3
G3

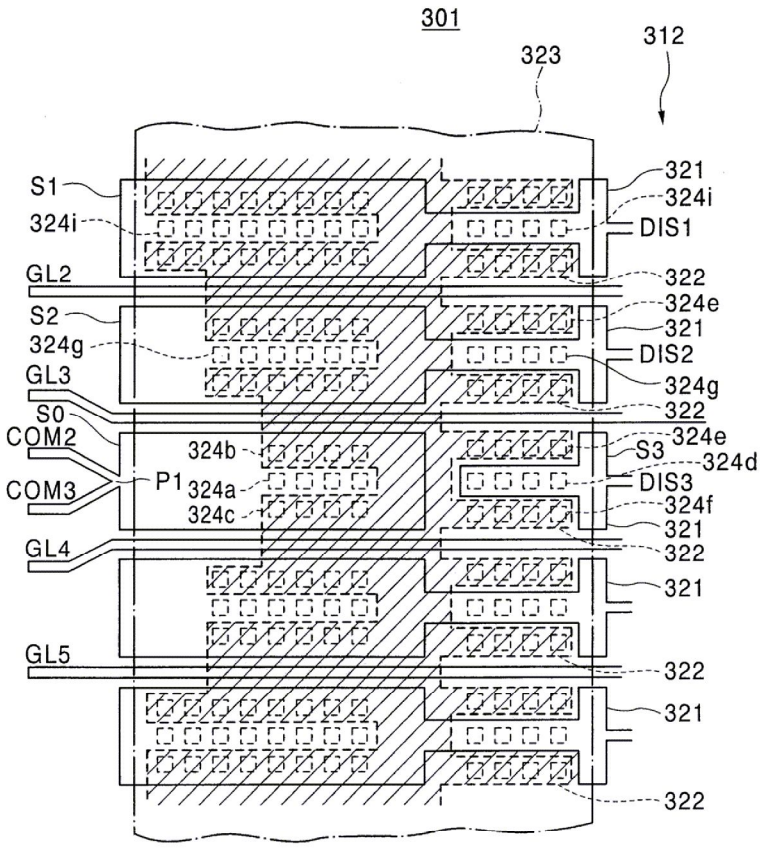
도면7


304
312
303a
303b
301
309
309

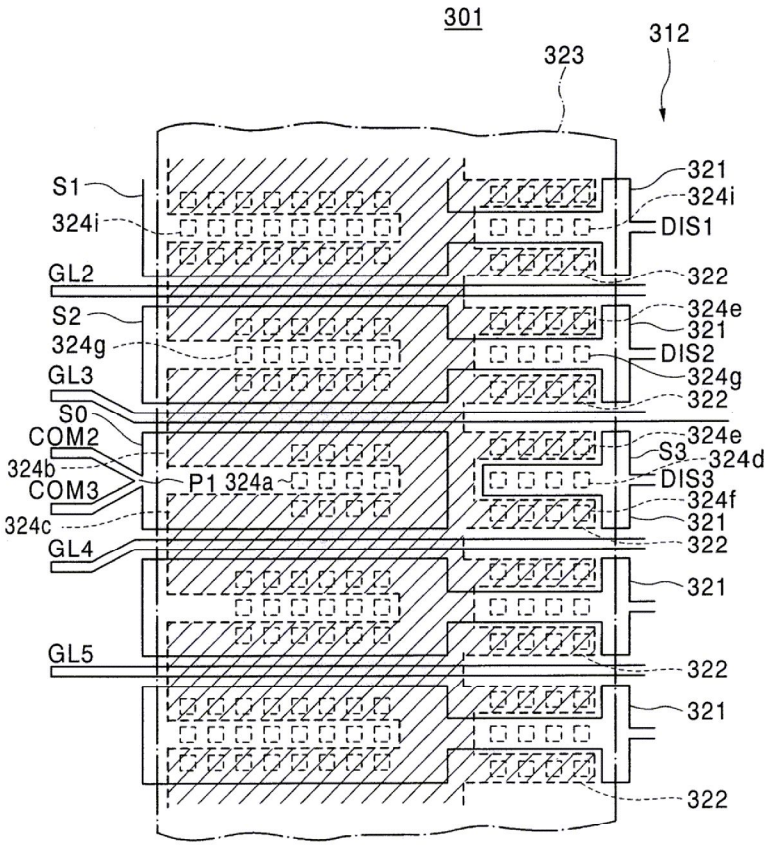
도면8


COM6
DT1
DT2
DT3
COM7
DT4
DT5
DT6
312
301
BL1
COM1
GL1
GL2
GL3
COM2
BL2
COM3
GL4
GL5
GL6
COM4
COM5
GL7
COM10
GR1
GR2
GR3
COM20
BR1
COM30
GR4
GR5
GR6
COM40
BR2

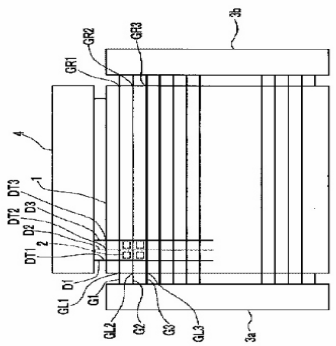
도면9


301
323
312
S1
324i
GL2
S2
324g
GL3
S0
COM2
COM3
324b
P1
324a
324c
GL4
GL5
321
324i
DIS1
322
324e
321
DIS2
324g
322
324e
S3
324d
DIS3
324f
321
322
321
322
321
322

도면10


301
323
312
S1
324i
GL2
S2
324g
GL3
S0
COM2
324b
COM3
P1
324a
324c
GL4
GL5
321
324i
DIS1
322
324e
321
DIS2
324g
322
324e
S3
324d
DIS3
324f
321
322
321
322
321
322

专利名称(译)	内部开关模式液晶显示装置		
公开(公告)号	KR1020010040164A	公开(公告)日	2001-05-15
申请号	KR1020000062407	申请日	2000-10-23
申请(专利权)人(译)	日本电气有限公司sikki		
当前申请(专利权)人(译)	日本电气有限公司sikki		
[标]发明人	HIDEHIRA MASANOBU 히데히라마사노부 KUROHA SYOUICHI 구로하쇼위치 MATSUMOTO SEIICHI 마쓰모토세이치 TAMURA FUMINORI 다무라후미노리		
发明人	히데히라마사노부 구로하쇼위치 마쓰모토세이치 다무라후미노리		
IPC分类号	G02F1/13 G02F1/1368 G09G G02F1/1343 G02F1/1345 G09G3/36 G02F G02F1/1341		
CPC分类号	G02F1/1345 G02F1/134363		
代理人(译)	JO，EUI JE		
优先权	1999301727 1999-10-22 JP		
其他公开文献	KR100355593B1		
外部链接	Espacenet		

摘要(译)

内表面切换模式LCD面板具有多个扫描端子（GL1，GL2 ...），其中扫描信号分别提供给扫描线（G1，G2 ...）的每个两个端部。形成端子块（BL1，BL2，...），使得一个块的扫描端子（GL1，GL2，...）和连接到像素（302）的公共电极（306）的公共端子获得偶数驱动电压在像素（302）之间。防止像素（302）之间的串扰，并且实现像素（302）之间的偶数驱动电压。信号延迟，端子组，公共电极，线电阻。