



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년04월14일
(11) 등록번호 10-1385225
(24) 등록일자 2014년04월08일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) G02F 1/133 (2006.01)
G09G 3/20 (2006.01)
(21) 출원번호 10-2007-0048755
(22) 출원일자 2007년05월18일
심사청구일자 2012년05월17일
(65) 공개번호 10-2008-0101531
(43) 공개일자 2008년11월21일
(56) 선행기술조사문헌
KR1020010015385 A*
KR1020030039972 A*
US20080180369 A1
US6552706 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성디스플레이 주식회사
경기도 용인시 기흥구 삼성2로 95 (농서동)
(72) 발명자
이동엽
경기도 시흥시 은행로216번길 13, 103동 1104호
(대야동, 벽산아파트)
주승용
경기도 성남시 분당구 미금로 66, - 404동 1303호
(구미동, 무지개마을)
(뒷면에 계속)
(74) 대리인
특허법인가산

전체 청구항 수 : 총 10 항

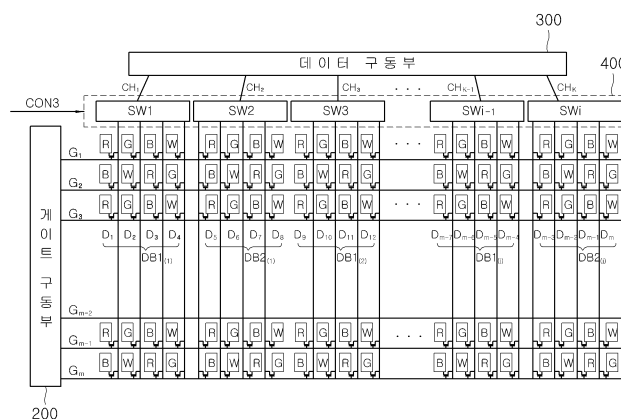
심사관 : 김태연

(54) 발명의 명칭 액정표시장치 및 그 구동방법

(57) 요약

본 발명은 액정표시장치 및 그 구동방법에 관한 것으로, 기판 상에 형성된 복수의 게이트 라인과, 복수의 게이트 라인과 교차되게 형성된 복수의 데이터 라인과, 복수의 게이트 라인과 복수의 데이터 라인에 각각 연결되는 복수의 화소를 포함하는 액정표시패널과, 복수의 채널 단자를 통하여 데이터 신호를 출력하는 데이터 구동부 및 데이터 신호를 복수의 데이터 라인으로 구성된 데이터 라인 블록에 인가하는 라인 선택부를 포함하며, 데이터 라인 블록은 데이터 라인이 화소의 일 측에 인접하게 배치되는 제1 데이터 라인 블록과, 데이터 라인이 화소의 타 측에 인접하게 배치되는 제2 데이터 라인 블록으로 이루어지며, 제1 데이터 라인 블록과 제2 데이터 라인 블록은 서로 교번되게 배치되는 액정표시장치 및 그 구동 방법이 제공된다.

대표도 - 도3



(72) 발명자

문형식

서울특별시 서대문구 독립문로 12, 삼호아파트 10
4동 1004호 (영천동)

이중선

경기도 광주시 회안대로 350-29, 205동 806호 (태
전동, 쌍용스윗닷홈)

황현주

서울특별시 서초구 남부순환로350길 59-6, 203호
(양재동)

특허청구의 범위

청구항 1

기관 상에 형성된 복수의 게이트 라인과, 상기 복수의 게이트 라인과 교차되게 형성된 복수의 데이터 라인과, 상기 복수의 게이트 라인과 복수의 데이터 라인에 각각 연결되는 복수의 화소를 포함하는 액정표시패널;

복수의 채널 단자를 통하여 데이터 신호를 출력하는 데이터 구동부;

상기 데이터 신호를 복수의 데이터 라인으로 구성된 데이터 라인 블록에 인가하는 라인 선택부; 및

상기 라인 선택부를 제어하기 위해 단일 선택 제어 신호를 출력하는 신호제어부를 포함하되,

상기 데이터 라인 블록은 데이터 라인이 화소의 일 측에 인접하게 배치되는 제1 데이터 라인 블록과, 데이터 라인이 화소의 타 측에 인접하게 배치되는 제2 데이터 라인 블록으로 이루어지며, 상기 제1 데이터 라인 블록과 상기 제2 데이터 라인 블록은 서로 교번되게 배치되며,

상기 단일 선택 제어 신호는 상기 제1 데이터 라인 블록과 상기 제2 데이터 라인 블록에 인가되는 데이터 신호를 제어할 수 있으며, 상기 제1 데이터 라인 블록의 복수의 데이터 라인은 제1 방향의 순서대로 상기 데이터 신호가 순차적으로 인가되며, 상기 제2 데이터 라인 블록의 복수의 데이터 라인은 상기 제1 방향과 반대인 제2 방향의 순서대로 상기 데이터 신호가 순차적으로 인가되는 액정표시장치.

청구항 2

제1항에 있어서, 상기 라인 선택부는 복수의 스위칭부를 포함하며, 각 스위칭부는 각 채널 단자를 통하여 출력된 데이터 신호를 각 채널 단자에 연결된 데이터 라인 블록에 인가하는 것을 특징으로 하는 액정표시장치.

청구항 3

제2항에 있어서,

상기 각 스위칭부는 각 채널 단자를 통하여 출력된 데이터 신호를 상기 데이터 라인 블록 내의 복수의 데이터 라인에 순차적으로 인가하고,

상기 각 스위칭부는 복수의 스위칭 소자를 포함하며, 상기 복수의 스위칭 소자는 상기 선택 제어 신호에 따라 구동되는 것을 특징으로 하는 액정표시장치.

청구항 4

제1항에 있어서,

상기 복수의 화소는 적색 화소, 녹색 화소, 청색 화소 및 백색 화소를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 5

제4항에 있어서,

상기 복수의 화소는 상기 게이트 라인 연장 방향으로 상기 적색 화소, 녹색 화소, 청색 화소 및 백색 화소가 순차적으로 배열되고, 상기 데이터 라인 연장 방향으로 2가지 색의 화소가 교대로 배열되는 것을 특징으로 하는 액정표시장치.

청구항 6

제4항에 있어서,

상기 복수의 화소는 상기 게이트 라인 연장 방향으로 상기 적색 화소, 녹색 화소, 청색 화소 및 백색 화소가

순차적으로 배열되고, 상기 게이트 라인 연장 방향 및 상기 데이터 라인 연장 방향으로 동일한 색의 화소가 연속되지 않도록 배열되는 것을 특징으로 하는 액정표시장치.

청구항 7

제3항에 있어서,

상기 제1 방향은 상기 게이트 라인 연장 방향이고,

상기 제1 데이터 라인 블록은 각 데이터 라인이 각 화소의 우측에 인접하게 배치되며,

상기 제2 데이터 라인 블록은 각 데이터 라인이 각 화소의 좌측에 인접하게 배치되는 것을 특징으로 하는 액정표시장치.

청구항 8

삭제

청구항 9

삭제

청구항 10

제7항에 있어서,

상기 제2 방향은 상기 게이트 라인 연장 방향이고,

상기 제1 데이터 라인 블록은 각 데이터 라인이 각 화소의 좌측에 인접하게 배치되며,

상기 제2 데이터 라인 블록은 각 데이터 라인이 각 화소의 우측에 인접하게 배치되는 것을 특징으로 하는 액정표시장치.

청구항 11

삭제

청구항 12

제7항에 있어서,

상기 제1 데이터 라인 블록은 짝수개의 데이터 라인을 포함하며, 상기 제2 데이터 라인 블록은 짝수개의 데이터 라인을 포함하는 것을 특징으로 하는 액정표시장치.

청구항 13

제7항에 있어서,

상기 데이터 구동부는 상기 데이터 신호의 극성을 변화시켜 출력하고,

상기 데이터 구동부는 N개의 게이트 라인 선택마다 데이터 신호의 극성을 반전시키는 $N \times 1$ 반전 구동(N은 자연수)되는 것을 특징으로 하는 액정표시장치.

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0014] 본 발명은 액정표시장치 및 그 구동 방법에 관한 것으로, 보다 상세하게는 펜타일(PenTile) 화소 배열 구조를 갖는 액정표시장치 및 그 구동 방법에 관한 것이다.
- [0015] 펜타일 화소 배열 구조에서는 청색 화소는 두 개의 도트를 표시할 때, 함께 공유되어 있으며, 서로 이웃하는 청색 화소는 하나의 데이터 구동회로에 의해 데이터 신호가 전달되고, 서로 다른 게이트 구동회로에 의해 구동된다. 이러한 펜타일 화소 배열 구조를 이용하면 데이터 구동회로의 수를 줄이면서 높은 해상도를 구현할 수 있게 된다. 또한, 고해상도에서 보다 밝은 화질을 제공하는 액정표시장치를 구현하기 위하여, 적색 화소(R), 녹색 화소(G) 및 청색 화소(B)에 백색(W)화소가 추가된 펜타일 RGBM 기술도 제안되었다.
- [0016] 한편, 액정표시장치의 데이터 구동 회로는 칩 형태로 이미 제조된 상태에서 액정표시패널에 실장되기 때문에 액정표시패널의 해상도의 변화에 적절하게 대응할 수 없다. 이러한 문제를 극복하기 위해 라인 선택부가 데이터 구동 회로와 액정표시패널 사이에 구비된다. 라인 선택부는 데이터 구동 회로의 하나의 채널과 복수의 데이터 라인을 연결하고, 하나의 채널을 통해 공급된 데이터 신호를 복수의 데이터 라인에 시간차를 두고 전달한다. 따라서, 게이트 구동 회로를 통해 공급된 게이트 구동 신호에 따라 선택된 행의 화소들이 턴 온되고, 데이터 구동 회로로부터 공급된 데이터 신호가 라인 선택부를 통해 복수의 화소에 시간차를 두고 순차적으로 공급되어 화상을 표시하게 된다.
- [0017] 그러나, 펜타일 RGBW 화소 배열 구조를 갖는 액정표시장치에 이와 같은 구동 방식을 적용하여 화상을 표시하게 되면, 데이터 라인과 인접 화소간의 커플링(Coupling) 때문에 특정 화소열에서 세로줄 불량이 발생하게 된다.

발명이 이루고자 하는 기술적 과제

- [0018] 본 발명이 이루고자 하는 기술적 과제는 액정표시장치의 데이터 라인과 인접 화소간의 커플링으로 인한 세로줄 불량을 예방할 수 있는 액정표시장치 및 그 구동 방법을 제공하기 위한 것이다.

발명의 구성 및 작용

- [0019] 상기 본 발명의 일 실시예에 따르면, 기판 상에 형성된 복수의 게이트 라인과, 상기 복수의 게이트 라인과 교차되게 형성된 복수의 데이터 라인과, 상기 복수의 게이트 라인과 복수의 데이터 라인에 각각 연결되는 복수의 화소를 포함하는 액정표시패널; 복수의 채널 단자를 통하여 데이터 신호를 출력하는 데이터 구동부; 및 상기 데이터 신호를 복수의 데이터 라인으로 구성된 데이터 라인 블록에 인가하는 라인 선택부를 포함하며, 상기 데이터 라인 블록은 데이터 라인이 화소의 일 측에 인접하게 배치되는 제1 데이터 라인 블록과, 데이터 라인이 화소의 타 측에 인접하게 배치되는 제2 데이터 라인 블록으로 이루어지며, 상기 제1 데이터 라인 블록과 상기 제2 데이터 라인 블록은 서로 교번되게 배치되는 액정표시장치가 제공된다.

- [0020] 상기 라인 선택부는 복수의 스위칭부를 포함하며, 각 스위칭부는 각 채널 단자를 통하여 출력된 데이터 신호를 각 채널 단자에 연결된 데이터 라인 블록에 인가한다.
- [0021] 상기 각 스위칭부는 각 채널 단자를 통하여 출력된 데이터 신호를 상기 데이터 라인 블록 내의 복수의 데이터 라인에 순차적으로 인가한다.
- [0022] 상기 복수의 화소는 적색 화소, 녹색 화소, 청색 화소 및 백색 화소를 포함한다.
- [0023] 상기 복수의 화소는 상기 게이트 라인 연장 방향으로 상기 적색 화소, 녹색 화소, 청색 화소 및 백색 화소가 순차적으로 배열되고, 상기 데이터 라인 연장 방향으로 2가지 색의 화소가 교대로 배열된다.
- [0024] 상기 복수의 화소는 상기 게이트 라인 연장 방향으로 상기 적색 화소, 녹색 화소, 청색 화소 및 백색 화소가 순차적으로 배열되고, 상기 게이트 라인 연장 방향 및 상기 데이터 라인 연장 방향으로 동일한 색의 화소가 연속되지 않도록 배열된다.
- [0025] 상기 제1 데이터 라인 블록의 복수의 데이터 라인에는 제1 방향의 순서대로 상기 데이터 신호가 순차적으로 인가되며, 상기 제2 데이터 라인 블록의 복수의 데이터 라인에는 상기 제1 방향과 반대인 제2 방향의 순서대로 상기 데이터 신호가 순차적으로 인가된다.
- [0026] 상기 제1 방향은 상기 게이트 라인 연장 방향이며, 상기 제1 데이터 라인 블록은 각 데이터 라인이 각 화소의 우측에 인접하게 배치되며, 상기 제2 데이터 라인 블록은 각 데이터 라인이 각 화소의 좌측에 인접하게 배치된다.
- [0027] 상기 제2 방향은 상기 게이트 라인 연장 방향이며, 상기 제1 데이터 라인 블록은 각 데이터 라인이 각 화소의 좌측에 인접하게 배치되며, 상기 제2 데이터 라인 블록은 각 데이터 라인이 각 화소의 우측에 인접하게 배치된다.
- [0028] 상기 제1 데이터 라인 블록은 짝수개의 데이터 라인을 포함하며, 상기 제2 데이터 라인 블록은 짝수개의 데이터 라인을 포함한다.
- [0029] 상기 데이터 구동부는 상기 데이터 신호의 극성을 변화시켜 출력한다.
- [0030] 상기 데이터 구동부는 N개의 게이트 라인 선택마다 데이터 신호의 극성을 반전시키는 $N \times 1$ 반전 구동(N은 자연수)되는 것을 특징으로 한다.
- [0031] 상기 라인 선택부를 제어하는 선택 제어 신호를 출력하는 신호 제어부를 더 포함한다.
- [0032] 상기 각 스위칭부는 복수의 스위칭 소자를 포함하며, 상기 복수의 스위칭 소자는 상기 선택 제어 신호에 따라 구동된다.
- [0033] 한편, 본 발명의 다른 실시예에 따르면, 복수의 채널 단자를 통하여 데이터 신호를 출력하는 단계; 및 각 채널 단자를 통하여 출력된 데이터 신호를 상기 각 채널 단자에 연결된 복수의 데이터 라인으로 구성된 제1 데이터 라인 블록과 제2 데이터 라인 블록에 인가하는 단계를 포함하며, 상기 제1 데이터 라인 블록의 복수의 데이터 라인에 인가되는 데이터 신호는 제1 방향의 순서대로 순차적으로 인가되며, 상기 제2 데이터 라인 블록의 복수의 데이터 라인에 인가되는 데이터 신호는 상기 제1 방향과 반대인 제2 방향의 순서대로 순차적으로 인가되는 액정표시장치의 구동방법이 제공된다.
- [0034] 상기 제1 데이터 라인 블록의 데이터 라인에는 화소의 일 측에 인접하게 배치되며, 상기 제2 데이터 라인 블록의 데이터 라인이 화소의 타 측에 인접하게 배치되고, 상기 제1 데이터 라인 블록과 상기 제2 데이터 라인 블록은 서로 교번되게 배치된다.
- [0035] 상기 데이터 신호를 출력하는 단계는 N개(N은 자연수)의 게이트 라인 선택마다 데이터 신호의 극성을 반전시켜 데이터 신호를 출력하는 단계를 포함한다.
- [0036] 이하, 첨부된 도면을 참조하여 본 발명의 실시예에 대해 상세히 설명한다.
- [0037] 도 1은 본 발명의 일 실시예에 따른 액정표시장치의 블록도이며, 도 2는 액정표시패널의 화소의 등가 회로도이다.

- [0038] 도 1 및 도 2를 참조하면, 본 발명의 일 실시예에 따른 액정표시장치는 액정표시패널(100), 게이트 구동부(200), 데이터 구동부(300), 라인 선택부(400), 신호 제어부(500) 및 구동 전압 생성부(600)를 포함한다.
- [0039] 액정표시패널(100)은 일 방향, 예를 들면 행 방향으로 연장된 복수의 게이트 라인($G_1 \sim G_n$) 및 이와 직교하는 방향, 예를 들면 열 방향으로 연장된 복수의 데이터 라인($D_1 \sim D_m$)을 포함하고, 게이트 라인($G_1 \sim G_n$)과 데이터 라인($D_1 \sim D_m$)의 교차 영역에 마련된 화소 영역을 포함한다. 화소 영역 내에는 박막 트랜지스터(T), 스토리지 캐패시터(Cst) 및 액정 캐패시터(Clc)등을 포함하는 화소(PX)가 형성된다. 이러한 액정표시패널(100)은 박막 트랜지스터(T), 게이트 라인($G_1 \sim G_n$), 데이터 라인($D_1 \sim D_m$) 및 화소 전극(115)이 형성된 박막 트랜지스터 기판(110)과, 블랙 매트릭스, 컬러 필터(126) 및 공통 전극(125)이 형성된 컬러 필터 기판(120)과, 박막 트랜지스터 기판(110)과 컬러 필터 기판(120) 사이에 주입된 액정(130)을 포함한다.
- [0040] 박막 트랜지스터(T)는 게이트 전극, 소오스 전극 및 드레인 전극을 포함하며, 게이트 전극은 게이트 라인($G_1 \sim G_n$)에 연결되고, 소오스 전극은 데이터 라인($D_1 \sim D_m$)에 연결되며, 드레인 전극은 화소 전극(115)에 연결된다. 박막 트랜지스터(T)는 게이트 라인($G_1 \sim G_n$)에 인가되는 게이트 신호에 따라 동작하여 데이터 라인($D_1 \sim D_m$)을 통해 공급되는 데이터 신호를 화소 전극에 공급하여 액정 캐패시터(Clc) 양단의 전계를 변화시키고, 그 결과 액정(130)의 배열을 변화시켜 백라이트(미도시)로부터 공급된 광의 투과율을 조절하게 된다.
- [0041] 게이트 구동부(200), 데이터 구동부(300), 라인 선택부(400), 신호 제어부(500) 및 구동 전압 생성부(600)는 액정표시패널(100)의 구동을 위한 복수의 신호를 제공한다. 게이트 구동부(200)는 액정표시패널(100)상에 직접 형성될 수 있으며, 데이터 구동부(300)는 액정표시패널(100)상에 실장되거나, 별도의 인쇄회로기판(Printed Circuit Board; PCB)에 실장 후, 연성인쇄회로기판(Flexible Printed Circuit Board; FPC)을 통해 전기적으로 접속될 수도 있다. 그리고, 라인 선택부(400)는 액정표시패널(100)에 실장되고, 신호 제어부(500) 및 구동 전압 생성부(600)는 인쇄회로기판 상에 실장되어 연성인쇄회로기판을 통해 액정표시패널(100)과 전기적으로 접속될 수 있다.
- [0042] 신호 제어부(500)는 외부의 그래픽 제어기(미도시)로부터 입력되는 영상 신호, 즉 화소 데이터(R, G, B, W) 및 이의 표시를 제어하는 제어 신호, 예를 들면 수평 동기 신호(Hsync)와 수직 동기 신호(Vsync), 메인 클럭(CLK), 데이터 인에이블 신호(DE) 등을 제공 받는다. 이러한 화소 데이터(R, G, B, W)를 액정표시패널(100)의 동작 조건에 맞게 처리하여 게이트 제어 신호(CON1), 데이터 제어 신호(CON2) 및 선택 제어 신호(CON3)를 생성하고 게이트 구동부(200), 데이터 구동부(300) 및 라인 선택부(400)에 전송한다. 이때, 게이트 제어 신호(CON1)는 게이트 턴온 전압(Von)의 출력 시작을 지시하는 수직 동기 시작 신호, 게이트 턴온 전압(Von)의 출력 시기를 제어하는 게이트 클럭 신호 및 게이트 턴온 전압(Von)의 지속 시간을 제어하는 출력 인에이블 신호 등을 포함한다. 또한, 데이터 제어 신호(CON2)는 화소 데이터의 전송 시작을 알리는 수평 동기 시작 신호, 해당 데이터 라인에 데이터 전압을 인가하라는 로드 신호 및 공통 전압에 대한 계조 전압의 극성을 반전시키는 반전 신호 및 데이터 클럭 신호 등을 포함한다. 그리고, 선택 제어 신호(CON3)는 라인 선택부(400)를 구성하는 각 스위칭부의 복수의 스위칭 소자의 동작을 제어하는 복수의 선택 제어 신호(CON31 ~ CON34; 도 4 참조)를 포함한다.
- [0043] 구동 전압 생성부(600)는 외부 전원 장치로부터 입력되는 외부 전원을 이용하여 액정 표시 장치의 구동에 필요한 다양한 구동 전압들을 생성한다. 구동 전압 생성부(600)는 기준 전압(AVDD), 게이트 턴온 전압(Von) 및 게이트 턴오프 전압(Voff) 그리고 공통 전압을 생성한다. 그리고, 구동 전압 생성부(600)는 신호 제어부(500)로부터의 제어 신호에 따라 게이트 턴온 전압(Von) 및 게이트 턴오프 전압(Voff)을 게이트 구동부(300)에 인가하고, 기준 전압(AVDD)을 데이터 구동부(300)에 인가한다. 여기서, 기준 전압(AVDD)은 액정을 구동시키는 계조 전압 생성을 위한 기준 전압으로 사용된다.
- [0044] 게이트 구동부(200)는 신호 제어부(500)로부터의 게이트 제어 신호(CON1)에 따라 구동 전압 생성부(600)의 게이트 턴온/턴오프 전압(Von/Voff)을 게이트 라인($G_1 \sim G_n$)에 인가한다. 이를 통해 각 화소에 인가될 계조 전압이 해당 화소에 인가되도록 해당 박막 트랜지스터(T)를 제어할 수 있게 된다.
- [0045] 데이터 구동부(300)는 신호 제어부(500)로부터의 데이터 제어 신호(CON2)와 구동 전압 생성부(600)의 기준 전압(AVDD)을 이용하여 계조 전압을 생성하여 각 채널 단자($CH_1 \sim CH_k$)에 인가한다.
- [0046] 라인 선택부(400)는 액정표시패널(100)상에 실장되어 데이터 구동부(300)의 채널 단자($CH_1 \sim CH_k$)와 복수의 데이

터 라인($D_1 \sim D_m$)을 연결한다. 이러한 라인 선택부(400)는 신호 제어부(500)로부터 출력되는 선택 제어 신호(CON3)에 따라 구동되어 데이터 구동부(300)로부터의 데이터 신호를 각 채널 단자($CH_1 \sim CH_k$)를 통하여 복수의 데이터 라인에 공급한다. 이때, 하나의 채널 단자에 연결된 복수의 데이터 라인에는 데이터 신호가 순차적으로 공급된다.

[0047] 도 3은 본 발명의 일 실시예에 따른 액정표시패널의 구조를 도시한 도이며, 도 4는 본 발명의 일 실시예에 따른 라인 선택부를 도시한 도이며, 도 5는 도 4에 도시된 라인 선택부에 인가되는 선택 제어 신호의 타이밍도이고, 도 6은 본 발명의 일 실시예에 따른 액정표시장치의 구동 방식을 나타낸 도이다.

[0048] 도 3 내지 도 6을 참조하면, 액정표시패널(100)은 행 방향으로 연장된 복수의 게이트 라인($G_1 \sim G_n$) 및 이와 교차하는 열 방향으로 연장된 복수의 데이터 라인($D_1 \sim D_m$)을 포함한다. 또한, 게이트 라인($G_1 \sim G_n$)과 데이터 라인($D_1 \sim D_m$)의 교차 영역에 게이트 라인과 데이터 라인에 각각 연결된 복수의 화소를 포함한다.

[0049] 복수의 화소는 적색 화소(R), 녹색 화소(G), 청색 화소(B) 및 백색 화소(W)를 포함한다. 본 실시예의 경우, 홀수 행은 적색 화소(R), 녹색 화소(G), 청색 화소(B) 및 백색 화소(W)들이 순차적으로 배열되며, 짝수 행은 청색 화소(B), 백색 화소(W), 적색 화소(R) 및 녹색 화소(G)들이 순차적으로 배열된다. 그 결과, 홀수 열은 적색 화소(R) 및 청색 화소(B)가 교차 배열되며, 짝수 열은 녹색 화소(G) 및 백색 화소(W)가 교차 배열된다. 적색 화소(R), 녹색 화소(G), 청색 화소(B) 및 백색 화소(W)를 포함하는 펜타일 RGBW 화소 배열 방식은 본 실시예에서 살펴본 배열 이외에도 다양한 배열이 가능한데, 예를 들면, 행 방향 및 열 방향으로 동일한 색의 화소가 연속 배열되지 않도록 적색 화소(R), 녹색 화소(G), 청색 화소(B) 및 백색 화소(W)들을 배열할 수 있다.

[0050] 복수의 데이터 라인($D_1 \sim D_m$)은 데이터 라인 블록들($DB1_{(1)}, DB2_{(1)} \sim DB1_{(j)}, DB2_{(j)}$)로 그룹화되며, 각 데이터 라인 블록은 복수의 데이터 라인 예를 들면, 4개의 데이터 라인으로 구성된다. 이때, 각 채널 단자는 라인 선택부(400)를 통하여 4개의 데이터 라인으로 구성된 각 데이터 라인 블록과 연결된다. 이러한 데이터 라인 블록들은 제1 데이터 라인 블록들($DB1_{(1)} \sim DB1_{(j)}$)과 제2 데이터 라인 블록들($DB2_{(1)} \sim DB2_{(j)}$)로 구성되며, 제1 데이터 라인 블록($DB1_{(j)}$)과 제2 데이터 라인 블록($DB2_{(j)}$)은 서로 교번되게 배치된다.

[0051] 각 제1 데이터 라인 블록($DB1_{(j)}$) 내에 포함된 데이터 라인들은 화소의 우측에 인접하게 배치되며, 각 제2 데이터 라인 블록($DB2_{(j)}$) 내에 포함된 데이터 라인들은 화소의 좌측에 인접하게 배치된다. 즉, 첫번째 제1 데이터 라인 블록($DB1_{(1)}$) 내에 포함된 데이터 라인들($D_1 \sim D_4$) 각각은 화소를 기준으로 화소의 우측에 인접하게 배치되며, 첫번째 제2 데이터 라인 블록($DB2_{(1)}$) 내에 포함된 데이터 라인들($D_5 \sim D_8$) 각각은 화소를 기준으로 화소의 좌측에 인접하게 배치된다. 그 결과, 제4 데이터 라인(D_4)과 제5 데이터 라인(D_5)은 서로 인접하게 배치되어, 그 사이에는 화소가 배치되지 않으며, 제8 데이터 라인(D_8)과 제9 데이터 라인(D_9)은 서로 이격되게 배치되고, 그 사이에는 2개의 화소가 서로 대향되게 배치된다.

[0052] 제1 데이터 라인 블록($DB1_{(j)}$)에 연결된 스위칭부($SW1, SW3 \sim SWi-1$)는 채널 단자($CH_1, CH_3 \sim CH_{k-1}$)를 통하여 출력된 데이터 신호를 복수의 데이터 라인에 순차적으로 인가하며, 제2 데이터 라인 블록($DB2_{(j)}$)에 연결된 스위칭부($SW2 \sim SWi$)는 채널 단자($CH_2 \sim CH_k$)를 통하여 출력된 데이터 신호를 복수의 데이터 라인에 순차적으로 인가한다. 이때, 제1 데이터 라인 블록 내의 복수의 데이터 라인에 데이터 신호가 인가되는 순서와 제2 데이터 라인 블록 내의 복수의 데이터 라인에 데이터 신호가 인가되는 순서는 반대로 된다. 즉, 제1 데이터 라인 블록 내의 복수의 데이터 라인에 게이트 라인 연장 방향 즉, 좌측에서 우측 방향으로 데이터 신호가 순차적으로 인가되며, 제2 데이터 라인 블록 내의 복수의 데이터 라인에 게이트 라인 연장 방향과 반대 방향 즉, 우측에서 좌측 방향으로 데이터 신호가 순차적으로 인가된다.

[0053] 도 4 및 도 5를 참조하여 라인 선택부(400)의 구성 및 동작을 살펴보면, 라인 선택부(400)는 복수의 스위칭부($SW1 \sim SWi$)를 포함하며, 이때 스위칭부의 개수는 데이터 구동부(300)의 채널 단자의 개수와 동일하게 구성될 수 있다. 또한, 각 스위칭부(SWi)는 복수의 스위칭 소자 예를 들면, 4개의 스위칭 소자로 구성된다. 이때, 스위칭 소자의 개수는 각 데이터 라인 블록 내에 포함되는 데이터 라인의 개수와 동일하게 구성될 수 있다.

- [0054] 본 실시예의 경우를 설명하면, 하나의 채널 단자(CH_k)와 4개의 데이터 라인을 연결하기 위하여, 각 스위칭부(SWi)는 4개의 스위칭 소자($SW_{i(1)} \sim SW_{i(4)}$)로 구성된다. 여기서, 스위칭 소자로는 트랜지스터가 이용될 수 있으나, 이에 한정되는 것은 아니며 그 외 스위칭 가능한 모든 소자를 포함할 수 있다.
- [0055] 제1 데이터 라인 블록에 연결된 스위칭부의 제1 스위칭 소자들($SW_{1(1)} \sim SW_{i-1(1)}$)과 제2 데이터 라인 블록에 연결된 스위칭부의 제4 스위칭 소자들($SW_{2(4)} \sim SW_{i(4)}$)은 제1 선택 제어 신호($CON3_{(1)}$)에 따라 구동되고, 제1 데이터 라인 블록에 연결된 스위칭부의 제2 스위칭 소자들($SW_{1(2)} \sim SW_{i-1(2)}$)과 제2 데이터 라인 블록에 연결된 스위칭부의 제3 스위칭 소자들($SW_{2(3)} \sim SW_{i(3)}$)은 제2 선택 제어 신호($CON3_{(2)}$)에 따라 구동된다. 또한, 제1 데이터 라인 블록($DB1_{(j)}$)에 연결된 스위칭부의 제3 스위칭 소자들($SW_{1(3)} \sim SW_{i-1(3)}$)과 제2 데이터 라인 블록($DB2_{(j)}$)에 연결된 스위칭부의 제2 스위칭 소자들($SW_{2(2)} \sim SW_{i(2)}$)은 제3 선택 제어 신호($CON3_{(3)}$)에 따라 구동되고, 제1 데이터 라인 블록에 연결된 스위칭부의 제4 스위칭 소자들($SW_{1(4)} \sim SW_{i-1(4)}$)과 제2 데이터 라인 블록에 연결된 스위칭부의 제1 스위칭 소자들($SW_{2(1)} \sim SW_{i(1)}$)은 제4 선택 제어 신호($CON3_{(4)}$)에 따라 구동된다.
- [0056] 선택 제어 신호($CON3$)는 도 5에 도시된 바와 같이 제1 선택 제어 신호($CON3_{(1)}$), 제2 선택 제어 신호($CON3_{(2)}$), 제3 선택 제어 신호($CON3_{(3)}$) 및 제4 선택 제어 신호($CON3_{(4)}$)의 순으로 펄스 입력된다. 따라서, 제1 데이터 라인 블록($DB1_{(j)}$)에 연결된 홀수번째 스위칭부($SW_1, SW_3 \sim SW_{i-1}$)의 경우, 제1, 제2, 제3 및 제4 스위칭 소자의 순서로 구동되며, 제2 데이터 라인 블록($DB2_{(j)}$)에 연결된 짝수번째 스위칭부($SW_2 \sim SW_i$)의 경우, 제4, 제3, 제2 및 제1 스위칭 소자의 순서로 구동된다.
- [0057] 도 6 및 도 7을 참조하여, 본 발명의 일 실시예에 따른 액정표시장치의 구동 방식을 살펴보면, 선택 제어 신호($CON3$)는 라인 선택부(400)를 구성하는 복수의 스위칭 소자($SW_{i(1)} \sim SW_{i(4)}$)의 동작을 제어하는 제1 내지 제4 선택 제어 신호($CON3_{(1)} \sim CON3_{(4)}$)를 포함하며, 제1 선택 제어 신호($CON3_{(1)}$), 제2 선택 제어 신호($CON3_{(2)}$), 제3 선택 제어 신호($CON3_{(3)}$) 및 제4 선택 제어 신호($CON3_{(4)}$)의 순서의 펄스 형태로 출력된다.
- [0058] 데이터 구동부(300)는 데이터 제어 신호($CON2$)에 따라 한 행의 화소에 대응하는 영상 데이터를 차례로 입력받고, 제조 전압 중 각 영상 데이터에 대응하는 제조 전압을 선택함으로써 영상 데이터를 해당 데이터 신호로 변환하고, 이를 채널 단자($CH_1 \sim CH_k$)를 통해 공급한다. 게이트 구동부(200)는 게이트 온 전압(V_{on})을 게이트 라인($G_1 \sim G_n$)에 인가하여 게이트 라인($G_1 \sim G_n$)에 연결된 박막 트랜지스터를 턴온시킨다.
- [0059] 제1 게이트 라인(G_1)에 게이트 온 전압(V_{on})이 인가되어 제1 게이트 라인(G_1)에 연결된 박막 트랜지스터가 턴 온되고, 홀수 번째 채널 단자($CH_1, CH_3 \sim CH_{k-1}$)를 통해 데이터 신호가 인가되는 경우, 제1 데이터 라인 블록($DB1_{(1)}$)에 연결된 스위칭부(SW_1)는 제1, 제2, 제3 및 제4 스위칭 소자($SW_{1(1)} \sim SW_{1(4)}$)의 순서로 구동된다. 그 결과, 제1, 제2, 제3 및 제4 데이터 라인($D_1 \sim D_4$)의 순서로 데이터 신호가 인가되어, 제1 데이터 라인 블록의 홀수 행에서는 적색 화소(R), 녹색 화소(G), 청색 화소(B) 및 백색 화소(W)의 순서로 데이터 신호가 공급된다. 또한, 짝수 번째 채널 단자($CH_2 \sim CH_k$)를 통해 데이터 신호가 인가되는 경우, 제2 데이터 라인 블록($DB2_{(1)}$)에 연결된 스위칭부(SW_2)는 제4, 제3, 제2 및 제1 스위칭 소자($SW_{2(4)} \sim SW_{2(1)}$)의 순서로 구동된다. 그 결과, 제8, 제7, 제6 및 제5 데이터 라인($D_8 \sim D_5$)의 순서로 데이터 신호가 인가되어, 제2 데이터 라인 블록의 홀수 행에서는 백색 화소(W), 청색 화소(B), 녹색 화소(G) 및 적색 화소(R)의 순서로 데이터 신호가 공급된다.
- [0060] 이때, 제1 데이터 라인 블록($DB1_{(1)}$)내에 포함된 제1 내지 제4 데이터 라인($D_1 \sim D_4$)은 화소의 우측에 인접하게 배치되며, 제2 데이터 라인 블록($DB2_{(2)}$) 내에 포함된 제5 내지 제8 데이터 라인($D_5 \sim D_8$)은 화소의 좌측에 인접하게 배치된다.
- [0061] 이에 따라, 제1 데이터 라인 블록($DB1_{(1)}$)의 경우, 제1 데이터 라인(D_1)에 연결된 적색 화소(R)가 충전된 후, 제2 데이터 라인(D_2)에 데이터 신호가 인가되는데, 제2 데이터 라인(D_2)은 이미 충전된 적색 화소(R)와 적어도 단위 화소 크기 이상 만큼(예를 들면, d, 도 7 참조) 이격되어 배치되기 때문에, 충전된 적색 화소(R)와 제2 데이

터 라인(D₂) 간의 커플링은 거의 발생하지 않게 된다. 나머지 제3 데이터 라인(D₃)과 제4 데이터 라인(D₄)에 데이터 신호가 각각 인가될 때도 마찬가지로 이유로 이전에 충전된 화소와 커플링은 거의 발생하지 않게 된다.

[0062] 또한, 제2 데이터 라인 블록(DB2₍₁₎)의 경우, 제8 데이터 라인(D₈)에 연결된 백색 화소(W)가 충전된 후, 제7 데이터 라인(D₇)에 데이터 신호가 인가되는데, 제7 데이터 라인(D₇)은 이미 충전된 백색 화소(R)와 적어도 단위 화소 크기 이상 만큼(예를 들면, d, 도 7 참조) 이격되어 배치되기 때문에, 충전된 백색 화소(W)와 제7 데이터 라인(D₇) 간의 커플링은 거의 발생하지 않게 된다. 나머지 제6 데이터 라인(D₆)과 제5 데이터 라인(D₅)에 데이터 신호가 각각 인가될 때도 마찬가지로 이유로 이전에 충전된 화소와 커플링은 거의 발생하지 않게 된다.

[0063] 따라서, 본 발명의 일 실시예에 따른 액정표시장치에 따르면, 각 채널 단자를 통하여 제1 데이터 라인 블록과 제2 데이터 라인 블록에 데이터 신호를 순차적으로 인가 시, 이미 충전된 화소와 다음 데이터 라인에 인가되는 데이터 신호 간의 커플링은 거의 발생하지 않게 된다. 그 결과, 각 화소는 충전 전압을 거의 그대로 유지할 수 있게 되어 특정 화소에서 발생하는 세로줄 불량을 방지할 수 있게 된다.

[0064] 한편, 본 발명의 일 실시예에 따른 액정표시장치는 액정의 열화를 방지하기 위하여 상호 인접한 화소 사이에 극성이 반대인 데이터 신호를 인가하는 도트 반전으로 구동될 수 있다. 한편, 액정표시장치의 구동 방식은 도트 반전에 한정되는 것은 아니며, 컬럼 반전 또는 N개의 게이트 라인 마다 극성을 반전시키는 N×1 반전 구동(이때, N은 자연수)을 적용할 수 있다 즉, 2×1 또는 3×1 반전 구동 등이 적용될 수 있다.

[0065] 도 8은 본 발명의 다른 실시예에 따른 액정표시패널의 구조를 도시한 도이며, 도 9는 본 발명의 다른 실시예에 따른 라인 선택부를 도시한 도이고, 도 10은 도 9에 도시된 라인 선택부에 인가되는 선택 제어 신호의 타이밍도이다. 도 8 내지 도 10에 도시된 실시예에는 상기에 살펴본 실시예와 비교하여, 데이터 라인의 배치 구조 및 데이터 신호의 인가 순서가 상이하며, 나머지 구성은 거의 유사한 바, 이하에서는 상이한 구성을 위주로 상술한다.

[0066] 도 8 내지 도 10을 참조하면, 각 제1 데이터 라인 블록(DB1_(j)) 내에 포함된 데이터 라인인 화소의 좌측에 인접하게 배치되며, 각 제2 데이터 라인 블록(DB2_(j)) 내에 포함된 데이터 라인인 화소의 우측에 인접하게 배치된다. 즉, 첫번째 제1 데이터 라인 블록(DB1₍₁₎) 내에 포함된 데이터 라인들(D₁ ~ D₄) 각각은 화소를 기준으로 화소의 좌측에 인접하게 배치되며, 첫번째 제2 데이터 라인 블록(DB2₍₁₎) 내에 포함된 데이터 라인들(D₅ ~ D₈) 각각은 화소를 기준으로 화소의 우측에 인접하게 배치된다. 그 결과, 제8 데이터 라인(D₈)과 제9 데이터 라인(D₉)은 서로 인접하게 배치되어, 그 사이에는 화소가 배치되지 않으며, 제4 데이터 라인(D₄)과 제5 데이터 라인(D₅)은 서로 이격되게 배치되고, 그 사이에는 2개의 화소가 서로 대향되게 배치된다.

[0067] 제1 데이터 라인 블록(DB1_(j))에 연결된 스위칭부(SW1, SW3 ~ SWi-1)는 채널 단자(CH₁, CH₃ ~ CH_{k-1})를 통하여 출력된 데이터 신호를 복수의 데이터 라인에 순차적으로 인가하며, 제2 데이터 라인 블록(DB2_(j))에 연결된 스위칭부(SW2 ~ SWi)는 채널 단자(CH₂ ~ CH_k)를 통하여 출력된 데이터 신호를 복수의 데이터 라인에 순차적으로 인가한다. 이때, 제1 데이터 라인 블록 내의 복수의 데이터 라인인 게이트 라인 연장 방향의 반대 방향 즉, 우측에서 좌측 방향의 순서대로 데이터 신호가 순차적으로 인가되며, 제2 데이터 라인 블록 내의 복수의 데이터 라인인 게이트 라인 연장 방향 즉, 좌측에서 우측 방향의 순서대로 데이터 신호가 순차적으로 인가된다.

[0068] 또한, 라인 선택부(400)의 각 스위칭부의 제1 스위칭 소자들(SW1₍₁₎ ~ SWi₍₁₎)은 제1 선택 제어 신호(CON3₍₁₎)에 따라 구동되고, 제2 스위칭 소자들(SW1₍₂₎ ~ SWi₍₂₎)은 제2 선택 제어 신호(CON3₍₂₎)에 따라 구동되고, 제3 스위칭 소자들(SW1₍₃₎ ~ SWi₍₃₎)은 제3 선택 제어 신호(CON3₍₃₎)에 따라 구동되며, 제4 스위칭 소자들(SW1₍₄₎ ~ SWi₍₄₎)은 제4 선택 제어 신호(CON3₍₄₎)에 따라 구동된다. 이때, 선택 제어 신호(CON3)는 도 10에 도시된 바와 같은 펄스 형태를 갖는 제1 선택 제어 신호(CON3₍₁₎), 제2 선택 제어 신호(CON3₍₂₎), 제3 선택 제어 신호(CON3₍₃₎) 및 제4 선택 제어 신호(CON3₍₄₎)가 라인 선택부에 입력된다. 따라서, 제1 데이터 라인 블록(DB1_(j))에 연결된 홀수번째 스위칭부(SW1, SW3 ~ SWi-1)의 경우, 제1, 제2, 제3 및 제4 스위칭 소자의 순서로 구동되어, 제4, 제3, 제2 및

제1 데이터 라인(D₄ ~ D₁)의 순서로 데이터 신호가 인가된다. 그 결과, 제1 데이터 라인 블록의 홀수 행에서는 백색 화소(W), 청색 화소(B), 녹색 화소(G) 및 적색 화소(R)의 순서로 데이터 신호가 공급된다.

[0069] 제2 데이터 라인 블록(DB2_(j))에 연결된 짝수번째 스위칭부(SW2 ~ SWi)의 경우, 제1, 제2, 제3 및 제4 스위칭 소자의 순서로 구동되어, 제5, 제6, 제7 및 제8 데이터 라인(D₅ ~ D₈)의 순서로 데이터 신호가 인가된다. 그 결과, 제2 데이터 라인 블록의 홀수 행에서는 적색 화소(R), 녹색 화소(G), 청색 화소(B) 및 백색 화소(W)의 순서로 데이터 신호가 공급된다.

[0070] 이상에서 설명한 것은 본 발명에 따른 액정표시장치 및 그 구동 방법의 예시적인 실시예에 불과한 것으로서, 본 발명은 상기한 실시예에 한정되지 않고, 이하의 특허청구범위에서 청구하는 바와 같이, 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변경 실시가 가능한 범위까지 본 발명의 기술적 정신이 있다고 할 것이다.

발명의 효과

[0071] 전술한 바와 같이 본 발명에 따르면, 각 채널 단자를 통하여 제1 데이터 라인 블록과 제2 데이터 라인 블록에 데이터 신호를 인가 시, 이미 충전된 화소와 다음 데이터 라인에 인가되는 데이터 신호 간의 커플링은 거의 발생하지 않게 된다. 그 결과, 충전 전압을 그대로 유지할 수 있게 되어 특정 화소에서 발생하는 세로줄 불량을 방지할 수 있게 된다.

[0072] 또한, 간단한 구조 변경으로 액정표시장치의 표시 품질을 향상시킬 수 있게 된다.

도면의 간단한 설명

[0001] 도 1은 본 발명의 일 실시예에 따른 액정표시장치의 블록도이다.

[0002] 도 2는 액정표시패널의 화소의 등가 회로도이다.

[0003] 도 3은 본 발명의 일 실시예에 따른 액정표시패널의 구조를 도시한 도이다.

[0004] 도 4는 본 발명의 일 실시예에 따른 라인 선택부를 도시한 도이다.

[0005] 도 5는 도 4에 도시된 라인 선택부에 인가되는 선택 제어 신호의 타이밍도이다.

[0006] 도 6 및 도 7은 본 발명의 일 실시예에 따른 액정표시장치의 구동 방식을 나타낸 도이다.

[0007] 도 8은 본 발명의 다른 실시예에 따른 액정표시패널의 구조를 도시한 도이다.

[0008] 도 9는 본 발명의 다른 실시예에 따른 라인 선택부를 도시한 도이다.

[0009] 도 10은 도 9에 도시된 라인 선택부에 인가되는 선택 제어 신호의 타이밍도이다

[0010] *도면의 주요 부분에 대한 부호의 설명*

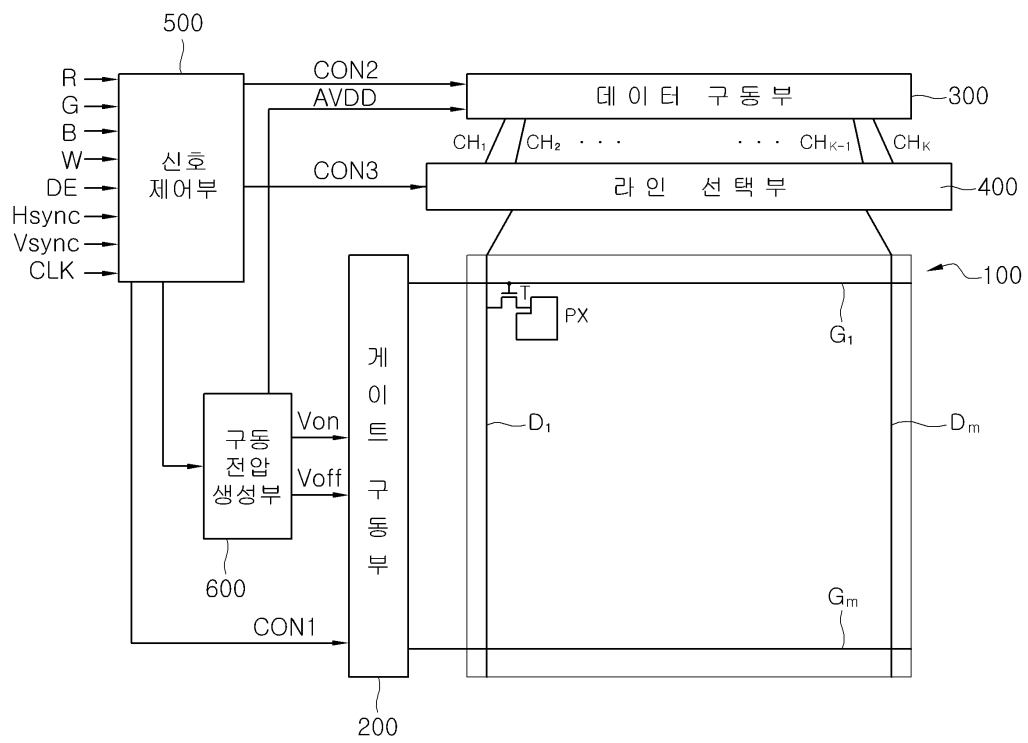
[0011] 100: 액정표시패널 200: 게이트 구동부

[0012] 300: 데이터 구동부 400: 라인 선택부

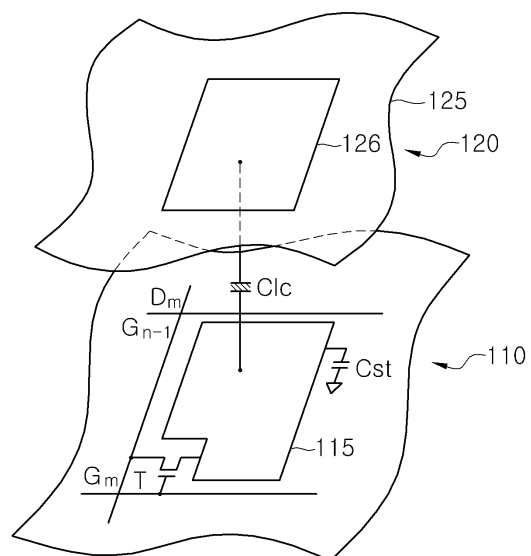
[0013] 500: 신호 제어부 600: 구동 전압 생성부

도면

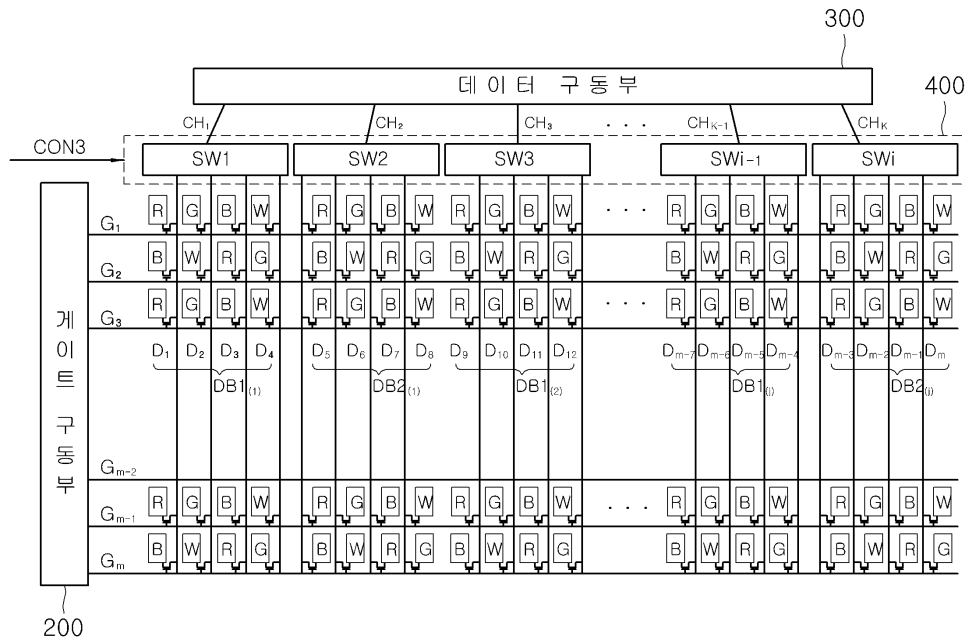
도면1



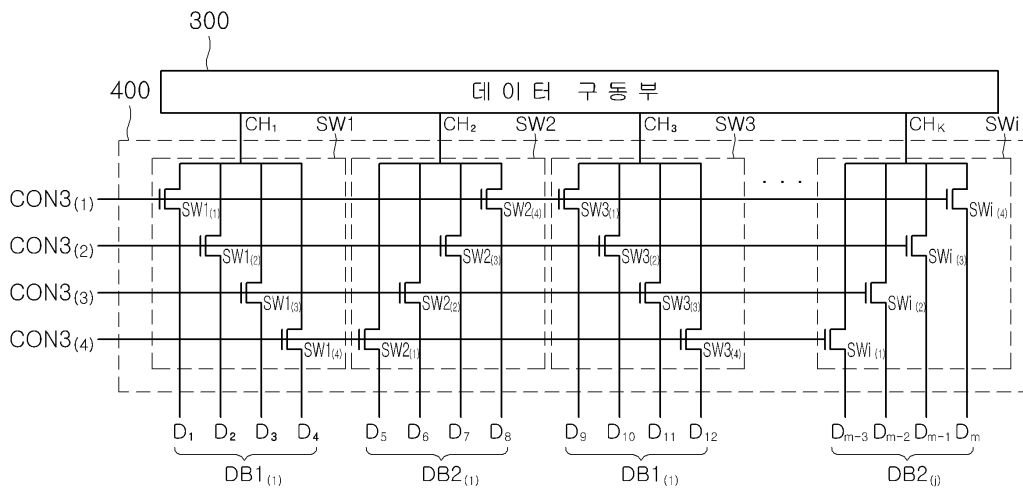
도면2



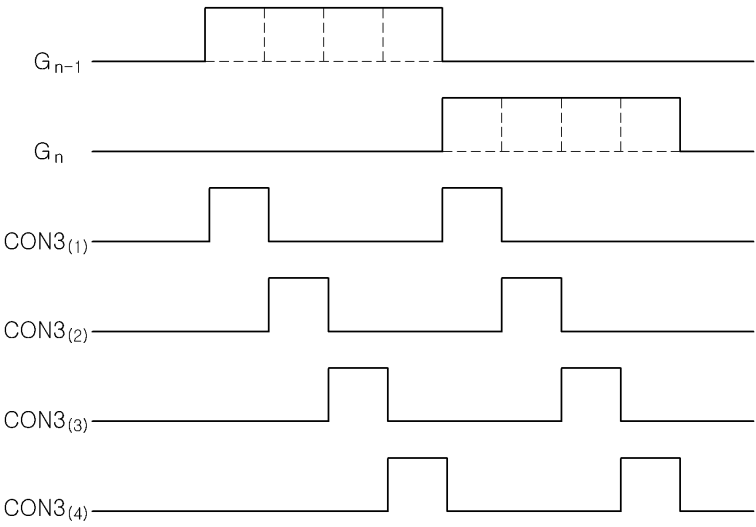
도면3



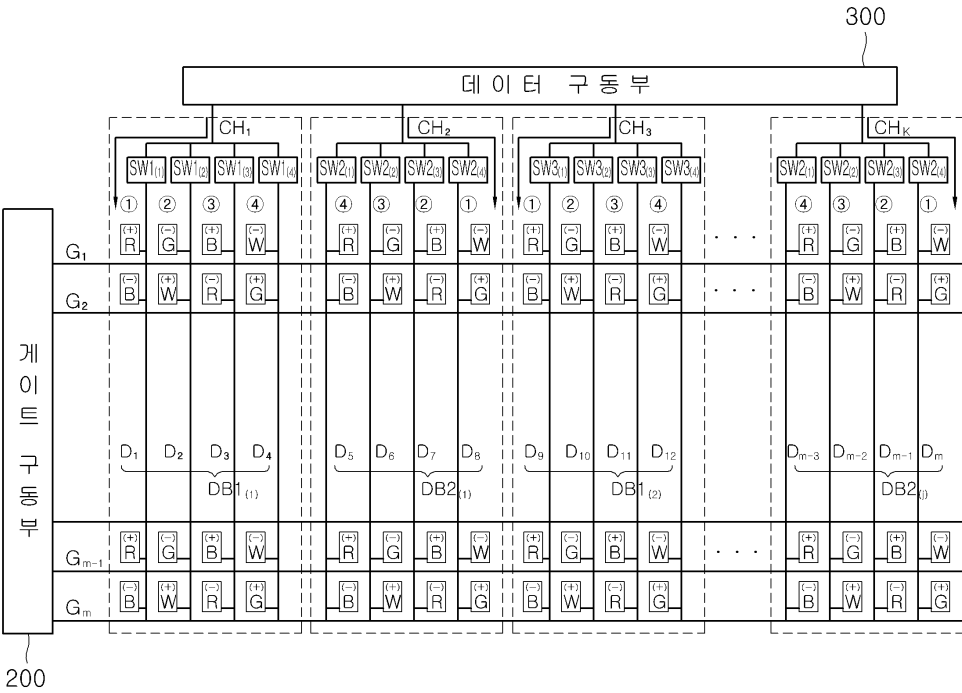
도면4



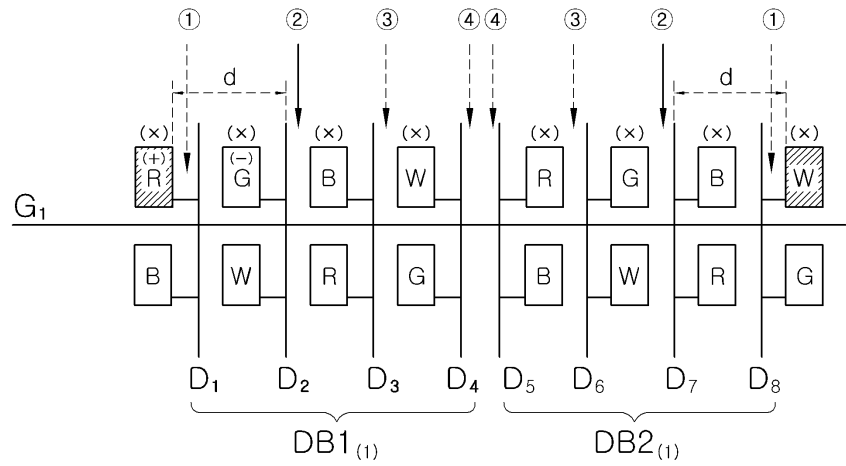
도면5



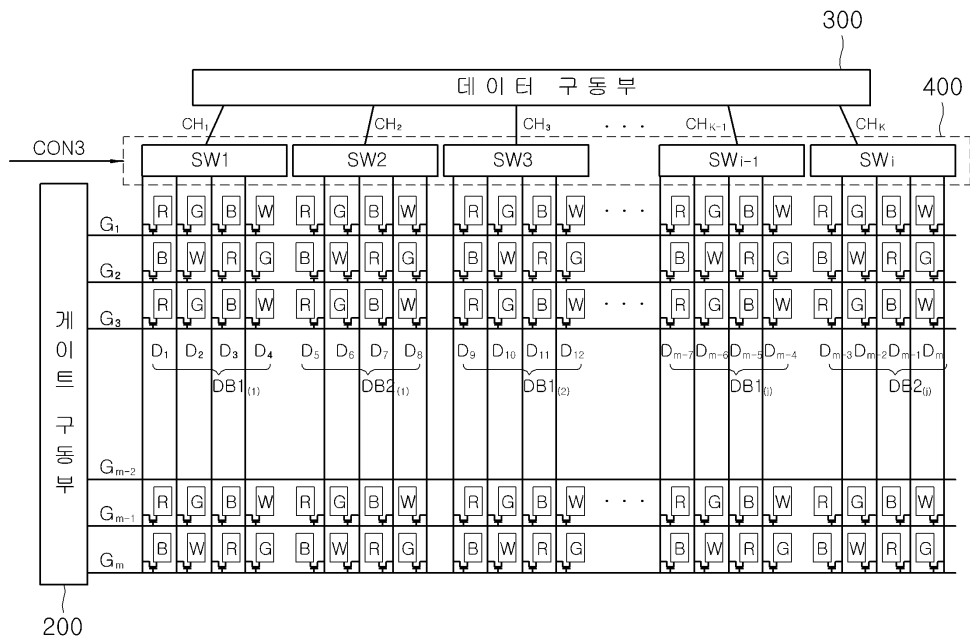
도면6



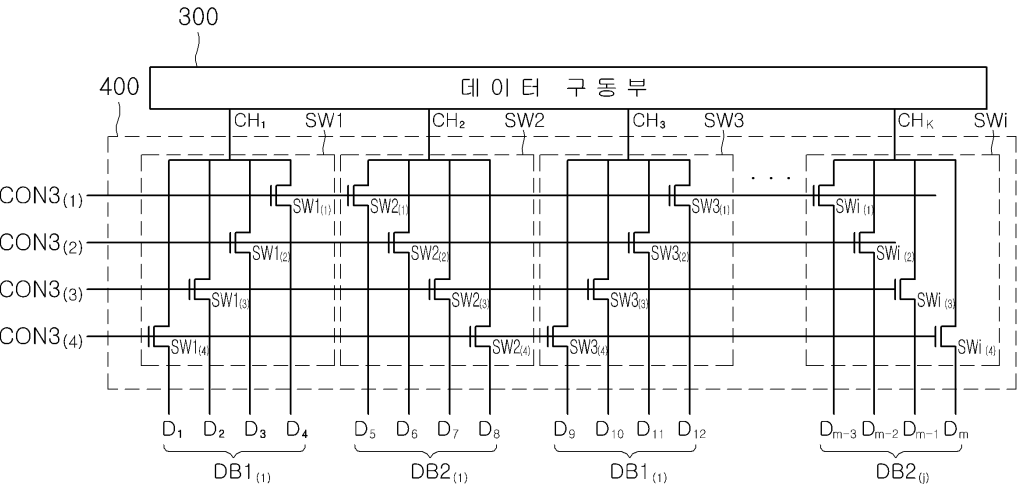
도면7



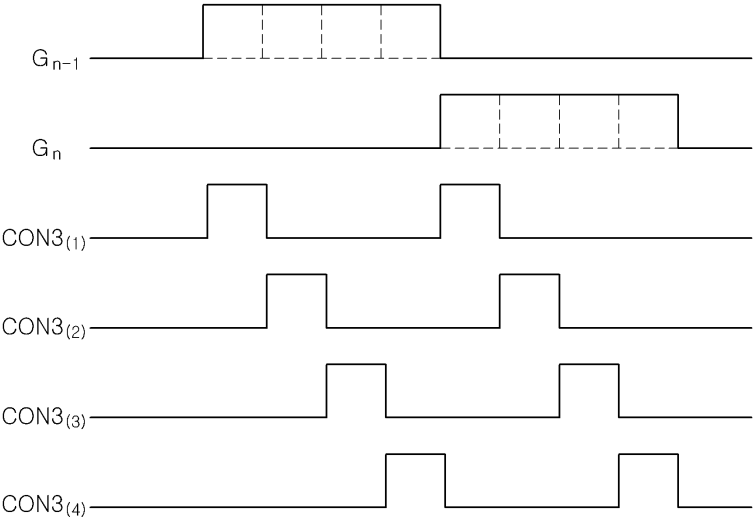
도면8



도면9



도면10



专利名称(译)	标题：液晶显示装置及其驱动方法		
公开(公告)号	KR101385225B1	公开(公告)日	2014-04-14
申请号	KR1020070048755	申请日	2007-05-18
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	LEE DONG YUB 이동엽 JOO SOONG YONG 주승용 MOON HYOUNG SIK 문형식 LEE JUNG SUN 이중선 HWANG HYUN JOO 황현주		
发明人	이동엽 주승용 문형식 이중선 황현주		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G2300/0452 G09G2320/0209 G09G2310/0297 G09G3/3688		
其他公开文献	KR1020080101531A		
外部链接	Espacenet		

摘要(译)

液晶显示装置及其驱动方法技术领域本发明涉及一种液晶显示装置及其驱动方法，更具体地涉及一种液晶显示装置及其驱动方法，其具有形成在基板上的多条栅极线，与所述多条栅极线交叉的多条数据线，用于通过多个通道端子输出数据信号的数据驱动器和用于将数据信号施加到由多条数据线组成的数据线块的线选择器，包括第一数据线块和第二数据线块，在第一数据线块中，数据线与像素的一侧相邻设置，在第二数据线块中，数据线与像素的另一侧相邻设置，提供液晶显示装置及其驱动方法，其中线块交替排列。

