



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년11월04일
(11) 등록번호 10-0991541
(24) 등록일자 2010년10월27일

(51) Int. Cl.

G02F 1/133 (2006.01)

(21) 출원번호 10-2003-0096723

(22) 출원일자 2003년12월24일

심사청구일자 2008년12월12일

(65) 공개번호 10-2005-0065829

(43) 공개일자 2005년06월30일

(56) 선행기술조사문헌

KR1020030079461 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

조순동

경상북도구미시도량동112번지한빛타운107/802

김재성

부산광역시금정구부곡2동283-11번지

(74) 대리인

특허법인네이트

전체 청구항 수 : 총 11 항

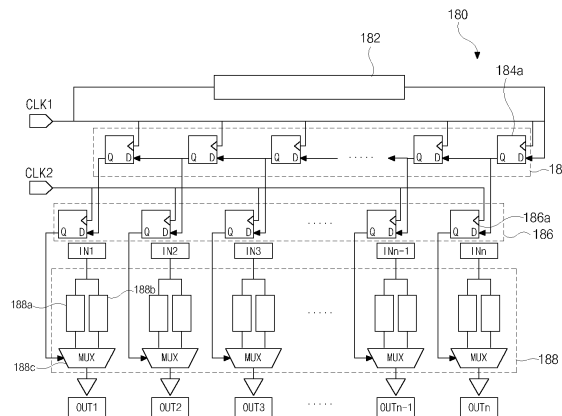
심사관 : 차건숙

(54) 구동회로를 포함하는 액정표시장치 및 그 구동방법

(57) 요약

본 발명에 따른 액정표시장치는 게이트배선과 상기 게이트배선과 교차하여 화소영역을 정의하는 데이터배선을 포함하는 액정패널과; 상기 액정패널의 게이트배선에 연결되는 게이트드라이버와; 상기 액정패널의 데이터배선에 연결되는 데이터드라이버와; 상기 게이트드라이버에 연결되어 게이트신호와 극성이 인가되지 않은 데이터신호를 출력하는 타이밍컨트롤러와; 상기 타이밍컨트롤러와 상기 데이터드라이버에 연결되어, 상기 극성이 인가되지 않은 데이터신호에 불규칙적인 극성을 인가하여 상기 데이터드라이버로 출력하는 극성인가부를 포함한다.

대표도 - 도5



특허청구의 범위

청구항 1

게이트배선과 상기 게이트배선과 교차하여 화소영역을 정의하는 데이터배선을 포함하는 액정패널과;
 상기 액정패널의 게이트배선에 연결되는 게이트드라이버와;
 상기 액정패널의 데이터배선에 연결되는 데이터드라이버와;
 상기 게이트드라이버에 연결되어 게이트신호와 극성이 인가되지 않은 데이터신호를 출력하는 타이밍컨트롤러와;
 상기 타이밍컨트롤러와 상기 데이터드라이버에 연결되어, 상기 극성이 인가되지 않은 데이터신호에 불규칙적인 극성을 인가하여 상기 데이터드라이버로 출력하는 극성인가부를 포함하고,
 상기 극성인가부는 피엠클스(PN Sequence)생성부와 디코딩부를 포함하는
 액정표시장치.

청구항 2

삭제

청구항 3

제 1 항에 있어서,
 상기 피엠클스(PN Sequence)생성부는 불규칙적인 비트스트림(bit stream)을 생성하는 액정표시장치.

청구항 4

제 3 항에 있어서,
 상기 피엠클스생성부와 상기 디코딩부 사이에 제 1 및 2 레지스터부가 더욱 구비되는 액정표시장치.

청구항 5

제 4 항에 있어서,
 상기 제 1 및 2 레지스터부는 각각 제 1 및 2 클럭에 따라 상기 비트스트림에 대응되는 제 1 및 2 신호를 출력하는 액정표시장치.

청구항 6

제 5 항에 있어서,
 상기 디코딩부는 다수의 피 디코더(P Decoder)와, 다수의 엔 디코더(N Decoder)와, 상기 다수의 피 디코더 및 엔 디코더에 연결되는 다수의 댁스를 포함하는 액정표시장치.

청구항 7

제 6 항에 있어서,
 상기 다수의 피 디코더 및 엔 디코더 각각에는 상기 극성이 인가되지 않은 데이터신호가 입력되고, 상기 다수의 피 디코더 및 엔 디코더 각각은 상기 극성이 인가되지 않은 데이터신호에 정극성(+) 및 부극성(-)을 인가하는 액정표시장치.

청구항 8

제 7 항에 있어서,

상기 먹스는 상기 비트스트림에 대응되는 제 2 신호에 따라 상기 정극성(+)이 인가된 데이터신호와 상기 부극성(-)이 인가된 데이터신호 중 하나를 선택하여 출력하는 액정표시장치.

청구항 9

제 1 항에 있어서,

상기 액정패널은 상기 게이트배선 및 데이터배선에 연결되는 박막트랜지스터와, 상기 박막트랜지스터에 병렬로 연결되는 액정캐패시터와 스토리지캐패시터를 더욱 포함하는 액정표시장치.

청구항 10

게이트배선과 데이터배선이 구비된 액정패널을 포함하는 액정표시장치의 구동방법으로서,

게이트신호와 극성이 인가되지 않은 데이터신호를 출력하는 단계와;

상기 극성이 인가되지 않은 데이터신호에 불규칙적인 극성을 인가하는 단계와;

상기 게이트신호를 상기 게이트배선에 입력하는 단계와;

상기 불규칙적인 극성이 인가된 데이터신호를 상기 데이터배선에 입력하는 단계를 포함하고, 상기 불규칙적인 극성은 피엔시퀀스를 이용하여 인가되는

액정표시장치의 구동방법.

청구항 11

삭제

청구항 12

제 10 항에 있어서,

상기 불규칙적인 극성을 인가하는 단계는,

불규칙적인 비트스트림을 생성하는 단계와;

상기 불규칙적인 비트스트림을 분리하여 다수의 비트를 생성하는 단계와;

상기 극성이 인가되지 않은 데이터신호에 정극성(+) 및 부극성(-)을 인가하는 단계와;

상기 다수의 비트 각각에 따라 상기 정극성(+) 및 부극성(-)이 인가된 데이터신호 중 하나를 선택하는 단계를 포함하는 액정표시장치의 구동방법.

청구항 13

제 12 항에 있어서,

상기 불규칙적인 비트스트림은 다수의 레지스터를 이용하여 다수의 비트로 분리되는 액정표시장치의 구동방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0012] 본 발명은 액정표시장치(LCD device)에 관한 것이며, 특히 포토다이오드(photo diode)를 이용한 액정표시장치의 플리커(flicker) 자동 조정 방법 및 자동 조정 회로에 관한 것이다.
- [0013] 도 1은 종래의 액정표시장치를 개략적으로 나타낸 분해사시도이다.
- [0014] 도시한 바와 같이, 일반적인 액정표시장치는 다수의 서브컬러필터(7a, 7b, 7c)를 포함하는 컬러필터층(7)과, 각 서브컬러필터(7a, 7b, 7c) 사이에 구성된 블랙매트릭스(6)와, 상기 컬러필터층(7)과 블랙매트릭스(6)상에 증착된 투명한 공통전극(18)이 형성된 제 1 기판(5)과, 화소영역(P) 상에 형성된 화소전극(17)과, 스위칭소자(T)와, 어레이배선이 형성된 제 2 기판(22)으로 구성되며, 상기 제 1 및 2 기판(5, 22) 사이에는 액정층(14)이 형성되어 있다.
- [0015] 상기 제 2 기판(22)은 어레이기판이라고도 하며, 스위칭소자인 박막트랜지스터(T)가 매트릭스형태(matrix type)로 위치하고, 이러한 다수의 박막트랜지스터를 교차하여 지나가는 게이트배선(13)과 데이터배선(15)이 형성된다.
- [0016] 이때, 상기 화소영역(P)은 상기 게이트배선(13)과 데이터배선(15)이 교차하여 정의되는 영역이며, 상기 화소영역(P) 상에는 전술한 바와 같이, 투명한 화소전극(17)이 형성된다.
- [0017] 상기 화소전극(17)은 인듐-틴-옥사이드(indium-tin-oxide : ITO)와 같이 빛의 투과율이 비교적 뛰어난 투명 도전성금속을 사용한다.
- [0018] 전술한 바와 같은 구성을 가지는 액정패널의 동작은 액정의 전기광학적 효과에 기인한 동작특성에 의한 것이다.
- [0019] 자세히 설명하면, 상기 액정층(14)은 자발분극 특성을 가지는 유전이방성 물질이며, 전압이 인가되면 자발분극에 의해 쌍극자를 형성함으로써 전계의 인가방향에 따라 분자의 배열방향이 바뀌는 특성을 갖는다.
- [0020] 따라서, 이러한 배열상태에 따라 광학적 특성이 바뀜으로써 전기적인 광변조가 생기게 되고, 이러한 액정의 광변조현상에 의해 빛을 차단 또는 통과시키는 방법으로 이미지를 구현하게 된다.
- [0021] 이러한 액정표시장치에서는 특정한 정지 화상을 장시간 구동시킨 후 다른 화상을 나타내고자 할 때, 이전의 화상 Pattern이 남아있는 경우가 발생하기도 하는데, 이를 잔상이라고 한다. 잔상은 화소전극과 공통전극 사이의 액정층에 DC 전압이 인가될 경우 발생한다.
- [0022] 액정은 기본적으로 굴절률 이방성을 지니며 DC 전압에 의하여 쉽게 열화 되기 때문에 이러한 잔상이 발생하기 쉽고 이를 방지하기 위하여 일반적으로 교류 구동을 한다.
- [0023] 또한 화소전극과 공통전극에 인가되는 전압의 극성(polarity)이 항상 고정된 값이면 이러한 현상이 심화될 수도 있으므로 인가전압의 극성을 프레임에 따라 또는 위치에 따라 달리하는데, 이러한 방법으로 필드 인버전(field inversion), 라인 인버전(line inversion), 도트 인버전(dot inversion) 등이 주로 사용된다.
- [0024] 필드 인버전 방식에서는 필드가 변경될 때마다 액정패널에 공급되는 데이터신호의 극성을 반전시키고, 라인 인버전 방식에서는 액정패널의 게이트배선에 따라 데이터신호의 극성이 반전되게 된다. 또한, 도트 인버전 방식에서는 인접 화소영역에 상반된 극성의 데이터신호가 공급되게 함과 아울러 필드마다 액정패널에 공급되는 데이터신호의 극성이 반전된다.
- [0025] 이들 중에서 가장 극성을 많이 바꾸어주는 도트 인버전 방식이 널리 이용되고 있다.
- [0026] 도 2a 및 2b는 각각 종래의 액정표시장치를 도트 인버전 방식으로 구동할 경우, (N) 필드와 (N+1) 필드의 데이터신호의 극성을 보여주는 도면이다.
- [0027] 도 2a에 도시한 바와 같이, (N) 프레임의 경우, 임의의 한 도트(서브픽셀)를 중심으로 인접한 4개의 도트에 각각 반대 극성의 데이터신호가 인가된다.
- [0028] 도 2b에 도시한 바와 같이, (N+1) 프레임에서도 역시 임의의 한 도트(서브픽셀)를 중심으로 인접한 4개의 도트에 각각 반대 극성의 데이터신호가 인가되지만, (N) 프레임에서의 극성과 반대 극성이 각 도트에 인가되는 것이 다르다.
- [0029] 즉, (N) 프레임에서 정극성(+)을 띄던 도트는 (N+1) 프레임에서는 부극성(-)을 띄게 된다.

- [0030] 따라서, 모든 도트에 위치별로 또한 프레임별로 반대 극성의 데이터신호가 입력되어서 액정의 열화를 방지 할 수 있다.
- [0031] 이러한 도트 인버전 방식으로 액정표시장치를 구동하기 위한 회로에 대하여 도면을 참고로 설명하기로 한다.
- [0032] 도 3은 액정표시장치를 도트 인버전 방식으로 구동하기 위한 종래의 구동회로부의 일부에 대한 블록도이다.
- [0033] 도 3에 도시한 바와 같이, 액정표시장치를 도트 인버전 방식으로 구동하기 위한 종래의 구동회로부는 다수의 디코딩부(10)와 폴신호생성부(50)를 포함한다.
- [0034] 각 디코딩부(10)는 데이터신호에 피 디코더(P Decoder; 20)와 엔 디코더(N Decoder; 30), 그리고 이들과 연결되는 믹스(Multiplexer; 40)를 포함한다.
- [0035] 폴신호생성부(50)는 각각의 디코딩부(10)에 연결되어 있다.
- [0036] 구동회로부의 동작을 살펴보면, 우선 폴신호생성부(50)는 정극성(+)에 해당하는 신호와 부극성(-)에 해당하는 신호를 순차적으로 생성하여 각각의 디코딩부(10)에 전달한다.
- [0037] 피 디코더(20)와 엔 디코더(30)에는 구동회로부의 다른 부분으로부터 데이터신호가 입력되는데, 피 디코더(20)는 전달받은 데이터신호에 정극성(+)을 인가하고, 엔 디코더(30)는 전달받은 데이터신호에 부극성(-)을 인가하여 믹스(40)에 전달한다.
- [0038] 믹스(40)는 폴신호생성부(50)로부터 전달받은 폴신호를 근거로 정극성(+)의 데이터신호와 부극성(-)의 데이터신호 중 하나를 선택하여 구동회로부의 다른 부분으로 전달한다.
- [0039] 따라서, 데이터신호는 상기 디코딩부(10)를 통과하면서, 프레임과 위치에 따른 극성을 띄게 된다.
- [0040] 그런데, 상기와 같은 도트 인버전 방식의 경우 각 도트에 인가되는 극성이 규칙적이어서 특정 패턴에서 그리니쉬(greenish) 현상 같은 화면열화현상이 발생하기도 한다.
- [0041] 다시 도 2a 및 2b를 참조하여 설명하면, 적(R), 녹(G), 청(B) 스트립(strip) 배열에서 적(R)과 청(B)의 데이터신호는 항상 같은 극성을 갖게 되며, 녹(G)의 경우는 적(R)과 청(B)의 반대 극성을 갖게 된다.
- [0042] 일반 화면에서는 화면 전체의 극성이 서로 상충되어 '0'이 되므로 문제가 없지만, 특정 패턴, 예를 들어 스킵(skip) 라인과 스킵 도트 패턴의 경우에는 화면 전체의 극성이 '0'이 되지 않고 정극성(+) 내지 부극성(-)을 갖게 된다.
- [0043] 이런 극성은 공통전압을 왜곡시키게 되고, 공통전압의 왜곡은 적(R)과 청(B)의 밝기를 감소시키는 방향으로 녹(G)의 밝기를 증가시키는 방향으로 일어난다.
- [0044] 따라서, 공통전압의 왜곡에 의해 화면 전체가 그린(Green)에 가까운 쪽으로 나타나게 된다.
- [0045] 도 2a 및 2b에서는 1 도트 인버전 방식을 예로서 도시하였으나, 2 도트 인버전 방식에서도 이러한 그리니쉬 현상은 특정 패턴에서 발생하고, 이는 앞에서 언급했듯이 폴신호의 규칙성, 즉 폴신호는 예외 없이 정극성(+)과 부극성(-)이 교대되는 구성을 갖고 있기 때문이다.

발명이 이루고자 하는 기술적 과제

- [0046] 이러한 문제를 해결하기 위하여, 본 발명은 규칙적인 폴신호를 사용하는 대신 피엔 시퀀스(PN sequence)를 이용하여 데이터신호에 극성을 인가함으로써 액정표시장치의 각 도트(서브픽셀)가 불규칙적인 극성을 갖게 하여, 그리니쉬(greenish) 현상과 같은 화면열화현상을 방지할 수 있는 액정표시장치 및 그 구동 방법을 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

- [0047] 전술한 바와 같은 목적을 달성하기 위한 본 발명은, 게이트배선과 상기 게이트배선과 교차하여 화소영역을 정의하는 데이터배선을 포함하는 액정패널과; 상기 액정패널의 게이트배선에 연결되는 게이트드라이버와; 상기 액정패널의 데이터배선에 연결되는 데이터드라이버와; 상기 게이트드라이버에 연결되어 게이트신호와 극성이 인가되

지 않은 데이터신호를 출력하는 타이밍컨트롤러와; 상기 타이밍컨트롤러와 상기 데이터드라이버에 연결되어, 상기 극성이 인가되지 않은 데이터신호에 불규칙적인 극성을 인가하여 상기 데이터드라이버로 출력하는 극성인가부를 포함하고, 상기 극성인가부는 피엔시퀀스(PN Sequence)생성부와 디코딩부를 포함하는 액정표시장치를 제공한다.

상기 피엔시퀀스(PN Sequence)생성부는 불규칙적인 비트스트림(bit stream)을 생성한다.

상기 피엔시퀀스생성부와 상기 디코딩부 사이에 제 1 및 2 레지스터부가 더욱 구비된다.

상기 제 1 및 2 레지스터부는 각각 제 1 및 2 클럭에 따라 상기 비트스트림에 대응되는 제 1 및 2 신호를 출력한다.

상기 디코딩부는 다수의 피 디코더(P Decoder)와, 다수의 엔 디코더(N Decoder)와, 상기 다수의 피 디코더 및 엔 디코더에 연결되는 다수의 믹스를 포함한다.

상기 다수의 피 디코더 및 엔 디코더 각각에는 상기 극성이 인가되지 않은 데이터신호가 입력되고, 상기 다수의 피 디코더 및 엔 디코더 각각은 상기 극성이 인가되지 않은 데이터신호에 정극성(+) 및 부극성(-)을 인가한다.

상기 믹스는 상기 비트스트림에 대응되는 제 2 신호에 따라 상기 정극성(+)이 인가된 데이터신호와 상기 부극성(-)이 인가된 데이터신호 중 하나를 선택하여 출력한다.

상기 액정패널은 상기 게이트배선 및 데이터배선에 연결되는 박막트랜지스터와, 상기 박막트랜지스터에 병렬로 연결되는 액정캐패시터와 스토리지캐패시터를 더욱 포함한다.

게이트배선과 데이터배선이 구비된 액정패널을 포함하는 액정표시장치의 구동방법으로서, 게이트신호와 극성이 인가되지 않은 데이터신호를 출력하는 단계와; 상기 극성이 인가되지 않은 데이터신호에 불규칙적인 극성을 인가하는 단계와; 상기 게이트신호를 상기 게이트배선에 입력하는 단계와; 상기 불규칙적인 극성이 인가된 데이터신호를 상기 데이터배선에 입력하는 단계를 포함하고, 상기 불규칙적인 극성은 피엔시퀀스를 이용하여 인가되는 액정표시장치의 구동방법을 제공한다.

상기 불규칙적인 극성을 인가하는 단계는, 불규칙적인 비트스트림을 생성하는 단계와; 상기 불규칙적인 비트스트림을 분리하여 다수의 비트를 생성하는 단계와; 상기 극성이 인가되지 않은 데이터신호에 정극성(+) 및 부극성(-)을 인가하는 단계와; 상기 다수의 비트 각각에 따라 상기 정극성(+) 및 부극성(-)이 인가된 데이터신호 중 하나를 선택하는 단계를 포함한다.

상기 불규칙적인 비트스트림은 다수의 레지스터를 이용하여 다수의 비트로 분리된다.

[0048] 삭제

[0049] 삭제

[0050] 삭제

[0051] 삭제

[0052] 삭제

[0053] 삭제

[0054] 삭제

- [0055] 이하 첨부한 도면을 참조하여 본 발명에 따른 바람직한 실시예를 설명한다.
- [0056] -- 실시예 --
- [0057] 도 4는 본 발명의 제 1 실시예에 따른 액정표시장치를 나타내는 블록도이다.
- [0058] 도 4에 도시한 바와 같이, 액정표시장치(100)는 액정패널(110)과 이를 구동하기 위한 구동회로부(150)로 구성된다.
- [0059] 액정패널에는 다수의 게이트배선(120)과 이와 교차되어 화소영역(서브픽셀, 도트; P)을 정의하는 다수의 데이터배선(130)이 구비되어 있으며, 게이트배선(120)과 데이터배선(130)의 교차지점에는 박막트랜지스터(T)가 구비되어서 액정캐패시터(C_{LC}) 및 스토리지캐패시터(C_{ST})로 입력되는 데이터신호를 스위칭한다.
- [0060] 상기 게이트배선(120) 및 데이터배선(130)은 구동회로부(150)의 게이트드라이버(160) 및 데이터드라이버(170)에 각각 연결되어 게이트신호 및 데이터신호를 입력받는다.
- [0061] 게이트드라이버(160)는 타이밍컨트롤러(190)에 연결되어 게이트신호를 포함하는 각종 구동신호를 타이밍컨트롤러(180)로부터 입력받아서 게이트배선에 연결된 박막트랜지스터의 게이트전극을 구동한다.
- [0062] 한편, 타이밍컨트롤러(190)와 데이터드라이버(170) 사이에는 극성인가부(180)가 배치되어 타이밍컨트롤러(190)에서 출력되는 데이터신호에 정극성(+) 또는 부극성(-)을 인가하여 데이터드라이버에 전달한다.
- [0063] 극성인가부(180)는 불규칙적인 비트스트림(bit stream)을 생성하는 피엔시퀀스생성부(PN Sequence Generator)를 이용하여 데이터신호에 불규칙적인 극성을 인가한다. 이를 위하여, 극성인가부(180)는 다수의 래지스터(register)와 다수의 디코딩부를 더욱 포함할 수 있다.
- [0064] 상기 액정표시장치의 구동을 간단히 설명하면, 타이밍컨트롤러(190)는 각종 구동신호를 게이트드라이버(160) 및 데이터드라이버(170)에 전달하는데, 특히 데이터신호는 극성인가부(180)에 의하여 불규칙적인 극성이 인가되어 데이터드라이버(170)에 전달된다.
- [0065] 게이트드라이버(160)는 타이밍컨트롤러(190)로부터 전달받은 신호에 따라 게이트배선(120)을 순차적으로 선택하고, 선택된 게이트배선에 연결된 박막트랜지스터(T)로 데이터드라이버(170)로부터 불규칙적인 극성이 인가된 데이터신호가 입력되어 액정캐패시터(C_{LC}) 및 스토리지캐패시터(C_{ST})에 충전되어 한 프레임(frame)동안 해당 전압을 유지한다.
- [0066] 각 프레임마다 위의 동작을 반복하여 화면을 디스플레이하게 되는데, 이때 각 프레임의 각 화소영역(P)에는 불규칙적인 극성이 인가된 데이터신호가 입력되므로 특정패턴의 경우에 발생할 수 있는 그리니쉬(greenish) 현상 같은 화면열화현상이 발생하지 않는다.
- [0067] 상기 불규칙적인 극성을 인가하는 극성인가부(180)의 구성을 도면을 참조하여 설명한다.
- [0068] 도 5는 본 발명의 제 2 실시예에 따른 액정표시장치의 극성인가부를 도시한 블록도이다.
- [0069] 도 5에 도시한 바와 같이, 액정표시장치의 극성인가부(180)는 피엔시퀀스생성부(Pseudo-Noise Sequence Generator; 182), 제 1 및 2 래지스터부(184, 186), 디코딩부(188)로 구성될 수 있다.
- [0070] 피엔시퀀스(PN Sequence)란 CDMA(Code Division Multiple Access) 디지털 이동 통신에 사용되는 핵심적인 기술로서, 부궤환 논리회로에 의하여 생성되는 주기적인 시계열 펄스열이지만, 그 주기가 매우 길어서 비교적 짧은 시간 동안만 관측하면 마치 잡음을 보는 것과 같이 예측이 불가능한 불규칙적인 임의(random) 펄스열이다.
- [0071] 이러한 피엔시퀀스는 CDMA 통신 방식의 발전과 더불어 발전되어 왔는데, 최근 들어서 피엔시퀀스는 그 응용 분야가 점점 넓어지면서 중요성이 증대되고 있다.
- [0072] 즉, 피엔시퀀스는 데이터나 영상신호 및 음성신호의 스크램블링을 위해서 사용되기도 하고, 컴퓨터에서 랜덤데이터를 발생시키는데 사용되기도 하며, 암호화 과정에서 키스트림(key stream)으로 사용되기도 한다.
- [0073] 이러한 피엔시퀀스는, 0 또는 1의 값을 갖는 이진수열로 주기는 $N=2^n-1$ (여기서 n 은 정수)인 경우가 주로 사용되고 있다.
- [0074] 따라서, 상기 피엔시퀀스생성부(182)에서는 불규칙적인 이진수열이 생성되는데 이를 비트스트림(bit stream)이라고도 한다.

- [0075] 피엔시퀀스생성부(182)에서 발생한 비트스트림은 제 1 및 2 레지스터부(184, 186)을 통하여 디코딩부(188)로 전달되고, 디코딩부(188)에서는 상기 비트스트림에 따라 데이터신호에 극성을 인가한다.
- [0076] 도 5에서는 피엔시퀀스생성부(182)에서 생성된 비트스트림을 분리 저장하기 위한 수단으로 제 1 및 2 레지스터부(184, 186)를 예로 들었으나, 상기 비트스트림을 비트별로 분리하여 디코딩부(188)의 각 믹스(188c)에 입력할 수 있으면 채용할 수 있다.
- [0077] 좀 더 상세히 설명하면, 제 1 및 2 레지스터부(184, 186)는 각각 다수의 레지스터(184a, 186a)를 포함하고 있는데, 제 1 레지스터부(184)의 각 레지스터(184a)에는 상기 비트스트림이 제 1 클럭(CLK1)에 따라 순차적으로 입력되고, 제 2 레지스터부(186)의 각 레지스터(186a)에는 제 1 레지스터부(184)의 각 레지스터(184a)에서 출력되는 비트스트림에 대응되는 제 1 신호(즉, 개개의 비트)가 제 2 클럭(CLK2)에 따라 순차적으로 입력되어 각각 비트스트림에 대응되는 제 2 신호(즉, 개개의 비트)를 출력하여 디코딩부(188)로 전달한다.
- [0078] 디코딩부(188)는 다수의 피 디코더(P Decoder; 188a) 및 엔 디코더(N Decoder; 188b)와 믹스(multiplexer; 188c)로 이루어진다.
- [0079] 각각의 피 디코더(188a) 및 엔 디코더(188b)의 입력단(IN1, IN2, ..., INn)에는 타이밍컨트롤러(도 4의 190)에서 출력되는 극성이 인가되지 않은 원시 데이터신호가 입력되고, 피 디코더(188a)는 입력된 데이터신호에 정극성(+)을 인가하고 엔 디코더(188b)는 입력된 데이터신호에 부극성(-)을 인가하여 각각 극성이 인가된 데이터신호를 믹스(188c)에 전달한다.
- [0080] 각각의 믹스(188c)에는 상기 제 2 레지스터부(186)의 레지스터(186a)로부터 비트스트림에 대응되는 제 2 신호가 입력되는데, 믹스(188c)는 제 2 신호에 따라 피 디코더(188a)의 정극성(+)이 인가된 데이터신호와 엔 디코더(188b)의 부극성(-)이 인가된 데이터신호 중 하나를 선택하여 출력단(OUT1, OUT2, ..., OUTn)으로 출력한다.
- [0081] 도시하지는 않았지만, 상기 디코딩부(188)에서 출력되는 극성이 인가된 데이터신호는 데이터드라이브(도 4의 170)을 통하여 적정시간에 데이터배선(도 4의 130)으로 공급되어, 박막트랜지스터(도 4의 T)를 통하여 액정캐패시터(도 4의 C_{LC})와 스토리지캐패시터(도 4의 C_{ST})에 충전된다.
- [0082] 이상과 같이 본 발명의 제 2 실시예에 따른 액정표시장치에서는 타이밍컨트롤러에서 출력되는 데이터신호에 피엔시퀀스생성기를 이용하여 불규칙적인 극성을 인가하여 각 화소영역에 공급하므로 특정패턴의 경우에도 그리니쉬(greenish) 현상 같은 화면열화현상이 발생하지 않는다.
- [0083] 본 발명에 따른 액정표시장치 및 그 구동방법은 상기 실시예에 한정되지 않고, 본 발명의 취지에 어긋나지 않는 한도 내에서 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의하여 다양한 변화와 변형이 가능하다는 것은 명백하며, 이러한 변화와 변형이 본 발명에 속함은 첨부된 청구 범위를 통해 알 수 있다.

발명의 효과

- [0084] 본 발명의 실시예에 따른 액정표시장치 및 그 구동방법을 이용할 경우, 불규칙적인 극성이 인가된 데이터신호가 각 화소영역에 입력되므로 특정패턴에서 발생가능한 그리니쉬 현상 같은 화면열화현상이 방지된다.

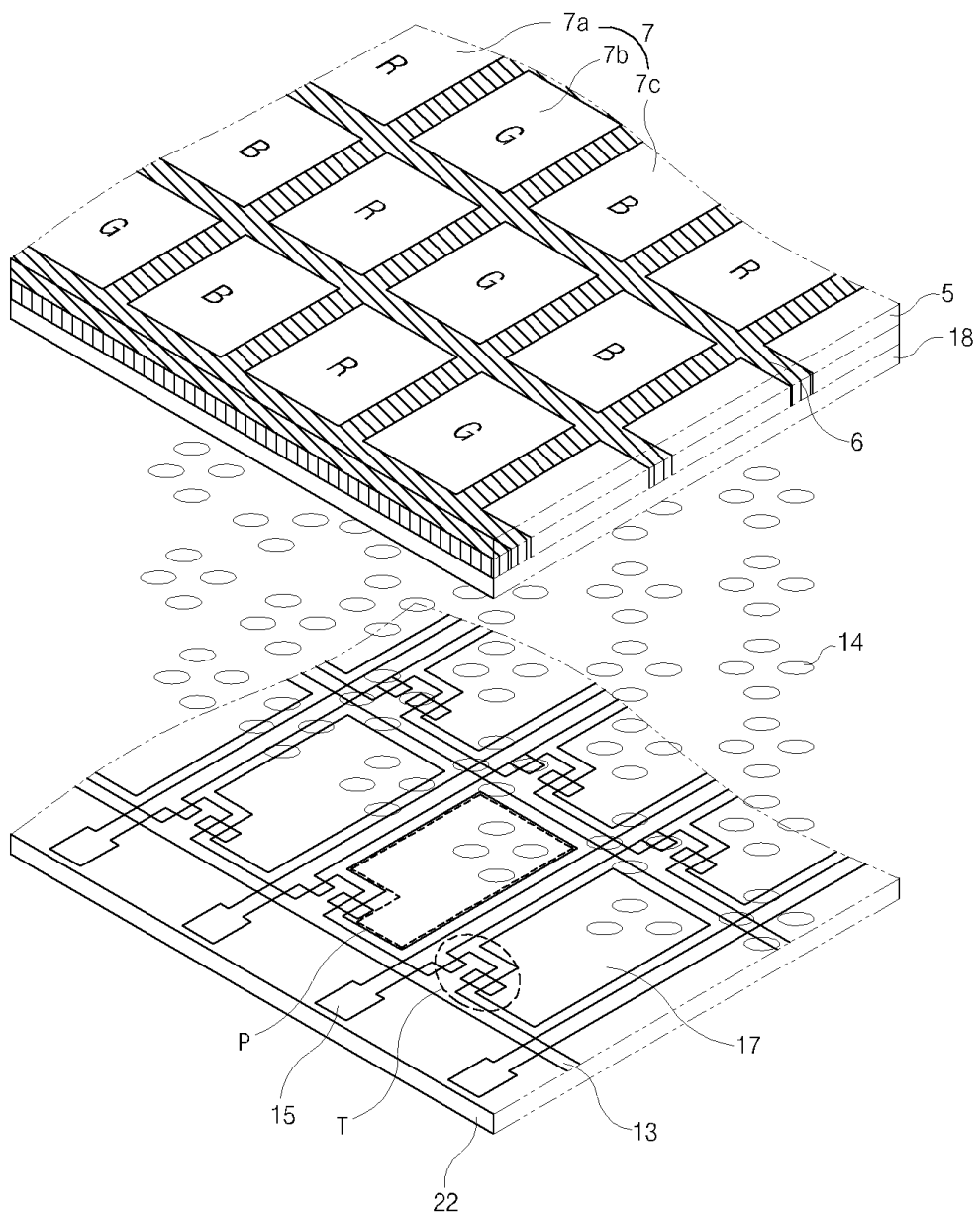
도면의 간단한 설명

- [0001] 도 1은 종래의 액정표시장치를 개략적으로 나타낸 분해사시도.
- [0002] 도 2a 및 2b는 각각 종래의 액정표시장치를 도트 인버전 방식으로 구동할 경우, (N) 필드 및 (N+1) 필드의 데이터신호의 극성을 보여주는 도면.
- [0003] 도 3은 액정표시장치를 도트 인버전 방식으로 구동하기 위한 종래의 구동회로부의 일부에 대한 블록도.
- [0004] 도 4는 본 발명의 제 1 실시예에 따른 액정표시장치를 나타내는 블록도.
- [0005] 도 5는 본 발명의 제 2 실시예에 따른 액정표시장치의 극성인가부를 도시한 블록도.
- [0006] <도면의 주요부분에 대한 간단한 설명>

- [0007]180 : 극성인가부182 : 피엔시퀀스(PN Sequence)생성부
- [0008]184 : 제 1 레지스터부186 : 제 2 레지스터부
- [0009]184a, 186a : 레지스터188 : 디코딩부
- [0010]188a : 피 디코더(P Decoder)188b : 엔 디코더(N Decoder)
- [0011]188c : 믹스(multiplexer)

도면

도면1



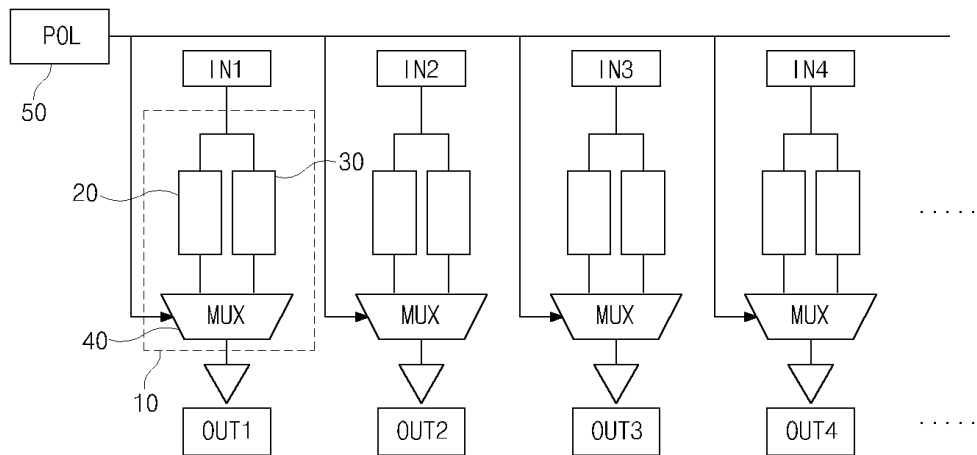
도면2a

R	G	B	R	G	B	R	G	B	R	G	B
+	-	+	-	+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+	-	+	-	+

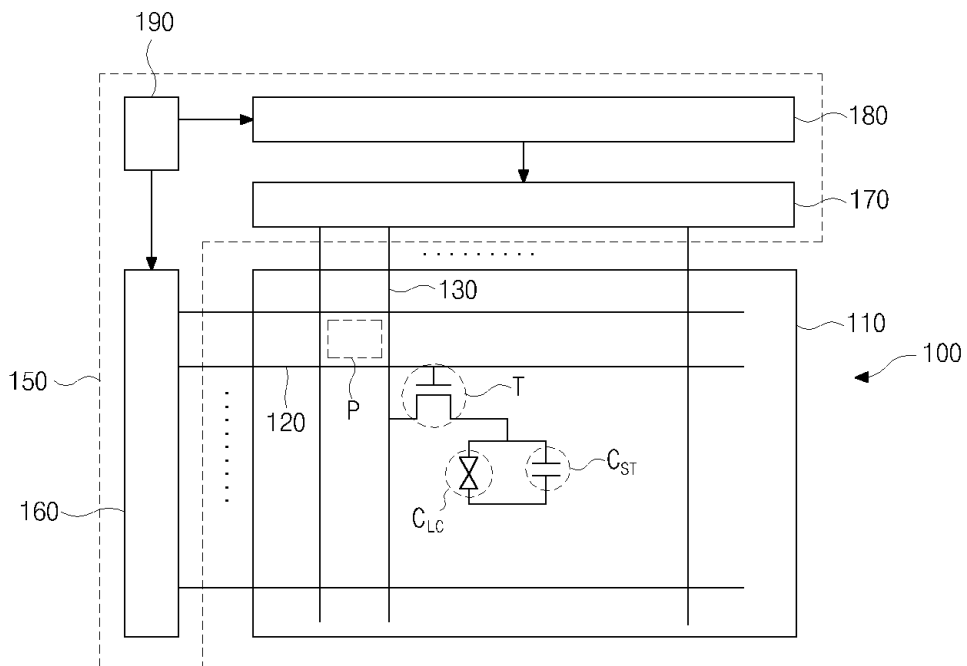
도면2b

R	G	B	R	G	B	R	G	B	R	G	B
-	+	-	+	-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-	+	-	+	-

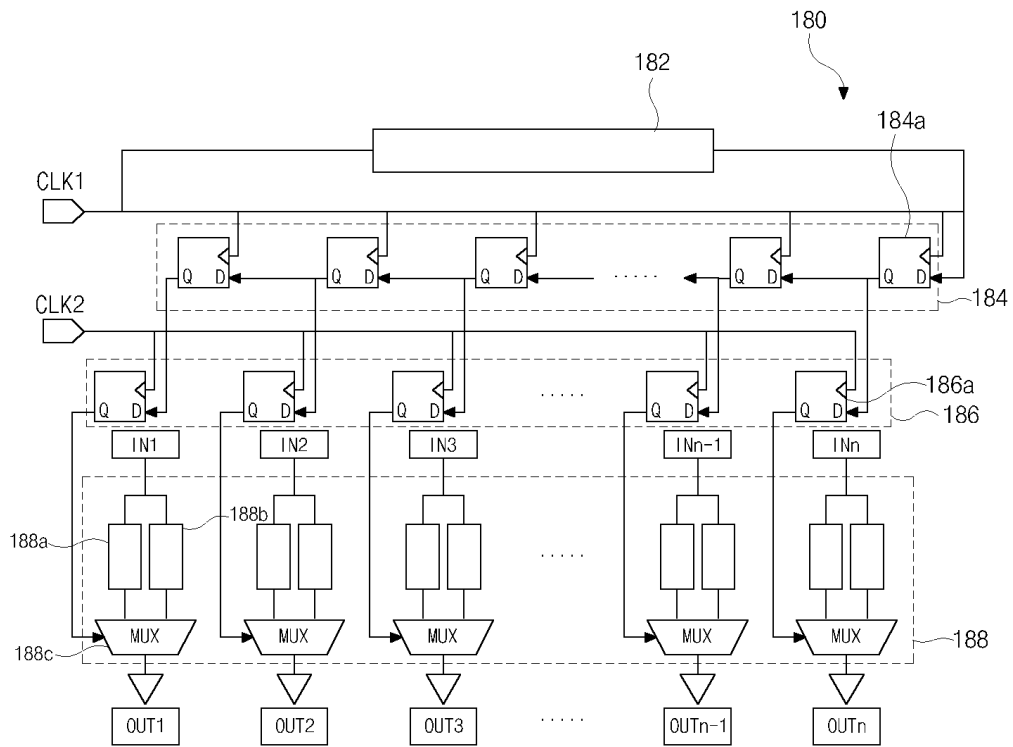
도면3



도면4



도면5



专利名称(译)	包括驱动电路的液晶显示器及其驱动方法		
公开(公告)号	KR100991541B1	公开(公告)日	2010-11-04
申请号	KR1020030096723	申请日	2003-12-24
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHO SOONDONG 조순동 KIM JAESUNG 김재성		
发明人	조순동 김재성		
IPC分类号	G02F1/133		
其他公开文献	KR1020050065829A		
外部链接	Espacenet		

摘要(译)

根据本发明的液晶显示装置包括：液晶面板，包括栅极布线和与栅极布线交叉并限定像素区域的数据布线；栅极驱动器连接到液晶面板的栅极布线；连接到液晶面板的数据线的数据驱动器；门司机定时控制器，其连接以输出栅极信号和未施加极性的数据信号；并且极性施加单元耦合到时序控制器和数据驱动器，用于将不规则极性施加到未施加极性的数据信号，并将不规则极性输出到数据驱动器。

