



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년01월07일
(11) 등록번호 10-0935668
(24) 등록일자 2009년12월29일

(51) Int. Cl.

G02F 1/133 (2006.01)

(21) 출원번호 10-2003-0020083

(22) 출원일자 2003년03월31일

심사청구일자 2008년03월13일

(65) 공개번호 10-2004-0085411

(43) 공개일자 2004년10월08일

(56) 선행기술조사문헌

JP15075804 A*

KR200215132 Y1*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

김민홍

서울특별시노원구상계10동주공7단지아파트720
동1107호

문화식

경기도수원시팔달구영통동969-1번지태영아파트93
4동201호

(74) 대리인

팬코리아특허법인

전체 청구항 수 : 총 10 항

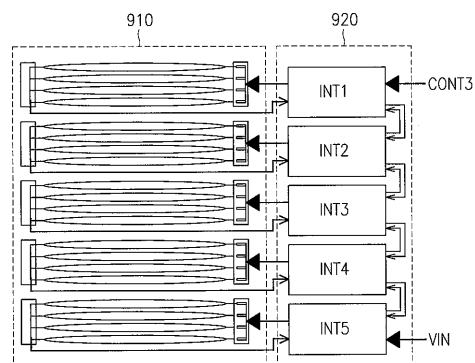
심사관 : 차건숙

(54) 액정 표시 장치 및 액정 표시 장치용 광원 인버터

(57) 요약

본 발명은 액정 표시 장치 화면의 가로줄 무늬를 제거하는 것이다. 본 발명의 실시예에 따르면, 전압 제어 발진기의 신호를 홀수배 분주한 후 이를 수직 동기 신호와 위상 비교하고 그 결과를 비례 적분한 전압을 다시 발진기에 제공하여 수직 동기 주파수의 홀수 배의 주파수를 가지는 신호를 생성하고 이를 다시 이분주하여 인버터에 공급한다. 이와 같이 광원의 점멸 주파수가 수직 동기 신호의 주파수의 (N+1/2)배가 되도록 함으로써 이웃하는 프레임에서 램프의 점멸 순서를 반대로 할 수 있으며 이에 따라 이웃하는 두 프레임 동안 모든 화소가 빛을 받으므로 가로줄 무늬가 사라진다.

대 표 도 - 도4



특허청구의 범위

청구항 1

행렬의 형태로 배열되어 있으며 하나의 수직 주기마다 한 번씩 데이터 전압을 인가 받는 복수의 화소,
상기 화소에 빛을 공급하며 하나의 수직 주기에 적어도 한 번씩 점멸하는 복수의 광원, 그리고
각각 상기 광원 중 적어도 하나를 점멸시키며 외부로부터의 밝기 제어 신호에 기초하여 상기 광원의 점멸 시기를 결정하는 복수의 인버터
를 포함하며,
상기 광원의 점멸 시기는 서로 다르고,
상기 각 인버터는 상기 밝기 제어 신호를 지연시키는 위상 지연부를 포함하는
액정 표시 장치.

청구항 2

제1항에서,
상기 광원은 일정한 시차를 두고 차례로 점멸하는 액정 표시 장치.

청구항 3

제2항에서,
상기 액정 표시 장치의 밝기는 상기 광원의 점등 시간과 소등 시간의 비에 의하여 결정되는 액정 표시 장치.

청구항 4

제1항에서,
상기 데이터 전압의 인가를 제어하며 상기 밝기 제어 신호를 생성하는 신호 제어부를 더 포함하는 액정 표시 장치.

청구항 5

제4항에서,
상기 인버터 중 하나는 상기 신호 제어부로부터 상기 밝기 제어 신호를 직접 수신하고 나머지 인버터는 다른 인버터를 통하여 상기 밝기 제어 신호를 공급받는 액정 표시 장치.

청구항 6

제5항에서,
상기 위상 지연부는 복수의 플립플롭을 포함하는 액정 표시 장치.

청구항 7

제5항에서,
상기 각 인버터는,
상기 밝기 제어 신호에 기초하여 상기 광원의 점등 구간과 소등 구간을 결정하는 제어부, 그리고
상기 제어부로부터의 신호에 따라 상기 광원에 전압을 인가하여 상기 광원을 점멸하는 전압 공급부를 더 포함하는
액정 표시 장치.

청구항 8

제1항 내지 제7항 중 어느 한 항에서,

상기 화소는 상기 데이터 전압을 스위칭하는 박막 트랜지스터를 포함하며, 상기 박막 트랜지스터는 비정질 규소를 포함하는 액정 표시 장치.

청구항 9

광원에 교류 전압을 인가하여 점멸시키는 전압 공급부,

외부로부터의 밝기 제어 신호에 기초하여 상기 전압 공급부를 제어하는 제어부, 그리고

상기 밝기 제어 신호를 지연시키는 신호 지연부

를 포함하는 액정 표시 장치용 인버터.

청구항 10

제9항에서,

상기 액정 표시 장치의 밝기는 상기 광원의 점등 구간과 소등 구간의 비에 의하여 결정되는 액정 표시 장치용 인버터.

청구항 11

삭제

청구항 12

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <9> 본 발명은 액정 표시 장치 및 액정 표시 장치용 광원 인버터에 관한 것으로서, 특히 광원의 점멸 기간의 비율을 조절하여 밝기를 제어하는 인버터에 관한 것이다.
- <10> 컴퓨터의 모니터나 TV 등에 사용되는 표시 장치(display device)에는 스스로 발광하는 음극선관(cathode ray tube, CRT), 전계 발광 소자(field emission device, FED) 등과 스스로 발광하지 못하고 광원을 필요로 하는 액정 표시 장치(liquid crystal display, LCD) 등이 있다.
- <11> 일반적인 액정 표시 장치는 전계 생성 전극이 구비된 두 표시판과 그 사이에 들어 있는 유전율 이방성(dielectric anisotropy)을 갖는 액정층을 포함한다. 전계 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고, 전압을 변화시켜 이 전기장의 세기를 조절하고 이렇게 함으로써 액정층을 통과하는 빛의 투과율을 조절하여 원하는 화상을 얻는다. 이때의 빛은 별도로 구비된 인공 광원일 수도 있고 자연광일 수도 있다. 별도로 구비된 광원을 사용하는 경우 광원의 점등 시간과 소등 시간의 비를 조절함으로써 화면 전체의 밝기를 조절한다. 별도의 광원을 사용하는 경우 위치에 따라 직하형과 가장자리형으로 나눌 수 있다.
- <12> 액정 표시 장치는 또한 각 화소에 인가되는 전압을 제어하기 위한 박막 트랜지스터 등의 스위칭 소자를 구비하고 있는데, 박막 트랜지스터의 채널층으로는 비정질 규소를 사용하는 것이 일반적이다.

발명이 이루고자 하는 기술적 과제

- <13> 그런데 비정질 규소는 빛이 조사되면 저항이 변화하고 이에 따라 박막 트랜지스터에 누설 전류가 생기는 등 여러 가지 원인으로 인하여 광원이 점등되어 있는 동안 전압을 인가 받는 화소와 소등되어 있는 동안 전압을 인가 받는 화소의 충전 전압이 달라지게 된다. 그러면 위치에 따라 밝기가 달라져 화면에 가로줄 모양이 생기고 심지어는 이 때가 아래위로 흐르는 현상이 나타난다. 이러한 현상은 특히 휘도가 높은 직하형인 경우 더욱 심하

게 나타난다.

<14> 본 발명이 이루고자 하는 기술적 과제는 액정 표시 장치 화면의 가로줄 무늬를 제거하는 것이다.

발명의 구성 및 작용

- <15> 이러한 기술적 과제를 이루기 위한 액정 표시 장치는 행렬의 형태로 배열되어 있으며 하나의 수직 주기마다 한 번씩 데이터 전압을 인가 받는 복수의 화소와 화소에 빛을 공급하며 하나의 수직 주기에 적어도 한 번씩 점멸하는 복수의 광원을 포함하며, 광원의 점멸 시기는 서로 다르다.
- <16> 광원은 일정한 시차를 두고 차례로 점멸하는 것이 바람직하며, 액정 표시 장치의 밝기는 광원의 점등 시간과 소등 시간의 비에 의하여 결정된다.
- <17> 각각 광원 중 적어도 하나를 점멸시키는 복수의 인버터를 더 포함하는 것이 바람직하며, 인버터는 외부로부터의 밝기 제어 신호에 기초하여 광원의 점멸 시기를 결정한다.
- <18> 데이터 전압의 인가를 제어하며 밝기 제어 신호를 생성하는 신호 제어부를 더 포함하는 것이 바람직하다.
- <19> 인버터 중 하나는 신호 제어부로부터 밝기 제어 신호를 직접 수신하고 나머지 인버터는 다른 인버터를 통하여 밝기 제어 신호를 공급받으며, 각 인버터는 밝기 제어 신호를 지연시키는 위상 지연부를 포함하는 것이 바람직하다. 위상 지연부는 복수의 플립플롭으로 이루어질 수 있다.
- <20> 각 인버터는 밝기 제어 신호에 기초하여 광원의 점등 구간과 소등 구간을 결정하는 제어부와 제어부로부터의 신호에 따라 광원에 전압을 인가하여 광원을 점멸하는 전압 공급부를 더 포함하는 것이 바람직하다.
- <21> 화소는 데이터 전압을 스위칭하며 비정질 규소를 포함하는 박막 트랜지스터를 포함할 수 있다.
- <22> 본 발명의 한 실시예에 따른 액정 표시 장치용 광원 인버터는, 광원에 교류 전압을 인가하여 점멸시키는 전압 공급부, 외부로부터의 밝기 제어 신호에 기초하여 전압 공급부를 제어하는 제어부, 그리고 밝기 제어 신호를 지연시키는 신호 지연부를 포함한다.
- <23> 액정 표시 장치의 밝기는 광원의 점등 구간과 소등 구간의 비에 의하여 결정되는 것이 바람직하다.
- <24> 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.
- <25> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- <26> 먼저, 본 발명의 실시예에 따른 액정 표시 장치에 대하여, 도면을 참고로 하여 상세하게 설명한다.
- <27> 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 분해사시도이며, 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
- <28> 도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300) 및 이에 연결된 게이트 구동부(400)와 데이터 구동부(500), 데이터 구동부(500)에 연결된 계조 전압 생성부(800), 액정 표시판 조립체(300)에 빛을 조사하는 램프부(910) 및 이에 연결된 인버터부(920), 그리고 이들을 제어하는 신호 제어부(signal controller)(600)를 포함한다.
- <29> 한편, 도 2에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치를 구조적으로 보면, 표시부(330)와 백라이트부(340)를 포함하는 액정 모듈(350)과 액정 모듈(350)을 수납하는 전면 및 후면 케이스(361, 362)를 포함한다.
- <30> 표시부(330)는 액정 표시판 조립체(300)와 이에 부착된 게이트 FPC(flexible printed circuit) 기판(410) 및 데이터 FPC 기판(510), 그리고 해당 FPC 기판(410, 510)에 부착되어 있는 게이트 PCB(printed circuit board)(450) 및 데이터 PCB(550)를 포함한다.
- <31> 액정 표시판 조립체(300)는, 도 2 및 도 3에 도시한 바와 같이 구조적으로 볼 때 하부 표시판(100) 및 상부 표

시판(200)과 그 사이에 들어 있는 액정층(3)을 포함하며, 도 1에 도시한 바와 같이 등가 회로로 볼 때 복수의 표시 신호선(G_1-G_n , D_1-D_m)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)를 포함한다.

- <32> 표시 신호선(G_1-G_n , D_1-D_m)은 하부 표시판(100)에 구비되어 있으며, 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(G_1-G_n)과 데이터 신호를 전달하는 데이터선(D_1-D_m)을 포함한다. 게이트선(G_1-G_n)은 대략 행 방향으로 뻗어 있으며 서로가 거의 평행하고 데이터선(D_1-D_m)은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다.
- <33> 각 화소는 표시 신호선(G_1-G_n , D_1-D_m)에 연결된 스위칭 소자(Q)와 이에 연결된 액정 축전기(liquid crystal capacitor)(C_{LC}) 및 유지 축전기(storage capacitor)(C_{ST})를 포함한다. 유지 축전기(C_{ST})는 필요에 따라 생략할 수 있다.
- <34> 스위칭 소자(Q)는 하부 표시판(100)에 구비되어 있으며, 박막 트랜지스터 등의 삼단자 소자로서 그 제어 단자 및 입력 단자는 각각 게이트선(G_1-G_n) 및 데이터선(D_1-D_m)에 연결되어 있으며, 출력 단자는 액정 축전기(C_{LC}) 및 유지 축전기(C_{ST})에 연결되어 있다.
- <35> 액정 축전기(C_{LC})는 하부 표시판(100)의 화소 전극(190)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하며 두 전극(190, 270) 사이의 액정층(3)은 유전체로서 기능한다. 화소 전극(190)은 스위칭 소자(Q)에 연결되며 공통 전극(270)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(V_{com})을 인가 받는다. 도 2에서와는 달리 공통 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(190, 270)이 모두 선형 또는 막대형으로 만들어진다.
- <36> 액정 축전기(C_{LC})의 보조적인 역할을 하는 유지 축전기(C_{ST})는 하부 표시판(100)에 구비된 별개의 신호선(도시하지 않음)과 화소 전극(190)이 절연체를 사이에 두고 중첩되어 이루어지며 이 별개의 신호선에는 공통 전압(V_{com}) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기(C_{ST})는 화소 전극(190)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.
- <37> 한편, 색 표시를 구현하기 위해서는 각 화소가 색상을 표시할 수 있도록 하여야 하는데, 이는 화소 전극(190)에 대응하는 영역에 적색, 녹색, 또는 청색의 색 필터(230)를 구비함으로써 가능하다. 도 3에서 색 필터(230)는 상부 표시판(200)의 해당 영역에 형성되어 있지만 이와는 달리 하부 표시판(100)의 화소 전극(190) 위 또는 아래에 형성할 수도 있다.
- <38> 도 2에서 백라이트부(340)는 액정 표시판 조립체(300)의 하부에 장착되어 있는 복수의 램프(341)와 조립체(300)와 램프(341) 사이에 위치하며 램프(341)로부터의 빛을 조립체(300)로 유도 및 확산하는 도광판(342) 및 복수의 광학 시트(343), 그리고 램프(341)의 하부에 위치하며 램프(341)로부터의 빛을 조립체(300) 쪽으로 반사시키는 반사판(344)을 포함한다.
- <39> 램프(341)는 도 1에서 램프부(910)로 나타나 있으며, 본 실시예에서는 램프(341)로 CCFL(cold cathode fluorescent lamp), EEFL(external electrode fluorescent lamp) 등 형광 램프를 사용한다. 그러나 발광 다이오드(LED) 등도 램프로써 사용될 수 있다.
- <40> 도 1의 인버터부(920)는 별도로 장착된 인버터 PCB(도시하지 않음)에 구비될 수도 있고 게이트 PCB(450)나 데이터 PCB(550)에 구비될 수도 있다. 인버터부(920)의 상세 구조에 대해서는 뒤에서 설명한다.
- <41> 게조 전압 생성부(800)는 데이터 PCB(550)에 구비되어 있으며 화소의 투과율과 관련된 두 벌의 복수 게조 전압을 생성한다. 두 벌 중 한 벌은 공통 전압(V_{com})에 대하여 양의 값을 가지고 다른 한 벌은 음의 값을 가진다.
- <42> 게이트 구동부(400)는 칩의 형태로 각 게이트 FPC 기판(410) 위에 장착되어 있으며, 액정 표시판 조립체(300)의 게이트선(G_1-G_n)에 연결되어 외부로부터의 게이트 온 전압(V_{on})과 게이트 오프 전압(V_{off})의 조합으로 이루어진 게이트 신호를 게이트선(G_1-G_n)에 인가한다.
- <43> 데이터 구동부(500)는 칩의 형태로 각 데이터 FPC 기판(510) 위에 장착되어 있으며, 액정 표시판 조립체(300)의 데이터선(D_1-D_m)에 연결되어 게조 전압 생성부(800)로부터의 게조 전압 중 일부를 선택하여 데이터 전압으로서

데이터선(D₁-D_m)에 인가한다.

- <44> 본 발명의 다른 실시예에 따르면 게이트 구동부(400) 및/또는 데이터 구동부(500)는 칩의 형태로 하부 표시판(100) 위에 장착되며, 또 다른 실시예에 따르면 하부 표시판(100)의 다른 소자들과 동일한 공정으로 형성된다. 이 두 가지 경우 게이트 PCB(450)와 게이트 FPC 기판(410)은 생략될 수 있다.
- <45> 신호 제어부(600)는 데이터 PCB(550) 또는 게이트 PCB(450)에 구비되어 있으며, 게이트 구동부(400), 데이터 구동부(500) 및 인버터부(920) 등의 동작을 제어하는 제어 신호를 생성하여, 해당하는 제어 신호를 게이트 구동부(400) 및 데이터 구동부(500)에 공급한다.
- <46> 한편, 액정 표시판 조립체(300)의 두 표시판(100, 200)의 바깥 면에는 램프(341)에서 나오는 빛을 편광시키는 편광자(도시하지 않음)가 부착되어 있다.
- <47> 그러면 이러한 액정 표시 장치의 표시 동작에 대하여 좀더 상세하게 설명한다.
- <48> 신호 제어부(600)는 외부의 그래픽 제어부(도시하지 않음)로부터 RGB 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호, 예를 들면 수직 동기 신호(V_{sync})와 수평 동기 신호(H_{sync}), 메인 클록(MCLK), 데이터 인에이블 신호(DE) 등을 제공받는다. 신호 제어부(600)는 입력 제어 신호를 기초로 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성하고 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(R', G', B')는 데이터 구동부(500)로 내보낸다. 신호 제어부(600)는 또한 밝기 제어 신호(Dim) 등 인버터부(920)를 제어하는 인버터 제어 신호(CONT3)를 생성하여 인버터부(920)에 제공한다.
- <49> 게이트 제어 신호(CONT1)는 게이트 온 펄스(게이트 온 전압 구간)의 출력 시작을 지시하는 수직 동기 시작 신호(STV), 게이트 온 펄스의 출력 시기를 제어하는 게이트 클록 신호(CPV) 및 게이트 온 펄스의 폭을 한정하는 출력 인에이블 신호(OE) 등을 포함한다.
- <50> 데이터 제어 신호(CONT2)는 영상 데이터(R', G', B')의 입력 시작을 지시하는 수평 동기 시작 신호(STH)와 데이터선(D₁-D_m)에 해당 데이터 전압을 인가하라는 로드 신호(LOAD), 공통 전압(V_{com})에 대한 데이터 전압의 극성(이하 "공통 전압에 대한 데이터 전압의 극성"을 줄여 "데이터 전압의 극성"이라 함)을 반전시키는 반전 신호(RVS) 및 데이터 클록 신호(HCLK) 등을 포함한다.
- <51> 데이터 구동부(500)는 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라 한 행의 화소에 대응하는 영상 데이터(R', G', B')를 차례로 입력받고, 게조 전압 생성부(800)로부터의 게조 전압 중 각 영상 데이터(R', G', B')에 대응하는 게조 전압을 선택함으로써, 영상 데이터(R', G', B')를 해당 데이터 전압으로 변환한다.
- <52> 게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(V_{on})을 게이트선(G₁-G_n)에 인가하여 이 게이트선(G₁-G_n)에 연결된 스위칭 소자(Q)를 턴온시킨다.
- <53> 하나의 게이트선(G₁-G_n)에 게이트 온 전압(V_{on})이 인가되어 이에 연결된 한 행의 스위칭 소자(Q)가 턴온되어 있는 동안[이 기간을 "1H" 또는 "1 수평 주기(horizontal period)"이라고 하며 수평 동기 신호(H_{sync}), 데이터 인에이블 신호(DE), 게이트 클록(CPV)의 한 주기와 동일함], 데이터 구동부(400)는 각 데이터 전압을 해당 데이터선(D₁-D_m)에 공급한다. 데이터선(D₁-D_m)에 공급된 데이터 전압은 턴온된 스위칭 소자(Q)를 통해 해당 화소에 인가된다.
- <54> 화소에 인가된 데이터 전압과 공통 전압(V_{com})의 차이는 액정 축전기(C_{LC})의 충전 전압, 즉 화소 전압으로서 나타난다. 액정 분자들은 화소 전압의 크기에 따라 그 배열을 달리하며 이에 따라 램프(341)에서 나와 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 편광자(도시하지 않음)에 의하여 빛의 투과율 변화로 나타난다.
- <55> 이러한 방식으로, 한 프레임(frame) 동안 모든 게이트선(G₁-G_n)에 대하여 차례로 게이트 온 전압(V_{on})을 인가하여 모든 화소에 데이터 전압을 인가한다. 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소에 인가되는 데이터 전압의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전"). 이때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 전압의 극성이 바뀌거나("라인 반전"), 한 화소행에 인가되는 데이터 전압의 극성도 서로

다를 수 있다("도트 반전").

- <56> 한편, 인버터(920)는 신호 제어부(CONT3)로부터의 인버터 제어 신호(CONT3)에 따라 직류인 인버터 구동 전압(VIN)을 교류 전압으로 변환 및 변압하여 램프부(910)에 인가하여 램프부(910)를 점멸시킨다.
- <57> 그러면, 이러한 인버터부(920)에 대하여 도 4 및 도 5를 참고로 하여 상세하게 설명한다.
- <58> 도 4는 본 발명의 한 실시예에 따른 램프부 및 인버터부의 블록도이며, 도 5는 인버터부의 각 인버터의 상세블록도이다.
- <59> 도 4에 도시한 바와 같이, 본 발명의 한 실시예에 따른 인버터부(920)는 복수의 인버터(INT1-INT5)를 포함하며 램프부(910)는 인버터(INT1-INT5)에 각각 연결된 복수 군의 램프를 포함한다. 도 4에는 인버터(INT1-INT5)의 수효가 다섯이고 각 인버터(INT1-INT5)에 연결된 램프의 수효는 넷인 것으로 도시되어 있지만, 인버터(INT1-INT5)의 수효나 각 인버터(INT1-INT5)에 연결된 램프의 수효는 이에 한정되지 않는다.
- <60> 이러한 구조에서 신호 제어부(600)로부터의 인버터 제어 신호(CONT3)는 한쪽 끝의 인버터(INT1)로부터 차례로 마지막 인버터(INT5)까지 전달되고, 인버터 구동 전압(VIN)은 마지막 인버터(INT5)에서부터 역방향으로 첫 번째 인버터(INT1)까지 전달된다. 그러나 이 순서는 정해진 것이 아니며 바뀔 수도 있다.
- <61> 도 5를 참고하면, 각각의 인버터(INT1-INT2)는 전압 공급부(922), 제어부(controller)(923), 위상 지연부(phase shifter)(924), 피드백부(feedback unit)(925), 회로 보호부(protection circuit)(926) 및 DC/DC 변환기(DC/DC converter)(927)를 포함한다.
- <62> DC/DC 변환부(927)는 외부에서 들어오는 직류 인버터 구동 전압(VIN)을 적절한 크기의 직류 전압으로 변환한다.
- <63> 전압 공급부(922)는 제어부(923)의 제어에 따라 DC/DC 변환기(927)로부터의 직류 전압을 개폐하거나 전류 경로를 스위칭하는 등의 방법으로 정현파 전압을 생성하고 이를 고전압으로 변환하여 램프부(910)에 인가함으로써 램프부(910)를 점등시킨다.
- <64> 피드백부(925)는 램프부(910)에 흐르는 전체 전류를 감지하고 해당하는 감지 신호를 생성하여 제어부(923)에 공급한다.
- <65> 제어부(923)는 신호 제어부(600)에서 입력되는 밝기 제어 신호(Dim)와 램프의 점멸을 지시하는 점등 명령 신호(EN) 등과 피드백부(925)로부터의 감지 신호에 기초하여 전압 공급부(922)를 제어한다. 이때, 제어부(923)는 램프부(910)에 인가되는 전류의 총합이 일정하도록 제어한다. 밝기 제어 신호(Dim)는 수직 동기 신호(V_{sync})와 동기하는 것이 바람직하다.
- <66> 회로 보호부(926)는 램프부(910)의 전류 상태를 감지하여 과전류 등 이상이 발생하였다고 판단하는 경우 내부 회로의 보호를 위하여 DC/DC 변환기(926)의 출력을 차단한다.
- <67> 한편, 위상 지연부(924)는 외부에서 들어오는 시프트 클록(SCLK)에 기초하여 밝기 제어 신호(Dim)를 지연시켜 출력한다.
- <68> 그러면 위상 지연부(924)의 구조 및 동작에 대하여 도 6 내지 도 8을 참고로 하여 상세하게 설명한다.
- <69> 도 6은 본 발명의 한 실시예에 따른 각 인버터에 입력되는 밝기 제어 신호의 파형도이고, 도 7은 본 발명의 한 실시예에 따른 위상 지연부의 회로도이며, 도 8은 본 발명의 한 실시예에 따른 밝기 제어 신호와 시프트 클록의 파형도이다.
- <70> 도 4에 도시한 것처럼, 신호 제어부(600)로부터의 밝기 제어 신호(Dim) 등 인버터 제어 신호(CONT3)는 한쪽 끝의 첫 번째 인버터(INT1)에 공급되고 차례로 마지막 인버터(INT5)까지 전달되므로, 첫 번째 인버터(INT1)를 제외한 나머지 인버터(INT2-INT5)들은 전단의 인버터(INT1-INT4)에서 지연된 밝기 제어 신호(Dim)를 입력받는다. 도 6에는 각 인버터(INT1-INT5)로 들어가는 밝기 제어 신호[Dim(1)-Dim(5)]의 예가 도시되어 있으며, 각 인버터(INT1-INT5)에서 지연되는 시간은 밝기 제어 신호(Dim)의 주기의 1/5, 즉 밝기 제어 신호(Dim)의 주기를 인버터(INT1-INT5)의 수효로 나눈 값만큼이다. 도 6에서 밝기 제어 신호[Dim(1)-Dim(5)]가 하이인 구간은 램프를 점등하는 구간이고 로우인 구간은 램프를 소등하는 구간이지만, 그 반대로 정할 수도 있다.
- <71> 이와 같이 램프부(910)를 구동하면 항상 어느 하나의 램프라도 점등되어 있으므로 액정 표시 장치 화면의 가로 줄 무늬가 제거될 수 있다.

- <72> 도 7에 도시한 예에서 위상 지연부(924)는 직렬로 연결된 복수의 플립플롭(flipflop)으로 이루어진 시프트 레지스터로 이루어진다. 첫단의 플립플롭은 들어오는 밝기 제어 신호[Dim(i)]를 D단(1D)으로 입력 받고, 첫단을 제외한 각 플립플롭은 전단 플립플롭의 출력(1Q, 2Q, ...)을 D단(2D, 3D, ...)의 입력으로 받는다. 또한 각 플립플롭의 클록단(C1)에는 시프트 클록(SCLK)이 인가되고 리셋단(R)에는 소거 신호(clear)가 인가된다. 각 플립플롭은 입력 신호를 시프트 클록(SCLK) 하나만큼씩 지연시키므로 위상 지연부(924)에서 나오는 밝기 제어 신호[Dim(o)]는 입력된 밝기 제어 신호[Dim(i)]에 비하여 시프트 클록(SCLK)의 주기에 플립플롭의 수효를 곱한 값만큼 지연된다.
- <73> 시프트 클록(SCLK)의 주기는 밝기 제어 신호(Dim)의 듀티비의 변화 단위에 따라 결정한다. 예를 들어, 밝기 제어 신호(Dim)의 듀티비가 2.5%씩 변화한다면, 시프트 클록(SCLK)의 주기는 밝기 제어 신호(Dim)의 주기를 $100/2.5=40$ 으로 나눈 값이 된다. 달리 말하면, 도 8에 도시한 것처럼, 시프트 클록(SCLK)의 주파수는 밝기 제어 신호(Dim)의 주파수보다 40배 크다.
- <74> 그런데, 도 6에서처럼 각 인버터(INT1-INT5)의 위상 지연부(924)에서 밝기 제어 신호(Dim)의 주기의 1/5만큼 지연시키고자 한다면, 8개의 플립플롭이 필요하다.
- <75> 위상 지연부(924)를 거친 밝기 제어 신호(Dim)는 다음 인버터(INT1-INT5)의 위상 지연부(924) 및 제어부(923)에 입력되어 또 다시 지연되는 동작이 반복됨으로써 맨 마지막 단에 입력되는 밝기 제어 신호[Dim(5)]는 첫단에 입력되는 밝기 제어 신호[Dim(1)]에 비하여 주기의 4/5만큼 지연된다.
- <76> 결국 밝기 제어 신호(Dim)의 듀티율이 20% 이상이기만 하면(인버터가 5개인 경우) 어떤 시각에도 하나 이상의 램프가 켜져 있으므로 가로줄 무늬의 발생이 억제된다.

발명의 효과

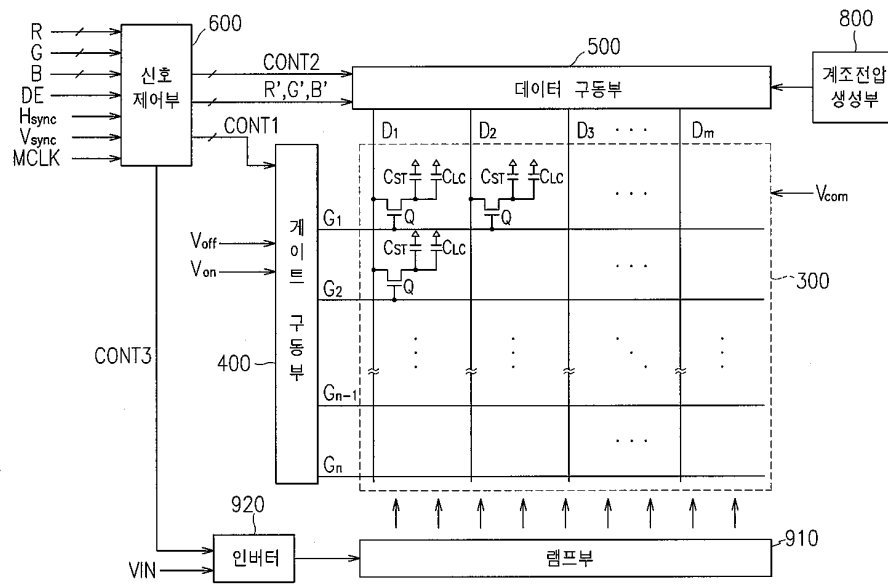
- <77> 이와 같이, 본 발명의 실시예에 따르면 복수의 램프의 점멸 주기를 달리하여 항상 하나 이상의 램프가 켜져 있도록 함으로써 가로줄 무늬를 제거할 수 있다.
- <78> 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면의 간단한 설명

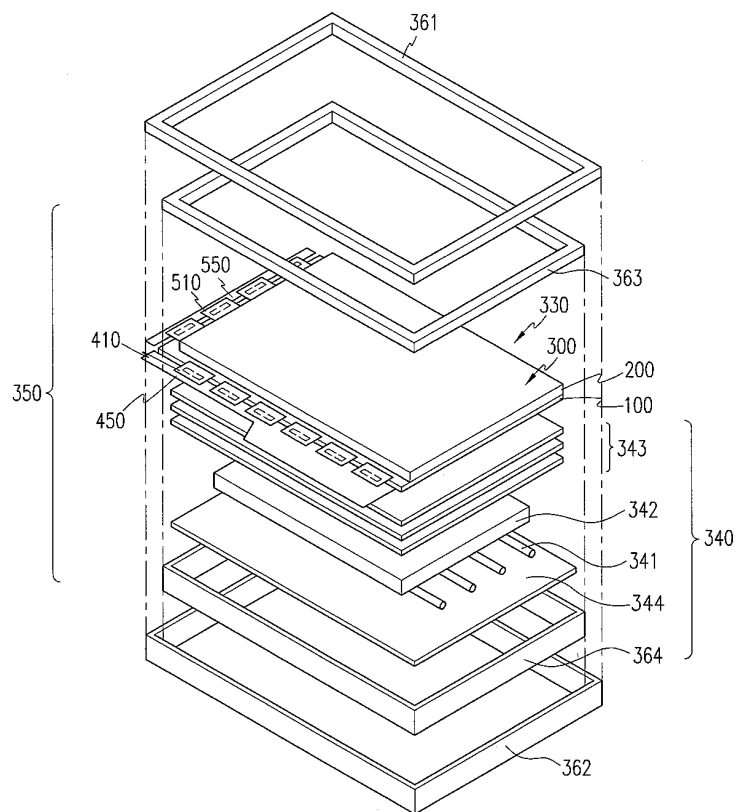
- <1> 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이다.
- <2> 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 분해사시도이다.
- <3> 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
- <4> 도 4는 본 발명의 한 실시예에 따른 램프부 및 인버터부의 블록도이다.
- <5> 도 5는 본 발명의 한 실시예에 따른 인버터의 블록도이다.
- <6> 도 6은 본 발명의 한 실시예에 따른 각 인버터의 입력 밝기 제어신호의 파형도이다.
- <7> 도 7은 본 발명의 한 실시예에 따른 위상 지연부의 회로도이다.
- <8> 도 8은 본 발명의 한 실시예에 따른 밝기 제어 신호와 시프트 클록의 파형도이다.

도면

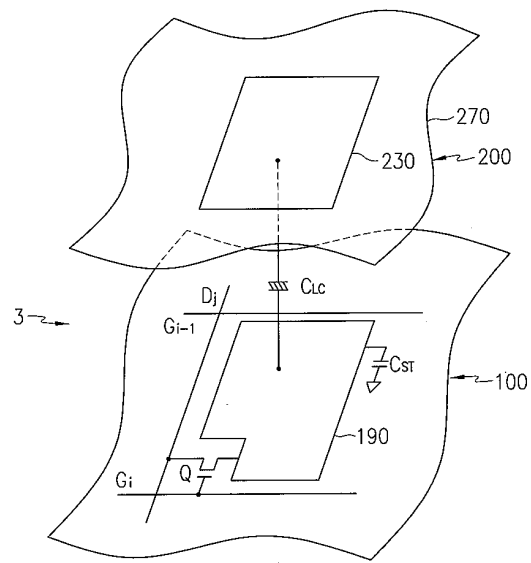
도면1



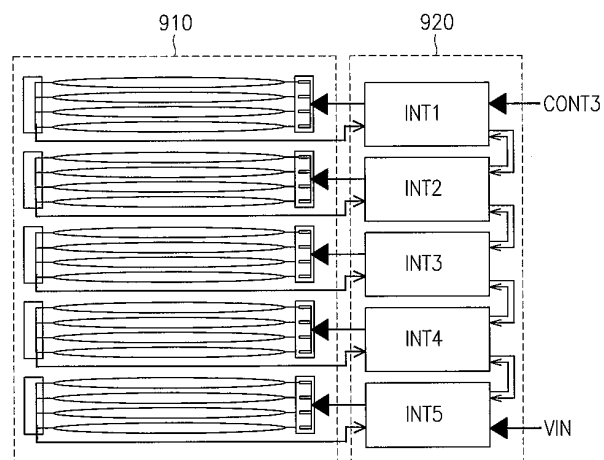
도면2



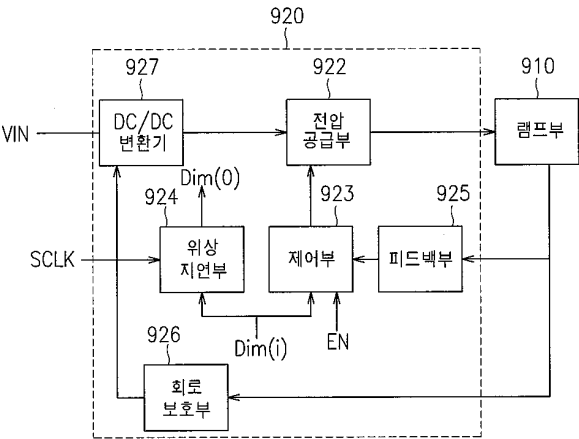
도면3



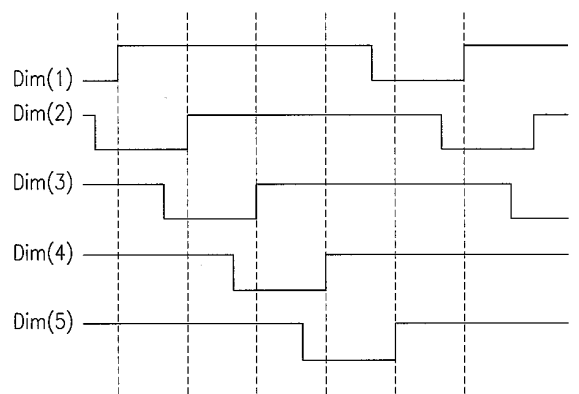
도면4



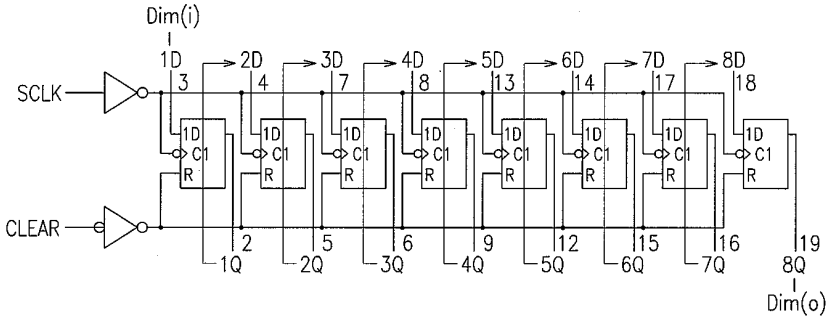
도면5



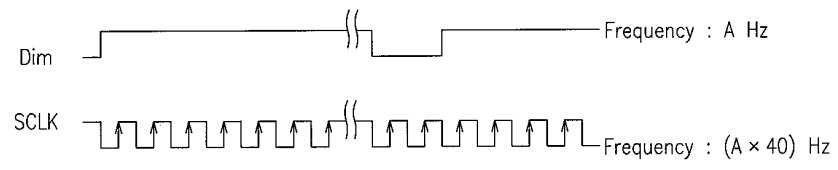
도면6



도면7



도면8



专利名称(译)	液晶显示装置和用于液晶显示装置的光源逆变器		
公开(公告)号	KR100935668B1	公开(公告)日	2010-01-07
申请号	KR1020030020083	申请日	2003-03-31
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KIM MINHONG 김민홍 MOON HOISIK 문회식		
发明人	김민홍 문회식		
IPC分类号	G02F1/133		
CPC分类号	H02K5/04 H02K5/15 H02K5/163 H02K7/08		
其他公开文献	KR1020040085411A		
外部链接	Espacenet		

摘要(译)

本发明消除了LCD屏幕的横向条纹。根据本发明的一个优选实施例，具有垂直同步频率的奇数倍的频率的信号是将该压控振荡器的信号与忙于奇数倍之后的相位进行比较的电压，并且与该信号成比例地积分。再次向振荡器提供结果，并将其再次分解为两个，并将其提供给逆变器。以这种方式，由于所有像素都相应地接收相邻两个帧的光，而光源的闪烁频率可以通过相反的方式在相邻的帧中播放灯的闪烁顺序，使得它变为 $(N + 1/2)$ 垂直同步信号频率的船横向条纹消失。液晶显示器，背光，闪光灯，锁相，非晶硅，meristele。

