



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2007년11월21일
(11) 등록번호 10-0776939
(24) 등록일자 2007년11월09일

(51) Int. Cl.

G02F 1/1335 (2006.01)

(21) 출원번호 10-2001-0087616

(22) 출원일자 2001년12월28일

심사청구일자 2006년11월01일

(65) 공개번호 10-2003-0057227

공개일자 2003년07월04일

(56) 선행기술조사문헌

JP2000258802 A

JP2000275660 A

KR1020000058153 A

KR1020010066259 A

전체 청구항 수 : 총 9 항

(73) 특허권자

엘지.필립스 엘시디 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

하경수

서울특별시동작구사당동1027-15

백흠일

서울특별시영등포구대림2동1027-3

(뒷면에 계속)

(74) 대리인

특허법인네이트

심사관 : 최창락

(54) 반사투과형 액정표시장치용 어레이기판 제조방법

(57) 요약

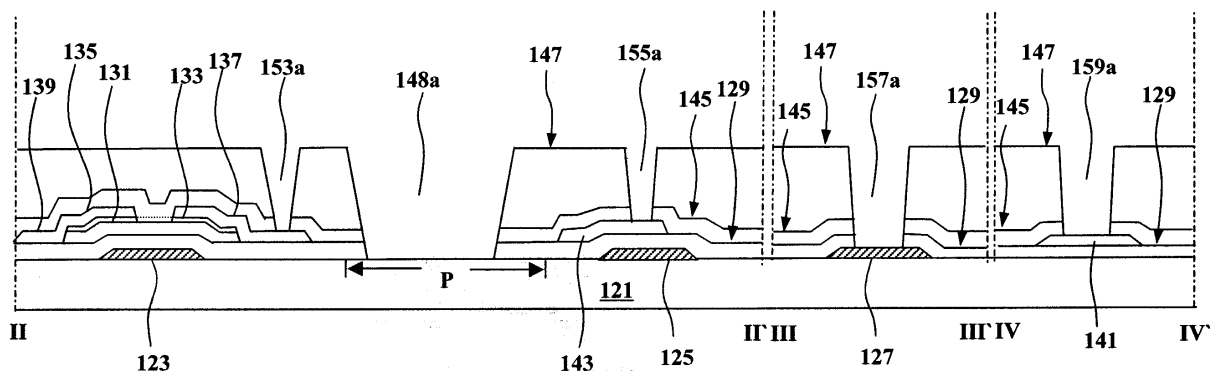
본 발명은 액정표시장치에 관한 것으로 특히, 단일 화소영역에 반사부와 투과부가 동시에 구성되는 반사투과형 액정표시장치에 관한 것이다.

특히, 패드부를 노출하는 콘택홀을 형성하기 위해, 패드부 상부에 구성된 서로 다른 물질의 다층 절연막을 동시에 식각하지 않고 순차적으로 식각하여, 상기 콘택홀의 내벽에 단차(부분적인 역 테이퍼)가 발생하지 않도록 한다.

이와 같이 하면, 콘택홀 내부에 증착되는 단자전극의 증착불량을 방지할 수 있기 때문에 수율을 개선할 수 있다.

또한, 다층 절연막을 식각 하기 위해 포토레지스트를 두껍게 코팅할 필요가 없기 때문에 재료비가 상승하는 것을 방지 할 수 있다.

대표도 - 도5c



(72) 발명자

김동국

서울특별시강서구방화1동신안아파트12-201

정태용

대구광역시서구내당2동981-8

김혜영

대전광역시중구석교동16-54조형주택나동202호

남미숙

경기도군포시산본동백두한양아파트998-905

손세일

경상남도밀양시삼문동354-4

특허청구의 범위

청구항 1

기관 상에 게이트 전극 및 이와 연결된 게이트배선과, 상기 게이트배선 끝단부에 게이트 패드전극을 형성하는 단계와;

상기 게이트전극 및 게이트배선이 형성된 기관의 전면에 제 1 절연막을 형성하는 단계와;

상기 게이트전극 상부의 제 1 절연막 상에 액티브층과 오믹콘택층을 형성하는 단계와;

상기 오믹 콘택층과 접촉하는 소스전극 및 드레인전극과, 상기 제 1 절연막 위로 상기 소스전극과 연결되며 상기 게이트배선과 교차하여 화소영역을 정의하는 데이터배선과, 상기 데이터 배선 끝단부에 데이터 패드전극과, 상기 게이트배선 일부와 중첩하여 소스/드레인 금속층을 형성하는 단계와;

상기 소스전극 및 드레인전극이 형성된 기관의 전면에 실리콘 절연막인 제 2 절연막을 형성하는 단계와;

상기 제 2 절연막 상에 제 3 절연막인 평탄화막을 형성한 후 패터닝하여, 상기 드레인 전극을 노출시키는 제 1 드레인 콘택홀과, 상기 소스/드레인 금속층을 노출시키는 제 1 스토리지 콘택홀과, 상기 게이트 패드전극을 노출시키는 제 1 게이트 패드 콘택홀과, 상기 데이터 패드 전극을 노출시키는 제 1 데이터 패드 콘택홀을 형성하는 단계와;

상기 화소영역의 제 3 절연막 상에, 투과홀이 구성된 반사판을 형성하는 단계와;

상기 반사판이 형성된 기관의 전면에 제 4 절연막을 형성한 후 패터닝하여, 상기 드레인 전극을 노출하는 제 2 드레인 콘택홀과, 상기 소스/드레인 금속층을 노출하는 제 2 스토리지 콘택홀과, 상기 게이트 패드 콘택홀을 노출하는 제 2 게이트 패드 콘택홀과, 상기 데이터 패드 전극을 노출하는 제 2 데이터 패드콘택홀을 형성하는 단계와;

상기 드레인전극과 소스/드레인 금속층과 접촉하면서 상기 화소영역에 구성되는 화소전극과, 상기 게이트 패드 전극과 접촉하는 게이트 패드 단자전극과, 상기 데이터 패드 전극과 접촉하는 데이터 패드 단자전극을 형성하는 단계

를 포함하는 반사투과형 액정표시장치용 어레이기관 제조방법.

청구항 2

제 1 항에 있어서,

상기 화소영역의 제 1, 제 2, 제 3, 절연막을 식각하여 제 1 식각홈을 형성하는 단계와, 상기 제 1 식각홈에 증착된 제 4 절연막을 식각하여 제 2 식각홈을 형성하는 단계를 포함하는 반사투과형 액정표시장치용 어레이기관 제조방법.

청구항 3

제 1 항에 있어서,

상기 화소영역의 제 2 절연막과 제 3 절연막을 식각하여 제 1 식각홈을 형성하는 단계와, 상기 제 1 식각홈에 증착된 제 4 절연막과 제 1 절연막을 식각하여 제 2 식각홈을 형성하는 단계를 포함하는 반사투과형 액정표시장치용 어레이기관 제조방법.

청구항 4

제 1 항에 있어서,

상기 화소영역의 제 3 절연막을 식각하여 제 1 식각홈을 형성하는 단계와, 상기 제 1 식각홈이 형성된 기관에 증착된 제 4 절연막과 제 1 절연막과 제 2 절연막을 식각하여 제 2 식각홈을 형성하는 단계를 포함하는 반사투과형 액정표시장치용 어레이기관 제조방법.

청구항 5

제 1 항에 있어서,

상기 화소영역의 제 2 절연막과 제 3 절연막을 식각하여 제 1 게이트 패드 콘택홀을 형성하는 단계와, 상기 제 1 게이트 패드 콘택홀에 증착된 제 4 절연막과 제 1 절연막을 식각하여 제 2 게이트 패드 콘택홀을 형성하는 단계를 포함하는 반사투과형 액정표시장치용 어레이기판 제조방법.

청구항 6

제 1 항에 있어서,

상기 화소영역의 제 3 절연막을 식각하여 제 1 게이트 패드 콘택홀을 형성하는 단계와, 상기 제 1 게이트 패드 콘택홀이 형성된 기판에 증착된 제 4 절연막과 제 1 절연막과 제 2 절연막을 식각하여 제 2 게이트 패드 콘택홀을 형성하는 단계를 포함하는 반사투과형 액정표시장치용 어레이기판 제조방법.

청구항 7

제 1 항에 있어서,

상기 실리콘 절연막은 질화 실리콘(SiN_x)과 산화 실리콘(SiO_x)을 포함한 무기절연물질 그룹 중 선택된 하나로 형성한 반사투과형 액정표시장치용 어레이기판 제조방법.

청구항 8

제 1 항에 있어서,

상기 제 3 절연막은 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지(resin)를 포함한 유기절연물질 그룹 중 선택된 하나로 형성한 반사투과형 액정표시장치용 어레이기판 제조방법.

청구항 9

제 1 항에 있어서,

상기 화소전극과, 데이터 패드 단자전극과, 게이트 패드 단자전극은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함한 투명 도전성 금속물질 중 선택된 하나로 형성하는 반사투과형 액정표시장치용 어레이기판 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <14> 본 발명은 액정표시장치(liquid crystal display device)에 관한 것으로 특히, 반사모드와 투과모드를 선택적으로 사용할 수 있는 반사투과형 액정표시장치(Transflective liquid crystal display device)에 관한 것이다.
- <15> 일반적으로 반사투과형 액정표시장치는 투과형 액정표시장치와 반사형 액정표시장치의 기능을 동시에 지닌 것으로, 백라이트(backlight)의 빛과 외부의 자연광원 또는 인조광원을 모두 이용할 수 있으므로 주변환경에 제약을 받지 않고, 전력소비(power consumption)를 줄일 수 있는 장점이 있다.
- <16> 도 1 은 일반적인 반사투과형 컬러액정표시장치를 도시한 분해 사시도이다.
- <17> 도시한 바와 같이, 일반적인 반사투과형 액정표시장치(11)는 블랙매트릭스(16)와 서브 컬러필터(17) 하부에 투명한 공통전극(13)이 형성된 상부기판(15)과, 화소영역(P)으로 구성되며, 스위칭소자(T)와 어레이배선(25,39)이 형성된 하부기판(21)으로 구성된다.
- <18> 상기 화소영역(P)은 투과홀을 포함하는 반사판(49)과 화소전극(61)을 구성되어 투과부(B)와 반사부(D)로 정의된다.
- <19> 또한, 상기 상부기판(15)과 하부기판(21) 사이에는 액정(14)이 충전되어 있다.

- <20> 도 2는 일반적인 반사투과형 액정표시장치를 도시한 단면도이다.
- <21> 도시한 바와 같이, 반사투과형 액정표시장치(11)는 공통전극(13)이 형성된 상부기관(15)과, 투과홀(A)을 포함한 반사전극(49)과 화소전극(61)이 형성된 하부기관(21)과, 상기 상부기관(15)과 하부기관(21)의 사이에 충전된 액정(14)과, 상기 하부기관(21)의 하부에 위치한 백라이트(41)로 구성된다.
- <22> 이러한 구성을 갖는 반사투과형 액정표시장치(11)를 반사모드(reflective mode)로 사용할 경우에는 빛의 대부분을 외부의 자연광원 또는 인조광원을 사용하게 된다.
- <23> 전술한 구성을 참조로 반사모드일 때와 투과모드일 때의 액정표시장치의 동작을 설명한다.
- <24> 반사모드일 경우, 액정표시장치는 외부의 자연광원 또는 인조광원을 사용하게 되며, 상기 액정표시장치의 상부기관(15)으로 입사된 빛(F2)은 상기 반사전극(49)에 반사되어 상기 반사전극(49)과 상기 공통전극(13)의 전계에 의해 배열된 액정(14)을 통과하게 되고, 상기 액정(14)의 배열에 따라 액정을 통과하는 빛(F2)의 양이 조절되어 이미지(Image)를 구현하게 된다.
- <25> 반대로, 투과모드(Transmission mode)로 동작할 경우에는, 광원을 상기 하부기관(21)의 하부에 위치한 백라이트(41)의 빛(F1)을 사용하게 된다. 상기 백라이트(41)로부터 출사한 빛은 상기 화소전극(61)을 통해 상기 액정(14)에 입사하게 되며, 상기 투과홀 하부의 화소전극(61)과 상기 공통전극(13)의 전계에 의해 배열된 액정(14)에 의해 상기 하부 백라이트(41)로부터 입사한 빛의 양을 조절하여 이미지를 구현하게 된다.
- <26> 도 3은 반사 투과형 어레이기관의 일부를 도시한 확대평면도이다.
- <27> 상기 하부기관(21)은 어레이기관이라고도 하며, 스위칭 소자인 박막트랜지스터(T)가 매트릭스 형태(matrix type)로 위치하고, 이러한 다수의 박막트랜지스터(T)를 교차하는 게이트배선(25)과 데이터배선(39)이 형성된다.
- <28> 상기 게이트배선(25)의 일 끝단에는 게이트 패드전극(27) 형성되어 있고, 상기 게이트 패드전극(27)은 게이트배선(25)에 비해 큰 폭을 가지도록 구성된다.
- <29> 상기 데이터배선(39)의 일 끝단에는 데이터 패드전극(41)이 형성되어 있고, 상기 데이터 패드전극(41) 또한 데이터배선(39)에 비해 큰 폭을 가지도록 형성된다.
- <30> 상기 게이트 패드전극(27)과 데이터 패드전극(41)은 각각 외부의 신호를 직접 인가 받는 수단인 투명한 게이트 패드 단자전극(63)과 데이터 패드 단자전극(65)과 접촉하여 구성된다.
- <31> 이때, 상기 게이트배선(25)과 데이터배선(39)이 교차하여 정의되는 영역을 화소영역(P)이라 정의한다.
- <32> 상기 게이트배선(25)의 일부 상부에 스토리지 캐패시터(C)가 구성되고, 상기 화소 영역(P)에 구성된 투명한 화소전극(61)과 회로적으로 병렬로 연결된다.
- <33> 상기 박막트랜지스터(T)는 게이트 전극(23)과 소스 전극(35) 및 드레인 전극(37)과 상기 게이트전극(23) 상부에 구성된 액티브층(31)으로 이루어진다.
- <34> 상기 화소영역(P)에는 화소전극(61)과 투과홀(A)을 포함하는 반사전극(49)이 구성되며, 이로 인해 화소영역(P)은 투과부(B)와 반사부(D)로 정의된다.
- <35> 전술한 구성에서, 상기 스토리지 캐패시터(C)는 게이트 배선(25)의 일부를 제 1 캐패시터 전극으로 하고, 상기 게이트 배선의 일부 상부에 위치하고 상기 드레인 전극(37)과 동일층 동일물질로 형성한 소스-드레인 금속층(43)을 제 2 캐패시터 전극(43)으로 한다.
- <36> 상기 제 2 캐패시터 전극(43)은 콘택홀(55)을 통해 상기 화소전극(61)과 연결할 수 도 있고, 상기 드레인 전극(37)에 상기 반사전극(49)의 하부를 통해 상기 게이트 배선(25)의 상부로 연장하여 형성할 수 있다. 이러한 경우에는 상기 콘택홀(55)을 필요치 않다.
- <37> 이하, 도 4a와 도 4f를 참조하여, 도 3에서 도시한 종래의 반사투과형 어레이기관의 제조방법을 설명한다.
- <38> 도 4a 내지 도 4e는 도 3의 II-II'와 III-III'과 IV-IV'를 따라 절단하여, 종래의 공정순서에 따라 도시한 공정단면도이다.
- <39> 먼저, 도 4a를 참조하며 설명하면, 기관(21)상에 게이트전극(23)과 게이트배선(25)과 상기 게이트배선(25)의 일 끝단에 게이트 패드전극(27)을 형성한다.

- <40> 상기 게이트 배선(25)등이 형성된 기판(21)의 전면에 제 1 절연막인 게이트 절연막(29)을 형성한다.
- <41> 상기 게이트 절연막(29)은 질화 실리콘(Si_3N_4)과 산화 실리콘(SiO_2)을 포함하는 무기절연물질 그룹 중 선택된 하나를 약 4000Å의 두께로 증착하여 형성한다.
- <42> 다음으로, 상기 게이트전극(23)상부의 게이트 절연막(29)상에 아일랜드 형태로 액티브층(31)(active layer)과 오믹콘택층(33)(ohmic contact layer)을 형성한다.
- <43> 상기 액티브층(31)은 일반적으로 순수한 비정질 실리콘(a-Si:H)으로 형성하고, 상기 오믹 콘택층(33)은 불순물이 포함된 비정질 실리콘(n+a-Si:H)으로 형성한다.
- <44> 다음으로, 상기 오믹 콘택층(33)이 형성된 기판(21)의 전면에 크롬(Cr), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 알루미늄(Al), 알루미늄 합금을 포함하는 도전성 금속 그룹 중 선택된 하나를 증착하고 패터닝하여, 상기 오믹 콘택층(33)과 접촉하는 소스전극(35) 및 드레인전극(37)과, 상기 소스전극(35)과 연결된 데이터배선(39)과 상기 데이터배선(39)의 일 끝단에 데이터 패드전극(41)을 형성한다.
- <45> 동시에, 상기 화소영역(P)을 정의하는 게이트배선(25)의 일부 상부에 아일랜드 형태의 소스-드레인 금속층(43)을 형성한다.
- <46> 다음으로, 도 4b에 도시한 바와 같이, 상기 데이터배선(39)등이 형성된 기판(21)상에 절연물질을 증착하여, 제 2 절연막인 제 1 보호막(45)을 형성한다.
- <47> 상기 제 1 보호막(45)은 질화 실리콘(Si_3N_4) 또는 산화 실리콘(SiO_2)을 증착하여 형성한 실리콘 절연막이다.
- <48> 상기 실리콘 절연막은 상기 액티브층(31)과의 계면 특성이 우수하기 때문에, 계면에 전자를 트랩하는 트랩 준위가 존재하지 않도록 한다.
- <49> 따라서, 상기 액티브층(31)을 흐르는 캐리어의 이동도를 개선할 수 있다.
- <50> 상기 제 1 보호막(45)의 상부에 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지(resin)를 포함한 투명한 유기절연물질 그룹 중 선택된 하나를 도포하여 제 3 절연막인 평탄화막(47)을 형성한다.
- <51> 도 4c에 도시한 바와 같이, 일부 화소영역(P)의 제 1, 제 2, 제 3 절연막(29, 45, 47)을 식각하여 식각홈(48)을 형성한다.
- <52> 상기 식각홈(48)은 이후 공정에서 형성하는 반사판의 투과홀에 대응하는 부분이며, 투과부와 반사부에서 액정층을 통과하는 빛의 진행경로를 동일하게 하여 투과모드와 반사모드에서의 색차를 줄이기 위한 것이다.
- <53> 도 4d에 도시한 바와 같이, 상기 식각홈(48)이 형성된 기판(21)의 전면에 알루미늄(Al) 또는 알루미늄 합금과 같이 반사율이 뛰어난 금속을 증착하고 패터닝하여, 상기 식각홈(48)에 대응하는 부분에 투과홀(A)을 구성한 반사판(49)을 형성한다.
- <54> 다음으로, 상기 반사판(49)이 형성된 기판(21)의 전면에 산화 실리콘(SiO_2) 또는 질화 실리콘(Si_3N_4)을 약 1500Å의 두께로 증착하여 제 4 절연막(51)을 형성한다.
- <55> 도 4e에 도시한 바와 같이, 상기 드레인 전극(37)과 소스-드레인 금속층(43)과 데이터 패드 전극(41) 상부의 제 2, 제 3, 제 4 절연막(45, 47, 51)과, 상기 게이트 패드전극(27) 상부의 제 1, 제 2, 제 3, 제 4 절연막(29, 45, 47, 51)을 식각하여, 상기 드레인전극(37)의 일부를 노출하는 드레인 콘택홀(53)과, 상기 소스-드레인 금속층(43)의 일부를 노출하는 스토리지 콘택홀(55)과, 상기 게이트 패드 전극(27)의 일부를 노출하는 게이트 패드 콘택홀(57)과, 상기 데이터 패드 전극(41)의 일부를 노출하는 데이터 패드 콘택홀(59)을 형성한다.
- <56> 도 4f에 도시한 바와 같이, 상기 다수의 콘택홀(53, 55, 57, 59)이 형성된 기판(21)의 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함한 투명 도전성 금속그룹 중 선택된 하나를 증착하고 패터닝하여, 상기 드레인 전극(37)과 상기 소스-드레인 금속층(43)과 동시에 접촉하면서 화소영역(P)에 구성되는 투명 화소전극(61)과, 상기 게이트 패드전극(27)과 접촉하는 게이트 패드 단자전극(63)과, 상기 데이터 패드전극(41)과 접촉하는 데이터 패드 단자전극(65)을 형성한다.
- <57> 전술한 바와 같은 방법으로 종래의 반사투과형 액정표시장치용 어레이기판을 제작할 수 있다.

발명이 이루고자 하는 기술적 과제

- <58> 그러나, 종래의 어레이기판 형성방법은 상기 콘택홀을 형성하기 위해, 실리콘 절연막인 제 1, 제 2, 제 4 절연막과 유기절연막인 제 3 절연막을 동시에 식각하게 된다.
- <59> 전술한 바와 같이, 상기 다층의 절연막을 동시에 식각할 경우에는, 각 층이 서로 다른 물질로 구성되기 때문에 식각률의 차이가 있다.
- <60> 따라서, 상기 유기절연막과 무기 절연막 사이에 발생한 역 테이퍼에 의해 콘택홀 내부에 단차가 발생할 수 있다.
- <61> 또한, 게이트 패드 콘택홀은 다른 콘택홀에 비해 더 많은 절연막 동시에 식각해야 하기 때문에, 식각 공정이 지속되는 동안 다른 영역을 보호하기 위해 코팅하였던 포토레지스트(photo resist : PR)가 과도하게 식각되어 부분적으로 제거되는 경우가 발생한다.
- <62> 이와 같은 경우는 상기 포토레지스트 층의 높이가 약 3.3 μm 가 되어야 하나, 현 공정에서는 포토레지스트의 높이가 약 2.7 μm 에 불과하므로 PR 마진(margin)이 부족한 문제가 있다.
- <63> 본 발명은 전술한 바와 같은 문제를 해결하기 위해 안출 된 것으로, 본 발명은 상기 콘택홀의 내벽에 단차가 발생하지 않고, 상기 포토레지스트의 과도한 식각을 방지 할 수 있는 반사투과형 어레이기판 제조방법을 제안한다.

발명의 구성 및 작용

- <64> 전술한 바와 같은 목적을 달성하기 위한 본 발명에 따른 반사투과형 액정표시장치용 어레이기판 제조방법은 기판 상에 게이트 전극 및 이와 연결된 게이트배선과, 상기 게이트배선 끝단부에 게이트 패드전극을 형성하는 단계와; 상기 게이트전극 및 게이트배선이 형성된 기판의 전면에 제 1 절연막을 형성하는 단계와; 상기 게이트전극 상부의 제 1 절연막 상에 액티브층과 오믹콘택층을 형성하는 단계와; 상기 오믹 콘택층과 접촉하는 소스전극 및 드레인전극과, 상기 제 1 절연막 위로 상기 소스전극과 연결되며 상기 게이트배선과 교차하여 화소영역을 정의하는 데이터배선과, 상기 데이터 배선 끝단부에 데이터 패드전극과, 상기 게이트배선 일부와 중첩하여 소스/드레인 금속층을 형성하는 단계와; 상기 소스전극 및 드레인전극이 형성된 기판의 전면에 실리콘 절연막인 제 2 절연막을 형성하는 단계와; 상기 제 2 절연막 상에 제 3 절연막인 평탄화막을 형성한 후 패터닝하여, 상기 드레인 전극을 노출시키는 제 1 드레인 콘택홀과, 상기 소스/드레인 금속층을 노출시키는 제 1 스토리지 콘택홀과, 상기 게이트 패드전극을 노출시키는 제 1 게이트 패드 콘택홀과, 상기 데이터 패드 전극을 노출시키는 제 1 데이터 패드 콘택홀을 형성하는 단계와; 상기 화소영역의 제 3 절연막 상에, 투과홀이 구성된 반사판을 형성하는 단계와; 상기 반사판이 형성된 기판의 전면에 제 4 절연막을 형성한 후 패터닝하여, 상기 드레인 전극을 노출하는 제 2 드레인 콘택홀과, 상기 소스/드레인 금속층을 노출하는 제 2 스토리지 콘택홀과, 상기 게이트 패드 콘택홀을 노출하는 제 2 게이트 패드 콘택홀과, 상기 데이터 패드 전극을 노출하는 제 2 데이터 패드콘택홀을 형성하는 단계와; 상기 드레인전극과 소스/드레인 금속층과 접촉하면서 상기 화소영역에 구성되는 화소전극과, 상기 게이트 패드 전극과 접촉하는 게이트 패드 단자전극과, 상기 데이터 패드 전극과 접촉하는 데이터 패드 단자전극을 형성하는 단계를 포함한다.
- <65> 상기 화소영역의 제 1, 제 2, 제 3, 절연막을 식각하여 제 1 식각홈을 형성하는 단계와, 상기 제 1 식각홈에 증착된 제 4 절연막을 식각하여 제 2 식각홈을 형성하는 단계를 더욱 포함한다.
- <66> 상기 식각홈은 이하, 설명하는 제 2 방법과 제 3 방법을 통해 형성할 수 있다.
- <67> 상기 식각홈을 형성하는 제 2 방법은 상기 화소영역의 제 2 절연막과 제 3 절연막을 식각하여 제 1 식각홈을 형성하는 단계와, 상기 제 1 식각홈에 증착된 제 4 절연막과 제 1 절연막을 식각하여 제 2 식각홈을 형성하는 것이고, 상기 식각홈을 형성하는 제 3 방법은 상기 화소영역의 제 3 절연막을 식각하여 제 1 식각홈을 형성하는 단계와, 상기 제 1 식각홈이 형성된 기판에 증착된 제 4 절연막과 제 1 절연막과 제 2 절연막을 식각하여 제 2 식각홈을 형성하는 것이다.
- <68> 상기 게이트 패드 콘택홀을 형성하는 방법 또한 상기 식각홈을 형성하는 방법과 동일하다.
- <69> 제 4 방법은 상기 식각홈을 형성하는 공정 중, 상기 제 1 식각홈을 형성한 후, 상기 콘택홀을 형성하는 공정에서 상기

- <70> 상기 실리콘 절연막은 질화 실리콘(Si_3N_4)과 산화 실리콘(SiO_2)을 포함한 무기절연물질 그룹 중 선택된 하나로 형성한다.
- <71> 상기 제 3 절연막은 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지(resin)를 포함한 유기절연물질 그룹 중 선택된 하나로 형성한다.
- <72> 상기 화소전극과, 데이터 패드 단자 전극과, 게이트 패드 단자 전극은 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함한 투명 도전성 금속물질 중 선택된 하나로 형성한다.
- <73> 이하, 첨부한 도면을 참조하여 본 발명에 따른 바람직한 실시예를 설명한다.
- <74> -- 실시예 --
- <75> 이하, 도 5a 내지 도 5f를 참조하여 본 발명에 따른 어레이기판 제조공정을 설명한다.(본 발명의 평면도는 상기 종래의 평면도와 동일함으로 이를 이용하고, 동일한 구성의 도면부호는 종래의 번호에 100번을 더하여 표시한다.)
- <76> 도 5a 내지 도 5f는 도 3의 II-II'와 III-III'과 IV-IV'를 따라 절단하여, 본발명의 공정순서에 따라 도시한 공정 단면도이다.
- <77> 먼저, 도 5a를 참조하며 설명하면, 기판(121)상에 게이트전극(123)과, 게이트배선(125)과, 상기 게이트배선의 일 끝단에 게이트 패드전극(127)을 형성한다.
- <78> 상기 게이트 배선(125)등이 형성된 기판(121)의 전면에 제 1 절연막인 게이트 절연막(129)을 형성한다.
- <79> 상기 게이트 절연막(129)은 질화 실리콘(Si_3N_4)과 산화 실리콘(SiO_2)을 포함하는 무기절연물질 그룹 중 선택된 하나를 약 4000Å의 두께로 증착하여 형성한다.
- <80> 다음으로, 상기 게이트전극(123)상부의 게이트 절연막(129)상에 아일랜드 형태로 액티브층(131)(active layer)과 오믹콘택층(133)(ohmic contact layer)을 형성한다.
- <81> 상기 액티브층(131)은 일반적으로 순수한 비정질 실리콘(a-Si:H)으로 형성하고, 상기 오믹 콘택층(133)은 불순물이 포함된 비정질 실리콘(n+a-Si:H)으로 형성한다.
- <82> 다음으로, 상기 오믹 콘택층(133)이 형성된 기판(121)의 전면에 크롬(Cr), 몰리브덴(Mo), 티타늄(Ti), 텅스텐(W), 알루미늄(Al), 알루미늄 합금을 포함하는 도전성 금속 그룹 중 선택된 하나를 증착하고 패터하여, 상기 오믹 콘택층(133)과 접촉하는 소스전극(135) 및 드레인전극(137)과, 상기 소스전극(135)과 연결된 데이터배선(139)과, 상기 데이터배선의 일 끝단에 데이터 패드전극(141)을 형성한다.
- <83> 동시에, 상기 화소영역(P)을 정의하는 게이트배선(125)의 일부 상부에 아일랜드 형태의 소스-드레인 금속층(143)을 형성한다.
- <84> 다음으로, 도 5b에 도시한 바와 같이, 상기 데이터배선(139)등이 형성된 기판(121)상에 절연물질을 증착하여, 제 2 절연막인 제 1 보호막(145)을 형성한다.
- <85> 상기 제 1 보호막(145)은 질화 실리콘(Si_3N_4) 또는 산화 실리콘(SiO_2)을 증착하여 형성한 실리콘 절연막이다.
- <86> 상기 실리콘 절연막은 상기 액티브층(131)과의 계면 특성이 우수하기 때문에, 계면에 전자를 트랩하는 트랩 준위가 존재하지 않도록 한다.
- <87> 따라서, 상기 액티브층(131)을 흐르는 캐리어의 이동도를 개선할 수 있다.
- <88> 상기 제 1 보호막(145)의 상부에 벤조사이클로부텐(BCB)과 아크릴(acryl)계 수지(resin)를 포함한 투명한 유기절연물질 그룹 중 선택된 하나를 도포하여 제 3 절연막인 평탄화막(147)을 형성한다.
- <89> 도 5c에 도시한 바와 같이, 상기 평탄화막(147)을 식각하여, 상기 드레인 전극(137)의 일부를 노출하는 제 1 드레인 콘택홀(153a)과, 상기 화소영역(P)의 일부를 식각하여 제 1 식각홈(148a)을 형성하고, 소스-드레인 금속층(143)의 일부를 노출하는 제 1 스토리지 콘택홀(155a)과, 상기 게이트 패드전극(127)의 일부를 노출하는 제 1 게이트 패드 콘택홀(157a)과, 상기 데이터 패드 전극(141)을 노출하는 제 1 데이터 패드 콘택홀(159a)을 형성한

다.

- <90> 상기 제 1 식각홈(148a)은 이후 공정에서 형성하는 반사판의 투과홀에 대응하는 부분에 형성하다.
- <91> 이때, 도 5c에 도시된 도면은 상기 제 1 식각홈(148a)과 제 1 게이트 패드 콘택홀(157a)을 형성하기 위해, 제 1 절연막(129)과 제 2 절연막(145)과 제 3 절연막(147)을 동시에 식각하는 제 1 방법을 도시하였지만, 제 2 방법으로는 제 1 절연막(129)은 이 공정에서 식각하지 않아도 좋다.
- <92> 또한, 제 3 방법으로 상기 제 1 식각홈(148a)과 제 1 게이트 패드 콘택홀(157a)을 형성하기 위해, 상기 제 3 절연막(147)만을 식각하여도 좋다.
- <93> 도 5d에 도시한 바와 같이, 상기 다수의 콘택홀(153a, 155a, 157a, 159a)이 형성된 기판(121)의 전면에 알루미늄(Al)또는 알루미늄 합금과 같이 반사율이 뛰어난 금속을 증착하고 패터하여, 상기 식각홈(148a)에 대응하는 부분에 투과홀(A)을 구성한 반사판(149)을 형성한다.
- <94> 다음으로, 상기 반사판(149)이 형성된 기판(121)의 전면에 산화 실리콘(SiO_2) 또는 질화 실리콘(Si_3N_4)을 약 1500Å의 두께로 증착하여 제 4 절연막(151)을 형성한다.
- <95> 도 5e에 도시한 바와 같이, 상기 다수의 콘택홀을 포함한 기판(121)의 전면에 증착된 제 4 절연막(151)을 패터하여, 상기 드레인 전극(137)의 일부를 노출하는 제 2 드레인 콘택홀(153a)과, 상기 제 1 식각홈(148a)에 대응하는 부분에 제 2 식각홈(148b)을 형성하고, 동시에 상기 소스-드레인 금속층(143)을 노출하는 제 2 스토리지 콘택홀(155b)과, 상기 게이트 패드전극(127)을 노출하는 제 2 게이트 패드 콘택홀(157b)과, 상기 데이터 패드전극(141)을 노출하는 제 2 데이터 패드 콘택홀(159b)을 형성한다.
- <96> 이때, 앞서 설명한 바와 같이 제 2 방법대로 상기 제 1 식각홈(148a)과 제 1 게이트 패드 콘택홀(157a)을 형성하기 위해, 상기 제 2 절연막(145)과 제 3 절연막(147)만을 식각하였다면, 이 공정에서는 상기 제 2 식각홈(148b)과 제 2 게이트 패드 콘택홀(157b)을 형성하기 위해 제 1 절연막(129)과 제 4 절연막(147)만을 식각하면 된다.
- <97> 다른 방법으로 상기 제 3 방법 대로 상기 제 1 식각홈(148a)과 제 1 게이트 패드 콘택홀(157a)을 형성하기 위해, 상기 제 3 절연막(147)만을 식각 하였다면, 이 공정에서는 상기 제 1 절연막(129)과 제 2 절연막(143)과 제 4 절연막(151)을 식각하여 제 2 식각홈(148b)과 제 2 게이트 패드 콘택홀(157b)을 형성할 수 있다.
- <98> 전술한 방법은 공정 조건에 맞는 방법을 선택하여 상기 식각홈과 콘택홀을 형성할 수 있다.
- <99> 도 5f에 도시한 바와 같이, 상기 다수의 콘택홀이 형성된 기판(121)의 전면에 인듐-틴-옥사이드(ITO)와 인듐-징크-옥사이드(IZO)를 포함한 투명 도전성 금속그룹 중 선택된 하나를 증착하고 패터하여, 상기 드레인 전극(137)과 상기 소스-드레인 금속층(143)과 동시에 접촉하면서 화소영역(P)에 구성되는 투명 화소전극(161)과, 상기 게이트 패드전극(127)과 접촉하는 게이트 패드 단자전극(163)과, 상기 데이터 패드전극(141)과 접촉하는 데이터 패드 단자전극(165)를 형성한다.
- <100> 전술한 바와 같은 공정으로 본 발명에 따른 반사투과형 어레이기판을 제작할 수 있다.
- <101> 전술한 바와 같은 본 발명에 따른 어레이기판 형성공정에서 상기 식각홈을 형성하지 않을 수도 있다.
- <102> 본 발명의 특징은 상기 다수의 콘택홀을 형성하는 공정 중 다층의 연막을 한꺼번에 식각하지 않고, 두 번의 공정을 거쳐 순차적으로 식각하는 것이다.

발명의 효과

- <103> 따라서, 전술한 바와 같이 본 발명에 따라 반사투과형 어레이기판을 제작하게 되면 첫째, 콘택홀을 형성하기 위해 다층의 절연막을 순차적으로 식각함으로써 서로 다른 물질로 형성된 절연막의 식각비율을 맞추어 줄 수 있기 때문에 콘택홀 내벽에 단차가 발생하지 않는다.
- <104> 따라서, 상기 콘택홀 내벽에 증착되는 단자전극의 증착 불량을 방지하여 수율을 개선하는 효과가 있다.
- <105> 둘째, 콘택홀 영역을 제외한 절연막 상에 코팅된 포토레지스트가 과도하게 식각되는 것을 방지 할 수 있으므로, 별도로 포토레지스트 마진(margin)을 둘 필요가 없다.

<106> 즉, 포토레지스트를 두껍게 설계할 필요가 없기 때문에 제조비용이 늘어나는 것을 방지할 수 있는 효과가 있다.

도면의 간단한 설명

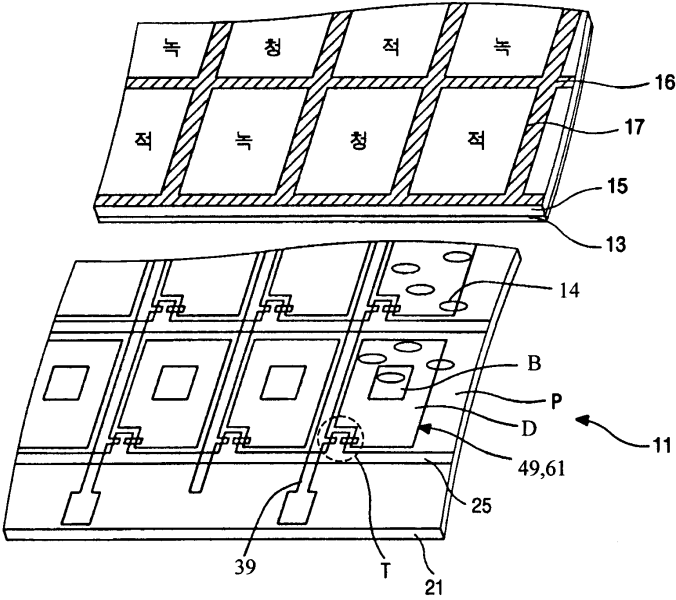
- <1> 도 1은 일반적인 반사투과형 액정표시장치의 일부를 도시한 분해 사시도이고,
- <2> 도 2는 일반적인 반사투과형 액정표시장치의 단면도이고,
- <3> 도 3은 종래의 반사투과형 액정표시장치용 어레이기판의 일부를 도시한 확대 평면도이고,
- <4> 도 4a 내지 도 4f는 도 3의 II-II'와 III-III'와 IV-IV'를 따라 절단하여, 종래의 공정순서로 도시한 공정 단면도이고,
- <5> 도 5a 내지 도 5f는 도 3의 II-II'와 III-III'와 IV-IV'를 따라 절단하여, 본 발명의 공정순서로 도시한 공정 단면도이다.

<6> <도면의 주요부분에 대한 부호의 설명>

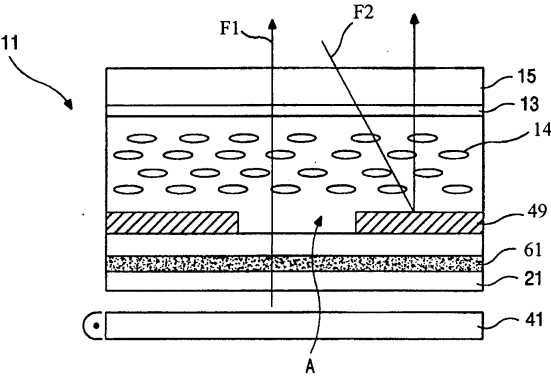
- | | | |
|------|------------------|-----------------|
| <7> | 121 : 기판 | 123 : 게이트 전극 |
| <8> | 125 : 게이트 배선 | 127 : 게이트 패드 전극 |
| <9> | 129 : 제 1 절연막 | 131 : 오믹 콘택층 |
| <10> | 133 : 오믹 콘택층 | 135 : 소스전극 |
| <11> | 137 : 드레인 전극 | 141 : 데이터 패드 전극 |
| <12> | 143 : 소스-드레인 금속층 | 145 : 제 2 절연막 |
| <13> | 147 : 제 3 절연막 | |

도면

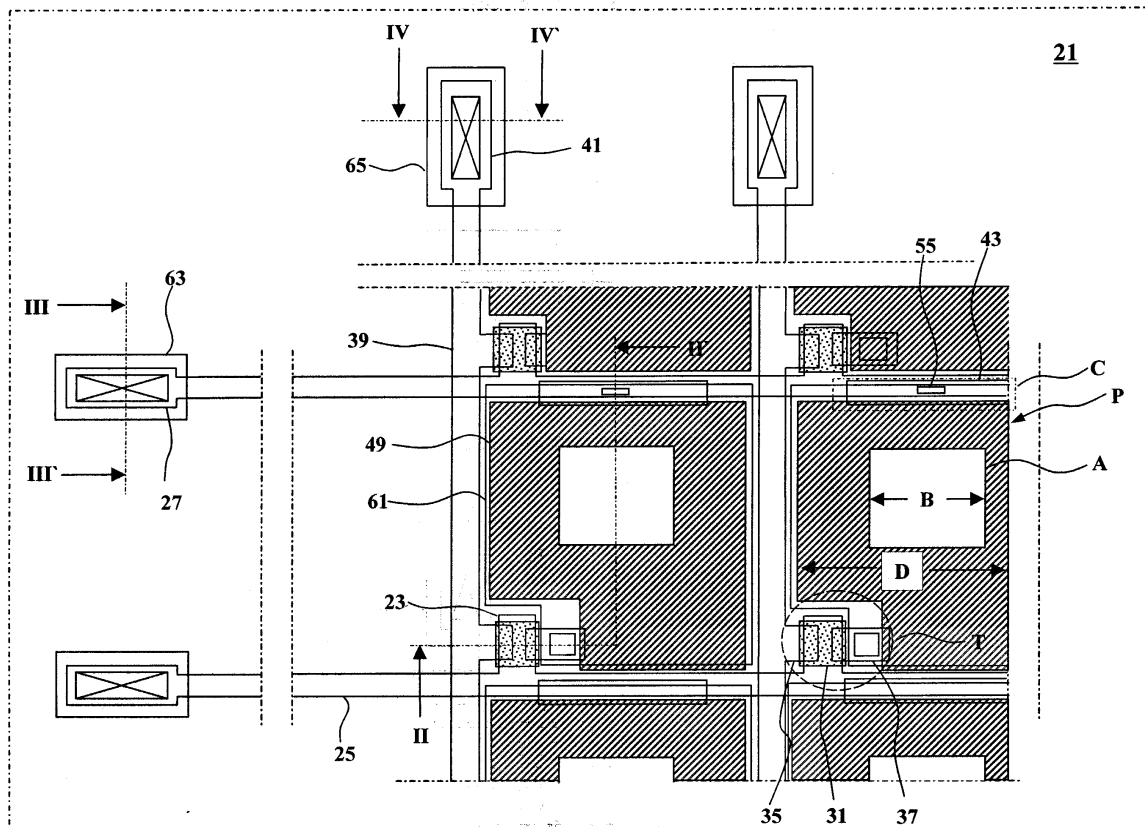
도면1



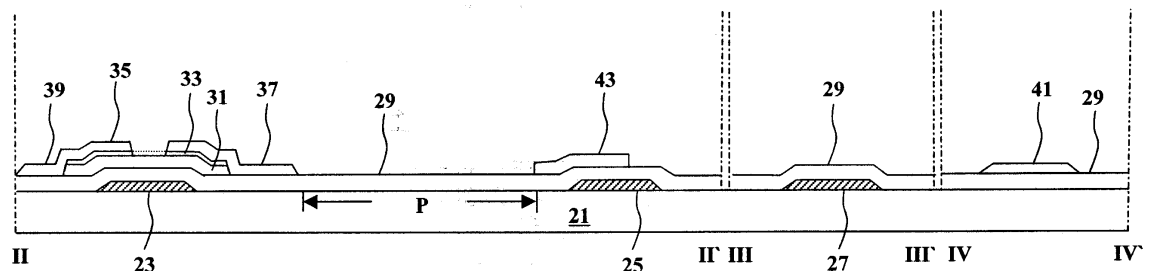
도면2



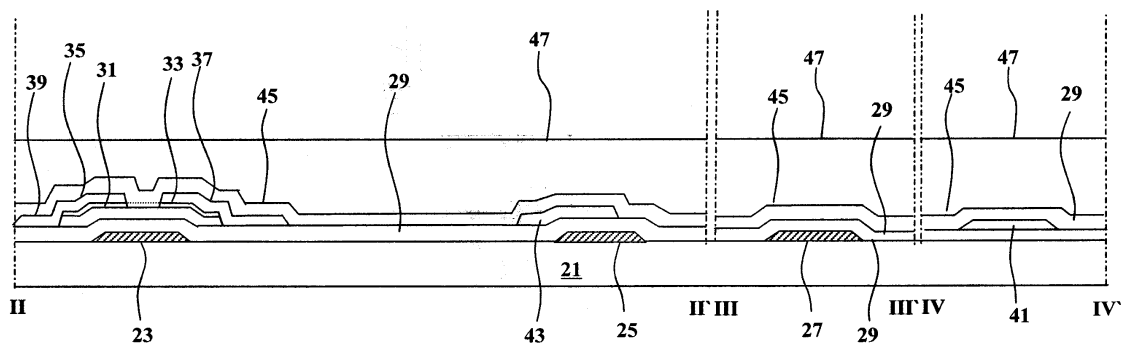
도면3



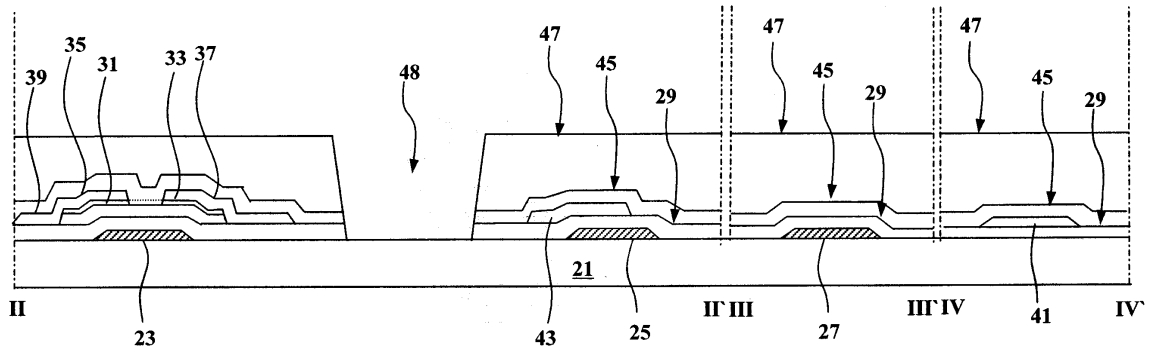
도면4a



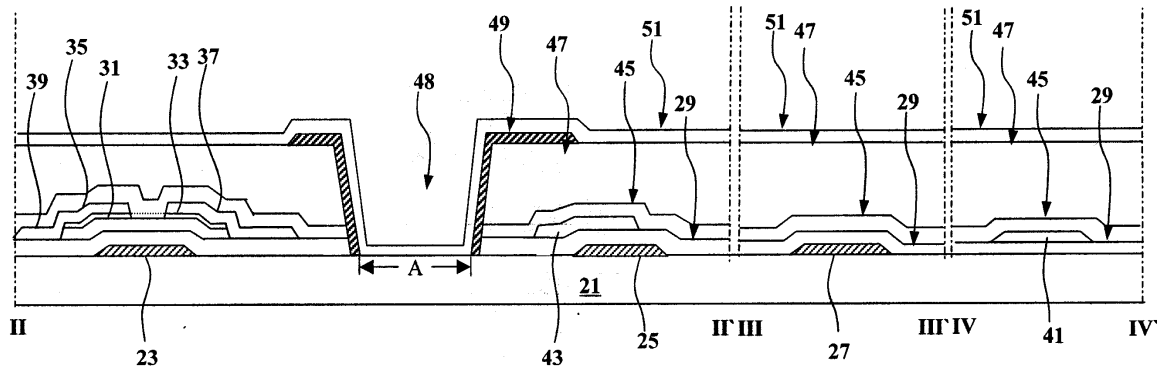
도면4b



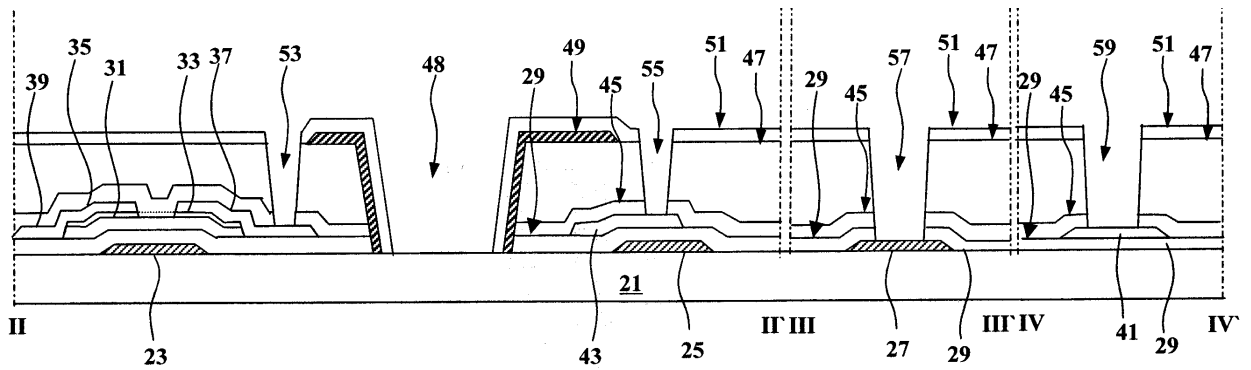
도면4c



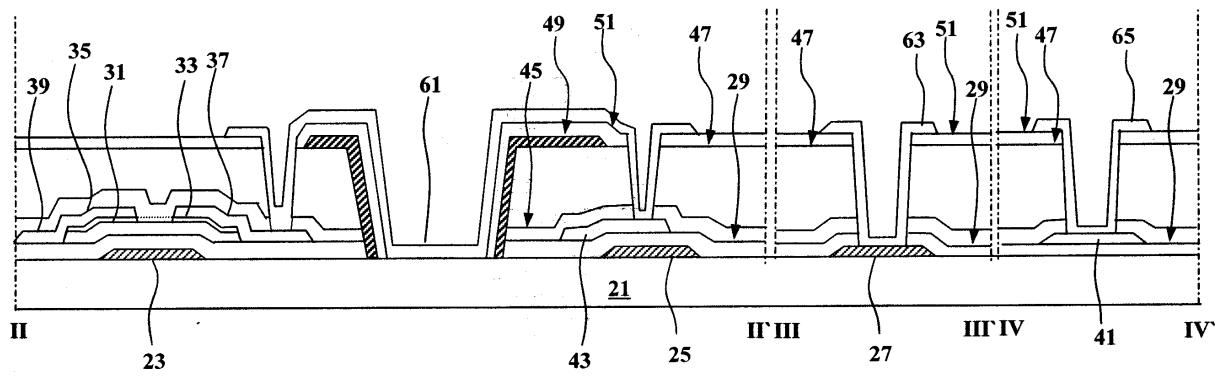
도면4d



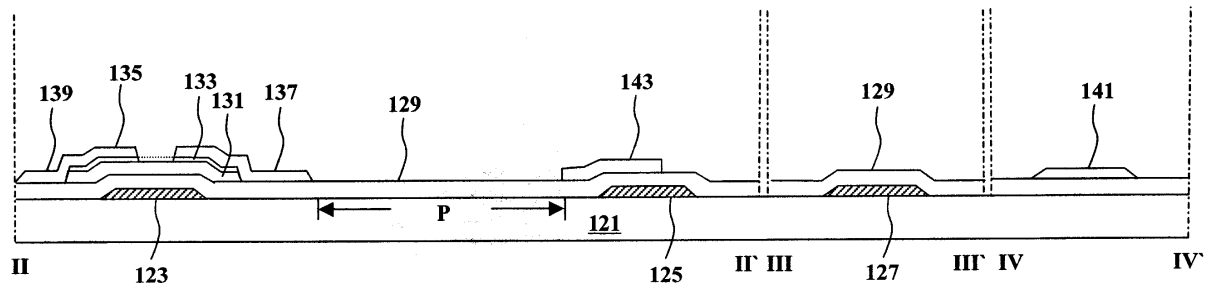
도면4e



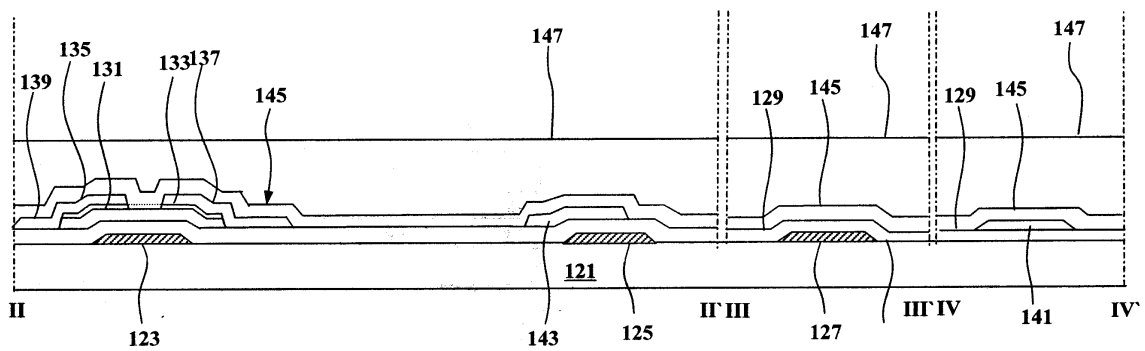
도면4f



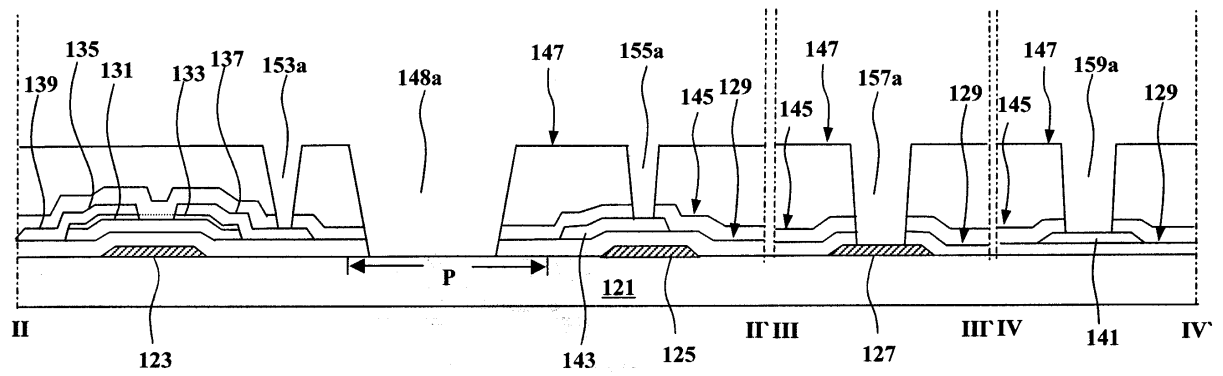
도면5a



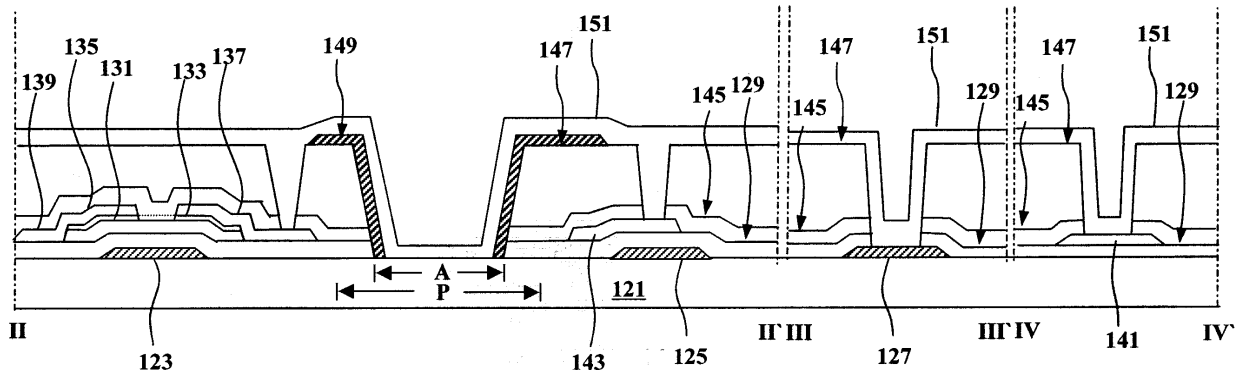
도면5b



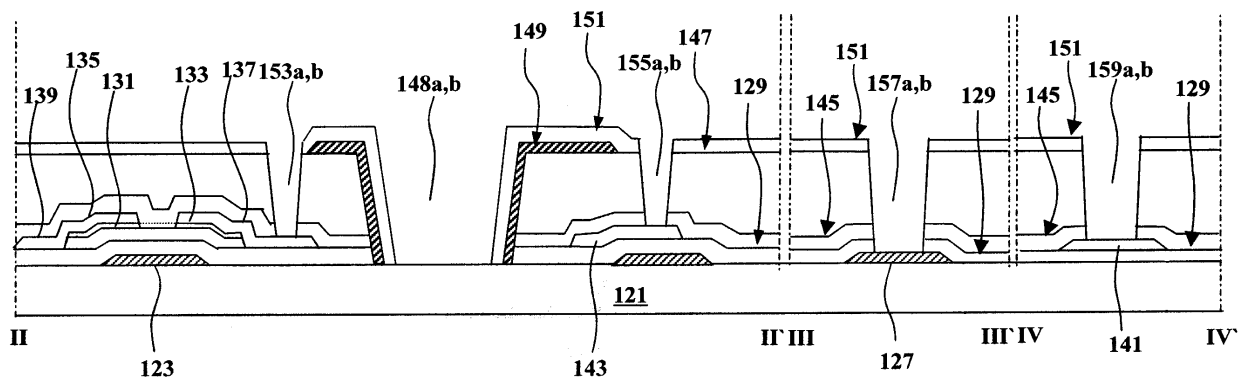
도면5c



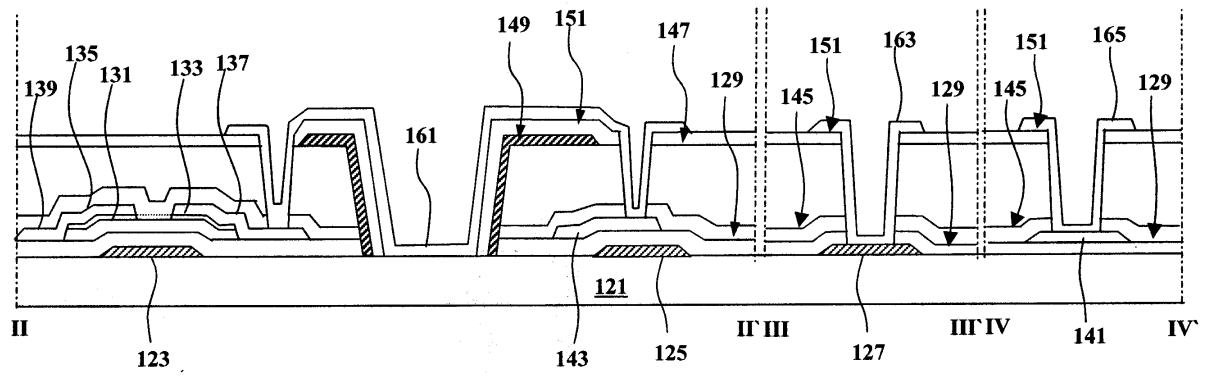
도면5d



도면5e



도면5f



专利名称(译)	用于反射透射型液晶显示器的阵列基板的制造方法		
公开(公告)号	KR100776939B1	公开(公告)日	2007-11-21
申请号	KR1020010087616	申请日	2001-12-28
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HA KYOUNGSU 하경수 BAEK HEUMIL 백흠일 KIM DONGGUK 김동국 JUNG TAEYONG 정태용 KIM HYEYOUNG 김혜영 NAM MISOOK 남미숙 SOHN SEIL 손세일		
发明人	하경수 백흠일 김동국 정태용 김혜영 남미숙 손세일		
IPC分类号	G02F1/1335 G02F1/1362		
CPC分类号	G02F1/136227 G02F1/133555		
其他公开文献	KR1020030057227A		
外部链接	Espacenet		

摘要(译)

本发明涉及一种液晶显示装置，特别是，它涉及到一个单一的像素区域的反射部分和透射是部分被同时配置的反射型液晶显示装置。特别是，在为了形成暴露焊盘的部分形成接触孔，以不蚀刻的同时在上垫部分由不同材料制成，所述接触孔的多层绝缘膜顺序地蚀刻避免内壁上的阶梯差异（部分变形）。通过这样做，可以防止沉积在接触孔中的端电极的有缺陷的沉积，从而提高产量。另外，由于不需要厚涂覆光致抗蚀剂以蚀刻多层绝缘膜，因此可以防止材料成本上升。

