



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G09G 3/36 (2006.01) G09G 3/20 (2006.01)		(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년02월05일 10-0679171 2007년01월30일
(21) 출원번호 (22) 출원일자 심사청구일자	10-2005-0081113 2005년09월01일 2005년09월01일	(65) 공개번호 (43) 공개일자	10-2006-0050906 2006년05월19일

(30) 우선권주장	JP-P-2004-00256726	2004년09월03일	일본(JP)
(73) 특허권자	미쓰비시덴키 가부시키키가이샤 일본국 도쿄도 지요다쿠 마루노우치 2초메 7반 3고		
(72) 발명자	카와고에 히사시 일본국 효고 카와니시 쿠시로 3-13-21 케이디엘 가부시키키가이샤나이		
(74) 대리인	권태복 이화익		

심사관 : 이병우

전체 청구항 수 : 총 8 항

(54) 액정표시장치 및 그 구동방법

(57) 요약

본 발명은, 신호를 수평주사 기간 내에서 화상신호와 블랙신호로 분할하지 않고, 1프레임 기간 내에 있어서 화상신호의 기록 후에 블랙신호의 기록을 가능하게 하는 액정표시장치 및 그 구동방법을 제공한다. 액정표시장치는, 화소(64)와, 신호선(63)과 신호선 구동회로(90)에 접속된 화상신호 스위치(30)와, 주사선(62)과 프리차지 전압공급 회로(41)에 접속된 프리차지 스위치(40)와, 1프레임 기간 내에 제1신호선과 제2신호선을 포함하는 주사선 신호를, 각각의 주사선(62)에 순차적으로 공급하는 주사선 구동회로(70)를 구비한다. 화소(64)는, 주사선 구동회로(70)로부터 제1신호가 공급되고 있는 기간에 화상신호 스위치(31)가 ON상태가 되는 것으로 화상신호가 기록되고, 제2신호가 공급되고 있는 기간에 프리차지 스위치(40)만이 ON상태가 되는 것으로 프리차지 전압이 기록된다.

대표도

도 1

특허청구의 범위

청구항 1.

화소가 매트릭스 모양으로 배열된 액정 패널과,
 상기 액정 패널에 있어서 동일한 행방향에 위치하는 화소군을 선택 주사하는 주사선과,
 상기 액정 패널에 있어서 동일한 열방향에 위치하는 화소군에 화상신호를 공급하는 신호선과,
 상기 화상신호를 상기 신호선에 출력하는 신호선 구동회로와,
 상기 신호선과 상기 신호선 구동회로 사이에 접속된 화상신호 스위치와,
 상기 화상신호 스위치를 제어하는 화상신호 스위치 제어회로와,
 블랙신호에 해당하는 프리차지 전압을 상기 신호선에 공급하는 프리차지 전압공급 회로와,
 상기 신호선과 상기 프리차지 전압공급 회로 사이에 접속된 프리차지 스위치와,
 상기 프리차지 스위치를 제어하는 프리차지 스위치 제어회로와,
 1프레임 기간 내에 제1신호와 제2신호를 포함하는 주사선 신호를, 각각의 상기 주사선에 순차적으로 공급하는 주사선 구동회로를 구비한 액정표시장치에 있어서,
 상기 화소는, 상기 주사선 구동회로로부터 상기 제1신호가 공급되고 있는 기간에 상기 화상신호 스위치가 ON상태가 되는 것으로, 상기 화상신호가 기록되고, 상기 제2신호가 공급되고 있는 기간에 상기 프리차지 스위치만이 ON상태가 되는 것으로 상기 프리차지 전압이 기록되는 것을 특징으로 하는 액정표시장치.

청구항 2.

제 1항에 있어서,
 상기 주사선 구동회로는, 상기 제1신호를 생성하는 제1시프트 레지스터와,
 상기 제2신호를 생성하는 제2시프트 레지스터와,
 상기 제2시프트 레지스터의 구동을 상기 제1시프트 레지스터의 구동에 대하여 소정 시간 지연시키기 위해, 상기 제2시프트 레지스터에 공급하는 타이밍 신호를 생성하는 카운터와,
 상기 프리차지 스위치 제어회로의 출력과 상기 제2시프트 레지스터의 출력과의 논리연산을 행하는 제1논리회로와,
 상기 제1시프트 레지스터의 출력과 상기 제1논리회로의 출력과의 논리연산을 행하는 제2논리회로와,
 상기 제2논리회로의 출력을 각각의 상기 주사선에 공급하는 드라이버 회로를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 3.

제 1항에 있어서,
 상기 주사선 구동회로는, 상기 제1신호를 생성하는 제1시프트 레지스터와,
 상기 제2신호를 생성하는 플립플롭회로와,

상기 제1시프트 레지스터 및 상기 플립플롭회로에 공급하는 타이밍 신호를 생성하는 카운터와,
 상기 프리차지 스위치 제어회로의 출력과 상기 제1시프트 레지스터의 출력과의 논리연산을 행하는 제1논리회로와,
 상기 제1시프트 레지스터의 출력과 상기 플립플롭회로의 출력이 입력되는 제2논리회로와,
 상기 제1논리회로의 출력과 상기 제2논리회로의 출력과의 논리연산을 행하는 제3논리회로와,
 상기 제3논리회로의 출력을 각각의 상기 주사선에 공급하는 드라이버 회로를 구비하고,
 상기 제1시프트 레지스터 및 상기 플립플롭회로는, 수직동기신호와, 상기 수직동기신호에 대하여 총 주사선수의 1/2에 대응하는 소정 시간 지연시킨 상기 타이밍 신호가 입력되며,
 상기 플립플롭회로는, 앞 절반의 상기 주사선에 마련된 상기 제2논리회로와 뒤 절반의 상기 주사선에 마련된 상기 제1논리회로에 출력을 공급하고, 뒤 절반의 상기 주사선에 마련된 상기 제2논리회로와 앞 절반의 상기 주사선에 마련된 상기 제1논리회로에 반전한 출력을 공급하는 것을 특징으로 하는 액정표시장치.

청구항 4.

제 1항에 있어서,
 상기 주사선 구동회로는, 상기 제1신호를 생성하는 제1시프트 레지스터와,
 플립플롭회로와,
 상기 제1시프트 레지스터 및 상기 플립플롭회로에 공급하는 타이밍 신호를 생성하는 카운터와,
 상기 프리차지 스위치 제어회로의 출력과 상기 제1시프트 레지스터의 출력과의 논리연산을 행하는 제1논리회로와,
 상기 플립플롭회로의 출력에 의거하여 상기 제1시프트 레지스터의 출력과 상기 제1논리회로의 출력을 전환하는 스위치와
 상기 스위치의 출력을 각각의 상기 주사선에 공급하는 드라이버 회로를 구비하고,
 상기 제1시프트 레지스터 및 상기 플립플롭회로는, 수직동기신호와, 상기 수직동기신호에 대하여 총 주사선수의 1/2에 대응하는 소정 시간 지연시킨 상기 타이밍 신호가 입력되며,
 상기 플립플롭회로는, 앞 절반의 상기 주사선에 마련된 상기 스위치에 출력을 공급하고, 뒤 절반의 상기 주사선에 마련된 상기 스위치에 반전한 출력을 공급하는 것을 특징으로 하는 액정표시장치.

청구항 5.

화소가 매트릭스 모양으로 배열된 액정 패널과,
 상기 액정 패널에 있어서 동일한 행방향에 위치하는 화소군을 선택 주사하는 주사선과,
 상기 액정 패널에 있어서 동일한 열방향에 위치하는 화소군에 화상신호를 공급하는 신호선과,
 상기 화상신호를 상기 신호선에 출력하는 신호선 구동회로와,

1프레임 기간 내에 제1신호와 제2신호를 포함하는 주사선 신호를, 각각의 상기 주사선에 순차적으로 공급하는 주사선 구동회로와,

수평주사 기간 내에 있어서 화상표시 신호와 블랙신호가 분할하여 구성된 상기 화상신호를 상기 신호선 구동회로에 공급하고, 수평주사 기간 내에 있어서 상기 화상표시 신호를 표시하도록 하는 타이밍을 제어하는 화상기간 제어신호와, 상기 블랙신호를 표시하도록 하는 타이밍을 제어하는 블랙기간 제어신호를 상기 주사선 구동회로에 공급하는 게이트 어레이를 구비하는 액정표시장치에 있어서,

상기 주사선 구동회로는, 상기 화상표시 신호를 상기 화소에 기록하는 상기 제1신호를 생성하는 제1시프트 레지스터와,

상기 블랙신호를 상기 화소에 기록하는 상기 제2신호를 생성하는 제2시프트 레지스터와,

상기 제2시프트 레지스터의 구동을 상기 제1시프트 레지스터의 구동에 대하여 소정 시간 지연시키기 위해서, 상기 제2시프트 레지스터에 공급하는 타이밍 신호를 생성하는 카운터와,

상기 화상기간 제어신호와 상기 제1시프트 레지스터의 출력과의 논리연산을 행하는 제1논리회로와,

상기 블랙기간 제어신호와 상기 제2시프트 레지스터의 출력과의 논리연산을 행하는 제2논리회로와,

상기 제1논리회로의 출력과, 상기 제2논리회로의 출력과의 논리연산을 행하는 제3논리회로와,

상기 제3의 논리회로의 출력을 각각의 상기 주사선에 공급하는 드라이버 회로를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 6.

화소가 매트릭스 모양으로 배열된 액정 패널과,

상기 액정 패널에 있어서 동일한 행방향에 위치하는 화소군을 선택 주사하는 주사선과,

상기 액정 패널에 있어서 동일한 열방향에 위치하는 화소군에 화상신호를 공급하는 신호선과,

상기 화상신호를 상기 신호선에 출력하는 신호선 구동회로와,

1프레임 기간 내에 제1신호와 제2신호를 포함하는 주사선 신호를, 각각의 상기 주사선에 순차적으로 공급하는 주사선 구동회로와,

수평주사 기간 내에 있어서 화상표시 신호와 블랙신호가 분할하여 구성된 상기 화상신호를 상기 신호선 구동회로에 공급하고, 수평주사 기간 내에 있어서 상기 화상표시 신호를 표시하도록 하는 타이밍을 제어하는 화상기간 제어신호와, 상기 블랙신호를 표시하도록 하는 타이밍을 제어하는 블랙기간 제어신호를 상기 주사선 구동회로에 공급하는 게이트 어레이를 구비하는 액정표시장치에 있어서,

상기 주사선 구동회로는, 상기 화상표시 신호를 상기 화소에 기록하는 상기 제1신호를 생성하는 제1시프트 레지스터와,

상기 블랙신호를 상기 화소에 기록하는 상기 제2신호를 생성하는 플립플롭회로와,

상기 제1시프트 레지스터 및 상기 플립플롭회로에 공급하는 타이밍 신호를 생성하는 카운터와,

상기 화상기간 제어신호와 상기 제1시프트 레지스터의 출력과의 논리연산을 행하는 제1논리회로와,

상기 블랙기간 제어신호와 상기 제1시프트 레지스터의 출력과의 논리연산을 행하는 제2논리회로와,

상기 제1논리회로의 출력과, 상기 제2논리회로의 출력과의 논리연산을 행하는 제3논리회로와,

상기 제3의 논리회로의 출력을 각각의 상기 주사선에 공급하는 드라이버 회로를 구비하고,

상기 제1시프트 레지스터 및 상기 플립플롭회로는, 수직동기신호와, 상기 수직동기신호에 대하여 총 주사선수의 1/2에 대응하는 소정 시간 지연시킨 상기 타이밍 신호가 입력되며,

상기 플립플롭회로는, 앞 절반의 상기 주사선에 마련된 상기 제1논리회로와 뒤 절반의 상기 주사선에 마련된 상기 제2논리회로에 출력을 공급하고, 뒤 절반의 상기 주사선에 마련된 상기 제2논리회로와 앞 절반의 상기 주사선에 마련된 상기 제1논리회로에 반전한 출력을 공급하는 것을 특징으로 하는 액정표시장치.

청구항 7.

화소가 매트릭스 모양으로 배열된 액정 패널과,

상기 액정 패널에 있어서 동일한 행방향에 위치하는 화소군을 선택 주사하는 주사선과,

상기 액정 패널에 있어서 동일한 열방향에 위치하는 화소군에 화상신호를 공급하는 신호선과,

상기 화상신호를 상기 신호선에 출력하는 신호선 구동회로와,

1프레임 기간 내에 제1신호와 제2신호를 포함하는 주사선 신호를, 각각의 상기 주사선에 순차적으로 공급하는 주사선 구동회로와,

수평주사 기간 내에 있어서 화상표시 신호와 블랙신호가 분할하여 구성된 상기화상신호를 상기 신호선 구동회로에 공급하고, 수평주사 기간 내에 있어서 상기 화상표시 신호를 표시하도록 하는 타이밍을 제어하는 화상기간 제어신호와, 상기 블랙신호를 표시하도록 하는 타이밍을 제어하는 블랙기간 제어신호를 상기 주사선 구동회로에 공급하는 게이트 어레이를 구비하는 액정표시장치에 있어서,

상기 주사선 구동회로는, 상기 화상표시 신호를 상기 화소에 기록하는 상기 제1신호를 생성하는 제1시프트 레지스터와,

플립플롭회로와,

상기 제1시프트 레지스터 및 상기 플립플롭회로에 공급하는 타이밍 신호를 생성하는 카운터와,

상기 화상기간 제어신호와 상기 제1시프트 레지스터의 출력과의 논리연산을 행하는 제1논리회로와,

상기 블랙기간 제어신호와 상기 제1시프트 레지스터의 출력과의 논리연산을 행하는 제2논리회로와,

상기 플립플롭회로의 출력에 의거하여 상기 제1논리회로의 출력과 상기 제2논리회로의 출력을 전환하는 스위치와,

상기 스위치의 출력을 각각의 상기 주사선에 공급하는 드라이버 회로를 구비하고,

상기 제1시프트 레지스터 및 상기 플립플롭회로는, 수직동기신호와, 상기 수직동기신호에 대하여 총 주사선수의 1/2에 대응하는 소정 시간 지연시킨 상기 타이밍 신호가 입력되며,

상기 플립플롭회로는, 앞 절반의 상기 주사선에 마련된 상기 스위치에 출력을 공급하고, 뒤 절반의 상기 주사선에 마련된 상기 스위치에 반전한 출력을 공급하는 것을 특징으로 하는 액정표시장치.

청구항 8.

액정표시장치의 구동방법에 있어서,

상기 액정표시장치는,

화소가 매트릭스 모양으로 배열된 액정 패널과,

상기 액정 패널에 있어서 동일한 행방향에 위치하는 화소군을 선택 주사하는 주사선과,

상기 액정 패널에 있어서 동일한 열방향에 위치하는 화소군에 화상신호를 공급하는 신호선과,

상기 화상신호를 상기 신호선에 출력하는 신호선 구동회로와,

상기 신호선과 상기 신호선 구동회로 사이에 접속된 화상신호 스위치와,

상기 화상신호 스위치를 제어하는 화상신호 스위치 제어회로와,

블랙신호에 해당하는 프리차지 전압을 상기 신호선에 공급하는 프리차지 전압공급 회로와,

상기 신호선과 상기 프리차지 전압공급 회로 사이에 접속된 프리차지 스위치와,

상기 프리차지 스위치를 제어하는 프리차지 스위치 제어회로와,

1프레임 기간 내에 제1신호와 제2신호를 포함하는 주사선 신호를, 각각의 상기 주사선에 순차적으로 공급하는 주사선 구동회로를 구비하고,

상기 구동방법은,

상기 주사선 구동회로가 상기 제1신호를 공급하고, 상기 화상신호 스위치가 ON상태가 되는 기간에, 상기 화상신호를 상기 화소에 기록하는 공정과,

상기 주사선 구동회로가 상기 제2신호를 공급하고, 상기 프리차지 스위치가 ON상태가 되는 기간에, 상기 프리차지 전압을 상기 화소에 기록하는 공정을 구비하는 것을 특징으로 하는 액정표시장치의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 액정표시장치 및 그 구동방법에 관한 발명이며, 특히, 주로 동화상을 표시하도록 하는 액정 표시장치 및 그 구동방법에 관한 것이다.

종래의 화상표시장치로서는, 프레임 주기에 대하여 짧은 시간만 화상을 표시하는 임펄스형 표시장치(예를 들면, CRT)와, 새로운 화상의 기록이 행해질 때 까지 전(前) 프레임의 화상표시를 계속 유지하는 홀드형 표시장치(예를 들면 액정표시장치)의 2종류로 크게 분류된다.

임펄스형 표시장치와 홀드형 표시장치를 비교했을 경우, 특히, 홀드형 표시장치에서는, 동화상을 표시했을 때 잔상이 생긴다고 하는 문제가 있었다. 이것은, 안구의 수중성 운동과 적분효과에 의한 것이다. 즉, 안구는 수중성 운동에 의해 대상물

이 움직이는 방향에 연속적으로 움직이고, 그리고, 이 동안에 시선이 지나가는 대상물로부터의 빛 자극을 합하여 응답하게 된다. 그러나, 안구를 대상물에 따라 이동해도, 동일한 프레임 주기 내에서 화상이 변화되지 않는 홀드형 표시장치에서는, 대상물의 움직임이 빠르면 빠를 수록 현저한 동(動)해상도의 저하가 생기게 된다.

상기에 도시하는 홀드형 표시장치의 문제를 해결하기 위해서, 특허문헌 1에 나타나 있는 바와 같은 액정표시장치를 생각할 수 있다. 이 특허문헌 1에서는, 1프레임 기간 내에 화상을 표시하는 기간과, 블랙신호를 기록해서 블랙화상을 표시하는 기간을 마련하여, 홀드형 표시장치이면서 임펄스형 표시의 구동에 근접시키는 구동방법이 도시되고 있다.

[특허문헌 1] 일본 특허 공개 2002-41002호 공보

발명이 이루고자 하는 기술적 과제

특허문헌 1에서는, 1프레임 기간 내에 화상을 표시하는 기간과, 블랙신호를 기록해서 블랙화상을 표시하는 기간이 마련되므로, 게이트 어레이로부터 화소에 공급되는 신호는, 수평주사 기간 내에서 화상신호의 부분과 블랙신호의 부분이 분할되어, 이 부분이 교대로 주기적으로 반복하는 신호이다. 그 때문에 특허문헌 1에서는, 일반적인 액정표시장치에서 이용되고 있는 화상신호 만의 신호와는 다른 신호를 화소에 공급할 필요가 있으며, 일반적인 액정표시장치와는 다른 게이트 어레이 등을 이용하는 필요가 있어, 비용이 든다는 문제가 있었다.

또한 수평주사 기간 내에서 화상신호의 부분과 블랙신호의 부분이 분할된 신호가 화소에 공급되는 액정표시장치를 구성할 경우에 있어서, 특허문헌 1에서는, 화상신호를 기록하는 주사선 신호(제1신호)와 블랙신호를 기록하는 주사선 신호(제2신호)는 위상이 어긋나 있기 때문에, 단순한 시프트 레지스터로 구성된 주사선 구동회로는 생성할 수 없다. 그 때문에 특허문헌 1에서는 종래와는 회로구성이 다른 주사선 구동회로를 채용할 필요가 있으며, 비용이 든다는 문제가 있었다.

그래서, 본 발명은, 화상신호를 수평주사 기간 내에서 화상신호와 블랙신호로 분할하지 않고, 1프레임 기간 내에 있어서 화상신호의 기록 후에 블랙신호의 기록을 가능하게 하는 액정표시장치 및 그 구동방법을 제공하는 것을 목적으로 한다. 또한 본 발명은, 특별한 회로구성을 채용하지 않고 다른 위상차를 갖는 주사선 신호를 생성하는 주사선 구동회로를 구비하는 액정표시장치를 제공하는 것을 목적으로 한다.

발명의 구성

본 발명에 따른 해결 수단은, 액정표시 소자를 구성하는 화소가 매트릭스 모양으로 배열된 액정 패널과, 액정 패널에 있어서 동일한 행방향에 위치하는 화소군을 선택 주사하는 주사선과, 액정 패널에 있어서 동일한 열방향에 위치하는 화소군에 화상신호를 공급하는 신호선과, 화상신호를 신호선에 출력하는 신호선 구동회로와, 신호선과 신호선 구동회로에 접속된 화상신호 스위치와, 화상신호 스위치를 제어하는 화상신호 스위치 제어회로와, 블랙신호에 해당하는 프리차지 전압을 신호선에 공급하는 프리차지 전압공급회로와, 신호선과 프리차지 전압공급 회로에 접속된 프리차지 스위치와, 프리차지 스위치를 제어하는 프리차지 스위치 제어회로와, 1프레임 기간 내에 제1신호와 제2신호를 포함하는 주사선 신호를, 각각의 주사선에 순차적으로 공급하는 주사선 구동회로를 구비한 액정표시장치이며, 화소는, 주사선 구동회로로부터 제1신호가 공급되고 있는 기간에 화상신호 스위치가 ON상태가 되는 것으로 화상신호가 기록되고, 제2신호가 공급되고 있는 기간에 프리차지 스위치만이 ON상태가 되는 것으로 프리차지 전압이 기록된다.

(실시예 1)

우선, 화소에 공급되는 신호가, 수평주사 기간 내에서 화상신호의 부분과 블랙신호의 부분으로 분할될 경우의 액정표시장치의 구성을 도 14에 도시한다. 도 14에 도시하는 액정표시장치(1)에서는, 게이트 어레이(10)와, 움직임 판별 처리부(20)와, 액정 모듈(60)을 구비하고 있다. 그리고, 액정 모듈(60)은, 액정 패널(61)과, 주사선 구동회로(70)와, 신호선 구동회로(90)로 구성된다. 또한, 액정 패널(61)은, 복수의 주사선(62)과, 이 복수의 주사선(62)과 교차하는 복수의 신호선(63)과, 매트릭스 모양으로 배치된 화소(64)와, 화소(64)에 대응하여 마련된 TFT(Thin Film Transistor)(65)를 구비하고 있다.

여기에서, TFT(65)의 게이트 전극은 주사선(62)과 접속되고, TFT(65)의 소스 전극은 신호선(63)과 접속되며, TFT(65)의 드레인 전극은 화소(64)와 접속되고 있다. 이에 따라 주사선(62)의 전압을 제어함으로써, 이 주사선(62)에 접속된 TFT(65)는, 신호선(63)으로부터 화상신호를 화소(64)에 내 보내는 스위칭 소자로서 동작하게 된다.

또한 움직임 판별 처리부(20)는, 화상신호 및 동기신호에 의거하여 프레임 화상을 소정의 간격으로 받아들이고, 연속해서 받아들이는 2개의 프레임 화상에 대한 상관을 조사하여, 이 2개의 프레임 화상이 동화상인지 정지 화상인지의 판별을 행한

다. 이 판별 결과는, 표시방식 지시신호에 포함되어 게이트 어레이(10)에 내 보낸다. 게이트 어레이(10)에서는, 외부로부터 보내져 오는 화상신호 및 동기신호, 움직임 판별 처리부(20)로부터 보내져 오는 표시방식 지시신호에 의거하여 화상신호나 주사선 신호, 출력제어신호를 생성한다.

여기에서, 화상신호는 신호선 구동회로(90)에 공급되고, 주사선 신호 및 출력제어신호는 주사선 구동회로(70)에 공급된다. 그리고, 액정 패널(61)은, 주사선 구동회로(70)와, 신호선 구동회로(90)에 의하여 구동된다. 주사선 구동회로(70)는, 도시 하지 않지만 시프트 레지스터를 갖고 있으며, 이 시프트 레지스터에 의해 주사선 신호가 순차적으로 시프트되어서 시프트 레지스터 내에 전송되어 간다. 또, 주사선 구동회로(70)는, 출력제어신호에 의해 출력제어가 행해지고 있다.

다음에 도 14에 도시한 액정표시 장치(1)에 있어서, 50% 듀티의 블랙기록을 행하는 구동방법에 대하여 설명한다. 우선, 도 15에, 이 구동방법의 신호파형을 도시한다. 도 15(a)에 도시하는 신호선(63)에 공급되는 신호는, 수평주사 기간 내를 화상신호와 블랙신호로 분할한 신호이다. 또, 도 15에 도시하는 신호파형에 있어서는, 화소(64)에 기록되는 전압이 무전압 상태인 경우에 블랙표시가 되도록 하므로 액정표시 장치(1)는 일반적인 블랙이다.

다음에 액정표시 장치의 1행째와 2행째의 주사선(62)에 주사선 구동회로(70)가 출력하는 주사선 신호를 도 15(b), (c)에 도시한다. 1행째 및 2행째의 주사선(62)에 접속된 화소(64)는, 주사선 신호의 제1신호에 의해 화상신호가 기록되고, 1행째 및 2행째의 화소(64)에 화상이 표시된다. 여기에서, 액정 패널(61)의 전 주사선수를 Ga11로 한다. 그리고, 도 15(d)에 도시하는 신호파형에서는, 화면 절반인 Ga11/2행째의 주사선(2)에 주사선 신호의 제1신호가 공급되고 있다. 이 시점에서, 도 15(b)에 도시하는 신호파형에서는, 1행째의 주사선(62)에 주사선 신호의 제2신호가 공급되고, 도 15(a)에 도시하는 블랙신호가 1행째의 주사선(62)에 접속되어 있는 화소군에 기록된다. 이때 액정표시장치(1)에서는, 도 16(a)에 도시하는 화상이 표시되게 된다. 도 16(a)에서는, 화면의 Ga11/2행까지 화상이 기록되고 있지만 1행째이 화소(64)에는 블랙이 기록되고 있다.

마찬가지로, (Ga11/2)+1행째의 주사선(62)에 공급되는 주사선 신호의 신호파형을 도 15(e)에 도시한다. (Ga11/2)+1행째의 주사선(62)에 접속된 화소(64)는, 주사선 신호의 제1신호에 의해 화상신호가 기록된다. 한편, 이와 동시에 2행째의 주사선(62)에는 도 15(b)에 도시하는 주사선 신호의 제2신호가 공급되고, 2행째의 화소(64)는, 제2신호에 의해 블랙신호가 기록된다. 이때 액정표시장치(1)에 표시되는 화상을 도 16(b)에 도시한다. 도 16(b)에서는, 화면의 (Ga11/2)+1행째까지 화상이 기록되고 있지만, 2행째까지의 화소(64)에는 블랙이 기록되어 있다. 이후 마찬가지로, Ga11행째까지의 주사선(62)에 대하여, 주사선 신호를 공급한다.

도 16(c)에, Ga11행째의 주사선(62)에 주사선 신호의 제1신호가 공급되고, 동시에 (Ga11/2)-1행째의 주사선(62)에 주사선 신호의 제2신호가 공급된 시점의 화상을 도시한다. 다음에 도 16(d)에, 1행째의 주사선(62)에 주사선 신호의 제1신호가 공급되고, 동시에 (Ga11/2)행째의 주사선(62)에 주사선 신호의 제2신호가 공급된 시점의 화상을 도시한다. 또한, 도 16(e)에, (Ga11/2)행째의 주사선(62)에 주사선 신호의 제1신호가 공급되고, 동시에 Ga11행째의 주사선(62)에 주사선 신호의 제2신호가 공급된 시점의 화상을 도시한다. 이상과 같이, 도 16(a)~도 16(e)에 도시하는 화면표시가 되도록 구동을 반복하는 것으로, 액정표시 장치(1)에 있어서 임펄스 표시에 가까운 표시를 행할 수 있다.

상기와 같은 구동을 행할 경우, 각 주사선(62)에 접속된 화소의 전압파형은, 도 15(f), (g)에 나타나게 된다. 도 15(f)는, 1행째의 주사선(62)에 접속된 화소의 전압파형으로, 제1신호가 1행째부터 Ga11/2행째까지 주사되고 있는 기간에 화상이 표시되고, 제1신호가 Ga11/2+1행째부터 Ga11행째까지 주사되고 있는 기간에 블랙이 표시된다. 마찬가지로, 도 15(g)는, Ga11/2+1행째의 주사선(62)에 접속된 화소의 전압파형이며, 제1신호가 1행째부터 Ga11/2행째까지 주사되고 있는 기간에 블랙이 표시되고, 제1신호가 Ga11/2+1행째부터 Ga11행째까지 주사되고 있는 기간에 화상이 표시된다. 또, 도 16(f)에, 100%듀티의 정지 화상의 예를 도시하고 있고, 이 경우에 있어서는 블랙표시를 행하지 않는다.

도 15, 도 16에서는, 50%듀티의 경우로 설명했지만, 제2신호를 기록하는 타이밍을 바꿈으로써, (100/Ga11)%부터 100%까지, (100/Ga11)%의 간격으로 임의 비율의 듀티비를 조정할 수 있다. 상기한 일련의 동작에 의해 액정표시 장치(1)는, 1프레임 기간 내에 있어서, 주사선 신호의 제1신호로 화상신호를 기록하고, 그 후 주사선 신호의 제2신호로 블랙신호를 기록하는 것으로 1화면 내에서의 기록과 소거를 동시에 행할 수 있게 되고, 홀드형 표시장치이면서, 임펄스 표시에 근접할 수 있게 된다.

다음에 화소에 공급되는 신호가, 수평주사 기간 내에서 화상신호의 부분과 블랙신호의 부분으로 분할되지 않는 경우의 본 실시예에 따른 액정표시장치에 대하여 설명한다. 우선, 도 1에, 본 실시예에 따른 액정표시장치의 구성도를 도시한다. 도 1

에 도시하는 액정표시장치는, 프리차지 회로를 구비한 액정표시장치이다. 또, 도 14와 동일한 부분에는, 동일한 부호를 붙이고 있다. 단, 신호선 구동회로(90)에 공급되는 화상신호는, 도 15(a)에 나타나 있는 바와 같은 수평주사 기간 내에서 화상신호의 부분과 블랙신호의 부분이 분할된 신호가 아닌, 화상신호 부분만의 신호가 공급되고 있다.

도 1에 도시하는 화상신호 스위치(30)는, 액정 패널(61)의 신호선(63)과 신호선 구동회로(90) 사이에 각각 배치되고 있고, 신호선(63)과 신호선 구동회로(90)의 접속을 제어하고 있다. 또한 화상신호 스위치 제어회로(31)는, 프리차지 기간 이외의 기간에 신호선 구동회로(90)와 신호선(63)을 접속하여, 신호선 구동회로(90)의 소스레벨 드라이버(91)로부터 출력되는 화상신호가 신호선(63)에 공급되도록 화상신호 스위치(30)를 제어하고 있다.

또한, 본 실시예에 따른 액정표시장치에서는, 프리차지 전압공급 회로(41)가 배치되고 있다. 이 프리차지 전압공급 회로(41)와 액정 패널(61)의 신호선(63) 사이에 프리차지 스위치(40)가 배치되고 있고, 신호선(63)과 프리차지 전압공급 회로(41)의 접속을 제어하고 있다. 또한 프리차지 스위치(40)는, 프리차지 스위치 제어회로(42)에 접속되어 있다. 이 프리차지 스위치 제어회로(42)는, 프리차지 기간만큼 프리차지 전압공급 회로(41)와 신호선(63)을 접속하여, 신호선(63)에 프리차지 전압공급 회로(41)로부터 출력된 프리차지 전압을 공급할 수 있도록 프리차지 스위치(40)를 제어하고 있다.

도 2는, 본 실시예에 따른 액정표시장치의 신호파형도이다. 또, 도 2에 도시하는 신호파형에 의한 구동에서는, 50%듀티의 블랙기록을 행하고 있다. 그리고, 도시하지 않지만, 본 실시예에서는, 도 15(a)에 도시한 신호파형과 같이, 화상신호가 수평주사 기간 내에서 분할되고 있지 않다. 그 때문에 본 실시예에서는, 액정 패널의 종류(일반적인 블랙, 일반적인 화이트)나 구동방식(반전 구동)에 관계가 없으므로, 화상신호를 고려하지 않고 주사선 구동회로(70)로부터 출력되는 주사선 신호의 신호파형만으로 구동방법을 설명하는 것이 가능하게 된다.

다음에 도 2(a)는 프리차지 스위치 제어신호의 신호파형으로, 수평주기 기간 내의 프리차지 기간에 프리차지 스위치(40)를 동작시킨다. 도 2(b)는 화상신호 스위치 제어신호의 신호파형으로, 수평주기 기간 내의 프리차지 기간 이외의 기간(화상신호기간)에 화상신호 스위치(30)를 동작하도록 한다. 또한 도 2(c)에 1행째의 주사선 구동회로(70)의 주사선 신호 파형을, 도 2(d)에 2행째의 주사선 구동회로(70)의 주사선 신호를 각각 도시한다. 도 2(c) 및 도 2(d)에 도시하는 주사선 신호 파형은, 1수평주기 기간의 펄스폭을 갖는 제1신호에 의해 TFT(65)가 ON된다.

TFT(65)가 ON되고 있는 1수평주사 기간 내에는, 반드시 프리차지 기간과 화상신호기간이 각각 존재한다. 이 프리차지 기간에서는, 도 2(a)에 도시하는 프리차지 스위치 제어신호가 프리차지 스위치 제어회로(42)로부터 내 보내져 프리차지 스위치(40)가 ON이 된다. 프리차지 스위치(40)가 ON이 되는 것으로 프리차지 전압공급 회로(41)로부터 출력되는 프리차지 전압이 화소(64)군에 공급되어, 화소(64)군에 블랙이 표시된다. 다음에 프리차지 종료 후의 화상신호기간에, 도 2(b)에 도시하는 화상신호 스위치 제어신호가 화상신호 스위치 제어회로(31)로부터 내 보내져 화상신호 스위치(30)가 ON이 된다. 화상신호 스위치(30)가 ON이 되는 것으로 신호선 구동회로(90)로부터 출력되는 화상신호가 화소(64)군에 공급되어, 화소(64)군에 화상이 표시된다.

도 2(c) 및 도 2(d)에서 알 수 있는 바와 같이, 주사선 신호의 제1신호는, 1행째와 2행째가 서로 겹치지 않도록, 순차적으로 타이밍을 비키면서 TFT(65)에 공급된다. 2행째 이후도 마찬가지로, 주사선 신호의 제1신호는, 순차적으로 타이밍을 비키게 하면서 TFT(65)에 공급되고, 1 프레임 기간 내에 모든 주사선(행)에 주사선 신호의 제1신호가 공급된다. 이는, 주사선 구동회로(70)에 의해 모든 주사선(62)이 선택되는 것이다.

Ga11을 전 주사선수(전 행수)로 하면, 본 실시예에서는, 주사선(Ga-11/2)+1행째에 있어서, 도 2(e)에 도시한 것과 같이 주사선 신호의 제1신호가(Ga11/2)+1행째의 TFT(65)에 공급된다. 이와 동시에, 도 2(c)에 도시한 것과 같이 1행째의 TFT(65)에 주사선 신호의 제2신호가 공급된다. 이 주사선 신호의 제2신호는, 1프리차지 기간의 펄스폭으로, 프리차지 스위치 제어신호와 동기하고 있다. 그 때문에 1행째와 (Ga11/2)+1행째의 주사선(62)에는 프리차지 전압이 공급되어, 이 주사선에 접속된 화소(64)군에 블랙이 표시된다.

그 후의 화상신호기간에 있어서는, (Ga11/2)+1행째의 주사선(62)에는 주사선 신호의 제1신호가 공급되고 있으므로, (Ga11/2)+1행째의 화소(64)군에는 화상신호가 기록된다. 그러나, 1행째의 주사선(62)에는 주사선 신호의 제2신호가 공급되고 있으므로, 화상신호기간에 1행째의 TFT(65)는 OFF가 되어 화소(64)군에는 화상신호가 기록되지 않는다. 각 주사선(62)에 대해서도 동일한 처리가 행해지고, 도 2(f)에 도시한 것처럼 Ga11행째에 주사선 신호가 공급됨으로써 1화면의 표시가 종료된다.

이들 일련의 동작에 의해, 본 실시예에서는, 1프레임 기간 내에, 프리차지 전압과 화상신호를 기록하기 위한 주사선 신호의 제1신호와, 그 후 프리차지 전압만을 기록하기 위한 주사선 신호의 제2신호가 각 주사선(62)에 공급되어 있다. 이에 따

라 본 실시예에 따른 액정표시장치에서는, 화상신호의 부분과 블랙신호의 부분이 분할된 신호를 이용하지 않더라도, 1화면의 화상의 기록과 소거를 동시에 행할 수 있어 임펄스 표시에 가까운 표시가 가능하게 되어 잔상의 발생을 억제할 수 있다.

요컨대, 도 2(g)에 도시한 것처럼 1행째의 화소(64)군의 표시 상태는, 주사선 신호의 제1신호와 화상신호 스위치 제어신호의 ON신호가 함께 공급되고 나서 주사선 신호의 제2신호가 공급될 때까지, 화상이 표시되고, 그 이후에는 블랙이 표시된다. 2행째 이후도 마찬가지로, 화상표시기간이 순차적으로 비켜나면서 표시된다. 도 2(h)에 2행째의 화소(64)군의 표시 상태, 도 2(i)에 (Ga11/2)행째의 화소(64)군의 표시 상태, 도 2(j)에 Ga11행째의 화소(64)군의 표시 상태를 각각 도시하고 있다.

이상과 같이, 본 실시예에 따른 액정표시장치 및 그 구동방법에 의하면, 프리차지 회로를 이용하여 화상표시 후의 블랙표시 기간을 마련하는 것으로, 신호를 수평주사 기간 내에서 화상신호와 블랙신호로 분할하지 않고, 임펄스 표시에 가까운 표시가 가능하게 되어, 동화상의 잔상방지를 실현 할 수 있다.

또, 도 2에서 도시한 신호파형에서는, 50%듀티의 블랙기록을 행할 경우에 관하여 설명했지만, 본 실시예에 따른 액정표시장치는, 프리차지만을 행하는 제2신호의 타이밍을 바꾸는 것으로 임의의 듀티비로 설정할 수 있는 것은 말할 필요도 없다. 또한 도 1에 도시하는 액정표시장치에서는, 화상신호 스위치(30)와 프리차지 스위치(40)와 신호선(63)의 양단에 배치했지만, 신호선(63)의 한쪽 끝에 양 스위치를 배치하는 것이나 양 스위치를 1회로로 정리해서 구성해도 된다.

또한, 본 실시예에 따른 액정 표시장치에서는, 화상신호 스위치(30)를 신호선(63)과 1대 1이 되도록 구성했지만, 2 대 1 또는 3대 1등의 멀티플렉서로 구성해도 된다. 또한 도 1에 도시하는 액정표시장치에서는, 화상신호 스위치(30)나 프리차지 스위치(40)등의 회로부분과, 액정 패널(61)이 별도로 구성되어 서로 접속되고 있지만, 이 회로부분을 액정 패널(61) 위에 형성해도 된다.

(실시예 2)

다음에 실시예 2에 대하여 설명한다. 본 실시예에서는, 실시예 1에서 도시한 액정표시장치에 있어서의 주사선 구동회로(70)에 대해 구체적인 구성을 도시한 것이다. 우선, 본 실시예에 따른 주사선 구동회로(70)에서는, 2개의 시프트 레지스터에 의해 수평주사 기간의 펄스폭과 프리차지 기간의 펄스폭을 갖는 2개의 주사선 신호(제1신호 및 제2신호)를 출력하도록 구성하고 있다.

다음에 본 실시예에 따른 주사선 구동회로(70)의 구성을 도 3에 도시한다. 도 3에 도시하는 주사선 구동회로(70)에서는, 수직동기신호STV의 타이밍으로 래치되는 제1시프트 레지스터(71)를 구비하고 있다. 이 제1시프트 레지스터(71)는, 주사선(62)의 개수 만큼의 플립플롭회로가 마련되고, 각 주사선(62)에 대하여 공급하는 주사선 신호의 제1신호를 생성하고 있다. 그리고, 도 3에 도시하는 주사선 구동회로(70)에서는, 타이밍 신호를 출력하는 카운터(73)와, 카운터(73)가 출력하는 타이밍으로 래치되는 제2시프트 레지스터(72)를 구비하고 있다. 또, 타이밍 신호는, 카운터(73)가 주사선수(數) 설정 신호에 의거하여 수직동기신호STV에 대하여 소정의 주사선수에 따른 수평주사 기간을 비키게 한 신호이다. 또한 제2시프트 레지스터(72)는, 주사선(62)의 개수만큼 플립플롭회로가 마련되고, 각 주사선(62)에 대하여 공급하는 주사선 신호의 제2신호를 생성하고 있다.

또한, 도 3 도시하는 주사선 구동회로(70)에서는, 제2시프트 레지스터(72)의 출력과 프리차지 스위치 제어회로(42)로부터의 프리차지 스위치 제어신호와의 논리연산을 행하고, 1프리차지 기간의 펄스폭의 제2신호를 생성하는 AND회로(74)와, 제1시프트 레지스터(71)의 출력과 AND회로(74)의 출력과의 OR연산을 행하는 OR회로(75)와, OR회로(75)가 출력한 신호의 레벨을 조정하는 게이트 레벨 드라이버(76)를 구비한다. 또, AND회로(74), OR회로(75) 및 게이트 레벨 드라이버(76)도 주사선(62)의 수만큼 마련되고 있다.

다음에 본 실시예에 따른 주사선 구동회로(70)에 있어서의 신호파형을 도 4에 도시한다. 이하, 도 4를 참조하여, 그 동작을 구체적으로 설명한다. 우선, 도 4(a)에서는 수직동기신호STV의 타이밍으로 래치된, 제1시프트 레지스터(71)의 1단째의 출력 신호(주사선 신호의 제1신호)를 도시한다. 수직동기신호STV는, 카운터(73)에도 입력된다. 카운터(73)에서는, 주사선수 설정 신호에 의거하여 수직동기신호STV에 대하여 소정의 주사선수에 따른 수평주사 기간 비킨 타이밍 신호를 제2시프트 레지스터(72)에 공급한다.

그리고, 제2시프트 레지스터(72)는, 카운터(73)의 타이밍 신호로 래치된다. 도 4(b)에, 카운터(73)의 출력인 타이밍 신호로 래치된, 제2시프트 레지스터(72)의 1단째의 출력 신호를 도시한다. 주사선 신호의 제2신호는 1프리차지 기간의 펄스폭

을 갖고 있기 때문에, 1수평주사 기간의 펄스폭을 갖는 제2시프트 레지스터(72)의 출력 신호를 1프리차지 기간의 펄스폭으로 할 필요가 있다. 그 때문에 제2시프트 레지스터(72)의 출력 신호는, 프리차지 스위치 제어신호와 AND연산을 AND회로(74)에서 행한다. 도 4(c)에, 프리차지 스위치 제어신호를 도시한다. 또한 도 4(d)에, 제2시프트 레지스터(72)의 출력 신호와 프리차지 스위치 제어신호와의 AND연산을 행한 후의 신호를 도시한다.

또한, 제1시프트 레지스터(71)의 출력 신호와 AND회로(74)의 출력 신호와의 OR연산을 OR회로(75)에서 행하고, 게이트 레벨 드라이버(76)로부터 출력하는 것으로 도 4(e)에 나타나 있는 바와 같은 출력 파형이 된다. 즉, 도 4(e)에 도시하는 주사선 구동회로(70)의 출력 파형은, 1프레임 기간 내에 있어서, 프리차지 전압 및 화상신호를 TFT(65)에 기록할 수 있는 주사선 신호의 제1신호와, 그 후에 프리차지 전압만을 기록할 수 있는 주사선 신호의 제2신호를 포함하고 있다. 또, 도 4에서는 1행째의 주사선 신호만을 설명했지만, 실시예 1의 도 3에 도시한 바와 같이 모든 주사선 신호마다 순차적으로 동일한 처리를 행하여 출력 신호를 생성하고 있다.

이상과 같이, 본 실시예에 따른 주사선 구동회로(70)에 의하면, 신호를 수평주사 기간 내에서 화상신호와 블랙신호로 분할하지 않고, 1프레임 기간 내에 있어서 화상신호의 기록 후에 블랙신호를 기록할 수 있으며, 또한, 카운터(73)에 공급하는 주사선수 설정 신호에 의해 임의의 듀티비로 프리차지를 행할 수 있는 주사선 구동회로를 실현할 수 있다.

(변형예)

또, 본 실시예에 따른 주사선 구동회로(70) 변형예를 도 5에 도시한다. 도 5에 도시하는 주사선 구동회로(70)에서는, 카운터(73)대신에 스위치(77)를 마련한 점이 도 3에 도시하는 주사선 구동회로(70)와 다르다. 즉, 도 3에 도시하는 카운터(73)가 출력하는 주사선수 설정 신호에 따른 타이밍 신호를, 제1시프트 레지스터(71)의 출력 신호로 대응하기 위해, 카운터(73) 대신에 도 5에 도시하는 스위치(77)가 마련된다. 이 스위치(77)는, 예를 들면 제1시프트 레지스터(71)의 Ga11/2+1 단계에 위치하는 플립플롭회로의 출력 신호를, 타이밍 신호로서 제2시프트 레지스터(72)에 공급할 수 있도록 스위치를 전환한다. 단, 이 구성에 있어서는, 듀티비의 설정수가 많으면 배선이 증가하는 문제가 있지만, 설정수를 적게 하면 도 3의 주사선 구동회로(70)에 비해 회로구성보다 간략화할 수 있다.

(실시예 3)

다음에 실시예 3에 대해서 이하에 설명한다. 본 실시예에서는, 실시예 2에 관한 주사선 구동회로(70)에 있어서, 카운터(73)의 설정을 주사선수의 1/2로 고정하는 것으로 제2시프트 레지스터(72)를 생략하는 구성이다.

도 6에, 본 실시예에 따른 주사선 구동회로(70)의 구성도를 도시한다. 도 6에 도시하는 주사선 구동회로(70)에서는, 카운터(73)가, 수직동기신호STV에 대하여 총 주사선수의 1/2에 따른 수평주사 기간 어긋난 타이밍 신호를 출력한다. 플립플롭회로(78)는, 수직동기신호STV와 카운터(73)로부터의 타이밍 신호가 입력되고, 1프레임 기간의 반 정도에서 하이 상태와 로우 상태가 바뀌는 신호(이하, FF신호라고도 한다)와, 그 반전 신호(이하, FF반전 신호라고도 한다)를 출력한다.

제1시프트 레지스터(71)에는, 수직동기신호STV와 카운터(73)로부터의 타이밍 신호가 OR회로(79)를 거쳐 입력된다. 그리고, 1행째부터 Ga11/2행째까지(이하, 앞 절반행이라고 함)의 제1시프트 레지스터(71)의 출력은, FF신호와 함께 AND회로(80)에 입력되는 것과, FF반전 신호 및 프리차지 스위치 제어신호와 함께 AND회로(74)에 입력되는 것이 있다. Ga11/2+1행째부터 Ga11행째까지(이하, 뒤 절반행이라고 한다)의 제1시프트 레지스터(71)의 출력은, FF반전 신호와 함께 AND회로(80)에 입력되는 것과, FF신호 및 프리차지 스위치 제어신호와 함께 AND회로(74)에 입력되는 것이 있다. 또한, 본 실시예에 따른 주사선 구동회로(70)에서는, AND회로(74) 및 AND회로(80)의 출력이 OR회로(75)에 입력되어, OR회로(75)의 출력이 게이트 레벨 드라이버(76)를 통해 주사선(62)에 입력된다.

다음에 본 실시예에 따른 주사선 구동회로(70)의 신호파형을 도 7에 도시한다. 이하, 도 7을 참조하여, 주사선 구동회로(70)의 동작을 구체적으로 설명한다. 우선, 도 7(a)은, 수직동기신호STV를 도시하고 있다. 도 7(b)에 도시한 것처럼 카운터(73)에서는, 이 수직동기신호STV에 대하여 총 주사선수Ga11의 1/2에 따른 수평주사 기간 어긋난 타이밍 신호((Ga11/2)+1개째의 위치에 펄스가 높아지는 신호)가 출력된다. 수직동기신호STV와 카운터(73)로부터의 타이밍 신호가 입력되는 OR회로(79)의 출력은, 도 7(c)에 도시한 것처럼 제1시프트 레지스터(71)의 입력 신호가 된다. 또, 도 7(c)에 나타나 있는 바와 같이 제1시프트 레지스터(71)의 입력 신호는, 1프레임 기간 내에 2회 래치를 행하는 신호이다.

한편, 플립플롭회로(78)에 수직동기신호STV와 카운터(73)로부터의 타이밍 신호를 입력하면, 플립플롭회로(78)의 출력은, 도 7(d)에 나타나 있는 바와 같은 1프레임 기간의 반 정도에서 하이 상태와 로우 상태로 바뀌는 FF신호가 출력된다. 또, 도 7에는 도시하고 있지 않지만, 플립플롭회로(78)로부터는 FF신호의 반전 신호인 FF반전 신호도 출력된다.

도 7(c)에 나타나 있는 바와 같이 제1시프트 레지스터(71)는, 1프레임 기간 내에 2회 래치되므로, 각각의 플립플롭회로부터 출력되는 신호는 1프레임 주기 내에 있어서 최초의 펄스와 총 주사선수Ga11의 1/2에 대응하는 수평주사 기간만큼 지연되어 출력되는 제2펄스폭을 갖는다. 그리고 이 2개의 펄스는, 모두 같은 1수평주사 기간의 펄스폭을 갖는다.

그러나, 도 7(f)~도 7(j)에 나타나 있는 바와 같이 주사선(62)에 공급되는 주사선 신호는, 1수평주사 기간의 펄스폭을 갖는 제1신호와, 1프리차지 기간의 펄스폭을 갖는 제2신호를 포함하고 있다. 그래서, 제1시프트 레지스터(71)로부터 출력되는 신호를 AND회로(74)(80), OR회로(75) 및 게이트 레벨 드라이버(76)를 거쳐 주사선 신호로서 출력되는 동작을 이하에 설명한다.

우선, 1행째로부터 Ga11/2행째까지(앞 절반행)의 제1시프트 레지스터(71)의 출력은, FF신호와 함께 AND회로(80)에 입력된다. 그 때문에 1프레임 기간의 앞 절반에 있어서의 제1시프트 레지스터(71)의 출력은, AND회로(80)로부터 1수평주사 기간의 펄스폭을 갖는 제1신호로서 출력된다. 또한 앞 절반행의 제1시프트 레지스터(71)의 출력은, FF반전 신호와 프리차지 스위치 제어신호와 함께 AND회로(74)에 입력된다. 그 때문에 1프레임 기간의 후반에 있어서의 제1시프트 레지스터(71)의 출력은, AND회로(74)로부터 프리차지 스위치 제어신호의 펄스폭을 갖는 제2신호로서 출력된다.

앞 절반행의 AND회로(74)(80)의 출력은, OR회로(75) 및 게이트 레벨 드라이버(76)를 거쳐, 도 7(f)~도 7(h)와 같은 주사선 신호로서 출력된다. 도 7(f)~도 7(h)에 도시하는 주사선 신호는, 제1신호와 총 주사선수의 1/2에 따른 수평주사 기간 지연되어 출력되는 제2신호를 갖는 신호로서 얻어진다. 또, 도 7(e)에는, 프리차지 스위치 제어신호의 신호파형을 도시한다.

한편, Ga11/2+1행째부터 Ga11행째까지(뒤 절반행)의 제1시프트 레지스터(71)의 출력은, FF반전 신호와 함께 AND회로(80)에 입력된다. 그 때문에 1프레임 기간의 후반에 있어서의 제1시프트 레지스터(71)의 출력은, AND회로(80)로부터 1수평주사 기간의 펄스폭을 갖는 제1신호로서 출력된다. 또한 뒤 절반행의 제1시프트 레지스터(71)의 출력은, FF신호와 프리차지 스위치 제어신호와 함께 AND회로(74)에 입력된다. 그 때문에 1프레임 기간의 앞 절반에 있어서의 제1시프트 레지스터(71)의 출력은, AND회로(74)로부터 프리차지 스위치 제어신호의 펄스폭을 갖는 제2신호로서 출력된다.

뒤 절반행의 AND회로(74)(80)의 출력은, OR회로(75) 및 게이트 레벨 드라이버(76)를 거쳐, 도 7(i), 도 7(j)에 도시하는 주사선 신호로서 출력된다. 도 7(i), 도 7(j)에 도시하는 주사선 신호는, 제 2신호와 총주사선수의 1/2에 따른 수평주사 기간 지연되어 출력되는 제 1신호를 갖는다.

이상과 같이, 본 실시예에 따른 주사선 구동회로(70)는, 신호를 수평주사 기간 내에서 화상신호와 블랙신호로 분할하지 않고, 1프레임 기간 내에 있어서 화상신호의 기록 후에 블랙신호의 기록이 가능하며, 또한, 제2신호를 제1신호에 대하여 총 주사선수의 1/2에 따른 수평주사 기간 비키게 하는 것, 즉 50%듀티로 고정하는 것으로, 제2시프트 레지스터(72)를 마련하지 않고 제1시프트 레지스터(71)만으로 주사선 구동회로(70)를 구성하는 것이 가능하게 된다. 또, 주사선 구동회로(70)의 출력수와, 주사선 갯수가 다른 경우에도, 각각의 1행째를 맞추는 것이 아닌, 각각의 (Ga11/2)행째를 맞추도록 접속하는 것으로, 주사선 구동회로(70)의 출력수와, 주사선 갯수가 같은 경우와 동일한 블랙기록이 행해지는 것은 물론이다.

역으로, 예를 들면 주사선 구동회로(70)가 액정 패널 위에 형성되고 있고, 주사선 구동회로(70)의 출력수와 주사선 개수가 동일한 경우, 카운터(73)를, 카운터수 고정으로 주사선수 설정 신호를 필요로 하지 않는 고정 카운터로 해도 된다

(변형예)

도 8에, 본 실시예의 변형예에 따른 주사선 구동회로(70)의 구성도를 도시한다. 도 6에 도시하는 주사선 구동회로(70)에서는 AND회로(74)(80)에 있어서, 제 1시프트 레지스터(71)의 출력을 플립플롭회로(78)로부터의 FF신호 또는 FF반전 신호와 AND연산을 행하고, OR회로(75)에 있어서, AND회로(74)(80)에서의 출력의 OR연산을 행하였다.

그러나, 도 8에 도시하는 주사선 구동회로(70)에서는, OR회로(75)를 마련하는 대신에 플립플롭회로(78)에서의 FF신호에 의거하여 제 1시프트 레지스터(71)출력과 AND회로(74)의 출력을 전환하는 스위치(81)를 마련하고 있다. 도 8에 도시하는 주사선 구동회로(70)에서는 스위치(81)를 마련함으로써, AND회로(80)가 불필요하고, 배선을 줄일 수 있기 때문에 회로구성을 간단하게 할 수 있다.

구체적으로, 도 8에 도시하는 주사선 구동회로(70)의 동작을 다음에 설명한다. 우선, 제1행부터 Ga11/2행째까지의 스위치(81)에는, 제1시프트 레지스터(71)의 출력이 도면중 화이트측 단자에, 제 1시프트 레지스터(71)의 출력과 프리차지 스

위치 제어신호가 입력되는 AND회로(74)의 출력이 도면 중 블랙측 단자에 접속된다. 그리고 스위치(81)에 입력되는 FF신호가 하이 상태인 경우, 스위치(81)는 화이트측 단자가 ON상태가 되고, 제1시프트 레지스터(71)의 출력이 게이트 레벨 드라이버(76)에 출력된다. 한편, 스위치(81)에 입력되는 FF신호가 로우 상태인 경우, 스위치(81)는 블랙측 단자가 ON상태가 되고, AND회로(74)의 출력이 게이트 레벨 드라이버(76)에 출력된다. 이에 따라, 주사선 신호는, 1프레임 주기내에 있어서, 1수평주기기간의 펄스폭을 갖는 제 1신호와, 제 1프리차지 기간의 펄스폭을 갖는 제 2신호를 갖게 된다. 그리고 주사선 신호의 제 2신호는 제 1신호에 대해 총 주사선의 1/2에 따른 수평주사기간 지연되고 있다.

다음에 (Ga11/2)+ 1부터 Ga11행째까지의 스위치(81)에는, 제1시프트 레지스터(71)의 출력이 도면중 블랙측 단자에, AND회로(74)의 출력이 도면 중 화이트측 단자에 접속된다. 그리고, 스위치(81)에 입력되는 FF신호가 하이 상태인 경우, 스위치(81)는 화이트측 단자가 ON상태가 되고, AND회로(74)의 출력이 게이트 레벨 드라이버(76)에 출력된다. 한편, 스위치(81)에 입력되는 FF신호가 로우 상태인 경우, 스위치(81)는 블랙측 단자가 ON상태가 되고, 제1시프트 레지스터(71)의 출력이 게이트 레벨 드라이버(76)에 출력된다. 이에 따라 주사선 신호는, 1프레임 주기 내에 있어서, 1수평주사 기간의 펄스폭을 갖는 제 1신호와, 프리차지 기간의 펄스 폭을 갖는 제2신호를 갖는다. 그리고 주사선 신호의 제 1신호는, 제 1신호에 대해 총 주사선의 1/2에 따른 수평주사 기간지연되고 있다.

이상과 같이, 본 변형예에 있어서도, 신호를 수평주사 기간 내에서 화상신호와 블랙 신호로 분할하지 않고, 1프레임 기간 내에 있어서, 화상신호의 기록 후에 블랙신호를 기록하는 것이 가능하고, 또한, AND회로(80)가 불필요하여 배선을 줄일 수 있기 때문에 회로구성을 간략하게 할 수 있다.

(실시예 4)

다음에 실시예 4에 대해서 이하에 설명한다. 본 실시예에서는, 주사선 신호의 제1신호와 제2신호에서 위상이 어긋난 주사선 신호를 주사선에 공급하는 주사선 구동회로에 대해서, 구체적인 구성을 도시한다. 또, 본 실시예에 있어서는, 도 1에 도시하는 것과 같은 화상신호 스위치(30)나 프리차지 스위치(40) 등이 마련되는 액정표시장치가 아닌, 도 14에 나타나 있는 바와 같은 액정표시장치에 적용되는 주사선 구동회로의 구성이다.

도 9에, 본 실시예에 관한 주사선 구동회로(70)의 구성도를 도시한다. 도 9에 도시하는 주사선 구동회로(70)에서는 수직동기신호STV에서 래치되는 화상신호용의 제1시프트 레지스터(71)와, 카운터(72)의 출력인 타이밍 신호에서 래치되는 블랙기록용의 제2시프트 레지스터(72)를 구비하고 있다. 또한, 도 9에 도시하는 주사선 구동회로(70)에서는, 제1시프트 레지스터(71)의 출력과, 화상기간신호와의 AND연산을 행하는 AND회로(82)와, 제2시프트 레지스터(72)의 출력과, 블랙기간신호와의 AND연산을 행하는 AND회로(83)와, AND회로(82)(83)의 출력이 입력되는 OR회로(75)와, OR회로(75)의 출력을 주사선(62)에 제공하는 게이트 레벨 드라이버(76)를 구비하고 있다.

다음에 본 실시예에 따른 주사선 구동회로(70)의 신호파형을 도 10에 도시한다. 이하, 도 10을 참조하여, 본 실시예에 따른 주사선 구동회로(70)의 동작을 구체적으로 설명한다. 우선, 도 10(a)에는, 수직동기신호STV에서 래치된, 제1시프트 레지스터(71)의 1단계의 출력 신호파형을 도시한다. 도 9에 나타나 있는 바와 같이 수직동기신호STV는 카운터(73)에도 입력되고, 주사선수 설정 신호에 의거하여 카운터(73)는, 수직동기신호STV에 대하여 소정의 주사선수에 따른 수평주사 기간 지연시킨 타이밍 신호를 제2시프트 레지스터(72)에 공급한다. 이 타이밍 신호로 래치한, 제2시프트 레지스터(72)의 1단계의 출력 신호파형을, 도 10(b)에 도시한다.

도 10에는 도시하지 않지만, 신호선(63)에 공급되는 신호는, 도 15(a)에 나타내는 것과 같이 1수평주사 기간 내에 화상신호와 블랙신호로 분할한 신호파형이다. 본 실시예에서는, 제1시프트 레지스터(71)의 출력 신호에서는 화상신호만을 기록하고, 제2시프트 레지스터(72)의 출력 신호에서는 블랙신호만을 기록한다. 그 때문에 화상신호만을 기록하기 위한 주사선 신호(제1신호)와, 블랙신호만을 기록하기 위한 주사선 신호(제2신호)를 생성할 필요가 있다.

우선, 화상신호만을 기록하기 위한 주사선 신호(제1신호)를 생성하기 위해서, 제1시프트 레지스터(71)의 출력 신호와 화상기간신호와의 AND연산을 AND회로(82)에서 행한다. 여기에서, 화상기간신호는, 도 10(c)에 도시한 바와 같이 모든 수평주사 기간 내의 화상표시 기간에 하이 상태가 되는 신호이다. AND회로(82)에 있어서 행해지는 도 10(a)의 신호파형과 도 10(c)의 신호파형과의 AND연산의 신호파형을 도 10(e)에 도시한다.

마찬가지로, 블랙신호만을 기록하기 위한 주사선 신호(제2신호)를 생성하기 위해서, 제2시프트 레지스터(72)의 출력 신호와 블랙기간신호와의 AND연산을 AND회로(83)에서 행한다. 여기에서, 블랙기간신호는, 도 10(d)에 도시한 바와 같이 모든 수평주사 기간 내의 블랙표시 기간에서 하이 상태가 되는 신호이다. AND회로(83)에 있어서 행해지는 도 10(b)의 신호

과형과 도 10(d)의 신호과형과의 AND연산의 신호과형을 도 10(f)에 도시한다. 또한, 양쪽AND회로(82)(83)의 출력을 OR회로(75)에 의해 논리연산 함으로써, 게이트 레벨 드라이버(76)로부터 도 10(g)에 도시하는 주사선 신호를 주사선(62)에 공급할 수 있다.

도 10(g)에 도시하는 주사선 신호는, 1프레임 기간 내에 있어서, 화상신호기간에 대응하는 제1신호와 블랙신호기간에 대응하는 제2신호를 갖고 있다. 이 주사선 신호와 도 15(a)에 도시하는 신호가 TFT(65)에 공급됨으로써, 1프레임 기간 내에 화상이 표시되는 기간과, 화상이 소거(블랙이 기록된다)되는 기간을 마련할 수 있다. 또, 제2신호는, 제1신호에 대하여, 카운터(73)에서 설정된 소정의 주사선수에 따른 수평주사 기간지연되고 있다. 또한 도 10에서는 제1행째의 주사선 신호에 대해서만 설명했지만, 모든 주사선 신호마다 순차적으로 동일하게 신호를 생성하고 있는 것은 물론이다.

이상과 같이, 본 실시예에 따른 주사선 구동회로(70)에 의하면, 특별한 회로구성을 채용하지 않고 위상이 벗어난 제1신호와 제2신호의 2개의 펄스를 갖는 주사선 신호를 생성할 수 있다.

(변형예)

도 11에, 본 실시예의 변형예에 따른 주사선 구동회로(70)의 구성도를 도시한다. 도 11에 도시하는 주사선 구동회로(70)는, 도 9에 도시한 주사선 구동회로(70)의 카운터(73) 대신에 스위치(77)를 마련한 예이다. 스위치(77)는, 주사선수 설정 신호에 의거하여 소정의 주사선수에 따른 수평주사 기간 후에 출력되는 제1시프트 레지스터(71)의 출력을 타이밍 신호에 결합한다.

본 변형예에 의해서도, 실시예 4와 동일한 효과를 얻을 수 있음과 동시에, 이 구성에서는 듀티비의 설정수가 많으면 배선이 많아진다는 문제가 있지만, 설정수를 적게 하면 회로구성을 간략하게 할 수 있다.

(실시예 5)

다음에 실시예 5에 대해서 이하에 설명한다. 본 실시예에서는, 실시예 4에 따른 주사선 구동회로(70)에 있어서, 카운터(73)의 설정을 주사선수의 1/2로 고정하는 것으로, 제2시프트 레지스터(72)를 생략하는 구성이다.

도 12에, 본 실시예에 따른 주사선 구동회로(70)의 구성도이다. 도 12에 도시하는 카운터(73)는, 수직동기신호STV에 대하여, 주사선수 설정 신호에 의해 설정된 총 주사선의 1/2에 따른 수평주사 기간 지연된 타이밍 신호를 출력한다. 플립플롭회로(78)는, 수직동기신호STV와 카운터(73)로부터의 타이밍 신호가 입력되어, 1프레임 주기의 반 정도에서 하이 상태에서 로우 상태로 변화되는 FF신호와, 이 FF신호를 반전시킨 FF반전 신호를 출력한다.

제1시프트 레지스터(71)에는, 수직동기신호STV와 카운터(73)로부터의 타이밍 신호가 OR회로(79)에서 논리연산 되어 입력된다. 1행째부터 Ga11/2행째 (앞 절반행)까지의 제1시프트 레지스터(71)의 출력은, AND회로(84)에 있어서 FF신호와 화상기간신호에서 AND연산이 행해진다. 또한 앞 절반행까지의 제1시프트 레지스터(71)의 출력은, AND회로(85)에 있어서, FF반전 신호와 블랙기간신호에서 AND연산이 행해진다. AND회로(84)(85)의 출력은, OR회로(75)에 있어서 연산되고, 게이트 레벨 드라이버(76)를 통해 주사선 신호로서 주사선(62)에 공급된다.

한편, (Ga11/2)+1행째부터 Ga11행째 (뒤 절반행)까지의 제1시프트 레지스터(71)의 출력은, 앞 절반행과는 역으로, AND회로(84)에 있어서 FF반전 신호와 화상기간신호에서 AND연산이 행해진다. 또한 뒤 절반행까지의 제1시프트 레지스터(71)의 출력은, AND회로(85)에 있어서 FF신호와 블랙기간신호에서 AND연산이 행해진다. AND회로(84)(85)의 출력은, OR회로(75)에 있어서 연산되고, 게이트 레벨 드라이버(76)를 통해 주사선 신호로서 주사선(62)에 공급된다.

상기의 결과에 의해, 위상이 비켜간 화상기록용의 제1신호와 블랙기록용의 제2신호와 2개의 펄스를 갖는 주사선 신호를 생성할 수 있다. 즉, 전 주사선에 대하여, 1프레임 기간 내에 있어서, 제1신호로 화상신호를 기록하고, 제1신호에 대하여 소정시간지연시킨 제2신호로 블랙신호를 기록할 수 있는 액정표시장치를 실현할 수 있다.

이상과 같이, 본 실시예에 의하면, 특별한 회로구성을 채용하지 않고 위상이 비켜간 제1신호와 제2신호의 2개의 펄스를 갖는 주사선 신호를 생성할 수 있고, 또한 50%듀티로 고정하는 것으로 하나의 시프트 레지스터만의 구성으로 주사선 구동회로(70)를 실현할 수 있다.

(변형예)

도 13은, 실시예의 변형예에 따른 주사선 구동회로(70)의 구성도를 도시한다. 도 13에 도시하는 주사선 구동회로(70)는, 도 12에 도시하는 주사선 구동회로(70)와 같이, 제1시프트 레지스터(71)의 출력을 FF신호 또는 FF반전 신호와 AND연산을 행하고 나서 양자의 OR를 취하는 것이 아닌, FF신호에 의거하여 스위치(81)로 AND회로(84)(85)를 제어하므로, 회로 구성을 간략하게 할 수 있다.

도 13에 나타나 있는 바와 같이 앞 절반행의 제1시프트 레지스터(71)의 출력과 화상기간신호의 AND연산을 행하는 AND회로(84)의 출력은, 스위치(81)의 백색측 단자에 접속되고, 앞 절반행의 제1시프트 레지스터(71)의 출력과 블랙기간신호의 AND연산을 행하는 AND회로(85)의 출력은, 스위치(81)의 블랙측 단자에 접속되고 있다. 스위치(81)는, FF신호가 하이 상태인 경우에 화이트측 단자가 ON상태가 되어, AND회로(84)의 출력이 주사선 신호로서 출력되고, FF신호가 로우 상태인 경우에 블랙측 단자가 ON상태가 되어, AND회로(85)의 출력이 주사선 신호로서 출력된다.

마찬가지로, 뒤 절반행의 제1시프트 레지스터(71)의 출력과 화상기간신호와의 AND연산을 행하는 AND회로(84)의 출력은, 스위치(81)의 블랙측 단자에 접속되고, 뒤 절반행의 제1시프트 레지스터(71)의 출력과 블랙기간신호와의 AND연산을 행하는 AND회로(85)의 출력은, 스위치(81)의 화이트측 단자에 접속되어 있다. 스위치(81)는, FF신호가 하이 상태인 경우에 화이트측 단자가 ON상태가 되어, AND회로(85)의 출력이 주사선 신호로서 출력되고, FF신호가 로우 상태인 경우에 블랙측 단자가 ON상태가 되어, AND회로(84)의 출력이 주사선 신호로서 출력된다.

이에 따라 본 변형예에 있어서도, 특별한 회로구성을 채용하지 않고 위상이 비켜간 제1신호와 제2신호의 2개의 펄스를 갖는 주사선 신호를 생성할 수 있고, 또한 배선을 줄일 수 있기 때문에 회로구성을 간략하게 할 수 있다.

발명의 효과

본 발명에 기재한 액정표시장치는, 주사선 구동회로부터 제1신호가 공급되고 있는 기간에 화상신호 스위치가 ON상태가 되는 것으로 화소에 화상신호가 기록되고, 제2신호가 공급되고 있는 기간에 프리차지 스위치만이 ON상태가 되는 것으로 화소에 프리차지 전압이 기록되는 구성을 취하므로, 신호를 수평주사 기간 내에서 화상신호와 블랙신호를 분할하는 필요가 없고, 일반적인 화상신호를 이용할 수 있으며, 특별한 게이트 어레이 등을 이용하는 필요가 없으므로 비용의 증가를 억제할 수 있다.

도면의 간단한 설명

도 1은 본 발명의 실시예 1에 따른 액정표시장치의 구성도,

도 2는 본 발명의 실시예 1에 따른 액정표시장치의 신호파형도,

도 3은 본 발명의 실시예 2에 따른 주사선 구동회로의 구성도,

도 4는 본 발명의 실시예 2에 따른 주사선 구동회로의 신호파형도,

도 5는 본 발명의 실시예 2의 변형예에 따른 주사선 구동회로의 구성도,

도 6은 본 발명의 실시예 3에 따른 주사선 구동회로의 구성도,

도 7은 본 발명의 실시예 3에 따른 주사선 구동회로의 신호파형도,

도 8은 본 발명의 실시예 3의 변형예에 따른 주사선 구동회로의 구성도,

도 9는 본 발명의 실시예 4에 따른 주사선 구동회로의 구성도,

도 10은 본 발명의 실시예 4에 따른 주사선 구동회로의 신호파형도,

도 11은 본 발명의 실시예 4의 변형예에 따른 주사선 구동회로의 구성도,

도 12는 본 발명의 실시예 5에 따른 주사선 구동회로의 구성도,

도 13은 본 발명의 실시예 5의 변형예에 따른 주사선 구동회로의 구성도,

도 14는 본 발명에 따른 액정표시장치의 구성도,

도 15는 본 발명에 따른 액정표시장치의 신호파형도,

도 16은 본 발명에 따른 액정표시장치의 표시예를 도시한 도면이다.

※도면의 주요부분에 대한 부호의 설명※

1: 액정표시장치 10: 게이트 어레이

20: 움직임 판별 처리부 30: 화상신호 스위치

31: 화상신호 스위치 제어회로 40: 프리차지 스위치

41: 프리차지 전압공급 회로 42: 프리차지 스위치 제어회로

60: 액정 모듈 61: 액정 패널

62: 주사선 63: 신호선

64: 화소 65: TFT

70: 주사선 구동회로 71: 제1시프트 레지스터

72: 제2시프트 레지스터 73: 카운터

74, 80, 82, 83, 84, 85: AND 회로

75, 79: OR회로

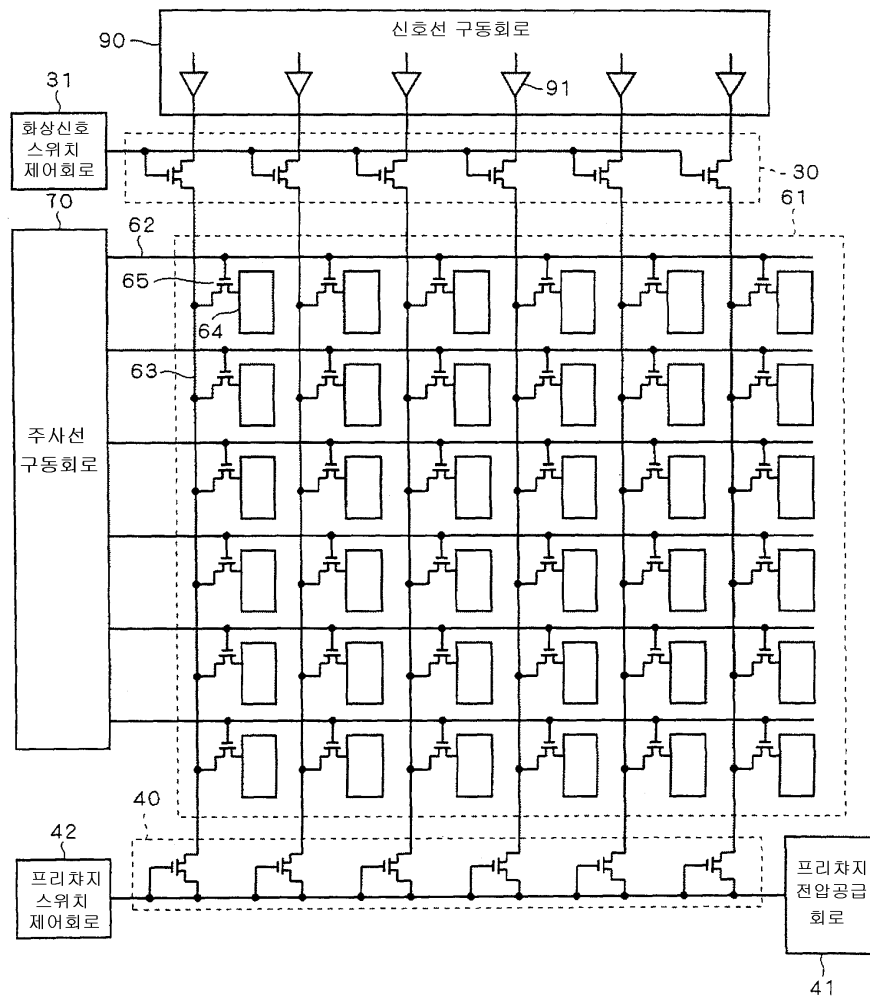
76: 게이트 레벨 드라이버 77, 81: 스위치

78: 플립플롭회로 90: 신호선 구동회로

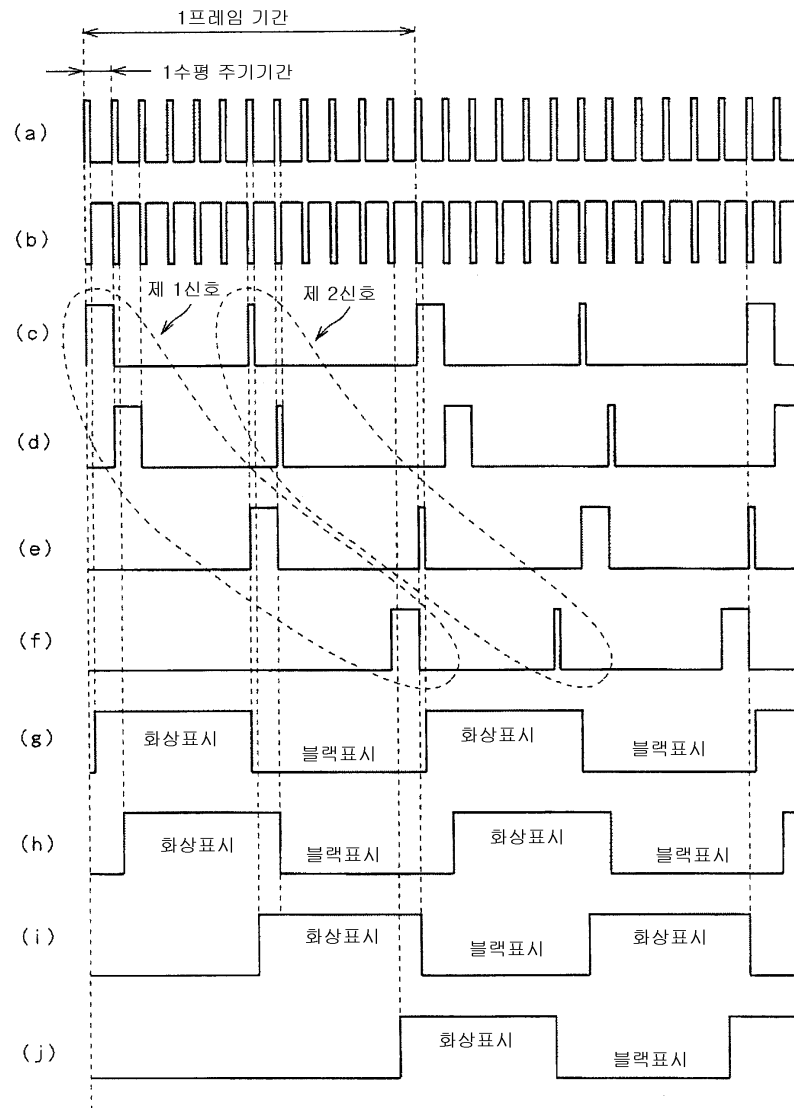
91: 소스레벨 드라이버

도면

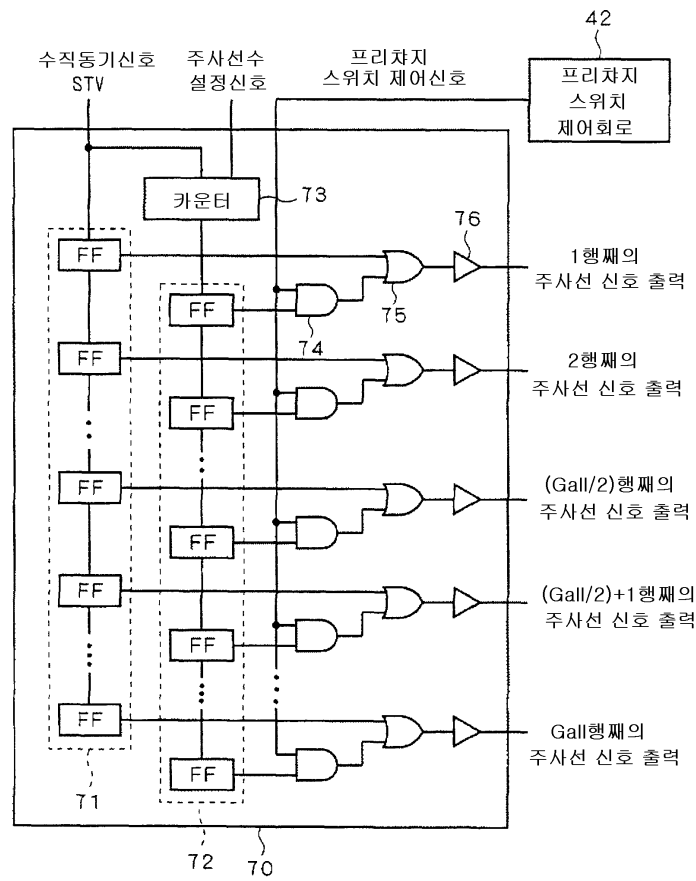
도면1



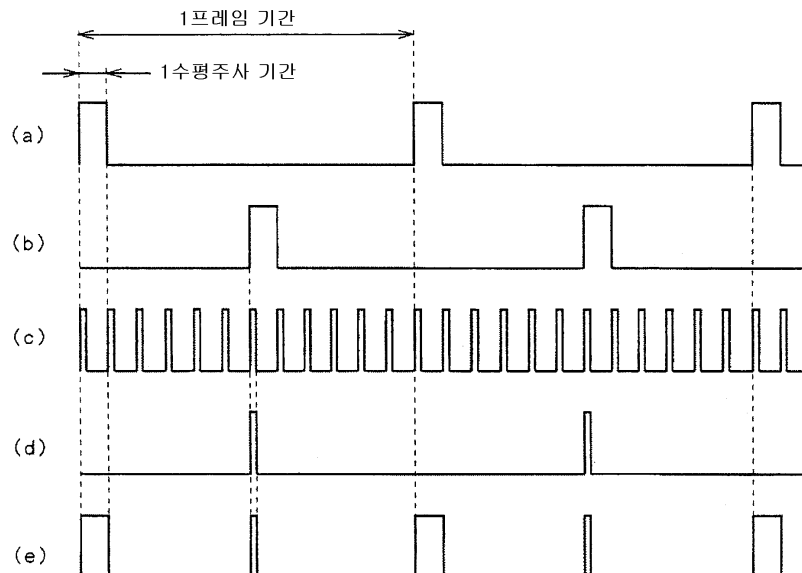
도면2



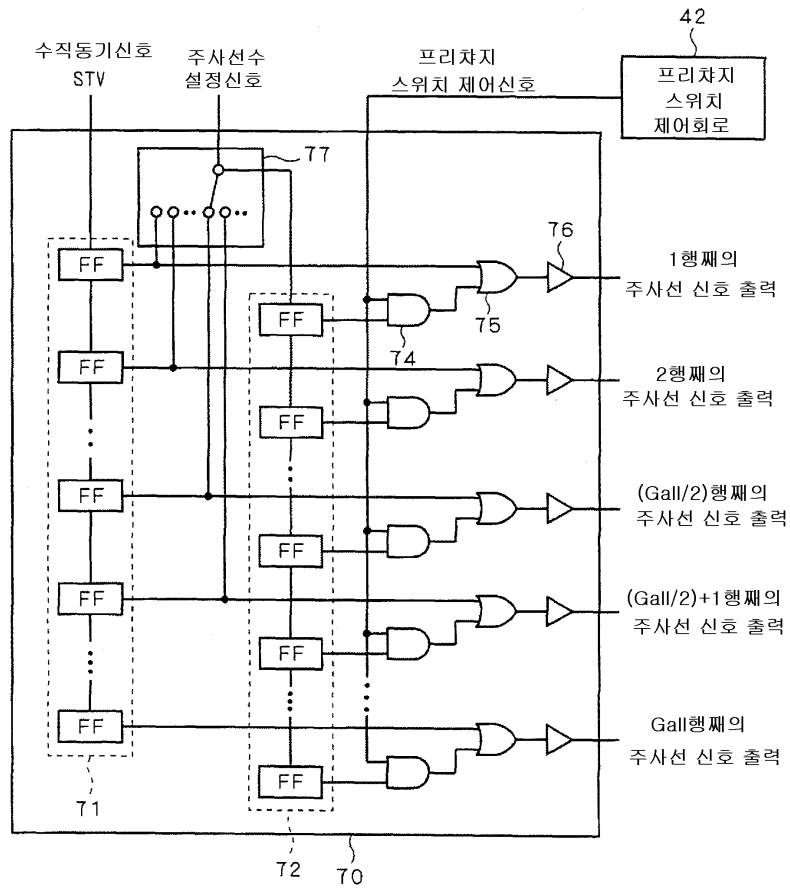
도면3



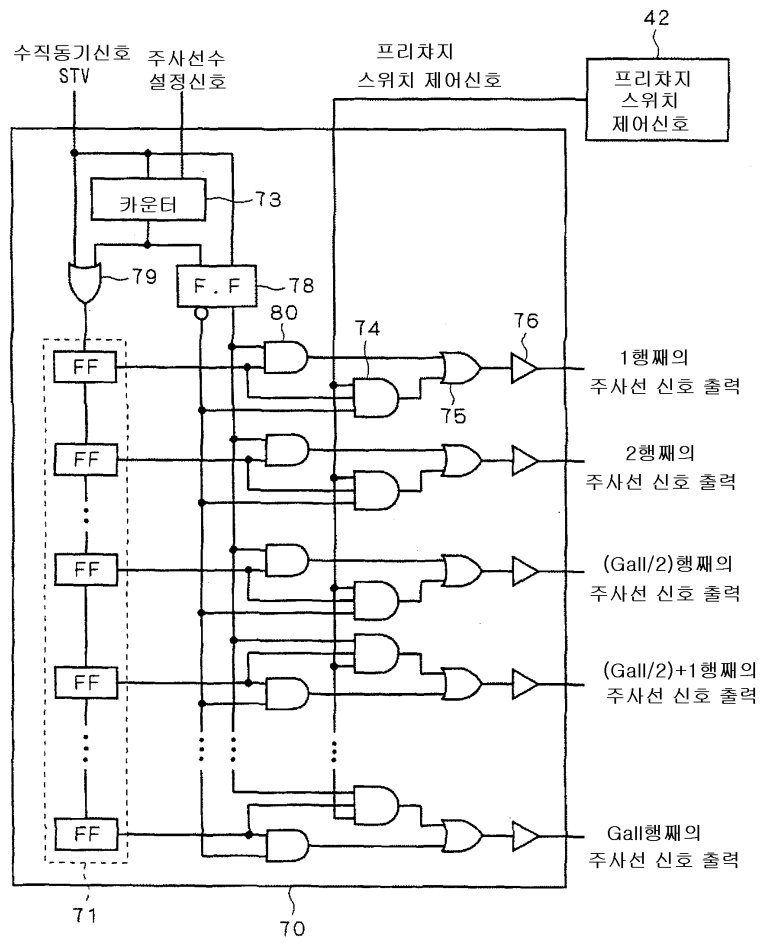
도면4



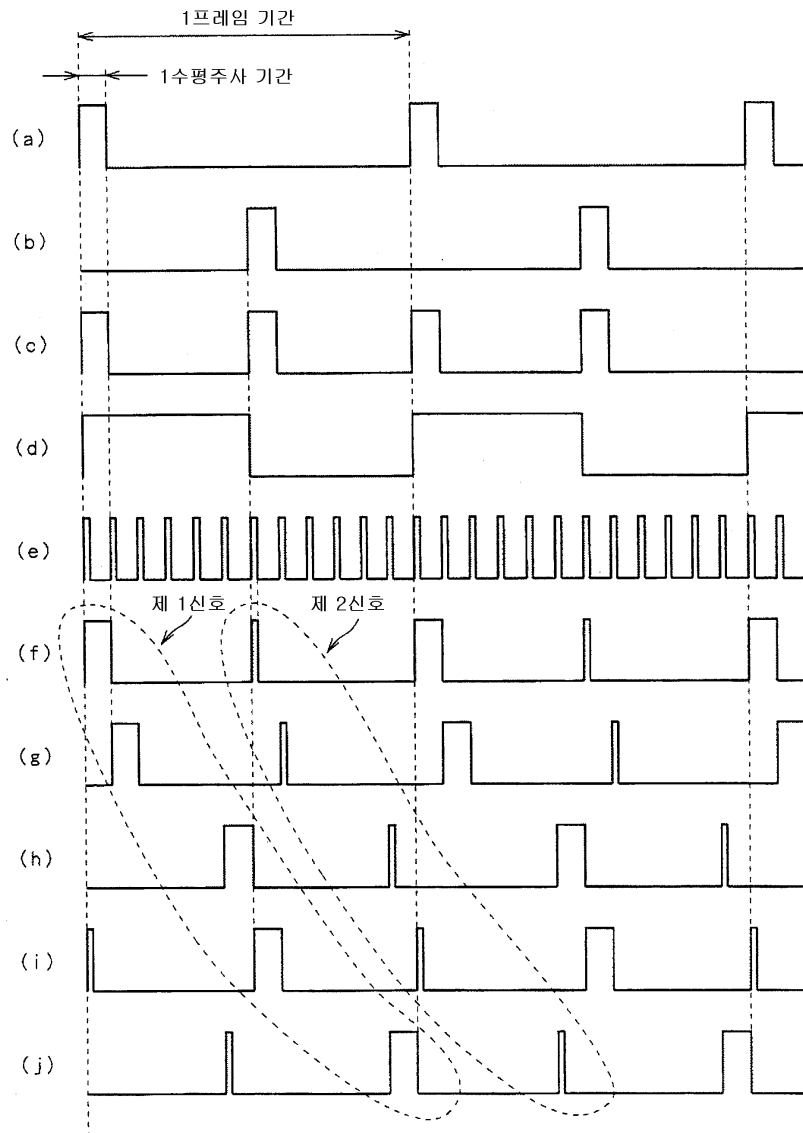
도면5



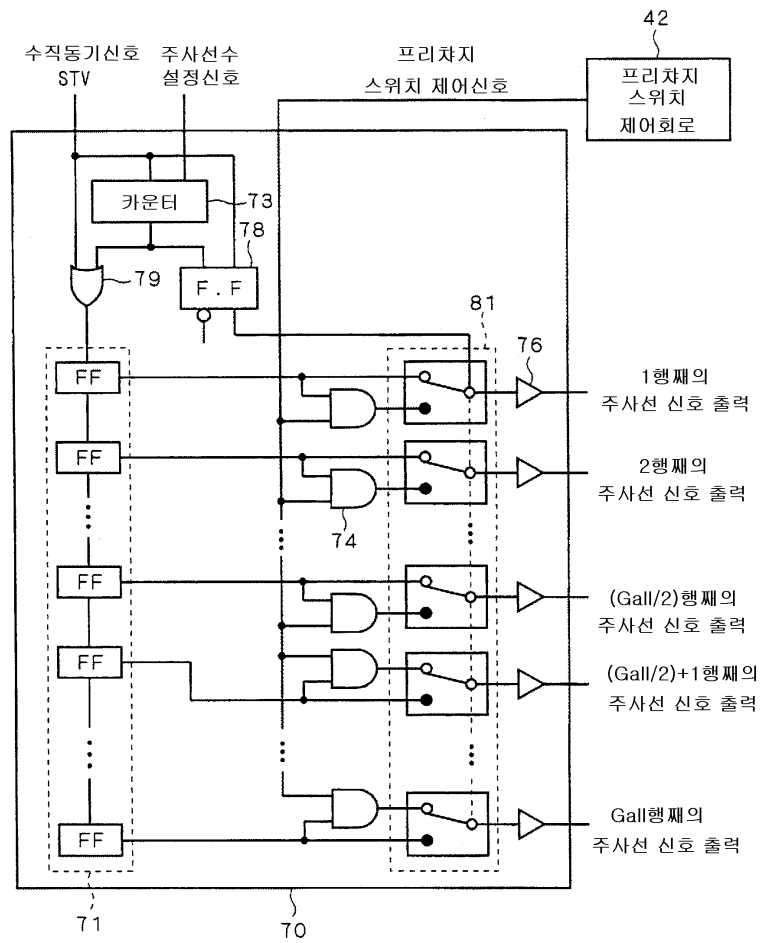
도면6



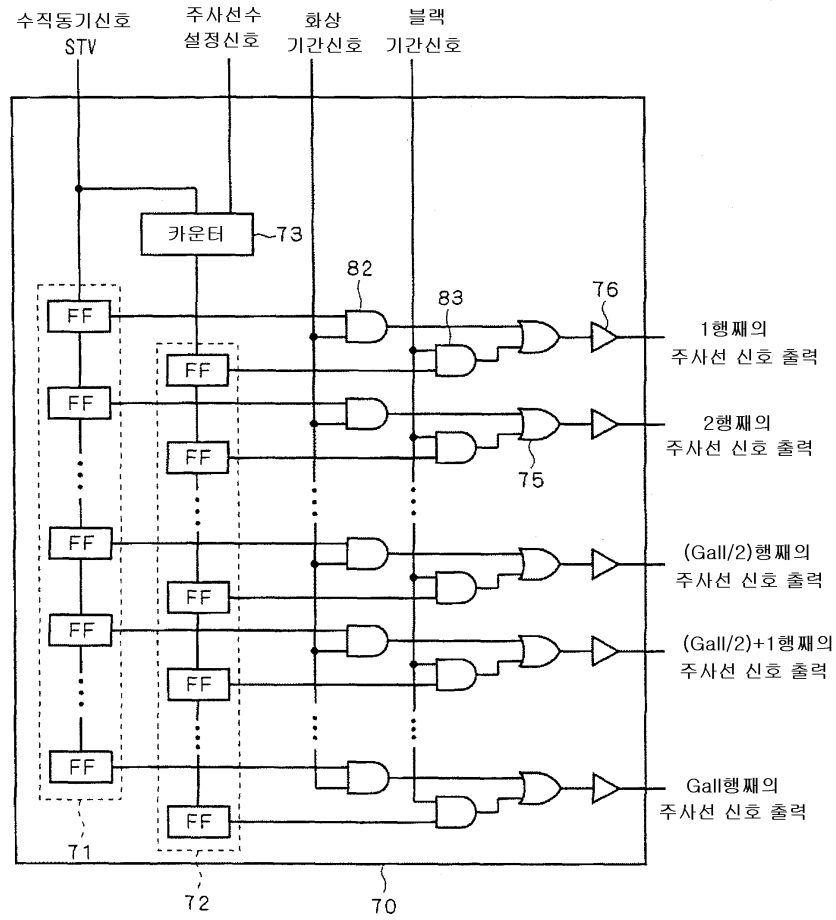
도면7



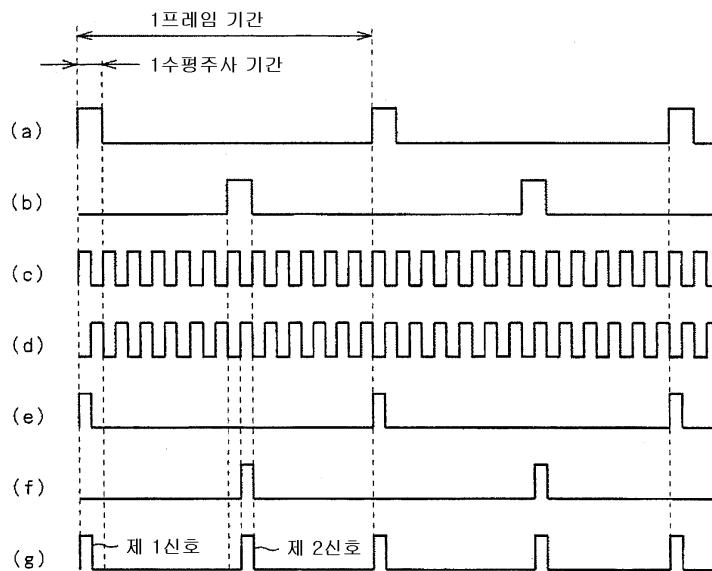
도면8



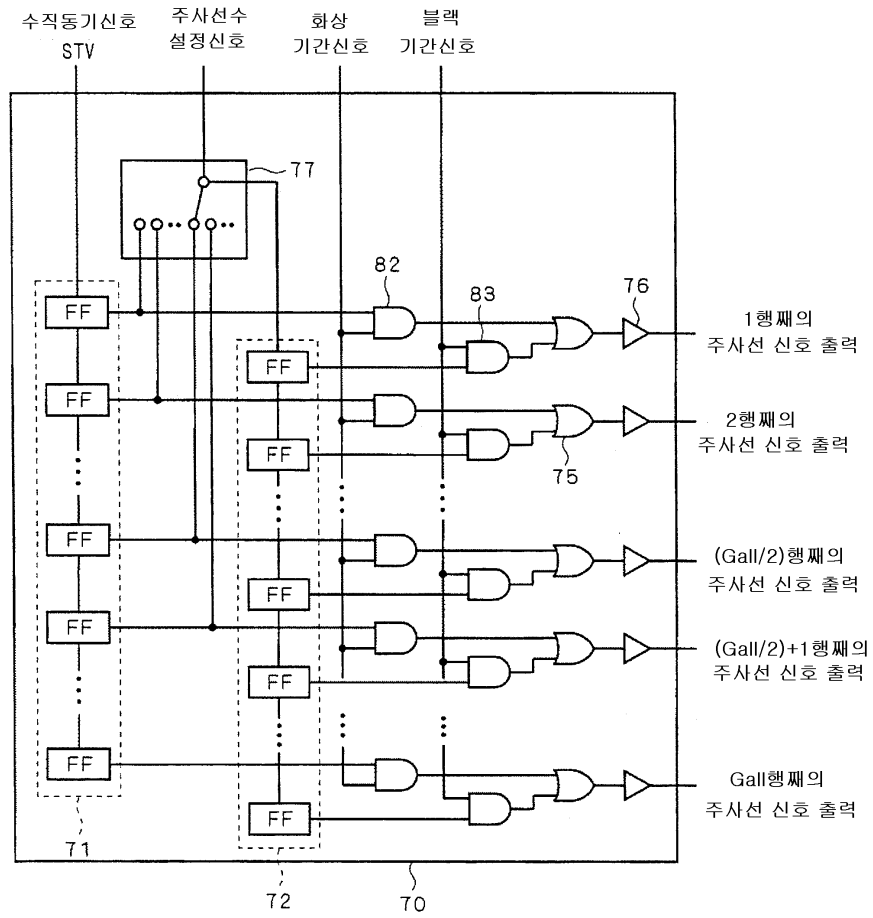
도면9



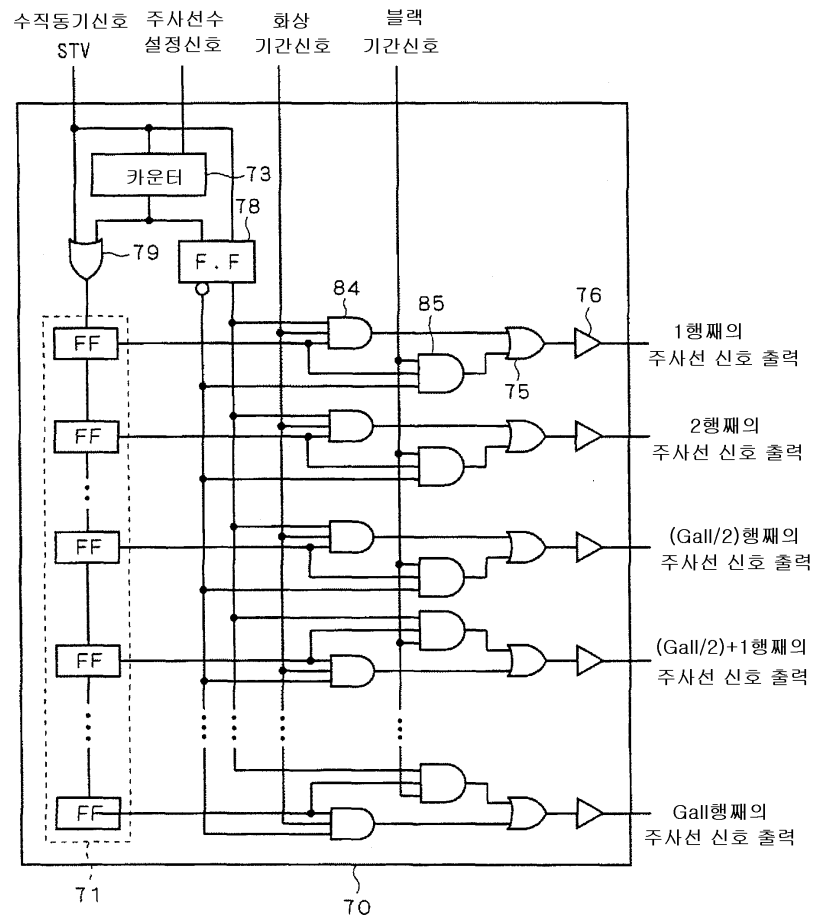
도면10



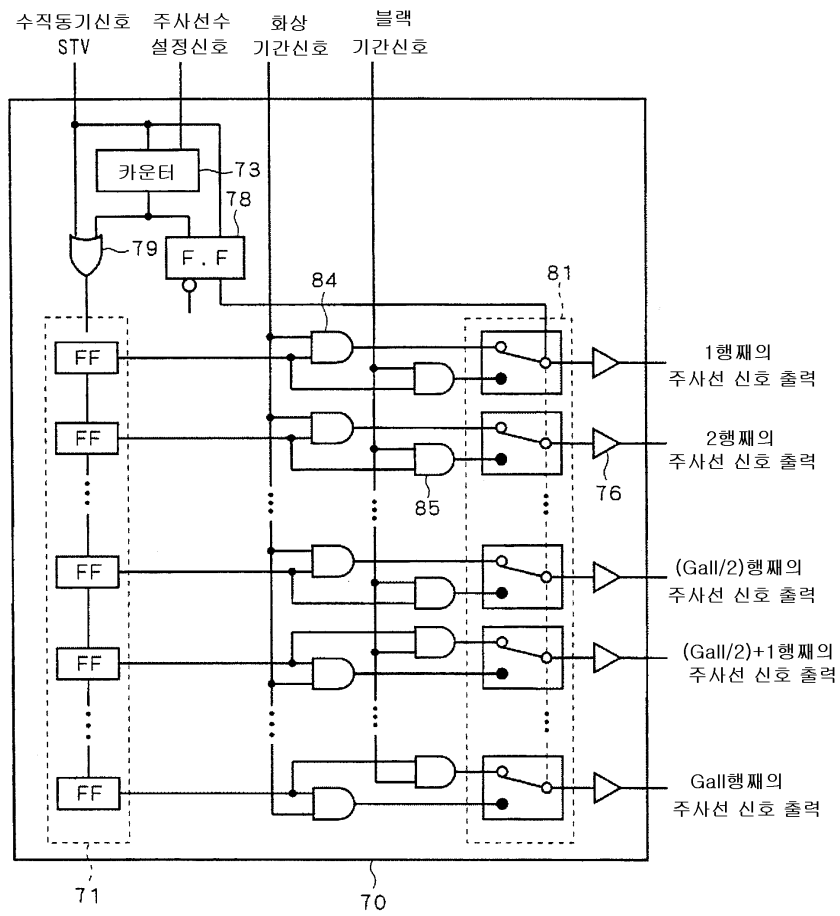
도면11



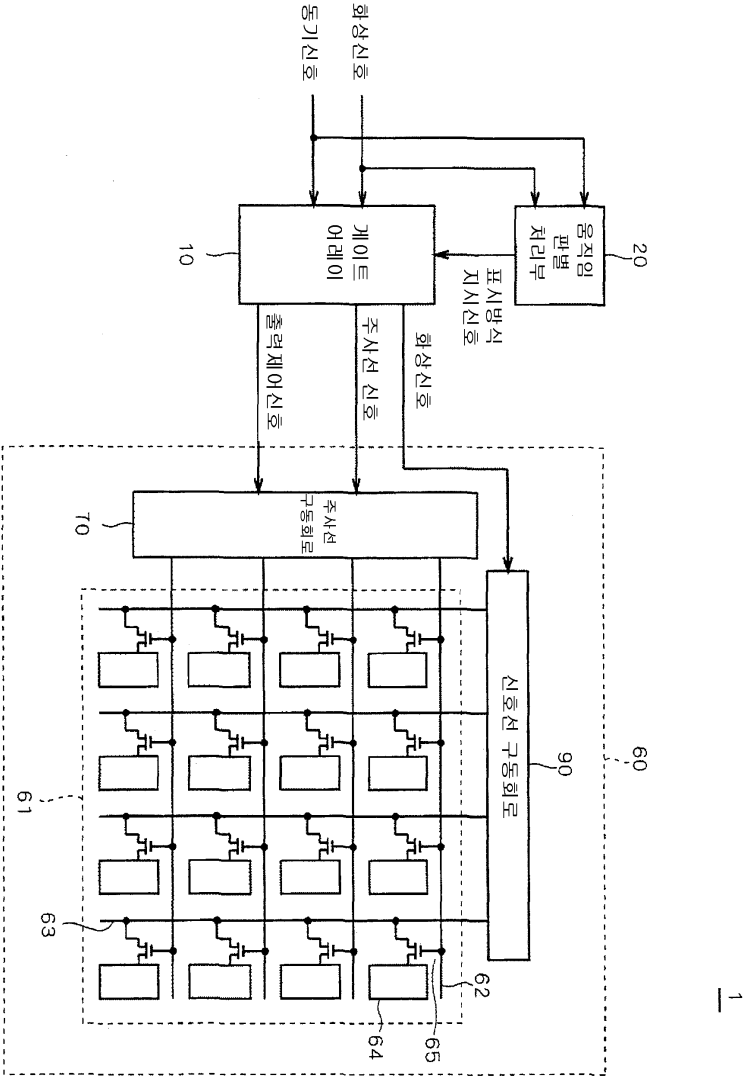
도면12



도면13

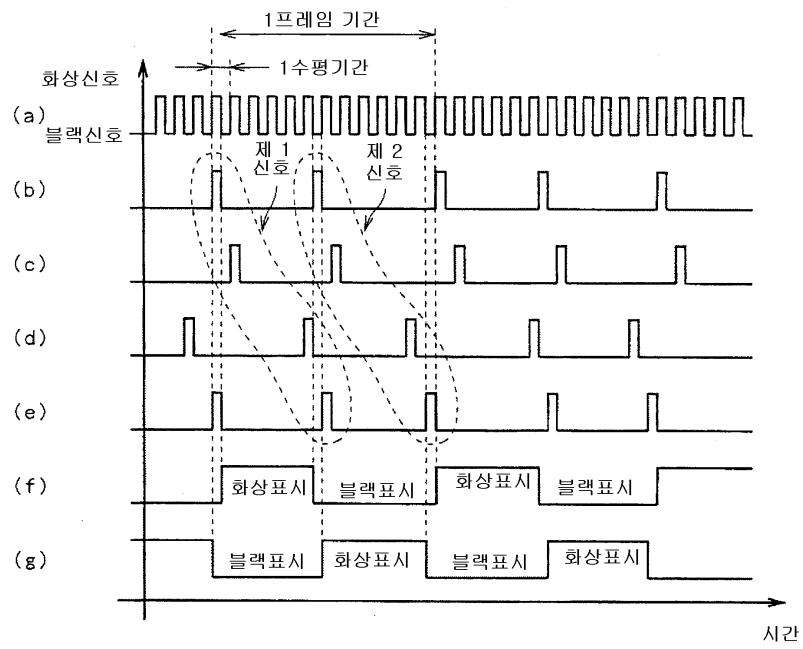


도면14

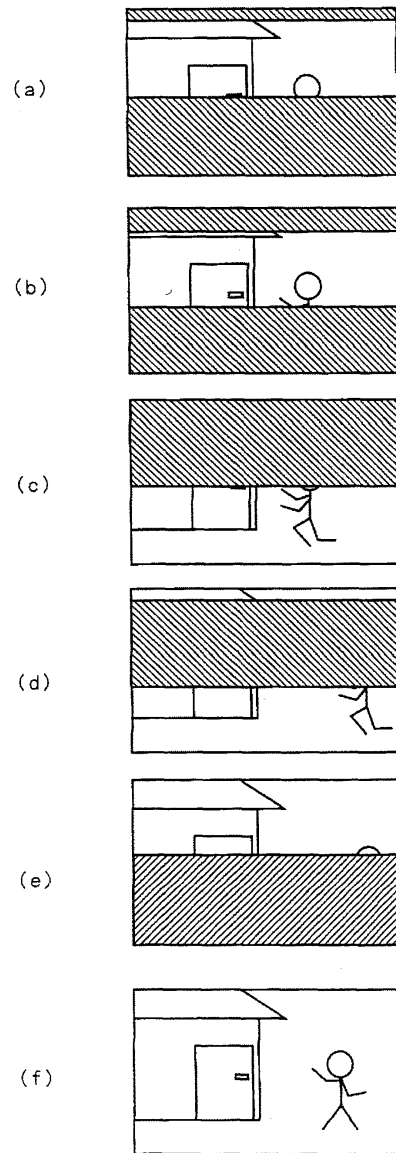


1

도면15



도면16



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR100679171B1	公开(公告)日	2007-02-05
申请号	KR1020050081113	申请日	2005-09-01
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机有限公司		
当前申请(专利权)人(译)	三菱电机有限公司		
[标]发明人	KAWAGOE HISASHI		
发明人	KAWAGOE,HISASHI		
IPC分类号	G09G3/36 G09G3/20		
CPC分类号	G09G2310/06 G09G2320/106 G09G3/3677 G09G3/3648 G09G2320/0261 G09G2310/0248		
代理人(译)	权泰BOK LEE HWA我		
优先权	2004256726 2004-09-03 JP		
其他公开文献	KR1020060050906A		
外部链接	Espacenet		

摘要(译)

本发明的特征在于信号在水平扫描周期内被分成图像信号和黑信号，提供一种能够在锁定后记录黑信号的液晶显示装置及其驱动方法。液晶显示装置包括像素64，

