



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G02F 1/1343 (2006.01)

(11) 공개번호 10-2007-0016412
(43) 공개일자 2007년02월08일

(21) 출원번호 10-2005-0071050
(22) 출원일자 2005년08월03일
심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 유승후
경기도 성남시 분당구 수내동 로얄팰리스 하우스빌 B동 1202호
엄운성
경기도 용인시 상현동 쌍용아파트 216동 1702호
창학선
경기도 용인시 풍덕천동 동부아파트 103동 203호
김현욱
경기도 용인시 기흥읍 농서리 산24번지
도희욱
경기도 수원시 팔당구 인계동 1007-5번지

(74) 대리인 유미특허법인

전체 청구항 수 : 총 16 항

(54) 액정 표시 장치

(57) 요약

본 발명의 액정 표시 장치에는 기판 위에 제1 신호선이 형성되어 있고, 제1 신호선과 교차하는 제2 신호선이 형성되어 있다. 제1 및 제2 신호선과 연결되어 있는 박막 트랜지스터가 형성되어 있고, 간극을 통하여 분리된 제1 및 제2 부화소 전극을 가지는 화소 전극이 형성되어 있고, 그리고 화소 전극과 마주하는 공통 전극이 형성되어 있다. 이때, 화소 전극은 각각 서로 평행한 두 변을 가지며, 평행한 두 변은 서로 둔각 또는 예각으로 기울어져 있어 상기 화소 전극은 평행 사변형이다.

대표도

도 4

특허청구의 범위

청구항 1.

기판,

상기 기관 위에 형성되어 있는 제1 신호선,

상기 제1 신호선과 교차하는 제2 신호선,

상기 제1 및 제2 신호선과 연결되어 있는 박막 트랜지스터,

상기 박막 트랜지스터와 연결되어 있으며, 간극을 통하여 분리된 제1 및 제2 부화소 전극을 가지는 화소 전극, 그리고

상기 화소 전극과 마주하는 공통 전극

을 포함하며,

상기 화소 전극은 각각 서로 평행한 두 변을 가지며, 평행한 두 변은 서로 둔각 또는 예각으로 기울어져 있어 상기 화소 전극은 평행 사변형인

액정 표시 장치.

청구항 2.

제1항에서,

상기 화소 전극의 평행한 두 변 중 하나는 상기 제1 신호선에 대하여 수직하며, 나머지 하나는 상기 제1 신호선에 대하여 45° 기울어진 액정 표시 장치.

청구항 3.

제1항에서,

상기 공통 전극 또는 상기 화소 전극에 형성 되어 있는 도메인 분할 수단을 가지는 액정 표시 장치.

청구항 4.

제3항에서,

상기 도메인 분할 수단은 상기 간극과 평행하거나 수직한 경계를 가지는 절개부인 액정 표시 장치.

청구항 5.

제1항에서,

상기 제1 및 제2 부화소 전극은 상기 제1 신호선과 평행한 중심선에 대하여 대칭이고 상기 제1 신호선에 대하여 45° 기울어진 경계를 가지는 제1 절개부를 가지는 액정 표시 장치.

청구항 6.

제5항에서,

상기 간극에 인접한 상기 제1 절개부의 경계는 상기 간극과 평행한 액정 표시 장치.

청구항 7.

제6항에서,

상기 제1 및 제2 부화소 전극 중 하나는 상기 제1 신호선과 평행한 중심선에 대하여 서로 대칭이고 상기 중심선의 상부 및 하부에 위치하는 상반부와 하반부를 양분하며, 상기 제1 절개부의 경계와 평행한 경계로 이루어진 제2 절개부를 가지는 액정 표시 장치.

청구항 8.

제6항에서,

상기 제2 신호선과 교차하는 제3 신호선을 더 포함하는 액정 표시 장치.

청구항 9.

제8항에서,

상기 제1 및 제3 신호선 각각은 상기 제1 절개부와 중첩하는 액정 표시 장치.

청구항 10.

제9항에서,

상기 박막 트랜지스터는 상기 제1 신호선, 상기 제2 신호선 및 상기 제1 부화소 전극과 삼단자가 연결되어 있는 제1 박막 트랜지스터와 상기 제1 신호선, 상기 제2 신호선 및 상기 제2 부화소 전극과 삼단자가 연결되어 있는 제2 박막 트랜지스터를 포함하는 액정 표시 장치.

청구항 11.

제10항에서,

상기 제1 및 제2 박막 트랜지스터 각각은 상기 제1 절개부와 중첩하는 액정표시 장치.

청구항 12.

제11항에서,

상기 제1 및 제2 박막 트랜지스터의 드레인 전극과 중첩하는 유지 전극을 포함하는 유지 전극선을 더 포함하는 액정 표시 장치.

청구항 13.

제12항에서,

상기 유지 전극은 상기 제1 절개부와 중첩하는 액정 표시 장치.

청구항 14.

제9항에서,

상기 제1 및 제2 부화소 전극 중 하나는 상기 박막 트랜지스터와 직접 연결되어 있으며, 상기 제1 및 제2 부화소 전극은 용량성으로 결합되어 있는 액정 표시 장치.

청구항 15.

제4항에서,

제1 부화소 전극은 상기 박막 트랜지스터와 직접 연결되어 있으며, 상기 박막 트랜지스터의 드레인 전극은 상기 제2부화소 전극과 중첩하는 결합 전극을 가지는 액정 표시 장치.

청구항 16.

제4항에서,

상기 제3 신호선은 상기 화소 전극 또는 상기 결합 전극과 중첩하는 유지 전극을 가지는 유지 전극선인 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것이다.

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치(flat panel display) 중 하나로서, 화소 전극과 공통 전극 등 전기장 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층을 포함한다. 액정 표시 장치는 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고 이를 통하여 액정층의 액정 분자들의 방향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

그 중에서도 전계가 인가되지 않은 상태에서 액정 분자의 장축을 상하 표시판에 대하여 수직을 이루도록 배열한 수직 배향 모드 액정 표시 장치는 대비비가 크고 넓은 기준 시야각 구현이 용이하여 각광받고 있다. 여기에서 기준 시야각이란 대비비가 1:10인 시야각 또는 계조간 휘도 반전 한계 각도를 의미한다.

그런데 절개부나 돌기는 개구율을 떨어뜨린다. 개구율을 높이기 위하여 화소 전극을 최대한 넓게 형성하는 초고개구율 구조가 제시되었으나, 이 경우 화소 전극 사이의 거리가 가까워서 화소 전극 사이에 강한 측방향 전기장(lateral field)이 형성된다. 이러한 측방향 전기장으로 인하여 액정 분자들의 배향이 흐트러지고 이에 따라 텍스처(texture)나 빛샘이 생긴다.

또한, 수직 배향 방식의 액정 표시 장치는 전면 시인성에 비하여 측면 시인성이 떨어지는 문제점이 있다. 예를 들어, 절개부가 구비된 PVA(patterned vertically aligned) 방식 액정 표시 장치의 경우에는 측면으로 갈수록 영상이 밝아져서, 심한 경우에는 높은 계조 사이의 휘도 차이가 없어져 그림이 뭉그러져 보이는 경우도 발생한다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 이웃한 화소 전극간 측방향 전기장(lateral field)를 이용하고 투과율 및 응답 속도를 향상시키는 것이다. 또한, 개구율을 높이는 동시에 측면 시인성을 개선하면서 두 부화소의 투과율을 원하는 수준으로 향상시키는 것이다.

발명의 구성

이러한 과제를 해결하기 위하여 본 발명에서는 화소 전극을 두 개의 부화소 전극으로 나누고 서로 다른 전위가 인가되도록 부화소 전극에 각각의 스위칭 소자를 연결하거나 두 부화소 전극을 용량성 결합시킨다. 이때, 화소 전극의 상하 경계는 도메인의 경계와 평행하게 수평 방향에 대하여 45° 로 형성하며, 유지 축전기 또는 결합 축전기를 개구율 손실 없도록 텍스처가 발생하는 위치에 배치한다.

본 발명의 실시예에 따른 액정 표시 장치는 기판, 상기 기판 위에 형성되어 있는 제1 신호선, 상기 제1 신호선과 교차하는 제2 신호선, 상기 제1 및 제2 신호선과 연결되어 있는 박막 트랜지스터, 상기 박막 트랜지스터와 연결되어 있으며, 간극을 통하여 분리된 제1 및 제2 부화소 전극을 가지는 화소 전극, 그리고 상기 화소 전극과 마주하는 공통 전극을 포함한다. 이때, 상기 화소 전극은 각각 서로 평행한 두 변을 가지며, 평행한 두 변은 서로 둔각 또는 예각으로 기울어져 있어 상기 화소 전극은 평행 사변형이다.

상기 화소 전극의 평행한 쌍의 두 변 중 하나는 상기 제1 신호선에 대하여 수직하며, 나머지 하나는 상기 제1 신호선에 대하여 45° 기울어진 것이 바람직하다.

이러한 액정 표시 장치는 상기 공통 전극 또는 상기 화소 전극에 형성 되어 있는 도메인 분할 수단을 가질 수 있다.

상기 도메인 분할 수단은 상기 간극과 평행하거나 수직한 경계를 가지는 절개부인 것이 바람직하다.

상기 제1 및 제2 부화소 전극은 상기 제1 신호선과 평행한 중심선에 대하여 대칭이고 상기 제1 신호선에 대하여 45° 기울어진 경계를 가지는 제1 절개부를 가지며, 상기 간극에 인접한 상기 제1 절개부의 경계는 상기 간극과 평행한 것이 바람직하다.

상기 제1 및 제2 화소 전극 중 하나는 중심선에 대하여 서로 대칭이고 상기 중심선의 상부 및 하부에 위치하는 상반부와 하반부를 양분하며, 상기 제1 절개부의 경계와 평행한 경계로 이루어진 제2 절개부를 가질 수 있다.

이러한 액정 표시 장치는 상기 제2 신호선과 교차하는 제3 신호선을 더 포함할 수 있으며, 상기 제1 및 제3 신호선 각각은 상기 제1 절개부와 중첩하는 것이 바람직하다.

상기 박막 트랜지스터는 상기 제1 신호선, 상기 제2 신호선 및 상기 제1 부화소 전극과 삼단자가 연결되어 있는 제1 박막 트랜지스터와 상기 제1 신호선, 상기 제2 신호선 및 상기 제2 부화소 전극과 삼단자가 연결되어 있는 제2 박막 트랜지스터를 포함할 수 있다. 제1 및 제2 박막 트랜지스터 각각은 상기 제1 절개부와 중첩하는 것이 바람직하다.

이러한 액정 표시 장치는 상기 제1 및 제2 박막 트랜지스터의 드레인 전극과 중첩하는 유지 전극을 포함하는 유지 전극선을 더 포함할 수 있으며, 상기 유지 전극은 상기 제1 절개부와 중첩하는 것이 바람직하다.

상기 제1 및 제2 부화소 전극 중 하나는 상기 박막 트랜지스터와 직접 연결되어 있으며, 상기 제1 및 제2 부화소 전극은 용량성으로 결합될 수 있다. 이때, 상기 제1 부화소 전극은 상기 박막 트랜지스터와 직접 연결되어 있으며, 상기 박막 트랜지스터의 드레인 전극은 상기 제2 부화소 전극과 중첩하는 결합 전극을 가지는 것이 바람직하다. 상기 제3 신호선은 상기 화소 전극 또는 상기 결합 전극과 중첩하는 유지 전극을 가지는 유지 전극선인 것이 바람직하다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

먼저, 도 1 및 도 2를 참고하여 본 발명의 한 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다.

도 1은 본 발명의 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 실시예에 따른 액정 표시 장치의 두 부화소에 대한 등가 회로도이다.

도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300) 및 이와 연결된 게이트 구동부(400) 및 데이터 구동부(500), 데이터 구동부(500)에 연결된 계조 전압 생성부(800), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.

액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선(도시하지 않음)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)(PX)를 포함한다. 한편, 도 2에 도시한 구조로 볼 때 액정 표시판 조립체(300)는 서로 마주하는 하부 및 상부 표시판(100, 200)과 그 사이에 들어 있는 액정층(3)을 포함한다.

신호선은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(도시하지 않음)과 데이터 신호를 전달하는 복수의 데이터선(도시하지 않음)을 포함한다. 게이트선은 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 데이터선은 대략 열 방향으로 뻗으며 서로가 거의 평행하다.

각 화소(PX)는 한 쌍의 부화소를 포함하며, 각 부화소는 액정 축전기(liquid crystal capacitor)(CLCa, CLCb)를 포함한다. 두 부화소 중 적어도 하나는 게이트선, 데이터선 및 액정 축전기(CLCa, CLCb)와 연결된 스위칭 소자(도시하지 않음)를 포함한다.

액정 축전기(CLCa/CLCb)는 하부 표시판(100)의 부화소 전극(PEa/PEb)과 상부 표시판(200)의 공통 전극(CE)을 두 단자로 하며 부화소 전극(PEa/PEb)과 공통 전극(CE) 사이의 액정층(3)은 유전체로서 기능한다. 공통 전극(CE)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다. 액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있을 수 있다.

한편, 색 표시를 구현하기 위해서는 각 화소(PX)가 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX)가 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 2는 공간 분할의 한 예로서 각 화소(PX)가 상부 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(CF)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(CF)는 하부 표시판(100)의 부화소 전극(PEa, PEb) 위 또는 아래에 형성할 수도 있다.

한 화소 전극(PE)을 이루는 부화소 전극(PEa/PEb)은 각각 별개의 스위칭 소자(도시하지 않음)와 연결되어 서로 다른 별개의 전압을 인가 받을 수 있다. 이와는 달리, 부화소 전극(PEa/PEb) 중 하나는 스위칭 소자(도시하지 않음)와 연결되어 전압을 인가 받고 나머지 하나는 스위칭 소자와 연결된 부화소 전극과 용량성 결합되어 스위칭 소자와 연결된 부화소 전극의 전압 변화에 따라 변화하는 전압을 가질 수 있다.

표시판(100, 200)의 바깥 면에는 편광자(polarizer)(도시하지 않음)가 구비되어 있는데, 두 편광자의 편광축은 직교할 수 있다. 반사형 액정 표시 장치의 경우에는 두 개의 편광자 중 하나가 생략될 수 있다. 직교 편광자인 경우 전기장이 없는 액정층(3)에 들어온 입사광을 차단한다.

다시 도 1을 참고하면, 계조 전압 생성부(800)는 화소(PX)의 투과율과 관련된 복수의 계조 전압(또는 기준 계조 전압)을 생성한다.

게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선과 연결되어 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호(Vg)를 게이트선에 인가한다.

데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선과 연결되어 있으며, 게조 전압 생성부(800)로부터의 게조 전압을 선택하고 이를 데이터 신호로서 데이터선에 인가한다. 그러나 게조 전압 생성부(800)가 모든 게조에 대한 전압을 모두 제공하는 것이 아니라 정해진 수의 기준 게조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기준 게조 전압을 분압하여 전체 게조에 대한 게조 전압을 생성하고 이 중에서 데이터 신호를 선택한다.

신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등을 제어한다.

이러한 구동 장치(400, 500, 600, 800) 각각은 적어도 하나의 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수도 있다. 이와는 달리, 이들 구동 장치(400, 500, 600, 800)가 액정 표시판 조립체(300)에 집적될 수도 있다. 또한, 구동 장치(400, 500, 600, 800)는 단일 칩으로 집적될 수 있으며, 이 경우 이들 중 적어도 하나 또는 이들을 이루는 적어도 하나의 회로 소자가 단일 칩 바깥에 있을 수 있다.

그러면 이러한 액정 표시 장치의 동작에 대하여 상세하게 설명한다.

신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 입력 제어 신호의 예로는 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클럭(MCLK), 데이터 인에이블 신호(DE) 등이 있다.

신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 입력 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)를 데이터 구동부(500)로 내보낸다.

게이트 제어 신호(CONT1)는 주사 시작을 지시하는 주사 시작 신호(STV)와 게이트 온 전압(Von)의 출력 주기를 제어하는 적어도 하나의 클럭 신호를 포함한다. 게이트 제어 신호(CONT1)는 또한 게이트 온 전압(Von)의 지속 시간을 한정하는 출력 인에이블 신호(OE)를 더 포함할 수 있다.

데이터 제어 신호(CONT2)는 한 묶음의 부화소에 대한 영상 데이터의 전송 시작을 알리는 수평 동기 시작 신호(STH)와 액정 표시판 조립체(300)에 데이터 신호를 인가하라는 로드 신호(LOAD) 및 데이터 클럭 신호(HCLK)를 포함한다. 데이터 제어 신호(CONT2)는 또한 공통 전압(Vcom)에 대한 데이터 신호의 전압 극성(이하 "공통 전압에 대한 데이터 신호의 전압 극성"을 줄여 "데이터 신호의 극성"이라 함)을 반전시키는 반전 신호(RVS)를 더 포함할 수 있다.

신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라, 데이터 구동부(500)는 한 묶음의 부화소에 대한 디지털 영상 신호(DAT)를 수신하고, 각 디지털 영상 신호(DAT)에 대응하는 게조 전압을 선택함으로써 디지털 영상 신호(DAT)를 아날로그 데이터 신호로 변환한 다음, 이를 해당 데이터선에 인가한다.

게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 게이트선에 인가하여 이 게이트선에 연결된 스위칭 소자를 턴온시킨다. 그러면 데이터선에 인가된 데이터 신호가 턴온된 스위칭 소자를 통하여 해당 부화소에 인가된다.

1 수평 주기["1H"라고도 쓰며, 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE)의 한 주기와 동일함]를 단위로 하여 이러한 과정을 되풀이함으로써, 모든 화소(PX)에 데이터 신호를 인가하여 한 프레임(frame)의 영상을 표시한다.

한 프레임이 끝나면 다음 프레임이 시작되고 각 화소(PX)에 인가되는 데이터 신호의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전"). 이때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 신호의 극성이 바뀌거나(보기: 행 반전, 점 반전), 한 묶음의 화소에 인가되는 데이터 신호의 극성도 서로 다를 수 있다(보기: 열 반전, 점 반전).

그러면 도 3 내지 도 8 및 앞에서 설명한 도 1 및 도 2를 참고로 하여 본 발명의 실시예에 따른 액정 표시판 조립체에 대하여 상세하게 설명한다.

도 3은 본 발명의 한 실시예에 따른 액정 표시판 조립체의 한 화소에 대한 등가 회로도이다.

도 3을 참고하면, 본 실시예에 따른 액정 표시판 조립체는 복수 쌍의 게이트선(GLa, GLb), 복수의 데이터선(DL) 및 복수의 유지 전극선(SL)을 포함하는 신호선과 이에 연결된 복수의 화소(PX)를 포함한다.

각 화소(PX)는 한 쌍의 부화소(PXa, PXb)를 포함하며, 각 부화소(PXa/PXb)는 각각 해당 게이트선(GLa/GLb) 및 데이터선(DL)에 연결되어 있는 스위칭 소자(Qa/Qb)와 이에 연결된 액정 축전기(liquid crystal capacitor)(CLCa/CLCb), 그리고 스위칭 소자(Qa/Qb) 및 유지 전극선(SL)에 연결되어 있는 유지 축전기(storage capacitor)(CSTa/CSTb)를 포함한다.

스위칭 소자(Qa, Qb)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(GLa, GLb)과 연결되어 있고, 입력 단자는 데이터선(DL)과 연결되어 있으며, 출력 단자는 액정 축전기(CLCa, CLCb) 및 유지 축전기(CSTa, CSTb)와 연결되어 있다.

액정 축전기(CLCa/CLCb)의 보조적인 역할을 하는 유지 축전기(CSTa/CSTb)는 하부 표시판(100)에 구비된 유지 전극선(SL)과 화소 전극(PE) 또는 이와 연결된 도전체와 절연체를 사이에 두고 중첩되어 이루어지며 유지 전극선(SL)에는 공통 전압(Vcom) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기(CSTa, CSTb)는 부화소 전극(PEa, PEb)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.

액정 축전기(CLCa, CLCb) 등에 대해서는 앞에서 설명하였으므로 상세한 설명은 생략한다.

이와 같은 액정 표시판 조립체를 포함하는 액정 표시 장치에서는, 신호 제어부(600)가 한 화소(PX)에 대한 입력 영상 신호(R, G, B)를 수신하여 두 부화소(PXa, PXb)에 대한 출력 영상 신호(DAT)로 변환하여 데이터 구동부(500)에 전송할 수 있다. 이와는 달리, 계조 전압 생성부(800)에서 두 부화소(PXa, PXb)에 대한 계조 전압 집합을 따로 만들고 이를 번갈아 데이터 구동부(500)에 제공하거나, 데이터 구동부(500)에서 이를 번갈아 선택함으로써, 두 부화소(PXa, PXb)에 서로 다른 전압을 인가할 수 있다. 단, 이때 두 부화소(PXa, PXb)의 합성 감마 곡선이 정면에서의 기준 감마 곡선에 가깝게 되도록 영상 신호를 보정하거나 계조 전압 집합을 만드는 것이 바람직하다. 예를 들면 정면에서의 합성 감마 곡선은 이 액정 표시판 조립체에 가장 적합하도록 정해진 정면에서의 기준 감마 곡선과 일치하도록 하고 측면에서의 합성 감마 곡선은 정면에서의 기준 감마 곡선과 가장 가깝게 되도록 한다.

도 3에 도시한 액정 표시판 조립체의 한 예에 대하여 도 4 내지 도 8을 참고하여 대하여 설명한다.

도 4는 본 발명의 한 실시예에 따른 액정 표시 장치용 하부 표시판의 배치도이고, 도 5는 본 발명의 한 실시예에 따른 상부 표시판의 배치도이고, 도 6은 도 4의 하부 표시판과 도 5의 상부 표시판을 포함하는 액정 표시판 조립체의 배치도이고, 도 7 및 도 8은 도 6의 액정 표시판 조립체를 VII-VII 선 및 VIII-VIII-VIII 선을 따라 잘라 도시한 각각의 단면도이다.

도 4 내지 도 8을 참고하면, 본 실시예에 따른 액정 표시판 조립체는 서로 마주하는 하부 표시판 또는 박막 트랜지스터 표시판(100)과 상부 표시판 또는 공통 전극 표시판(200) 및 이들 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함한다.

먼저, 도 4, 도 6, 도 7 및 도 8을 참고하여 박막 트랜지스터 표시판(100)에 대하여 설명한다.

투명한 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 복수 쌍의 제1 및 제2 게이트선(gate line)(121a, 121b)과 복수의 유지 전극선(storage electrode lines)(131)을 포함하는 복수의 게이트 도전체가 형성되어 있다.

제1 및 제2 게이트선(121a, 121b)은 게이트 신호를 전달하고 주로 가로 방향으로 뻗으며, 각각 중앙 및 아래쪽에 위치한다.

제1 게이트선(121a)은 아래 위로 돌출한 복수의 제1 게이트 전극(gate electrode)(124a)과 다른 층 또는 게이트 구동부(400)와의 접촉을 위한 넓은 끝 부분(129a)을 포함한다. 제2 게이트선(121b)은 아래 위로 돌출한 복수의 제2 게이트 전극(124b)과 다른 층 또는 게이트 구동부(400)와의 접촉을 위한 넓은 끝 부분(129b)을 포함한다. 게이트 구동부(400)가 기판(110) 위에 집적되어 있는 경우 게이트선(121a, 121b)이 연장되어 이와 직접 연결될 수 있다.

유지 전극선(131)은 공통 전압(Vcom) 등 소정의 전압을 인가 받으며, 주로 가로 방향으로 뻗어 있다. 각 유지 전극선(131)은 제1 게이트선(121a)과 제2 게이트선(121a, 121b) 사이에 위치하고, 두 게이트선(121a, 121b)으로부터 거의 동일한 거리를 두고 있다. 유지 전극선(131)은 아래위로 뻗은 가지를 통하여 연결되어 있으며, 넓은 면적으로 확장된 확장부로 복수 쌍의 유지 전극(137a, 137b)을 포함한다. 유지 전극(137a, 137b) 각각의 게이트선(121a, 121b)에 인접하게 위치하며, 서로 마주하며 게이트선(121a, 121b)에 대하여 45° 기울어진 경계를 가져 대칭으로 배열된 직각 삼각형 모양을 가진다. 유지 전극선(131)의 모양 및 배치는 여러 형태로 변형될 수 있다.

게이트 도전체(121a, 121b, 131)는 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수도 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 비저항(resistivity)이 낮은 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질, 이를테면 몰리브덴 계열 금속, 크롬, 탄탈륨, 티타늄 등으로 만들어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄(합금) 상부막 및 알루미늄(합금) 하부막과 몰리브덴(합금) 상부막을 들 수 있다. 그러나 게이트 도전체(121a, 121b, 131)는 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

게이트 도전체(121a, 121b, 131)의 측면은 기판(110) 면에 대하여 경사져 있으며 그 경사각은 약 30° 내지 약 80°인 것이 바람직하다.

게이트 도전체(121a, 121b, 131) 위에는 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.

게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polysilicon) 등으로 만들어진 복수의 제1 및 제2 섹형 반도체(154a, 154b)가 형성되어 있다. 제1 및 제2 반도체(154a, 154b)는 각각 제1 및 제2 게이트 전극(124a, 124b) 위에 위치한다.

각각의 제1 반도체(154a) 위에는 한 쌍의 섹형 반도체(ohmic contact)(도시하지 않음)가 형성되어 있고, 각각의 제2 반도체(154b) 위에도 한 쌍의 섹형 저항성 접촉 부재(163b, 165b)가 형성되어 있다. 저항성 접촉 부재(163b, 165b)는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다.

반도체(154a, 154b)와 저항성 접촉 부재(163b, 165b)의 측면 역시 기판(110) 면에 대하여 경사져 있으며 경사각은 30° 내지 80° 정도이다.

저항성 접촉 부재(163b, 165b) 및 게이트 절연막(140) 위에는 복수의 데이터선(data line)(171)과 복수 쌍의 제1 및 제2 드레인 전극(drain electrode)(175a, 175b)을 포함하는 데이터 도전체가 형성되어 있다.

데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121a, 121b) 및 유지 전극선(131)과 교차한다.

또한 각 데이터선(171)은 제1 및 제2 게이트 전극(124a, 124b)을 향하여 각각 뻗은 복수 쌍의 제1 및 제2 소스 전극(source electrode)(173a, 173b)과 다른 층 또는 데이터 구동부(500)와의 접촉을 위하여 면적이 넓은 끝 부분(179)을 포함한다. 데이터 구동 회로가 기판(110) 위에 집적되어 있는 경우, 데이터선(171)이 연장되어 이와 직접 연결될 수 있다.

제1 및 제2 드레인 전극(175a, 175b)은 서로 분리되어 있고 데이터선(171)과도 분리되어 있다.

제1/제2 드레인 전극(175a/175b)은 제1/제2 게이트 전극(124a/124b)을 중심으로 제1/제2 소스 전극(173a/173b)과 마주하며, 넓은 한 쪽 끝 부분(177a/177b)과 막대형인 다른 쪽 끝 부분을 포함한다. 넓은 면적으로 확장되어 직사각형 모양을 이루며 일부는 유지 전극(137a, 137b)와 각각 중첩하는 확장부(177a, 177b)와 이와 연결되어 있으며 제1/제2 게이트 전극(124a/124b)을 향하여 뺀 돌출부(176a, 176b)를 포함하며, 돌출부(176a, 176b)는 각각은 제1 및 제2 소스 전극(173a, 173b)과 마주한다.

제1/제2 게이트 전극(124a/124b), 제1/제2 소스 전극(173a/173b) 및 제1/제2 드레인 전극(175a/175b)은 제1/제2 반도체(154a, 154b)와 함께 제1/제2 박막 트랜지스터(thin film transistor, TFT)(Qa/Qb)를 이루며, 제1/제2 박막 트랜지스터(Qa/Qb)의 채널(channel)은 제1/제2 소스 전극(173a/173b)과 제1/제2 드레인 전극(175a/175b) 사이의 제1/제2 반도체(154a/154b)에 형성된다.

데이터 도전체(171, 175a, 175b)는 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 크롬 또는 몰리브덴 (합금) 하부막과 알루미늄 (합금) 상부막의 이중막, 몰리브덴 (합금) 하부막과 알루미늄 (합금) 중간막과 몰리브덴 (합금) 상부막의 삼중막을 들 수 있다. 그러나 데이터 도전체(171, 175a, 175b)는 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

데이터 도전체(171, 175a, 175b) 또한 그 측면이 기판(110) 면에 대하여 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.

저항성 접촉 부재(163b, 165b)는 그 아래의 반도체(154a, 154b)와 그 위의 데이터 도전체(171, 175a, 175b) 사이에만 존재하며 이들 사이의 접촉 저항을 낮추어 준다. 반도체(154a, 154b)에는 소스 전극(173a, 173b)과 드레인 전극(175a, 175b) 사이를 비롯하여 데이터 도전체(171, 175a, 175b)로 가리지 않고 노출된 부분이 있다.

데이터 도전체(171, 175a, 175b) 및 노출된 반도체(154a, 154b) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 무기 절연물 또는 유기 절연물 따위로 만들어지며 표면이 평탄할 수 있다. 유기 절연물은 4.0 이하의 유전 상수를 가지는 것이 바람직하고, 감광성(photosensitivity)을 가질 수도 있다. 그러나 보호막(180)은 유기막의 우수한 절연 특성을 살리면서도 노출된 반도체(154a, 154b) 부분에 해가 가지 않도록 하부 무기막과 상부 유기막의 이중막 구조를 가질 수 있다.

보호막(180)에는 데이터선(171)의 끝 부분(179)과 제1 및 제2 드레인 전극(175a, 175b)의 확장부(177a, 177b)를 각각 드러내는 복수의 접촉 구멍(contact hole)(182, 185a, 185b)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트선(121a, 121b)의 끝 부분(129a, 129b)을 각각 드러내는 복수의 접촉 구멍(181a, 181b)이 형성되어 있다.

보호막(180) 위에는 복수의 화소 전극(pixel electrode)(191) 및 복수의 접촉 보조 부재(contact assistant)(81a, 81b, 82)가 형성되어 있다. 이들은 ITO 또는 IZO 등의 투명한 도전 물질이나 알루미늄, 은, 크롬 또는 그 합금 등의 반사성 금속으로 만들어질 수 있다.

각 화소 전극(191)은 간극(93)을 통하여 서로 분리되어 있는 한 쌍의 제1 및 제2 부화소 전극(191a, 191b)를 포함하며, 데이터선(171)과 평행한 두 변과 두 변에 대하여 예각 또는 둔각으로 기울어진 평행한 두 변을 가지고 있어 대략 평행 사변형을 이룬다. 간극(93)은 화소 전극(191)의 오른쪽 변에서부터 왼쪽 변으로 45° 사선 방향으로 뻗어 있으며, 화소 전극(191)의 상부 경계와 하부 경계에 대하여 90°를 이룬다.

제1 화소 전극(191a)은 서로 평행하게 마주하고 데이터선(171)과 평행한 두 변과 화소 전극(191)의 상부 변과 간극(92)을 이루는 하부 변 및 이들과 각각 평행한 두 변으로 정의되어 대략 갈매기 모양(chevron)이다. 제1 화소 전극(191a)은 제1 화소 전극(191a)을 가로 방향으로 이등분하는 중심선에 대하여 대칭이며, 화소 전극(191)의 왼쪽 변에 위치하는 제1 절개부(91a)와 이등분 중심선으로 나뉘는 상반부와 하반부를 각각 사선 방향으로 이등분하는 두 제2 절개부(92a, 92b)를 가진다. 제1 절개부(91a)의 경계 및 두 제2 절개부(92a, 92b) 또한 제1 화소 전극(191a)을 가로 방향으로 이등분하는 중심선에 대하여 대칭이며 게이트선(121a, 121b)에 대하여 45° 기울어져 있다.

제2 화소 전극(191b) 또는 제1 화소 전극(191a)와 반대 방향으로 꺾인 대략 갈매기 모양(chevron)이다. 제2 화소 전극(191b)은 화소 전극(191)의 오른쪽 변에 위치하는 제1 절개부(91a)에 평행한 변을 가지는 제3 화소 절개부(91b)와 상부 및 하부에 세로 방향의 경계를 가진다.

이 때, 절개부의 수효 또는 영역의 수효는 화소 전극(191)의 크기, 화소 전극(191)의 가로변과 세로 변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라질 수 있다. 이하에서는 설명의 편의를 위하여 간극(93)도 절개부라고 표현한다.

제1 및 제2 부화소 전극(191a, 191b)은 각각 접촉 구멍(185a, 185b)을 통하여 제1 및 제2 드레인 전극(175a, 175b)과 연결되어 있으며, 제1 및 제2 드레인 전극(175a, 175b)으로부터 데이터 전압을 인가 받는다. 한 쌍의 부화소 전극(191a, 191b)에는 하나의 입력 영상 신호에 대하여 미리 설정되어 있는 서로 다른 데이터 전압이 인가되는데, 그 크기는 부화소 전극(191a, 191b)의 크기 및 모양에 따라 설정될 수 있다. 또한 부화소 전극(191a, 191b)의 면적은 서로 다를 수 있다. 한 예로 제2 부화소 전극(191b)은 제1 부화소 전극(191a)에 비하여 높은 전압을 인가 받으며, 제1 부화소 전극(191a)보다 면적이 작다. 이때, 우수한 시인성을 확보하기 위해 제1 부화소 전극(191a)은 제2 부화소 전극(191b)보다 1-3배의 면적을 가지는 것이 바람직하다.

제1/제2 부화소 전극(191a/191b)과 공통 전극 표시판(200)의 공통 전극(270)은 그 사이의 액정층(3) 부분과 함께 제1/제2 액정 축전기(CLCa/CLCb)를 이루어 박막 트랜지스터(Qa/Qb)가 턴 오프된 후에도 인가된 전압을 유지한다.

제1/제2 부화소 전극(191a/191b)과 연결된 제1/제2 드레인 전극(175a/175b)의 넓은 끝 부분(177a/177b)은 게이트 절연막(140)을 사이에 두고 제1 및 제2 유지 전극(137a, 137b)과 중첩하여 제1/제2 유지 축전기(CSTa/CSTb)를 이루며, 제1/제2 유지 축전기(CSTa/CSTb)는 제1/제2 액정 축전기(CLCa/CLCb)의 전압 유지 능력을 강화한다.

본 발명의 실시예에서는 제1 및 제2 유지 축전기(CSTa, CSTb)를 부화소 전극(191a, 191b)이 꺾이는 선상에 형성함으로써 텍스처(texture)에 의한 휘도 저하 부분을 최대한 이용하여 개구율을 향상시킬 수 있다.

차폐 전극(88)은 공통 전압을 인가 받으며, 데이터선(171)을 따라 뻗어 데이터선(171)을 완전히 덮는다. 차폐 전극(88)은 데이터선(171)과 화소 전극(191) 사이 및 데이터선(171)과 공통 전극(270) 사이의 전자기 간섭을 차단하여 화소 전극(191)의 전압 왜곡 및 데이터선(171)을 따라 흐르는 데이터 전압의 신호 지연을 줄여준다.

접촉 보조 부재(81a, 81b, 82)는 각각 접촉 구멍(181a, 181b, 182)을 통하여 게이트선(121a, 121b)의 끝 부분(129a, 129b) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81a, 81b, 82)는 게이트선(121a, 121b)의 끝 부분(129a, 129b) 및 데이터선(171)의 끝 부분(179)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.

다음, 도 5 내지 도 8을 참고로 하여, 공통 전극 표시판(200)에 대하여 설명한다.

투명한 유리 또는 플라스틱 등으로 만들어진 절연 기판(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 화소 전극(191)과 마주보며 화소 전극(191)과 거의 동일한 모양을 가지는 복수의 개구부(도시하지 않음)를 가진다. 그러나, 차광 부재(220)는 서로 이웃하는 화소 전극(191)의 사이에 대응하는 부분과 박막 트랜지스터 또는 유지 축전기에 대응하는 부분을 포함할 수 있다.

기판(210) 및 차광 부재(220) 위에는 또한 복수의 색필터(230)가 형성되어 있다. 색필터(230)는 차광 부재(230)로 둘러싸인 영역 내에 대부분 존재하며, 화소 전극(191) 열을 따라서 길게 뻗을 수 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.

색필터(230) 및 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성되어 있다. 덮개막(250)은 (유기) 절연물로 만들어질 수 있으며, 색필터(230)가 노출되는 것을 방지하고 평탄면을 제공한다. 덮개막(250)은 생략할 수 있다.

덮개막(250) 위에는 공통 전극(270)이 형성되어 있다. 공통 전극(270)은 ITO, IZO 등의 투명한 도전체 따위로 만들어지며 복수의 절개부(71a, 71b, 72) 집합을 가진다.

하나의 절개부(71b, 71a, 72) 집합은 하나의 화소 전극(191)과 마주 보며 제1 화소 전극(191a)과 중첩하는 제1 및 제2 절개부(71a, 72) 및 제2 화소 전극(191b)과 중첩하는 제3 절개부(71b)를 포함한다. 공통 전극(270)의 제1 내지 제3 절개부(71a, 72, 71b)는 화소 전극(191)의 간극(93)과 평행하게 뻗은 적어도 하나의 사선부를 포함하며, 이러한 사선부 각각은 화소 전극(191)의 인접 절개부(91a, 91b, 92a, 92b, 93) 사이 또는 절개부(91b, 92a)와 이와 평행한 화소 전극(191)의 경계 사이에 배치되어 있다.

제1 및 제3 절개부(71a, 71b)는 중앙 가로부, 한 쌍의 사선부 및 한 쌍의 종단 세로부를 포함한다. 중앙 가로부는 제1 및 제2 화소 전극(191a, 191b)의 중앙 부근에 각각 위치하며, 가로 방향으로 뻗는다. 한 쌍의 사선부 각각은 중앙 가로부의 끝에서부터 제1 및 제2 화소 전극(191a, 191b)의 왼쪽 및 오른쪽 변을 향하여 뻗고 중앙 가로부와 둔각을 이룬다. 종단 세로부는 해당 사선부의 끝에서부터 제1 및 제2 화소 전극(191a, 191b)의 왼쪽 및 오른쪽 변을 따라 변과 중첩하면서 뻗으며 사선부와 둔각을 이룬다.

제2 절개부(72)는 한 쌍의 사선부 및 종단 세로부와 중앙 세로부를 포함한다. 사선부는 대략 제1 화소 전극(191a)의 왼쪽 변에서 위쪽 또는 아래쪽 변을 향하여 뻗는다. 종단 세로부는 사선부의 각 끝에서부터 제1 화소 전극(191a)의 왼쪽 변을 따라 변과 중첩하면서 뻗으며 사선부와 둔각을 이루며, 중앙 세로부는 사선부의 각 끝에서부터 제1 화소 전극(191a)의 오른쪽 변을 따라 변과 중첩하면서 뻗으며 두 사선부를 연결한다.

절개부(71b, 71a, 72)의 수효 또한 설계 요소에 따라 달라질 수 있으며, 차광 부재(220)가 절개부(71b, 71a, 72)와 중첩하여 절개부(71b, 71a, 72) 부근의 빛샘을 차단할 수 있다.

표시판(100, 200)의 안쪽 면에는 배향막(alignment layer)(11, 21)이 도포되어 있으며 이들은 수직 배향막일 수 있다.

표시판(100, 200)의 바깥쪽 면에는 편광자(polarizer)(12, 22)가 구비되어 있는데, 두 편광자(12, 22)의 편광축은 직교하며 이중 한 편광축은 게이트선(121a, 121b)에 대하여 나란한 것이 바람직하다. 반사형 액정 표시 장치의 경우에는 두 개의 편광자(12, 22) 중 하나가 생략될 수 있다.

본 실시예에 따른 액정 표시 장치는 액정층(3)의 지연값을 보상하기 위한 위상 지연막(retardation film)(도시하지 않음)을 더 포함할 수 있다. 위상 지연막은 복굴절성(birefringence)을 가지며 액정층(3)의 위상 지연을 역으로 보상한다.

액정 표시 장치는 편광자(12, 22), 위상 지연막, 표시판(100, 200) 및 액정층(3)에 빛을 공급하는 조명부(backlight unit)(도시하지 않음)를 포함할 수 있다.

액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자는 전기장이 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있다. 따라서 입사광은 직교 편광자(12, 22)를 통과하지 못하고 차단된다.

공통 전극(270)에 공통 전압을 인가하고 화소 전극(191)에 데이터 전압을 인가하여 제1 또는 제2 액정 축전기(CLCa, CLCb)의 양단에 전위차가 생기면 표시판(100, 200)의 표면에 거의 수직인 주 전기장(전계)(primary electric field)이 액정층(3)에 생성된다. [앞으로 화소 전극(PE) 및 공통 전극(CE)을 아울러 "전기장 생성 전극(field generating electrode)"라 한다.] 그러면 액정층(3)의 액정 분자들은 전기장에 응답하여 그 장축이 전기장의 방향에 수직을 이루도록 기울어지며, 액정 분자가 기울어진 정도에 따라 액정층(3)에 입사광의 편광의 변화 정도가 달라진다. 이러한 편광의 변화는 편광자에 의하여 투과율 변화로 나타나며 이를 통하여 액정 표시 장치는 영상을 표시한다.

액정 분자가 기울어지는 각도는 전기장의 세기에 따라 달라지는데, 두 액정 축전기(CLCa, CLCb)의 전압이 서로 다르므로 액정 분자들이 기울어진 각도가 다르고 이에 따라 두 부화소의 휘도가 다르다. 따라서 제1 액정 축전기(CLCa)의 전압과 제2 액정 축전기(CLCb)의 전압을 적절하게 맞추면 측면에서 바라보는 영상이 정면에서 바라보는 영상에 최대한 가깝게 할 수 있으며 이렇게 함으로써 측면 시인성을 향상할 수 있다.

액정 분자들이 기울어지는 방향은 일차적으로 전기장 생성 전극(191, 270)의 절개부(91a, 91b, 92a, 92b, 93, 71b, 71a, 72)와 부화소 전극(191a, 191b)의 변이 주 전기장을 왜곡하여 만들어내는 수평 성분에 의하여 결정된다. 이러한 주 전기장의 수평 성분은 절개부(91a, 91b, 92a, 92b, 93, 71b, 71a, 72)의 변과 부화소 전극(191a, 191b)의 변에 거의 수직이다.

도 4 내지 도 7을 참고하면, 하나의 절개부 집합(91a, 91b, 92a, 92b, 93, 71b, 71a, 72)은 화소 전극(191)을 각각 두 개의 경사진 주 변(major edge)을 가지는 복수의 부영역(sub-area)으로 나누며, 각 부영역의 액정 분자들은 대부분 주 변에 수직인 방향으로 기울어지므로, 기울어지는 방향을 추려보면 대략 네 방향이다. 이와 같이 액정 분자가 기울어지는 방향을 다양하게 하면 액정 표시 장치의 기준 시야각이 커진다.

한편, 부화소 전극(191a, 191b) 사이의 전압 차에 의하여 부차적으로 생성되는 부 전기장(secondary electric field)의 방향은 부영역의 주 변과 수직이다. 따라서 부 전기장의 방향과 주 전기장의 수평 성분의 방향과 일치한다. 결국 부화소 전극(191a, 191b) 사이의 부 전기장은 액정 분자들의 경사 방향의 결정을 강화하는 쪽으로 작용한다.

또한, 화소 전극(191) 사이의 전압 차에 의하여 부차적으로 생성되는 부 전기장을 이용할 수 있어서 투과율 및 액정 분자들의 응답 속도를 향상시킬 수 있고, DCC2나 SDCC2를 사용하여 더욱 향상시킬 수 있다.

액정 분자들의 경사 방향을 결정하기 위한 절개부(91a, 91b, 92a, 92b, 93, 71b, 71a, 72)는 돌기(protrusion)(도시하지 않음)나 함몰부(depression)(도시하지 않음)로 대체할 수 있다. 돌기는 유기물 또는 무기물로 만들어질 수 있고 전기장 생성 전극(191, 270)의 위 또는 아래에 배치될 수 있다.

한편, 공통 전극(270)과 차폐 전극(88)에는 동일한 공통 전압이 인가되므로 둘 사이에는 전기장이 거의 없다. 따라서 공통 전극(270)과 차폐 전극(88) 사이에 위치한 액정 분자들은 초기 수직 배향 상태를 그대로 유지하므로 이 부분에 입사된 빛은 투과되지 못하고 차단된다.

다음, 도 9 내지 도 11 및 앞서 설명한 도 1과 도 2를 참고로 하여 본 발명의 다른 실시예에 따른 액정 표시 장치에 대하여 상세하게 설명한다.

도 9는 본 발명의 다른 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이고, 도 10은 본 발명의 다른 실시예에 따른 액정 표시판 조립체의 배치도이고, 도 11은 도 11의 액정 표시판 조립체를 XI-XI 선을 따라 잘라 도시한 단면도이다.

도 9를 참고하면, 액정 표시 장치의 한 화소는 스위칭 소자(Q), 제1 액정 축전기(CLCC) 및 유지 축전기(CST)를 포함하는 제1 부화소, 제2 액정 축전기(CLCD)를 포함하는 제2 부화소, 그리고 결합 축전기(Ccp)를 포함한다.

스위칭 소자(Q)의 제어 단자는 게이트선(GL)과 연결되어 있고, 입력 단자는 데이터선(DL)과 연결되어 있으며, 출력 단자는 액정 축전기(CLCC), 유지 축전기(CST) 및 결합 축전기(Ccp)와 연결되어 있다. 스위칭 소자(Q)는 게이트선(GL)으로부터의 게이트 신호에 따라 데이터선(DL)으로부터의 데이터 전압을 제1 액정 축전기(CLCC) 및 결합 축전기(Ccp)에 인가하고, 결합 축전기(Ccp)는 이 전압을 그 크기를 바꾸어 제2 액정 축전기(CLCD)에 전달한다.

결합 축전기(Ccp)는 제2 부화소 전극(PEB, 도 2 참조)과 스위칭 소자(Q)의 출력 단자의 일부를 두 단자로 하며, 두 단자 사이의 보호막(도시하지 않음)을 유전체로서 포함한다.

제1 액정 축전기(CLCC)와 유지 축전기(CST)는 스위칭 소자(Q)의 드레인에 연결되어 있으며, 결합 축전기(Ccp)는 스위칭 소자(Q)와 제2 액정 축전기(CLCD) 사이에 연결되어 있다.

그러면 이러한 액정 표시판 조립체의 구조에 대하여 상세하게 설명한다.

본 실시예에 따른 액정 표시판 조립체도 서로 마주하는 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200) 및 이들 두 표시판 사이에 들어 있는 액정층(3)을 포함한다.

본 실시예에 따른 액정 표시판 조립체의 층상 구조는 대개 도 4 내지 도 8에 도시한 액정 표시판 조립체의 층상 구조와 동일하다.

박막 트랜지스터 표시판에 대하여 설명하자면, 절연 기판(110) 위에 복수의 게이트선(121)과 복수의 유지 전극선(131)을 포함하는 복수의 게이트 도전체가 형성되어 있다. 각 게이트선(121)은 아래로 돌출한 게이트 전극(124)과 면적이 넓은 끝 부분(129)을 포함한다. 그 위에는 게이트 절연막(140)이 형성되어 있다. 게이트 절연막(140) 위에는 복수의 섬형 반도체(154)가 형성되어 있고, 그 위에는 섬형 저항성 접촉 부재(163, 165)가 형성되어 있다. 저항성 접촉 부재(163, 165) 및 게이트 절연막(140) 위에는 소스 전극(173) 및 끝 부분(179)을 포함하는 복수의 데이터선(171)과 복수의 드레인 전극(175)을 포함하는 데이터 도전체가 형성되어 있다. 데이터 도전체(171, 175) 및 노출된 반도체(154) 부분 위에는 보호막(180)이 형성되어 있고, 그 위에는 제1 및 제2 부화소 전극(191c, 191d)을 포함하는 복수의 화소 전극(191), 복수의 접촉 보조 부재(81, 82)가 형성되어 있다. 마지막으로 배향막(11)이 도포되어 있다.

공통 전극 표시판(200)에 대하여 설명하자면, 절연 기판 위에 차광 부재, 복수의 색필터(230), 덮개막(250), 절개부(71a, 71b, 72)를 가지는 공통 전극(270), 그리고 배향막(21)이 형성되어 있다.

그러나 도 6 내지 도 8에 도시한 액정 표시판 조립체와 달리, 드레인 전극(175)의 넓은 끝 부분(177)이 데이터선(171)을 따라 연장된 가지(176)를 통하여 제2 부화소 전극(191d) 하부까지 연장되어 중첩하며 앞으로 넓은 끝 부분(177)을 결합 전극이라 한다.

이때, 유지 축전기(CST)와 결합 축전기(Ccp)를 이루는 결합 전극(177)과 유지 전극(137)은 제1 화소 전극(191c)의 굴곡되어 텍스처가 발생하는 영역에 위치하여 화소의 개구율이 감소하는 것을 방지할 수 있다.

본 실시예에서 스위칭 소자(Q)는 게이트선(121)으로부터의 게이트 신호에 따라 데이터선(171)으로부터의 데이터 전압을 제1 액정 축전기(CLCC) 및 결합 축전기(Ccp)에 인가하고, 결합 축전기(Ccp)는 이 전압을 그 크기를 바꾸어 제2 액정 축전기(CLCD)에 전달한다.

유지 전극선(131)에 공통 전압(Vcom)이 인가되고 축전기(CLCC, CST, CLCD, Ccp)와 그 정전 용량을 동일한 도면 부호로 나타낸다고 하면, 제1 액정 축전기(CLCC)에 충전된 전압(Vc)과 제2 액정 축전기(CLCD)에 충전된 전압(Vd)은 다음과 같은 관계를 가진다.

$$V_d = V_c \times [C_{cp} / (C_{cp} + CLCD)]$$

$C_{cp} / (C_{cp} + CLCD)$ 의 값이 1보다 작기 때문에 제2 액정 축전기(CLCD)에 충전된 전압(Vd)은 제1 액정 축전기(CLCC)에 충전된 전압(Vc)에 비하여 항상 작다. 이 관계는 유지 전극선(131)의 전압이 공통 전압(Vcom)이 아니라도 마찬가지로 성립한다.

이와 같은 액정 표시 조립체에서도, 제1 또는 제2 액정 축전기(CLCC, CLCD)의 양단에 전위차가 생기면 표시판(100, 200)의 표면에 거의 수직인 전기장이 생성되며, 앞으로 화소 전극(191)과 공통 전극(270)을 통틀어 전기장 생성 전극이라 한다. 그러면 액정층(3)의 액정 분자들은 전기장에 응답하여 그 장축이 전기장의 방향에 수직을 이루도록 기울어지며, 액정 분자가 기울어진 정도에 따라 액정층(3)에 입사된 빛의 편광의 변화 정도가 달라진다. 이러한 편광의 변화는 편광자(11, 21)에 의하여 투과율 변화로 나타나며 이를 통하여 액정 표시 장치는 영상을 표시한다.

액정 분자가 기울어지는 각도는 전기장의 세기에 따라 달라지는데, 제1 액정 축전기(CLCC)의 전압(Vc)과 제2 액정 축전기(CLCD)의 전압(Vd)이 서로 다르므로 제1 부화소와 제2 부화소에서 액정 분자들이 기울어진 각도가 다르고 이에 따라 두 부화소의 휘도가 다르다. 따라서 제1 액정 축전기(CLCC)의 전압(Vc)과 제2 액정 축전기(CLCD)의 전압(Vd)을 적절하게 맞추면 측면에서 바라보는 영상이 정면에서 바라보는 영상에 최대한 가깝게 할 수 있으며 이렇게 함으로써 측면 시인성을 향상할 수 있다.

제1 액정 축전기(CLCC) 전압(Vc)과 제2 액정 축전기(CLCD) 전압(Vd)의 비율은 결합 축전기(Ccp)의 정전 용량을 변화함으로써 조정할 수 있으며, 결합 축전기(Ccp)의 정전 용량은 제2 부화소 전극(191d) 결합 전극(177)의 중첩 면적과 거리를 조정함으로써 바꿀 수 있다. 제2 액정 축전기(CLCD) 전압(Vd)은 제1 액정 축전기(CLCC) 전압(Vc)의 0.6 내지 0.8배인 것이 바람직하다.

이와는 달리, 제2 액정 축전기(CLCD)의 전압(Vd)을 제1 액정 축전기(CLCC)의 전압(Vc)보다 높일 수도 있는데, 이는 제2 액정 축전기(CLCD)를 공통 전압 등과 같은 소정의 전압으로 사전 충전(precharging)함으로써 가능하다.

공통 전극(270)의 절개부(71a, 71a, 72)와 화소 전극(191)의 변은 주 전기장을 왜곡하여 액정 분자들의 경사 방향을 결정하는 수평 성분을 만들어낸다. 액정 분자들의 경사 방향의 다양화에 따른 액정 표시 장치의 기준 시야각에 대한 설명은 앞에서 설명한 실시예와 동일하므로 상세한 설명은 생략한다.

본 실시예에 따른 효과는 앞서 설명한 실시예의 효과를 포함한다.

도 4 내지 도 8에 도시한 액정 표시판 조립체의 많은 특징들이 도 10 및 도 11에 도시한 액정 표시판 조립체에도 적용될 수 있다.

발명의 효과

이와 같이 화소 전극을 구성하면 화소 전극이 전체적으로 한 번만 꺾이는 구조이므로 개구율도 좋다. 또한 화소 전극 사이의 전압 차에 의하여 부차적으로 생성되는 부 전기장을 이용할 수 있어서 투과율 및 액정 분자들의 응답 속도를 향상시킬 수 있다. 유지 축전기 또는 결합 축전기를 텍스처 영역에 배치하여 높은 개구율을 확보할 수 있다. 액정 분자가 기울어지는 방향을 다양하게 하여 액정 표시 장치의 기준 시야각이 커지고 제1 및 제2 부화소의 전압을 다르게 하면서 적절하게 맞추어 측면 시인성을 향상시킨다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면의 간단한 설명

- 도 1은 본 발명의 실시예에 따른 액정 표시 장치의 블록도이고,
 도 2는 본 발명의 실시예에 따른 액정 표시 장치의 두 부화소에 대한 등가 회로도이고,
 도 3은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이고,
 도 4는 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이고,
 도 5는 본 발명의 한 실시예에 따른 공통 전극 표시판의 배치도이고,
 도 6은 도 4 및 도 5의 두 표시판을 포함하는 액정 표시 장치의 배치도이고,
 도 7 및 도 8은 각각 도 6의 액정 표시 장치를 VII-VII 선 및 VIII-VIII'-VIII " 선을 따라 잘라 도시한 단면도이고,
 도 9는 본 발명의 다른 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이고,
 도 10은 본 발명의 다른 실시예에 따른 액정 표시 장치의 배치도이고,
 도 11은 도 10의 액정 표시 장치를 XI-XI 선을 따라 잘라 도시한 단면도이다.

<도면부호의 설명>

- 12, 22: 편광판 11, 21: 배향막
 71a, 71b, 72, 91a, 91b, 92a, 92b, 93: 절개부
 81a, 81b, 82: 접촉 보조 부재 110, 210: 기판
 121a, 121b, 129a, 129b: 게이트선 124a, 124b: 게이트 전극
 131: 유지 전극선 137a, 137b: 유지 전극
 140: 게이트 절연막 154a, 154b: 반도체
 163a, 165a, 163b, 165b: 저항성 접촉 부재
 171, 179: 데이터선 173a, 173b: 소스 전극
 175a, 175b: 드레인 전극 180: 보호막

181a, 181b, 182, 185a, 185b: 접촉 구멍

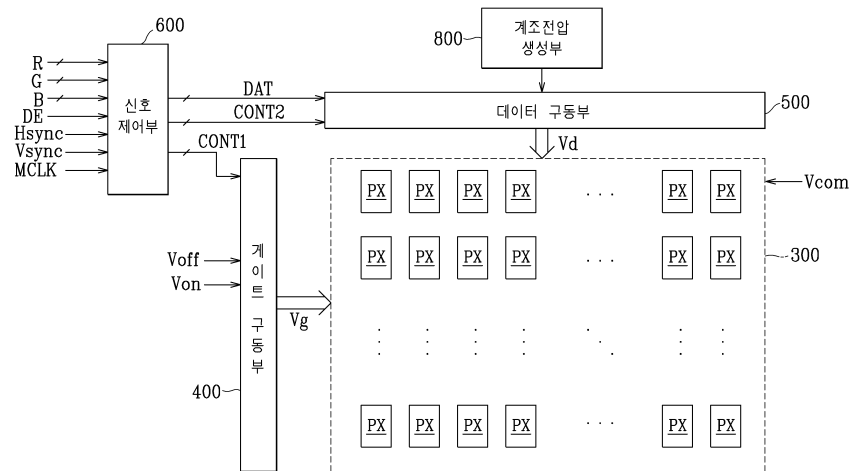
191a, 191b, 191: 화소 전극 220: 차광 부재

230: 색필터 250: 덮개막

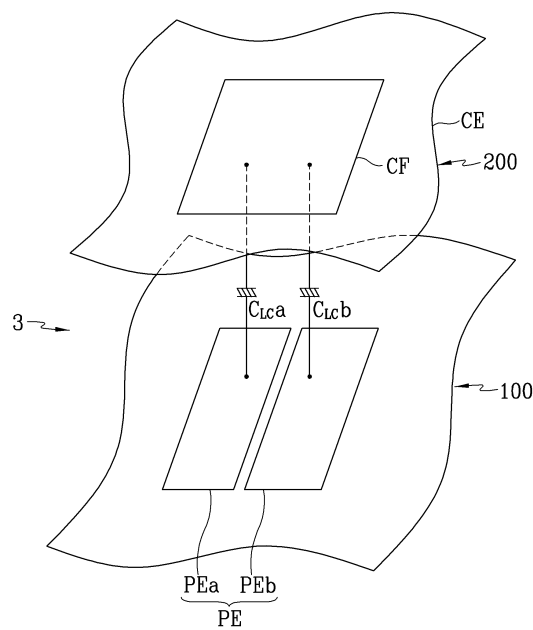
270: 공통 전극

도면

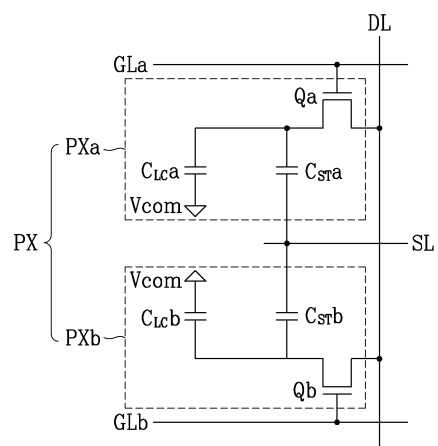
도면1



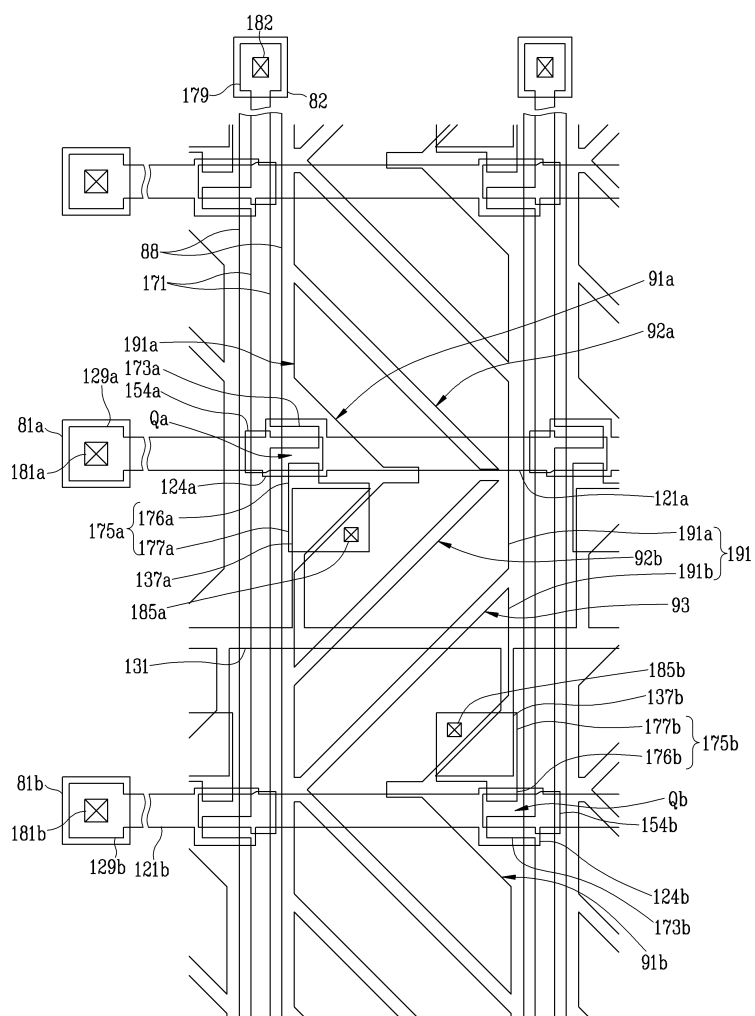
도면2



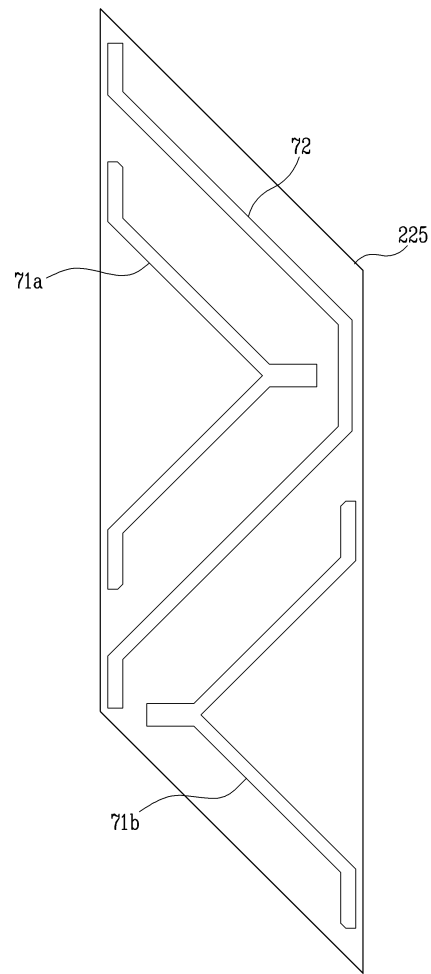
도면3



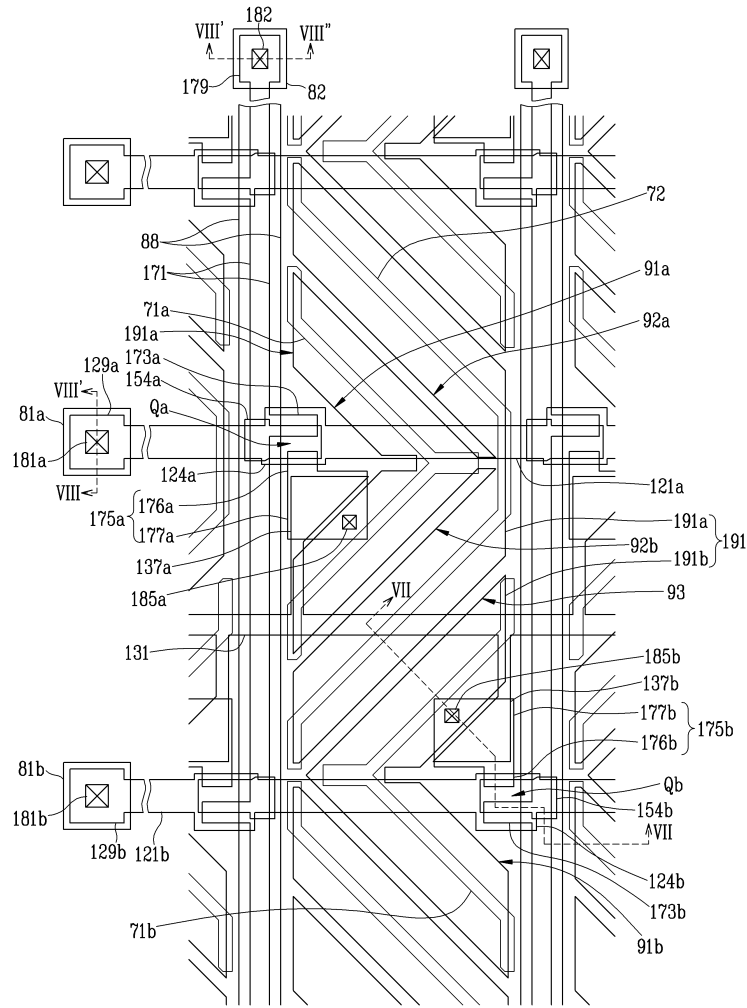
도면4



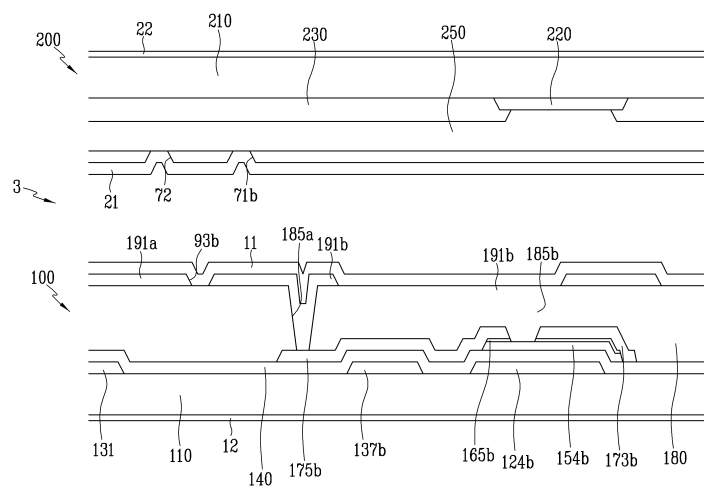
도면5



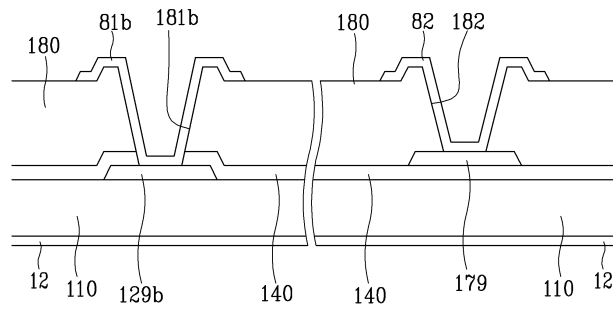
도면6



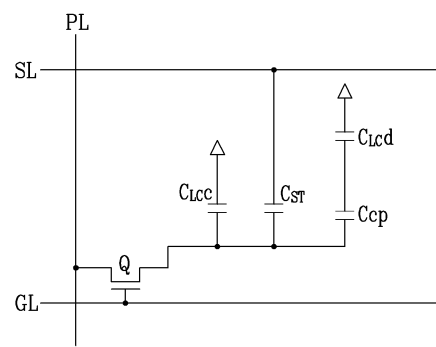
도면7



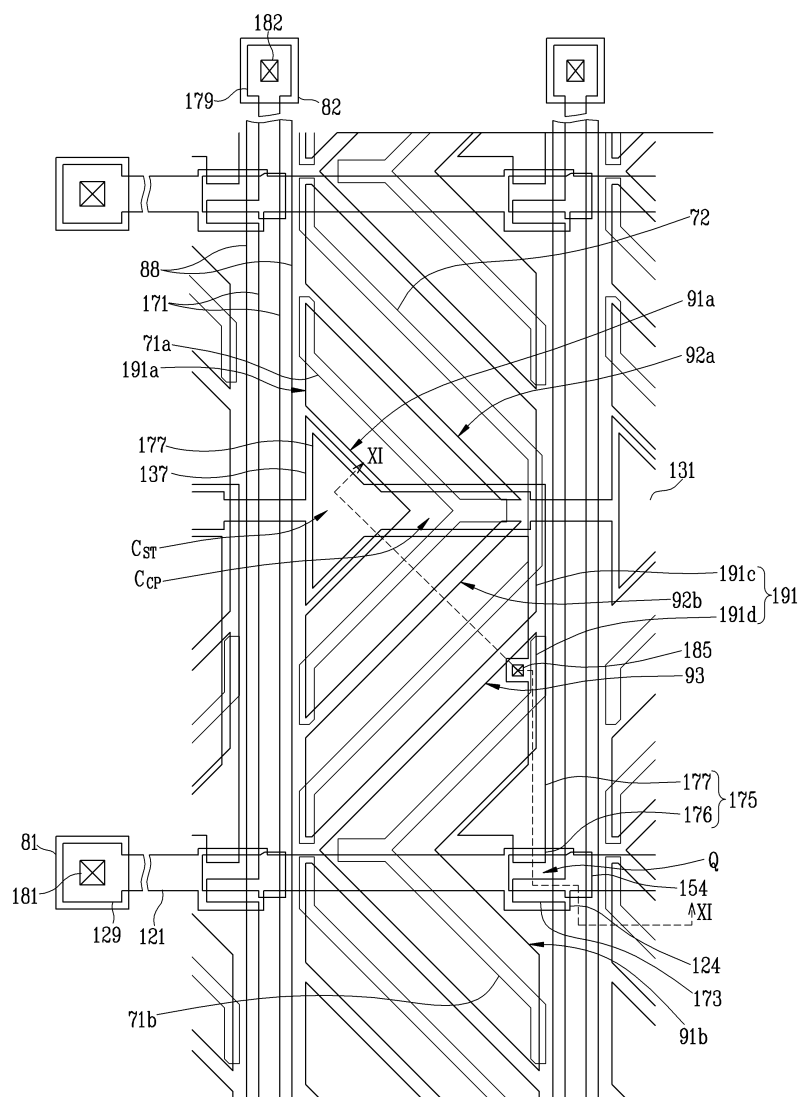
도면8



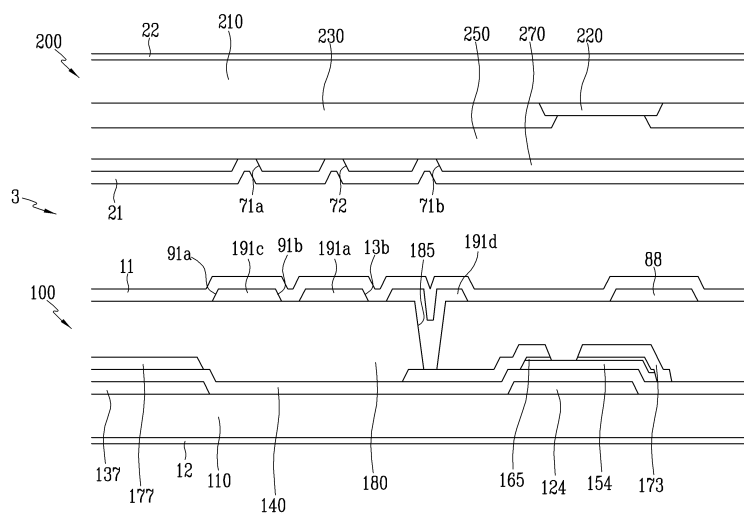
도면9



도면10



도면11



专利名称(译)	液晶显示器		
公开(公告)号	KR1020070016412A	公开(公告)日	2007-02-08
申请号	KR1020050071050	申请日	2005-08-03
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	YOO SEUNG HOO 유승후 UM YOON SUNG 엄윤성 CHANG HAK SUN 창학선 KIM HYUN WUK 김현욱 DO HEE WOOK 도희욱		
发明人	유승후 엄윤성 창학선 김현욱 도희욱		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134309 G02F1/13439 G02F1/136213 G02F1/136286		
外部链接	Espacenet		

摘要(译)

基板上的第一信号线形成在本发明的液晶显示器中。并且形成与第一信号线交叉的第二信号线。形成具有形成的第一和第二子像素电极的像素电极，该第一和第二子像素电极通过连接到第一和第二信号线的薄膜晶体管的间隙分离。形成与像素电极相反方向的公共电极。此时，像素电极分别具有直角三角形的每个其他平行腿。并且直角三角形的平行腿可以是像素电极，它是倾斜角度或锐角的平行四边形。可见度，像素分割，孔径比，纹理，耦合电容。

