

(19)
(12)

(KR)
(A)

(51) 。 Int. Cl. ⁷
G02F 1/1341

(11)
(43)

2002 - 0055600
2002 07 09

(21) 10 - 2002 - 7006780

(22) 2002 05 27

2002 05 27

(86) PCT/JP2001/08414

(87)

WO 2002/27392

(86) 2001 09 27

(87)

2002 04 04

(81) : , , ,

(30) JP - P - 2000 - 00293809 2000 09 27 (JP)

(71) 가 가
가 가 1006

(72) 19 - 401
가 가
가 9 - 14 - 302
가 가 3 - 14
1 - 18 - 33 - 1113
가 3 177 - 101

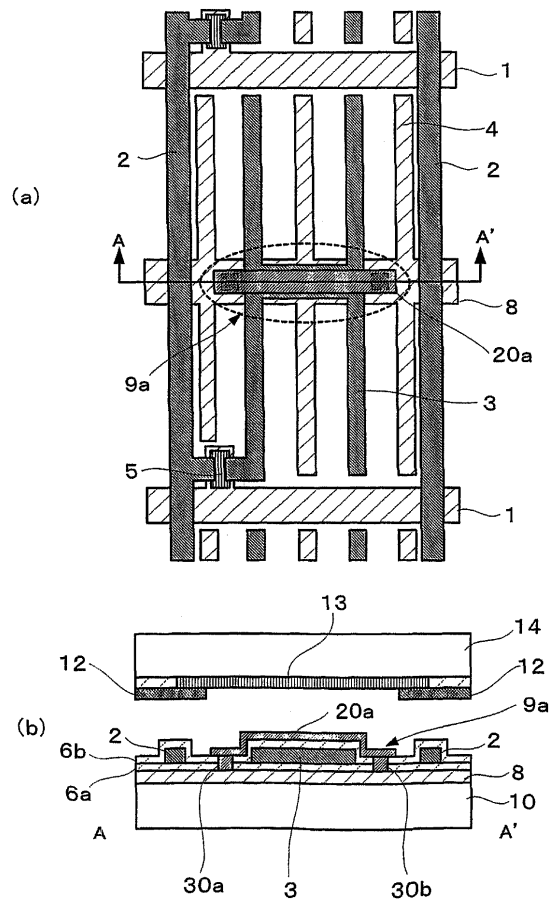
(74)
:

(54)

(3) (10) , 2 (1) 2 (2)
(8) 가 (3) , (I) (5) , 2 (1) (2)
(8) 가 , 가 (3) (8) ,

(4) , (8)
(20a) , (6a, 6b)

(20a) , (8)
(3)



, , IPS(In - Plane - Switching)

(TFT: Thin Film Transistor)

가

, TV,

가

가 2 가 2

가 가

가

가 가

가 가

가 2 가 2

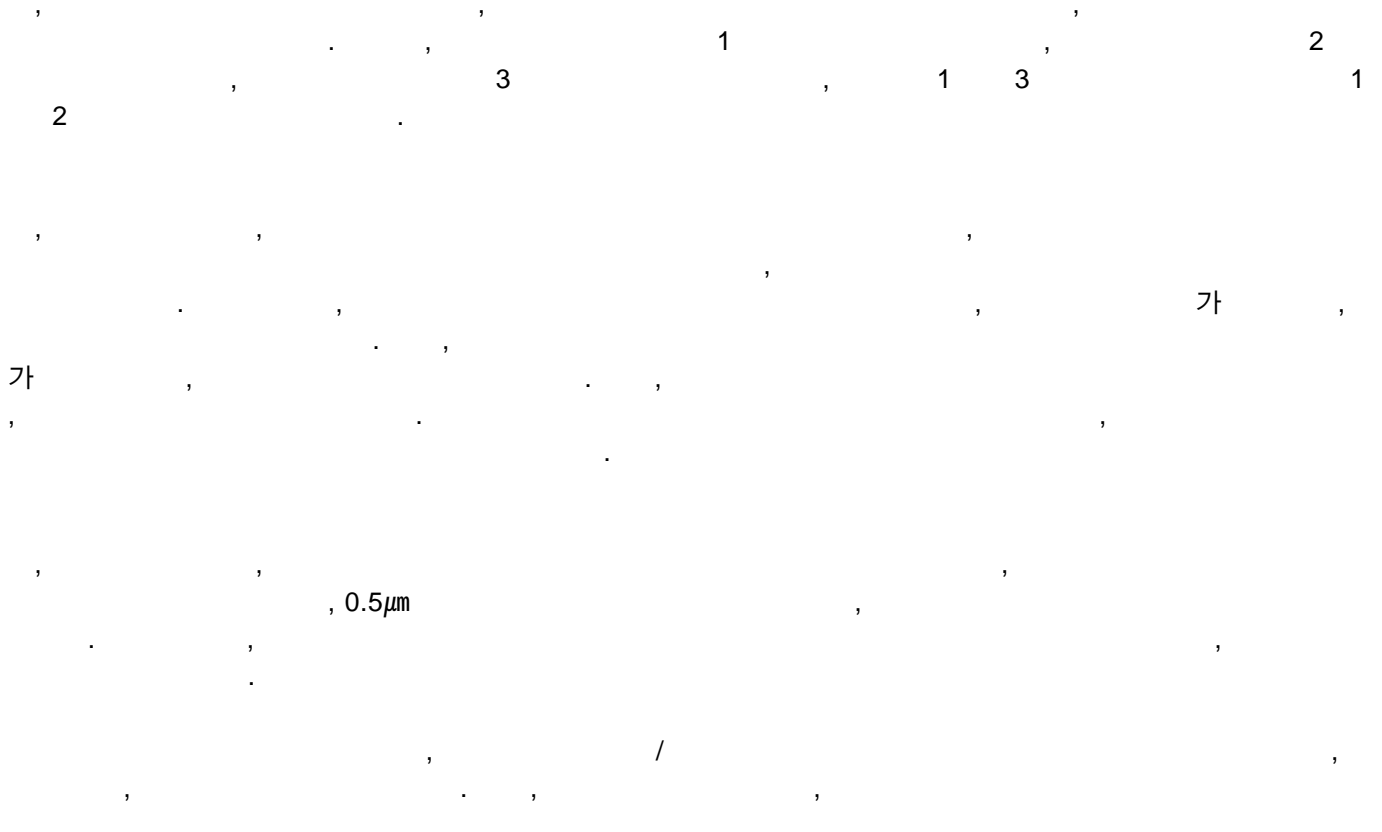
가 가

가 2 가 1

가 가 가

가 가 1 5μm

가



1(a)	1	,
1(b)	A - A'	,
2(a)	2	,
2(b)	B - B'	,
3(a)	3	,
3(b)	C - C'	,
4(a)	4	,
4(b)	D - D'	,
5	4	,
6	4	,
7(a)	5	,
7(b)	E - E'	,
8(a)	6	,
8(b)	F - F'	,
9(a)	7	,
9(b)	G - G'	,

(13)

2 (10, 14)

()
(seal)

) , 가 .

(1)

가,

(2)

가 (1)

가 (2)

(1)

(1)

TFT(5)가

TFT(5)

(2)

가

(3)

(3)

(4)

가

()가

가

TFT(5)가 가 (3)

(9a)

(3)

(20a)

가

(9a)

(8)

(3)

(109)

(2)

2(a)

2

, 2(b)

2(a)

B - B'

2

가

가

1

(4), (10)
(8)

(20b)

(6a)

(1),

(6b)

(2),

(3),

TFT(5)가

6b)

(8)

(81)가

(81)

(6a,

(30c)

(20b)

(3)

(9b)

(20b)

(3)

(6a, 6b)

(8)

9) (9b) , (20b) (8) , (8) (3)
 가 , (10)

(3)

3(a) 3 , 3(b)
 3(a) C - C'

3 1 , 1 , 가 ,
 1 가 .

, 가 (20a) (6c) , (6c) 가 (20d)
 , (20d) (6b, 6c) (30d) (3)
 (20d) , (9c) (8), (3), (20a), 가

, , (9c) , (8) (3) , (3) (20a)
 (20a) 가 (20d) 가 ,

1 2 , . ,

, , 1 , 가 (8) (20d) , , 2
 (3) , ,

, 2 가 (8) , 가 ,

(4)

4(a) 4 , 4(b)
 4(a) D - D'

4 , 1 , (20a) 1
 가 (20a) (15a) ,

, (15a) (20a) , (15a)
 가 가 , (15a) TFT(5) ,
 TFT .

5 , . .
 0 , , TFT , (15a) 가 , 가 ,

(15a) 가 , 0 , , TFT .

iNx) (15a) , 6 (22a) , 1 (6b) , CVD (S
 , TFT(5) 가 , TFT(5) (15a) TFT(5) (20a)
 ,

(5)

7(a) 5 , 7(b)
 7(a) E - E' . .

1 , 5
 1 가 .

(6a) (1) (8) , (10)
 (2) (3) , (6b)
 (20a) (4) , (20a)
 (30a, 30b) (8)

1 (9)
 , (3) (4) , (1) (6a, 6b)
 가 (3) , (3) (4) (1)
 가 (3) (4) (1)

(3) (4) (1) , 7(a) 2
 (4) 가 (12) (1) 가 1 μ m (3)
 (1) 가 5 μ m

(6)

8(a) 6 , 8(b)
 8(a) F - F' .

5 (20a) (4) (6b)
 , 6 (6b) 5 가 (22b) (20a)
 (4)

(2) , (4) (4) (2) 가 , 가 , (14) , 가 .

(4) , 4 , 8(a) 2 , (20a) 가 (4) (15b) , 가 , (14) (14) 가 , TFT(5) , 8(a) TFT(5) (1) .

(22b) , (1) (4) , , 0.5 μ m (22b) , 3 μ m 가 , 가 ,

(7)

9(a) 6 , 9(b) 9(a) G - G' .

11 12 (4) (8) (8) (8) (8) , , (가 3) , 7 , (4) , , (가

(6a) (1) (8) , (10) , , (4) , (6a) (2), (3) (4) , (3) (4) , (6a) (30e) (8) (3) (8) (9d)가 .

(3) (4) (1) , 5 가 가 , (3) (4) (1) , (14) 가 (1) 가 , 5 1 5 μ m (3) (4)

(8)

10(a) 8 , 10(b) 10(a) H - H' .

7 , (3) (4) (2) , 8 , (3) (4) (22c) (2) , 7 가 .

(10) (1) (8) (6a) (2) TFT(5) , (22c) (3) (4) , (30f) (3) (3) .

2) (4) (4) 가 (2) (14) (

가 , .

4 , 10(a) 2 (3) (4)

(15c) , 가 .

(14) , .

(3) (3) (4) , ,

(3) (4) .

()

가 ,

ITO(Indium - Tin - Oxide)

가 ,

가 .

(57)

1.

2

2

가

2

가

2.

1

,

가

,

가

,

3.

1

,

,

,

,

,

가

4.

1

,

,

5.

,

,

2

,

2

가

2

,

가

6.

5

,

가

,

가

,

가

7.

,

,

,

,

,

2

2

,

가

2

,

가

,

,

가

8.

7

,

,

가

9.

7

,

10.

9 , , 가

11.

10 , 가,

12.

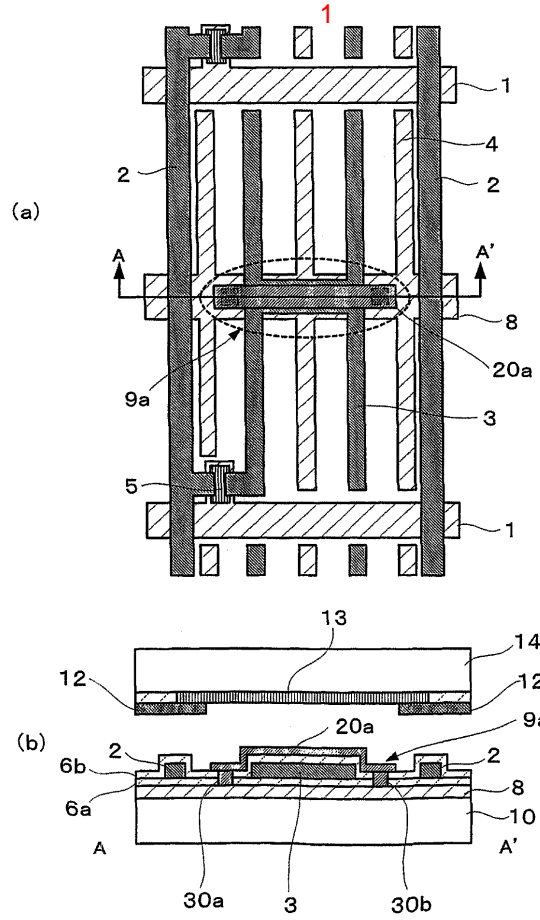
9 , , 0.5 μ m

13.

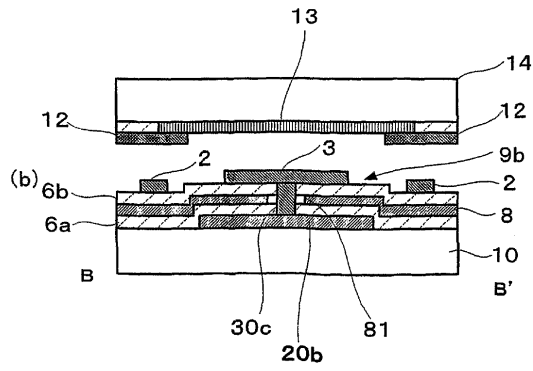
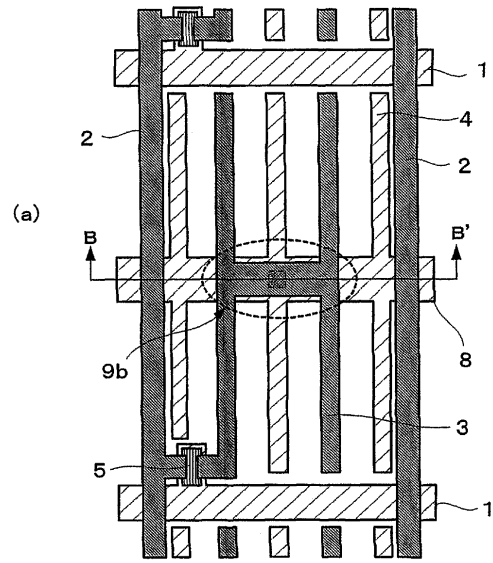
1 , 5 7 , /

14.

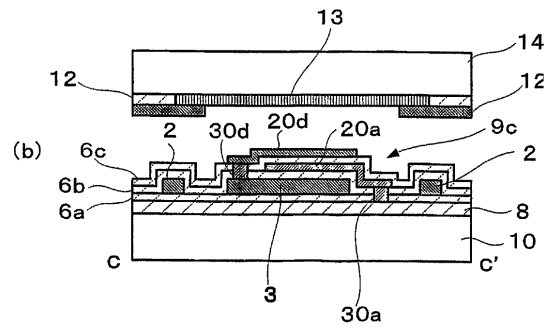
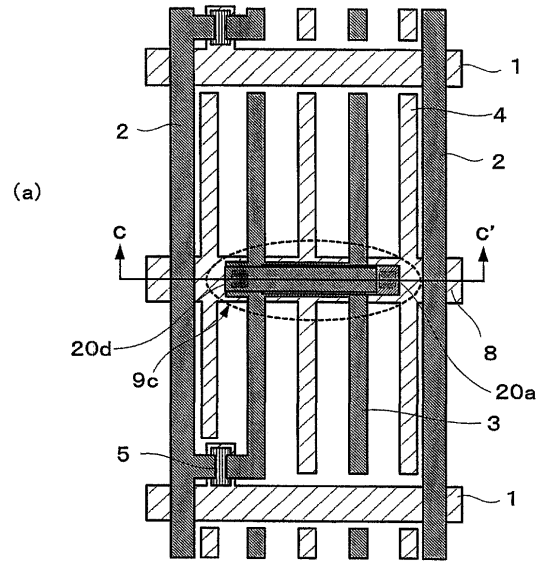
1 5 ,



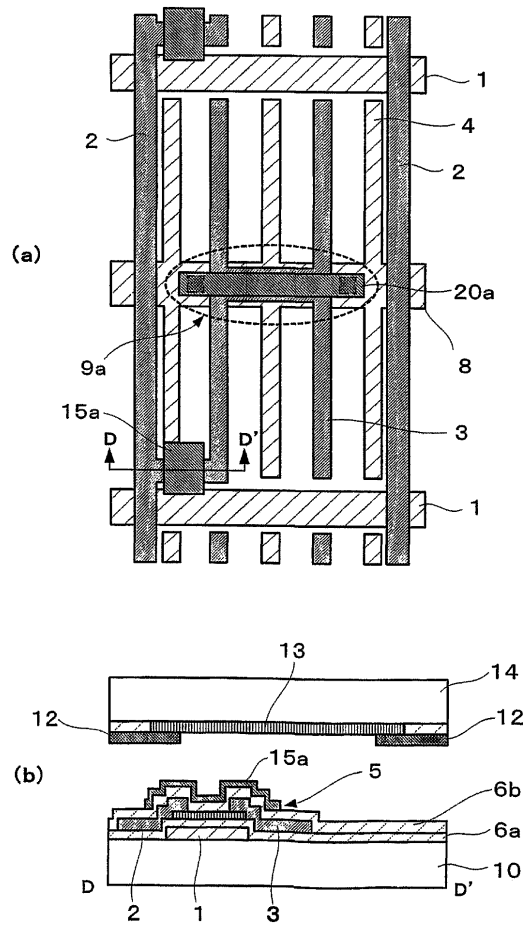
2



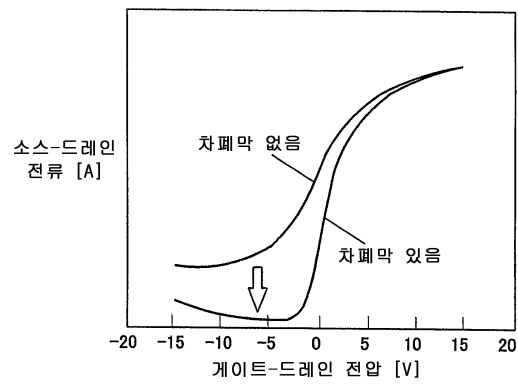
3



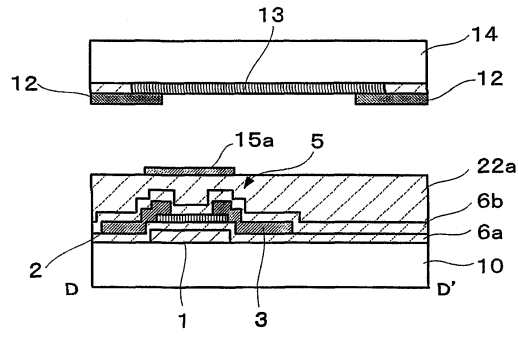
4



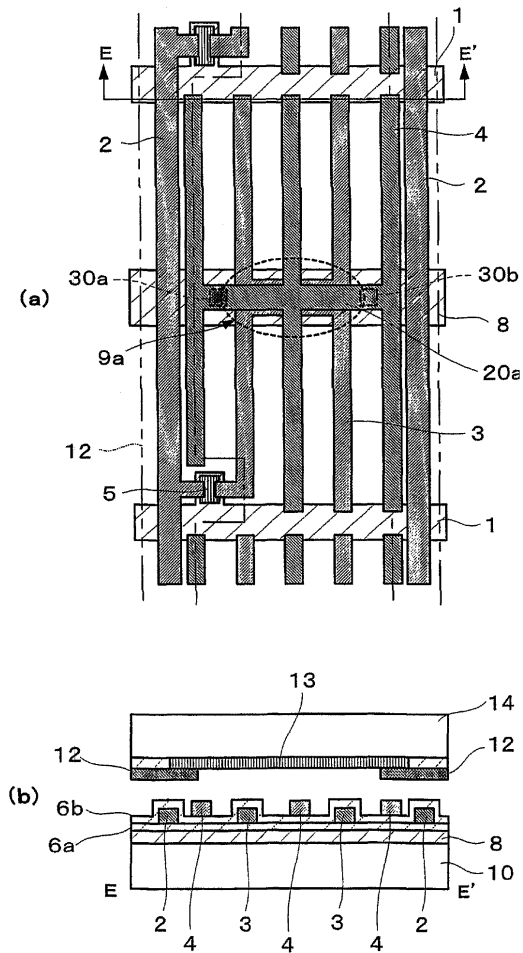
5



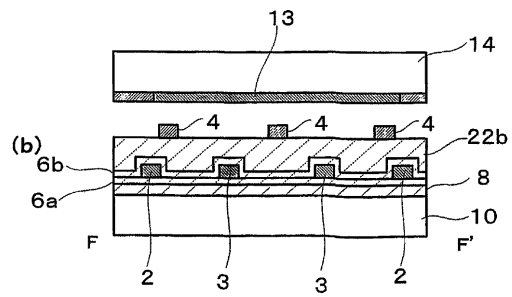
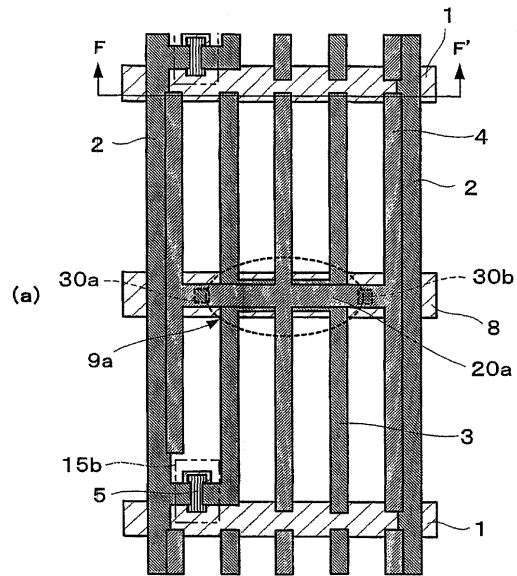
6



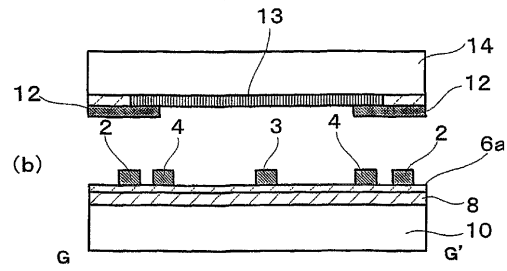
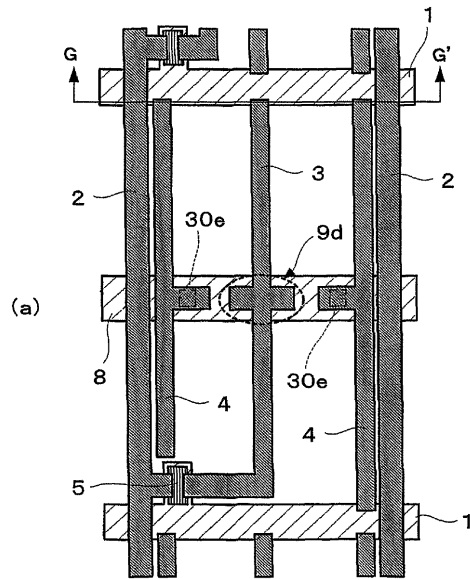
7



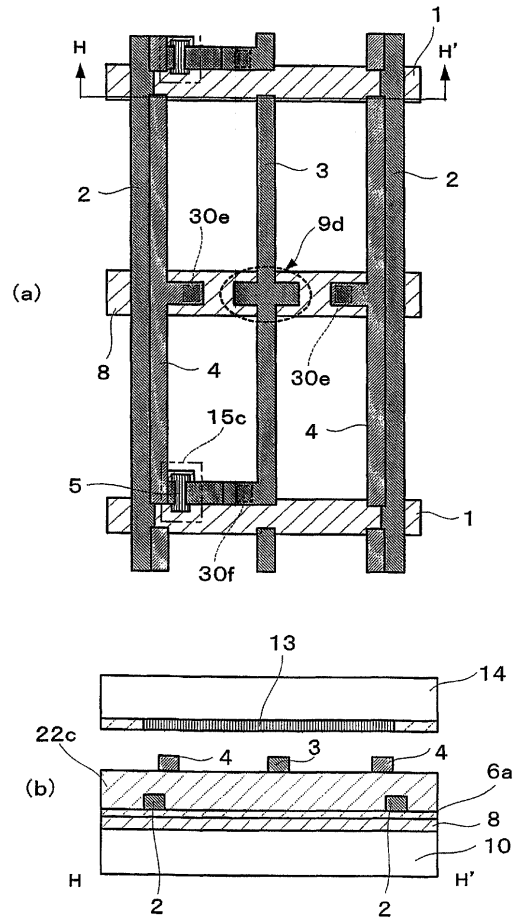
8



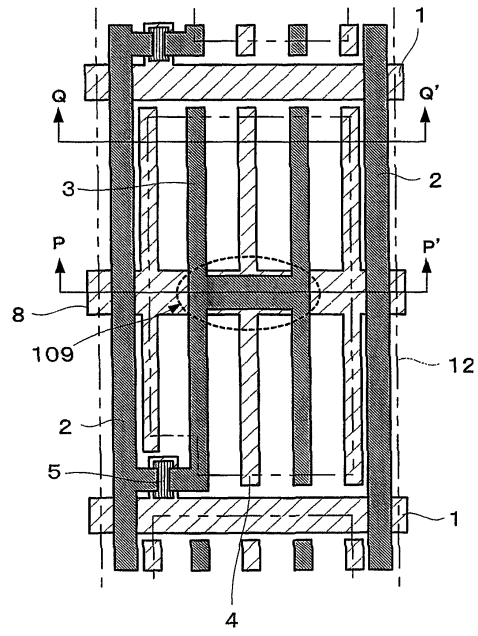
9



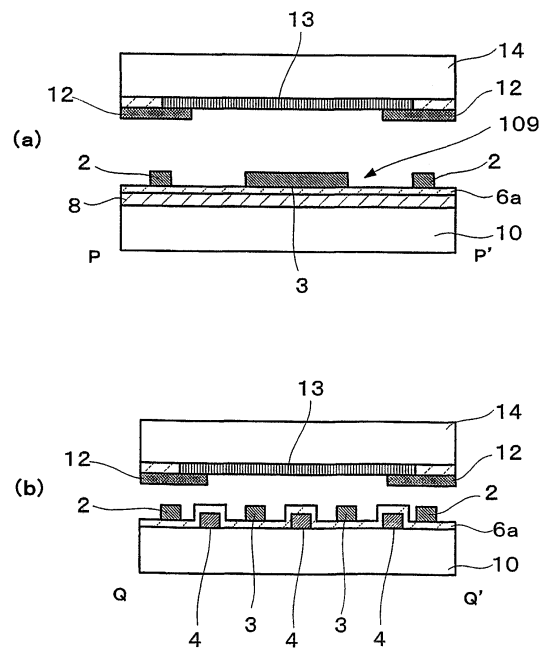
10



11



12



专利名称(译)	液晶显示器		
公开(公告)号	KR1020020055600A	公开(公告)日	2002-07-09
申请号	KR1020027006780	申请日	2001-09-27
申请(专利权)人(译)	松下电器产业株式会社		
当前申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	KIMURA MASANORI 기무라마사노리 KUMAGAWA KATSUHIKO 구마가와가츠히코 FUKAMI TETSUO 후카미데츠오 YAMAKITA HIROYUKI 야마키타히로유키 ASADA SATOSHI 아사다사토시		
发明人	기무라마사노리 구마가와가츠히코 후카미데츠오 야마키타히로유키 아사다사토시		
IPC分类号	G02F1/1343 G02F1/1362 G02F1/1341		
CPC分类号	G02F1/134363 G02F1/136213		
代理人(译)	KIM, CHANG SE		
优先权	2000293809 2000-09-27 JP		
其他公开文献	KR100481608B1		
外部链接	Espacenet		

摘要(译)

阵列基板10包括像素电极3，像素电极3布置在由两个相邻的栅极布线1和相邻的两个源极布线2和像素电极3限定的相应区域中，所述两个源极布线2和像素电极3布置在由相邻的两个源极布线2限定的区域中，开关元件5，用于根据施加的信号电压切换从源极布线2施加到像素电极3的电压，以及形成在相邻的两个栅极布线1之间的公共布线8，如图1-1所示，电连接到公共布线8并产生用于驱动像素电极3和施加电压的像素电极3之间的液晶的电场，并且存储电容器电极20a电连接到公共布线8.公共布线8和存储电容器电极20a通过绝缘层6a和6b彼此电连接。并且层叠以便将像素电极(3)的至少一部分夹在中间。

