



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2010년03월08일  
(11) 등록번호 10-0945581  
(24) 등록일자 2010년02월25일

(51) Int. Cl.

G09G 3/36 (2006.01)

(21) 출원번호 10-2003-0040684  
(22) 출원일자 2003년06월23일  
    심사청구일자 2008년06월05일  
(65) 공개번호 10-2005-0000105  
(43) 공개일자 2005년01월03일

(56) 선행기술조사문헌

JP03091300 B2\*

KR1019930002912 B1\*

\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

문승환

경기도 용인시 수지읍 상현리 현대 1-PARK 6차 아파트 20  
5동 1504호 (만현마을)

(74) 대리인

팬코리아특허법인

전체 청구항 수 : 총 14 항

심사관 : 이성현

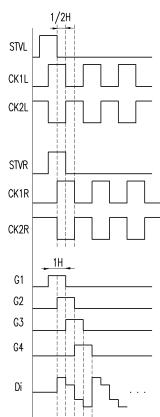
(54) 액정 표시 장치 및 그 구동 방법

### (57) 요 약

본 발명은 액정 표시 장치 및 그 구동 방법에 관한 것으로서, 특히 게이트 구동부를 집적할 수 있는 액정 표시 장치 및 그 구동 방법에 관한 것이다.

이러한 과제를 해결하기 위한 본 발명의 한 실시예에 따른 액정 표시 장치는 행렬 형태로 배열되어 있는 복수의 스위칭 소자를 포함하는 화소, 상기 스위칭 소자에 연결되어 있으며, 홀수 번째 게이트선과 짝수 번째 게이트선이 한 쌍을 이루어 제1 및 제2 게이트 온 신호를 각각 전달하는 복수의 게이트선, 그리고 상기 스위칭 소자에 연결되어 있으며 데이터 전압을 전달하는 복수의 데이터선을 포함하며, 상기 스위칭 소자 중 동일한 데이터선의 양쪽에 각각 연결되어 있는 제1 및 제2 스위칭 소자는 상기 홀수 번째 게이트선과 짝수 번째 게이트선에 각각 연결되어 있으며, 외부로부터 영상 데이터를 수신하여 홀수 번째 데이터와 짝수 번째 데이터로 분리한 후 일정 시간 간격으로 출력하는 신호 제어부, 상기 제1 게이트 온 신호를 상기 제1 스위칭 소자에 인가하는 제1 게이트 구동부와 상기 제2 게이트 온 신호를 상기 제2 스위칭 소자에 인가하는 제2 게이트 구동부를 포함하는 게이트 구동부, 그리고 상기 데이터선에 데이터 전압을 인가하는 데이터 구동부를 더 포함하며, 상기 제1 및 제2 게이트 온 신호가 소정 시간 동안 중첩된다. 이런 방식으로, 다결정 규소에 비하여 상대적으로 느린 전자 이동도를 감안하여 구동을 함으로써, 게이트 구동부를 액정 표시판 조립체에 집적할 수 있다.

대 표 도 - 도5



## 특허청구의 범위

### 청구항 1

행렬 형태로 배열되어 있는 복수의 스위칭 소자를 포함하는 회소,

상기 스위칭 소자에 연결되어 있으며, 홀수 번째 게이트선과 짝수 번째 게이트선이 한 쌍을 이루어 제1 및 제2 게이트 온 신호를 각각 전달하는 복수의 게이트선, 그리고

상기 스위칭 소자에 연결되어 있으며 데이터 전압을 전달하는 복수의 데이터선,

을 포함하며,

상기 스위칭 소자 중 동일한 데이터선의 양쪽에 각각 연결되어 있는 제1 및 제2 스위칭 소자는 상기 홀수 번째 게이트선과 짝수 번째 게이트선에 각각 연결되어 있으며,

외부로부터 영상 데이터를 수신하여 두 그룹으로 분리한 후 일정 시간 간격으로 출력하는 신호 제어부,

상기 제1 게이트 온 신호를 상기 제1 스위칭 소자에 인가하는 제1 게이트 구동부와 상기 제2 게이트 온 신호를 상기 제2 스위칭 소자에 인가하는 제2 게이트 구동부를 포함하는 게이트 구동부, 그리고

상기 데이터선에 데이터 전압을 인가하는 데이터 구동부

를 더 포함하고,

상기 신호 제어부는 각각 복수의 신호로 이루어진 제1 제어 신호군과 제2 제어 신호군을 포함하는 제어 신호를 생성하며,

상기 제1 제어 신호군은 상기 제1 게이트 구동부에 인가되고, 이어 1/2 H가 지난 후 상기 제2 제어 신호군이 상기 제2 게이트 구동부에 인가되는

액정 표시 장치.

### 청구항 2

제1항에서,

상기 신호 제어부는 상기 영상 데이터를 홀수 번째 데이터와 짝수 번째 데이터로 분리하는 액정 표시 장치.

### 청구항 3

제1항에서,

상기 제1 및 제2 게이트 온 신호가 소정 시간 동안 중첩되는 액정 표시 장치.

### 청구항 4

제3항에서,

상기 소정 시간은 1H의 반주기인 액정 표시 장치.

### 청구항 5

삭제

### 청구항 6

제1항에서,

상기 제1 및 제2 제어 신호군은 각각 수직 동기 시작 신호(STV) 및 복수의 클록 신호를 포함하는 액정 표시 장치.

### 청구항 7

제6항에서,

상기 복수의 클록 신호는 제1 및 제2 클록 신호를 포함하고,  
상기 제1 및 제2 클록 신호의 주기는 2H이며 위상이 서로 반대인  
액정 표시 장치.

#### 청구항 8

제1항에서,  
상기 스위칭 소자는 비정질 규소로 이루어진 액정 표시 장치.

#### 청구항 9

제8항에서,  
상기 제1 및 제2 게이트 구동부는 상기 스위칭 소자와 동일한 기판 상에 형성되는 액정 표시 장치.

#### 청구항 10

제8항에서,  
상기 제1 및 제2 게이트 구동부는 상기 스위칭 소자가 형성될 때 같이 형성되는 액정 표시 장치.

#### 청구항 11

제1항에서,  
상기 제1 및 제2 스위칭 소자에 인가되는 상기 데이터 전압의 극성이 서로 반대인 액정 표시 장치.

#### 청구항 12

제1항에서,  
상기 화소는 행렬 형태로 배열되는 적색, 녹색 및 청색 화소를 포함하고,  
동일한 열에 속하는 동일 색상의 화소에 포함되는 스위칭 소자는 동일한 게이트 구동부에 연결되는  
액정 표시 장치.

#### 청구항 13

제1 게이트 온 신호를 전달하는 훌수 번째 게이트선과 제2 게이트 온 신호를 전달하는 짹수 번째 게이트선에 각각 연결된 제1 게이트 구동부 및 제2 게이트 구동부, 데이터 전압을 전달하는 복수의 데이터선, 상기 데이터선에 연결되며 양쪽에 각각 위치하는 복수의 제1 및 제2 스위칭 소자를 포함하는 액정 표시 장치의 구동 방법으로서,

제어 신호 및 복수의 클록 신호를 상기 제1 게이트 구동부에 먼저 인가하고, 1 수평 주기(1H)의 반주기 후 상기 제2 게이트 구동부에 각각 인가하는 단계,

상기 제1 게이트 온 신호를 상기 제1 스위칭 소자에 공급하고, 1H의 반주기 후 상기 제2 게이트 온 신호를 상기 제2 스위칭 소자에 공급하는 단계, 그리고

해당하는 데이터 전압을 상기 제1 및 제2 스위칭 소자에 각각 인가하는 단계  
를 포함하며,

상기 제1 및 제2 게이트 온 신호는 각각 1H 동안 인가되는  
액정 표시 장치의 구동 방법.

#### 청구항 14

제13항에서,  
상기 제1 및 제2 게이트 온 신호는 소정 시간 동안 중첩되는 액정 표시 장치의 구동 방법.

## 청구항 15

제14항에서,

상기 소정 시간은 1H의 반주기인 액정 표시 장치의 구동 방법.

## 명세서

### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

- [0007] 본 발명은 액정 표시 장치 및 그 구동 방법에 관한 것이다.
- [0008] 일반적인 액정 표시 장치는 두 표시판과 그 사이에 들어 있는 유전율 이방성(dielectric anisotropy)을 갖는 액정층을 포함한다. 액정층에 전기장을 인가하고, 이 전기장의 세기를 조절하여 액정층을 통과하는 빛의 투과율을 조절함으로써 원하는 화상을 얻는다. 이러한 액정 표시 장치는 휴대가 간편한 평판 표시 장치(flat panel display, FPD) 중에서 대표적인 것으로서, 이 중에서도 박막 트랜지스터(thin film transistor, TFT)를 스위칭 소자로 이용한 TFT-LCD가 주로 이용되고 있다.
- [0009] TFT-LCD는 행렬의 형태로 배열되며 스위칭 소자를 포함하는 복수의 화소를 포함한다. 각 화소는 스위칭 소자를 통하여 영상 신호에 해당하는 데이터 전압을 선택적으로 받아들인다. TFT-LCD는 또한 스위칭 소자에 연결된 복수의 게이트선과 복수의 데이터선을 포함하며, 각 게이트선은 스위칭 소자를 각각 턴온시키는 게이트 온 전압을 전달하고, 각 데이터선은 턴온된 스위칭 소자를 통하여 각 화소에 데이터 전압을 전달한다.
- [0010] 이러한 TFT-LCD는 또한 게이트선에 게이트 온 전압을 인가하는 게이트 구동부와 데이터선에 화상 신호를 인가하는 데이터 구동부 및 이들을 제어하는 신호 제어부를 포함한다.
- [0011] 게이트 구동부는 신호 제어부로부터의 수직 동기 시작 신호에 따라 게이트 온 전압의 출력력을 시작하여 일렬로 배열된 게이트선에 차례로 게이트 온 전압을 인가한다.

#### 발명이 이루고자 하는 기술적 과제

- [0012] 한편, 이러한 TFT-LCD에서, TFT의 재료로서 비정질 또는 다결정 규소가 사용되고 있다.
- [0013] 다결정 규소(poly silicon) TFT-LCD는 전자 이동도가 높아 구동부를 유리 기판에 용이하게 접적할 수 있지만, 비정질 규소(amorphous silicon: "a-Si") TFT-LCD는 낮은 전자 이동도로 인하여 액정 표시판 조립체에는 화소만 구비하고 구동 IC를 별도로 제작하여 유리 기판 상에 탑재하여 사용한다.
- [0014] 예를 들면, XGA급 해상도를 구현하고자 한다면 1024\*3\*768개의 부화소(subpixel)를 구동하여야 하므로, 384채널의 데이터 구동 IC 8개와 256채널의 게이트 구동 IC 3개를 사용하거나, 384채널의 데이터 구동 IC 4개와 256채널 게이트 구동 IC 6개를 사용할 수 있다. 여기서, 후자의 경우에는 게이트선의 피치(pitch)가 데이터선 피치의 약 3배이므로, 게이트 구동부를 이루는 게이트 구동 IC를 한 쪽에 탑재할 수 없어 양쪽에 탑재하여 구동하는 듀얼 뱅크 구동을 하게 된다.
- [0015] 이 때, 듀얼 뱅크 구동의 경우에는 싱글 뱅크 구동에 비하여 게이트선이 2배로 증가하고 그 만큼 게이트 구동부를 이루는 시프트 레지스터(shift register)의 시프트 속도도 2배가 되어야 하는 문제점이 있으며, 특히 a-Si TFT로 게이트 구동부를 접적한 경우에는 더욱 큰 문제점이 된다.
- [0016] 이에 본 발명이 이루고자 하는 기술적 과제는 상기와 같은 문제점을 해결함과 동시에, 데이터 구동 IC의 수효율을 줄여 원가를 절감할 수 있는 방법을 제공하는데 있다.

#### 발명의 구성 및 작용

- [0017] 이러한 기술적 과제를 이루기 위한 본 발명의 한 실시예에 따른 액정 표시 장치는 행렬 형태로 배열되어 있는 복수의 스위칭 소자를 포함하는 화소, 복수의 게이트선 및 데이터선을 포함하고 있다. 상기 복수의 게이트선은 상기 스위칭 소자에 연결되어 있으며, 홀수 번째 게이트선과 짝수 번째 게이트선이 한 쌍을 이루어 제1 및 제2

게이트 온 신호를 각각 전달하며 상기 데이터선은 상기 스위칭 소자에 연결되어 있으며 데이터 전압을 전달한다. 여기서, 상기 스위칭 소자 중 동일한 데이터선의 양쪽에 각각 연결되어 있는 제1 및 제2 스위칭 소자는 상기 훌수 번째 게이트선과 짹수 번째 게이트선에 각각 연결되어 있다. 또한, 신호 제어부, 게이트 구동부 및 데이터 구동부를 더 포함하고 있으며, 상기 신호 제어부는 외부로부터 영상 데이터를 수신하여 두 그룹으로 분리한 후 일정 시간 간격으로 출력하고, 상기 게이트 구동부는 상기 제1 게이트 온 신호를 상기 제1 스위칭 소자에 인가하는 제1 게이트 구동부와 상기 제2 게이트 온 신호를 상기 제2 스위칭 소자에 인가하는 제2 게이트 구동부를 포함하며, 상기 데이터 구동부는 상기 데이터선에 데이터 전압을 인가한다. 여기서, 상기 신호 제어부는 상기 영상 데이터를 훌수 번째 데이터와 짹수 번째 데이터로 분리할 수 있다.

[0018] 또한, 상기 제1 및 제2 게이트 온 신호가 소정 시간 동안 중첩되는데, 상기 소정 시간은 1H의 반주기인 것이 바람직하다.

[0019] 한편, 상기 신호 제어부는 각각 복수의 신호로 이루어진 제1 제어 신호군과 제2 제어 신호군을 포함하는 제어 신호를 생성하며, 상기 제1 제어 신호군은 상기 제1 게이트 구동부에 인가되고, 이어 1/2 H가 지난 후 상기 제2 제어 신호군이 상기 제2 게이트 구동부에 인가되는 것이 바람직하다. 여기서, 상기 제1 및 제2 제어 신호군은 각각 수직 동기 시작 신호(STV) 및 복수의 클록 신호를 포함하며, 더욱이 상기 복수의 클록 신호는 제1 및 제2 클록 신호를 포함하고, 상기 제1 및 제2 클록 신호의 주기는 2H이며 위상이 서로 반대인 것이 바람직하다.

[0020] 상기 스위칭 소자는 비정질 규소로 이루어질 수 있으며, 상기 제1 및 제2 게이트 구동부는 상기 스위칭 소자와 동일한 기판 상에 형성될 수 있으며, 또한, 상기 스위칭 소자가 형성될 때 같이 형성되는 것이 바람직하다.

[0021] 상기 제1 및 제2 스위칭 소자에 인가되는 상기 데이터 전압의 극성이 서로 반대인 것이 바람직하다.

[0022] 상기 화소는 행렬 형태로 배열되는 적색, 녹색 및 청색 화소를 포함하고, 동일한 열에 속하는 동일 색상의 화소에 포함되는 스위칭 소자는 동일한 게이트 구동부에 연결되는 것이 바람직하다.

[0023] 본 발명의 다른 실시예에 따르면, 제1 게이트 온 신호를 전달하는 훌수 번째 게이트선과 제2 게이트 온 신호를 전달하는 짹수 번째 게이트선에 각각 연결된 제1 게이트 구동부 및 제2 게이트 구동부, 데이터 전압을 전달하는 복수의 데이터선, 상기 데이터선에 연결되며 양쪽에 각각 위치하는 복수의 제1 및 제2 스위칭 소자를 포함하는 액정 표시 장치의 구동 방법은, 제어 신호 및 복수의 클록 신호를 상기 제1 게이트 구동부에 먼저 인가하고, 1 수평 주기(1H)의 반주기 후 상기 제2 게이트 구동부에 각각 인가하는 단계, 상기 제1 게이트 온 신호를 상기 제1 스위칭 소자에 공급하고, 1H의 반주기 후 상기 제2 게이트 온 신호를 상기 제2 스위칭 소자에 공급하는 단계, 그리고 해당하는 데이터 전압을 상기 제1 및 제2 스위칭 소자에 각각 인가하는 단계를 포함하며, 상기 제1 및 제2 게이트 온 신호는 각각 1H 동안 인가된다. 이 때, 상기 제1 및 제2 게이트 온 신호는 소정 시간 동안 중첩되며, 이 시간은 1H의 반주기인 것이 바람직하다.

[0024] 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.

[0025] 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

[0026] 먼저, 본 발명의 실시예에 따른 액정 표시 장치에 대하여 도면을 참고로 하여 상세하게 설명한다.

[0027] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 두 화소에 대한 등가 회로도이다.

[0028] 도 1에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300) 및 이에 연결된 게이트 구동부(400L, 400R), 데이터 구동부(500), 데이터 구동부(500)에 연결된 계조 전압 생성부(800) 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.

[0029] 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 표시 신호선( $G_1-G_{2n}$ ,  $D_1-D_m$ )과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소( $P_x$ )를 포함한다.

[0030] 표시 신호선( $G_1-G_{2n}$ ,  $D_1-D_m$ )은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선( $G_1-G_{2n}$ )과 데이터 신호를 전달하는 데이터 신호선 또는 데이터선( $D_1-D_m$ )을 포함한다. 게이트선( $G_1-G_{2n}$ )은 대략 행 방향으로 뻗어

있으며 서로가 거의 평행하고 데이터선( $D_1$ - $D_m$ )은 대략 열 방향으로 뻗어 있으며 서로가 거의 평행하다.

[0031] 각 화소는 표시 신호선( $G_1$ - $G_{2n}$ ,  $D_1$ - $D_m$ )에 연결된 스위칭 소자( $Q_1$ ,  $Q_2$ )와 이에 연결된 액정 축전기(liquid crystal capacitor)( $C_{LC}$ ) 및 유지 축전기(storage capacitor)( $C_{ST}$ )를 포함한다. 유지 축전기( $C_{ST}$ )는 필요에 따라 생략할 수 있다.

[0032] 스위칭 소자( $Q_1$ ,  $Q_2$ )는 하부 표시판(100)에 구비되어 있으며, 삼단자 소자로서 그 제어 단자 및 입력 단자는 각각 게이트선( $G_1$ - $G_{2n}$ ) 및 데이터선( $D_1$ - $D_m$ )에 연결되어 있으며, 출력 단자는 액정 축전기( $C_{LC}$ ) 및 유지 축전기( $C_{ST}$ )에 연결되어 있다. 또한, 스위칭 소자( $Q_1$ ,  $Q_2$ )는 하나의 데이터선( $D_1$ - $D_m$ )에 대하여 왼쪽과 오른쪽에 연결되어 있다.

[0033] 액정 축전기( $C_{LC}$ )는 하부 표시판(100)의 화소 전극(190)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하며 두 전극(190, 270) 사이의 액정층(3)은 유전체로서 기능한다. 화소 전극(190)은 스위칭 소자( $Q_1$ )에 연결되어 공통 전극(270)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압( $V_{com}$ )을 인가받는다. 도 2에서와는 달리 공통 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 두 전극(190, 270)이 모두 선형 또는 막대형으로 만들어진다.

[0034] 유지 축전기( $C_{ST}$ )는 하부 표시판(100)에 구비된 별개의 신호선(도시하지 않음)과 화소 전극(190)이 중첩되어 이루어지며 이 별개의 신호선에는 공통 전압( $V_{com}$ ) 따위의 정해진 전압이 인가된다. 그러나 유지 축전기( $C_{ST}$ )는 화소 전극(190)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수 있다.

[0035] 한편, 색 표시를 구현하기 위해서는 각 화소가 색상을 표시할 수 있도록 하여야 하는데, 이는 화소 전극(190)에 대응하는 영역에 적색, 녹색, 또는 청색의 색 필터(230)를 구비함으로써 가능하다. 도 2에서 색 필터(230)는 상부 표시판(200)의 해당 영역에 형성되어 있지만 이와는 달리 하부 표시판(100)의 화소 전극(190) 위 또는 아래에 형성할 수도 있다.

[0036] 액정 표시판 조립체(300)의 두 표시판(100, 200) 중 적어도 하나의 바깥 면에는 빛을 편광시키는 편광자(도시하지 않음)가 부착되어 있다.

[0037] 계조 전압 생성부(800)는 화소의 투과율과 관련된 두 벌의 복수 계조 전압을 생성한다. 두 벌 중 한 벌은 공통 전압( $V_{com}$ )에 대하여 양의 값을 가지고 다른 한 벌은 음의 값을 가진다.

[0038] 게이트 구동부(400L, 400R)는 액정 표시판 조립체(300)의 좌측과 우측에 배치되고 홀수 번째 게이트선( $G_1$ ,  $G_3$ , ...,  $G_{2n-1}$ )과 짝수 번째 게이트선( $G_2$ ,  $G_4$ , ...,  $G_{2n}$ )에 각각 연결되어 외부로부터의 게이트 온 전압( $V_{on}$ )과 게이트 오프 전압( $V_{off}$ )의 조합으로 이루어진 게이트 신호를 게이트선( $G_1$ - $G_{2n}$ )에 인가한다.

[0039] 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선( $D_1$ - $D_m$ )에 연결되어 계조 전압 생성부(800)로부터의 계조 전압을 선택하여 데이터 신호로서 화소에 인가하며 통상 복수의 접속 회로로 이루어진다.

[0040] 신호 제어부(600)는 게이트 구동부(400L, 400R) 및 데이터 구동부(500) 등의 동작을 제어하는 제어 신호를 생성하여, 각 해당하는 제어 신호를 게이트 구동부(400L, 400R) 및 데이터 구동부(500)에 제공한다.

[0041] 그러면 이러한 액정 표시 장치의 표시 동작에 대하여 좀더 상세하게 설명한다.

[0042] 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 RGB 영상 신호( $R$ ,  $G$ ,  $B$ ) 및 이의 표시를 제어하는 입력 제어 신호, 예를 들면 수직 동기 신호( $V_{sync}$ )와 수평 동기 신호( $H_{sync}$ ), 메인 클록(MCLK), 데이터 인에 이를 신호(DE) 등을 제공받는다. 신호 제어부(600)는 입력 제어 신호를 기초로 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성하고 영상 신호( $R$ ,  $G$ ,  $B$ )를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400L, 400R)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호( $R'$ ,  $G'$ ,  $B'$ )는 데이터 구동부(500)로 내보낸다.

[0043] 게이트 제어 신호(CONT1)는 게이트 온 펄스(게이트 온 전압 구간)의 출력 시작을 지시하는 수직 동기 시작 신호(STV), 게이트 온 펄스의 출력 시기를 제어하는 게이트 클록 신호(CPV) 및 게이트 온 펄스의 폭을 한정하는 출

력 인에이블 신호(OE) 등을 포함한다.

- [0044] 데이터 제어 신호(CONT2)는 영상 데이터( $R'$ ,  $G'$ ,  $B'$ )의 입력 시작을 지시하는 수평 동기 시작 신호(STH)와 데이터선( $D_1$ - $D_m$ )에 해당 데이터 전압을 인가하라는 로드 신호(LOAD), 공통 전압( $V_{com}$ )에 대한 데이터 전압의 극성(이하 "공통 전압에 대한 데이터 전압의 극성"을 줄여 "데이터 전압의 극성"이라 함)을 반전시키는 반전 신호(RVS) 및 데이터 클록 신호(HCLK) 등을 포함한다.
- [0045] 데이터 구동부(500)는 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라 한 행의 화소에 대응하는 영상 데이터( $R'$ ,  $G'$ ,  $B'$ )를 차례로 입력받고, 계조 전압 생성부(800)로부터의 계조 전압 중 각 영상 데이터( $R'$ ,  $G'$ ,  $B'$ )에 대응하는 계조 전압을 선택함으로써, 영상 데이터( $R'$ ,  $G'$ ,  $B'$ )를 해당 데이터 전압으로 변환한다.
- [0046] 게이트 구동부(400L, 400R)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압( $V_{on}$ )을 게이트선( $G_1$ - $G_{2n}$ )에 인가하여 이 게이트선( $G_1$ - $G_{2n}$ )에 연결된 스위칭 소자( $Q_1$ ,  $Q_2$ )를 턴온시킨다.
- [0047] 하나의 게이트선( $G_1$ - $G_{2n}$ )에 게이트 온 전압( $V_{on}$ )이 인가되어 이에 연결된 한 행의 스위칭 소자( $Q_1$ ,  $Q_2$ )가 턴 온되어 있는 동안 데이터 구동부(500)는 각 데이터 전압을 해당 데이터선( $D_1$ - $D_m$ )에 공급한다. 데이터선( $D_1$ - $D_m$ )에 공급된 데이터 전압은 턴온된 스위칭 소자( $Q_1$ ,  $Q_2$ )를 통해 해당 화소에 인가된다. 여기서, 일반적으로 한 행의 스위칭 소자가 턴온되어 있는 기간을 "1H" 또는 "1 수평 주기(horizontal period)"라고 하는데, 본 발명에 따른 실시예는 게이트선의 수효가 종래의 2배인 듀얼 뱅크 구동이므로 게이트 온 전압( $V_{on}$ )이 인가되는 시간은 1/2 H 이어야 한다. 하지만, 본 발명의 한 실시예에서는 한 행에 인가되는 시간이 1H이면서 인접하는 행에 인가되는 게이트 온 전압( $V_{on}$ )이 1/2 H만큼 중첩되게 하여 전체적으로 싱글 뱅크 구동과 동일한 속도를 갖는다. 이에 대하여 나중에 상세히 설명한다.
- [0048] 이러한 방식으로, 한 프레임(frame) 동안 모든 게이트선( $G_1$ - $G_{2n}$ )에 대하여 차례로 게이트 온 전압( $V_{on}$ )을 인가하여 모든 화소에 데이터 전압을 인가한다. 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소에 인가되는 데이터 전압의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전"). 이때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 전압의 극성이 바뀌거나("라인 반전"), 한 화소행에 인가되는 데이터 전압의 극성도 서로 다를 수 있다("도트 반전").
- [0049] 그러면 본 발명의 한 실시예에 따른 게이트 구동부의 구조와 동작에 대하여 도 3 내지 도 5를 참조하여 좀더 상세히 설명한다.
- [0050] 도 3a는 본 발명의 한 실시예에 따른 게이트 구동부의 블록도이며, 도 3b는 도 3a에 도시한 시프트 레지스터의 등가 회로도이고, 도 3c에 도시한 게이트 구동부의 동작을 설명하기 위한 신호 과정도이다.
- [0051] 도 3a에 도시한 바와 같이, 게이트 구동부(400L, 400R)는 일렬로 배열된 복수의 시프트 레지스터(410)를 포함한다.
- [0052] 여기서, 시프트 레지스터(410)는 화소의 스위칭 소자가 형성될 때 함께 형성되어 동일한 기판 위에 접적될 수 있다. 다시 말하면, 별도의 게이트 구동 IC를 구비하여 기판에 탑재하여 사용하는 것이 아니라 액정 표시판 조립체(300)를 형성하면서 같이 형성할 수 있다.
- [0053] 시프트 레지스터(410)는 도 3b에 나타낸 바와 같이, SR 래치(411)와 AND 게이트(412)로서 등가 회로적으로 나타낼 수 있다.
- [0054] 게이트 구동부(400L, 400R)는 신호 제어부(600)로부터의 수직 동기 시작 신호(STV)에 따라 게이트 온 전압( $V_{on}$ )의 출력을 시작하여 일렬로 배열된 게이트선( $G_1$ - $G_{2n}$ )에 차례로 게이트 온 전압( $V_{on}$ )을 인가한다.
- [0055] 첫 번째 시프트 레지스터(410)는 수직 동기 시작 신호(STV)와 클록 신호(CK1)에 동기되어 게이트 온 전압( $V_{on}$ )의 출력을 시작하고 두 번째 시프트 레지스터부터는 전단 시프트 레지스터의 출력 전압과 클록 신호(CK1)에 동기되어 게이트 온 전압( $V_{on}$ )의 출력을 시작한다. 이러한 시프트 레지스터(410)의 동작을 좀 더 살펴본다.
- [0056] SR 래치(411)는 전단 게이트 출력[Gout(N-1)], 즉 전단 시프트 레지스터의 출력이 입력되는 세트 입력 단자(S)와 후단 게이트 출력[Gout(N+1)], 즉 후단 시프트 레지스터의 출력이 입력되는 리세트 입력 단자(R)를 가지고

있으며, AND 게이트(412)는 SR 래치(411)의 출력과 클록 신호(CK1)를 두 입력으로 하여 게이트 신호를 생성하여 출력한다.

[0057] 세트 단자(S)에 입력되는 전단 게이트 출력[Gout(N-1)]과 리세트 단자(R)에 입력되는 후단 게이트 출력[Gout(N+1)]이 모두 로우("0")인 초기 상태에서는 SR 래치(411)의 출력 또한 로우이다. 후단 게이트 출력[Gout(N+1)]이 로우를 유지하는 동안 전단 게이트 출력[Gout(N-1)]이 하이("1")로 바뀌면 SR 래치(411)의 출력(Q)이 하이로 바뀐다. 후단 게이트 출력[Gout(N+1)]이 계속 로우를 유지하는 동안 전단 게이트 출력[Gout(N-1)]이 다시 로우로 바뀌더라도 SR 래치(411)의 출력은 변함이 없다. 전단 게이트 출력[Gout(N-1)]이 로우를 유지하는 동안 후단 게이트 출력[Gout(N+1)]이 하이로 바뀌면 SR 래치(411)의 출력(Q)은 하이에서 로우로 바뀐다. SR 래치(411)의 출력(Q)은 전단 게이트 출력[Gout(N-1)]이 로우에서 하이로 바뀌는 시점부터 후단 게이트 출력[Gout(N+1)]이 로우에서 하이로 바뀌는 시점까지 하이를 유지하고 그 외에는 로우가 된다.

[0058] AND 게이트(412)는 SR 래치(411)의 출력(Q)과 클록 신호(CK1)가 모두 하이일 때만 하이인 게이트 출력[Gout(N)]을 생성한다. 상세하게 설명하면, 게이트 출력[Gout(N)]은 SR 래치(411)의 출력(Q)이 하이인 동안 클록 신호(CK1)가 로우에서 하이로 바뀔 때 하이가 되어 클록 신호(CK1)가 로우가 되거나 SR 래치(411)의 출력(Q)이 로우가 되면 로우로 바뀐다.

[0059] 이런 방식으로, 각 시프트 레지스터(410)는 전단 게이트 출력[Gout(N-1)]과 후단 게이트 출력[Gout(N+1)]에 기초하고 클록 신호(CK1, CK2)에 동기하여 게이트 출력[Gout(N)]을 생성한다. 이웃한 시프트 레지스터(410)는 서로 다른 클록 신호(CK1, CK2)를 입력받는데, 두 클록 신호(CK1, CK2)는 위상이 반대이며 2H의 주기를 가진다. 각 클록 신호(CK1, CK2)는 화소의 스위칭 소자를 구동할 수 있도록 하이인 경우는 게이트 온 전압( $V_{on}$ )이고 로우인 경우는 게이트 오프 전압( $V_{off}$ )이다.

[0060] 도 5는 본 발명의 한 실시예에 따른 신호의 과정도이다.

[0061] 도 5에는 왼쪽 및 오른쪽 게이트 구동부(400L, 400R)에 인가되는 수직 동기 시작 신호(STVL, STVR) 및 클록 신호(CK1L, CK2L, CK2R, CK2R)의 과정과 함께 게이트 신호와 데이터 전압 신호를 도시하였다.

[0062] 신호 제어부(600)는 먼저 왼쪽 게이트 구동부(400L)에 수직 동기 시작 신호(STVL)를 인가하고, 이어 1/2 H가 지난 다음 오른쪽 게이트 구동부(400R)에 수직 동기 시작 신호(STVR)를 인가한다. 이와 동시에, 왼쪽 게이트 구동부(400L)에 클록 신호(CK1L, CK2L)를 입력하고, 다시 1/2H가 지난 다음 오른쪽 게이트 구동부(400R)에 클록 신호(CK1R, CK2R)를 입력한다. 다시 말하면, 수직 동기 시작 신호(STVL, STVR)와 클록 신호(CK1L, CK2L, CK1R, CK2R) 별로 1/2 H 간격을 두고 인가하면 두 개의 게이트 구동부(400L, 400R)는 1/2 H 간격으로 동작하게 된다. 그러면, 각 게이트 신호의 하이 구간의 길이는 1H가 되고, 인접하는 게이트 신호는 1/2 H 동안 중첩된다. 왼쪽 게이트 구동부(400L)에 연결된 훌수 번째 게이트선(G1, G3)을 보면, 신호의 간격이 1H임을 알 수 있으며, 짹수 번째 게이트선(G2, G4)에 대하여도 마찬가지이다.

[0063] 한편, 데이터 구동부(500)는 데이터선(Di)의 좌우에 연결된 화소에 데이터 전압을 인가하는데, 하나의 화소에 전압을 인가하는 시간은 1/2 H이다. 즉, 게이트 온 전압( $V_{on}$ )은 1H 동안 인가되고, 1H의 후반 1/2 H 동안만 데이터 전압이 화소에 인가되어 좌우 화소에 인가되는 전체 시간은 1H가 된다.

[0064] 이 때, 게이트 온 전압( $V_{on}$ )이 중첩되게 인가됨으로써 턴온된 스위칭 소자를 통하여 의도하지 않은 화소에 데이터 전압이 인가될 수 있다. 즉, 예를 들면 첫 번째 게이트 온 전압과 두 번째 게이트 온 전압이 1/2 H 동안 중첩되므로 2개의 스위칭 소자(Q1, Q2)가 동시에 턴온되고, 스위칭 소자(Q2)를 통하여 데이터 전압이 인가되는 한편 스위칭 소자(Q1)를 통하여도 데이터 전압이 인가된다. 하지만, 전술한 바와 같이 시프트 레지스터(410)의 시프트 속도가 느려 스위칭 소자(Q1)를 충분히 턴온시키지 못한 상태이므로 약간의 데이터 전압만이 인가되며, 또한 스위칭 소자(Q1)가 충분히 턴온된 다음 인가되는 데이터 전압에 의해 이전에 인가된 약간의 데이터 전압은 무시되어 원래 인가하고자 하는 데이터 전압으로 화소를 충전시킬 수 있다.

[0065] 도 6은 본 발명의 한 실시예에 따른 화소의 배치도이다.

[0066] 도시한 바와 같이, 동일 색상의 화소는 동일한 게이트 구동부(400L, 400R)에 연결되어 있다. 예를 들면, 첫 번째 열의 적색 화소(R)는 모두 왼쪽 게이트 구동부(400L)에 연결되어 있으며, 두 번째 열의 녹색 화소(G)는 모두 오른쪽 게이트 구동부(400R)에 연결되어 있다. 이렇게 하면 상하로 배치된 동일 색상의 화소는 동일한 게이트 구동부(400L, 400R)에 연결되어 게이트 신호의 지연에 의한 표시 왜곡 현상을 최소화할 수 있다.

[0067] 한편, 하나의 데이터선( $D_1-D_m$ )에 2개의 화소가 연결되어 있으므로, 신호 제어부(600)는 하나의 화소행에 해당하는 데이터를 라인 메모리에 기억한 후, 홀수 번째 게이트선( $G_1, G_3, \dots$ )에 연결된 화소의 데이터와 짝수 번째 연결된 게이트선( $G_2, G_4, \dots$ )에 연결된 화소의 데이터로 나누어 데이터 구동부(500)에 공급한다. 데이터 구동부(500)는 게이트선( $G_1-G_{2n}$ )에 1H 동안 게이트 온 전압( $V_{on}$ )이 인가되면 턴온된 스위칭 소자를 통하여 해당하는 화소에 1/2 H 동안 데이터 전압을 인가한다.

[0068] 또한, 데이터 구동부(500)는 하나의 데이터선( $D_1-D_m$ )에 연결된 좌우의 화소에 서로 반대의 극성을 갖는 데이터 전압을 인가하여 도트 반전(dot inversion)을 행한다. 이런 방식으로 데이터선을 좌우 화소가 공유하는 한편, 고화질을 구현할 수 있는 도트 반전을 행하고 출력 베퍼(도시하지 않음)를 공유함으로써 데이터 구동 IC의 원가를 절감할 수 있다.

[0069] 즉, 종래의 듀얼 뱅크 구동의 경우, 게이트 구동 IC를 기판의 좌우에 탑재하여 사용하게 되어 액정 표시판 조립체(300)의 크기가 증가하지만, 전술한 구동 방식에 의한 본 발명에 따르면 게이트 구동부(400L, 400R)를 이루는 시프트 레지스터(401)를 스위칭 소자를 형성할 때 같이 형성함으로써 액정 표시판 조립체(300)의 크기가 증가하는 것을 방지함과 동시에 데이터 구동 IC의 수효를 줄일 수 있어 원가 절감을 가져온다.

### 발명의 효과

[0070] 전술한 바와 같이, 게이트 구동부(400L, 400R)는 1H 동안 게이트 온 전압( $V_{on}$ )을 인가하고 데이터 구동부(500)는 1H의 후반 1/2 H 동안 데이터 전압을 화소에 인가하므로, 다결정 게이트 구동 IC에 비하여 상대적으로 느린 시프트 속도를 보완하면서 동일한 속도로 데이터 전압을 화소에 인가할 수 있다. 이로 인해, 게이트 구동부(400L, 400R)를 화소의 스위칭 소자인 TFT와 동시에 형성하여 동일한 기판 위에 집적할 수 있다. 따라서, 공간적인 부담을 줄이는 한편, 데이터 구동 IC의 수를 반으로 줄여 원가를 절감할 수 있다.

[0071] 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

### 도면의 간단한 설명

[0001] 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이다.

[0002] 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

[0003] 도 3a는 본 발명의 한 실시예에 따른 게이트 구동부의 블록도이며, 도 3b는 도 3a에 도시한 시프트 레지스터의 등가 회로도이다.

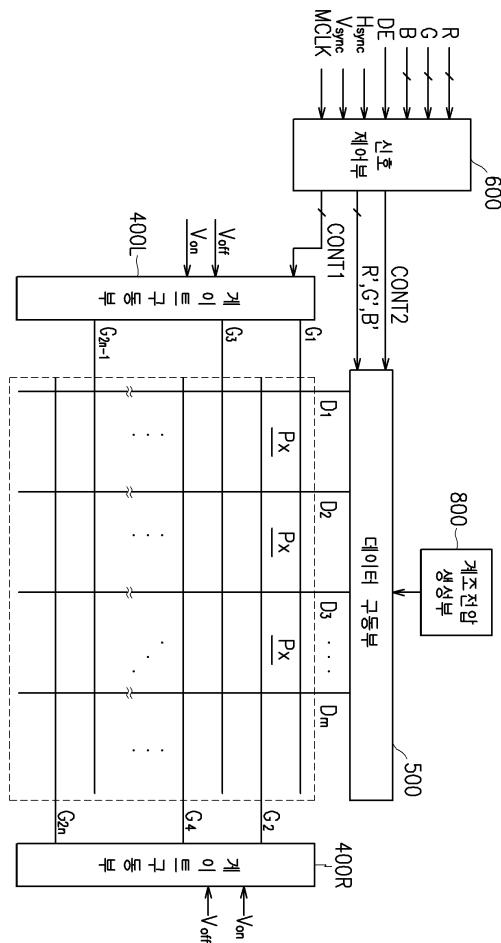
[0004] 도 4는 도 3에 도시한 게이트 구동부의 동작을 설명하는 과정도이다.

[0005] 도 5는 본 발명의 한 실시예에 따른 신호의 과정도이다.

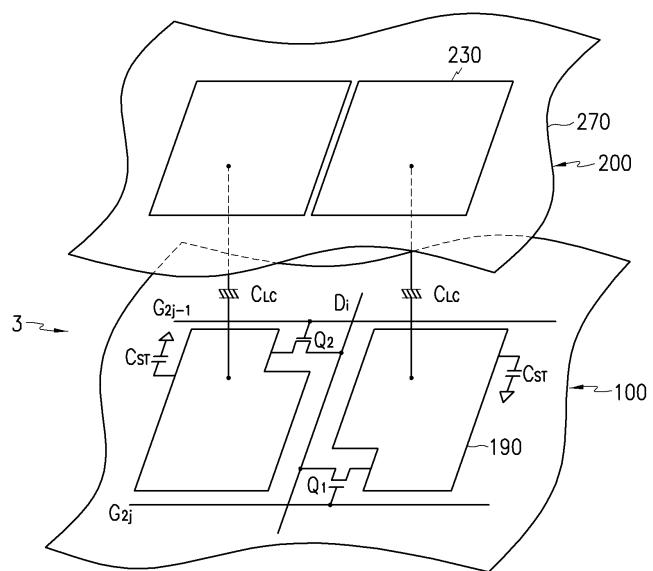
[0006] 도 6은 본 발명의 한 실시예에 따른 액정 표시 장치의 화소의 배치도이다.

## 도면

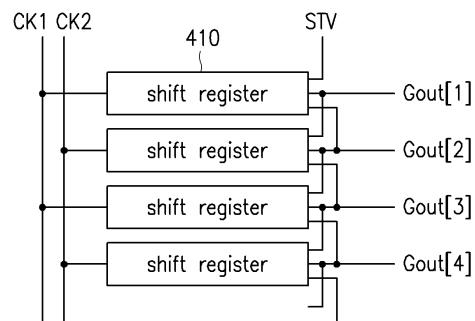
## 도면1



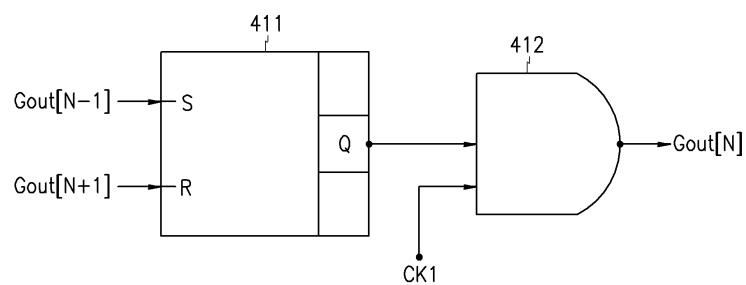
## 도면2



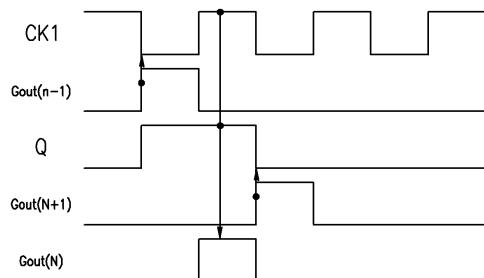
## 도면3a



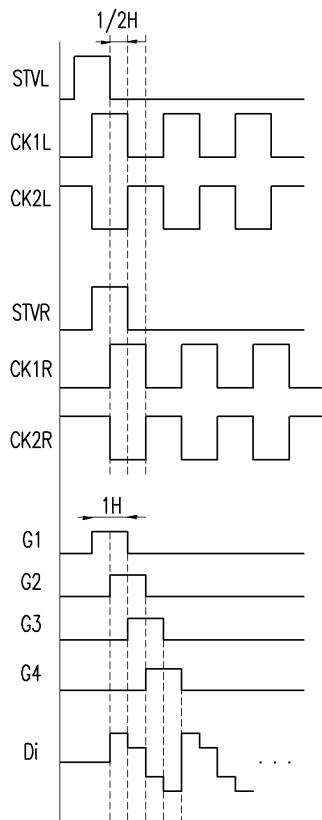
## 도면3b



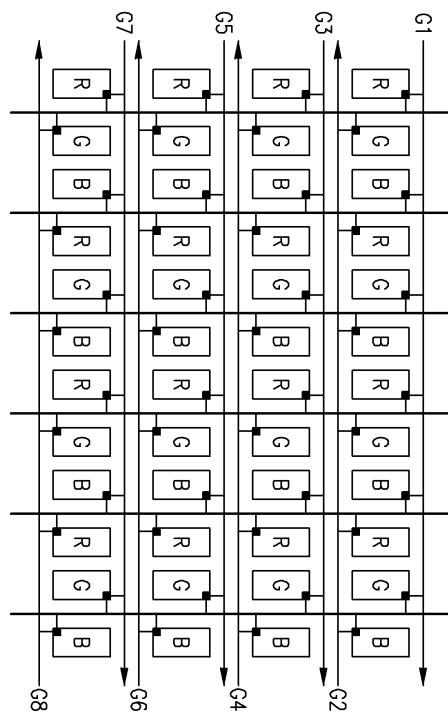
## 도면4



도면5



도면6



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	<a href="#">KR100945581B1</a>	公开(公告)日	2010-03-08
申请号	KR1020030040684	申请日	2003-06-23
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	MOON SEUNGHWAN		
发明人	MOON,SEUNGHWAN		
IPC分类号	G09G3/36 G02F1/133 G02F1/1362 G09G3/20		
CPC分类号	G09G2310/0281 G09G2300/0408 G02F1/136286 G09G2310/0205 G09G3/3614 G09G2300/08 G09G2310/0297 G09G3/3696 G09G2300/0426 G09G2310/0251 G09G3/3688 G09G3/3677 G09G3 /3648		
其他公开文献	KR1020050000105A		
外部链接	<a href="#">Espacenet</a>		

### 摘要(译)

一种液晶显示装置，包括具有以矩阵形式排列的像素的液晶面板组件，所述像素具有第一组像素和第二组像素，栅极线具有第一组栅极线和第二组栅极线。第一组像素和第二组像素分别与第一组像素和第二组像素连接，并且每条数据线与矩阵形式的每行中的第一组像素之一和第二组像素之一连接。液晶显示装置还包括：信号控制器，接收输入图像信号并产生两组图像数据；数据驱动器，接收两组图像数据，并将与图像数据对应的数据电压提供给数据线；栅极驱动单元包括：第一栅极驱动器，向第一组栅极线提供第一栅极导通信号；以及第二栅极驱动器，向第二组栅极线提供第二栅极导通信号。

