

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.⁷
G02F 1/136

(45) 공고일자 2005년07월12일
(11) 등록번호 10-0500817
(24) 등록일자 2005년07월04일

(21) 출원번호	10-2002-7007764	(65) 공개번호	10-2002-0077360
(22) 출원일자	2002년06월17일	(43) 공개일자	2002년10월11일
번역문 제출일자	2002년06월17일		
(86) 국제출원번호	PCT/JP2001/009111	(87) 국제공개번호	WO 2002/33482
국제출원일자	2001년10월17일	국제공개일자	2002년04월25일

(81) 지정국

국내특허 : 중국, 대한민국,

EP 유럽특허 : 오스트리아, 벨기에, 스위스, 사이프러스, 독일, 덴마크, 스페인, 펜란드, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투칼, 스웨덴, 터키,

(30) 우선권주장 JP-P-2000-00316957 2000년10월17일 일본(JP)
JP-P-2001-00318207 2001년10월16일 일본(JP)

(73) 특허권자 세이코 앱슨 가부시키가이샤
일본 도쿄도 신주쿠구 니시신주쿠 2초메 4-1

(72) 발명자 기구치히로시
일본국392-8502나가노켄스와시오와3-3-5세이코엡슨가부시키가이샤
내

가타가미사토루
일본국392-8502나가노켄스와시오와3-3-5세이코엡슨가부시키가이샤
내

가와세도모미
일본국392-8502나가노켄스와시오와3-3-5세이코엡슨가부시키가이샤
내

아루가히사시
일본국392-8502나가노켄스와시오와3-3-5세이코엡슨가부시키가이샤
내

시미즈마사하루
일본국392-8502나가노켄스와시오와3-3-5세이코엡슨가부시키가이샤
내

(74) 대리인 문두현
문기상

심사관 : 임동재

(54) 액티브 매트릭스 기판의 제조방법, 액정표시장치의 제조방법, 및 전자기기의 제조방법

요약

제조 공정의 번잡을 피할 수 있고, 재료 선택의 폭이 넓어지는 동시에 제조 제품 수율이 높은 액티브 매트릭스 기판의 제조방법 및 이것을 이용한 액정표시장치의 제조방법이 제공된다. 액티브 소자(602)에 전기적으로 접속되는 화소전극의 형성 영역에, 색재료와 도전성 재료가 혼합된 잉크를 잉크젯 방식으로 토출하는 공정에 의해, 화소전극 및 컬러 필터로서 작용하는 도전성 칵색층(606~608)을 형성한다.

내용도

도 6

색인어

액티브 매트릭스 기판, 액정표시장치, 박막 트랜지스터, 박막 다이오드, 잉크 토출, 도전성 칵색층

명세서

기술분야

본 발명은 TFT(Thin Film Transistor: 박막 트랜지스터), TFD(Thin Film Diode: 박막 다이오드) 등의 액티브 소자가 매트릭스 형상으로 형성되어 있는 액티브 매트릭스 기판의 제조방법 및 그것을 이용한 액정표시장치의 제조방법에 관한 것이다.

배경기술

종래부터, 액티브 매트릭스 기판과, 대향기판과, 이들 기판간에 액정을 끼운 구조의 액정표시장치가 알려져 있다. 이 액정표시장치에서는, 액티브 매트릭스 기판에 액티브 소자 및 이것에 의해 선택 구동되는 화소전극이 설치되고, 대향기판에는 대향전극이 설치되어 있다. 이러한 액정표시장치에 있어서 컬러 표시를 실현하기 위하여는, 적(R), 녹(G), 청(B)의 색채를 갖는 투과형 컬러 필터를 표시 화소마다 배치한다.

일本国 특개평9-292633호 공보에는, 기판상에 형성된 TFT간의 개구 영역에 경화성 잉크를 잉크젯 방식에 의해 부여하여 컬러 필터를 형성하고, 이 컬러 필터상에 투명 화소전극을 형성하는 것이 기재되어 있다.

그러나, 상기 특개평9-292633호 공보에서는, 잉크층의 형성과 화소전극의 형성을 별도로 행할 필요가 있어, 제조 공정이 번잡하였다.

또, 화소전극의 형성에 앞서 잉크젯 토출에 의해 액티브 소자의 전극이 피복되어 버리는 것을 방지하기 위하여, 액티브 소자의 상면 전체에 패시베이션막이나 차광층을 형성한 후에 잉크젯 토출할 필요가 있지만, 이들 패시베이션막이나 차광층에는 액티브 소자의 전극에 이어지는 화소전극을 위한 콘택트홀을 형성할 필요가 있어, 제조 공정의 번잡을 증가시켰다.

한편, 일본국 특개평8-313726호 공보에는, 컬러 필터로서의 칵색층을 도전성으로 함으로써, 화소전극을 겸하도록 하는 것이 기재되어 있다. 이에 의하면, 잉크층의 형성과 화소전극의 형성을 동일 작업으로 행할 수 있어, 패시베이션막이나 차광층에 콘택트홀을 형성할 필요가 없어진다.

그러나, 상기 특개평8-313726호 공보에서는 컬러 필터로서 도전성 레지스트를 사용하는 것에 의해 패터닝하고 있지만, 최적의 색조정, 도전성, 레지스트로서의 성능을, 3개 동시에 충족시키기 위하여 선정될 수 있는 재료는 극히 한정되어 있다. 예컨대, 통상의 포토폴리머 타입의 컬러 레지스트에서는, 도전재료를 혼합하면, 광개시체에 의한 라디칼의 발생이 저해되므로, 그 실현이 곤란한 경우가 있다.

또, 레지스트를 사용한 패터닝은 노광, 현상 등의 공정이 불가결하기 때문에, 제조 공정의 번잡은 피할 수 없다. 또, 패터닝에 의해 불필요한 레지스트를 제거하지 않을 수 없기 때문에, 색재료나 도전성 재료가 쓸모없게 되지 않을 수 없었다.

본 발명은, 제조공정의 번잡을 피할 수 있고, 재료 선택의 폭이 넓은 동시에 제조 수율이 높은 액티브 매트릭스 기판의 제조방법 및 이것을 이용한 액정표시장치의 제조방법을 제공하는 것을 목적으로 한다.

발명의 개시

상기 과제를 해결하기 위하여, 본 발명의 액티브 매트릭스 기판의 제조방법은, 액티브 소자에 전기적으로 접속되는 화소전극의 형성 영역에, 색재료와 도전성 재료가 혼합되어 이루어지는 잉크를 잉크젯 방식으로 토출하는 공정에 의하여, 화소전극 및 컬러 필터로서 작용하는 도전성 칵색층을 형성하는 것을 특징으로 한다.

상기 제조방법에서, 상기 액티브 매트릭스 소자 중 상기 도전성 칵색층이 전기적으로 접속되는 하나의 전극 이외의 전극을 덮는 위치에 블랙 매트릭스를 구성하는 절연층을 소정의 높이로 형성한 후, 상기 잉크를 토출하는 상기 공정을 실행할 것이 요망된다.

또, 상기 도전성 착색층이 형성되는 위치에, 광반사성을 갖는 반사층을 형성한 후, 상기 잉크를 토출하는 상기 공정을 실행함으로써, 반사형 액티브 매트릭스 기판을 제조하는 것으로 하여도 좋다.

또, 상기 반사층에, 층의 두께 방향으로 광을 투과시키는 간극을 형성함으로써, 반투과형의 액티브 매트릭스 기판을 제조하는 것으로 하여도 좋다.

상기 반사형 또는 반투과형의 액티브 매트릭스 소자의 제조방법에 있어서, 상기 액티브 소자중 상기 도전성 착색층이 전기적으로 접속되는 1개의 전극 이외의 전극을 덮는 위치에 제 1 절연층을 형성하고, 상기 제 1 절연층 상에 상기 도전성 착색층을 상기 1개의 전극에 전기적으로 접속시키는 상기 반사층과, 블랙 매트릭스를 구성하는 소정의 높이의 제 2 절연층을 형성한 뒤, 상기 잉크를 토출하는 상기 공정을 실행하는 것이 바람직하다.

또, 상기 반사형 또는 반투과형의 액티브 매트릭스 소자의 제조방법에 있어서, 상기 제 1 절연층은 상기 액티브 소자의 전면을 덮는 위치에 형성하고, 상기 반사층은 상기 제 1 절연층 중 상기 1개의 전극에 대응하는 위치에 형성된 콘택트홀을 통하여 상기 1개의 전극에 전기적으로 접속되는 것이 바람직하다.

또, 상기 제조방법에 있어서, 상기 잉크를 토출하여 형성되는 화소전극의 색은 적어도 3종류 가지는 것이 바람직하다.

또, 상기 제조방법에 있어서, 상기 액티브 소자는 박막 트랜지스터(TFT)라도 좋고, 박막 다이오드(TFD)라도 좋다.

본 발명의 액정표시장치의 제조방법은, 상기 방법에 의해 제조된 액티브 매트릭스 기판과, 상기 액티브 매트릭스 기판에 대향하여 배치되는 대향 기판과의 사이에, 액정층을 봉입하는 것을 특징으로 한다.

또, 본 발명의 전자기기의 제조방법은, 상기 방법에 의해 제조된 액정표시장치를 표시 수단으로서 사용하는 것을 특징으로 한다.

도면의 간단한 설명

도 1은 제 1 실시형태의 제조 공정의 일례를 나타낸 도면.

도 2는 제 1 실시형태의 제조 공정의 일례를 나타낸 도면.

도 3은 제 1 실시형태의 제조 공정의 일례를 나타낸 도면.

도 4는 제 1 실시형태의 제조 공정의 일례를 나타낸 도면.

도 5는 제 2 실시형태에 의한 액티브 매트릭스 기판 및 액정표시장치의 평면도(a) 및 그 A-A'선 단면도(b).

도 6은 제 3 실시형태에 의한 액티브 매트릭스 기판 및 액정표시장치의 제조 공정 단면도.

도 7은 제 3 실시형태의 변형예에 의한 액티브 매트릭스 기판 및 액정표시장치의 제조 공정 단면도.

도 8은 제 3 실시형태의 다른 변형예에 의한 액티브 매트릭스 기판 및 액정표시장치의 제조 공정 단면도.

도 9는 제 4 실시형태의 제조 공정의 일례를 나타낸 도면.

도 10은 제 4 실시형태의 제조 공정의 일례를 나타낸 도면.

도 11은 제 4 실시형태의 제조 공정의 일례를 나타낸 도면.

도 12는 제 4 실시형태의 제조 공정의 일례를 나타낸 도면.

도 13은 제 4 실시형태의 변형예에 의한 제조 공정의 일례를 나타낸 도면.

도 14는 제 4 실시형태의 변형예에 의한 제조 공정의 일례를 나타낸 도면.

도 15는 제 4 실시형태의 변형예에 의한 제조 공정의 일례를 나타낸 도면.

도 16은 본 발명의 실시형태의 제조방법에 의해 제조되는 전자기기인 노트형 퍼스널 컴퓨터의 사시도.

또한, 도면 중, 부호 201, 401 및 601은 박막 트랜지스터층 기판, 801은 박막 다이오드층 기판, 202 및 602는 TFT(박막 트랜지스터), 802는 TFD (박막 다이오드), 206~208, 406~408, 606~608 및 806~808은 도전성 착색층, 209 및 409는 드레인 영역, 611은 드레인 전극, 412 및 812는 도전층, 210, 410, 610 및 810은 액티브 매트릭스 기판, 217, 417,

617 및 817은 대향 기판, 218, 418 및 618은 대향 전극, 818은 주사선, 219, 419, 619 및 819는 액정, 220, 420, 620 및 820은 절연막, 221, 421, 621 및 821은 배향막, 222, 422, 622 및 822는 배향막, 200, 400, 600, 800 및 300은 액정표시장치, 500은 퍼스널 컴퓨터(전자기기)이다.

발명을 실시하기 위한 최선의 형태

이하 본 발명의 실시의 형태에 대해서 도면을 이용하여 상세하게 설명한다.

(1. 제 1 실시형태)

제 1 실시형태는 액티브 소자로서 TFT를 사용하는 실시형태이다.

(1-1. 제조 공정)

도 1 ~ 도 4는 제 1 실시형태의 제조 공정의 일례를 나타내는 도면이며, 각 도면 (a)는 평면도, (b)는 (a)의 A-A'선 단면도이다. 우선, 박막 트랜지스터측 기판(201)에 TFT(202)를 형성한다. 이 TFT(202)는 게이트선(203), 소스선(204), 절연막(205) 등으로 구성된다(도 1).

다음에, 도 2에 나타낸 바와 같이, 소스선(204)의 보호막이 되는 절연막(220)을 형성한다. 이 절연막(220)은, TFT(202)의 일부(소스선(204))를 덮는 동시에, 화소의 주위를 둘러싸도록 형성함으로써, 블랙 매트릭스로서 기능한다. 또한, 이 절연막을 소정의 높이로 형성함으로써, 뒤에 잉크젯 토출되는 잉크가 다른 화소로 흘러넘치지 않게 하는 뱅크로서 기능한다.

절연막(220)은, TFT(202) 중 도전성 착색층이 전기적으로 접속되는 드레인 전극 이외의 전극(소스 및 게이트)을 덮도록 형성되는 것이 바람직하다. 이것에 의해, 도전성 잉크를 부여한 경우에 도전성 잉크가 드레인 영역에만 접속되고, 소스 및 게이트에는 접속되지 않게 할 수 있다.

또, 절연막(220)은 매트릭스 형상으로 교차하는 소스선(204) 및 게이트선(203)을 따라 형성되는 것이 바람직하다. 이것에 의해, 소스선 및 게이트선과 블랙 매트릭스와의 위치가 일치하고, 개구율을 확보할 수 있다. 또, 소스선(204) 및 게이트선(203)을 덮도록 절연막(220)을 형성하는 것에 의해, 도전성 착색층이 소스선(204) 또는 게이트선(203)과 합선하는 것을 방지 할 수 있다.

다음에, 도 3에 나타낸 바와 같이, 절연막(205)에 콘택트홀을 개구하고, 그 후에 적색의 도전성 잉크·녹색의 도전성 잉크·청색의 도전성 잉크를 잉크젯 방식에 의해 각 화소내로 토출한다. 이러한 도전성 잉크로서는, 예컨대 잉크내에 도전성 미립자를 혼합, 분산한 것을 사용할 수 있다. 잉크젯 토출된 잉크는 자연 분위기중에서 건조시키고, 핫 플레이트 및/또는 오븐으로 고형화시킨다. 이것에 의해, 도전성 착색층(206~208)이 형성되어 액티브 매트릭스 기판(210)이 완성된다.

본 실시예에서는, 컬러 필터가 되는 잉크는 도전성을 가진다. 도전성을 갖는 잉크는, 예컨대, 투명도전막의 재료가 되는 ITO(Indium Tin Oxide), SnO₂(산화주석) 등의 미립자를 잉크에 혼합하는 것 등에 의해 형성할 수 있다.

또, 이와 같이 잉크에 도전성을 가지게 하는 것에 의해, 이것들에 의해 형성된 도전성 착색층(206~208)을, 박막 트랜지스터측 기판에 설치된 컬러 필터로서 사용함과 동시에 액정을 구동하기 위한 화소전극으로서 사용하는 것이 가능해진다. 이를 위하여, 이를 도전성 착색층(206~208)과 TFT(202)의 드레인 영역(209)과는 콘택트홀을 통하여 접속되어 있다.

그 후, 도 4에 나타낸 바와 같이, 배향막(222)를 적층하고 러빙 처리한다. 한편, 대향 기판(217)은 그 내측에, 투명 도전막으로 이루어진 대향 전극(218) 및 배향막(221)이 설치되어 있을 뿐인 구조가 되어 있다. 박막 트랜지스터측 기판(201)과 대향 기판(217)의 사이에는 액정(219)이 봉입되어, 액정표시장치(200)가 된다.

본 실시형태에 의하면, 도전성 잉크로 이루어진 컬러 필터가 박막 트랜지스터측 기판에 설치되어 있다. 이것에 의해, 대향 기판에 컬러 필터를 형성할 필요가 없어져, 대향 기판의 제조 비용을 저감할 수 있다. 또 박막 트랜지스터측 기판과 대향 기판과의 정합 정밀도의 허용도가 넓어진다.

또, 본 실시형태에 의하면, 컬러 필터가 되는 도전성 잉크가 화소전극을 겹하기 때문에, 화소전극을 성막하고 이것을 패터닝하는 공정을 생략 할 수 있다. 이것에 의해 비용의 저감 및 수율의 향상을 도모할 수 있다.

또, 예컨대 ITO로 이루어진 화소전극의 상부에 컬러 레지스트 등으로 이루어진 컬러 필터를 형성하는 구성과 비교하면, 본 실시형태는 다음과 같은 우위점을 가진다. 즉, 화소전극의 상부에 컬러 필터를 형성하는 구성이면, 컬러 필터에 액정 구동시의 전압이 인가되고 전압 분할에 의해 액정에 인가되는 전압(실효 전압)이 감소하며, 이것은 화질 저하의 원인이 된다. 이것에 대해서 본 실시형태에서는, 도전성 착색층(206~208)이 화소전극과 컬러 필터를 겹하기 때문에, 이러한 화질 저하의 문제가 생기는 것을 유효하게 방지 할 수 있다.

또한, 본 실시형태에 의하면, 화소전극의 상부에 컬러 필터를 형성하는 구성에 비하여, 개구율을 높일 수 있다. 즉, 화소전극의 상부에 컬러 필터를 형성하는 구성에 의하면, 화소전극과 컬러 필터와의 정합 여유가 필요하게 되지만, 본 실시예에 의하면 이러한 정합 여유가 필요하지 않은 만큼 개구율을 높일 수 있다.

(1-2. 도전성 착색층)

그런데 도전성 착색층은, 상기 실시형태와 같이, 용매에 안료 등의 색소 및 ITO 등의 도전성 물질을 분산시킴으로써 형성할 수 있다.

용매에 색소 및 도전성 물질을 분산시키는 경우에는, 색소 및 도전성 물질 등의 고형 성분의 비율을 일정값 이하로 억제할 필요가 있다. 도전성 잉크중의 고형 성분의 비율이 높으면, 포트 라이프(사용 가능한 액체 상태가 유지되는 시간)가 짧아지기 때문이다. 즉, 색소, 도전성 물질 등의 고형 성분이 응집하여, 도전성 잉크젯에 의한 토출 불능 또는 토출 특성의 악화를 초래하고, 공장 등에서의 생산에 지장을 초래한다.

그 때문에, 고형 성분비는 10퍼센트 정도 이하로 하는 것이 바람직하고, 6퍼센트 정도 이하로 하는 것이 더욱 바람직하다. 또 고형 성분비를 작게 하기 위해서는 레지스트 중에 포함시키는 도전성 물질 등을 적게 하면 좋지만, 너무 적게 하면 도전성 착색층의 비저항이 증가해 버린다. 따라서 포트 라이프와 비저항의 관계를 고려하여, 고형 성분비는 가장 밸런스가 좋은 것으로 할 필요가 있다.

용매에 안료 등을 분산시키는 경우에는, 특히 제한되지는 않지만, 예컨대 적색계 안료로서는 페릴렌계, 안트라퀴논계, 디안트라퀴논계, 아조계, 디아조계, 퀴나크리돈계, 안트라센계 등의 안료를 들수 있다. 또 녹색계 안료로서는 할로겐화 프탈로시아닌계 등의 안료를 들수 있다. 또 청색계 안료로서는, 금속 프탈로시아닌계, 인댄스론계, 인도페놀계 등의 안료를 들수 있다. 이 밖에도, 자색계, 황색계, 시아닌계 및 마젠타계의 안료 등을 병용하는 것도 가능하다.

(1-3. 도전성)

본 실시예에 있어서의 도전성 착색층도 소정의 임피던스 성분(비저항 및 용량 성분)을 가진다. 따라서, 도전성 착색층이 드레인 영역과 액정과의 사이에 개재하는 것에 기인하여, 액정으로 인가되는 실효 전압이 저하 한다고 하는 문제도 생긴다. 거기서, 도전성 착색층의 비저항은 가능한 한 작은 것이 바람직하다.

도전성 착색층의 비저항은, 액정 패널의 크기, 목표로 하는 표시 특성등에 의존은 하지만, $1 \times 10^7 \Omega \cdot \text{cm}$ 정도 이하인 것이 바람직하고, $1 \times 10^6 \Omega \cdot \text{cm}$ 정도 이하인 것이 더욱 바람직하다.

(1-4. 도전성 미립자의 형상 등)

착색층 중에 포함시키는 도전성 물질은 미립자 형상인 것이 바람직하다. 이것은 도전성 물질을 포함시키는 것에 기인하는 컬러 레지스트의 투과율의 저하를 최소한으로 억제하기 때문이다. 같은 이유에 의해, 분산시키는 도전성 물질은 투명성을 갖는 것이 바람직하다. 이를 위하여 도전성 물질로서는 ITO, SnO₂ 등이 최적인 것이 된다. 혹은 이들과 카본, 금, 은과의 혼합 재료를 사용할 수도 있다.

또 도전성 물질을 미립자 형상으로 하는 경우, 그 미립자의 형상은, 구상보다도, 접시 형상이나 봉 형상 등인 것이 바람직하다. 왜냐하면 접시 형상, 봉 형상 등으로 하면 서로 이웃하는 미립자간의 오버랩 면적을 크게 할 수 있고, 이 결과, 전류를 보다 흘리기 쉽게 할 수 있어, 비저항을 내릴 수 있기 때문이다. 즉, 비저항을 내리는 데는 분산시키는 도전성 미립자의 비율을 높이면 좋지만, 너무 높게 하면 예컨대 투과율이 낮아지거나, 색특성이 저하하거나, 전술한 포트 라이프 등의 문제가 생긴다. 접시 형상, 봉 형상 등의 서로 이웃하는 미립자간의 오버랩 면적을 크게 할 수 있는 형상으로 하면, 도전성 미립자의 비율을 그다지 높게 하지 않고 비저항을 낮출 수 있다.

또 도전성 물질의 균일한 분산 상태를 실현하기 위해서 도전성 미립자에 소수(疏水) 처리를 실시하여 그 표면을 소수성으로 하는 것이 바람직하다. 즉, 도전성 미립자가 친수성의 표면을 가지면, 안료 등의 색소의 많은 부분이 소수성의 표면을 가지기 때문에, 친수성의 도전성 미립자의 2차 응집 등이 생겨, 균일한 분산 상태를 얻지 못할 가능성이 있기 때문이다. 소수 처리는, 예컨대 커플링제 등을 사용하는 것에 의해 실현 할 수 있어, 커플링제로서는 실란계, 티탄산염계, 크롬계 등의 여러 가지의 것을 사용할 수 있다.

본 실시예에 있어서의 블랙 매트릭스는, 스트라이프형, 모자이크형, 트라이앵글형, 4화소 배치형 등의 패턴에 배치된 컬러 필터의 사이에 배치되어, 차광층이 되는 것이다.

(1-5. 블랙 매트릭스)

또 본 실시예에 있어서 블랙 매트릭스를 구성하는 절연막은, 실리콘 산화막인 것이 바람직하다. 실리콘 산화막은, 박막 트랜지스터, LSI 등의 제조 과정에 있어서의 절연막으로서 일반적으로 사용되는 것으로, 내열성, 내약품성이 뛰어난 것이기 때문이다.

즉, 종래의 블랙 매트릭스에 이용된 재질에 비해, 박막 트랜지스터 등의 제조 과정과의 상대성이 좋다. 특히 블랙 매트릭스를 박막 트랜지스터측 기판 위에 형성하는 경우에는, 이 상대성이 문제가 된다. 이 경우에는, 블랙 매트릭스도 박막 트랜지스터와 동일 제조 과정으로 형성되는 것이 되기 때문이다.

따라서, 블랙 매트릭스의 재질로서 박막 트랜지스터의 제조에서 일반적으로 사용되는 실리콘 산화막 등을 이용하면, 예컨대 블랙 매트릭스의 형성 공정의 뒤에 사용하는 에칭액, 온도 등에 대해서 그다지 고려할 필요가 없어진다. 이것에 의해 제조 과정에 사용되는 약품 등의 선택이 용이해진다. 또, 박막 트랜지스터에 있어서의 절연막과 블랙 매트릭스가 다층 구조가 된 경우에도, 이들은 같은 재질로 형성되기 때문에 응력 등에 의해 생기는 비틀림의 악영향을 적게 할 수 있다.

또, 블랙 매트릭스를 구성하는 실리콘 산화막을, 박막 트랜지스터의 절연막(소스선의 보호막)으로서 겸용하는 것도 가능해진다.

더욱이, 본 실시예에 있어서는 실리콘 산화막만으로 되지 않고, 이 실리콘 산화막과 균등인 재질의 막, 티탄 산화막 등도 채용 할 수 있어, 박막 트랜지스터 등의 제조와의 과정 적합성이 좋은 것이면 여러 가지의 것을 채용할 수 있다.

또 본 실시예에 있어서 절연막에 포함시키는 색소로서는 안료가 바람직하다. 안료에는 내열성이 비교적 있고, 따라서, 컬러 필터 등의 내열성을 증가시켰을 때에, 이것에 따라 색소의 내열성을 증가시키는 것이 바람직하기 때문이다. 단, 절연막에 포함시키는 색소는 이것에 제한되는 것은 아니고, 예컨대 염료 등을 사용해도 좋다. 본 실시예에서 절연막에 포함시키는 흑색의 안료로서는, 카본계의 것 등이 생각된다.

(2. 제 2 실시형태)

제 2 실시형태는 도전성의 착색층과 박막 트랜지스터의 드레인 영역과의 사이에 메탈 등의 도전층을 개재시키는 실시형태이다.

도 5는 제 2 실시형태에 의한 액티브 매트릭스 기판 및 액정표시장치의 평면도(a) 및 그 A-A'선 단면도(b)이다. 그 제법이 제 1 실시형태와 다른 것은, 드레인 영역(409)에 통하기 위한 콘택트홀을 절연막(405)으로 개구시킨 뒤, 드레인 영역(409)과 도전성 착색층(406~408)을 도통시키는 도전층(412)을 형성하는 점에 있다. 이 도전층(412)은 메탈 등으로 이루어진다. 또 도전층(412)을 형성한 뒤에, 컬러 필터와 화소전극을 겸하는 도전성 착색층(406~408)을 형성하여, 액티브 매트릭스 기판(410)으로 한다. 배향막(422), 대향 기판(417), 대향 전극(418), 배향막(421), 액정(419)은 상기 제 1 실시형태와 마찬가지로 형성되어, 액정표시장치(400)가 된다.

본 실시형태에 의하면, 화소전극이 되는 도전성 착색층(406~408)과 드레인 영역(409)과의 사이에서 양호한 콘택트를 취할 수 있어, 콘택트 저항의 경감 등이 가능해진다. 이것에 의해 액정에 인가되는 실효 전압을 높게 할 수 있어, 표시 특성의 향상을 도모할 수 있다. 이 경우, 도전층(412)의 재료로서는, 드레인 영역과의 사이의 콘택트 저항 및 도전성 착색층과의 사이의 콘택트 저항을 충분히 작게 할 수 있는 것이 바람직하다.

(2-1. 변형 예 1)

또, 본 실시형태는 상기에 한하지 않고, 도전층(412)을 소스선(404)의 형성 시에 소스선(404)과 동일 재료에 의해 형성해도 좋다. 즉, 소스선(404)를 패터닝 형성할 때에, 이 소스선(404)과 동일 재료의 도전층(412)도 패터닝 형성한다. 그 후에, 도전성 착색층(406~408)을 형성한다. 이와 같이 소스선(404)과 동일한 재료로 도전층(412)을 형성하는 수법에 의하면, 도전층을 형성하기 위해서 새로운 포트 및 에칭 공정을 부가할 필요가 없어져서, 공정수의 저감 및 제품 수율의 향상을 도모할 수 있다.

본 실시형태에서는, 메탈 등으로 이루어진 도전층(412)을 콘택트홀로부터 인출하여, 도전성 잉크와의 사이의 접촉 저항이 충분히 낮게 되도록, 도전성 착색층(406)과의 사이의 접촉 면적의 크기를 결정한다. 단, 도전층(412)이 비투광성 재료로 이루어진 경우에는, 이 접촉 면적을 너무 크게 하면 개구율이 저하하기 때문에, 요구되는 콘택트 저항과 개구율에 따라 이 접촉 면적의 크기를 결정할 필요가 있다.

(2-2. 변형 예 2)

도전층(412)은, 도 5와 같이 콘택트홀의 주변부에만 형성해도 좋지만, 이것에 한하지 않고, 화소전극이 되는 도전성 착색층(406)의 주변부에 형성해도 좋다. 이것에 의해, 드레인 영역(409)과 화소전극과의 사이의 기생 저항을 작게 할 수 있어, 화질 저하를 방지 할 수 있다.

또 도전층(412)을 도전성 착색층(406)의 주변부에 형성하는 경우, 주변부에 설치된 도전층(412)를 블랙 매트릭스의 일부로서 겸용하는 것도 가능해진다. 이 경우, 게이트선(403), 소스선(404)이 블랙 매트릭스의 다른 일부가 된다.

(2-3. 변형 예 3)

또, 도전층(412)을, 도전성 착색층(406~408)의 하부 전면에 ITO로 형성해도 좋다. 이것에 의해, 가령 도전성 착색층(406~408)의 비저항이 높아도, 실제로 이러한 저항은 도전성 착색층의 두께만큼 일 뿐이기 때문에, 액정 인가 실효 전압의 저감이 유효하게 방지된다.

(2-4. 변형 예 4)

더욱이, 도전층(412)을 도전성 착색층(406~408)의 하부 전면에 형성하는 동시에, 도전층(412)을 메탈 등의 비투광성의 재료로 형성하면, 반사형의 액티브 매트릭스형 액정표시장치를 구성할 수 있다. 반사형의 액티브 매트릭스 액정표시장치를 형성할 때는, 도전층(412)의 재료로서는 가능한 한 반사율이 높은 것이 바람직하다.

종래의 반사형 액정표시장치에서는, 컬러 필터는 대향 기판 측에 형성되어 있었다. 그렇지만 반사형 액정표시장치에서, 반사광만이 광원이 되기 때문에, 개구율을 보다 높이는 것이 바람직하다. 본 실시예에서는, 컬러 필터를 박막 트랜지스터 측 기판(401)에 내장함으로써 개구율을 향상 시킬 수 있다. 더욱이, 컬러 필터를 도전성으로 함으로써, 화소전극과 액정과의 사이에 컬러 필터가 개재하는 것에 의한 전압 분할의 문제 등을 방지 할 수 있다.

또 반사형 액정표시장치를 구성하기 위해서 봉입되는 액정(419)은, 고분자 분산형 액정(PDLC)인 것이 바람직하다. PDLC에서는, TN 액정과 달리, 광의 투과를 산란 강도에 의해 제어 할 수 있어, 편광판이 불필요해지는 이점이 있다. 편광판을 불필요로 함으로써, 개구율을 향상시킬 수 있는 동시에 장치의 제조 비용을 저감할 수 있다. PDLC는, 고분자중에 m 정도의 액정 분자를 분산시키거나, 그물눈 형상의 고분자중에 액정을 포함시키는 것에 의해 실현할 수 있다.

(3. 제 3 실시형태)

제 3 실시형태는, 액티브 소자인 TFT로서 상기와 다른 형태의 것을 사용하는 실시형태이다. 상기 제 1 및 제 2 실시형태와 다른 점은, TFT의 게이트 전극과 소스 및 드레인 전극과의 위치 관계가, 상하 역으로 되어 있는 점이다.

도 6은, 제 3 실시형태에 의한 액티브 매트릭스 기판 및 액정표시장치의 제조 공정 단면도이다. 도 6(a)에 나타낸 바와 같이, 박막 트랜지스터측 기판(601) 상에, 게이트 전극(603), 게이트 절연막(605), 아모퍼스 실리콘 막(631), 에칭 보호막(632), 오믹층(633), 소스 전극(604) 및 드레인 전극(611)을 형성하는 것에 의해, TFT(602)를 형성한다.

다음에, 도 6(b)에 나타낸 바와 같이, 소스 전극(604) 상에 절연막(620)을 형성한다. 이 절연막은 블랙 매트릭스를 겹하고 있으며, 또 뒤에 부여되는 잉크가 다른 화소로 흘러넘치지 않게 하는 뱅크를 겹하고 있다.

또한, 도 6(c)에 나타낸 바와 같이, 각 화소에 적색, 녹색, 청색의 도전성 잉크를 선택적으로 잉크젯 토출하여, 건조 및 고형화시킨다. 이것에 의해, 화소전극 및 컬러 필터의 기능을 겸비한 도전성 착색층(606, 607, 608)이 형성되어, 액티브 매트릭스 기판(610)이 완성된다.

마지막으로, 도 6(d)에 나타낸 바와 같이, 배향막(622)을 적층하고 러빙 처리한다. 한편, 대향 기판(617)은 그 내측에, 투명도전막으로 이루어진 대향 전극(618) 및 배향막(621)이 설치되어 있다. 박막 트랜지스터측 기판(601)과 대향 기판(617)의 사이에는 액정(619)이 봉입되어, 액정표시장치(600)가 된다.

본 실시형태에 의하면, 드레인 전극(611)이 TFT(602) 상면에 배치되어 있기 때문에, 화소전극과 도통하기 위한 콘택트홀이 일절 불필요해져서, 공정이 간략화되는 이점이 있다.

더욱이, TFT의 구조는 상기 각 실시형태에서 설명한 것에 한하지 않고, 아모퍼스(비정질) 실리콘 박막 트랜지스터에 있어서의 역형, 정형의 구조, 폴리(다결정) 실리콘 박막 트랜지스터에 있어서의 플래너형, 정형의 구조 등, 여러 가지의 것을 채용할 수 있다.

(3-1. 변형 예 5)

도 7은, 제 3 실시형태의 변형예를 나타낸 도면이다. 또, 도 6과 동일한 부분에 대해서는, 동일한 부호를 붙이고 그 설명을 생략한다. 본 변형예는, 제 3 실시형태의 드레인 전극(611)에, 광반사성을 구비한 전극(641)을 도전 접속하도록 설치함으로써, 반사형 액정표시장치로 하는 것이다.

우선, 도 7(a)에 나타낸 바와 같이, 도 6(a)와 마찬가지로 소스 전극(604) 및 드레인 전극(611)을 포함하는 TFT(602)를 형성한다.

다음에, 도 7(b)에 나타낸 바와 같이, 절연막(640)을 형성한다. 반사형 액정표시장치를 형성하는 경우는, 이 절연막(640)을 설치하지 않은 구성도 취할 수 있다. 그렇지만, 반사형 액정표시장치로서는, 반사광의 이용 효율을 높이는 것이 바람직하다. 즉, 화소전극으로서 작용하는 부분의 면적을 보다 넓게 형성하는 것이 바람직하다. 그런데, 인접하는 트랜지스터 혹은 배선을 구성하는 전극(도 7에서는, 소스 전극(604))보다 윗쪽의 부분도 화소전극으로서 작용하는 부분으로 하기 위하여, 절연막(640)을 형성하고 있다.

여기서, 본 실시형태는 반사형 액정표시장치이기 때문에, 절연막(640)은, 광투과성을 가지는 것이 아니라도 좋다.

절연막(640)을 형성한 뒤, 드레인 전극(611)에 통하기 위한 콘택트홀을 절연막(640)에 개구하고, 드레인 전극(611)과 도통시키는 도전층(641)을 형성한다.

이 도전층(641)은, 반사형 액정표시장치로 하기 위해, 알루미늄(Al) 등의 광반사율이 가능한 한 높은 재료에 의해 형성된다. 또, 도시되지는 않았지만, 반사형 액정표시장치로서 표시 품질을 보다 양호한 것으로 하기 위해, 도전층(641)의 표면에는 섬세한 요철을 가지는 난반사면이 형성되어 있다.

또, 도 6의 예와 마찬가지로, 절연막(620)을 형성한다. 단, 소스 전극(604)의 전체를 덮을 필요는 없다는 점에서 도 6의 예와 다르다. 이 절연막(620)은 블랙 매트릭스를 겹하고 있고, 또한 뒤에 부여되는 잉크가 다른 화소로 흘러넘치지 않게 하는 뱅크를 겹하고 있다.

더욱이, 도 7(c)에 나타낸 바와 같이, 각 화소에 적색, 녹색, 청색의 도전성 잉크를 선택적으로 잉크젯 토출하여, 건조 및 고형화 시킨다. 이것에 의해, 화소전극 및 컬러 필터의 기능을 겸비한 도전성 착색층(606, 607, 608)이 형성되어, 반사형의 액티브 매트릭스 기판(610')이 완성된다.

마지막으로, 도 7(d)에 나타낸 바와 같이, 배향막(622)를 적층하고 러빙 처리한다. 한편, 대향 기판(617)은 그 내측에, 투명 전극막으로 이루어진 대향 전극(618) 및 배향막(621)이 설치되어 있다. 박막 트랜지스터측 기판(601)과 대향 기판(617)의 사이에는 액정(619)이 봉입되어, 반사형 액정표시장치(600')가 된다.

(3-2. 변형 예 6)

도 8은, 제 3 실시형태의 새로운 변형예를 나타낸 도면이다. 또한, 도 6 또는 도 7과 동일한 부분에 대해서는, 동일한 부호를 붙이고 그 설명을 생략한다. 본 변형예는, 변형예 5의 도전층(641)을, 메탈 등의 비투광성의 재료로 형성하고, 또한 부분적으로 투광성을 부여하는 형상으로 형성하여 도전층(651)으로 하는 것에 의해, 반투과형의 액티브 매트릭스형 액정 표시장치를 구성하는 것이다.

우선, 도 8(a)에 나타낸 바와 같이, 도 6(a) 및 도 7(a)와 마찬가지로 소스 전극(604) 및 드레인 전극(611)을 포함하는 TFT(602)를 형성한다.

다음에, 도 8(b)에 나타낸 바와 같이, 절연막(650)을 형성한다. 여기서, 본 변형예는 반사광 및 투과광의 각각을 표시에 이용하는 반투과형 액정표시장치이기 때문에, 절연막(650)은, 광투과성을 가지는 재료로 형성한다. 또한, 절연막(650)을 형성하지 않는 구성도 채용할 수 있다. 그러나, 변형예 5에 있어서 절연막(640)을 형성하는 것이 바람직한 것과 마찬가지의 이유로, 본 변형예에 있어서도 절연막(650)을 형성하는 것이 바람직하다.

절연막(650)을 형성한 뒤, 드레인 전극(611)으로 통하기 위한 콘택트홀을 절연막(650)에 개구하고, 드레인 전극(611)과 도통시키는 도전층(651)을 형성한다.

이 도전층(651)은, 반사광도 표시에 이용하는 반투과형 액정표시장치로 하기 위해, 알루미늄(Al) 등의 광반사율이 가능한 한 높은 재료로 형성된다. 또, 도시되지는 않았지만, 본 변형예에 있어서도, 반사광을 표시에 이용할 때의 표시 품질을 보다 양호한 것으로 하기 위해, 도전층(651)의 표면에는 섬세한 요철을 갖는 난반사면이 형성되어 있다.

변형예 5와 다른 것은, 이 도전층(651)에, 부분적으로 광을 투과시키기 위한 슬릿(652)을 형성한다는 점이다. 이 슬릿(652)은, 도전층(651)의 패터닝 공정에 있어서 형성된다.

또한, 도전층(651)에 투광성을 부여하기 위한 형상은, 슬릿에 한하지 않고 도전층(651)이 부분적으로 제거된 형상이면 어떠한 형상이라도 좋다. 또, 도전층(651)을 부분적으로 제거하는 면적은, 화소 영역을 투과하는 광(백라이트 광)의 투과율을 어느 정도로 설정할지에 따라 결정된다.

다음에, 도 7의 예와 마찬가지로, 절연막(620)을 형성한다. 이 절연막(620)은 블랙 매트릭스를 겸하고 있고, 또한 뒤에 부여되는 잉크가 다른 화소로 흘러넘치지 않게 하는 뱅크를 겸하고 있다.

또한, 도 8(c)에 나타낸 바와 같이, 각 화소에 적색, 녹색, 청색의 도전성 잉크를 선택적으로 잉크젯 토출하여, 건조 및 고형화시킨다. 이것에 의해, 화소전극 및 컬러 필터의 기능을 겸비한 도전성 착색층(606, 607, 608)이 형성되어, 반투과형의 액티브 매트릭스 기판(610')이 완성된다.

마지막으로, 도 8(d)에 나타낸 바와 같이, 배향막(622)를 적층하고 러빙 처리한다.

한편, 대향 기판(617)은 그 내측에, 투명 도전막으로 되는 대향 전극(618) 및 배향막(621)이 설치되어 있다. 박막 트랜지스터측 기판(601)과 대향 기판(617)의 사이에는 액정(619)이 봉입된다.

또한, 박막 트랜지스터측 기판(601)측으로부터 광을 조사하는 백라이트(660)가 설치되어, 반투과형 액정표시장치(600')가 된다.

(4. 제 4 실시형태)

제 4 실시형태는, 액티브 소자로서 TFD를 사용하는 실시형태이다. 도 9 ~ 도 12는, 제 4 실시형태의 제조 공정의 일례를 나타내는 도면으로, 각 도 (a)는 평면도, (b)는 (a)의 A-A'선 단면도이다. 우선, 박막 다이오드측 기판(801)은, 예컨대, 유리, 플라스틱, 자기(磁器), 반도체 웨이퍼 등의 절연성을 가지는 재료로 형성된다. 이 박막 다이오드측 기판(801)은, 투과형 액정표시장치를 구성하는 경우는 투명성을 가질 필요가 있지만, 반사형 액정표시장치를 구성하는 경우는 투명성을 가질 필요는 없다.

도 9에 나타낸 바와 같이, 박막 다이오드측 기판(801)상에, 신호선(814), TFD(802)의 제 1 도전막(851)을 소정의 패턴으로 형성한다. 구체적으로는, 탄탈륨 또는 탄탈륨을 주성분으로 하는 금속을 스퍼터링법 또는 전자빔 증착법으로 형성하고, 반응성 이온 에칭 혹은 화학 드라이 에칭 등을 행하여 소정의 패턴으로 형성한다.

신호선(814)은, 주사 신호선으로서 이용되는 것으로, 박막 다이오드측 기판(801)상에 소정의 패턴으로 복수 병행하여 설치되고, 도시하지 않은 주사신호 구동회로의 구동용 IC가 배치되는 위치까지 연장하고 있다.

제 1 도전막(851)은, 신호선(814)으로부터 연장하여 박막 다이오드측 기판(801)상에 설치되며, 신호선(814)과 접속한 상태로 형성된다.

또한, 필요에 따라, 이 패터닝에 앞서, 박막 다이오드측 기판(801)상의 전면에 산화 탄탈륨의 보호 산화막을 형성해도 좋다. 이 보호 산화막은, 스퍼터링법으로 퇴적한 탄탈륨막을 열산화하는 방법, 산화 탄탈륨으로 이루어진 타깃을 이용한 스퍼터링법 등으로 형성 할 수 있다.

다음에, 박막 다이오드측 기판(801)을 구연산 등의 전해액에 넣어, 신호선(814) 및 제 1 도전막(851)을 양극 산화시키고, 그러한 표면에 산화 탄탈륨막을 형성하는 것에 의해, 제 1 도전막(851)의 표면에 절연막(852)을 형성한다.

다음에, 박막 다이오드측 기판(801)의 전면에 크롬(Cr)을 스퍼터링하여 크롬막을 성막한 뒤, 에칭하여, 소정 패턴의 제 2 도전막(853)을 패터닝 한다. 이 제 2 도전막(853)의 형성에 의해서, 2단자형 비선형 소자인 TFD(802)가 형성된다. 이것에 의해, 제 1 도전막(851)과 제 2 도전막(853)이 절연막(852)을 통하여 용량 결합된다. 또, 구동용 IC로부터의 신호는, 신호선(814)으로부터 제 1 도전막(851)으로 전해져서, TFD(802)에 입력되는 것이 된다.

또한, 이 박막 다이오드측 기판(12)에 소정 패턴의 도전층(812)을 각 화소의 거의 전역에 걸쳐서 형성한다. 도전층(812)은, 예컨대 투과형 액정표시장치를 구성하는 경우는 ITO로 구성된다. 반사형 액정표시장치를 구성하는 경우는, 도전층(812)을 알루미늄(Al)으로 구성하고, 표면에 섬세한 요철을 갖는 난반사면이 형성되어 있다.

또, 도전층(812)은, TFD(802)측의 위치에서, 제 2 도전막(853)과 중첩할 수 있어, TFD(802)와 접속된다. 신호선(814)으로부터의 신호는, TFD(802)를 통하여, 도전층(812)으로 입력되는 것이 된다.

다음에, 도 10에 나타낸 바와 같이, 신호선(814)을 덮는 절연막(820)을 형성한다. 이 절연막(820)은, 신호선(814)뿐만 아니라, 도 10(a)에 나타낸 바와 같이, 블랙 매트릭스와 뱅크를 겹하도록, 각 화소간의 경계 부분에 형성된다.

또, 도 11에 나타낸 바와 같이, 각 화소에 도전성의 잉크를 잉크젯 토출하고 건조 및 고형화시켜 도전성 착색층(806~808)으로 하여, 액티브 매트릭스 기판(810)이 완성된다.

다음에, 도 12에 나타낸 바와 같이, 액티브 매트릭스 기판(810)상에 배향막(822)을 적층하여 러빙 처리한다. 한편, 투명한 대향 기판(817)에 주사선(818)을 설치하고, 또 배향막(821)을 적층하여 러빙 처리하고, 액티브 매트릭스 기판(810)과 대향 기판(817)을 대향시켜, 이들 간에 액정(819)을 봉입하여 액정표시장치(800)가 형성된다.

또한, 대향 기판(817)의 외측면에는 도시하지 않은 편광판이 설치된다. 투과형 액티브 매트릭스 기판에는, 백라이트를 부가하여 액정표시장치로 한다.

(4-1. 변형예 7)

도 13 내지 도 15는, 제 4 실시형태의 변형예에 의한 액티브 매트릭스 기판 및 액정표시장치의 제조 공정의 일례를 나타내는 도면으로, 각 도(a)는 평면도, (b)는 그 A-A'선 단면도이다. 또, 도 9 내지 도 12와 동일 부분에 대해서는, 동일 부호를 붙이고 그 설명은 생략한다. 본 변형에는, 제 4 실시형태의 도전층(812)을, 메탈 등의 비투광성의 재료로 형성하고, 또한 부분적으로 투광성을 부여하는 형상으로 형성하여 도전층(870)으로 하는 것에 의해, 반투과형의 액티브 매트릭스형 액정표시장치를 구성하는 것이다.

도 13에 나타낸 바와 같이, 본 변형예의 액티브 매트릭스 기판을 제조하기에는, 우선 도 9와 마찬가지로, TFD를 구성하는 제 2 도전막(853)을 형성한다.

다음에, 도 14에 나타낸 바와 같이, 광투과성을 갖는 절연막(860)을 형성한다. 여기서, 이 절연막(860)을 설치하지 않은 구성을 취할 수 있다. 그렇지만, 반사형에 한하지 않고 반투과형 액정표시장치로서는, 반사광의 이용 효율을 높이는 것이 바람직하다. 즉, 화소전극으로서 작용하는 부분의 면적을 보다 넓게 형성하는 것이 바람직하다. 그런데, 인접하는 TFD 혹은 배선을 구성하는 전극(도 14에 있어서는 인접하는 제 2 도전막(853))의 상부도 화소전극으로서 작용하는 부분으로 하기 위해, 절연막(860)을 형성하고 있다.

절연막(860)을 형성한 뒤, 제 2 도전막(853)에 통하기 위한 콘택트홀을 절연막(860)에 개구하고, 제 2 도전막(853)과 도통하는 도전층(870)을 형성한다.

이 도전층(870)은, 반사광도 표시에 이용하는 반투과형 액정표시장치로 하기 위해, 알루미늄(Al) 등의 광반사율이 가능한 한 높은 재료에 의해 형성된다. 또, 도시하지는 않았지만, 반사광을 표시에 이용할 때의 표시 품질을 보다 바람직한 것으로 하기 위해, 도전층(870)의 표면에 섬세한 요철을 갖는 난반사면이 형성되어 있다.

또, 이 도전층(870)에는, 부분적으로 광을 투과시키기 위한 슬릿(872)을 형성한다. 이 슬릿(872)은, 도전층(870)의 패터닝 공정에서 형성된다.

또한, 도전층(870)에 투광성을 부여하기 위한 형상은, 슬릿에 한하지 않고, 도전층(870)이 부분적으로 제거된 형상이면 어떠한 형상이라도 좋다. 또, 도전층(870)을 부분적으로 제거하는 면적은, 화소 영역을 투과하는 광(백라이트의 광)의 투과율을 어느 정도로 설정하는지에 따라 결정된다.

다음에, 도 15에 나타낸 바와 같이, 도전층(870)의 외형을 따른 형상으로 절연막(880)을 형성한다. 이 절연막(880)은, 블랙 매트릭스와 뱅크를 겹도록, 각 화소간의 경계 부분에 형성된다.

또, 각 화소에 도전성의 잉크를 잉크젯 토출하고 건조 및 고형화시켜 도전성 착색층(806~808)으로 하여, 반투과형의 액정표시장치를 구성하는 액티브 매트릭스 기판(810')이 완성된다.

다음에, 도 12와 마찬가지로, 액티브 매트릭스 기판(810')상에 배향막(822)을 적층하고 러빙 처리한다. 한편, 투명한 대향기판(817)에 주사선(818)을 설치하고, 또 배향막(821)을 적층하여 러빙 처리하고, 액티브 매트릭스 기판(810')과 대향 전극(817)을 대향시키고, 이를 간에 액정(819)을 봉입하여 액정표시장치(800')가 형성된다.

또한, 대향 기판(817)의 외측면에는 도시하지 않은 편광판이 설치된다. 본 변형예는, 반투과형 액정표시장치로 하고 있기 때문에, 백라이트(890)를 배치한다.

여기서, 도시하지는 않았지만, 도전층(870)의 슬릿을 형성하지 않은 구성으로 하면, 반사형 액정표시장치로 할 수 있다.

(5. 전자기기)

도 16은, 본 발명의 1실시형태의 제조방법에 의해 제조되는 전자기기인 노트형 퍼스널 컴퓨터의 사시도이다. 이 퍼스널 컴퓨터(500)는, 상기 컬러 액정표시장치를 표시부로서 사용하고 있으므로, 재료 선택의 폭이 넓어지는 것과 동시에 제조 제품 수율이 높다고 하는 이점을 가지고 있다.

도면에 나타낸 바와 같이, 액정표시장치(300)는 케이싱(510)에 수납되고, 이 케이싱(510)에 형성된 개구부(511)로부터 액정표시장치(300)의 표시 영역이 노출되도록 구성되어 있다. 또, 퍼스널 컴퓨터(500)는 입력부로서의 키보드(530)를 구비하고 있다.

이 퍼스널 컴퓨터(500)는, 액정표시장치(300)외에, 도시하지 않았지만, 표시정보 출력원, 표시정보 처리회로, 클록발생 회로 등의 여러 가지 회로나, 그러한 회로에 전력을 공급하는 전원 회로 등으로 이루어지는 표시신호 생성부를 포함하여 구성된다. 액정표시장치(300)에는, 예컨대 입력부(530)로부터 입력된 정보 등에 기초한 표시신호 생성부에 의해서 생성된 표시신호가 공급되는 것에 의해서 표시 화상이 형성된다.

본 실시형태에 관련되는 전기광학장치가 조립되는 전자기기로서는, 퍼스널 컴퓨터에 한하지 않고, 휴대형 전화기, 전자 수첩, 페이서, POS 단말, IC 카드, 미니 디스크 플레이어, 액정 프로젝터, 및 웹지니어링·워크스테이션(EWS), 워드 프로세서, 텔레비전, 뮤파인더형 또는 모니터 직시형의 비디오테이프 레코더, 전자 탁상 계산기, 카-네비게이션 장치, 터치 패널을 구비한 장치, 시계, 게임 기기 등 여러 가지 전자기기를 들수 있다.

산업상 이용 가능성

본 발명에 의하면, 제조 공정의 번잡함을 피할 수 있고 재료 선택의 폭이 넓어지는 것과 동시에 제조 제품 수율이 높은 액티브 매트릭스 기판의 제조방법 및 이것을 이용한 액정표시장치의 제조방법을 제공 할 수 있다.

(57) 청구의 범위

청구항 1.

액티브 소자가 매트릭스 형상으로 형성되어 이루어지는 액티브 매트릭스 기판의 제조방법으로서,

상기 액티브 소자에 전기적으로 접속되는 화소 전극의 형성 영역에, 색재료와 도전성 재료가 혼합되어 이루어지는 잉크를 잉크젯 방식으로 토출하는 공정에 의해, 화소 전극 및 컬러 필터로서 작용하는 도전성 착색층을 형성하며,

상기 액티브 소자 중 상기 도전성 착색층이 전기적으로 접속되는 1개의 전극 이외의 전극을 덮는 위치에 블랙 매트릭스를 구성하는 절연층을 형성한 후, 상기 잉크를 토출하는 상기 공정을 실행하는 것을 특징으로 하는 액티브 매트릭스 기판의 제조방법.

청구항 2. 삭제

청구항 3.

제 1 항에 있어서,

상기 도전성 착색층이 형성되는 위치에, 광반사성을 갖는 반사층을 형성한 후, 상기 잉크를 토출하는 상기 공정을 실행함으로써, 반사형의 액티브 매트릭스 기판을 제조하는 것을 특징으로 하는 액티브 매트릭스 기판의 제조방법.

청구항 4.

제 3 항에 있어서,

상기 반사층에, 층의 두께 방향으로 광을 투과시키는 간극을 형성함으로써, 반투과형의 액티브 매트릭스 기판을 제조하는 것을 특징으로 하는 액티브 매트릭스 기판의 제조방법.

청구항 5.

제 3 항 또는 제 4 항에 있어서,

상기 액티브 소자 중 상기 도전성 착색층이 전기적으로 접속되는 1개의 전극 이외의 전극을 덮는 위치에 제 1 절연층을 형성하고,

상기 제 1 절연층 상에, 상기 도전성 착색층을 상기 1개의 전극에 전기적으로 접속시키는 상기 반사층과, 블랙 매트릭스를 구성하는 제 2 절연층을 형성한 후,

상기 잉크를 토출하는 상기 공정을 실행하는 것을 특징으로 하는 액티브 매트릭스 기판의 제조방법.

청구항 6.

제 5 항에 있어서,

상기 제 1 절연층은 상기 액티브 소자의 전면을 덮는 위치에 형성하고,

상기 반사층은, 상기 제 1 절연층 중 상기 1개의 전극에 대응하는 위치에 형성된 콘택트홀을 통하여 상기 1개의 전극에 전기적으로 접속되는 것을 특징으로 하는 액티브 매트릭스 기판의 제조방법.

청구항 7.

제 1 항에 있어서,

상기 잉크를 토출하여 형성되는 화소 전극의 색은, 적어도 3종류를 갖는 것을 특징으로 하는 액티브 매트릭스 기판의 제조방법.

청구항 8.

제 1 항에 있어서,

상기 액티브 소자는 박막 트랜지스터(TFT)인 것을 특징으로 하는 액티브 매트릭스 기판의 제조방법.

청구항 9.

제 1 항에 있어서,

상기 액티브 소자는 박막 다이오드(TFD)인 것을 특징으로 하는 액티브 매트릭스 기판의 제조방법.

청구항 10.

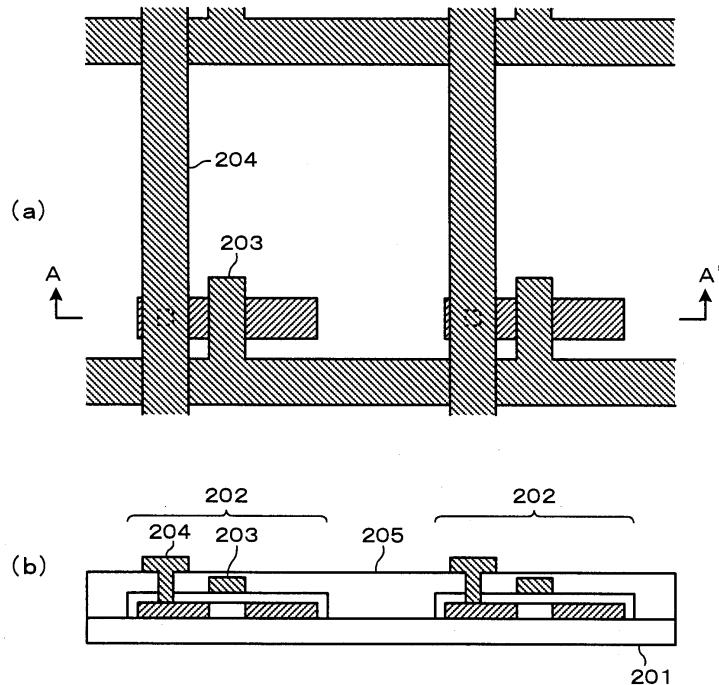
제 1 항에 기재된 방법에 의해 제조된 액티브 매트릭스 기판과, 상기 액티브 매트릭스 기판에 대향하여 배치되는 대향 기판의 사이에, 액정층을 봉입하는 것을 특징으로 하는 액정표시장치의 제조방법.

청구항 11.

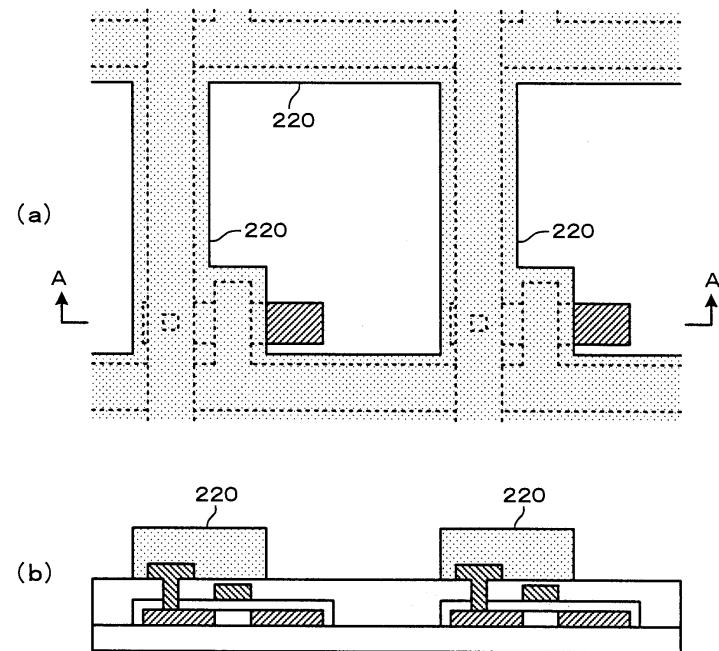
제 10 항에 기재된 방법에 의해 제조된 액정표시장치를 표시 수단으로서 사용하는 것을 특징으로 하는 전자기기의 제조방법.

도면

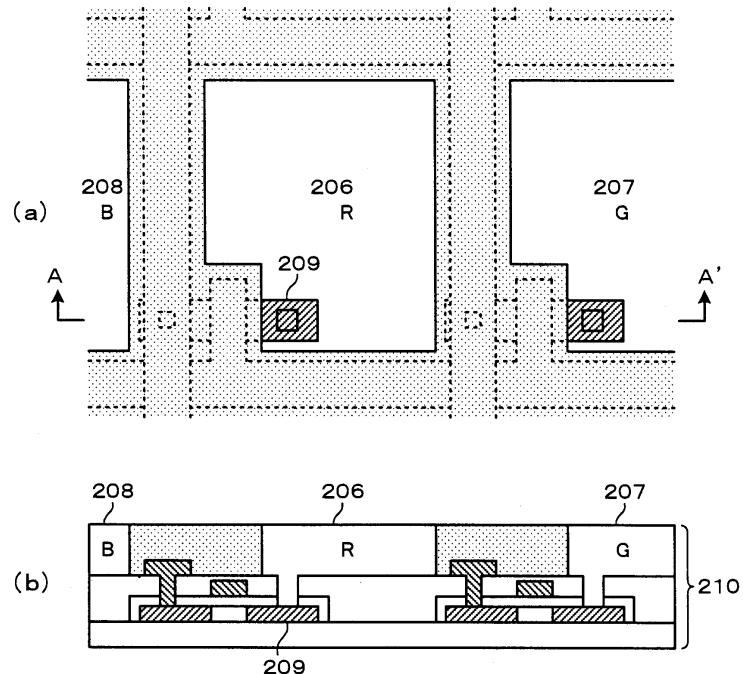
도면1



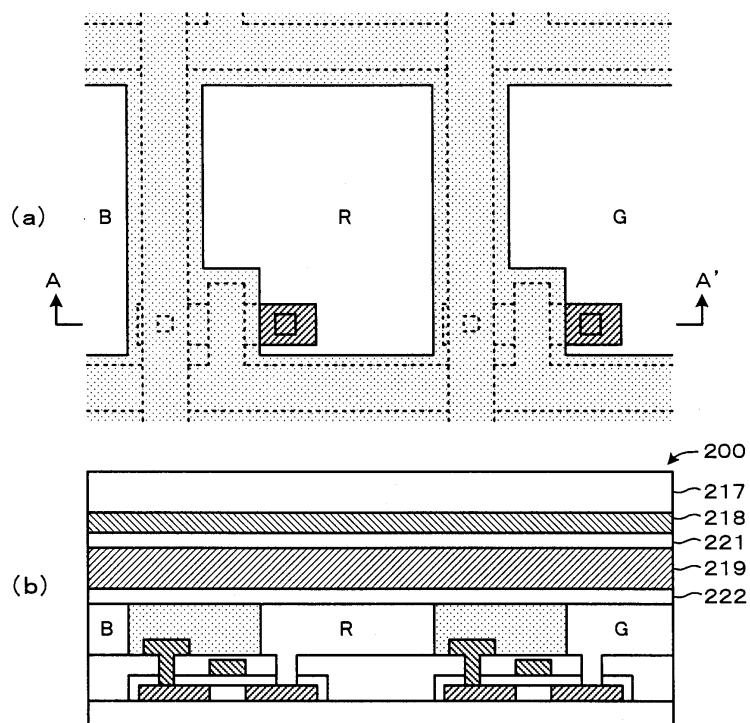
도면2



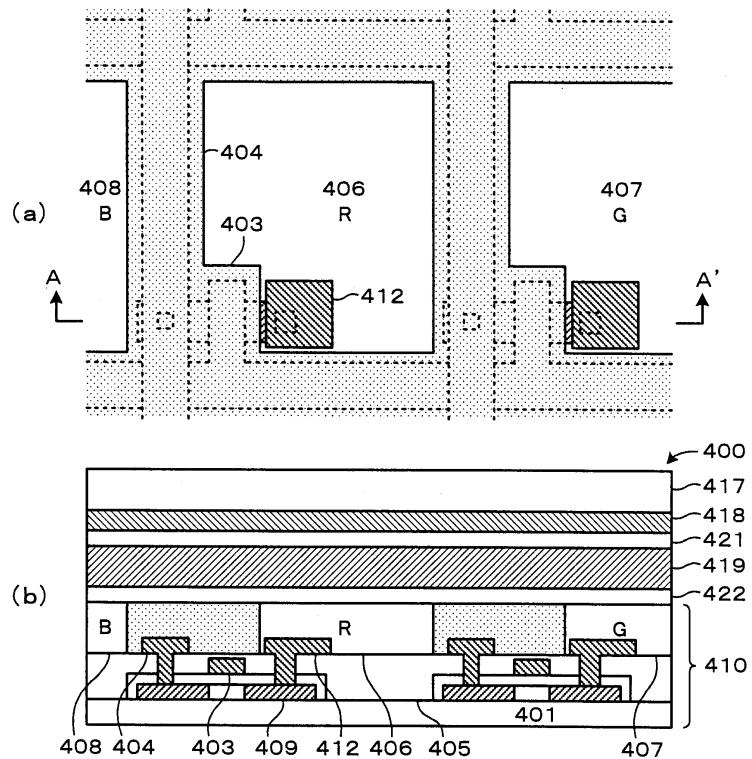
도면3



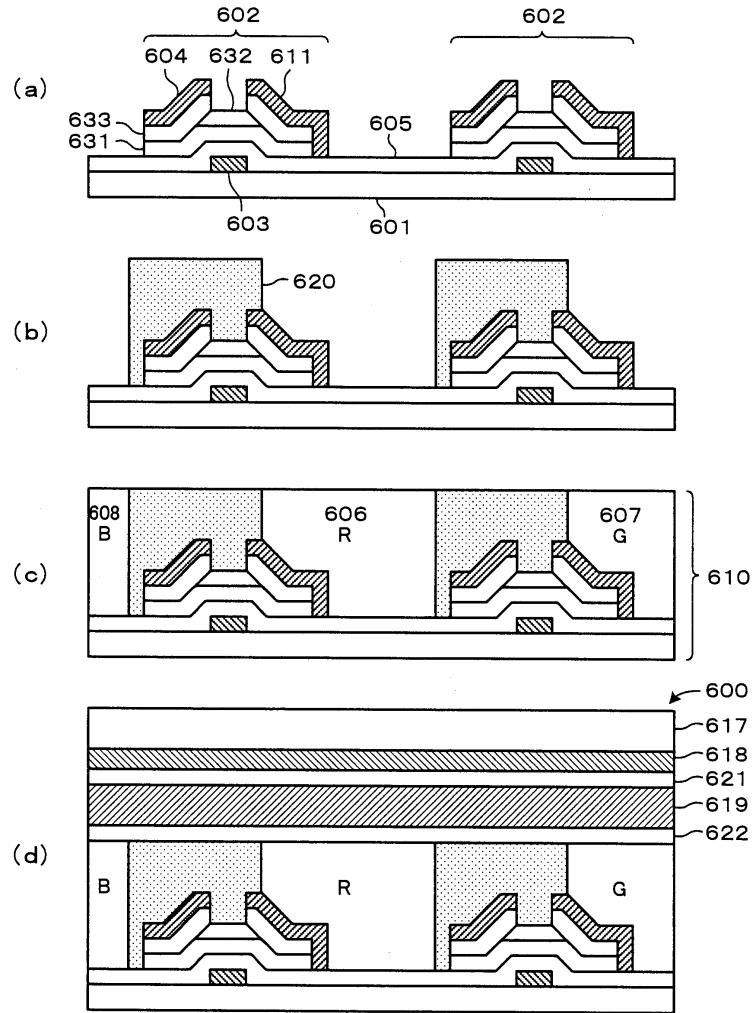
도면4



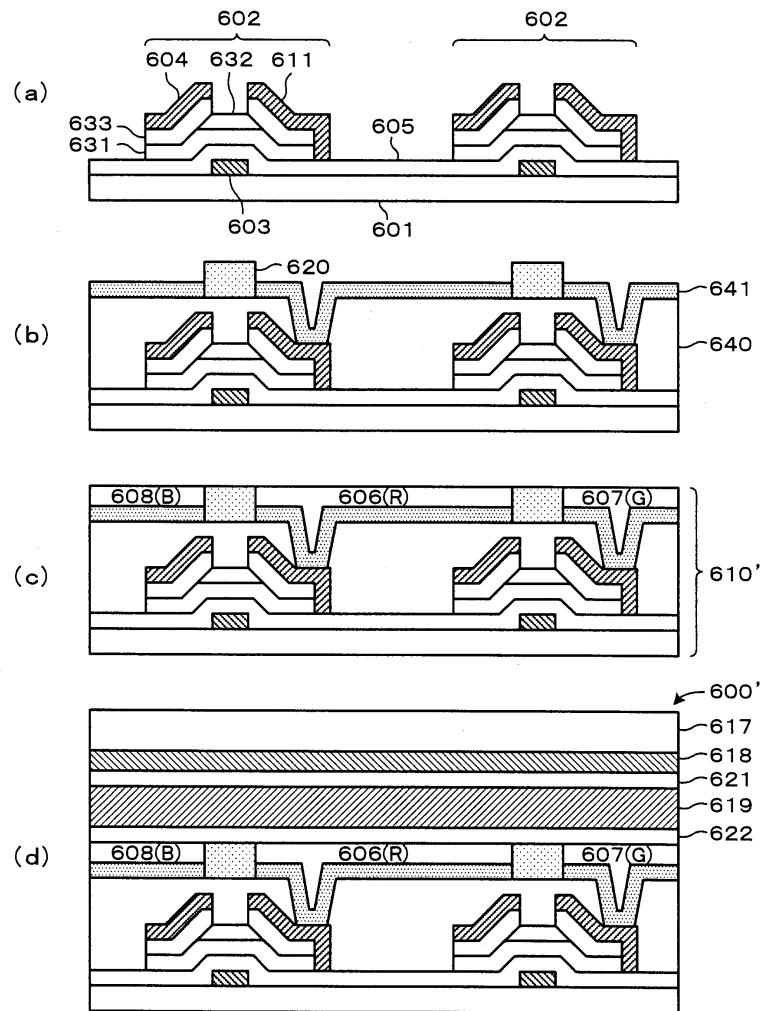
도면5



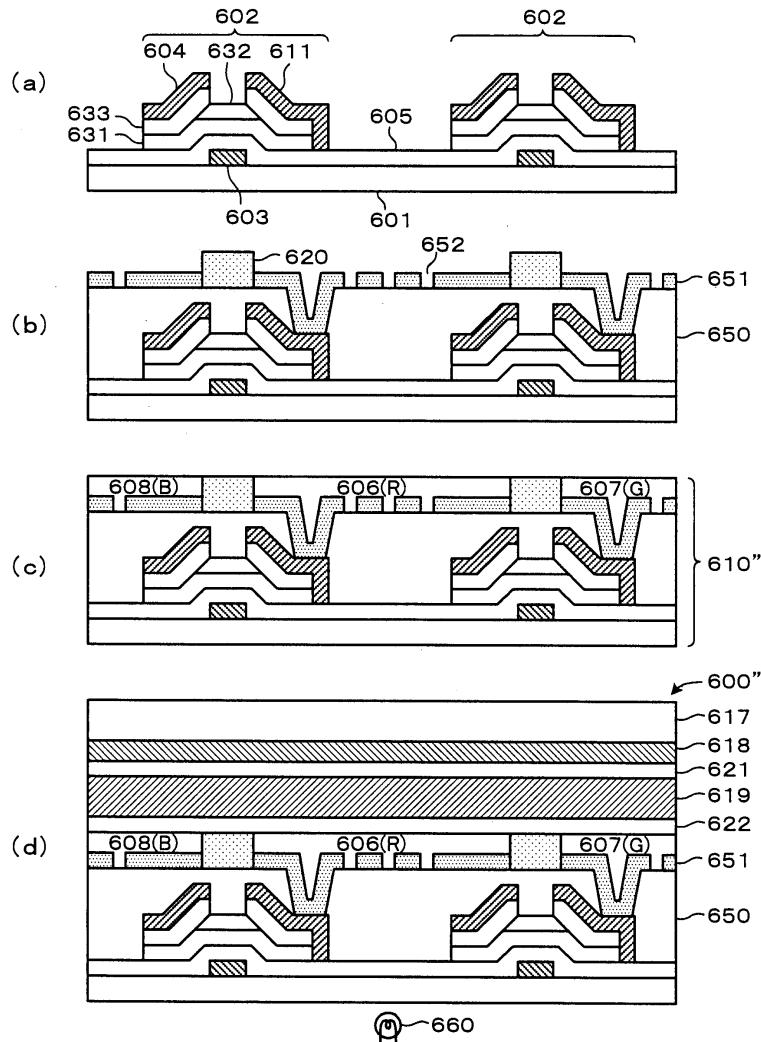
도면6



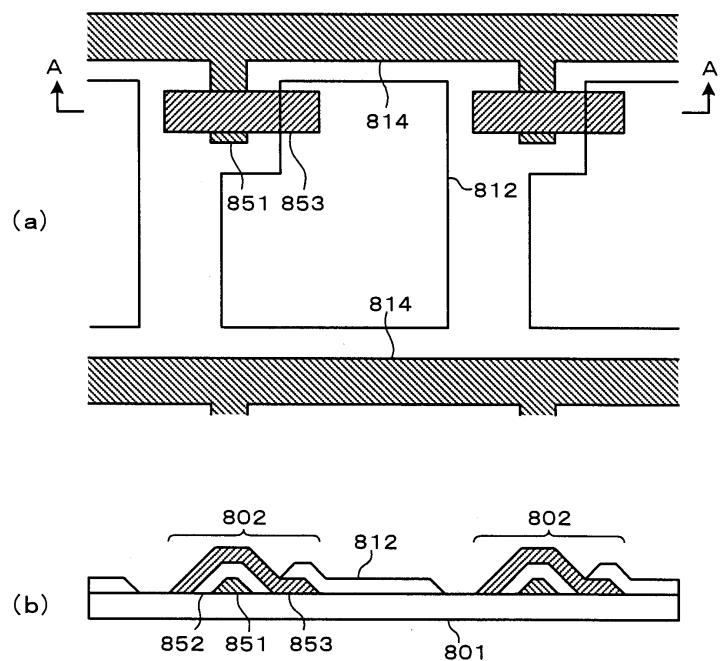
도면7



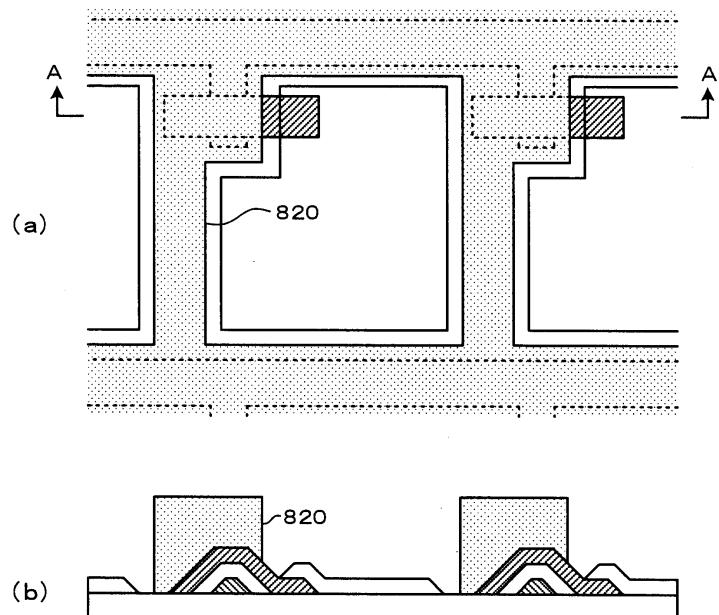
도면8



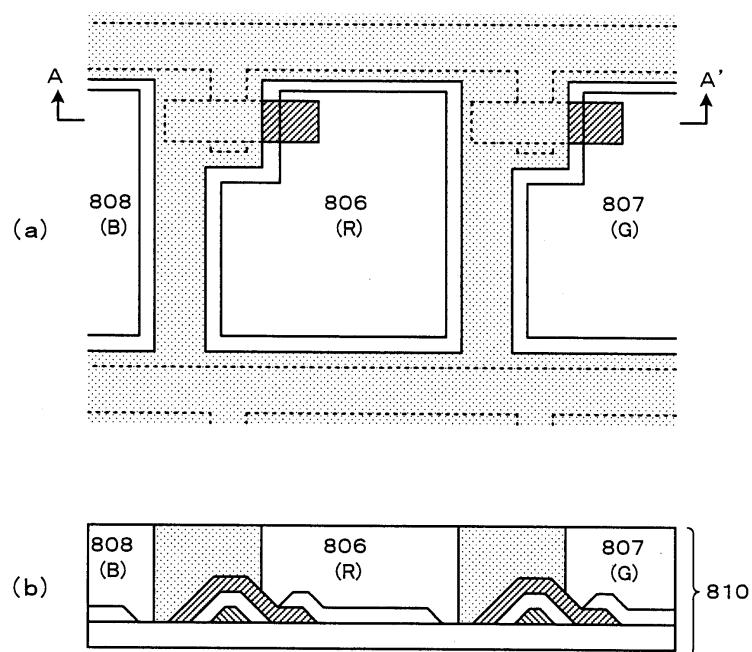
도면9



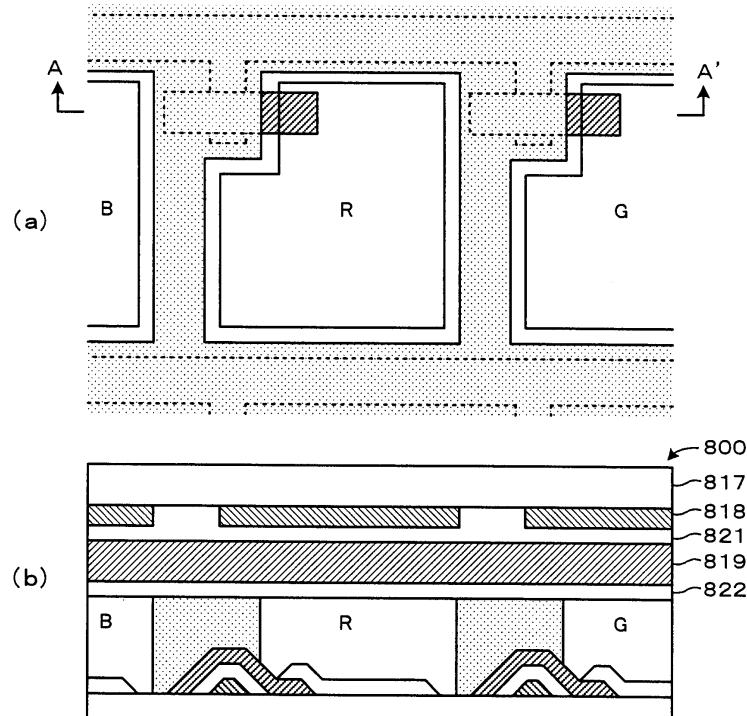
도면10



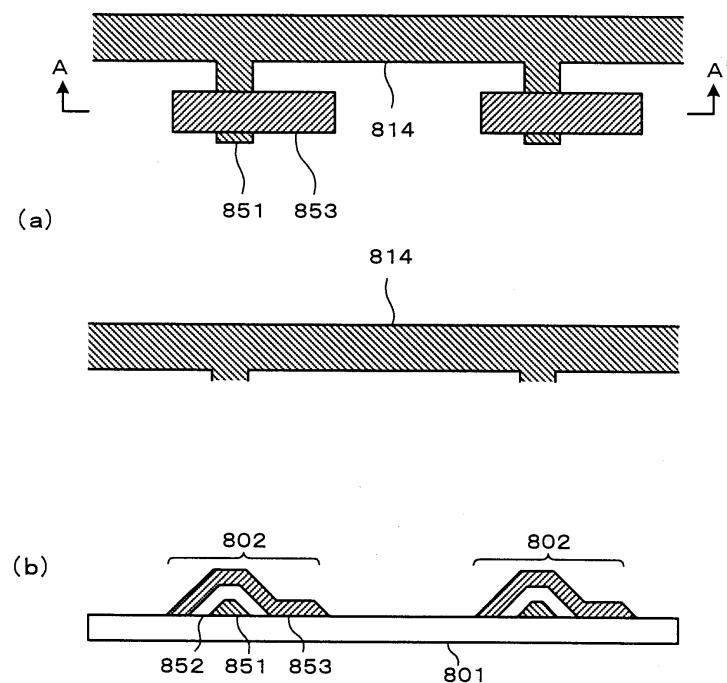
도면11



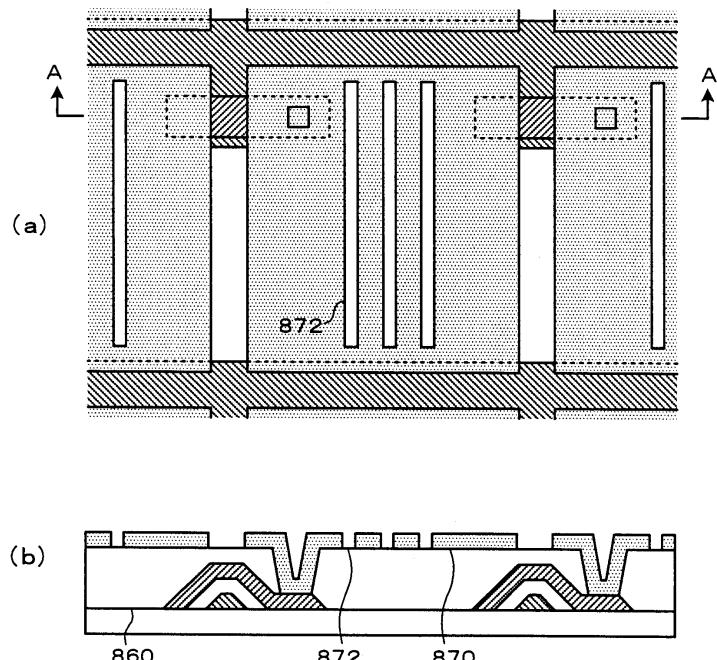
도면12



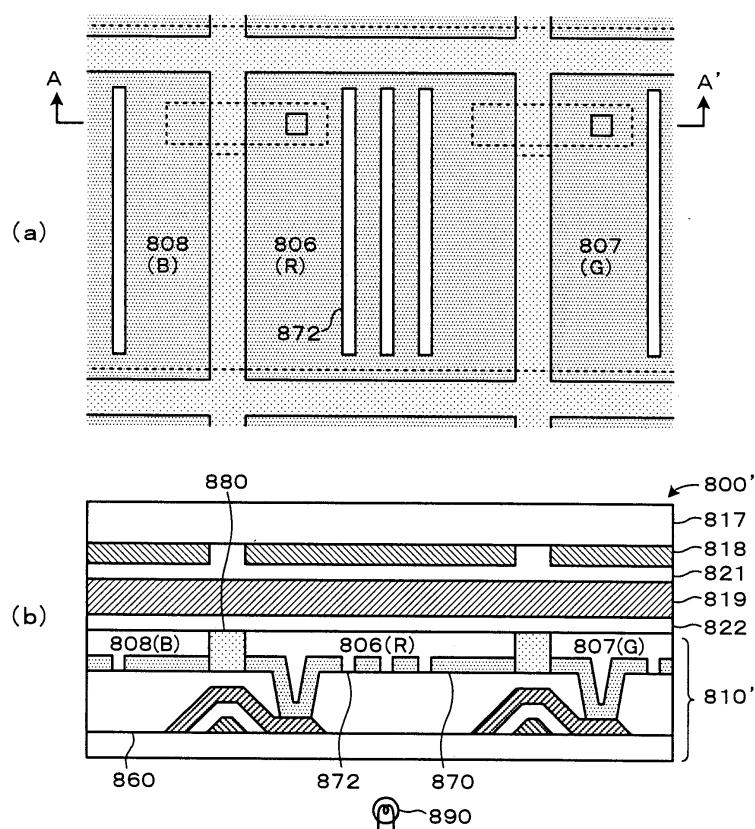
도면13



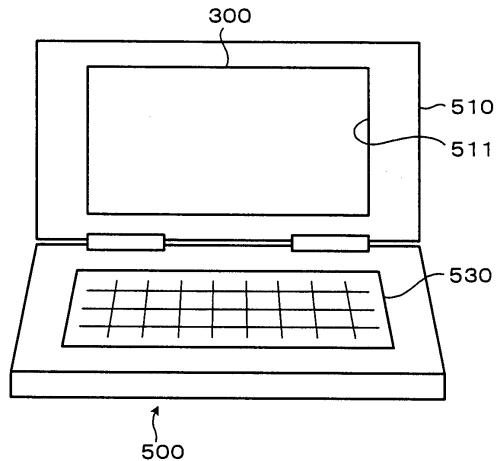
도면14



도면15



도면16



专利名称(译)	有源矩阵基板的制造方法，液晶显示装置的制造方法以及电子设备的制造方法		
公开(公告)号	KR100500817B1	公开(公告)日	2005-07-12
申请号	KR1020027007764	申请日	2001-10-17
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生株式会社		
当前申请(专利权)人(译)	精工爱普生株式会社		
[标]发明人	KIGUCHI HIROSHI 기구치히로시 KATAGAMI SATORU 가타가미사토루 KAWASE TOMOMI 가와세도모미 ARUGA HISASHI 아루가히사시 SHIMIZU MASAHIRO 시미즈마사하루		
发明人	기구치히로시 가타가미사토루 가와세도모미 아루가히사시 시미즈마사하루		
IPC分类号	G02F1/136 B41J2/01 G02B5/20 G02F1/1335 G02F1/1343 G02F1/1362 G09F9/30 G09F9/35		
CPC分类号	G02F1/133514 G02F1/133516 G02F1/133553 G02F1/133555 G02F1/134336 G02F1/13439 G02F1/136209 G02F2001/136222		
代理人(译)	MOON , KI桑		
优先权	2000316957 2000-10-17 JP 2001318207 2001-10-16 JP		
其他公开文献	KR1020020077360A		
外部链接	Espacenet		

摘要(译)

可以防止制造工艺的复杂性，拓宽材料选择范围并允许高制造成品率的有源矩阵基板的制造方法，以及使用这种有源矩阵基板的液晶显示器的制造方法。用作像素电极和滤色器的导电着色层(606至608)是通过以下方法形成的：通过喷墨方法将着色材料和导电材料的混合墨排放到要电连接的像素电极的形成区域上到有源元件(602)。

