



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0008734
(43) 공개일자 2008년01월24일

(51) Int. Cl.

G02F 1/1343 (2006.01) G02F 1/1335 (2006.01)

(21) 출원번호 10-2006-0068334

(22) 출원일자 2006년07월21일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

정창오

경기 수원시 영통구 망포동 동수원엘지빌리지2차
201-203

김상갑

서울특별시 강동구 명일동 15번지 삼익@ 301동
306호

(뒷면에 계속)

(74) 대리인

박영우

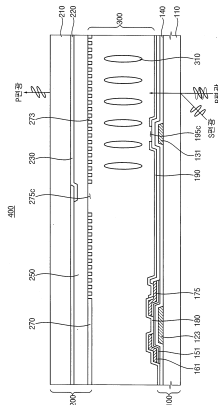
전체 청구항 수 : 총 30 항

(54) 표시판, 표시 장치 및 이의 제조 방법

(57) 요약

본 발명은 제1 기판 위에 형성된 게이트선, 게이트선 위에 형성된 게이트 절연막 게이트 절연막 위에 형성된 반도체층, 반도체층 위에 형성되고, 소스 전극을 포함하는 데이터선, 반도체층 위에 형성되고, 소스 전극과 마주하는 드레인 전극, 드레인 전극과 전기적으로 연결되어 있는 제1 전극, 제1 기판과 대향하는 제2 기판, 제2 기판 위에 형성되어 있는 제2 전극 및, 제1 전극과 상기 제2 전극 사이에 개재된 액정을 포함하고, 제1 전극과 상기 제2 전극 중 적어도 하나는 입사광을 편광시키기 위한 복수의 선 패턴이 형성되어 있는 전극인 표시 장치 및 이의 제조 방법에 관한 것이다.

대표도 - 도3



(72) 발명자

석준형

경기 용인시 수지구 풍덕천2동 삼성5차아파트 506
동 202호

김홍균

충남 천안시 원성동 287-75번지 2층

황인선

경기 수원시 영통구 망포동 698번지 망포 LG자이아
파트 305-406

오민석

경기 용인시 신봉동 한일아파트 102동 202호

진흥기

경기 수원시 장안구 조원동 한일타운 147동 201호

정유광

경기 용인시 기흥구 농서동 산 7-1 마로니에동
1003호

최승하

경기 시흥시 하상동 태평아파트 206동 502호

이회국

경기 용인시 양지면 대대리 747-1번지

김시열

경기 용인시 수지구 상현동 861 만현마을8단지 두
산위브A806-1601

특허청구의 범위

청구항 1

기관,

상기 기관 위에 형성된 게이트선,

상기 게이트선을 덮도록 상기 기관 위에 형성된 게이트 절연막,

상기 게이트선과 교차하고, 소스 전극을 포함하는 데이터선,

상기 소스 전극과 마주하는 드레인 전극 및,

상기 드레인 전극과 전기적으로 연결되고, 입사광을 편광시키기 위한 복수 의 선 패턴이 형성되어 있는 전극을 포함하는 표시판.

청구항 2

제1 항에 있어서, 상기 선 패턴들의 간격은 200nm 이하인 표시판.

청구항 3

제2 항에 있어서, 상기 전극 바로 위에 형성된 배향막을 포함하는 표시판.

청구항 4

제1 항에 있어서, 상기 선 패턴의 폭은 100nm 이하인 표시판.

청구항 5

제1 항에 있어서, 상기 전극은 Al, Ag, Cu, Mo, Cr, Ta, Ti 또는 이들의 합금 중 적어도 하나를 포함하는 표시판.

청구항 6

제1 기관,

상기 제1 기관 위에 형성된 게이트선,

상기 게이트선 위에 형성된 게이트 절연막,

상기 게이트 절연막 위에 형성된 반도체층,

상기 반도체층 위에 형성되고, 소스 전극을 포함하는 데이터선,

상기 반도체층 위에 형성되고, 상기 소스 전극과 마주하는 드레인 전극,

상기 드레인 전극 위에 형성되고, 상기 드레인 전극과 전기적으로 연결되어 있는 제1 전극,

상기 제1 기관과 대향하는 제2 기관,

상기 제2 기관 위에 형성되어 있는 제2 전극 및,

상기 제1 전극과 상기 제2 전극 사이에 개재된 액정을 포함하고,

상기 제1 전극과 상기 제2 전극 중 적어도 하나는 입사광을 편광시키기 위한 복수의 선 패턴을 포함하는 표시장치.

청구항 7

제6 항에 있어서, 상기 제1 전극은 상기 복수의 선 패턴을 포함하고, 상기 제2 기관은 편광판을 포함하는 표시장치.

청구항 8

제6 항에 있어서, 상기 제2 전극은 상기 복수의 선 패턴을 포함하고, 상기 제1 기판은 편광판을 포함하는 표시 장치.

청구항 9

제6 항에 있어서, 상기 제1 전극과 상기 제2 전극 각각에 복수의 선 패턴이 형성되어 있고, 상기 제1 전극의 선 패턴의 연장 방향과 상기 제2 전극의 선 패턴의 연장 방향은 실질적으로 수직으로 교차하는 표시 장치.

청구항 10

제6 항에 있어서, 상기 선 패턴들의 간격은 200nm 이하인 표시 장치.

청구항 11

제10 항에 있어서, 상기 제1 전극 바로 위에 형성된 제1 배향막, 상기 제2 전극 바로 위에 형성된 제2 배향막을 더 포함하는 표시 장치.

청구항 12

제6 항에 있어서, 상기 선 패턴의 폭은 100nm 이하이고, 상기 개구 패턴의 폭은 5um 내지 50um인 표시 장치.

청구항 13

제6 항에 있어서, 상기 제1 전극과 상기 제2 전극 중 적어도 하나에 전계의 방향을 바꾸기 위한 개구 패턴이 형성되어 있으며, 상기 선 패턴의 연장 방향과 상기 개구 패턴 방향은 소정의 각도를 이루는 표시 장치.

청구항 14

제6 항에 있어서, 상기 소정의 각도는 30도 내지 60도인 표시 장치.

청구항 15

제6 항에 있어서, 상기 복수의 선 패턴이 형성된 제1 전극 또는 제2 전극은 Al, Ag, Cu, Mo, Cr, Ta, Ti 또는 이들의 합금 중 적어도 하나를 포함하는 표시 장치.

청구항 16

제1 기판,

상기 제1 기판 위에 형성된 게이트선,

상기 게이트선 위에 형성된 게이트 절연막,

상기 게이트선과 교차하여 화소 영역을 정의하며, 소스 전극을 포함하는 데이터선,

상기 소스 전극과 마주하는 드레인 전극,

상기 화소 영역에 형성되고, 상기 드레인 전극과 전기적으로 연결되며, 입사광을 편광시키기 위한 복수의 선 패턴이 형성되어 있는 제1 전극,

상기 소스 전극과 상기 드레인 전극 사이에 형성된 채널부를 덮으며, 상기 화소 영역이 개구 되어 있는 보호막,

상기 제1 기판과 대향하는 제2 기판,

상기 제2 기판 위에 형성된 제2 전극 및,

상기 제1 전극과 상기 제2 전극 사이에 개재된 액정을 포함하는 표시 장치.

청구항 17

제16 항에 있어서, 상기 제2 전극에 복수의 선 패턴이 형성되고, 상기 제1 전극의 선 패턴의 연장 방향과 상기 제2 전극의 선 패턴의 연장 방향은 실질적으로 수직으로 교차하는 표시 장치.

청구항 18

제16 항에 있어서, 상기 선 패턴들의 간격은 200nm 이하인 표시판.

청구항 19

제18 항에 있어서, 상기 제1 전극 바로 위에 형성된 제1 배향막과 상기 제2전극 바로 위에 형성된 제2 배향막을 포함하는 표시판.

청구항 20

제16 항에 있어서, 상기 선 패턴의 폭은 100nm 이하인 표시판.

청구항 21

제16 항에 있어서, 상기 제1 전극은 Al, Ag, Cu, Mo, Cr, Ta, Ti 또는 이들의 합금 중 적어도 하나를 포함하는 표시판.

청구항 22

제16 항에 있어서, 상기 제1 전극은 상기 데이터선과 같은 층에 형성된 표시 장치.

청구항 23

제16 항에 있어서, 상기 제1 전극은 상기 게이트선과 같은 층에 형성된 표시장치.

청구항 24

제23 항에 있어서, 상기 게이트 절연막은 상기 화소 영역이 개구 되어 있는 표시 장치.

청구항 25

제1 기관 위에 게이트선을 형성하는 단계,

상기 게이트선 위에 게이트 절연막을 형성하는 단계,

상기 게이트선과 교차하고, 소스 전극을 포함하는 데이터선 및 상기 소스 전극과 마주하는 드레인 전극을 형성하는 단계,

상기 드레인 전극과 전기적으로 연결되고, 복수의 선 패턴을 포함하는 제1 전극을 형성하는 단계, 및

상기 제1 기관에 대향하는 제2 기관을 준비하는 단계를 포함하는 표시 장치의 제조 방법.

청구항 26

제25 항에 있어서, 상기 제2 기관을 준비하는 단계는 상기 제2 기관 위에 복수의 선 패턴을 포함하는 제2 전극을 형성하는 단계를 포함하는 표시 장치의 제조 방법.

청구항 27

제26 항에 있어서, 상기 제1 및 제2 전극은 Al, Ag, Cu, Mo, Cr, Ta, Ti 또는 이들의 합금 중 적어도 하나를 포함하는 표시 장치의 제조 방법.

청구항 28

제26 항에 있어서, 상기 제1 및 제2 전극을 형성하는 단계는 상기 선 패턴과 전계의 방향을 바꾸기 위한 개구 패턴을 형성하는 단계를 포함하는 표시 장치의 제조 방법.

청구항 29

제25 항에 있어서, 상기 제1 및 제2 전극을 형성하는 단계는 불투명 도전성 물질을 도포하는 단계, 상기 불투명 도전성 물질 위에 유기 물질을 도포하는 단계, 패턴이 형성된 몰드로 상기 유기 물질을 가압하는 단계를 포함하는 표시 장치의 제조 방법.

청구항 30

제25 항에 있어서, 상기 제1 및 제2 전극을 형성하는 단계는 불투명 도전성 물질을 도포하는 단계, 상기 불투명 도전성 물질 위에 유기 물질을 도포하는 단계, 레이저로 상기 유기 물질에 패턴을 형성하는 단계를 포함하는 표시 장치의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <15> 본 발명은 표시판, 표시 장치 및 이의 제조 방법에 관한 것이다. 보다 상세하게는 입사광을 편광시키는 편광부가 일체로 형성된 표시판을 포함하는 표시 장치 및 이의 제조방법에 관한 것이다.
- <16> 일반적으로 액정 표시 장치는 기존의 CRT 방식의 표시장치에 비하여 두께가 얇고, 무게가 가벼운 장점이 있어 널리 사용되고 있다. 그러나 상기 액정 표시 장치는 액정층을 광서터로 사용하여 영상을 표시하기 때문에 액정 표시 장치에 직선 편광이 입사되어야 한다.
- <17> 따라서 백라이트 어셈블리로부터 출사된 광을 직선 편광으로 만들기 위하여, 액정 표시 장치의 전면 및 후면에는 편광판들이 배치된다.

발명이 이루고자 하는 기술적 과제

- <18> 그런데 액정 표시 장치 외부에 부착되는 편광판의 가격이 매우 비싸서 액정 표시 장치의 원가 상승의 원인이 되고 있다. 또한 편광판을 부착하는 별도의 공정을 거쳐야 하는 문제가 있다.
- <19> 본 발명의 기술적 과제는 이러한 종래의 문제점을 해결하기 위한 것으로, 본 발명의 목적은 편광판이 내부에 형성된 표시판 및 표시 장치를 제공하는 것이다.
- <20> 본 발명의 또 다른 목적은 상기 표시 장치의 제조방법을 제공하는 것이다.

발명의 구성 및 작용

- <21> 본 발명의 일 실시예에 따른 표시판은 기판, 상기 기판 위에 형성된 게이트선, 상기 게이트선을 덮도록 상기 기판 위에 형성된 게이트 절연막, 상기 게이트선과 교차하고, 소스 전극을 포함하는 데이터선, 상기 소스 전극과 마주하는 드레인 전극 및, 상기 드레인 전극과 전기적으로 연결되고, 입사광을 편광시키기 위한 복수의 선 패턴이 형성되어 있는 전극을 포함할 수 있다.
- <22> 본 발명의 다른 실시예에 따른 표시 장치는 제1 기판, 상기 제1 기판 위에 형성된 게이트선, 상기 게이트선 위에 형성된 게이트 절연막, 상기 게이트 절연막 위에 형성된 반도체층, 상기 반도체층 위에 형성되고, 소스 전극을 포함하는 데이터선, 상기 반도체층 위에 형성되고, 상기 소스 전극과 마주하는 드레인 전극, 상기 드레인 전극과 전기적으로 연결되어 있는 제1 전극, 상기 제1 기판과 대향하는 제2 기판, 상기 제2 기판 위에 형성되어 있는 제2 전극 및, 상기 제1 전극과 상기 제2 전극 사이에 개재된 액정을 포함하고, 상기 제1 전극과 상기 제2 전극 중 적어도 하나는 입사광을 편광시키기 위한 복수의 선 패턴을 포함할 수 있다.
- <23> 본 발명의 다른 실시예에 따른 표시 장치는 제1 기판, 상기 제1 기판 위에 형성된 게이트선, 상기 게이트선 위에 형성된 게이트 절연막, 상기 게이트선과 교차하여 화소 영역을 정의하며, 소스 전극을 포함하는 데이터선, 상기 소스 전극과 마주하는 드레인 전극, 상기 화소 영역에 형성되고, 상기 드레인 전극과 전기적으로 연결되며, 입사광을 편광시키기 위한 복수의 선 패턴이 형성되어 있는 제1 전극, 상기 소스 전극과 상기 드레인 전극 사이에 형성된 채널부를 덮으며, 상기 화소 영역이 개구 되어 있는 보호막, 상기 제1 기판과 대향하는 제2 기판, 상기 제2 기판 위에 형성된 제2 전극 및, 상기 제1 전극과 상기 제2 전극 사이에 개재된 액정을 포함할 수 있다.
- <24> 본 발명의 다른 실시예에 따른 표시 장치의 제조 방법은 제1 기판 위에 게이트선을 형성하는 단계, 상기 게이트선 위에 게이트 절연막을 형성하는 단계, 상기 게이트선과 교차하고, 소스 전극을 포함하는 데이터선 및 상기 소스 전극과 마주하는 드레인 전극을 형성하는 단계, 상기 드레인 전극과 전기적으로 연결되고, 복수의 선 패턴을 포함하는 제1 전극을 형성하는 단계, 상기 제1 기판에 대향하는 제2 기판을 준비하는 단계, 및 상기 제2 기

관 위에 복수의 선 패턴이 있는 제2 전극을 형성하는 단계를 포함할 수 있다.

- <25> 이와 같은 표시판, 표시 장치 및 이의 제조방법에 의하면, 편광판을 표시 장치 내부에 형성할 수 있어 표시장치의 두께 및 무게가 감소되고, 제조원가가 감소된다.
- <26> 이하 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명한다. 도 1은 본 발명의 일 실시예에 따른 박막 트랜지스터 표시판의 평면도이고, 도 2는 본 발명의 일 실시예에 따른 공통 전극 표시판의 평면도이며, 도 3은 도 1의 박막 트랜지스터 표시판과 도 2의 공통 전극 표시판을 포함하는 표시 장치의 단면도이다.
- <27> 도 1 내지 도 3을 참조하면, 본 발명의 일 실시예에 따른 표시 장치(400)는 박막 트랜지스터 표시판(100), 공통 전극 표시판(200) 및 액정층(300)을 포함한다.
- <28> 먼저 도 1 및 도 3을 참조하여 박막 트랜지스터 표시판(100)에 대하여 설명한다.
- <29> 투명한 유리나 플라스틱 등으로 만들어진 절연 기판(110) 위에 복수의 게이트선(gate line)(121)이 형성되어 있다. 그리고 게이트선과 동일한 층에 유지 전극선(131)이 형성되어 있다. 유지 전극선의 모양 및 배치는 여러 가지로 변형될 수 있다.
- <30> 게이트선(121)은 게이트 신호를 전달하며 주로 가로 방향으로 뻗어 있다. 각 게이트선(121)은 위로 돌출한 복수의 게이트 전극(gate electrode)(123)을 포함한다.
- <31> 게이트선(121)은 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다층막 구조를 가질 수도 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 비저항(resistivity)이 낮은 금속 등으로 만들어지고, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질 등으로 만들어질 수 있다. 예를 들면 크롬 하부막과 알루미늄 (합금) 상부막 및 알루미늄 (합금) 하부막과 몰리브덴 (합금) 상부막을 들 수 있다. 그러나 게이트선(121)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.
- <32> 게이트선(121) 위에는 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- <33> 게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polysilicon) 등으로 만들어진 반도체(151)가 형성되어 있다. 본 발명의 일 실시예에서는 반도체(151)가 게이트 전극(123)과 겹쳐지고, 데이터선 하부를 따라 선형으로 형성된 경우에 대하여 도시하였으나, 반도체(151)는 게이트 전극(123)과 겹쳐지고, 섬형으로 형성될 수도 있다.
- <34> 반도체(151) 위에는 저항성 접촉 부재(ohmic contact)(161)가 형성되어 있다. 저항성 접촉 부재(161)는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다.
- <35> 저항성 접촉 부재(161) 및 게이트 절연막(140) 위에는 복수의 데이터선(data line)(171)과 복수의 드레인 전극(drain electrode)(175)이 형성되어 있다.
- <36> 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121) 교차한다. 각 데이터선(171)은 게이트 전극(123)을 향하여 뻗은 복수의 소스 전극(source electrode)을 포함한다.
- <37> 드레인 전극(175)은 데이터선(171)과 분리되어 있으며 게이트 전극(123)을 중심으로 소스 전극(173)과 마주한다. 각 드레인 전극(175)은 넓은 한 쪽 끝 부분과 막대형인 다른 쪽 끝 부분을 가지고 있으며, 막대형 끝 부분은 소스 전극(173)으로 일부 둘러싸여 있다.
- <38> 하나의 게이트 전극(123), 하나의 소스 전극(173) 및 하나의 드레인 전극(175)은 반도체(151)와 함께 하나의 박막 트랜지스터(thin film transistor, TFT)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173)과 드레인 전극(175) 사이에 형성된다.
- <39> 데이터선(171), 드레인 전극(175)은 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어지는 것이 바람직하며, 다층막 구조를 가질 수 있다. 다층막 구조의 예로는 크롬 또는 몰리브덴 (합금) 하부막과 알루미늄 (합금) 상부막의 이중막, 몰리브덴 (합금) 하부막과 알루미늄 (합금) 중간

막과 몰리브덴 (합금) 상부막의 삼중막을 들 수 있다. 그러나 데이터선(171), 드레인 전극(175)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

- <40> 데이터선(171), 드레인 전극(175), 및 노출된 반도체(151) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 무기 절연물 또는 유기 절연물 따위로 만들어지며 표면이 평탄할 수 있다. 무기 절연물의 예로는 질화규소(SiN_x)와 산화규소(SiO_x)를 들 수 있다. 유기 절연물은 감광성(photosensitivity)을 가질 수 있으며 그 유전 상수(dielectric constant)는 약 4.0 이하인 것이 바람직하다. 보호막(180)은 하부 무기막과 상부 무기막의 이중막 구조를 가질 수 있다.
- <41> 보호막(180) 위에는 복수의 화소 전극(pixel electrode)(190)이 형성되어 있다. 본 발명의 일 실시예에서 화소 전극(190)에 입사광을 편광시키기 위한 복수의 선 패턴(193)이 형성되어 있다. 선 패턴(193)은 화소 전극(190) 내부에 선형으로 개구 되어 있는 부분을 의미한다.
- <42> 도 3을 참조하면, 미세한 선 패턴(193)이 형성된 화소 전극(190)은 기관(100)을 통해 입사된 광을 편광시킨다. 광이 입사되는 경우 광의 입사방향은 기관(100)의 배면에 수직할 수도 있고 그렇지 않을 수도 있지만, 분명한 예시를 위하여 광이 기관(100)의 배면에 수직한 경우에 대하여 도시하였다.
- <43> 선 패턴(193)의 연장 방향과 평행한 전기장 벡터를 갖는 광을 S편광으로 정의하고, 선 패턴(193)의 연장방향과 수직한 전기장 벡터를 갖는 광을 P편광으로 정의한다. 입사광이 미세한 복수의 선 패턴(193)을 통과하면 복수의 선 패턴(193)의 연장 방향과 평행한 S편광은 반사시키고, 선 패턴(193)의 연장 방향과 수직인 P편광은 투과시킨다. 따라서 편광판으로 사용될 수 있으며, 선 패턴(193)의 연장 방향과 수직인 축이 투과축이 된다.
- <44> 여기서 편광기능은 선 패턴(193)의 폭과, 선 패턴(193)과 선 패턴(193) 사이의 간격에 영향을 받으며, 입사광의 파장이 선 패턴(193) 폭보다 큰 경우 선 패턴(193)과 수직한 P편광은 선 패턴(193)을 그대로 투과할 수 있다. 가시광선의 파장은 대략 380 내지 700nm이므로, 선 패턴(193)의 폭은 200nm 이하 정도가 바람직하다.
- <45> 본 발명의 일 실시예에서 복수의 선 패턴(193)은 데이터선(171)과 실질적으로 평행하게 형성된다. 선 패턴(193)의 폭은 100nm 이하인 것이 바람직하며, 본 발명의 일 실시예에서는 70nm로 형성된다. 선 패턴(193)과 선 패턴(193) 사이의 간격은 200nm 이하인 것이 바람직하며, 본 발명의 일 실시예에서는 70nm로 형성된다. 또한 선 패턴(193)이 형성되어 있는 화소 전극(190)의 두께는 10~500nm 정도로 형성될 수 있으며, 본 발명의 일 실시예에서는 150nm로 형성된다.
- <46> 화소 전극(190)은 상부 개구 패턴(195a), 중앙 개구 패턴(195b) 및 하부 개구 패턴(195c)을 가지며, 화소 전극(190)은 이들 개구 패턴(195a, 195b, 195c)에 의하여 복수의 영역으로 분할된다. 한편 전압을 인가하면 대부분의 액정은 상부 개구 패턴(195a) 또는 하부 개구 패턴(195c)의 방향과 각각 수직하게 놓게 되는데, 대부분의 액정이 놓는 방향(액정 도메인 방향)을 결정하는 상부 개구 패턴(195a) 또는 하부 개구 패턴(195c) 방향을 개구 패턴 방향으로 정의하기로 한다.
- <47> 상부 개구 패턴(195a) 및 하부 개구 패턴(195c)은 게이트선(121)과 각각 30도 내지 60도의 각도를 이룰 수 있다.(이하에서 각도는 교차하는 두 선이 이루는 예각을 의미한다.) 바람직하게 상부 개구 패턴(195a) 및 하부 개구 패턴(195c)은 게이트선(121)과 대략 45도의 각도로 이룰 수 있다. 중앙 개구 패턴(195b)은 상부 개구 패턴(195a)과 하부 개구 패턴(195c) 사이에 형성된다. 복수의 개구 패턴(195a, 195b, 195c)은 5 내지 50um의 폭으로 형성될 수 있다.
- <48> 선 패턴(193)은 화소 전극(190)의 개구 패턴(195a, 195b, 195c)이 형성되지 않은 영역 즉, 개구 패턴(195a, 195b, 195c)에 의하여 분할된 복수의 영역 상에 형성된다. 본 발명의 일 실시예에서 선 패턴(193)의 연장 방향은 화소 전극(190)의 개구 패턴 방향과 30도 내지 60도의 각도를 이룰 수 있다. 바람직하게 선 패턴(193)의 연장 방향은 화소 전극(190)의 개구 패턴 방향과 대략 45도를 이룬다. 이 때 화소 전극(190)의 개구 패턴(195a)의 하에 형성된 전기장에 의하여 액정 분자가 놓는 방향과 화소 전극(190)의 선 패턴(193)에 의하여 편광된 빛의 편광 방향이 45도를 이루어 화이트 상태에서 최대의 휘도를 얻을 수 있다.
- <49> 화소 전극(190)은 접촉 구멍(185)을 통하여 드레인 전극(175)과 물리적, 전기적으로 연결되어 있으며, 드레인 전극(175)으로부터 데이터 전압을 인가 받는다. 데이터 전압이 인가된 화소 전극(190)은 공통 전압(common voltage)을 인가 받는 다른 표시판(200)의 공통 전극(270)과 함께 전기장을 생성함으로써 두 전극 사이의 액정층(300)의 액정 분자(310)의 방향을 결정한다.
- <50> 본 발명의 일 실시예에서 화소 전극(190)은 도전성 물질로 만들어질 수 있으며, 바람직하게는 금속 또는 금속

합금 등으로 만들어 질 수 있다. 예를 들면 화소 전극(190) Al, Ag, Cu, Mo, Cr, Ta, Ti 또는 이들의 합금으로 만들어 질 수 있으며, 단일 금속층 또는 다중층으로 이루어질 수 있다.

- <51> 한편 화소 전극(190) 위에 배향막(도시하지 않음)이 형성된다. 배향막은 폴리이미드 등을 포함하는 유기 배향막, SiO_x, SiC_x 등을 포함하는 무기 배향막이 사용될 수 있다. 또한 본 발명의 일 실시예에 따른 배향막은 액정을 기판에 대하여 수직 방향으로 배열시키는 수직 배향막이 사용될 수 있다.
- <52> 이하에서 도 2, 도 3을 참조하여, 본 발명의 일 실시예에 따른 공통전극 표시판(200)에 대하여 설명한다.
- <53> 투명한 유리 또는 플라스틱 등으로 만들어진 절연 기판(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며 화소 전극(190) 사이의 빛샘을 막는다. 차광 부재(220)는 화소 전극(190)과 마주하며 화소 전극(190)과 거의 동일한 모양을 가지는 복수의 개구부(225)를 가지고 있다. 그러나 차광 부재(220)는 게이트선(121) 및 데이터선(171)에 대응하는 부분과 박막 트랜지스터에 대응하는 부분으로 이루어질 수 있다.
- <54> 기판(210) 위에는 또한 복수의 색 필터(230)가 형성되어 있다. 색 필터(230)는 차광 부재(220)로 둘러싸인 영역 내에 대부분 존재하며, 화소 전극(190) 열을 따라서 세로 방향으로 길게 뻗을 수 있다. 각 색 필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.
- <55> 색 필터(230) 및 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성되어 있다. 덮개막(250)은 (유기) 절연물로 만들어질 수 있으며, 색 필터(230)가 노출되는 것을 방지하고 평탄면을 제공한다. 덮개막(250)은 생략할 수 있다.
- <56> 덮개막(250) 위에는 공통 전극(270)이 형성되어 있다. 공통 전극(270)에 공통 전압을 인가하고, 화소 전극(190)에 데이터 전압을 인가하면 두 기판의 전압차에 의하여 표시판(100, 200)의 표면에 전기장(전계)이 생성된다. 액정 분자들은 전기장에 응답하여 그 장축이 전기장의 방향에 수직을 이루도록 움직여, 표시되는 광량을 조절한다.
- <57> 본 발명의 일 실시예에서 공통 전극(270)은 입사광을 편광시키기 위한 복수의 선 패턴(273)이 형성되어 있으며, 공통 전극에 형성된 선 패턴(273)의 연장 방향은 화소 전극(190)에 형성된 선 패턴(193)의 연장 방향과 실질적으로 수직이 되도록 형성된다. 그러나 화소 전극(190)에 형성된 선 패턴(193)의 연장 방향과 공통 전극(270)에 형성된 선 패턴(273)의 연장 방향은 실질적으로 평행하게 형성될 수도 있다.
- <58> 선 패턴(273)의 폭은 100nm 이하인 것이 바람직하며, 본 발명의 일 실시예에서는 70nm로 형성된다. 선 패턴(273)과 선 패턴(273) 사이의 간격은 200nm 이하인 것이 바람직하며, 본 발명의 일 실시예에서는 70nm로 형성된다. 또한 선 패턴(273)이 형성되어 있는 공통 전극(270)의 두께는 10~500nm 정도로 형성될 수 있으며, 본 발명의 일 실시예에서는 150nm로 형성된다.
- <59> 본 발명의 일 실시예에 따른 공통 전극(270)은 상부 개구 패턴(275a), 중앙 개구 패턴(275b) 및 하부 개구 패턴(275c)를 포함하며, 공통 전극(270)은 이들 개구 패턴(275a, 275b, 275c)에 의하여 복수의 영역으로 분할된다. 각각의 개구 패턴(275a, 275b, 275c)은 화소 전극(190)의 개구 패턴(195a, 195b, 195c)과 엇갈리도록 배치되어 있다. 상부 개구 패턴(275a)은 게이트선(121)과 대략 45도를 이루는 부분과 게이트선(121)과 평행한 줄기를 포함하고, 하부 개구 패턴(275c)은 게이트선(121)과 대략 45도를 이루며 게이트선(121)과 평행한 줄기를 포함한다. 중앙 개구 패턴(275b)은 게이트선(121)과 대략 45도를 이루는 각각의 줄기를 포함한다.
- <60> 한편 전압을 인가 시 대부분의 액정이 눕는 방향(액정 도메인 방향)을 결정하는 상부 개구 패턴(195a) 또는 하부 개구 패턴(195c) 방향을 개구 패턴 방향으로 정의하기로 한다.
- <61> 이러한 개구 패턴의 수 및 모양은 설계 요소에 따라 달라질 수 있다.
- <62> 공통 전극(270)은 개구 패턴(275a, 275b, 275c)에 의하여 복수의 영역으로 분할된다.
- <63> 반면 선 패턴(273)은 공통 전극(270)의 개구 패턴(275a, 275b, 275c)이 형성되지 않은 영역 즉, 개구 패턴(275a, 275b, 275c)에 의하여 분할된 복수의 영역 상에 형성된다. 본 발명의 일 실시예에서 선 패턴(273)의 연장 방향은 공통 전극의 개구 패턴 방향과 30도 내지 60도를 이룰 수 있다. 바람직하게 공통 전극(270)에 형성된 선 패턴(273)의 연장 방향은 공통 전극의 개구 패턴 방향과 45도를 이룰 수 있다. 이 때 공통 전극(270)의 개구 패턴(275a, 275b, 275c)에 의하여 형성된 전기장에 의하여 액정 분자가 눕는 방향과 공통 전극(270)의 선 패턴(273)에 의하여 편광된 빛의 편광 방향이 45도를 이루어 화이트 상태에서 최대의 휘도를 얻을 수 있다.

- <64> 본 발명의 일 실시예에서 공통 전극(270)은 도전성 물질로 만들어질 수 있으며, 바람직하게는 금속 또는 금속 합금 등으로 만들어 질 수 있다. 예를 들면 화소 전극(190) Al, Ag, Cu, Mo, Cr, Ta, Ti 또는 이들의 합금으로 만들어 질 수 있으며, 단일 금속층 또는 다중층으로 이루어질 수 있다.
- <65> 공통 전극(270) 위에 배향막이 형성된다. 배향막은 폴리이미드 등을 포함하는 유기 배향막, SiO_x, SiC_x 등을 포함하는 무기 배향막이 사용될 수 있다. 또한 본 발명의 일 실시예에 따른 배향막은 수직 배향막이 사용된다.
- <66> 그러면 도 3을 참조하여, 도 1의 박막 트랜지스터 표시판과 도 2의 공통 전극 표시판을 포함하는 액정 표시 장치를 설명한다.
- <67> 본 발명의 일 실시예에 따른 액정 표시 장치는 박막 트랜지스터 표시판(100), 공통 전극 표시판(200) 및 액정층(300)을 포함한다.
- <68> 본 발명의 일 실시예에서 액정층(300)의 액정 분자(310)들은 전기장이 없는 상태에서 기관(110, 210)에 수직 방향으로 배열되어 있다. 이 때 박막 트랜지스터 표시판(100)의 화소 전극(190)을 통과하여 편광된 빛의 성분은 수직 배열된 액정층(300)을 통과하면서 그대로 유지되고, 본 발명의 일 실시예에서 공통 전극(270)의 투과축은 화소 전극(190)의 투과축과 수직하게 형성되어 있으므로 빛이 차단되어 어두운 상태가 구현된다.
- <69> 반면 화소 전극(190)의 선 패턴(193)과 공통 전극(270)의 선 패턴(273)은 실질적으로 평행하게 형성될 수도 있다. 이 때에는 전기장이 없는 상태에서 화소 전극(190)을 통과한 빛은 상부의 공통 전극(270)에 의하여 투과되어 밝은 상태가 구현된다.
- <70> 이상에서 화소 전극 또는 공통 전극 각각에 선 패턴이 형성된 경우에 대하여 설명하였지만, 화소 전극 또는 공통 전극 중 하나의 전극에만 선 패턴이 형성된 경우도 가능함은 물론이다. 예를 들면, 화소 전극에 선 패턴이 형성되고, 공통 전극 표시판은 별도의 편광판을 포함할 수 있다. 반면, 공통 전극에 선 패턴이 형성되고, 박막 트랜지스터 표시판은 별도의 편광판을 포함할 수 있다.
- <71> 이하에서는 도 4, 도 5, 도 6 및 도 7을 참고로 하여 본 발명의 다른 실시예에 따른 박막 트랜지스터 표시판, 공통 전극 표시판 및 표시 장치에 대하여 본 발명의 일 실시예에 따른 박막 트랜지스터 표시판, 공통 전극 표시판 및 표시 장치와의 차이점을 위주로 설명한다. 도 4는 본 발명의 다른 실시예에 따른 박막 트랜지스터 표시판의 평면도이다. 도 5는 본 발명의 다른 실시예에 따른 공통 전극 표시판의 평면도이다. 도 6은 도 4의 박막 트랜지스터 표시판과 도 5의 공통 전극 표시판을 포함하는 표시 장치의 평면도이다. 도 7은 도 6의 표시 장치를 II-II선을 따라 자른 단면도이다.
- <72> 도 4, 도 6 및 도 7을 참조하면 본 발명의 다른 실시예에 따른 박막 트랜지스터 표시판(500)은 절연 기관(510), 게이트선(521), 게이트 절연막(540), 반도체(551), 저항성 접촉 부재(561), 데이터선(571), 화소 전극(577) 및 보호막(580)을 포함한다.
- <73> 본 발명의 다른 실시예에 따른 박막 트랜지스터 표시판(500)은 데이터선(571)과 같은 층에 화소 전극(577)이 형성된다. 화소 전극(577)은 데이터선(571) 및 드레인 전극(575)과 같은 재질로 형성될 수 있다. 화소 전극(577)은 데이터 선(571) 및 드레인(575) 전극과 함께 형성될 수 있으며, 데이터 선(571) 및 드레인 전극(575)과 화소 전극(577)의 두께가 다른 경우 각각 형성될 수도 있다. 화소 전극(577)은 드레인 전극(575)과 물리적으로 연결되어 드레인 전극(575)으로부터 데이터 전압을 인가 받는다.
- <74> 본 발명의 다른 실시예에 따른 화소 전극(577)은 도전성 물질로 만들어질 수 있으며, 바람직하게는 금속 또는 금속 합금 등으로 만들어 질 수 있다. 예를 들면 화소 전극(577)은 Al, Ag, Cu, Mo, Cr, Ta, Ti 또는 이들의 합금으로 만들어 질 수 있으며, 단일 금속층 또는 다중층으로 이루어질 수 있다.
- <75> 본 발명의 다른 실시예에 따른 화소 전극(577)은 입사광을 편광시키기 위한 복수의 선 패턴(579)을 갖는다. 복수의 선 패턴(579)은 데이터선(571)과 실질적으로 평행하게 형성된다. 선 패턴(579)의 폭은 70nm로 형성되고, 선 패턴(579)과 선 패턴(579) 사이의 폭은 70nm로 형성되며, 선 패턴(579)이 형성되어 있는 화소 전극(577)은 150nm의 두께로 형성된다.
- <76> 보호막(580)은 데이터선(571) 형성 후 채널부를 덮도록 형성된다. 이 때 보호막(580)은 화소 전극(577)이 형성된 영역에 개구부(585)를 갖는다. 보호막(580)은 무기 절연물 또는 유기 절연물 따위로 만들어지며 표면이 평탄할 수 있다. 무기 절연물의 예로는 질화규소(SiN_x)와 산화규소(SiO_x)를 들 수 있다. 유기 절연물은 감광성(photosensitivity)을 가질 수 있으며 그 유전 상수(dielectric constant)는 약 4.0 이하인 것이 바람직하다. 그러나, 보호막(580)은 유기막의 우수한 절연 특성을 살리면서도 노출된 반도체 부분에 해가 가지 않도록 하부

무기막과 상부 무기막의 이중막 구조를 가질 수 있다.

- <77> 보호막(580) 형성 후, 기관 전면에 배향막(도시하지 않음)이 형성된다. 보호막(580)에 개구부(585)가 형성되어 있으므로, 배향막은 화소 전극(577) 위에 형성된다.
- <78> 도 5, 도 6 및 도 7을 참조하면, 본 발명의 다른 실시예에 따른 공통 전극 표시판(600)은 절연 기관(610), 차광 부재(620), 색 필터(630), 덮개막(650) 및 공통 전극(670)을 포함한다.
- <79> 본 발명의 다른 실시예에 따른 공통 전극 표시판(600)은 입사광을 편광시키기 위하여 공통 전극(670)에 복수의 선 패턴(673)이 형성되어 있다. 본 발명의 일 실시예에서 공통 전극(670)은 입사광을 편광시키기 위한 복수의 선 패턴(673)이 형성되어 있으며, 복수의 선 패턴(673)은 화소 전극(577)에 형성된 선 패턴(579)과 실질적으로 수직이 되도록 형성된다. 그러나 화소 전극(577)의 선 패턴(579)과 공통 전극(670)의 선 패턴(673)은 실질적으로 평행하게 형성될 수도 있다.
- <80> 본 발명의 다른 실시예에서 선 패턴(673)의 폭은 70nm로 형성되고, 선 패턴(673)과 선 패턴(673) 사이의 폭은 70nm로 형성되며, 공통 전극(670)의 두께는 150nm로 형성된다. 공통 전극(670) 위에는 배향막이 형성된다.
- <81> 그러면 도 6 및 도 7을 참조하여, 도 4의 박막 트랜지스터 표시판과 도 5의 공통 전극 표시판을 포함하는 액정 표시 장치를 설명한다.
- <82> 본 발명의 다른 실시예에 따른 액정 표시 장치(800)는 박막 트랜지스터 표시판(500), 공통 전극 표시판(600) 및 액정층(700)을 포함한다.
- <83> 본 발명의 다른 실시예에서 액정층(700)의 액정 분자(710)들은 전기장이 없는 상태에서 박막 트랜지스터 표시판(500)과 공통 전극 표시판(600)에 인접한 액정 액정 분자들은 표면에 대하여 수평 방향으로 누워 있으며, 박막 트랜지스터 표시판(500)에서 공통 전극 표시판(600)에 이르기까지 나선상으로 비틀린 구조를 가진다.
- <84> 이를 위하여, 박막 트랜지스터 표시판(500)에 형성된 배향막(도시하지 않음)은 게이트선(521)과 평행한 제1 방향으로 러빙될 수 있고, 공통 전극 표시판(600)에 형성된 배향막(도시하지 않음)은 제1 방향과 실질적으로 수직인 제2 방향으로 러빙될 수 있다. 한편 화소 전극(577)에 형성된 투과축의 방향과 제1 방향은 실질적으로 평행하고, 공통 전극(670)에 형성된 투과축의 방향과 제2 방향은 실질적으로 평행하게 형성될 수 있다. 반면 화소 전극(577)에 형성된 투과축의 방향과 제1 방향은 실질적으로 수직이고, 공통 전극(670)에 형성된 투과축의 방향과 제2 방향은 실질적으로 수직일 수 있다.
- <85> 박막 트랜지스터 표시판(500)의 화소 전극(577)을 통과하여 편광된 빛은 액정층(700)을 통과하면서, 액정의 굴절률 이방성으로 인하여 위상 지연(phase retardation)이 발생한다. 이 때 표시판(500, 600) 사이의 간격 등을 조절하여, 전압을 인가하지 않았을 때 빛의 편광 방향이 90° 회전하도록 만들 수 있다. 본 발명의 다른 실시예에서 화소 전극(577)에 형성된 투과축과 공통 전극(670)에 형성된 투과축의 방향이 수직이므로 편광된 빛이 투과하여 밝은 상태가 구현된다.
- <86> 반면 화소 전극(577)의 선 패턴(579)과 공통 전극(670)의 선 패턴이 실질적으로 평행하게 형성될 수도 있으며, 이 때 화소 전극(577)을 투과한 빛은 상부의 공통 전극(670)에 의하여 차단되어 어두운 상태가 구현된다.
- <87> 이하에서 도 8 및 도 9를 참고로 하여 본 발명의 다른 실시예에 따른 박막 트랜지스터 표시판에 대하여 설명한다. 도 8은 본 발명의 다른 실시예에 따른 박막 트랜지스터 표시판의 평면도이다. 도 8은 도 9의 박막 트랜지스터 표시판을 III-III선을 따라 자른 단면도이다.
- <88> 도 8 및 도 9를 참조하면, 본 발명의 다른 실시예에 따른 박막 트랜지스터 표시판(900)은 절연 기관(910), 게이트선(921), 화소 전극(925), 게이트 절연막(940), 반도체(951), 저항성 접촉 부재(961), 소스 전극(973)을 포함하는 데이터선(971) 및 보호막(980)을 포함한다.
- <89> 본 발명의 다른 실시예에 따른 박막 트랜지스터 표시판(900)은 게이트선(921)과 같은 층에 형성된 화소 전극(925)이 있다. 화소 전극(925)은 입사광을 편광시키기 위한 복수의 선 패턴(927)을 갖는다. 또한 화소 전극(925)은 드레인 전극(975)과 연결되어 드레인 전극(975)으로부터 데이터 전압을 인가 받는다.
- <90> 화소 전극(925)은 도전성 물질로 만들어질 수 있으며, 바람직하게 금속 또는 금속 합금 등으로 만들어 질 수 있다. 예를 들면 화소 전극(925)은 Al, Ag, Cu, Mo, Cr, Ta, Ti 또는 이들의 합금으로 만들어 질 수 있으며, 단일 금속층 또는 다중층으로 이루어질 수 있다. 또한 화소 전극(925)은 게이트선(921)과 함께 형성될 수 있으며, 게이트선(921)과 동일한 재질로 형성될 수도 있다.

- <91> 본 발명의 다른 실시예에서 복수의 선 패턴(927)은 데이터선(971)과 실질적으로 평행하게 형성된다. 선 패턴(927)의 폭은 70nm로 형성되고, 선 패턴(927)과 선 패턴(927) 사이의 폭은 70nm로 형성되며, 선 패턴(927)이 형성되어 있는 화소 전극(925)은 150nm의 두께로 형성된다.
- <92> 게이트 절연막(940)은 게이트선(921) 위에 형성된다. 게이트 절연막(940)은 화소 전극(925) 영역이 개구 되어 있는 개구부(945)를 갖는다. 반도체(951)와 저항성 접촉 부재(961)는 게이트 절연막(940) 위에 형성된다. 데이터선(971)은 게이트선(921)과 교차하도록 형성되고, 데이터선(971)과 연결된 소스 전극(973)과 소스 전극(973)과 마주하는 드레인 전극(975)은 반도체(951) 위에 형성된다.
- <93> 보호막(980)은 게이트 절연막(940)과 마찬가지로 화소 전극(925) 영역이 개구 되어 있는 개구부(985)를 갖는다.
- <94> 본 발명의 다른 실시예에 따른 박막 트랜지스터 표시판은 화소 전극 위에 형성된 막을 보호막 또는 게이트 절연막을 제거하여, 화소 전극 위에 형성된 보호막 등으로 인한 잔상 발생을 방지할 수 있으며, 화소 전극과 공통 전극 사이에서 액정을 구동시키기 위한 전계가 효과적으로 형성된다.
- <95> 도 10 내지 도 15는 본 발명의 일 실시예에 따른 표시판의 제조 방법을 도시한 공정도들이다.
- <96> 박막 트랜지스터 표시판의 제조방법은 화소영역이 정의된 절연 기판 상에, 제1 방향으로 연장되는 게이트선을 형성하는 단계와, 게이트선이 형성된 절연 기판 상에 게이트 절연막을 형성하는 단계와, 상기 게이트선으로부터 연장된 게이트 전극에 대응하는 게이트 절연막 상에 반도체층을 형성하는 단계와, 반도체층이 형성된 절연 기판 상에 상기 제1 방향과 교차하는 제2 방향으로 연장되는 데이터선, 소스 전극 및 드레인 전극을 형성하는 단계와, 데이터선, 소스 전극 및 드레인 전극을 덮는 보호막을 형성하는 단계, 상기 화소 영역에 대응하는 보호막 상에 드레인 전극과 전기적으로 연결되는 화소 전극을 형성하는 단계, 상기 화소 전극에 복수의 선 패턴을 형성하는 단계를 포함한다.
- <97> 복수의 선 패턴을 형성하는 단계를 제외하고는 공지된 박막 트랜지스터 표시판의 제조방법과 동일하므로, 화소 전극에 복수의 선 패턴을 형성하는 단계를 중심으로 설명한다.
- <98> 도 10을 참조하면, 보호막이 형성된 기판(1000)에 금속층(1100)을 도포한다. 예를 들면 Al을 스퍼터링하여 기판 전면에 형성할 수 있다.
- <99> 그 후 도 11에 도시된 바와 같이 잉크젯이나 스핀 코팅의 방법으로 유기 물질(1200)을 금속층(1100) 위에 도포한다.
- <100> 그 다음으로 도 12에 도시된 바와 같이 패턴이 형성된 몰드(1300)를 기판 위에 위치시킨 후 가압하여, 유기 물질(1200)에 패턴을 형성한다. 그 후 UV 로 유기 물질(1200)을 경화시킨다. 몰드(1300)에 형성된 양각 패턴은 화소 전극에 형성된 복수의 선 패턴과 개구 패턴에 대응되도록 형성된다.
- <101> 그 후 도 13 및 도 14에 도시된 바와 같이, 몰드(1300)를 제거하고 패턴이 형성된 유기 물질(1200)과 금속층(1100)을 식각한다. 예를 들면 건식 식각으로 패턴을 형성할 수 있다.
- <102> 그 후 도 14에 도시된 바와 같이 애싱 공정 등을 이용하여, 유기 물질(1200)을 제거하고 패터닝된 금속층(1100)만 남겨둘 수 있다.
- <103> 화소 전극과 화소 전극에 형성된 개구 패턴에 대응되는 유기 물질 패턴은 마스크를 사용하여 노광, 현상 후 형성하고, 복수의 선 패턴에 대응되는 유기 물질 패턴은 레이저 간섭 리소그래피(Laser interference lithography)법을 이용하여 형성할 수 있다.
- <104> 이상에서는 보호막 형성 후, 화소 전극에 패턴을 형성하는 방법에 대하여 설명하였으나, 게이트선과 화소 전극이 같은 층에 형성되는 경우, 데이터선과 화소 전극이 같은 층에 형성되는 경우에도 적용가능함은 물론이다. 또한 공통 전극 표시판에 공통 전극 형성 후, 입사광을 편광시키기 위한 선 패턴도 마찬가지로 방법으로 형성할 수 있다.
- 발명의 효과**
- <105> 이상에서 상세하게 설명한 바와 같이 본 발명에 따르면, 표시 장치의 전극을 편광판으로 사용하여 표시 장치의 배면에 배치되는 편광판을 제거할 수 있고, 공정을 단순화할 수 있다.
- <106> 또한 표시 장치의 전극 위에 별도의 막이 위치하지 않아서 액정을 구동시키기 위한 전계를 효과적으로 형성할

수 있다.

<107> 앞서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시예들을 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

<1> 도 1은 본 발명의 일 실시예에 따른 박막 트랜지스터 표시판의 평면도이다.

도 2는 본 발명의 일 실시예에 따른 공통 전극 표시판의 평면도이다.

<3> 도 3은 도 1의 박막 트랜지스터 표시판과 도 2의 공통 전극 표시판을 포함하는 표시 장치를 도 1의 I-I' 선을 따라 절단한 단면도이다.

<4> 도 4는 본 발명의 다른 실시예에 따른 박막 트랜지스터 표시판의 평면도이다.

<5> 도 5는 본 발명의 다른 실시예에 따른 공통 전극 표시판의 평면도이다.

<6> 도 6은 도 4의 박막 트랜지스터 표시판과 도 5의 공통 전극 표시판을 포함하는 표시 장치의 평면도이다.

<7> 도 7은 도 6의 표시 장치를 II-II선을 따라 절단한 단면도이다.

<8> 도 8은 본 발명의 다른 실시예에 따른 박막 트랜지스터 표시판의 평면도이다.

<9> 도 9는 도 8의 박막 트랜지스터 표시판을 III-III선을 따라 절단한 단면도이다.

<10> 도 10 내지 도 15는 본 발명의 일 실시예에 따른 박막 트랜지스터 표시판의 제조 방법을 도시한 공정도들이다.

<11> <도면의 주요 부분에 대한 부호의 설명>

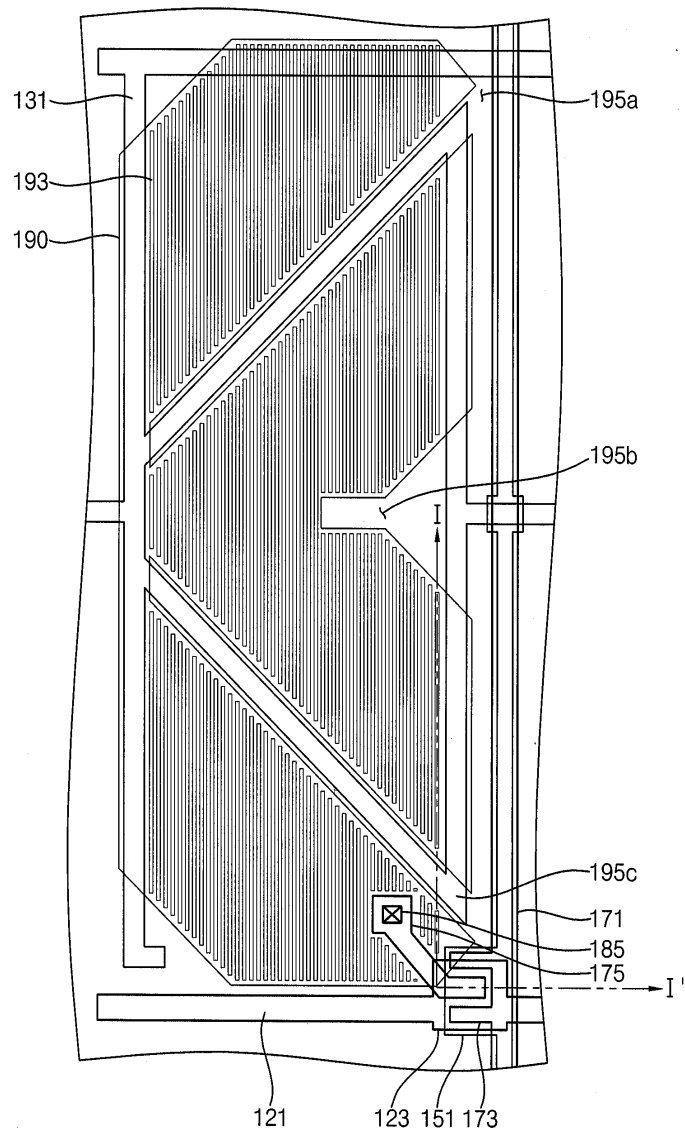
<12> 100 : 표시판 110 : 절연 기판

<13> 121 : 게이트선 140 : 게이트 절연막

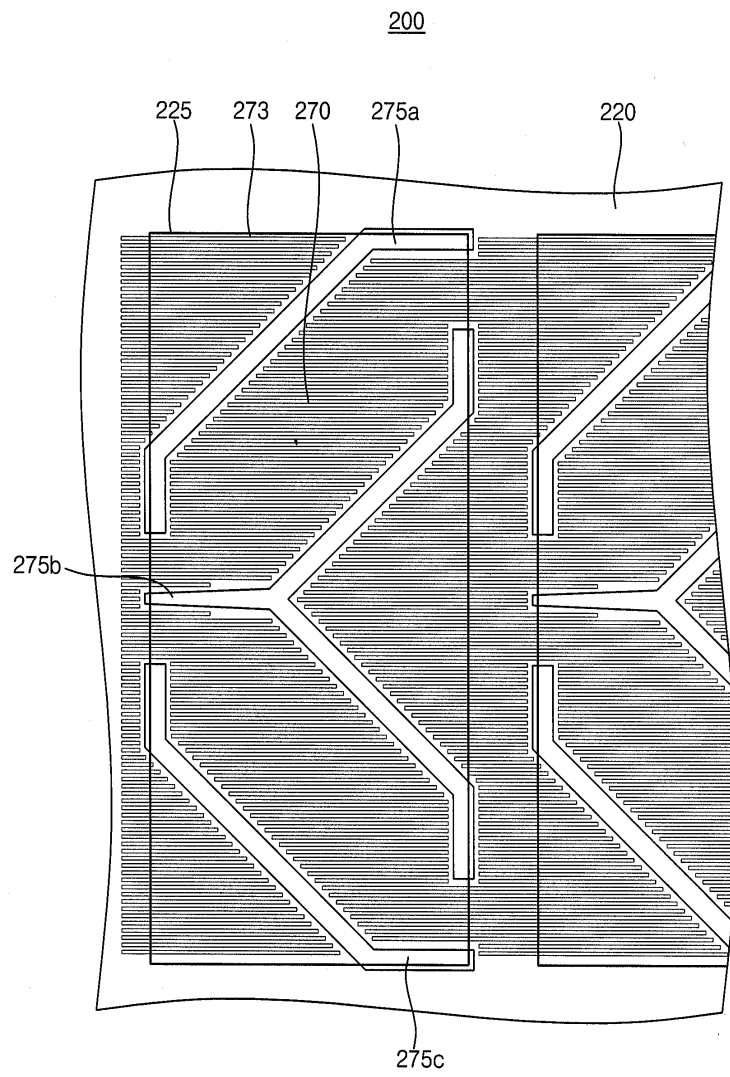
<14> 151 : 반도체 161 : 저항성 접촉 부재

도면

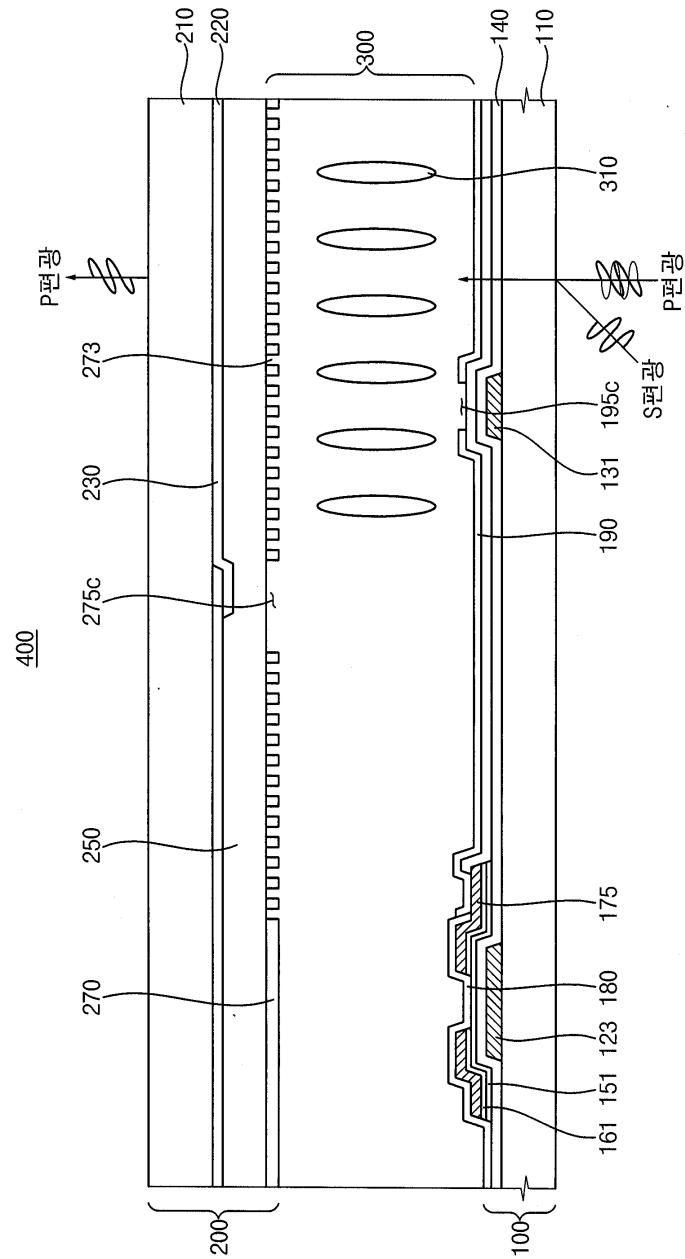
도면1



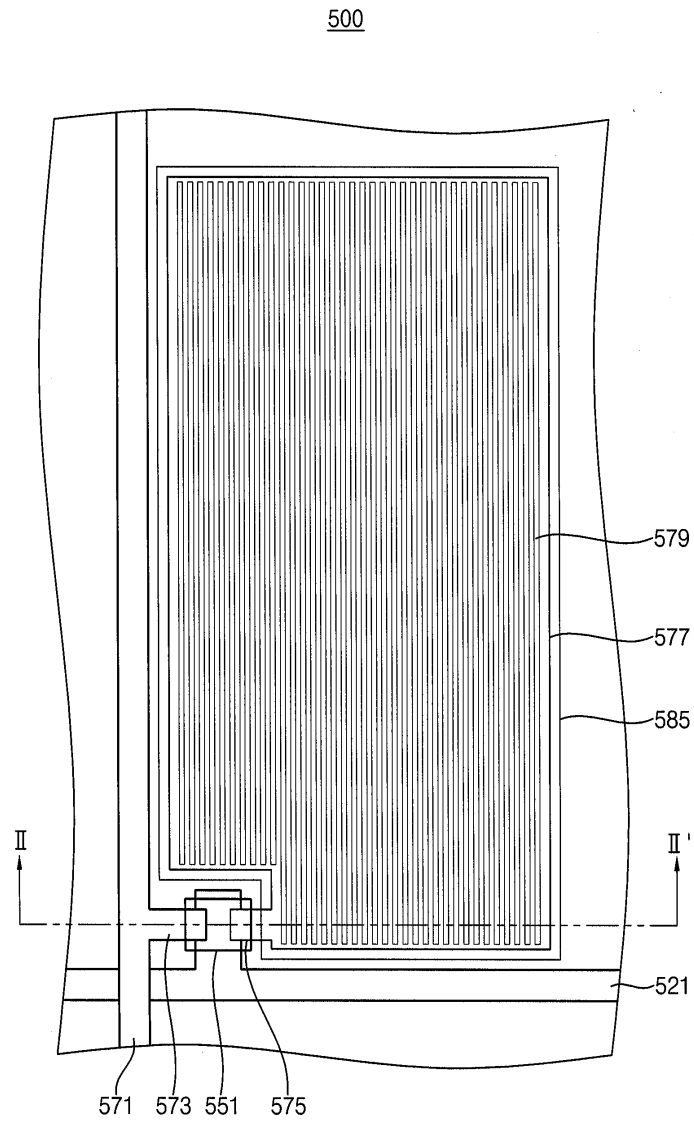
도면2



도면3

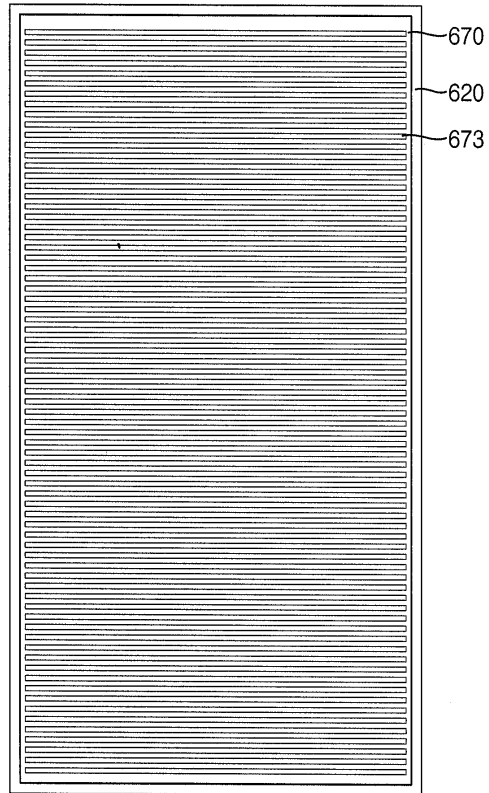


도면4



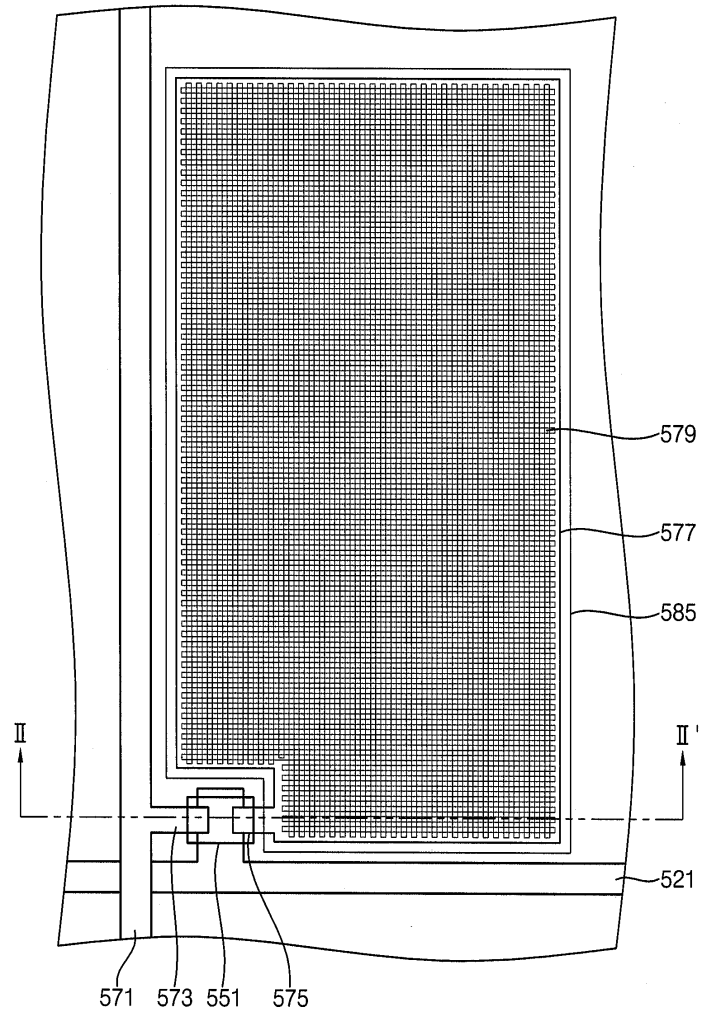
도면5

600

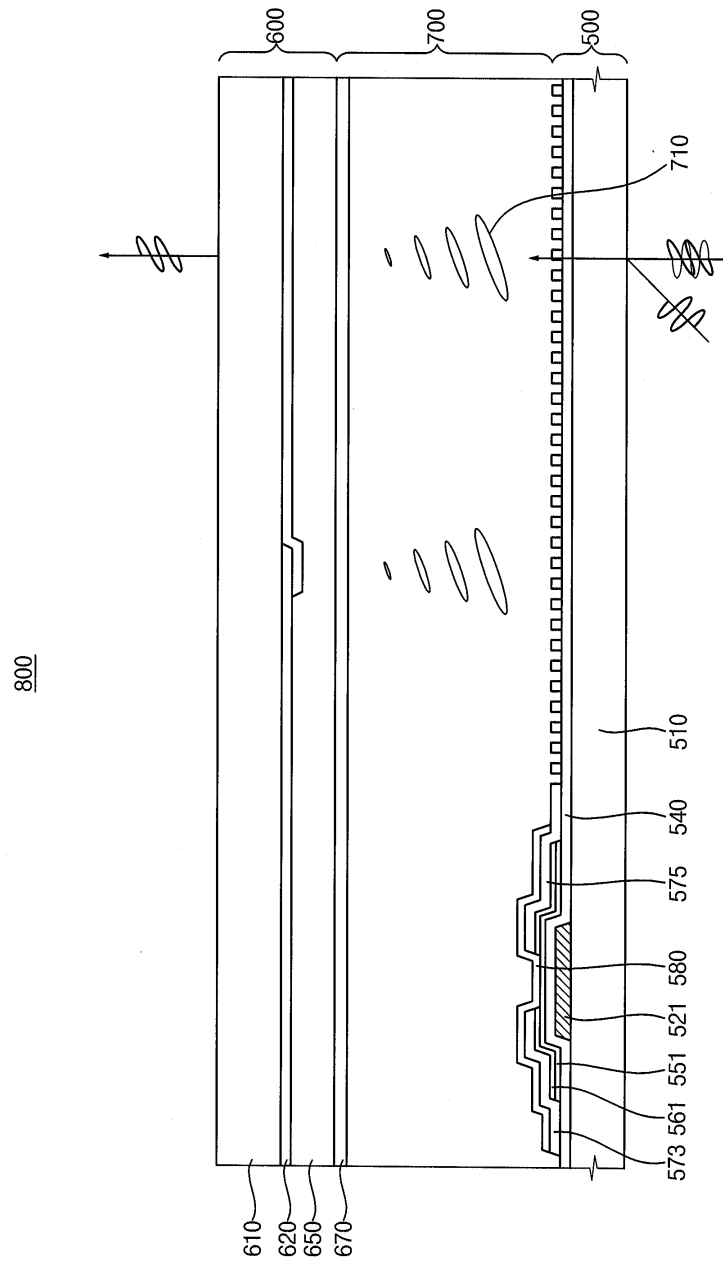


도면6

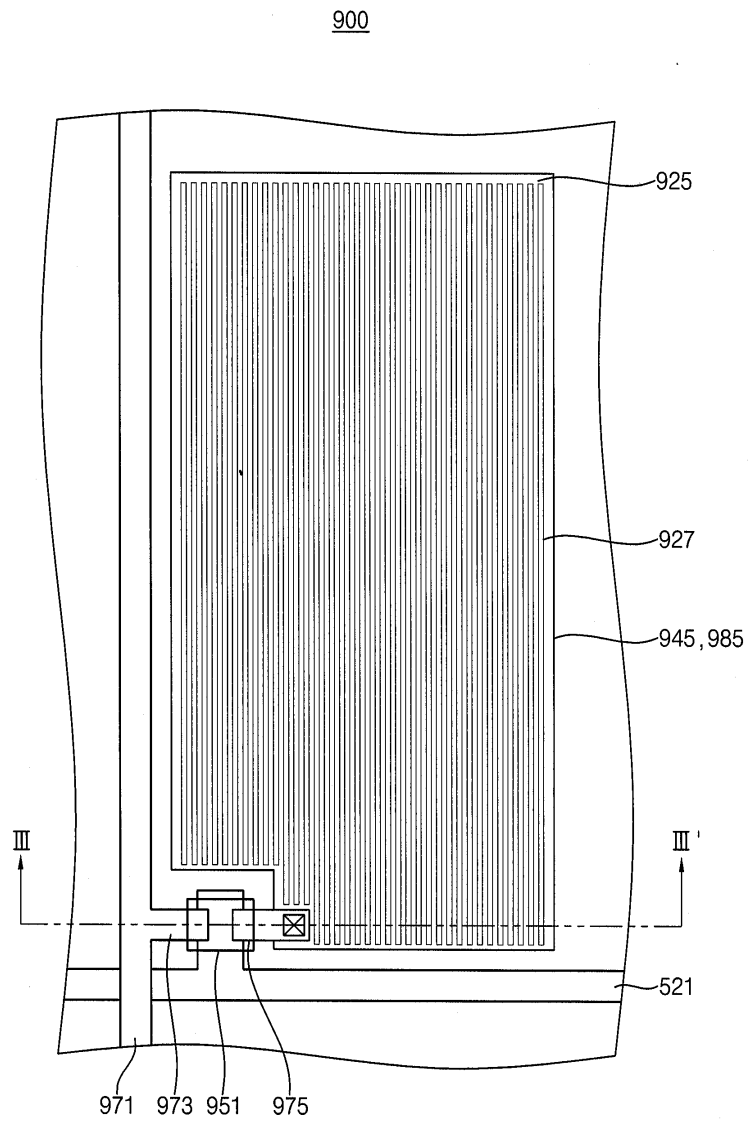
800



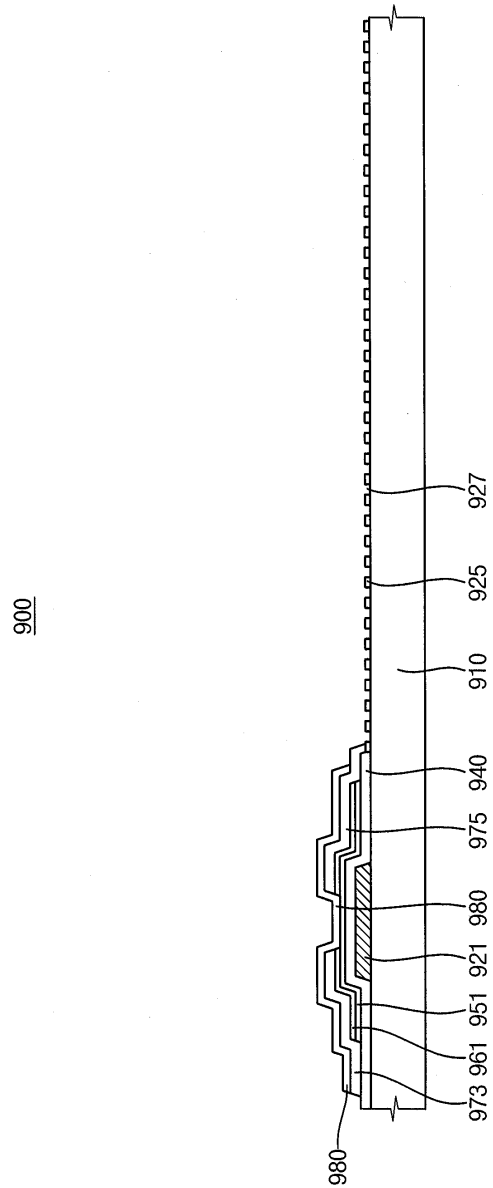
도면7



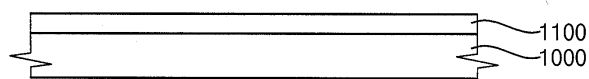
도면8



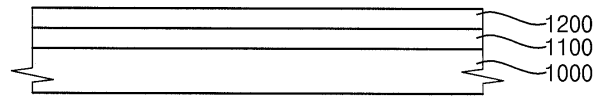
도면9



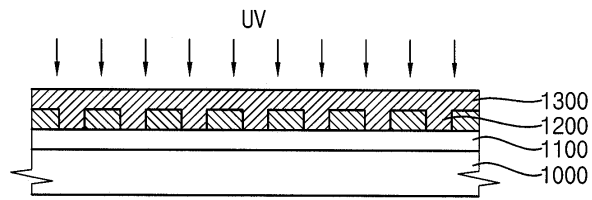
도면10



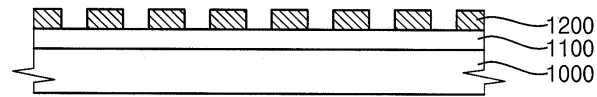
도면11



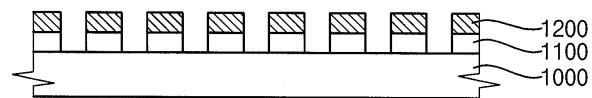
도면12



도면13



도면14



도면15



专利名称(译)	显示面板，显示装置及其制造方法		
公开(公告)号	KR1020080008734A	公开(公告)日	2008-01-24
申请号	KR1020060068334	申请日	2006-07-21
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	JEONG CHANG OH 정창오 KIM SANG GAB 김상갑 SOUK JUN HYUNG 석준형 KIM HONG GYUN 김홍균 HWANG IN SUN 황인선 OH MIN SEOK 오민석 CHIN HONG KEE 진흥기 JEONG YU GWANG 정유광 CHOI SEUNG HA 최승하 LEE HI KUK 이희국 KIM SHI YUL 김시열		
发明人	정창오 김상갑 석준형 김홍균 황인선 오민석 진흥기 정유광 최승하 이희국 김시열		
IPC分类号	G02F1/1343 G02F1/1335		
CPC分类号	G02F2001/133548 G02F1/133528 G02F1/134336 H01L27/12		
代理人(译)	PARK , YOUNG WOO		
外部链接	Espacenet		
摘要(译)			

