



(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) 。 Int. Cl. (11) 공개번호 10-2007-0072201  
G02F 1/1343 (2006.01) (43) 공개일자 2007년07월04일

(21) 출원번호 10-2005-0136198  
(22) 출원일자 2005년12월30일  
심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사  
서울 영등포구 여의도동 20번지  
(72) 발명자 황정임  
서울 성북구 돈암동 한신아파트 102동 1304호  
(74) 대리인 박장원

전체 청구항 수 : 총 10 항

(54) 횡전계모드 액정표시소자

(57) 요약

본 발명에 따른 횡전계모드 액정표시소자는 액정층 전체에 걸쳐서 기판 표면과 실질적으로 평행한 횡전계를 형성하기 위한 것으로, 복수의 화소를 정의하는 복수의 게이트라인 및 데이터라인과, 각각의 화소에 형성된 박막트랜지스터와, 각각의 화소에 실질적으로 평행하게 배열되어 횡전계를 형성하며, 두께가 셀갭과 실질적으로 동일한 적어도 하나의 제1전극 및 제2전극으로 구성된다.

대표도

도 4

특허청구의 범위

청구항 1.

복수의 화소를 정의하는 복수의 게이트라인 및 데이터라인;

각각의 화소에 형성된 박막트랜지스터; 및

각각의 화소에 실질적으로 평행하게 배열되어 횡전계를 형성하며, 두께가 셀갭과 실질적으로 동일한 적어도 하나의 제1전극 및 제2전극으로 구성된 횡전계모드 액정표시소자.

청구항 2.

제1항에 있어서, 상기 제1전극 및 제2전극은 각각 공통전극 및 화소전극을 포함하는 것을 특징으로 하는 횡전계모드 액정 표시소자.

### 청구항 3.

제1항에 있어서,

상기 제1전극과 전기적으로 연결되는 제1라인; 및

상기 제2전극과 전기적으로 연결되어 제1라인과 축적용량을 형성하는 제2라인을 추가로 포함하는 것을 특징으로 하는 횡전계모드 액정표시소자.

### 청구항 4.

제1항에 있어서, 상기 박막트랜지스터는,

제1기판 위에 형성된 게이트전극;

상기 제1기판 전체에 걸쳐 형성된 게이트절연층;

상기 게이트절연층 위에 형성된 반도체층;

상기 반도체층 위에 형성된 소스전극 및 드레인전극; 및

상기 소스전극 및 드레인전극 위에 형성된 보호층으로 이루어진 것을 특징으로 하는 횡전계모드 액정표시소자.

### 청구항 5.

제4항에 있어서, 상기 제1전극 및 제2전극은 보호층 위에 형성된 것을 특징으로 하는 횡전계모드 액정표시소자.

### 청구항 6.

제5항에 있어서, 상기 제1전극 및 제2전극은 투명한 도전물질로 이루어진 것을 특징으로 하는 횡전계모드 액정표시소자.

### 청구항 7.

제6항에 있어서, 상기 제1전극 및 제2전극은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)로 이루어진 것을 특징으로 하는 횡전계모드 액정표시소자.

### 청구항 8.

제4항에 있어서, 상기 제1라인은 제1기판에 형성되고 제2라인은 게이트절연층 위에 형성되는 것을 특징으로 하는 횡전계모드 액정표시소자.

## 청구항 9.

제8항에 있어서, 상기 제1라인은 보호층 및 게이트절연층에 형성된 제1컨택홀을 통해 제1전극과 연결되고 제2라인은 보호층에 형성된 제2컨택홀을 통해 제2전극과 연결되는 것을 특징으로 하는 횡전계모드 액정표시소자.

## 청구항 10.

제1항에 있어서,

제2기판에 형성된 블랙매트릭스;

제2기판에 형성된 컬러필터층; 및

제1기판 및 제2기판 사이에 형성된 액정층으로 이루어진 것을 특징으로 하는 횡전계모드 액정표시소자.

## 명세서

### 발명의 상세한 설명

#### 발명의 목적

##### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시소자에 관한 것으로, 특히 액정층내의 전계를 기판과 완전하게 평행하게 형성하여 전계 왜곡에 의한 휘도저하를 방지할 수 있는 횡전계모드 액정표시소자에 관한 것이다.

근래, 핸드폰(Mobile Phone), PDA, 노트북컴퓨터와 같은 각종 휴대용 전자기기가 발전함에 따라 이에 적용할 수 있는 경박단소용의 평판표시장치(Flat Panel Display Device)에 대한 요구가 점차 증대되고 있다. 이러한 평판표시장치로는 LCD(Liquid Crystal Display), PDP(Plasma Display Panel), FED(Field Emission Display), VFD(Vacuum Fluorescent Display) 등이 활발히 연구되고 있지만, 양산화 기술, 구동수단의 용이성, 고화질의 구현이라는 이유로 인해 현재에는 액정표시소자(LCD)가 각광을 받고 있다.

이러한 액정표시소자는 액정분자의 배열에 따라 다양한 표시모드가 존재하지만, 현재에는 흑백표시가 용이하고 응답속도가 빠르며 구동전압이 낮다는 장점 때문에 주로 TN모드의 액정표시소자가 사용되고 있다. 이러한 TN모드 액정표시소자에서는 기판과 수평하게 배열된 액정분자가 전압이 인가될 때 기판과 거의 수직으로 배향된다. 따라서, 액정분자의 굴절률 이방성(refractive anisotropy)에 의해 전압의 인가시 시야각이 좁아진다는 문제가 있었다.

이러한 시야각문제를 해결하기 위해, 근래 광시야각특성(wide viewing angle characteristic)을 갖는 각종 모드의 액정표시소자가 제안되고 있지만, 그중에서도 횡전계모드(In Plane Switching Mode)의 액정표시소자가 실제 양산에 적용되어 생산되고 있다. 상기 횡전계모드 액정표시소자는 화소내에 평행으로 배열된 적어도 한쌍의 전극을 형성하여 기판과 실질적으로 평행한 횡전계를 형성함으로써 액정분자를 평면상으로 배향시키는 것이다.

도 1은 종래 횡전계모드 액정표시소자의 구조를 나타내는 평면도이다. 도 1에 도시된 바와 같이, 액정패널(1)의 화소는 종횡으로 배치된 게이트라인(3) 및 데이터라인(4)에 의해 정의된다. 도면에는 비록 (n,m)번째의 화소만을 도시하고 있지만 실제의 액정패널(1)에는 상기한 게이트라인(3)과 데이터라인(4)이 각각 n개 및 m개 배치되어 액정패널(1) 전체에 걸쳐서 n×m개의 화소를 형성한다. 상기 화소내의 게이트라인(3)과 데이터라인(4)의 교차영역에는 박막트랜지스터(10)가 형성되어 있다. 상기 박막트랜지스터(10)는 게이트라인(3)으로부터 주사신호가 인가되는 게이트전극(11)과, 상기 게이트전극(11) 위에 형성되어 주사신호가 인가됨에 따라 활성화되어 채널층을 형성하는 반도체층(12)과, 상기 반도체층(12) 위에 형성되어 데이터라인(4)을 통해 화상신호가 인가되는 소스전극(13) 및 드레인전극(14)으로 구성되어 외부로부터 입력되는 화상신호를 액정층에 인가한다.

화소내에는 데이터라인(4)과 실질적으로 평행하게 배열된 복수의 공통전극(5)과 화소전극(7)이 배치되어 있다. 또한, 화소의 상부영역에는 상기 공통전극(5)과 접속되는 공통라인(16)이 배치되어 있으며, 상기 공통라인(16) 위에는 화소전극(7)과 접속되는 화소전극라인(18)이 배치되어 상기 공통라인(16)과 오버랩되어 있다. 상기 공통라인(16)과 화소전극라인(18)의 오버랩에 의해 횡전계모드 액정표시소자에는 축적용량(storage capacitance)이 형성된다.

상기와 같이 구성된 횡전계모드 액정표시소자에서 액정분자는 공통전극(5) 및 화소전극(7)과 실질적으로 평행하게 배향되어 있다. 박막트랜지스터(10)가 작동하여 화소전극(7)에 신호가 인가되면, 공통전극(5)과 화소전극(7) 사이에는 액정패널(1)과 실질적으로 평행한 횡전계가 발생하게 된다. 액정분자는 상기 횡전계를 따라 동일 평면상에서 회전하게 되므로, 액정분자의 굴절을 이방성에 의한 계조반전을 방지할 수 있게 된다.

상기한 구조의 종래 횡전계모드 액정표시소자를 도 1의 I-I'선 단면도인 도 2를 참조하여 더욱 상세히 설명하면 다음과 같다.

도 2에 도시된 바와 같이, 제1기관(20) 위에는 게이트전극(11)이 형성되어 있으며, 상기 제1기관(20) 전체에 걸쳐 게이트절연층(22)이 적층되어 있다. 상기 게이트절연층(22) 위에는 반도체층(12)이 형성되어 있으며, 그 위에 소스전극(13) 및 드레인전극(14)이 형성되어 있다. 또한, 상기 제1기관(20) 전체에 걸쳐 보호층(passivation layer; 24)이 형성되어 있다.

또한, 상기 제1기관(20) 위에는 금속으로 이루어진 복수의 공통전극(5)이 형성되어 있고 게이트절연층(22) 위에는 금속으로 이루어진 화소전극(7) 및 데이터라인(4)이 형성되어, 상기 공통전극(5)과 화소전극(7) 사이에 횡전계(E)가 발생한다.

제2기관(30)에는 블랙매트릭스(32)와 컬러필터층(34)이 형성되어 있다. 상기 블랙매트릭스(32)는 액정분자가 동작하지 않는 영역으로 광이 누설되는 것을 방지하기 위한 것으로, 도면에 도시한 바와 같이 박막트랜지스터(10) 영역 및 화소와 화소 사이(즉, 게이트라인 및 데이터라인 영역)에 주로 형성된다. 컬러필터층(34)은 R(Red), B(Blue), G(Green)로 구성되어 실제 컬러를 구현하기 위한 것이다.

상기 제1기관(20) 및 제2기관(30) 사이에는 액정층(40)이 형성되어 액정패널(1)이 완성된다.

상기한 바와 같이, 횡전계모드 액정표시소자에서는 기관(20)과 게이트절연층(22)에 각각 형성된 공통전극(5)과 화소전극(7)에 의해 액정층(40) 내부에 횡전계(E)가 발생하여 액정층(40) 내부의 액정분자가 기관의 표면과 평행하게 구동한다.

그런데, 상기와 같은 구조의 횡전계모드 액정표시소자에서는 다음과 같은 문제가 발생한다. 도 2에 도시된 바와 같이, 공통전극(5)과 화소전극(7)은 각각 제1기관(20)과 게이트절연층(22) 위에 형성된다. 따라서, 실제 공통전극(5)과 화소전극(7) 사이에 형성되는 횡전계(E)는 기관(20)과 완전히 평행하게 되지는 않는다. 즉, 공통전극(5)과 화소전극(7) 상부 및 그 측면, 즉 도면에서 A영역의 전계는 기관(20)의 표면과 완전하게 평행하지 않게 된다. 따라서, 상기 A영역에서는 전계(E)를 따라 배열되는 액정분자가 기관(20)의 표면과 완전하게 평행하지 되지 않고 경사져서 배열되기 때문에, 상기 A영역으로 빛이 새는 빛샘현상이 발생하게 되어 화질이 저하되는 원인이 된다. 또한, 상기 A영역에서의 광투과율이 저하되기 때문에, 액정표시소자 전체적으로 휘도가 저하되는 문제도 있었다.

### 발명이 이루고자 하는 기술적 과제

본 발명은 상기한 문제를 해결하기 위한 것으로, 횡전계를 형성하는 공통전극과 화소전극을 액정패널의 셀갭과 거의 동일하게 형성하여 빛샘현상을 방지하고 휘도가 저하되는 것을 방지할 수 있는 횡전계모드 액정표시소자를 제공하는 것을 목적으로 한다.

상기한 목적을 달성하기 위해, 본 발명에 따른 횡전계모드 액정표시소자는 복수의 화소를 정의하는 복수의 게이트라인 및 데이터라인과, 각각의 화소에 형성된 박막트랜지스터와, 각각의 화소에 실질적으로 평행하게 배열되어 횡전계를 형성하며, 두께가 셀갭과 실질적으로 동일한 적어도 하나의 제1전극 및 제2전극으로 구성된다.

상기 제1전극 및 제2전극은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)와 같은 투명한 도전물질로 이루어지며, 제1전극은 보호층 및 게이트절연층에 형성된 제1컨택홀을 통해 제1라인과 연결되고 제2전극은 보호층에 형성된 제2컨택홀을 통해 제2라인과 연결되어 제1라인과 제2라인 사이에 축적용량을 형성한다.

### 발명의 구성

본 발명에서는 횡전계의 왜곡이 없는 횡전계모드 액정표시소자를 제공한다. 다시 말해서, 액정층 전체에 걸쳐서, 그리고 기판 전체에 걸쳐서 기판의 표면과 실질적으로 평행한 횡전계를 형성하는 횡전계모드 액정표시소자를 제공하는 것이다. 이를 위해, 본 발명에서는 횡전계를 형성하는 공통전극과 화소전극의 두께를 종래에 비해 크게 한다. 종래에는 평행하게 배치된 공통전극과 화소전극의 상부 표면 사이에 전계가 형성되기 때문에, 전극의 표면과 측면의 전계가 경사지지만, 본 발명에서는 공통전극과 화소전극의 두께를 증가하여 전극의 측면 사이에서 전계를 형성하므로 전계의 왜곡을 방지할 수 있게 된다.

이하, 첨부한 도면을 참조하여 본 발명에 따른 횡전계모드 액정표시소자를 상세히 설명한다.

도 3은 본 발명에 따른 횡전계모드 액정표시소자를 나타내는 도면이다

도 3에 도시된 바와 같이, 본 발명에 따른 횡전계모드 액정표시소자는 중형으로 배치되어 복수의 화소를 정의하는 복수의 게이트라인(103) 및 데이터라인(104)과, 상기 화소내의 게이트라인(103)과 데이터라인(104)의 교차영역에 배치되는 박막트랜지스터(110)와, 상기 화소내에 실질적으로 평행하게 배치되어 기판의 표면과 실질적으로 평행한 횡전계를 형성하는 공통전극(105) 및 화소전극(107)으로 구성된다.

상기 박막트랜지스터(110)는 게이트라인(103)으로부터 주사신호가 인가되는 게이트전극(111)과, 상기 게이트전극(111) 위에 형성되어 게이트라인(103)을 통해 주사신호가 인가됨에 따라 활성화되어 채널층을 형성하는 반도체층(112)과, 상기 반도체층(112) 위에 형성되어 데이터라인(104)을 통해 인가되는 화상신호를 화소전극(107)으로 입력하는 소스전극(113) 및 드레인전극(114)으로 구성된다.

화소내에는 공통전극(105)과 전기적으로 연결되는 공통라인(116) 및 화소전극(107)과 전기적으로 연결되는 화소전극라인(118)이 배치되어 있다. 이때, 상기 공통라인(116)과 화소전극라인(118)은 서로 다른 층, 즉 절연층을 사이에 두고 배치되어 축적용량을 형성한다.

또한, 상기 공통전극(105)은 제1컨택홀(117)을 통해 공통라인(116)과 연결되고 화소전극(107)은 제2컨택홀(119)을 통해 화소전극라인(118)에 연결된다. 도면에서는 비록 각각의 화소전극(107)이 별개로 형성되어 2개의 제2컨택홀(119)을 통해 화소전극라인(118)에 연결되지만, 각각의 화소전극(107)이 일체로 형성되어 하나의 제2컨택홀(119)에 의해 화소전극라인(118)에 연결될 수도 있을 것이다. 또한, 제1컨택홀(117)도 한개만 형성될 수도 있고 복수개 형성될 수도 있을 것이다.

상기와 같이 구성된 횡전계모드 액정표시소자에서 액정분자는 공통전극(105) 및 화소전극(107)과 실질적으로 평행하게 배열된다. 박막트랜지스터(110)가 작동하여 화소전극(107)에 신호가 인가되면, 공통전극(105)과 화소전극(107) 사이에는 액정패널(101)과 실질적으로 평행한 횡전계가 발생하게 된다. 액정분자는 상기 횡전계를 따라 동일 평면상에서 회전하게 되므로, 액정분자의 굴절을 이방성에 의한 계조반전을 방지할 수 있게 된다.

도 4는 도 3의 II-II선 단면도로서, 이를 참조하여 본 발명에 따른 횡전계모드 액정표시소자에 대해 더욱 상세히 설명한다.

도 4 도시된 바와 같이, 제1기판(120) 위에는 게이트전극(111)이 형성되어 있으며, 상기 제1기판(120) 전체에 걸쳐 게이트절연층(122)이 적층되어 있다. 상기 게이트절연층(122) 위에는 반도체층(112)이 형성되어 있으며, 그 위에 소스전극(113) 및 드레인전극(114)이 형성되어 있다. 또한, 상기 제1기판(120) 전체에 걸쳐 보호층(passivation layer; 24)이 형성되어 있다.

상기 게이트절연층(122) 위에는 데이터라인(104)이 형성되어 있으며, 상기 보호층(24) 위에는 복수의 공통전극(105) 및 화소전극이 형성되어 있어, 상기 공통전극(105)과 화소전극(107) 사이에 횡전계(E)가 발생한다. 이때, 공통전극(105)과 화소전극(107)은 각각 ITO(Indium Tin Oxide)나 IZO(Indium Zinc Oxide)와 같은 투명한 도전물질을 적층하고 패터닝함으로써 형성되는데, 그 두께는 액정패널(101)의 셀갭과 거의 동일하게 형성된다. 즉, 상기 공통전극(105) 및 화소전극(107)은 수 $\mu\text{m}$ 로 형성되는 것이다.

또한, 도면에는 도시되지 않았지만, 상기 제1기판(120) 위에는 공통전극라인(116)이 형성되어 상기 게이트절연층(122) 및 보호층(24)에 형성된 제1컨택홀(117)을 통해 공통전극(105)과 전기적으로 연결된다. 또한, 게이트절연층(122) 위에는 화소전극라인(118)은 보호층(24)에 형성된 제2컨택홀(119)을 통해 화소전극(107)과 전기적으로 연결되어 박막트랜지스터(110)를 통해 입력되는 화상신호가 화소전극(107)에 인가된다. 이와 같이, 공통라인(116)과 화소전극(107) 사이에는 게이트절연층(122)이 위치하게 되어 축적용량이 형성되는 것이다.

제2기관(130)에는 블랙매트릭스(132)와 컬러필터층(134)이 형성되어 있다. 상기 블랙매트릭스(132)는 액정분자가 동작하지 않는 영역으로 광이 누설되는 것을 방지하기 위한 것으로, 도면에 도시한 바와 같이 박막트랜지스터(110) 영역 및 화소와 화소 사이(즉, 게이트라인 및 데이터라인 영역)에 주로 형성된다. 컬러필터층(134)은 R(Red), B(Blue), G(Green)로 구성되어 실제 컬러를 구현하기 위한 것이다.

상기 제1기관(120) 및 제2기관(130) 사이에는 액정층(140)이 형성되어 액정패널(101)이 완성된다.

상기한 바와 같이, 본 발명에서는 횡전계(E)를 형성하는 공통전극(105) 및 화소전극(107)이 셀갭과 거의 동일한 두께로 형성되므로, 화소전극(107)에 화상신호가 인가되는 경우, 액정층(140) 전체에 걸쳐 기관(120)의 표면과 완전히 수평한 횡전계(E)가 형성된다. 더욱이, 본 발명에서는 공통전극(105) 및 화소전극(107)이 동일층(즉, 보호층) 위에 형성되므로 액정층(140)에 수평한 전계(E)를 인가할 수 있게 된다. 따라서, 액정분자가 상기 횡전계(E)를 따라 배열할 때, 액정분자는 기관(120)의 표면과 완전하게 수평하게 되어 빛샘현상을 제거할 수 있게 된다. 또한, 액정분자의 인가되는 화상신호에 따라 액정층 전체에 걸쳐서 동일한 방향으로 배열되므로, 광투과율이 저하되는 것을 방지할 수 있게 된다.

한편, 상기한 본 발명의 설명에서는 특정한 구조의 횡전계모드 액정표시소자를 설명했지만 본 발명의 이러한 구조에 한정되는 것은 아니다. 예를 들어, 화소내에 다양한 갯수의 공통전극과 화소전극을 배치하는 것은 본 발명에 포함될 것이다. 또한, 상술한 설명에서는 공통전극 및 화소전극이 일자형태로 배열되어 있지만, 일회 이상 절곡되어(즉, 지그재그로 형성되어) 화소를 복수의 도메인으로 분할하여 시야각특성을 향상시키는 구조도 본 발명에 포함되어야만 할 것이다. 그리고, 공통전극 및 화소전극이 투명한 도전물질로만 형성하는 것이 아니라 불투명한 금속으로 형성할 수도 있을 것이다.

따라서, 본 발명의 권리범위는 상기한 발명의 상세한 설명에 의해 결정되는 것이 아니라 첨부하는 특허청구범위에 의해 결정되어야만 할 것이다.

### 발명의 효과

상술한 바와 같이, 본 발명에서는 공통전극 및 화소전극이 동일층에 셀갭과 실질적으로 동일한 높이로 형성되므로, 액정층 전체에 걸쳐 기관의 표면과 실질적으로 평행한 횡전계가 형성된다. 따라서, 전계의 왜곡에 의한 빛샘이나 휘도 저하를 효과적으로 방지할 수 있게 된다. 더욱이, 본 발명에서는 공통전극 및 화소전극을 투명한 도전물질로 형성하므로 휘도를 더욱 향상시킬 수 있게 된다.

### 도면의 간단한 설명

도 1은 종래 횡전계모드 액정표시소자의 평면도.

도 2는 도 1의 I-I'선 단면도.

도 3은 본 발명에 따른 횡전계모드 액정표시소자의 평면도.

도 4는 도 2의 II-II'선 단면도.

\* 도면의 주요부분에 대한 부호의 설명 \*

101 : 액정패널 103 : 게이트라인

104 : 데이터라인 105 : 공통전극

107 : 화소전극 110 : 박막트랜지스터

116 : 공통라인 118 : 화소전극라인

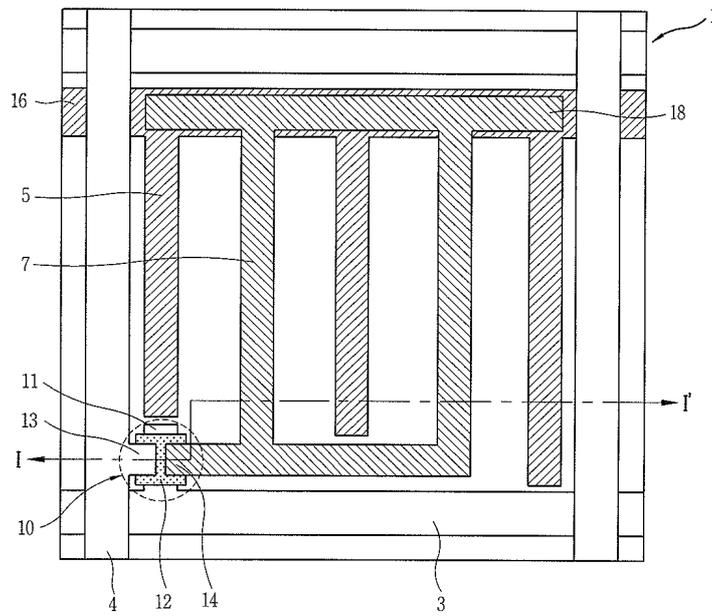
120,130 : 기관 122 : 게이트절연층

124 : 보호층 132 : 블랙매트릭스

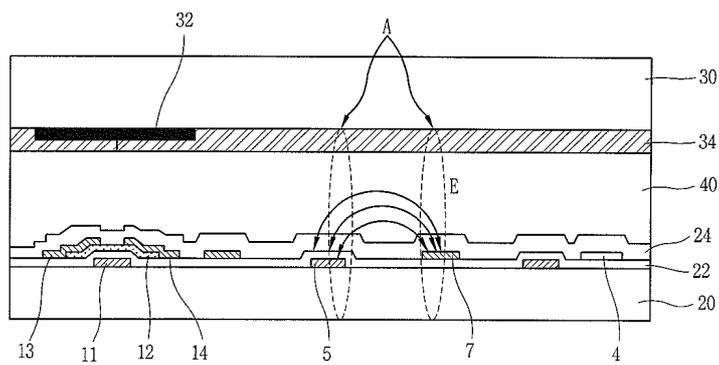
134 : 컬러필터층 140 : 액정층

도면

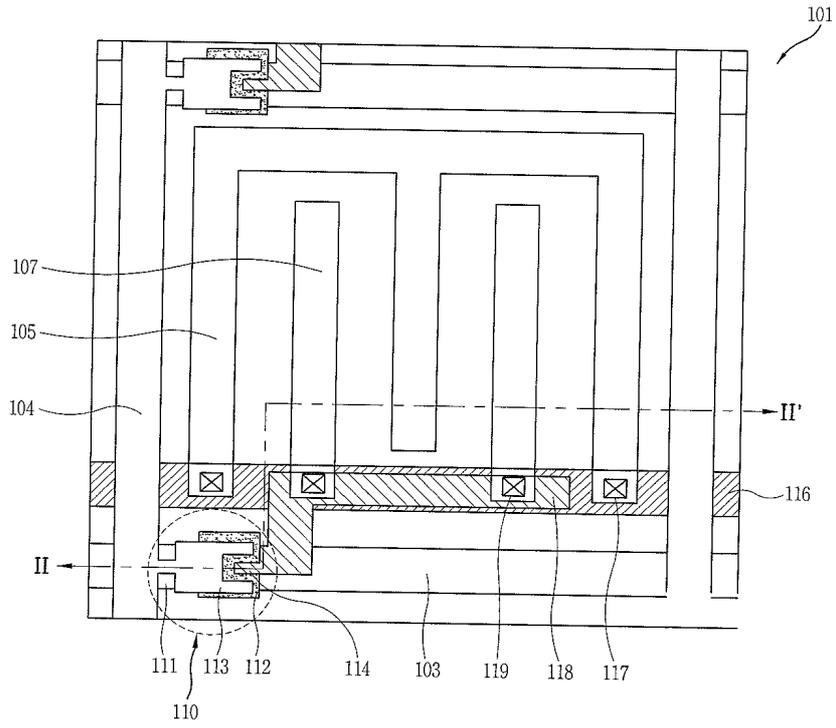
도면1



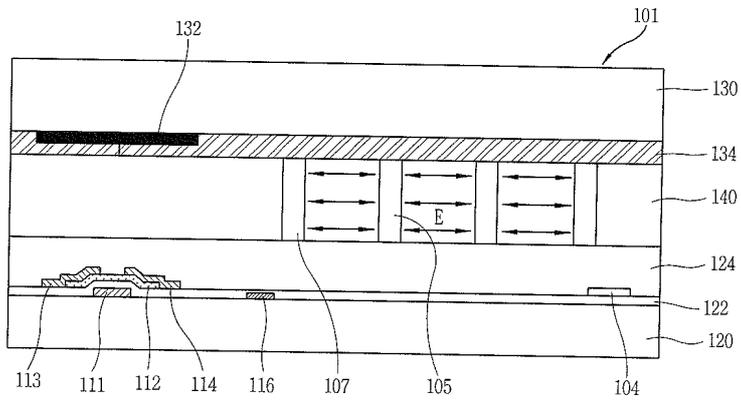
도면2



도면3



도면4



专利名称(译)	横向电场模式液晶显示元件		
公开(公告)号	<a href="#">KR1020070072201A</a>	公开(公告)日	2007-07-04
申请号	KR1020050136198	申请日	2005-12-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HWANG JUNG IM		
发明人	HWANG,JUNG IM		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/134363 G02F1/133345 G02F1/133512 G02F1/136213 G02F1/136286 G02F1/1368		
代理人(译)	PARK , JANG WON		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

根据本发明的平面内切换模式液晶显示装置包括在数据线上形成的多条栅极线和薄膜晶体管，并且每个像素限定多个像素，用于在整个液晶层上进行材料平行切换。具有基板表面和至少一个第一电极和第二电极，其中它平行地布置在每个像素中并且它在平面切换中形成并且厚度与单元间隙在实质上相同。在平面切换模式下，公共电极，像素电极，单元间隙，亮度，漏光现象。

