

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.
G02F 1/1345 (2006.01)

(11) 공개번호 10-2006-0087952
(43) 공개일자 2006년08월03일

(21) 출원번호 10-2005-0008847

(22) 출원일자 2005년01월31일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 이선용
경북 구미시 진평동 주공미래아파트108동 205호
김영식
경북 칠곡군 석적면 중리 224-1 LG필립스LCD기숙사 204-726
강성구
경북 경주시 황오동 58-23번지
이세웅
서울 중랑구 신내동 동성아파트 401동 1305호

(74) 대리인 김영호

심사청구 : 없음

(54) 액정 표시 패널 및 그 제조방법

요약

본 발명은 은 도트 영역에서의 내식성 및 전식성이 강한 공통 패드를 가지는 액정 표시 패널 및 그 제조방법에 관한 것이다.

본 발명에 따른 액정 표시 패널 및 그 제조방법은 공통전극이 형성된 상부 기관과; 상기 공통 전극에 공통 전압을 공급하기 위한 공통 패드가 형성된 하부기관과; 상기 상부기관과 하부기관을 합착시키는 합착제를 구비하며, 상기 공통 패드는 상기 하부기관 상에 형성되며 합착공정시 상기 상부기관 쪽으로 돌출되는 제1 공통 패드 전극과; 상기 합착공정시 상기 합착제와 중첩되는 영역에서 상기 제1 공통 패드 전극과 접촉되는 제2 공통 패드 전극을 포함하는 것을 특징으로 한다.

대표도

도 6

명세서

도면의 간단한 설명

도 1은 종래 액정 표시 패널을 나타내는 사시도이다.

도 2는 도 1에 도시된 공통전극에 공통전압을 공급하기 위한 공통 패드를 나타내는 단면도이다.

도 3은 본 발명에 따른 액정 표시 패널을 나타내는 평면도이다.

도 4는 도 3에 도시된 액정 표시 패널의 합착제에 의해 마련된 액티브 영역을 나타내는 단면도이다.

도 5는 도 3에 도시된 공통 패드의 다른 실시 예를 나타내는 평면도이다.

도 6은 도 3에서 선 "I-I'"를 따라 절취한 은 도트 영역과 합착제 영역을 나타내는 단면도이다.

도 7a 내지 도 7f는 본 발명에 따른 액정 표시 패널의 제조방법을 나타내는 단면도이다.

< 도면의 주요 부분에 대한 부호의 설명 >

- 101,111 : 기관 106 : 게이트 전극
- 108 : 소스 전극 110 : 드레인 전극
- 112 : 게이트 절연막 114 : 활성층
- 116 : 오믹접촉층 118 : 보호막
- 120 : 화소 콘택홀 122 : 화소전극
- 130 : 박막트랜지스터 170 : 박막트랜지스터 기관
- 172 : 공통 전극 174 : 오버 코트층
- 176 : 컬러필터 178 : 블랙 매트릭스
- 180 : 컬러필터 기관 182 : 합착제
- 184 : 은 도트 186 : 글래스 파이버
- 190 : 공통 패드 192 : 공통 패드 하부 전극
- 194 : 공통 패드 중간 전극 196 : 공통 패드 상부 전극
- 198 : 공통 콘택홀

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 패널 및 그 제조방법에 관한 것으로, 특히 은 도트 영역에서의 내식성 및 전식성이 강한 공통 패드를 가지는 액정 표시 패널 및 그 제조방법에 관한 것이다.

액정 표시 장치는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이러한 액정 표시 장치는 도 1에 도시된 바와 같이 액정(50)을 사이에 두고 서로 대향하는 박막 트랜지스터 기관(70) 및 컬러 필터 기관(80)을 구비한다.

박막 트랜지스터 기관(70)은 하부기관(1) 상에 서로 교차되게 형성된 게이트라인(2) 및 데이터라인(4)과, 그들(2,4)의 교차부에 형성된 박막트랜지스터(30)와, 박막트랜지스터(30)와 접속된 화소전극(22)과, 그들 위에 액정 배향을 위해 도포된 하부 배향막을 포함한다.

칼라 필터 기관(80)은 상부기관(11) 상에 형성되어 빛샘 방지를 위한 블랙 매트릭스(18)와, 칼라 구현을 위한 칼라 필터(12), 화소전극(22)과 수직전계를 이루는 공통전극(14)과, 그들 위에 액정 배향을 위해 도포된 상부 배향막을 포함한다.

한편, 칼라필터 기관(80)의 공통전극(14)은 은 도트(도시하지 않음)를 통해 공통전압을 공급하는 공통 패드(60)와 접속된다. 공통 패드(60)는 도 2에 도시된 바와 같이 공통 패드 하부 전극(40)과, 게이트 절연막(42) 및 보호막(44)을 관통하여 공통 패드 하부 전극(40)을 노출시키는 공통 콘택홀(48)과, 공통 콘택홀(48)을 통해 공통 패드 하부 전극(40)과 접속되는 공통 패드 상부 전극(46)을 구비한다.

공통 패드 하부 전극(40)은 상대적으로 저항성분이 높은 투명 도전성 물질로 형성되는 공통 패드 상부 전극(46)의 저항성분을 보상하도록 상대적으로 도전율이 높은 게이트 금속으로 형성된다. 공통 콘택홀(48)은 공통 패드 상부 전극(46)과 은 도트와의 접촉면적을 넓게 하기 위해 다수개 형성된다. 공통 패드 상부 전극(46)은 내식성이 상대적으로 강한 금속으로 형성되어 상대적으로 내식성이 약한 게이트 금속으로 형성되는 공통 패드 하부 전극(40)을 보호하는 역할을 한다.

그러나, 외부로부터 Na, Cl, H₂O 등과 같은 불순물이 공통 패드 하부 전극(40)과 공통 패드 상부 전극(46) 사이로 침투하는 경우, 공통 패드 하부 전극(40)과 공통 패드 상부 전극(46)의 기전력 차이에 의해 공통 패드 하부 전극(40)이 부식 및 전식되는 문제점이 있다. 이 때, 불순물은 공통 패드 상부 전극(46)에 크랙이 발생되었거나 공통 패드 상부 전극(46)을 이루는 투명 도전성 물질의 증착 전에 공통 패드 하부 전극(40)으로 침투되거나 박막들 간의 계면, 예를 들어 공통 패드 하부 전극(40)과 게이트 절연막(42) 사이의 틈을 통해 침투된다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 은 도트 영역에서의 내식성 및 전식성이 강한 공통 패드를 가지는 액정 표시 패널 및 그 제조방법을 제공하는 것이다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여, 본 발명에 따른 액정 표시 패널은 공통전극이 형성된 상부 기관과; 상기 공통 전극에 공통 전압을 공급하기 위한 공통 패드가 형성된 하부기관과; 상기 상부기관과 하부기관을 합착시키는 합착제를 구비하며, 상기 공통 패드는 상기 하부기관 상에 형성되며 합착공정시 상기 상부기관 쪽으로 돌출되는 제1 공통 패드 전극과; 상기 합착공정시 상기 합착제와 중첩되는 영역에서 상기 제1 공통 패드 전극과 접속되는 제2 공통 패드 전극을 포함하는 것을 특징으로 한다.

상기 액정 표시 패널은 상기 공통 전극과 공통 패드를 접속시키기 위한 도전성 도트를 추가로 구비하는 것을 특징으로 한다.

상기 공통 패드는 상기 제2 공통 패드 전극 및 상기 도전성 도트 사이에서 이들과 접속되는 제3 공통 패드 전극을 추가로 포함하는 것을 특징으로 한다.

상기 액정 표시 패널은 상기 하부기관 상에 형성되며 상기 공통 전극과 전위차를 형성하는 화소전극과; 상기 화소전극과 접속된 박막트랜지스터를 추가로 구비하는 것을 특징으로 한다.

상기 제1 공통 패드 전극은 상기 박막트랜지스터의 게이트 전극과 동일 금속으로 형성되며, 상기 제2 공통 패드 전극은 상기 박막트랜지스터의 드레인 전극과 동일 금속으로 형성되며, 상기 제3 공통 패드 전극은 상기 화소전극과 동일 금속으로 형성되는 것을 특징으로 한다.

상기 제1 공통 패드 전극은 알루미늄을 포함하는 적어도 1층 구조로 형성되는 것을 특징으로 한다.

상기 합착제는 상기 상부기관과 하부 기관 사이의 셀갭을 유지하기 위한 글래스 파이버를 포함하며, 상기 글래스 파이버에 의해 상기 제2 공통 패드 전극은 상기 제1 공통 패드 전극쪽으로 돌출되게 형성되는 것을 특징으로 한다.

상기 목적을 달성하기 위하여, 본 발명에 따른 액정 표시 패널의 제조방법은 공통전극이 형성된 상부 기관을 마련하는 단계와; 상기 공통 전극에 공통 전압을 공급하며 적어도 한 층의 절연막을 사이에 두고 중첩되는 제1 및 제2 공통 패드 전극

을 가지는 공통 패드가 형성된 하부기판을 마련하는 단계와; 상기 상부기판과 하부기판이 합착제를 통해 합착됨과 아울러 상기 합착공정시 상기 합착제와 중첩되는 영역에 위치하는 상기 제1 및 제2 공통 패드 전극이 전기적으로 서로 접촉되는 단계를 포함하는 것을 특징으로 한다.

상기 제1 및 제2 공통 패드 전극이 서로 접촉되는 단계는 상기 합착제의 경화 공정시 고온에서 상기 제1 공통 패드 전극이 상기 상부 기판 쪽으로 돌출됨과 아울러 상기 경화 공정시 상기 합착제에 포함된 글래스 파이버에 의해 가해지는 고압으로 상기 제2 공통 패드 전극이 상기 제1 공통 패드 전극쪽으로 돌출되는 단계를 포함하는 것을 특징으로 한다.

상기 액정 표시 패널의 제조방법은 상기 공통 전극과 공통 패드를 접속시키기 위한 도전성 도트를 형성하는 단계를 추가로 포함하는 것을 특징으로 한다.

상기 액정 표시 패널의 제조방법은 상기 제2 공통 패드 전극 및 상기 도전성 도트 사이에서 이들과 접촉되는 제3 공통 패드 전극을 형성하는 단계를 추가로 포함하는 것을 특징으로 한다.

상기 공통 패드가 형성된 하부 기판을 마련하는 단계는 상기 하부기판 상에 상기 제1 공통 패드 전극과 함께 박막트랜지스터의 게이트 전극을 포함하는 제1 도전패턴군을 형성하는 단계와; 상기 제1 도전패턴군이 형성된 하부기판 상에 게이트 절연막을 형성하는 단계와; 상기 게이트 절연막 상에 반도체패턴을 형성하는 단계와; 상기 반도체 패턴이 형성된 게이트 절연막 상에 상기 제2 공통 패드 전극과 함께 상기 박막트랜지스터의 소스 전극 및 드레인 전극을 포함하는 제2 도전패턴군을 형성하는 단계와; 상기 제2 도전패턴군이 형성된 게이트 절연막 상에 상기 드레인 전극을 노출시키는 제1 콘택홀과 상기 제2 공통 패드 전극을 노출시키는 제2 콘택홀을 가지는 보호막을 형성하는 단계와; 상기 보호막 상에 상기 제2 공통 패드 전극과 제2 콘택홀을 통해 접속되는 상기 제3 공통 패드 전극과 함께 상기 드레인 전극과 제1 콘택홀을 통해 접속되는 화소전극을 포함하는 제3 도전패턴군을 형성하는 단계를 포함하는 것을 특징으로 한다.

상기 제1 공통 패드 전극은 알루미늄을 포함하는 적어도 1층 구조로 형성되는 것을 특징으로 한다.

상기 목적 외에 본 발명의 다른 목적 및 이점들은 첨부 도면을 참조한 본 발명의 바람직한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 본 발명의 바람직한 실시 예들을 도 3 내지 도 7f를 참조하여 상세하게 설명하기로 한다.

도 3은 본 발명에 따른 액정 표시 패널을 나타내는 평면도다.

도 3에 도시된 액정 표시 패널은 합착제(182)를 통해 합착되는 박막트랜지스터 기판(170)과 컬러필터 기판(180)을 구비한다.

칼라 필터 기판(180)은 도 4에 도시된 바와 같이 상부기판(111) 상에 순차적으로 형성된 블랙매트릭스(178), 칼라필터(176), 공통 전극(172)을 구비한다.

블랙 매트릭스(178)는 상부기판(111)에 매트릭스 형태로 형성된다. 이러한 블랙 매트릭스(178)는 상부기판(111)을 칼라 필터(176)가 형성되어질 다수의 셀영역들로 나누고, 인접한 셀들간의 광 간섭 및 외부광 반사를 방지한다. 칼라 필터(176)는 블랙 매트릭스(178)에 의해 구분된 셀영역에 적(R), 녹(G), 청(B)으로 구분되게 형성되어 적, 녹, 청색 광을 각각 투과시킨다. 공통 전극(172)은 칼라 필터(176) 위에 전면 도포된 투명 도전층으로 액정 구동시 기준이 되는 공통 전압(Vcom)을 공급한다. 그리고, 칼라 필터(176)가 형성된 상부기판(111)의 평탄화를 위하여 칼라 필터(176)와 공통 전극(172) 사이에는 오버코트층(Overcoat Layer)(174)이 추가로 형성되기도 한다.

박막 트랜지스터 기판(170)은 게이트 라인 및 데이터 라인의 교차부에 위치하는 박막 트랜지스터(130)와, 그 박막트랜지스터(130)와 접속된 화소 전극(122)을 구비한다.

박막 트랜지스터(130)는 게이트 라인에 공급되는 스캔 신호에 응답하여 데이터 라인(104)에 공급되는 화소 신호가 화소 전극(122)에 충전되어 유지되게 한다. 이를 위하여, 박막 트랜지스터는 게이트 라인과 접속된 게이트 전극(106), 데이터 라인과 접속된 소스 전극(108), 소스 전극(108)과 대향하게 위치하여 화소 전극(122)과 접속된 드레인 전극(110), 게이트 절연막(112)을 사이에 두고 게이트 전극(106)과 중첩되게 형성되어 소스 전극(108)과 드레인 전극(110) 사이에 채널을 형성하는 활성층(114), 소스 전극(108) 및 드레인 전극(110)과의 오믹 접촉을 위하여 채널부를 제외한 활성층(114) 위에 형성된 오믹 접촉층(116)을 구비한다.

화소 전극(122)은 보호막(118) 상에 형성되며 드레인 전극(110)과 화소콘택홀(120)을 통해 접속된다. 이러한 화소 전극(122)은 박막 트랜지스터(130)로부터 공급된 화소 신호를 충전하여 칼라 필터 기관(180)에 형성되는 공통 전극(172)과 전위차를 발생시키게 된다. 이 전위차에 의해 박막 트랜지스터 기관(170)과 칼라 필터 기관(180)에 위치하는 액정이 유전 이방성에 의해 회전하게 되며 도시하지 않은 광원으로부터 화소 전극(122)을 경유하여 입사되는 광량을 조절하여 칼라 필터 기관(180) 쪽으로 투과시키게 된다.

또한, 박막트랜지스터 기관(170)은 상부기관(111) 상에 형성된 공통전극(172)에 공통전압을 공급하기 위한 공통 패드(190)를 더 구비한다. 이 공통 패드(190)는 은 도트(184)를 통해 공통 전극(172)과 접속된다. 또한, 공통 패드(190)는 하부기관(101)의 일측에 형성되거나 도 5에 도시된 바와 같이 하부기관(101)의 양측에 형성된다.

공통 패드(190)는 도 6에 도시된 바와 같이 하부기관(101) 상에 형성된 공통 패드 하부 전극(192)과, 공통 패드 하부 전극(192)과 접속되는 공통 패드 중간 전극(194)과, 공통 패드 중간 전극(194)과 접속되는 공통 패드 상부 전극(196)을 구비한다.

공통 패드 하부 전극(192)은 상대적으로 저항성분이 높은 투명 도전성 물질로 형성되는 공통 패드 상부 전극(196)의 저항성분을 보상하도록 상대적으로 도전율이 높은 게이트 금속으로 형성된다. 이 게이트 금속으로 형성되는 공통 패드 하부 전극(192)은 고온 및 고압 환경에서 실행되는 합착공정시 특정부위가 수 μm 까지 성장하는 힐락(Hillock)이 생긴다.

공통 패드 중간 전극(194)은 공통 패드 하부 전극(192) 대비 공통 패드 상부 전극(196)과의 기전력 차이가 적은 금속으로 형성된다. 예를 들어 공통 패드 중간 전극(194)은 데이터라인과 동일한 금속인 Mo, Cr 등으로 형성된다. 이러한 공통 패드 중간 전극(194)과 공통 패드 상부 전극(196)이 공통 콘택홀(198)을 통해 접속되므로 종래보다 갈바닉(Galvanic) 부식에 강하다. 또한, 공통 패드 중간 전극(194)은 합착공정시 글래스 파이버(Glass Fiber)(186)에 의해 압력을 받는다. 이 글래스 파이버(186)의 압력에 의해 공통 패드 중간 전극(194)은 힐락이 발생된 공통 패드 하부 전극(192)쪽으로 눌림으로써 힐락이 발생된 공통 패드 하부 전극(192)과 접속된다.

공통 콘택홀(198)은 공통 패드 상부 전극(196)과 은 도트(184)와의 접촉면적을 넓게 하기 위해 다수개 형성된다.

공통 패드 상부 전극(196)은 내식성이 상대적으로 강한 금속으로 형성되어 상대적으로 내식성이 약한 게이트 금속으로 형성되는 공통 패드 하부 전극(192)을 보호하는 역할을 한다.

이와 같이, 본 발명에 따른 액정 표시 패널은 공통 패드 중간 전극과 공통 패드 하부 전극이 합착제와 중첩되는 영역에서 접촉된다. 즉, 합착제 경화공정시 힐락이 발생된 공통 패드 하부 전극은 합착제에 포함된 글래스 파이버의 압력에 의해 공통 패드 하부 전극쪽으로 눌린 공통 패드 중간 전극과 접속된다. 이에 따라, 별도의 마스크 공정없이 공통 패드 중간 전극과 공통 패드 하부 전극을 접속시킬 수 있다. 또한, 공통 패드 하부 전극보다 내식성이 강한 금속으로 형성된 공통 패드 중간 전극과 공통 패드 상부 전극이 접속됨으로써 공통 패드는 전식 및 부식 방지에 강한 구조를 가진다.

도 7a 내지 도 7f는 본 발명에 따른 반투과형 박막트랜지스터 어레이 기관의 제조방법을 나타내는 단면도이다.

도 7a를 참조하면, 하부기관(101) 상에 게이트전극(106) 및 공통 패드 하부 전극(192)을 포함하는 제1 도전패턴군이 형성된다.

하부기관(101) 상에 스퍼터링 등의 증착방법을 통해 게이트금속층이 형성된다. 이 게이트금속층이 포토리소그래피공정과 식각공정으로 패터닝됨으로써 게이트전극(106) 및 공통 패드 하부 전극(192)을 포함하는 제1 도전패턴군이 형성된다. 게이트금속층으로는 Al, Al합금 등의 금속이 단일층 또는 다중층 구조가 이용된다.

도 7b를 참조하면, 제1 도전패턴군이 형성된 하부기관(101) 상에 게이트절연막(112)이 형성되고, 그 위에 활성층 및 오믹 접촉층을 포함하는 반도체패턴이 형성된다.

제1 도전패턴군이 형성된 하부 기관(101) 상에 PECVD, 스퍼터링 등의 증착 방법을 통해 게이트 절연막(112), 비정질 실리콘층 및 불순물이 도핑된 비정질 실리콘층이 순차적으로 형성된다. 게이트 절연막(112)으로는 산화 실리콘(SiO_x) 또는 질화 실리콘(SiNx) 등과 같은 무기 절연 물질이 이용된다.

그리고, 불순물이 도핑된 비정질 실리콘층과 비정질 실리콘층이 포토리소그래피공정과 식각공정으로 패터닝됨으로써 오믹 접촉층(116)과 활성층(114)이 형성된다.

도 7c를 참조하면, 반도체 패턴이 형성된 게이트 절연막(112) 상에 소스전극(108), 드레인전극(110) 및 공통 패드 중간 전극(194)을 포함하는 제2 도전패턴군이 형성된다.

반도체 패턴이 형성된 게이트 절연막(112) 상에 PECVD, 스퍼터링 등의 증착 방법을 통해 소스/드레인 금속층이 순차적으로 형성된다. 소스/드레인 금속층으로는 Mo, Cr, Cu, Mo합금, Cr합금, Cu합금 등의 금속 단일층 또는 이중층 구조가 이용된다. 그리고, 소스/드레인 금속층이 포토리소그래피공정과 식각공정으로 패터닝됨으로써 소스전극(108), 드레인전극(110) 및 공통 패드 중간 전극(194)을 포함하는 제2 도전패턴군이 형성된다.

그 다음, 소스 전극(108) 및 드레인 전극(110)을 마스크로 이용한 건식 식각공정으로 채널부의 소스/드레인 금속층이 식각된다. 이에 따라, 채널부의 활성층(114)이 노출된다.

도 7d를 참조하면, 제2 도전 패턴군이 형성된 게이트 절연막(112) 상에 화소콘택홀(120) 및 공통 콘택홀(198)을 가지는 보호막(118)이 형성된다.

제2 도전 패턴군이 형성된 게이트 절연막(112) 상에 보호막(118)이 형성된다. 보호막(118)은 게이트 절연막(112)과 같은 무기 절연 물질 등으로 형성되거나 아크릴 등과 같은 유기 절연 물질 등으로 형성된다.

그런 다음, 보호막(118)이 포토리소그래피공정 및 식각공정으로 패터닝됨으로써 화소콘택홀(120) 및 공통 콘택홀(198)이 형성된다. 화소 콘택홀(120)은 보호막(118)을 관통하여 드레인 전극(110)을 노출시키며, 공통 콘택홀(198)은 보호막(118)을 관통하여 공통 패드 중간 전극(194)을 노출시킨다.

도 7e를 참조하면, 보호막(118) 상에 화소전극(122) 및 공통 패드 상부 전극(198)을 포함하는 제3 도전 패턴군이 형성된다.

보호막(118) 상에 투명도전층이 전면 형성된다. 투명 도전층으로는 인듐 틴 옥사이드(Indium Tin Oxide : ITO), 틴 옥사이드(Tin Oxide : TO), 인듐 징크 옥사이드(Indium Zinc Oxide : IZO), 인듐 틴 징크 옥사이드(Indium Tin Zinc Oxide : ITZO) 등이 이용된다. 그리고, 투명 도전층이 포토리소그래피공정과 식각공정으로 패터닝됨으로써 화소 전극(122) 및 공통 패드 상부 전극(198)을 포함하는 제3 도전패턴군이 형성된다. 이러한 제3 도전패턴군이 형성된 보호막(118) 상에 폴리이미드를 전면 인쇄함으로써 하부 배향막이 형성되어 박막트랜지스터 기관(170)이 마련된다.

도 7f를 참조하면, 박막트랜지스터 기관(170)과 별도로 마련된 칼라 필터 기관(180)은 합착제(182)를 이용하여 합착됨으로써 액정 표시 패널이 완성된다.

박막트랜지스터 기관(170) 및 칼라 필터 기관(180) 사이에 합착제(182)가 형성된다. 이 합착제(182)는 고온 및 고압의 환경에서 경화되어 박막 트랜지스터 기관(170)과 칼라필터 기관(180)이 합착된다. 합착제(182)의 경화공정시 하부기관의 공통 패드 하부 전극(192)은 경화공정의 고온에 의해 힐러이 발생된다. 그리고, 공통 패드 중간 전극(194)은 경화공정의 고압에 의해 공통 패드 하부 전극(192)쪽을 눌러지게 됨으로써 힐러이 발생된 공통 패드 하부 전극(192)과 접촉된다.

발명의 효과

상술한 바와 같이, 본 발명에 따른 액정 표시 패널 및 그 제조방법은 합착제 경화공정시 힐러이 발생된 공통 패드 하부 전극과, 합착제에 포함된 글래스 파이버의 압력에 의해 공통 패드 하부 전극쪽으로 눌린 공통 패드 중간 전극이 접촉된다. 이에 따라, 본 발명에 따른 액정 표시 패널 및 그 제조방법은 별도의 마스크 공정없이 공통 패드 중간 전극과 공통 패드 하부 전극을 접촉시킬 수 있다. 또한, 본 발명에 따른 액정 표시 패널 및 그 제조방법은 공통 패드 하부 전극보다 내식성이 강한 금속으로 형성된 공통 패드 중간 전극과 공통 패드 상부 전극이 접촉됨으로써 공통 패드는 전식 및 부식 방지에 강한 구조를 가진다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

(57) 청구의 범위

청구항 1.

공통전극이 형성된 상부 기관과;

상기 공통 전극에 공통 전압을 공급하기 위한 공통 패드가 형성된 하부기관과;

상기 상부기관과 하부기관을 합착시키는 합착제를 구비하며,

상기 공통 패드는

상기 하부기관 상에 형성되며 합착공정시 상기 상부기관 쪽으로 돌출되는 제1 공통 패드 전극과;

상기 합착공정시 상기 합착제와 중첩되는 영역에서 상기 제1 공통 패드 전극과 접속되는 제2 공통 패드 전극을 포함하는 것을 특징으로 하는 액정 표시 패널.

청구항 2.

제 1 항에 있어서,

상기 공통 전극과 공통 패드를 접속시키기 위한 도전성 도트를 추가로 구비하는 것을 특징으로 하는 액정 표시 패널.

청구항 3.

제 2 항에 있어서,

상기 공통 패드는

상기 제2 공통 패드 전극 및 상기 도전성 도트 사이에서 이들과 접속되는 제3 공통 패드 전극을 추가로 포함하는 것을 특징으로 하는 액정 표시 패널.

청구항 4.

제 3 항에 있어서,

상기 하부기관 상에 형성되며 상기 공통 전극과 전위차를 형성하는 화소전극과;

상기 화소전극과 접속된 박막트랜지스터를 추가로 구비하는 것을 특징으로 하는 액정 표시 패널.

청구항 5.

제 4 항에 있어서,

상기 제1 공통 패드 전극은 상기 박막트랜지스터의 게이트 전극과 동일 금속으로 형성되며,

상기 제2 공통 패드 전극은 상기 박막트랜지스터의 드레인 전극과 동일 금속으로 형성되며,

상기 제3 공통 패드 전극은 상기 화소전극과 동일 금속으로 형성되는 것을 특징으로 하는 액정 표시 패널.

청구항 6.

제 5 항에 있어서,

상기 제1 공통 패드 전극은 알루미늄을 포함하는 적어도 1층 구조로 형성되는 것을 특징으로 하는 액정 표시 패널.

청구항 7.

제 1 항에 있어서,

상기 합착제는 상기 상부기관과 하부 기관 사이의 셀갭을 유지하기 위한 글래스 파이버를 포함하며,

상기 글래스 파이버에 의해 상기 제2 공통 패드 전극은 상기 제1 공통 패드 전극쪽으로 돌출되게 형성되는 것을 특징으로 하는 액정 표시 패널.

청구항 8.

공통전극이 형성된 상부 기관을 마련하는 단계와;

상기 공통 전극에 공통 전압을 공급하며 적어도 한 층의 절연막을 사이에 두고 중첩되는 제1 및 제2 공통 패드 전극을 가지는 공통 패드가 형성된 하부기관을 마련하는 단계와;

상기 상부기관과 하부기관이 합착제를 통해 합착됨과 아울러 상기 합착공정시 상기 합착제와 중첩되는 영역에 위치하는 상기 제1 및 제2 공통 패드 전극이 전기적으로 서로 접촉되는 단계를 포함하는 것을 특징으로 하는 액정 표시 패널의 제조 방법.

청구항 9.

제 8 항에 있어서,

상기 제1 및 제2 공통 패드 전극이 서로 접촉되는 단계는

상기 합착제의 경화 공정시 고온에서 상기 제1 공통 패드 전극이 상기 상부 기관 쪽으로 돌출됨과 아울러 상기 경화 공정시 상기 합착제에 포함된 글래스 파이버에 의해 가해지는 고압으로 상기 제2 공통 패드 전극이 상기 제1 공통 패드 전극쪽으로 돌출되는 단계를 포함하는 것을 특징으로 하는 액정 표시 패널의 제조방법.

청구항 10.

제 8 항에 있어서,

상기 공통 전극과 공통 패드를 접속시키기 위한 도전성 도트를 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 액정 표시 패널의 제조방법.

청구항 11.

제 10 항에 있어서,

상기 제2 공통 패드 전극 및 상기 도전성 도트 사이에서 이들과 접속되는 제3 공통 패드 전극을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 액정 표시 패널의 제조방법.

청구항 12.

제 11 항에 있어서,

상기 공통 패드가 형성된 하부 기판을 마련하는 단계는

상기 하부기판 상에 상기 제1 공통 패드 전극과 함께 박막트랜지스터의 게이트 전극을 포함하는 제1 도전패턴군을 형성하는 단계와;

상기 제1 도전패턴군이 형성된 하부기판 상에 게이트 절연막을 형성하는 단계와;

상기 게이트 절연막 상에 반도체패턴을 형성하는 단계와;

상기 반도체 패턴이 형성된 게이트 절연막 상에 상기 제2 공통 패드 전극과 함께 상기 박막트랜지스터의 소스 전극 및 드레인 전극을 포함하는 제2 도전패턴군을 형성하는 단계와;

상기 제2 도전패턴군이 형성된 게이트 절연막 상에 상기 드레인 전극을 노출시키는 제1 콘택홀과 상기 제2 공통 패드 전극을 노출시키는 제2 콘택홀을 가지는 보호막을 형성하는 단계와;

상기 보호막 상에 상기 제2 공통 패드 전극과 제2 콘택홀을 통해 접속되는 상기 제3 공통 패드 전극과 함께 상기 드레인 전극과 제1 콘택홀을 통해 접속되는 화소전극을 포함하는 제3 도전패턴군을 형성하는 단계를 포함하는 것을 특징으로 하는 액정 표시 패널의 제조방법.

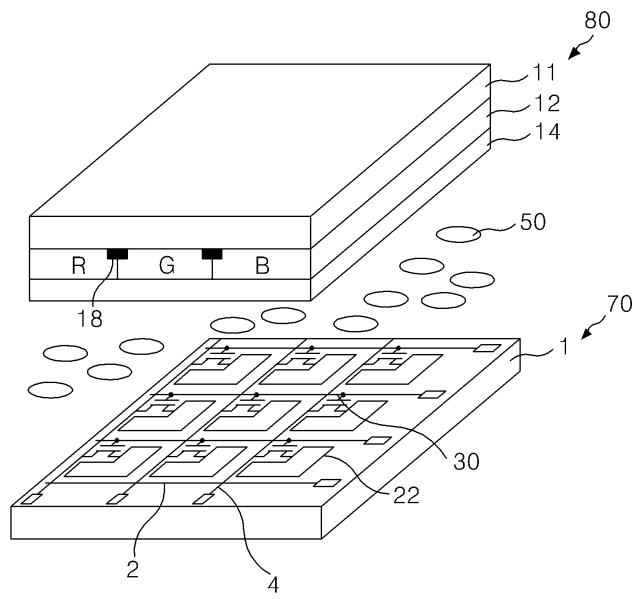
청구항 13.

제 12 항에 있어서,

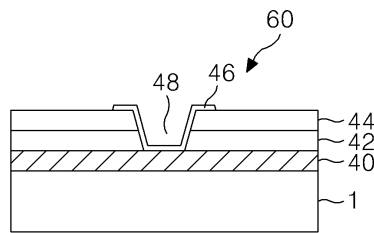
상기 제1 공통 패드 전극은 알루미늄을 포함하는 적어도 1층 구조로 형성되는 것을 특징으로 하는 액정 표시 패널의 제조방법.

도면

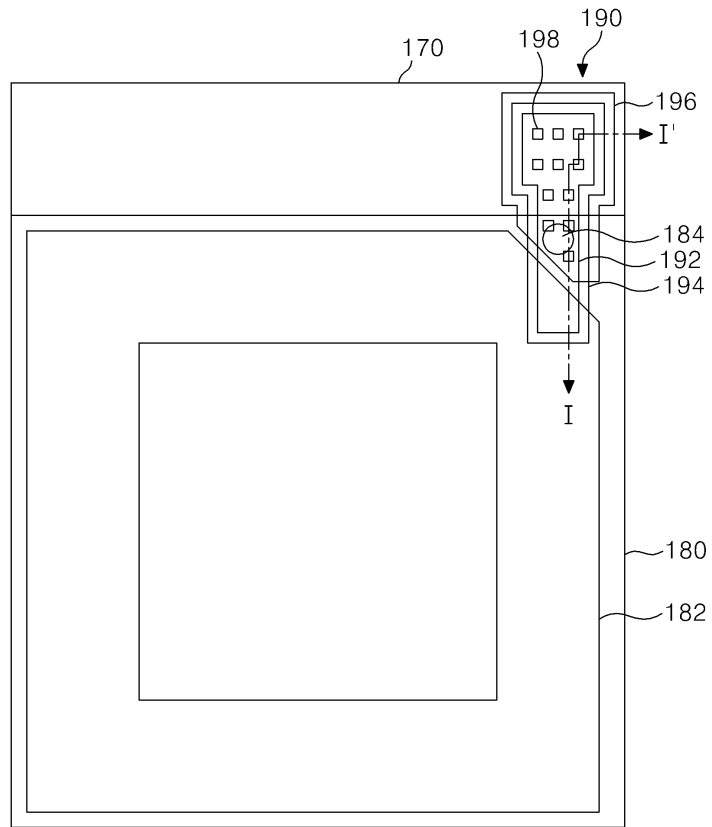
도면1



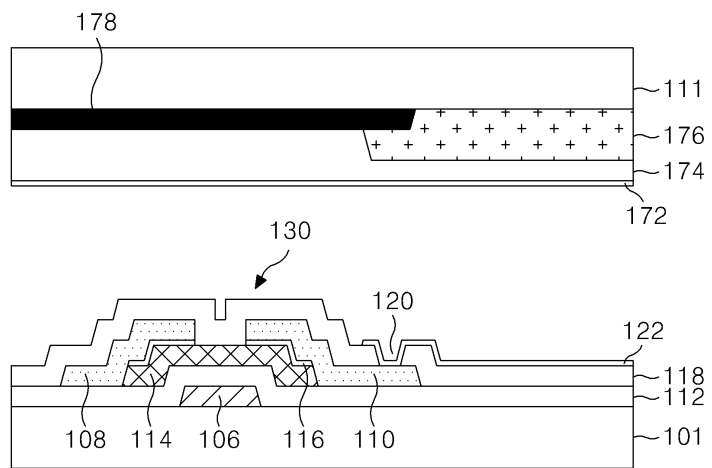
도면2



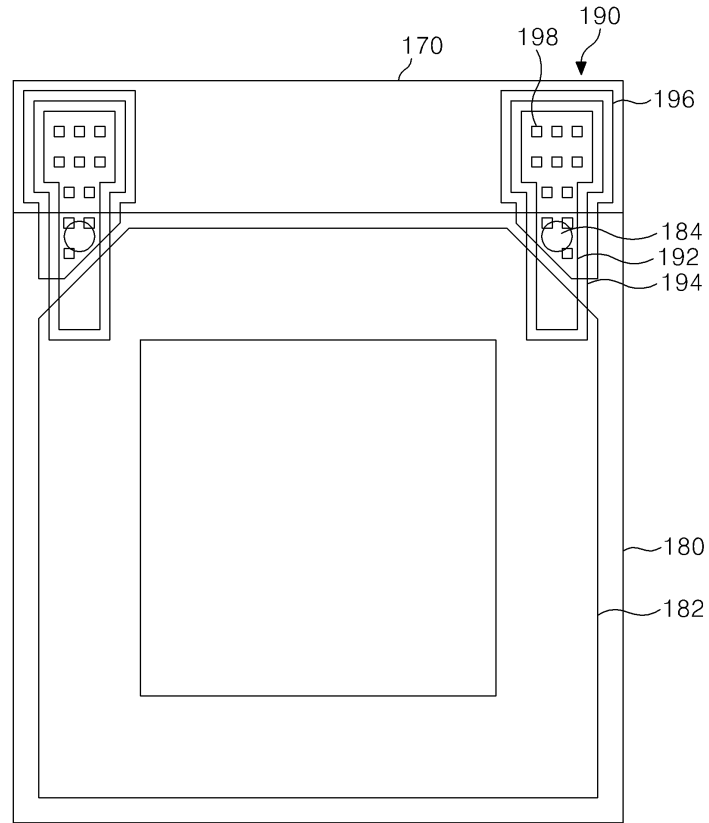
도면3



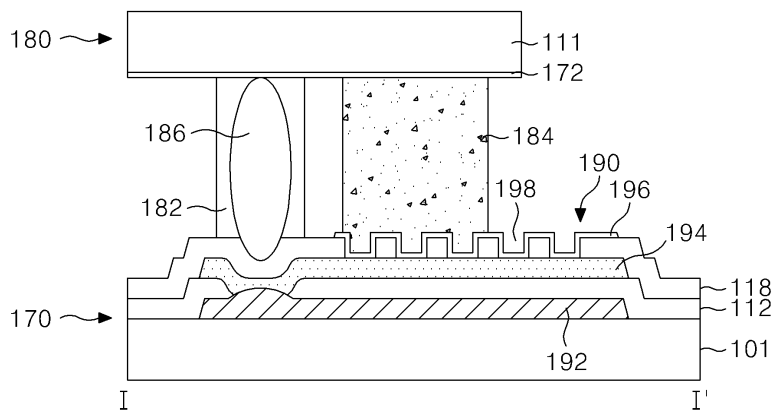
도면4



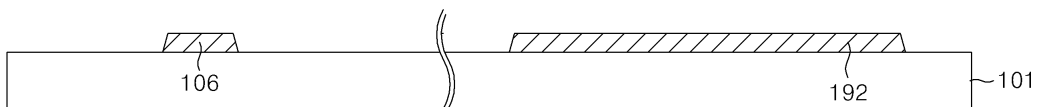
도면5



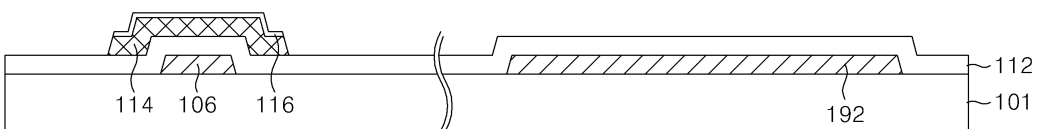
도면6



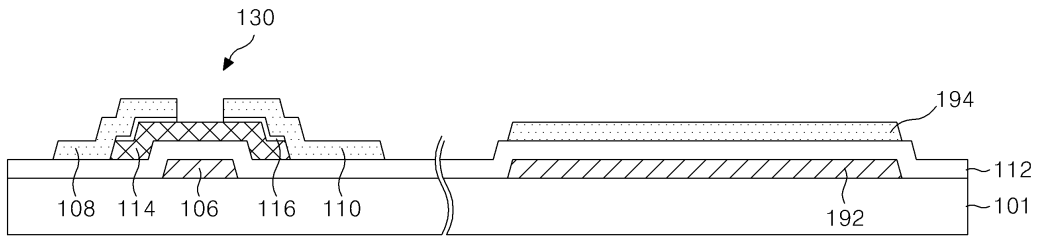
도면7a



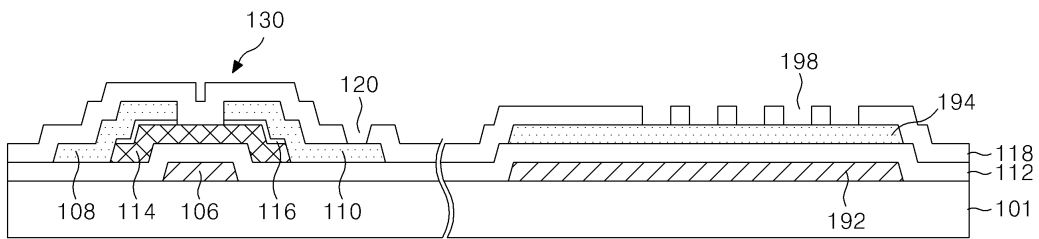
도면7b



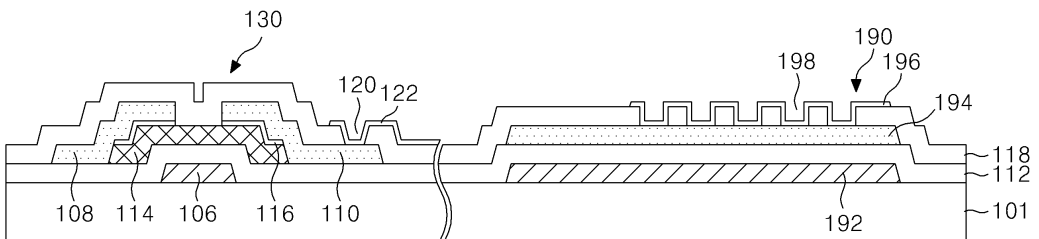
도면7c



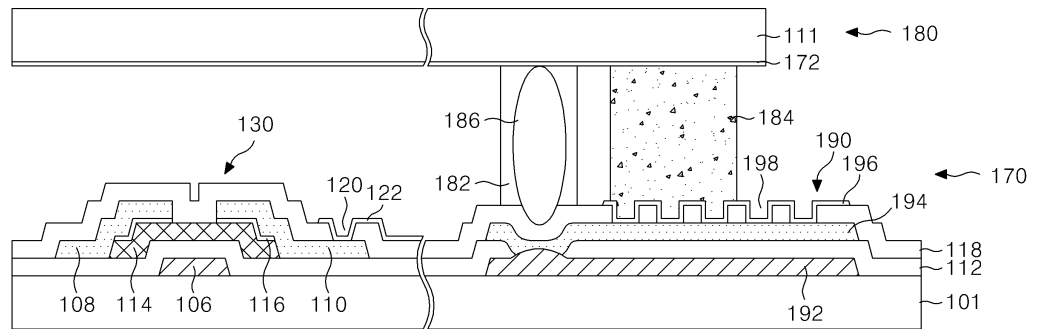
도면7d



도면7e



도면7f



专利名称(译)	液晶显示面板及其制造方法		
公开(公告)号	KR1020060087952A	公开(公告)日	2006-08-03
申请号	KR1020050008847	申请日	2005-01-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE SUNYONG 이선용 KIM YOUNGSIK 김영식 KANG SUNGGU 강성구 LEE SEEUNG 이세웅		
发明人	이선용 김영식 강성구 이세웅		
IPC分类号	G02F1/1345		
CPC分类号	F16M11/425 G03B17/12 G03B17/561 G03B17/566		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示面板及其制造方法，即点区域的耐腐蚀性和具有强电化学腐蚀性的普通PAD。根据本发明的LCD面板及其制造方法包括粘合安装上板的聚结剂，其中公共电极形成在下板上，其中形成用于向公共电极提供公共电压的公共PAD。上板和下板。并且公共PAD包括第一公共焊盘电极：其在密封工艺中朝向上板突出，其形成在下板上，并且第二公共焊盘电极在密封工艺中重叠的区域中与第一公共焊盘电极连接与聚结。

