

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G02F 1/1339

(11) 공개번호 10-2005-0056896
(43) 공개일자 2005년06월16일

(21) 출원번호 10-2004-0104009
(22) 출원일자 2004년12월10일

(30) 우선권주장 JP-P-2003-00411873 2003년12월10일 일본(JP)

(71) 출원인 엔이씨 엘씨디 테크놀로지스, 엘티디.
일본 가나가와켄 가와사키시 나카하라구 시모누마베 1753

(72) 발명자 하시모토요시아키
일본국 가나가와켄 가와사키시 나카하라구 시모누마베 1753 엔이씨엘
씨디 테크놀로지스, 엘티디. 내

(74) 대리인 최달용

심사청구 : 있음

(54) 액정 디스플레이 장치 및 그 제조 방법

요약

인출 배선(109)의 밀도 차이로 인한 요철을 확실하게 억제하기 위해서 셋 이상의 영역(영역A(151), 영역B(152), 및 영역C(153)로 이루어진 세 영역)으로 분할되는 배선 인출부(508)의 밀봉 부재 설치 영역을 포함한다. 또한, 갭에서의 변화는 각 영역에서 인식할 수 없는 정도로 억제된다. 또한, 밀봉 부재의 경화에 영향을 미치지 않을 조건하에서 인출 배선(108)이 형성되는 층과는 상이한 층에 더미 패턴이 형성된다. 또한, 더미 패턴은 필요에 따라 배선 인출부(508)에 대향하는 에지 상에 마찬가지로 형성된다.

대표도

도 1

색인어

LCD, 액정 디스플레이

명세서

도면의 간단한 설명

도 1의 A는 종래의 LCD의 TFT 기관 상의 배선의 패턴을 도시하는 평면도.

도 1의 B는 도 1의 A에 도시된 TFT 기관의 배선 인출부(208)의 확대 평면도.

도 2의 A는 도 1의 B의 VI-VI 라인을 따라 취해진 TFT 기관의 배선 인출부(208)의 개략적인 단면도.

도 2의 B는 도 1의 B의 VII-VII 라인을 따라 취해진 TFT 기관의 배선 인출부(208)의 개략적인 단면도.

도 2의 C는 도 1의 B의 VIII-VIII 라인을 따라 취해진 TFT 기관의 배선 인출부(208)의 개략적인 단면도.

도 3의 A는 도 1의 A에 도시된 플렉시블 기관(107) 각각에 대한 갭(도면에서 파형의 바닥에 대응하는 넓은 갭을 갖는 영역, 및 파형의 피크에 대응하는 넓은 갭을 갖는 영역)의 요철(121a)의 출현을 도시하는 도면.

도 3의 B는 도 3의 A의 우하측의 세 개의 플렉시블 기관(107)에 대응하는 부분을 포착하여 포착된 이미지의 이미지 처리를 수행함으로써 얻어지는 도면으로서, 파형의 피크에 대응하는 부분이 불규칙한 디스플레이로서 시각적으로 검출되어 있는 도면.

도 4의 A 내지 도 4의 C는 LCD에 대한 부착 방법을 도시하는 공정 단면도.

도 5의 A는 본 발명의 제 1의 실시예에 따른 TFT 기관 상의 배선의 패턴을 도시하는 평면도.

도 5의 B는 도 5의 A에 도시된 본 발명의 제 1의 실시예에 따른 배선 인출부(508)의 확대 평면도.

도 6은 본 발명의 제 1의 실시예에 따른 배선 인출부의 구조의 변화를 도시하는 평면도.

도 7은 본 발명의 제 1의 실시예에 따른 배선 인출부의 구조의 다른 변화를 도시하는 평면도.

도 8은 본 발명의 제 1의 실시예에 따른 배선 인출부의 구조의 또 다른 변화를 도시하는 평면도.

도 9는 본 발명의 제 1의 실시예에 따른 공통 연결부의 구조의 변화를 도시하는 평면도.

도 10은 본 발명이 제 1의 실시예에 따른 공통 연결부의 구조의 다른 변화를 도시하는 평면도.

도 11은 본 발명의 제 1의 실시예에 따른 공통 연결부의 구조의 또 다른 변화를 도시하는 평면도.

도 12의 A는 본 발명의 제 1의 실시예에 따른 배선 인출부의 구조를 도시하는 단면도로서, 영역A(151)의 I-I 라인을 따라 취해진 개략적인 단면도.

도 12의 B는 본 발명의 제 1의 실시예에 따른 배선 인출부의 구조를 도시하는 단면도로서, 영역B(152)의 II-II 라인을 따라 취해진 개략적인 단면도.

도 12의 C는 본 발명의 제 1의 실시예에 따른 배선 인출부의 구조를 도시하는 단면도로서, 영역C(153)의 III-III 라인을 따라 취해진 개략적인 단면도.

도 13은 본 발명의 제 1의 실시예에 따른 LCD의 갭의 요철에 관한 측정 결과를 도시하는 도면.

도 14는 본 발명에 따른 LCD의 평균 단차와 간섭 줄무늬의 수의 상관 관계를 나타내는 도면.

도 15의 A는 5-마스킹 공정에 따라 형성된 TFT 기관의 구조를 도시하는 평면도.

도 15의 B는 도 15의 A의 TFT 기관의 구조를 도시하는 평면도에서 IV-IV 라인을 따라 취해진 개략적인 단면도.

도 16의 A는 4-마스킹 공정에 따라 형성된 TFT 기관의 구조를 도시하는 평면도.

도 16의 B는 도 16의 A의 TFT 기관의 구조를 도시하는 평면도에서 V-V 라인을 따라 취해진 개략적인 단면도.

도 17은 평균 단차가 $0.20\mu\text{m}$ (700 샘플 이상)인 본 실시예의 구조, 평균 단차가 $0.40\mu\text{m}$ (100000 샘플 이상)인 종래의 구조, 및 평균 단차가 $0.25\mu\text{m}$ (500 샘플 이상)인 구조의 세 형태에서 LCD의 디스플레이 표면 상에 나타나는 간섭 줄무늬의 수를 측정함으로써 평가되는 디스플레이 품질의 결과를 도시하는 표.

♣도면의 주요 부분에 대한 부호의 설명♣

101 : 액정 디스플레이 장치 102 : TFT 기관

103 : 대향 기관 104 : 액정 재료

105 : 밀봉 부재 106 : 밀봉 부재 설치 영역

107 : 플렉시블 기관 108 : 인출 배선

109 : 더미 패턴 112 : 게이트 배선

112a : 게이트 전극 113 : 게이트 절연막

114a : a-Si층 114b : n+a-Si층

115 : 반도체층 116 : 드레인 배선

116a : 드레인 전극 117 : 소스 전극

118 : 패시베이션막 119 : 픽셀 전극

120 : 콘택트부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

기술 분야

본 발명은 액정 디스플레이 장치 및 그 제조 방법에 관한 것이다.

배경 기술

AV 기기나 OA 기기의 디스플레이 장치로서, 박형, 경량, 저소비 전력등의 이점으로부터 액정 디스플레이 장치(LCD)가 폭 넓게 사용되고 있다. 이 LCD는 대향하는 한 쌍의 기판을 포함한다. 또한, LCD는 상기 기판 사이에 액정을 봉입하도록 구성된다. LCD는 기판 상에 마련된 전극에 의한 전기장으로 액정 분자의 배향 방향을 제어하여, LCD 상에 조사되는 빛을 변조함으로써 이미지를 디스플레이한다. 상기 상술된 LCD에 대해서, 고정밀도 및 대형화의 요구가 높아지고 있으며, 디스플레이 품질을 향상시키기 위해서 서로 대향하는 기판 사이의 갭의 균일성을 향상시키는 것이 중요하다.

여기서, 종래의 LCD의 전형적인 제조 방법이 개략적으로 설명될 것이다.

먼저, 종래의 LCD의 전형적인 제조 방법의 박막 트랜지스터(TFT) 기판에 있어서, 유리 기판과 같은 투명 절연성 기판 상에, 게이트 배선과 게이트 전극이 알루미늄(Al)과 같은 금속으로 형성된다. 게이트 배선 및 게이트 전극 상에서, 실리콘 질화막 등으로 이루어진 게이트 절연막을 통해 a-Si 층과 n+ a-Si 층이 TFT 형성 영역 내에 형성된다. 다음에, 크롬과 같은 금속으로 드레인 배선 및 소스/드레인 전극이 형성되고, 그 후 채널 에칭이 수행된다. 그 다음, 실리콘 질화막 등으로 이루어진 패시베이션막이 퇴적되고, 그 위에 ITO(Indium Tin Oxide)와 같은 투명 전극이 퇴적되어 픽셀 전극을 형성한다. 그 다음, 배향막이 도포되고 소정의 방향으로 배향처리되어 TFT 기판을 형성하게 된다.

한편, TFT 기판과 마주보는 대향 기판에서는, RGB 각 칼라의 칼라 필터가 각 픽셀에 대응하도록 투명 절연 기판 상에 형성된다. TFT 기판의 TFT 및 배선에 대응하는 위치에 블랙 매트릭스를 형성한 후, ITO로 이루어진 투명 전극이 형성된다. 그 후, 배향막을 그 위에 도포하고 소정의 방향으로 배향처리하여 대향 기판을 형성한다.

그 다음, 도 4의 A에 도시된 바와 같이, TFT 기판(102)의 디스플레이 영역 외부의 배선 인출부 상에 광경화 수지(photocuring resin) 등으로 이루어진 밀봉 부재(sealing member; 105)가 디스펜서 등을 사용하여 도포된다. 그 다음, 도 4의 B에 도시된 바와 같이, 적절한 양의 액정 재료(104)가 밀봉 부재(105)로 둘러싸인 영역에 액정 적하 디스펜서(liquid crystal dripping dispenser; 131) 등을 사용하여 적하된다. 그 다음, 폴리머 비즈(polymer beads) 또는 실리카 비즈(silica beads)와 같은 스페이서가 대향 기판(103)의 디스플레이 영역에 살포된다. 그 다음, 도 4의 C에 도시된 바와 같이, TFT 기판(102)과 대향 기판(103)이 소정의 감압 분위기하에서 서로 정렬되고 부착된다. 계속해서, 진공 챔버의 내부가 대기압으로 되돌려지고, 이에 의해 TFT 기판(102)과 대향 기판(103)은 대기압과의 차이에 의해 양 외측에서 서로 압박된다. 동시에, 자외선과 같은 빛이 TFT 기판(102)의 이면측에 조사되어 밀봉 부재(105)를 경화한다. 그 다음, 밀봉 부재(105) 외측의 소정의 위치에서 TFT 기판(102)과 대향 기판(103)을 절단하여 LCD(101)를 완성하게 된다.

여기에서, TFT 기판(2)의 외주부에는, 게이트 배선이나 드레인 배선을, LCD(1)를 구동하는 드라이버 칩이나 회로 기판 등의 외부 회로에 접속하기 위한 인출 배선이 형성되고 있다. 이 부분에 밀봉 부재(105)가 설치되면, 밀봉 부재가 마련된 영역의 단면은 인출 배선의 두께에 대응하는 요철이 생긴다. 이 인출 배선이 일정한 피치로 일정한 방향을 따라 배열되어 있는 경우는, 인출 배선의 불균일성에 의한 기판 간의 갭의 변화는 시각적으로 검출불가능하다. LCD에 있어서, TFT 기판(102)은 플렉시블 기판의 사용에 의해 외부 회로에 연결된다. 따라서, 플렉시블 기판이 소정의 간격으로 배치된다. 이 때문에, 인출 배선은 휘어진 형태로 TFT 기판의 주변부(peripheral portion)에서도 형성된다. 따라서, 인출 배선의 방향과 간격은 불규칙하게 되고, 인출 배선 사이의 간격이 좁은 영역과 인출 배선 사이의 간격이 넓은 영역이 소정의 간격으로 생성된다. 결과적으로, 좁은 간격 및 넓은 간격으로 인한 이러한 큰 싸이클의 요철이 기판 사이의 갭에 반영되어 시각적으로 검출 가능하게 된다.

이 문제점이 도면을 참조로 설명될 것이다. 도 1의 A 및 B는 종래의 LCD의 TFT 기판 상의 인출 배선의 패턴을 개략적으로 도시하는 도면이다. 도면에 도시된 바와 같이, 게이트 배선(112)과 드레인 배선(116)은 디스플레이 영역에서 균일한 간격으로 정렬된다. 그러나, 인출 배선(108)은 플렉시블 기판(107)의 피치에 따라 TFT 기판(102)의 주변부에서 휘게 되고, 그에 따라 확대도에 도시된 바와 같은 패턴으로 형성된다. 결과적으로, 인출 배선(108)이 TFT 기판(102)의 에지에 대해 비스듬하게 정렬되는 411의 영역(영역A)에서는 인출 배선(108)의 밀도가 높다. 한편, 인출 배선(108)이 TFT 기판(102)의 에지에 직각인 412의 영역(영역B)에서는 인출 배선(108)의 밀도가 낮다. 또한, 인출 배선(108)은 인접한 플렉시블 기판(107) 사이인 413의 영역(영역C)에서는 형성되지 않는다. 따라서, 인출 배선(108)의 밀도에서의 차이에 따라 각 영역에서 갭이 변하며, 이러한 갭의 변화는 디스플레이 품질을 열화시킨다.

상술된 인출 배선에 의한 갭의 변화를 억제하기 위해서, 일본 특개 제2000-187236호 공보에 개시된 LCD는 액정층을 사이에 끼우고 서로 대향하도록 배치된 한 쌍의 기관 중 하나 상에 형성되며 기관의 끝으로 인출된 다수의 신호 배선과, 신호 배선 상에 형성된 중간 절연막 및 상기 한 쌍의 기관 둘레에 형성되며 상기 한 쌍의 기관을 소정의 간격을 유지하면서 서로 부착시키도록 구성된 밀봉 부재를 포함한다. 또한, 밀봉부 아래의 신호 배선과 밀봉부 아래의 인접한 신호 배선 사이에서 신호 배선과 동일한 공정, 동일한 폭, 및 동일한 피치로 더미 부재가 형성되는 액정 디스플레이 소자가 개시되어 있다.

그러나, 일본 특개 제2000-187236호(3 내지 4페이지, 도 1) 공보에 개시된 구조는 다음과 같은 문제점을 갖는다.

첫 번째 문제점은, LCD의 고선명화와 프레임워크(framework)의 협소화가 진행됨에 따라 인출 배선(108)이 더 조밀하게 된다는 것이다. 결과적으로, 인출 배선의 밀도에서의 차이로 인한 갭의 불균일성을 충분히 억제할 수 없게 되어, 디스플레이 품질이 궁극적으로 열화될 것이다. 구체적으로는, 상기 상술된 바와 같이, 밀봉 부재가 마련된 영역은 인출 배선(108)의 밀도가 높은 영역A와, 인출 배선(108)의 밀도가 낮은 영역B, 및 인출 배선(108)이 형성되지 않는 영역C로 분할된다. 기관의 표면으로부터의 유효 높이(평균 단차)는 각 영역에서 변하게 되고, 영역A와 영역B 사이의 단차는 더미 패턴이 영역C에 마련되더라도 해결되지 않으며, 레벨에서의 차이에 따라 갭이 변하게 된다. 또한, 일본 특개 제2000-187236호 공보에 따른 기술은, 단지, 인출 배선의 폭과 피치에 대한 더미 패턴의 것을 동등하게, 또는, 더미 패턴의 연장 방향을 신호 배선의 방향으로 연장하는 것을 그 목표로 한다. 다시 말하면, 일본 특개 제2000-187236호 공보에 따른 기술은 디스플레이 품질과 관련시키도록 더미 패턴의 폭, 피치 등을 정의하지 않는다. 따라서, 이 기술은 디스플레이 품질을 일정한 레벨로 유지시킬 수 없다. 또한, 일본 특개 제2000-187236호 공보는 게이트 배선과 드레인 배선이 인출되는 에지에서의 단차만을 그 대상으로 한다. 인출 배선이 마련되지 않은 에지 상에 더미 패턴이 형성되지 않기 때문에, 이 기술은 전체 LCD 상에서 기관 사이의 갭의 변화를 억제할 수 없다.

한편, 두 번째 문제점은, 더미 패턴이 인출 배선을 형성하는 단계에서 동시에 형성되기 때문에, 게이트 배선과 동일 층에 형성된 인출 배선과 드레인 배선과 동일층에 형성된 인출 배선이 단락되기 싫다는 것이다. 결과적으로, 배선 사이의 단락에 의한 결함이 보다 자주 발생하게 될 것이다.

한편, 세 번째 문제점은 밀봉 부재(105)를 완전하게 경화할 수 없는 경우가 발생할 수 있다는 것이다. 밀봉 부재(105)는 자외선과 같은 빛은 TFT 기관(102)의 이면측에 조사함으로써 경화되지만, 일본 특개 제2000-187236호 공보에 따른 기술은 밀봉 부재(105)를 경화하기 위한 조건을 고려하여 더미 패턴의 폭과 피치 등을 설정하지 않는다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기의 문제점을 고려하여 이루어진 것이다. 본 발명의 주 목적은, 기관의 주연부에 위치되며 밀봉 부재가 마련된 영역에서 균일한 갭을 달성함으로써 디스플레이 품질을 향상시킬 수 있으며, 인출 배선 사이의 단락과 같은 결함이나 또는 밀봉 부재의 불완전한 경화를 방지할 수 있는 LCD와 그 제조 방법을 제공하는 것이다.

발명의 구성 및 작용

본 발명에 따른 액정 디스플레이 장치는 TFT 기관을 포함한다. 상기 TFT 기관은 투명 절연 기관 상에 마련된 서로 거의 직교하는 하부층의 제 1의 배선과 상부층의 제 2의 배선, 및 상기 제 1의 배선 및 제 2의 배선에 의해 둘러싸인 각 영역에 마련되는 박막 트랜지스터를 포함한다. 상기 액정 디스플레이 장치는 상기 TFT 기관에 대향하는 대향 기관을 또한 포함한다. 상기 TFT 기관 및 대향 기관은, 상기 기관의 적어도 하나의 둘레에 마련된 밀봉 부재의 사용에 의해 서로 부착되고, 상기 TFT 기관과 상기 대향 기관 사이에 액정이 끼인다.

또한, 본 발명의 액정 디스플레이 장치의 TFT 기관의 두 에지의 둘레에, 상기 제 1의 배선 또는 상기 제 2의 배선을 외부 회로에 연결하기 위한 인출 배선이 형성된다. 또한, 상기 인출 배선이 형성되는 영역 내에서 상기 밀봉 부재가 마련되는 영역은 상기 인출 배선의 밀도에 따라 셋 이상의 영역으로 분할된다. 상기 세 이상의 영역 중 적어도 두 영역에 있어서, 상기 제 1의 배선 또는 제 2의 배선에 의해 형성된 더미 패턴은 상기 인출 배선과 중첩하지 않도록 상기 인출 배선이 형성되는 층과는 상이한 층에 마련된다.

본 발명의 액정 디스플레이 장치에 있어서, 상기 제 1의 배선 또는 상기 제 2의 배선을 외부 회로에 연결하기 위한 상기 인출 배선은 상기 TFT 기관의 두 에지의 둘레에 형성된다. 또한, 상기 인출 배선이 형성되는 영역 내에서 상기 밀봉 부재가 마련되는 영역은 상기 박막 트랜지스터 기관의 에지에 대해 상기 인출 배선이 비스듬하게 형성되는 제 1의 영역과; 상기 에지에 대해 수직으로 상기 인출 배선이 형성되는 제 2의 영역; 및 상기 인출 배선이 형성되지 않는 제 3의 영역으로 분할된다. 여기서, 상기 제 1의 배선 또는 상기 제 2의 배선에 의해 형성되는 더미 패턴은, 상기 인출 배선이 형성되는 층과는 상이한 층에서 적어도 제 2의 영역 및 제 3의 영역에서 상기 인출 배선과 중첩하지 않도록 마련된다. 또한, 다수의 거의 평행한 배선을 포함하는 더미 패턴 또는 도트 형상의 더미 패턴이 제 2의 영역의 인접한 인출 배선 사이에 마련된다.

본 발명에 있어서, 각 구성 요소의 단면적을 상기 셋 이상의 영역 각각의 폭으로 나눔으로써 계산되는 평균 단차의 최대값 및 최소값 사이의 차이가 0.3 μ m 이하를 되도록 상기 더미 패턴을 마련하는 것이 바람직하다.

또한, 본 발명에 있어서, 액정 디스플레이 장치는 상기 인출 배선을 구비하는 에지에 대향하는 에지 상의 영역에서, 상기 제 1의 배선 또는 상기 제 2의 배선에 의해 형성되는 상기 더미 패턴을 더 포함할 수 있으며, 상기 영역은 밀봉 부재가 마련되는 영역이다. 또한, 공통 배선이 상기 제 1의 배선과 동일층에 형성되면, 공통 배선으로도 기능하는 더미 패턴은 밀봉 부재가 마련되는 대향 에지의 영역에 마련된다.

한편, 본 발명에 있어서, 상기 밀봉 부재가 상기 박막 트랜지스터 기관의 이면측에 조사되는 빛에 의해 경화되는 재료로 형성되는 경우에, 상기 기관의 법선 방향에서 봤을 때, 상기 밀봉 부재가 설치된 영역에 있어서 상기 인출 배선 또는 상기 더미 패턴이 형성되지 않은 영역의 면적의 비율이 25% 이상으로 설정된다. 또한, 상기 더미 패턴의 폭을 대략 80 μ m 이하로 설정할 수도 있다.

또한, 본 발명에 있어서, 상기 제 2의 배선은 상기 박막 트랜지스터를 구성하는 반도체층과 상기 드레인 배선을 구성하는 금속층을 적층함으로써 형성되는 적층 구조를 채택할 수 있다.

발명을 실시하기 위한 최선의 형태

예증적인 실시예를 참조로 본 발명이 설명될 것이다. 본 발명의 교시를 통해 다른 실시예가 실행될 수 있으며, 본 발명은 예증적인 본 실시예에 제한되지 않음을 당업자는 알 수 있을 것이다.

한 양호한 실시예에 있어서, 본 발명의 LCD는 TFT 기관을 포함한다. TFT 기관은 투명 절연 기관 상에 서로 수직하게 마련된 하부층의 제 1의 배선 및 상부층의 제 2의 배선과, 제 1의 배선 및 제 2의 배선에 의해 둘러싸인 각 영역에 마련된 박막 트랜지스터(TFT)를 포함한다. 또한, LCD는 TFT 기관과 대향하는 대향 기관을 포함한다. 여기서, TFT 기관과 대향 기관은 상기 기관들 중 적어도 하나의 둘레에 마련된 밀봉 부재를 사용하여 서로 부착되며, TFT 기관과 대향 기관 사이에 액정이 삽입된다.

또한, 본 발명의 LCD에 있어서, TFT 기관의 둘레에서 배선 인출부의 밀봉 제공 마련 영역은 인출 배선의 밀도가 높은 영역, 인출 배선의 밀도가 낮은 영역, 및 인출 배선이 마련되지 않은 영역의 세 영역으로 나누어진다. 또한, 본 발명의 LCD는, 각 구성 요소의 단면적을 폭 길이로 나눴으로써 계산되는 기관의 표면으로부터의 유효 높이(평균 단차)와 밀봉 부재의 경화를 고려하여, 세 영역 중 한 예지의 적어도 둘 이상의 영역에 그리고 인출 배선이 형성된 층과는 상이한 층에 소정 형상의 더미 패턴을 포함한다.

따라서, 본 발명의 LCD는 LCD의 둘레에서 기관 사이의 갭을 균일하게 함으로써 디스플레이 품질을 향상시킬 수 있고 또한 밀봉 부재의 불충분한 경화 또는 인출 배선 간의 단락과 같은 결함을 방지할 수 있다.

제 1의 실시예

상기 상술된 본 발명의 실시예를 더 자세히 설명하기 위해서, 본 발명의 제 1의 실시예에 따른 LCD와 그 제조 방법이 도 5 내지 도 17을 참조하여 설명될 것이다.

도 5의 A는 본 발명의 실시예에 따른 TFT 기관 상의 인출 배선의 패턴을 개략적으로 도시하는 평면도이다. 도 6 내지 도 8은 배선 인출부의 변화를 도시하는 평면도이다. 도 9 내지 도 11은 공통 연결부의 변화를 도시하는 평면도이다. 한편, 도 12의 A 내지 C는 배선 인출부의 각 영역에서의 단차를 도시하는 단면도이다. 도 13 및 도 14는 본 실시예의 LCD의 효과를 설명하기 위한 도면이다. 또한, 도 15의 A 및 B는 종래의 5단계(게이트 패턴 형성 단계, 반도체층 패턴 형성 단계, 드레인 패턴 형성 단계, 콘택트 패턴 형성 단계, 및 픽셀 패턴 형성 단계, 이하, 총체적으로 5-마스킹 공정)를 설명하기 위한 도면이다. 또한, 도 16의 A 및 B는 종래의 4단계(게이트 패턴 형성 단계, 반도체층 패턴 형성 단계(드레인 패턴 형성 단계를 겸한다), 콘택트 패턴 형성 단계, 및 픽셀 패턴 형성 단계, 이하, 총체적으로 4-마스킹 공정)를 설명하기 위한 도면이다.

이미 설명한 바와 같이, 종래의 LCD에서 배선 인출부의 밀봉 부재 설치 영역은 인출 배선(108)의 밀도가 높은 영역A와, 인출 배선(108)의 밀도가 낮은 영역B, 및 인출 배선(108)이 형성되지 않은 영역C로 나누어진다. 종래의 LCD는 인출 배선(108)의 밀도로 인해 영역 사이에서 단차가 발생되고, 기관 사이의 갭이 TFT 기관의 에지의 방향에서 주기적으로 변동된다는 문제점을 갖는다. 이 문제점은 선명도가 더 높아지고 프레임워크가 더 좁아질수록 더 심화된다.

한편, 종래의 TFT 기관(102)은 5단계(게이트 패턴 형성 단계, 반도체층 패턴 형성 단계, 드레인 패턴 형성 단계, 콘택트 패턴 형성 단계, 및 픽셀 패턴 형성 단계, 이하, 총체적으로 5-마스킹 공정)에서 제조된다. 따라서, 도 15의 A 및 B에 도시된 바와 같이, 게이트 절연막(113)만이 드레인 배선(116) 아래에 형성된다.

그러나, LCD의 TFT 기관(2)은 최근 더 적은 수의 단계에서 제조될 수 있다. 구체적으로는, LCD는 네 단계(게이트 패턴 형성 단계, 반도체층 패턴 형성 단계(드레인 패턴 형성 단계를 겸한다), 콘택트 패턴 형성 단계, 및 픽셀 패턴 형성 단계, 이하, 총체적으로 4-마스킹 공정)에서 제조된다.

4-마스킹 공정에서, 반도체층 패턴 형성 단계와 드레인 패턴 형성 단계는 하나의 마스크를 사용하여 수행된다. 따라서, 도 16의 A 및 B에 도시된 바와 같이, 반도체층(115)도 또한 드레인 배선 아래에 형성된다. 결과적으로, 인출 배선(108)에 의한 단차는 더 증가되고, 인출 배선(108)의 불균일성에 의한 기관 사이의 갭의 변화는 증가된다.

이 문제점이 첨부된 도면을 참조로 설명될 것이다. 도 2의 A 내지 C는 4-마스킹 공정으로 형성된 종래의 TFT 기관(2)의 영역A, 영역B, 영역C 사이의 단차를 개략적으로 도시하는 단면도이다. 도 2의 A에 도시된 바와 같이, 반도체층(115)과 드레인 배선(116)이 상부에 적층된 인출 배선(108)의 폭이 영역A(411)에서 큰 폭을 갖기 때문에, 한 단위 부분에서의 각 구성 요소(게이트 절연막(113), 반도체층(115), 드레인 배선(116), 및 패시베이션막(118))의 단면의 전체 면적을 단위 부분의 폭으로 나눴으로써 계산되는 값(평균 단차)은 도면에서 점선으로 표시된 위치가 된다. 한편, 영역B(412)에서, 평균 단차는 영역A(411)에서의 평균 단차보다 낮아지는데 그 이유는 인출 배선(108)의 폭이 더 좁기 때문이다. 또한, 영역C(413)에서, 평균 단차는 패시베이션막(118)의 상면과 일치하는데 그 이유는 영역C에서는 인출 배선(108)이 형성되지 않기 때문이다. 따라서 영역B(412)에서의 평균 단차보다 더 낮아지게 된다. 결과적으로, TFT 기관(2)의 에지와 평행한 방향에서 상이한 평균 단차를 갖는 영역이 각각의 플렉시블 기관(107)에서 반복되며, 기관 사이의 갭은 평균 단차에 따라 변한다.

이 양태가 도 3의 A에 개략적으로 도시되는데, 여기서 갭의 요철(121a)(넓은 갭을 갖는 영역은 도면에서 좌형의 바닥에 대응하고, 넓은 갭을 갖는 영역은 좌형의 피크에 대응)은 각 플렉시블 기관(7)마다 출현한다. 한편, 도 3의 B는 도 3의 A의 우하부의 세 개의 플렉시블 기관(7)에 대응하는 부분(121b)을 포착하여 포착된 이미지의 이미지를 처리를 수행함으로써 얻어지는 도면인데, 여기서 좌형의 피크에 대응하는 부분은 불균일한 디스플레이로서 시각적으로 검출된다.

이 문제점에 대응하여, 일본 특허 제2000-187236호(3 내지 4페이지 도 1)에 따르면, 더미 패턴은 영역C(413)에서만 마련된다. 그러나, 도 3의 A에서 명확한 바와 같이, 영역A(411)와 영역B(412) 사이의 갭에서도 차이가 존재한다. 따라서, 영역C(413)에만 더미 패턴을 제공하는 것으로는 갭에서의 변화를 인식할 수 없을 정도로 억제할 수 없다.

따라서, 본 실시예에서는, 인출 배선(108)의 밀도 차이로 인한 요철을 확실하게 억제하기 위해서, 배선 인출부(508)의 밀봉 부재 설치 영역은 세 개 이상의 영역(이하, 영역A(151), 영역B(152), 및 영역C(153)로서 정의될 것이다)으로 분할된다. 또한, 본 실시예에서, 갭에서의 변화는 각각의 영역에서 인식할 수 없을 정도로 억제된다. 또한, 더미 패턴은 밀봉 부재의 경화에 영향을 미치지 않는 조건 하에서 인출 배선(108)이 형성된 층과는 상이한 층(구체적으로는, 인출 배선(108)이 드레인 배선(116) 상에 형성될 때는 게이트 배선(112)과 동일한 층, 또는 인출 배선(108)이 게이트 배선(112) 상에 형성될 때는 드레인 배선(116)과 동일한 층)에 형성된다. 또한, 필요에 따라 배선 인출부(508)에 대향하는 에지에도 마찬가지로 더미 패턴이 형성된다.

보다 구체적으로는, 도 5의 A 및 B에 도시된 바와 같이, 본 실시예의 LCD에 있어서, 배선 인출부의 밀봉 부재 설치 영역(106)은 TFT 기관(102)의 에지에 대해 인출 배선(108)이 비스듬하게 정렬되는 영역A(151)와, TFT 기관(102)의 에지에 인출 배선(108)이 수직으로 정렬되는 영역B(152), 및 인출 배선(108)이 형성되지 않는 인접 플렉시블 기관(107) 사이의 영역C(153)로 분할된다. 그 다음, 본 실시예의 LCD에 있어서, 더미 패턴(109)은 소정의 피치로 영역C(153)에 정렬된다. 동시에, 더미 패턴(109)은 영역B(152)의 인출 배선(108) 사이에도 정렬된다. 또한, 필요에 따라 배선 인출부에 대향하는 에지(도면에서 상측 및 우측) 상에 위치한 공통 연결부(518)에도 소정 패턴의 더미 패턴(109)이 형성된다.

이렇게 하면, 배선 인출부의 세 영역 중 적어도 두 영역과 필요에 따라 공통 연결부(518)에서 더미 패턴을 형성함으로써 각각의 영역에서 배선의 밀도를 조정하여, 각 영역 사이의 평균 단차의 불균일성을 소정의 범위로 억제할 수 있게 된다.

도 5의 B에 도시된 바와 같이, 영역B(152)에서 인출 배선(108) 사이에 두 배선(159-1 및 159-2)을 갖는 더미 패턴이 제공되었지만, 이것은 임의의 인출 배선(108)이 인접한 더미 패턴(159-1 및 159-2)과 단락되는 경우에도 인출 배선(108) 사이의 단락을 방지하기 위한 것이다.

인출 배선(108)과 더미 패턴(109) 사이에 충분한 공간을 확보할 수 있으면, 도 6에 도시된 바와 같이 각 간격 사이에 단일 배선을 갖는 더미 패턴을 형성할 수 있다. 한편, 더미 패턴은 도 5의 A 및 도 6의 배선 인출부의 영역B와 영역C에만 형성된다. 그러나, 영역A(171)의 인출 배선(108) 사이에 큰 간격이 존재하면, 도 7에 도시된 바와 같이 영역A에 더미 패턴(109)을 또한 형성할 수 있다. 또한, 도 5의 A 내지 도 7에서 더미 패턴(109)이 소정의 피치를 가지고 소정의 방향으로 형성되지만, 더미 패턴(109)은 각 영역에서 소정의 범위 내의 평균 단차를 달성하도록 형성되지만 하면 된다. 예를 들면, 도 8에 도시된 바와 같이, 어떤 영역(도면에서 영역C(183))의 더미 패턴(109)은 도트(dot) 패턴(189) 등으로 형성될 수도 있다. 다르게는, 내부의 인출 배선(108) 사이의 단락을 억제하기 위해서 영역B(182)의 더미 패턴(109)을 도트 패턴(189) 등으로 형성할 수 있다.

한편, 배선 인출부에 대향하는 에지에 어떠한 배선도 형성되지 않으면, 이 에지에서의 평균 단차는 배선 인출부가 마련된 에지의 평균 단차보다 더 낮아지게 된다. 또한, 공통 배선이 게이트 배선(112)과 동일층에 형성되고 공통 배선이 TFT 기관(102)의 둘레에서 연결되면, 이 에지의 평균 단차는 배선 인출부가 마련된 에지의 평균 단차보다 더 높아지게 된다. 이들 경우에 있어서, 갭은 전체 LCD에서 변하게 된다.

이들 경우에 있어서, 평균 단차가 소정의 범위 내에 있도록, 전용 더미 패턴(109) 또는 공통 배선으로도 기능하는 더미 패턴(109)을 제공함으로써 각 영역에서의 평균 단차의 균형을 맞출 수도 있다. 공통 배선을 더미 패턴(109)으로서도 사용하는 경우, TFT 기관(102)의 둘레에서 각 행의 공통 배선을 연결할 필요가 있다. 따라서, 예를 들면, 도 9에 도시된 바와 같이 더미 패턴(109)을 격자상으로 형성하거나, 도 10에 도시된 바와 같이 더미 패턴(109)을 사다리 모양으로 형성하거나, 또는 에지에 나란히 정렬된 배선 그룹을 사용하는 것에 의해 더미 패턴(109)을 형성할 수 있다.

도 5의 A 내지 도 11에 도시된 구성은 단순히 예에 지나지 않는 것으로, 평균 단차를 소정의 범위 내에 설정하도록, 배선 인출부의 영역A 내지 영역C와 배선 인출부에 대향하는 공통 연결부에 더미 패턴(109)이 형성되지만 하면 된다.

다음에, 도 16의 A에 기초한 4-마스크 공정을 사용하는 것에 의해 상기 상술된 더미 패턴(109)을 갖는 TFT 기관(102) 제조 방법이 설명될 것이다.

먼저, 유리 기관과 같은 투명 절연 기관(110) 상에 Al이 약 200nm의 두께로 퇴적되고, 그 위에 스퍼터링 방법을 사용하여 Mo가 약 70nm의 두께로 퇴적된다. 그 후, 공지의 리소그래픽 기술을 사용하여 제 1의 레지스트 패턴이 형성된다. 그 다음, 제 1의 레지스트 패턴을 마스크로 사용하면서, 인산, 질산, 아세트산의 혼합물과 같은 에천트를 사용하여 습식 에칭(wet etching)이 수행된다.

그 다음, 게이트 배선(112)(주사선)과 게이트 전극(112a)이 디스플레이 영역에 형성된다. 동시에, 도 5의 A 내지 도 8에 도시된 바와 같은 더미 패턴(109)이 디스플레이 영역 외부의 배선 인출부(도 5의 A의 하측) 중 하나 상에 형성된다. 한편, 게이트 배선(112)에 연결될 인출 배선(108)은 다른 배선 인출부(도 5의 A의 좌측) 상에 형성된다. 또한, 도 9 내지 도 11에 도시된 바와 같이 공통 배선으로도 기능하는 더미 패턴(109)이 배선 인출부에 대향하는 에지(도 5의 A의 상측 및 우측)에 형성된다.

다음에, 실리콘 질화막으로 이루어진 게이트 절연막(113)이 플라즈마 CVD 법 등을 사용하여 약 300nm의 두께로 퇴적된다. 그 다음, TFT(110)의 반도체층을 구성하는 a-Si 층(114a) 및 n+ a-Si 층(114b)이 각각 약 200nm 및 30nm의 두께로 순차적으로 퇴적된다. 계속해서, 스퍼터링법을 사용하여 Cr이 약 300nm의 두께로 퇴적된다. 그 다음, 채널부에 해상 한계 이하의 폭을 갖는 차광부를 구비하는 포토마스크(레티클), 또는 채널부에 반투명 영역 구비하는 포토마스크를 사용하여, 다른 부분보다 더 얇은 채널부를 갖는 제 2의 레지스트 패턴이 형성된다.

다음에, 제 2의 레지스트 패턴을 마스크로 사용하면서 질산 세륨 암모늄(cerium ammonium nitrate)과 같은 에칭트를 사용하여 습식 에칭이 수행된다. 그 다음, 드레인 배선(16)(신호 배선), 드레인 전극(116a), 및 소스 전극(117)이 형성된다.

계속해서, 드라이 에칭법을 사용하여 a-Si 층(114a)과 n+ a-Si 층(114b)을 패턴화하여 반도체층(115)으로 형성한다. 이 공정에 있어서, 하부층에 반도체층(115) 상부층에 드레인 배선(116)의 적층이 디스플레이 영역에 형성된다. 한편, 도 5의 A에 도시된 바와 같은 인출 배선(108)은 디스플레이 영역 외부의 배선 인출부(도 5의 A의 하측) 중 하나 상에 형성되고, 도 5의 A 내지 도 8과 동일한 더미 패턴(109)은 다른 배선 인출부(도 5의 A의 좌측) 상에 형성된다.

다음에, 채널부 상의 얇은 레지스트가 완전히 제거될 때까지 산소 플라즈마 애싱과 같은 드라이 에칭법을 사용하여 제 2의 레지스트 패턴이 에칭된다. 그 다음, 채널부의 Cr에 대해 에칭을 수행하고, 그 다음 채널 영역을 노출하도록 드라이 에칭법을 사용하여 a-Si 층(114a)과 n+ a-Si 층(114b)이 부분적으로 제거된다.

다음에, 플라즈마 CVD법 등을 사용하여 실리콘 질화막으로 이루어진 패시베이션막(118)이 약 150nm의 두께로 퇴적된다. 그 다음, 콘택트부(120)의 패시베이션막(118)이 제거되고 ITO와 같은 투명 전극으로 이루어진 픽셀 전극(119)이 스퍼터링법을 사용하여 약 40nm의 두께로 형성된다. 이렇게 하여, 콘택트부(120)에서 소스 전극(117)에 연결된 픽셀 전극(119)이 형성된다. 그 다음, 그 위에 배향막을 도포하고 소정의 방향으로 배향처리한다. 이렇게 하여, TFT 기관(102)이 완성된다.

상기 상술된 공정에서 형성된 TFT 기관(102)의 배선 인출부의 영역A 내지 영역C는 도 12의 A 내지 C에 도시된 바와 같은 단면 구조를 갖는다. 구체적으로는, 반도체층(115)과 드레인 배선(116)을 포함하는 넓은 인출 배선(108)은, 인출 배선(108)이 비스듬하게 정렬되는 영역A에 형성된다. 여기서, 이미 설명한 바와 같이, 게이트 절연막(113)의 두께는 300nm이고, 반도체층(115)의 두께는 230nm이고, 드레인 배선(116)의 두께는 300nm이며, 패시베이션막(118)의 두께는 150nm이다. I-I' 방향에서 인출 배선(108) 각각의 폭이 83 μ m이고 피치가 110 μ m로 설정되기 때문에, 한 단위 부분의 구성 요소(게이트 절연막(113), 반도체층(115), 드레인 배선(116), 및 패시베이션막(118))의 단면적을 한 피치의 폭으로 나눈으로써 계산되는 값(평균 단차)은 0.40 μ m와 동일하다.

한편, 더미 패턴(109)은 인출 배선(108)이 에지와 수직하게 형성된 영역B에서 게이트 배선(112)과 동일한 층에 또한 형성된다. 여기서, 더미 패턴(109)의 두께, 즉, 게이트 각인(112)의 두께는 270nm이고, 인출 배선(108) 각각의 폭은 25 μ m이고, 그 피치는 65 μ m이며, 더미 패턴(109)의 라인 및 스페이스(line and space)는 8 μ m이다. 따라서, 평균 단차는 마찬가지로 0.27 μ m로 계산된다.

한편, 인출 배선(108)이 형성되지 않은 영역C에서는 게이트 배선(112)과 동일층에 더미 패턴(109)만이 형성된다. 여기서 더미 패턴(109)의 두께는 270nm이고, 더미 패턴(109)의 폭은 10 μ m이며, 더미 패턴(109)의 스페이스는 5 μ m이다. 따라서, 평균 단차는 마찬가지로 0.20 μ m로 계산된다.

따라서, 영역A, 영역B 및 영역C에서의 평균 단차의 변화(최대값에서 최소값을 뺀 값)는 0.40-0.20=0.20 μ m로 된다. 한편, 도 5의 A의 좌측의 배선 인출부에 있어서, 영역A에서 인출 배선(108)은 게이트 배선(112)과 동일한 층에 형성되고, 영역B에서는 드레인 배선(116)과 동일한 층에 더미 패턴(109)이 또한 형성되고, 영역C에서는 드레인 배선(116)과 동일한 층에 더미 패턴(109)만이 형성된다. 따라서, 이들 영역에서의 평균 단차는 상기 상술된 것과 동일한 값을 갖는다.

한편, 더미 패턴(109)을 형성하지 않는 도 2의 A 내지 C에 도시된 종래의 구조에 대한 계산 결과로서, 종래 구조의 영역A에서의 평균 단차는 본 실시예의 구조와 동일하게 0.40 μ m이다. 영역B에서의 평균 단차는 0.13 μ m이고, 이것은 본 실시예의 구조의 것보다 작는데 그 이유는 더미 패턴(109)이 마련되지 않기 때문이다. 영역C에서의 평균 단차는 0 μ m이며, 이것은 절연막(게이트 절연막(113)과 패시베이션막(118))이 균일한 두께를 갖는다는 것을 의미한다. 따라서, 평균 단차에서의 변화는 0.40 μ m이다.

여기서, 구성 요소의 단면적을 폭으로 나눈으로써 계산되는 평균 단차는 국부적인 단차 대신 각 영역에서의 요철을 평가하기 위해 사용된다. 이것은, 국부적인 단차가 적용되면, 인출 배선(108)의 밀도가 높은 영역과 인출 배선의 밀도가 낮은 영역이 구별될 수 없기 때문이다. 평균 단차를 사용함으로써, 값의 변화를 정확하게 평가할 수 있다. 또한, 평균 단차의 변화가 작게 될수록 영역간 높이에서의 실질적인 차이는 더 완화된다. 따라서, 기관 사이의 갭에서의 변화를 억제할 수 있고, 그에 따라 디스플레이 품질의 열화를 억제할 수 있다.

따라서, 평균 단차를 사용하는 것의 타당성을 평가하기 위해서, 본 실시예의 구조를 갖는 LCD의 둘레에서 생성되는 갭과 종래의 구조를 갖는 LCD의 둘레에서 생성되는 갭을 실제로 측정하였다. 그 결과를 도 13에 도시한다. 도 13을 살펴보면, 종래 구조(얇은 실선으로 도시됨)에 비해 본 실시예의 구조(굵은 실선으로 도시됨)에서 갭의 변화가 더 잘 억제됨을 알 수 있다. 이와 같이, 기관 사이의 갭은 평균 단차를 사용하는 것에 의해 평가될 수 있음이 명확하다.

또한, 평균 단차와 디스플레이 품질 사이의 상관 관계를 명확하게 하기 위해서, 0.20 μ m의 평균 단차를 갖는 본 실시예에 따른 구조(700 샘플 이상), 0.40 μ m의 평균 단차를 갖는 종래 구조(100000 샘플 이상), 및 0.35 μ m의 평균 단차를 갖는 구조의 세 형태에서 LCD 디스플레이 표면에 나타나는 간섭 줄무늬의 수를 측정함으로써 디스플레이 품질을 평가하였다. 그 결과는 도 17 및 도 14에 도시한다.

도 17을 살펴보면, 간섭 줄무늬의 수는 도 5의 A 및 B에 도시된 본 실시예의 구조에서 700 샘플 모두에서 한 줄 이하이며, 디스플레이 품질은 양호하다. 0.25 μm 의 평균 단차를 갖는 구조에 있어서는, 간섭 줄무늬의 수가 1 내지 2의 범위에 있다. 이 구조는 본 실시예의 구조보다 디스플레이 품질이 좋지 못하지만, 제품으로는 허용 가능한 범위 내에 있다. 한편, 종래의 구조에 있어서, 간섭 줄무늬의 수는 2 내지 4 줄의 범위 내에 있으며, 이 구조의 많은 샘플이 허용 가능한 범위를 넘어서고 있다. 또한, 도 14를 관측하면, 각 구조의 간섭 줄무늬 갯수의 평균값은 실질적으로 직선 상에 위치되는데, 이것은 간섭 줄무늬가 평균 단차의 증가에 비례하여 증가됨을 의미한다. 결과적으로, 제품으로서 허용 가능한 간섭 줄무늬의 수를 2 이하로 설정하는 것이 타당하다. 간섭 줄무늬의 수를 2 이하로 줄이기 위해서는, 평균 단차는 약 0.3 μm 이하로 설정되어야만 한다. 따라서, 배선 인출부의 밀봉 부재 설치 영역의 각 영역에서, 각 구성 요소의 단면적을 폭으로 나눈으로써 얻어지는 평균 단차가 0.3 μm 이하의 변화 범위 내에 있도록 더미 패턴의 폭이나 갯수를 설정함으로써 양호한 디스플레이 품질을 갖는 LCD를 얻을 수 있다.

한편, 밀봉 부재(105)로서 자외선 경화 수지와 같은 광경화 수지를 사용하는 경우, 도 4의 C에 도시된 바와 같이 기관을 서로 부착한 후 TFT 기관(102)의 이면측에 자외선과 같은 빛이 조사된다. 따라서, 더미 패턴(109) 밀도의 증가는 결과적으로 빛의 전송을 어렵게 하고, 따라서 밀봉 부재(105)의 경화를 어렵게 한다. 따라서, 더미 패턴(109)의 폭과 갯수를 설정할 때, 평균 단차에서의 변화가 0.3 μm 이하가 되는 범위를 유지하면서 더미 패턴(109)의 폭을 줄임으로써 충분한 개구를 제공하는 것이 바람직하다. 더 정확하게 말하면, 25% 이상의 개구율(영역의 면적에 대한 인출 배선(108)과 더미 패턴(109)이 형성되지 않은 부분의 면적의 비율)을 설정하고 인출 배선(108)과 더미 패턴(109)의 폭을 80 μm 이하로 설정함으로써 밀봉 부재(105)가 확실하게 경화될 수 있음을 확인하였다.

상기 상술된 바와 같이, 배선 인출부의 밀봉 부재 설치 영역은 인출 배선(108)의 밀도에 따라 셋 이상의 영역으로 나누어진다. 또한, 각 영역의 구성 요소의 단면적을 폭으로 나눈으로써 계산되는 평균 단차에서의 변화가 0.3 μm 이하가 되도록, 개구 비율이 25% 이상이 되도록, 그리고 인출 배선(108)과 더미 패턴(109)의 폭이 80 μm 이하가 되도록, 더미 패턴(109)은 적어도 두 영역에서 형성된다. 또한, 배선 인출부에 대항하는 에지의 공통 연결부에도 동일한 조건을 충족시키도록 전용 더미 패턴(9) 또는 공통 배선으로도 기능하는 더미 패턴(9)을 형성함으로써 LCD 둘레에서 갭의 변화를 식별하기 어려운 레벨로 감소할 수 있다. 이렇게 하여, 우수한 디스플레이 품질을 갖는 LCD를 제조할 수 있게 된다.

제 2의 실시예

다음에, 본 발명의 제 2의 실시예에 따른 LCD와 그 제조 방법을 도 5의 A 내지 도 16의 C를 참조하여 설명할 것이다.

상기 제 1의 실시예는, 인출 배선(108)이 형성되는 두 에지(도 5의 A의 하측 및 좌측) 상에 더미 패턴(109)이 마련되는 구성을 채택한다. 한편, 본 발명의 제 2의 실시예에 있어서는, 더미 패턴(109)이 상기 에지 중 어느 하나에(예를 들면, 갭의 변화를 유발하기 쉬운 더 긴 에지) 마련된다.

본 발명의 제 2의 실시예의 나머지 구성은 상기 제 1의 실시예의 구성과 동일하다. 그러므로, 동일한 도면 부호를 병기한다. 따라서, 본 발명의 제 2의 실시예의 상세한 설명은 생략한다.

제 3의 실시예

다음에, 본 발명의 제 3의 실시예에 따른 LCD와 그 제조 방법도 도 5의 A 내지 도 16의 C를 참조로 설명될 것이다.

상기 제 1의 실시예는 게이트 배선(112)과 동일층 상의 더미 패턴(109)이 배선 인출부에 대항하는 에지 상의 공통 배선으로도 사용되는 구성을 채택한다. 한편, 본 발명의 제 3의 실시예에 있어서, 더미 패턴(109)은 공통 배선과는 별도로 드레인 배선(116)과 동일한 층에 마련된다.

본 발명의 제 3의 실시예의 나머지 구성은 상기 제 1의 실시예의 구성과 동일하다. 그러므로, 동일한 도면 부호를 병기한다. 따라서, 본 발명의 제 3의 실시예의 상세한 설명은 생략한다.

제 4의 실시예

다음에, 본 발명의 제 4의 실시예에 따른 LCD와 그 제조 방법도 도 5의 A 내지 도 16의 C를 참조로 설명될 것이다.

상기 제 1의 실시예는 4-마스킹 공정을 예로하여 설명되었다. 한편, 본 발명의 제 4의 실시예에 따른 LCD와 그 제조 방법은 5-마스킹 공정을 사용한다. 본 발명은 5-마스킹 공정을 사용하는 경우에도 또한 적용될 수 있다. 따라서, 본 발명의 제 4의 실시예의 상세한 설명은 생략한다.

또한, 본 발명의 제 1의 실시예에 따른 LCD와 그 제조 방법은, 게이트 전극(112a)이 반도체층(115) 아래에 형성되는 역스태거 구조(inversely staggered structure)를 채택한다. 그러나, 본 발명은 이 구조에 제한되지 않으며, 게이트 전극(112a)이 반도체층(115) 상에 형성되는 스태거 구조에도 적용될 수 있다.

따라서, 이들 실시예는, 각 기관 상에 투명 전극이 제공되며, 액정이 기관 사이의 종방향의 전기장에 의해 구동되는 트윈스트 네마틱 액정 디스플레이(TN LCD) 패널, 기관 중 한 기관 상에 빗형 전극이 마련되고, 액정이 빗형 전극 사이의 전기장에 의해 구동되는 횡전계 방식 액정 디스플레이(IPS LCD) 패널 등을 포함하는 임의의 LCD 패널에 적용될 수 있다.

상기 상술된 바와 같이, 본 발명의 LCD에 따르면, 배선 인출부의 밀봉 부재 설치 영역은 인출 배선의 밀도에 따라 세 개 이상의 영역으로 분할되고, 더미 패턴은, 구성 요소의 단면적을 폭으로 나눈으로써 계산되는 기관의 표면으로부터의 실효 높이와 밀봉 부재를 경화하기 위한 조건을 고려하여 적어도 두 영역에 형성된다. 따라서, 각 영역 사이의 단차에 기인하는

기관 간의 갭의 변화를 확실하게 억제할 수 있다. 또한, 인출 배선이 형성되지 않은 에지에 더미 패턴을 마찬가지로 형성하거나 또는 더미 패턴으로서 공통 배선을 사용함으로써, 전체 LCD 상에서의 갭의 변화를 억제할 수 있고 그에 따라 디스플레이 품질을 높일 수 있다. 또한, 인출 배선이 형성되는 층과는 다른 층에 더미 패턴을 형성하거나 또는, 예를 들면, 다수의 평행한 배선을 구비하는 패턴의 형태로 또는 도트 패트의 형태로 인출 배선 사이에 더미 패턴을 형성함으로써 인접한 배선 사이에서 단락을 확실하게 방지할 수 있다.

발명의 효과

본 발명은 다음과 같은 이점을 제공한다.

본 발명의 첫 번째 효과는 LCD 둘레에서 기관 사이의 갭의 변화를 억제함으로써 디스플레이 품질을 향상시킬 수 있다는 것이다.

이것은, TFT 기관 둘레의 배선 인출부의 밀봉 부재 설치 영역을 인출 배선의 밀도에 따라 셋 이상의 영역으로 분할함으로써 그리고 한 에지 상의 적어도 두 영역에 더미 패턴을 형성함으로써 각 영역간의 단차가 효과적으로 억제될 수 있다는 사실에 기인한다. 또한, 더미 패턴의 형성시 각 영역에서 구성 요소의 단면적을 폭으로 나눔으로써 계산되는 기관의 표면으로부터의 실효 높이(평균 단차)를 고려하여, 인출 배선의 밀도가 높은 영역과 인출 배선의 밀도가 낮은 영역의 평균 단차의 차이가 실험에 의해 얻어진 표준값(0.3 μ m) 이하로 설정되도록 더미 패턴의 형상과 다른 요인을 설정함으로써 기관 사이의 갭의 변화가 허용 가능한 범위 내로 설정될 수 있다는 사실에도 기인한다. 또한, 인출 배선이 형성되지 않은 에지에서 더미 패턴을 형성하거나 또는 더미 패턴으로서 공통 배선을 사용함으로써 전체 LCD 상에서의 갭의 변화가 억제될 수 있다는 사실에도 기인한다.

본 발명의 두 번째 효과는 인출 배선간의 단락을 방지할 수 있다는 것이다.

이것은, 인출 배선이 형성된 층과는 다른 층(구체적으로는, 인출 배선이 드레인 배선에 형성되는 경우에는 게이트 배선과 동일한 층, 또는 인출 배선이 게이트 배선에 형성되는 경우에는 드레인 배선과 동일한 층)에 더미 패턴이 형성되고, 인접한 인출 배선이 더미 패턴을 통해 거의 단락되지 않는다는 사실에 기인한다. 또한, 더미 패턴을 다수의 평행한 배선을 갖는 패턴 또는 도트 패턴으로 형성함으로써 인출 배선이 더미 패턴과 부분적으로 단락되는 경우에도 인출 배선 간의 단락이 방지될 수 있다는 사실에도 기인한다.

본 발명의 세 번째 효과는 밀봉 부재의 불충분한 경화를 방지할 수 있다는 것이다.

이것은 밀봉 부재로서 광경화 수지를 사용하는 경우 밀봉 부재를 경화하기 위한 조건을 고려하여 더미 패턴을 형성하기 위한 조건이 설정되며, 따라서 TFT 기관의 이면측으로부터 밀봉 부재에 충분한 빛을 조사할 수 있게 된다는 사실에 기인한다.

상기 상술된 효과는 어떠한 형태의 LCD에서도 달성된다. 그러나, 인출 배선이 밀봉 부재 설치 영역에 고밀도로 형성되는 폭이 좁은 프레임워크형의 LCD나, 인출 배선의 막두께가 큰 4-마스킹 공정에 의해 형성되는 LCD에서 현저하게 나타난다.

본 발명은 상기 실시예에 제한되지 않으며, 본 발명의 취지와 범위를 벗어나지 않는 범위 내에서 수정 및 변경될 수 있을 것이다.

(57) 청구의 범위

청구항 1.

투명 절연 기관 상에 마련된 서로 거의 직교하는 하부층의 제 1의 배선과 상부층의 제 2의 배선, 및 상기 제 1의 배선 및 제 2의 배선에 의해 둘러싸인 각 영역에 마련되는 박막 트랜지스터를 포함하는 박막 트랜지스터 기관; 및

상기 박막 트랜지스터 기관과 대향하는 대향 기관을 포함하는 액정 디스플레이 장치에 있어서,

상기 박막 트랜지스터 기관 및 대향 기관은 상기 기관의 적어도 하나의 둘레에 마련된 밀봉 부재의 사용에 의해 서로 부착되고, 상기 박막 트랜지스터 기관과 상기 대향 기관 사이에 액정이 끼이고,

상기 제 1의 배선 및 상기 제 2의 배선 중 어느 하나를 외부 회로에 연결하기 위한 인출 배선이 상기 박막 트랜지스터의 두 에지의 둘레에 마련되고,

상기 인출 배선이 형성되는 영역 내에서 상기 밀봉 부재가 마련되는 영역은 상기 인출 배선의 밀도에 따라 셋 이상의 영역으로 분할되며,

상기 셋 이상의 영역 중 적어도 두 영역에 있어서, 상기 제 1의 배선 및 제 2의 배선 중 어느 하나에 의해 형성되는 더미 패턴은 상기 인출 배선과 중첩하지 않도록 상기 인출 배선이 형성되는 층과는 상이한 층에 마련되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 2.

제 1항에 있어서,

상기 셋 이상의 영역은:

상기 박막 트랜지스터 기관의 에지에 대해 상기 인출 배선이 비스듬하게 형성되는 제 1의 영역과;

상기 에지에 대해 수직으로 상기 인출 배선이 형성되는 제 2의 영역; 및

상기 인출 배선이 형성되지 않는 제 3의 영역을 포함하는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 3.

제 2항에 있어서,

다수의 거의 평행한 배선을 포함하는 더미 패턴과 도트를 포함하는 더미 패턴 중 어느 하나가 제 2의 영역의 인출 배선 사이에 마련되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 4.

제 1항에 있어서,

각 구성 요소의 단면적을 상기 셋 이상의 영역 각각의 폭으로 나눔으로써 계산되는 평균 단차의 최대값 및 최소값 사이의 차이가 $0.3\mu\text{m}$ 이하를 되도록 상기 더미 패턴이 마련되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 5.

제 1항에 있어서,

상기 제 1의 배선 및 상기 제 2의 배선 중 어느 하나로 형성된 상기 더미 패턴은 상기 인출 배선이 마련되는 에지에 대향하는 에지 상에 상기 밀봉 부재가 마련되는 영역에 마련되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 6.

제 5항에 있어서,

공통 배선으로서도 기능하는 상기 더미 패턴은, 상기 제 1의 배선이 형성되는 층과 동일한 층에 상기 공통 배선이 형성될 때 상기 대향하는 에지 상에 상기 밀봉 부재가 마련되는 영역 내에 마련되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 7.

제 1항에 있어서,

상기 밀봉 부재가 상기 박막 트랜지스터 기관의 이면측에 조사되는 빛에 의해 경화되는 재료로 형성되는 경우에, 상기 기관의 법선 방향에서 봤을 때, 상기 밀봉 부재가 설치된 영역에 있어서 상기 인출 배선과 상기 더미 패턴이 형성되지 않은 영역의 면적의 비율이 25% 이상으로 설정되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 8.

제 1항에 있어서,

상기 밀봉 부재가 상기 박막 트랜지스터 기관의 이면측에 조사되는 빛에 의해 경화되는 재료로 형성되는 경우에, 상기 더미 패턴의 폭은 $80\mu\text{m}$ 이하로 설정되는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 9.

제 1항에 있어서,

상기 제 2의 배선은 상기 박막 트랜지스터를 구성하는 반도체층과 상기 드레인 배선을 구성하는 금속층을 적층함으로써 형성되는 적층 구조를 채택하는 것을 특징으로 하는 액정 디스플레이 장치.

청구항 10.

박막 트랜지스터 기판과 대향 기판을, 상기 기판 중 적어도 하나의 둘레에 마련된 밀봉 부재를 사용하여 서로 부착하는 단계; 및

상기 박막 트랜지스터 기판과 상기 대향 기판 사이에 액정을 끼우는 단계를 포함하고,

상기 박막 트랜지스터 기판은 하부층의 제 1의 배선과 상부층의 제 2의 배선을 포함하고, 상기 제 1의 배선 및 상기 제 2의 배선은 거의 서로 직교하게 투명 절연 기판 상에 마련되며, 상기 박막 트랜지스터 기판은 상기 제 1의 배선과 상기 제 2의 배선에 의해 둘러싸인 각 영역에 마련되는 박막 트랜지스터를 포함하고, 상기 대향 기판은 상기 박막 트랜지스터 기판과 대향하는 액정 디스플레이 장치 제조 방법에 있어서,

상기 박막 트랜지스터 기판 상에 상기 제 1의 배선을 형성하고 동시에 상기 박막 트랜지스터 기판의 제 1의 에지의 둘레에 상기 제 1의 배선을 외부 회로에 연결시키기 위한 인출 배선을 형성하고 상기 박막 트랜지스터 기판의 제 2의 에지의 둘레에 더미 패턴을 형성하는 단계; 및

상기 박막 트랜지스터 기판 상에 제 2의 배선을 형성하고 동시에 상기 박막 트랜지스터 기판의 상기 제 2의 에지의 둘레에 상기 제 2의 배선을 외부 회로에 연결하기 위한 인출 배선을 형성하고 상기 박막 트랜지스터 기판의 상기 제 1의 에지의 둘레에 더미 패턴을 형성하는 단계를 더 포함하고,

상기 제 1의 에지 및 상기 제 2의 에지 중 어느 하나 상에 상기 밀봉 부재가 마련되는 영역은 상기 인출 배선의 밀도에 따라 셋 이상의 패턴으로 분할되고, 상기 더미 패턴은 상기 셋 이상의 영역 중 적어도 두 영역에 형성되는 것을 특징으로 하는 액정 디스플레이 장치 제조 방법.

청구항 11.

제 10항에 있어서,

상기 제 1의 에지 및 상기 제 2의 에지 중 어느 하나 상에 상기 밀봉 부재가 마련되는 영역은, 상기 박막 트랜지스터 기판의 에지에 대해 상기 인출 배선이 비스듬하게 형성되는 제 1의 영역과, 상기 에지에 대해 수직 방향으로 상기 인출 배선이 형성되는 제 2의 영역, 및 상기 인출 배선이 형성되지 않는 제 3의 영역으로 이루어지는 세 영역으로 분할되며,

상기 더미 패턴은 상기 제 2의 영역 및 상기 제 3의 영역에 형성되는 것을 특징으로 하는 액정 디스플레이 장치 제조 방법.

청구항 12.

제 11항에 있어서,

다수의 거의 평행한 배선을 포함하는 더미 패턴과 도트를 포함하는 더미 패턴 중 어느 하나가 상기 제 2의 영역에서 상기 인접한 인출 배선 사이에 마련되는 것을 특징으로 하는 액정 디스플레이 장치 제조 방법.

청구항 13.

제 10항에 있어서,

상기 각 구성 요소의 단면적을 상기 셋 이상의 영역 각각의 폭으로 나눔으로써 계산되는 평균 단차의 최대값과 최소값 사이의 차이가 $0.3\mu\text{m}$ 이하가 되도록 상기 더미 패턴이 마련되는 것을 특징으로 하는 액정 디스플레이 장치 제조 방법.

청구항 14.

제 10항에 있어서,

상기 제 1의 배선을 형성할 때, 상기 인출 배선이 형성되는 에지에 대향하는 에지 상에 상기 밀봉 부재가 마련되는 영역에 더미 패턴이 더 형성되는 것을 특징으로 하는 액정 디스플레이 장치 제조 방법.

청구항 15.

제 14항에 있어서,

공통 배선으로도 기능하는 상기 더미 패턴은, 상기 제 1의 배선이 형성되는 층과 동일층에 상기 공통 배선이 형성될 때 상기 대향하는 에지 상에 상기 밀봉 부재가 마련되는 영역에 형성되는 것을 특징으로 하는 액정 디스플레이 장치 제조 방법.

청구항 16.

제 10항에 있어서,

상기 밀봉 부재가 상기 박막 트랜지스터 기관의 이면측에 조사되는 빛에 의해 경화되는 재료로 형성되는 경우에, 상기 기관의 법선 방향에서 봤을 때, 상기 밀봉 부재가 설치된 영역에 있어서 상기 인출 배선과 상기 더미 패턴이 형성되지 않은 영역의 면적의 비율이 25% 이상으로 설정되는 것을 특징으로 하는 액정 디스플레이 장치 제조 방법.

청구항 17.

제 10항에 있어서,

상기 밀봉 부재가 상기 박막 트랜지스터 기관의 이면측에 조사되는 빛에 의해 경화되는 재료로 형성되는 경우에, 상기 더미 패턴의 폭은 80 μ m 이하로 설정되는 것을 특징으로 하는 액정 디스플레이 장치 제조 방법.

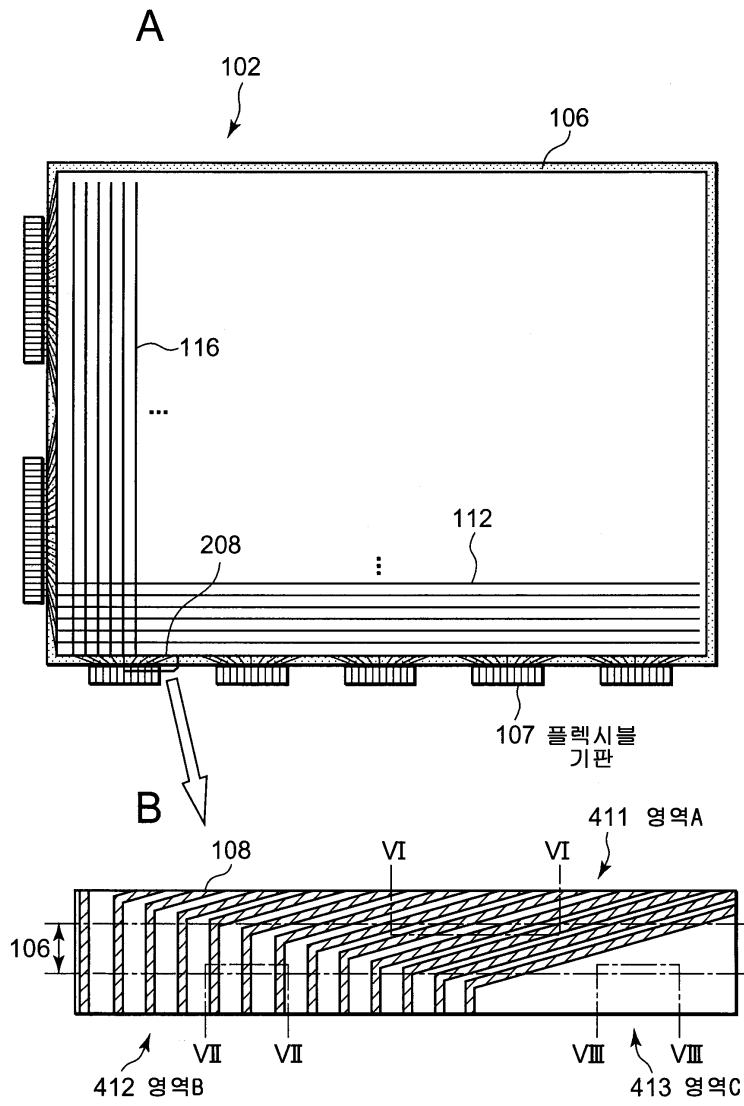
청구항 18.

제 10항에 있어서,

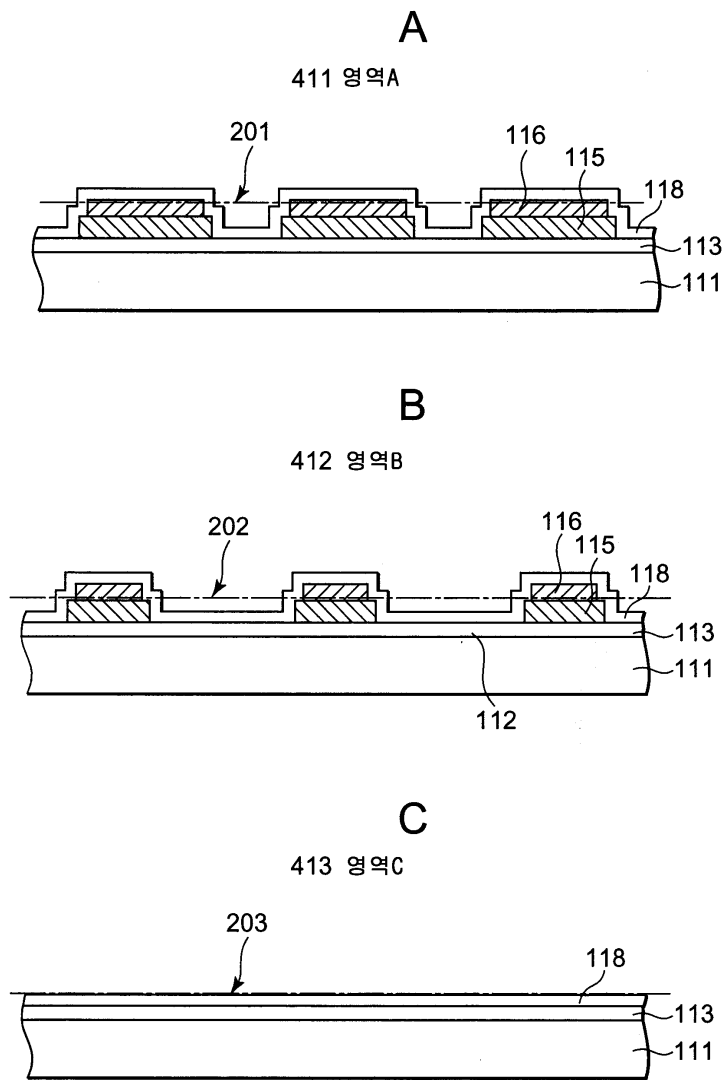
상기 제 2의 배선은 상기 박막 트랜지스터를 구성하는 반도체층과 상기 드레인 배선을 구성하는 금속층을 적층함으로써 형성되는 것을 특징으로 하는 액정 디스플레이 장치 제조 방법.

도면

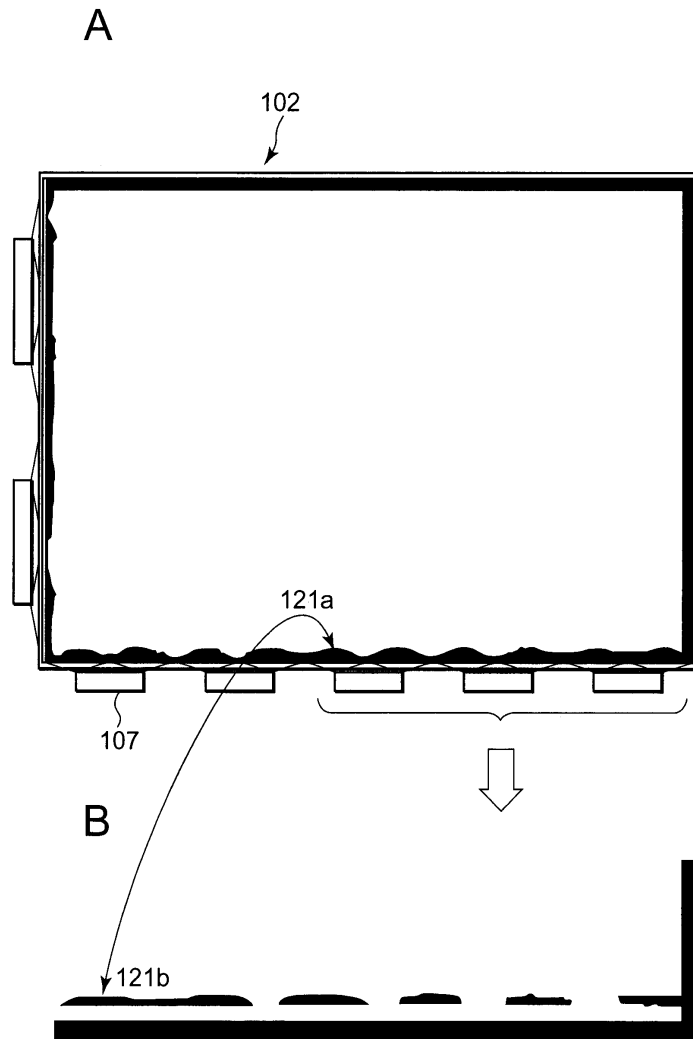
도면1



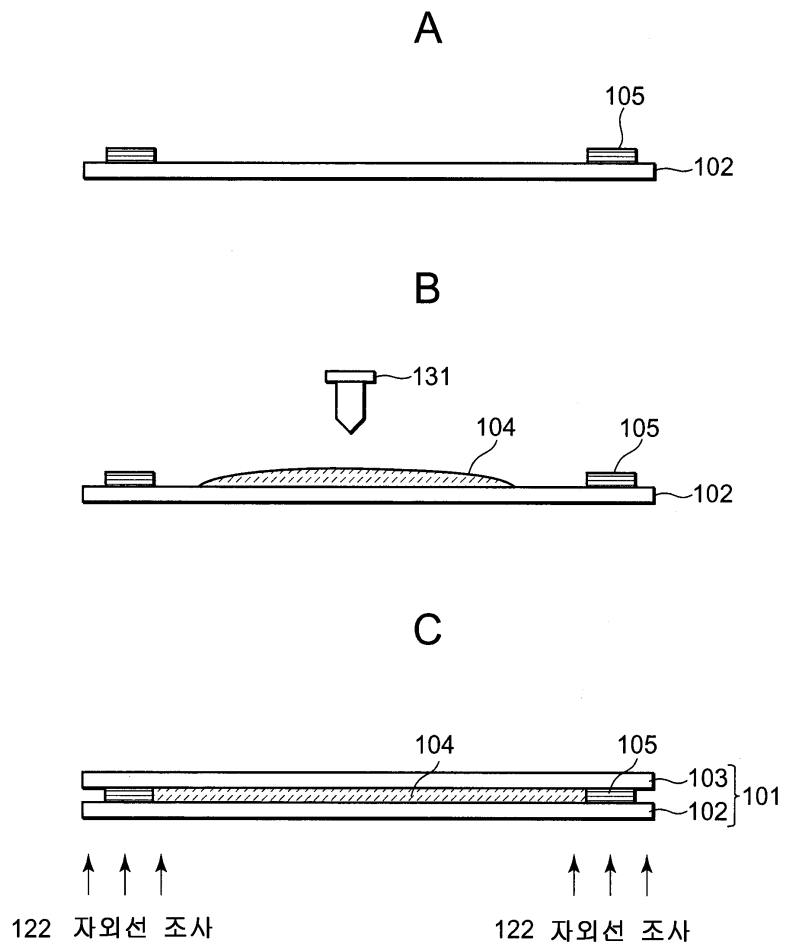
도면2



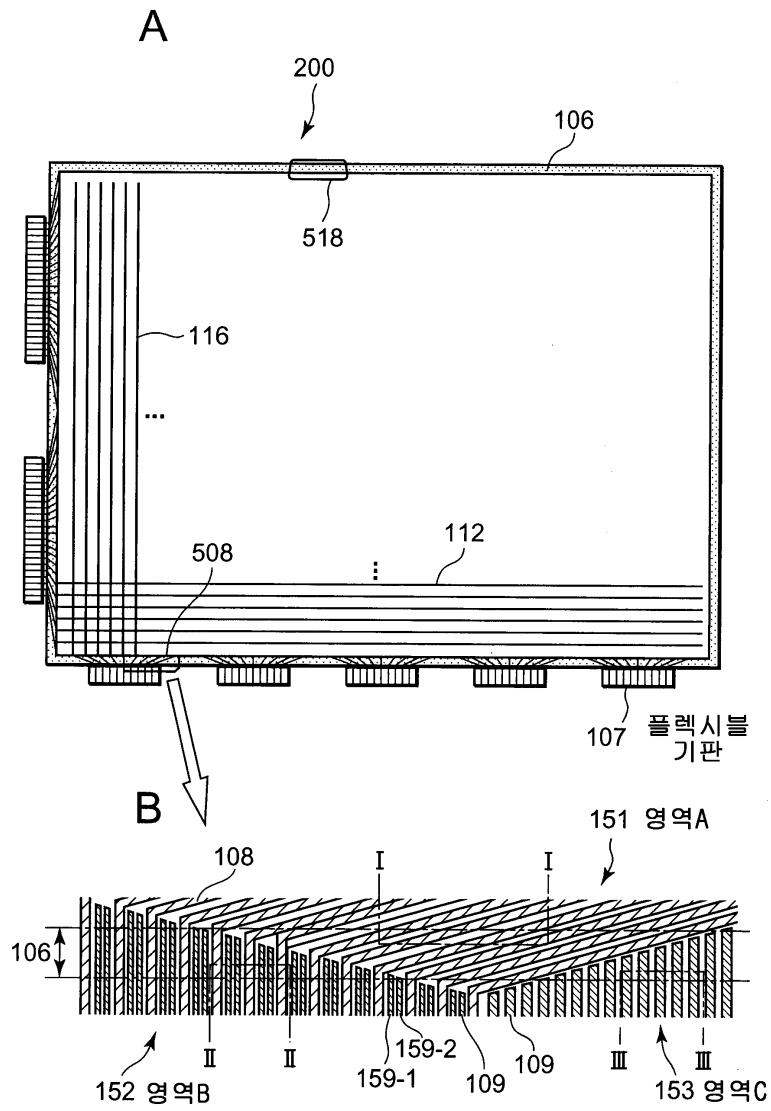
도면3



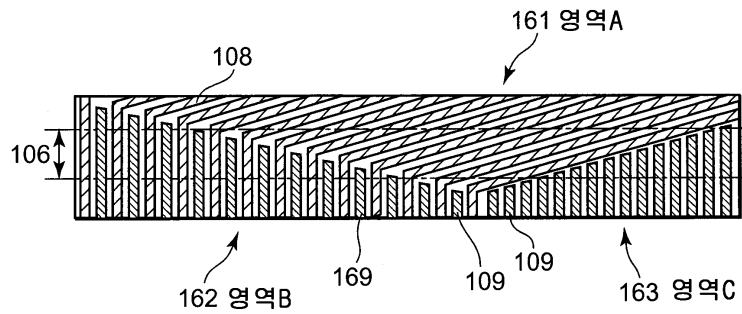
도면4



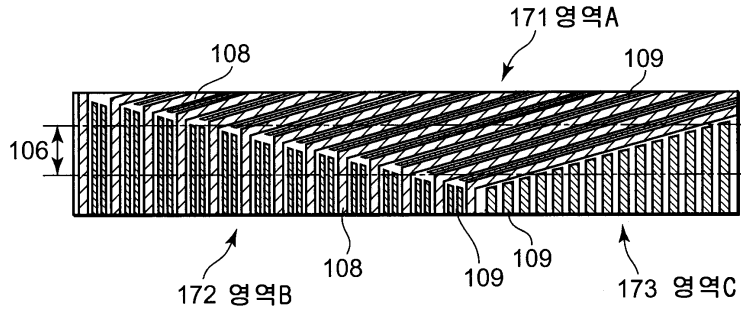
도면5



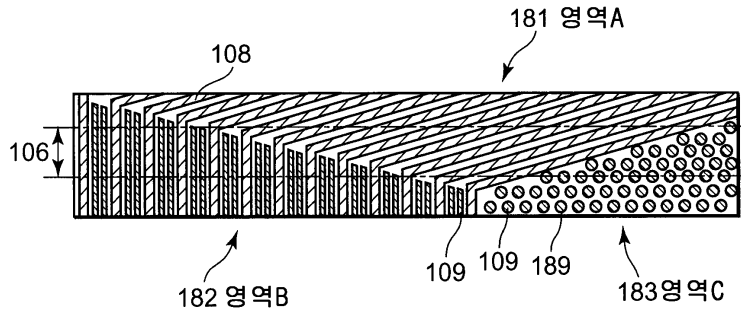
도면6



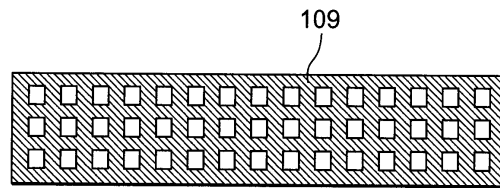
도면7



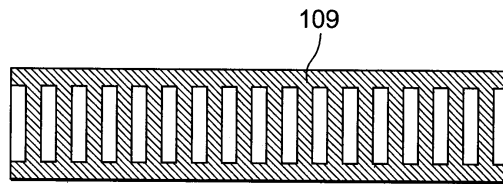
도면8



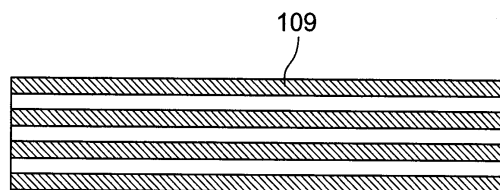
도면9



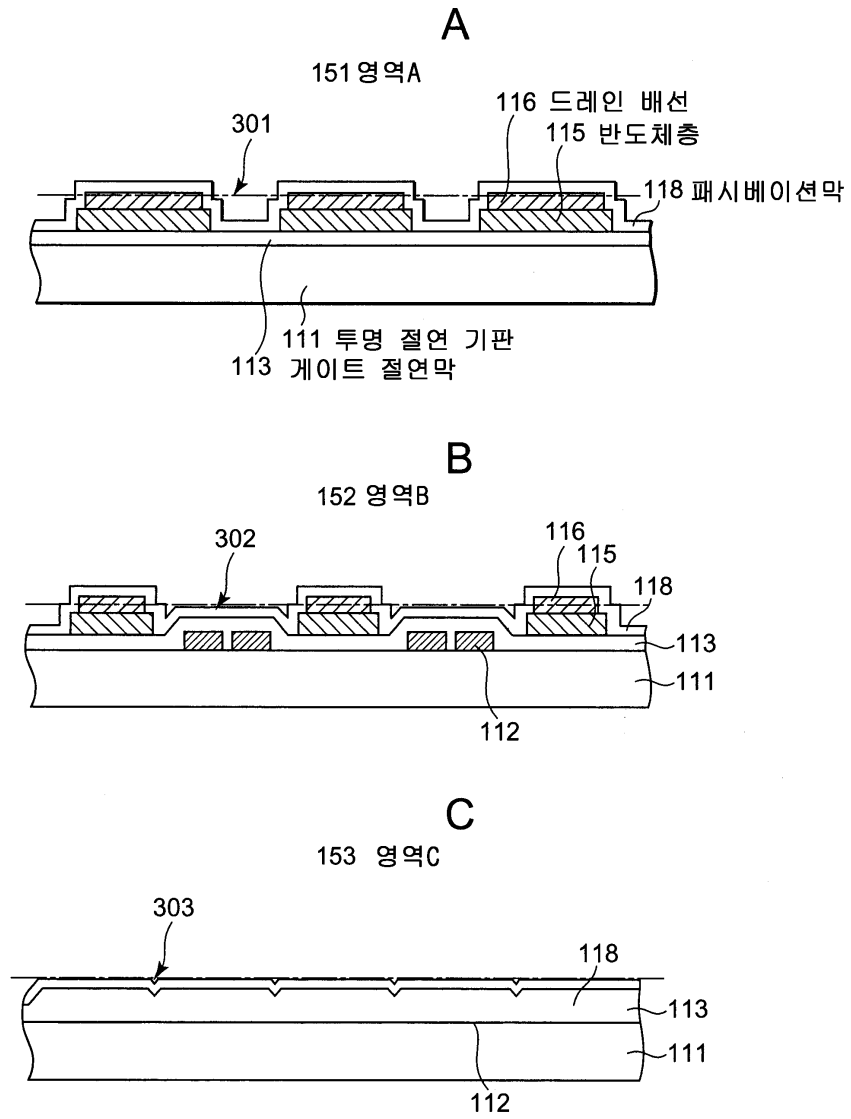
도면10



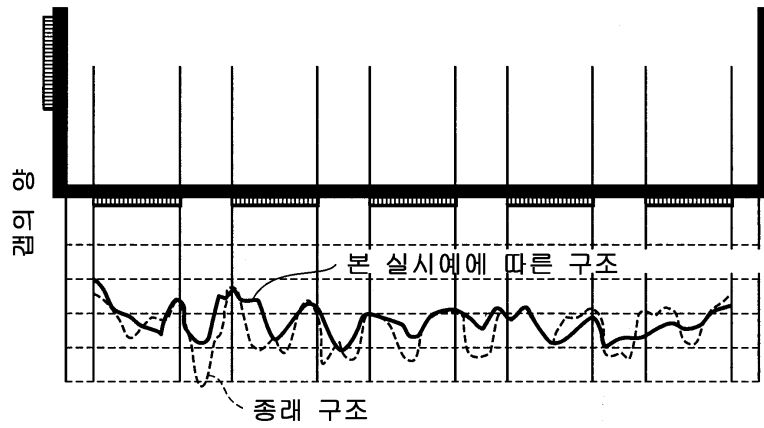
도면11



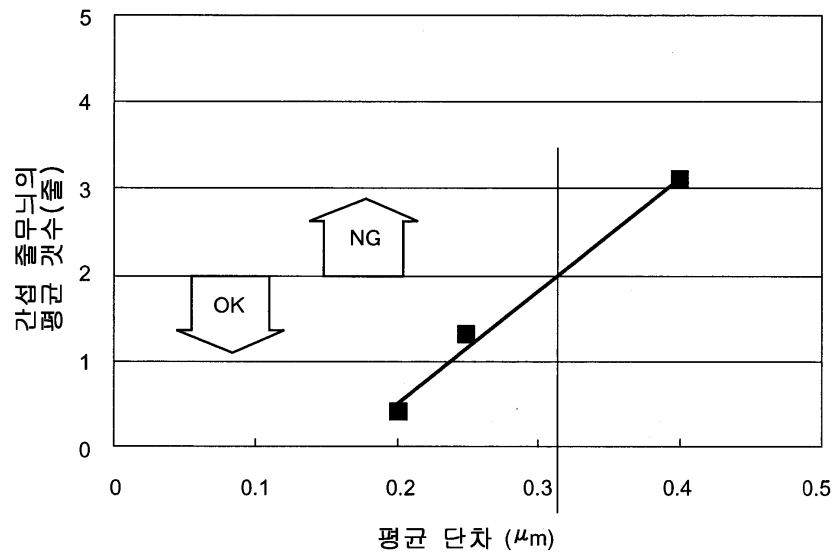
도면12



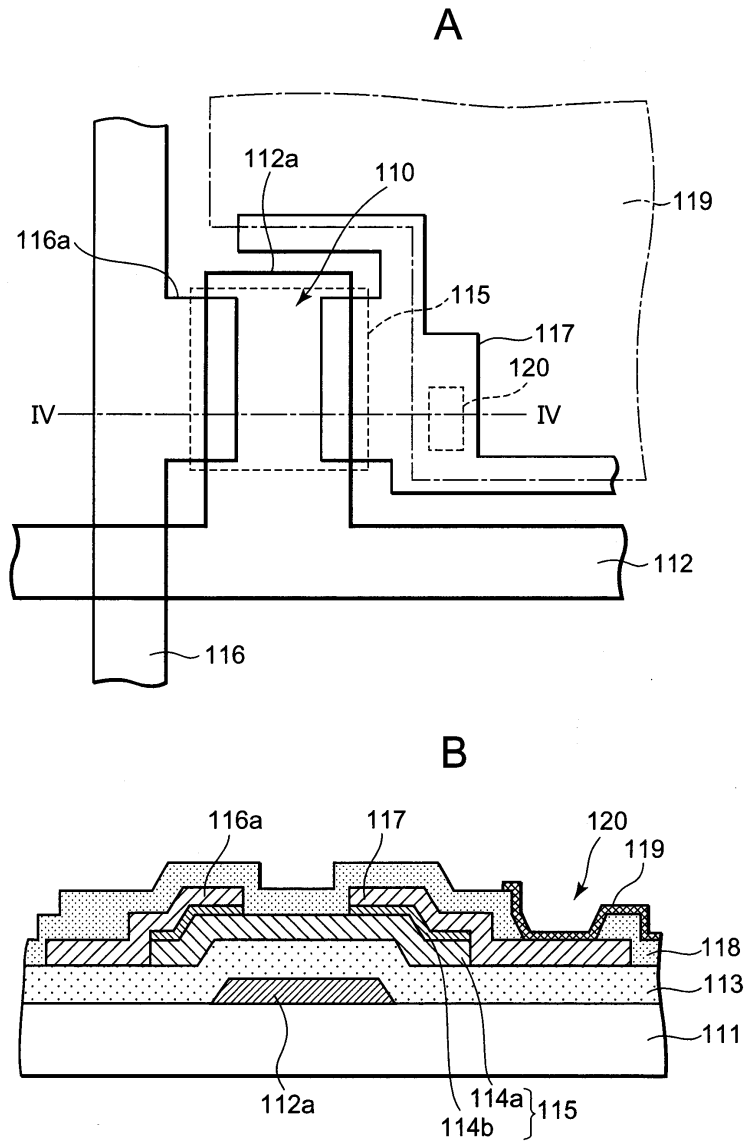
도면13



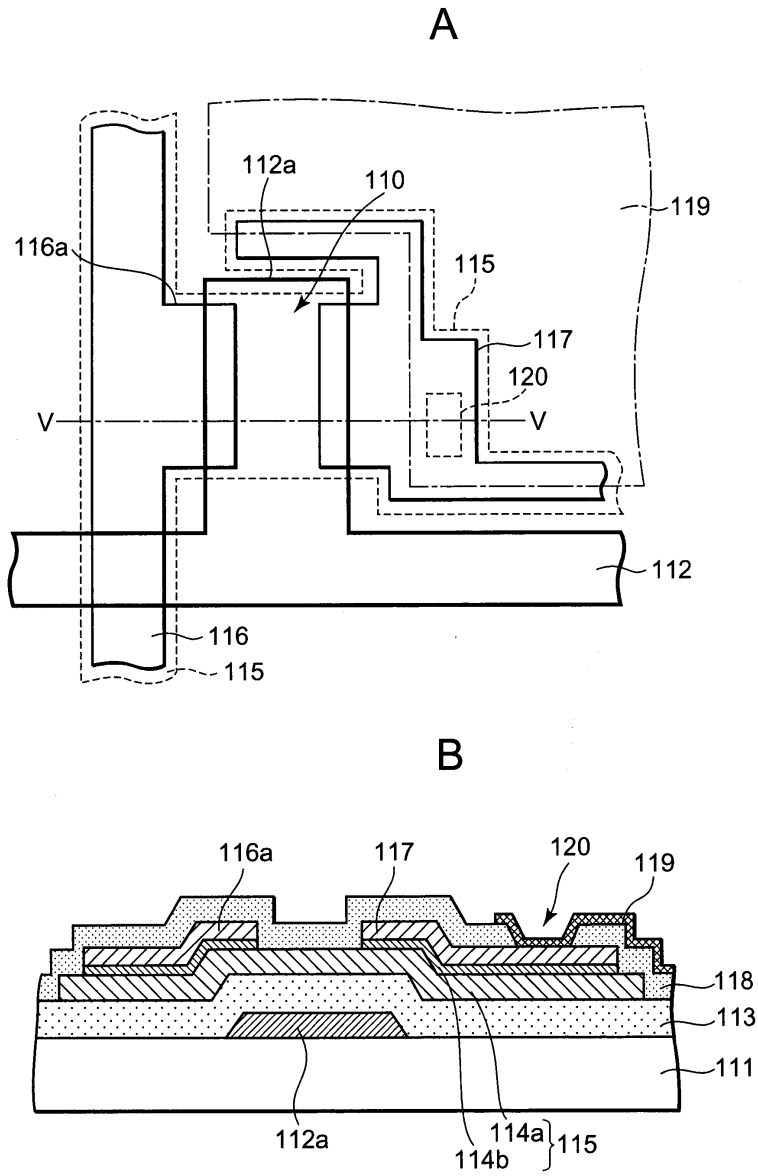
도면14



도면15



도면16



도면17

평균 단차	간섭 줄무늬의 평균 갯수	판단	샘플 갯수	비고
0.20 μm	1줄	○	700P 이상	본 실시예에 따른 구조
0.25 μm	1 내지 2 줄	○ △	1000P 이상	
0.40 μm	2 내지 4 줄	△ X	500P 이상	종래 구조

专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	KR1020050056896A	公开(公告)日	2005-06-16
申请号	KR1020040104009	申请日	2004-12-10
[标]申请(专利权)人(译)	NEC液晶技术株式会社		
申请(专利权)人(译)	日元号技术可否让这个夏		
当前申请(专利权)人(译)	日元号技术可否让这个夏		
[标]发明人	HASHIMOTO YOSHIAKI		
发明人	HASHIMOTO, YOSHIAKI		
IPC分类号	G02F1/1339 G02F1/1345 G02F1/1343		
CPC分类号	G02F1/1339 G02F1/1345		
优先权	2003411873 2003-12-10 JP		
其他公开文献	KR100704062B1		
外部链接	Espacenet		

摘要(译)

(由区域A 151, 区域B 152和区域C 153组成的三个区域), 以确保抑制由于引线109的密度差异引起的不均匀性, 它包括安装在该区域508的密封构件。此外, 间隙的变化被抑制到在每个区域中不可识别的程度。另外, 在不影响密封构件的硬化的条件下, 在与形成引线108的层不同的层中形成虚设图案。此外, 根据需要, 虚设图案类似地形成在与布线引出部分508相对的边缘上。 1 指数方面 LCD, 液晶显示器

