

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G02F 1/136

(11) 공개번호 10-2001-0039914
(43) 공개일자 2001년05월 15일

(21) 출원번호	10-2000-0056009
(22) 출원일자	2000년09월 23일
(30) 우선권주장	1999-271173 1999년09월 24일 일본(JP) 2000-281164 2000년09월 18일 일본(JP)
(71) 출원인	가부시끼가이샤 도시바 니시무로 타이조
(72) 발명자	일본국 가나가와켄 가와사끼시 사이와이꾸 호리가와쵸 72반지 나카무라다카후미 일본도쿄도히노시아사히가오까3-1-1가부시끼가이샤도시바히노유크스내 하나자와야스유키
(74) 대리인	일본사이따마켄후까야시하따라쵸1-9-2가부시끼가이샤도시바후까야유크스내 구영창, 장수길

심사청구 : 있음

(54) 평면 표시 장치 및 그 제조 방법

요약

본 발명은 표시 화소 결함을 일으킨 스위칭 소자(TFT)를 확실하게 수리할 수 있는 평면 표시 장치의 제조 방법을 제공한다.

본 발명의 평면 표시 장치는 유리 기판 상에 반도체층과 보조 용량 전극을 동층에 형성하고, 그 상면에 게이트 절연막을 형성하고, 그 상면에 게이트 전극과 보조 용량 급전선을 동층에 형성하고, 그 상면에 층간 절연막을 형성하고, 그 상면에 소스 전극과 드레인 전극을 형성한다. 보조 용량 전극과 화소 전극 간의 배선부에 레이저를 조사하여 배선부의 저항치를 증가시키기 때문에, 화소 전극이 보조 용량 급전선의 전압의 영향을 받지 않게 되어, 표시 화소 결함의 발생 빈도를 저감할 수 있고 제조 수율을 향상시킬 수 있다.

대표도

도3

색인어

액정 표시 장치, 게이트 절연막, 박막 트랜지스터, 포토 리소그래피, 다결정 실리콘

명세서

도면의 간단한 설명

- 도 1은 종래의 TFT를 이용한 액정 표시 장치의 구조를 나타내는 상면도.
 도 2는 도 1의 A-A선 단면도.
 도 3은 본 발명에 따른 평면 표시 장치의 제조 방법의 일 실시 형태의 상면도.
 도 4는 도 1의 A-A선 단면도.
 도 5는 도 1의 B-B선 단면도.
 도 6은 도 1의 반도체 회로의 제조 공정을 나타내는 단면도.
 도 7은 횡축이 레이저의 조사 에너지, 종축이 액정의 비저항치를 나타낸 도면.
 도 8은 제1 ~ 제4기의 배선부의 상태를 모식적으로 나타낸 도면.
 도 9는 레이저에 의해 소실하는 배선부의 체적(횡축)과, 표시 특성의 회복이 가능한 저항치를 나타내는 레이저 에너지(종축)와의 관계를 나타낸 도면.
 도 10은 본 발명의 제2 실시 형태인 액정 표시 장치의 평면도.
 도 11은 도 10의 A·B·C선 단면도.

도 12는 도 10을 확대한 도면.

도 13은 화소 TFT 주변의 등가 회로도.

도 14는 제1 배선층을 설치하지 않고 제2 배선층에 의해 보조 용량 전극과 화소 TFT를 접속하는 종래에의 평면도.

도 15는 본 실시 형태의 액정 표시 장치의 제조 공정을 나타내는 단면도.

<도면의 주요 부분에 대한 부호의 설명>

1 : 유리 기판

2 : 반도체층

3 : 보조 용량 전극

4 : 게이트 절연막

5 : 게이트 전극

6 : 보조 용량 급전선

7 : 소스 영역 저저항 반도체층

8 : 드레인 영역 저저항 반도체층

9 : 층간 절연막

10, 11 : 콘택트홀

12 : 소스 전극

13 : 드레인 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 화소 표시용 스위칭 소자에 보조 용량이 접속된 평면 표시 장치 및 그 제조 방법에 관한 것으로, 예를 들면 액티브 매트릭스형 액정 표시 장치 등을 대상으로 한다.

액정 표시 장치는 고화질, 박형 경량, 저소비 전력이라는 큰 이점을 갖기 때문에, 노트형 컴퓨터나 휴대 전자 기기 등에 폭넓게 이용되고 있다. 특히, 최근에는 이동도가 높은 다결정 실리콘에 의한 박막 트랜지스터(이하, TFT라고 부른다)를 화소 스위칭 소자에 이용한 액정 표시 장치의 개발 연구가 활발하게 행해지고 있다.

도 14는 이 종류의 TFT를 이용한 액정 표시 장치의 구조를 나타내는 상면도, 도 15는 도 14의 A-A선 단면도이다.

이하, 도 14의 액정 표시 장치의 제조 방법에 대하여 간단하게 설명한다. 유리 기판(1)의 상면에 다결정 실리콘으로 이루어지는 반도체층(2)이 형성되며, 이 반도체층(2)을 피복하도록 게이트 절연막(4)이 형성된 후, 그 상면에 제1 배선층인 게이트 전극(5)이 형성된다.

화소 표시용 TFT에는 화소 전극(19)과 보조 용량 전극(3)이 접속되어 있다. 보조 용량은 반도체층(2)에 의해 형성되는 보조 용량 전극(3)과, 게이트 전극(5)과 동일 층에 형성되는 보조 용량 급전선(6)으로 게이트 절연막(4)을 끼운 구조로 되어 있다.

도 14에 도시한 TFT는 반도체층(2)의 재료로서 다결정 실리콘을 이용하고 있기 때문에, 전계 효과 이동도가 높고, 개개의 TFT를 소형화해도 충분한 구동 능력을 얻을 수 있다. 따라서, 이 종류의 TFT를 이용하여 액티브 매트릭스형의 액정 표시 장치를 구성하면, 개구율이나 휘도를 향상할 수 있음과 함께 소비 전력도 줄일 수 있다.

또한, 이 종류의 TFT는 전계 효과 이동도가 높기 때문에 TFT의 동작을 제어하기 위한 시프트 레지스터 등의 구동 회로를 화상 표시 영역과 동일 유리 기판 상에 형성하는 것도 가능하다. 이 때문에, TFT 구동용 기판을 별도로 설치할 필요가 없어지며 외부 회로를 간략화할 수 있음과 함께, 제조 공정의 삭감과 제조 비용의 삭감이 가능해진다.

그러나, 도 14의 액정 표시 장치는 보조 용량 전극(3)의 표면성이나 제조도중에서의 이물의 혼입 등에 의해 보조 용량의 용량 절연막(게이트 절연막 ; 4)의 절연성이 불충분해지며, 화소 전극(19)과 보조 용량 급전선(6)이 단락하는 결함이 생겨서 제조 수율이 저하한다고 하는 문제가 있었다.

이러한 결함이 생기면, 대응하는 화소는 어느 전위에 고정되며, 항상 비정등의 화소 결함이 된다. 또한, 대향 전극 간에 직류 전압이 계속 인가되기 때문에 화소 영역에 대응한 액정층에 포함되는 액정 조성물이 열화하게 되며, 신뢰성도 저하하게 된다.

이러한 화소 결함을 수복하는 독점법으로서, 단락 불량이 일어난 보조 용량 전극 부분에 레이저 빔을 조사하여 절단하고, 화소 전극으로부터 전기적으로 분리하는 수법이 제안되고 있다. 이 경우, 수복된 화

소는 신호선과 화소 전극 간의 기생 용량의 영향을 받지만 반 점등 상태로 개선된다.

그러나, 고개구율을 실현하기 위한 화소 구조인 배선 BM 구조에는 배선부와 화소 전극이 상하로 중첩되어 있기 때문에, 레이저 빔으로 배선부의 일부를 절단하면, 그 레이저 빔에 의해 새로운 단락 불량에 일어날 우려가 있다.

이러한 우려를 회피하기 위해서는 보조 용량 전극과 스위칭 소자를 미리 절단하기 위한 배선으로 접속해 두고 화소 전극을 형성하기 전에 단락 개소를 검출하여 분리할 필요가 있다.

그런데, 어레이 기판의 상태에서의 단락 개소의 발견율은 100%가 아니라 어레이 기판의 완성 후, 대향 기판과 접합시킨 후에 새롭게 발견된 단락 개소에 대해서는 수복할 수 없다고 하는 문제가 있었다.

발명이 이루고자하는 기술적 과제

본 발명은 이러한 점에 감안하여 이루어진 것으로, 그 목적은 표시 불량 화소를 신뢰성있게 수리할 수 있는 평면 표시 장치 및 그 제조 방법을 제공하는데 있다.

또한, 본 발명의 다른 목적은 평면 표시 장치의 완성 후에, 보조 용량 신호선 및 보조 용량 전극의 단락 불량 개소를 수리할 수 있는 평면 표시 장치 및 그 제조 방법을 제공하는데 있다.

상술한 과제를 해결하기 위해서, 청구항 1에 기재된 발명은 절연 기판 상에 종횡으로 줄지어 설치된 신호선층 및 주사선층과, 상기 신호선층 및 상기 주사선층의 각 교점에 스위칭 소자를 통하여 접속된 복수의 화소 전극과, 상기 스위칭 소자와 반도체 배선을 통하여 전기적으로 접속된 보조 용량 전극과, 상기 보조 용량 전극 각각에 절연층을 통하여 대향 배치되는 보조 용량 급전선을 포함하는 어레이 기판을 포함한 평면 표시 장치의 제조 방법에 있어서,

상기 반도체 배선부에 레이저의 강도 $R(\mu J)$ 과 상기 배선부의 체적 $V(\mu m^3)$ 가 수학식 1의 관계를 만족하는 레이저광을 조사한다.

<수학식 1>

$$0.01 \times V + 0.6 < R < 0.1 \times V + 1.5$$

발명의 구성 및 작용

이하, 본 발명에 따른 평면 표시 장치 및 그 제조 방법에 대하여 도면을 참조하면서 구체적으로 설명한다. 이하에서는 평면 표시 장치의 일례로서, 액정 표시 장치에 대하여 설명한다.

<제1 실시 형태>

도 3은 본 발명의 제1 실시 형태인 액정 표시 장치의 제1 실시 형태의 상면도, 도 4는 도 3의 A-A선 단면도, 도 5는 도 3의 B-B선 단면도이다. 도 5에서는 간략화를 위해서 대향 기판층을 생략하고 있다.

도 3의 액정 표시 장치는 배선부에 레이저를 조사하여, 배선부를 고저항화시키는 점에 특징이 있다. 이에 따라, 화소 전극이 보조 용량 급전선에 단락하여 결점이 된 경우에도 효과적으로 수리할 수 있다. 레이저는 예를 들면 도 3의 점선 L1, L2에 조사된다.

도 6은 도 3의 반도체 회로의 제조 공정을 나타내는 단면도로, 이 단면도에 기초하여 도 3의 반도체 회로의 제조 공정을 순서대로 설명한다.

우선 유리 기판(1) 상에 예를 들면 플라즈마 CVD법에 의해, 막 두께 30nm ~ 100nm의 비결정 실리콘층을 성막한다. 다음에, 예를 들면, 엑시머·레이저·어닐링법 등에 의해 비결정 실리콘층을 결정화하여 다결정 실리콘층을 생성하고, 포토리소그래피 공정에 의해 섬 형상으로 에칭 가공하여 TFT 및 접속 배선부를 구성하는 반도체층(2)을 형성한다. 동시에, 다결정 실리콘층으로 이루어지는 보조 용량 전극(3)도 형성한다(도 6a).

다음에, 반도체층(2)의 상면에 예를 들면 산화 실리콘막 등을 막두께 100nm 정도 성막하고 게이트 절연막(4)을 형성한다(도 6b).

다음에, 스퍼터링법에 의해 제1 배선층(예를 들면, MoW 합금층)을 성막한 후, 이 MoW 합금층을 포토리소그래피법에 의해 에칭 가공하여 레지스트의 박리를 행하고 게이트 전극(5)을 형성한다. 동시에, 보조 용량 급전선(6)도 동층으로 형성한다(도 6c).

다음에, 제1 배선층의 게이트 전극(5)을 마스크로 하여 예를 들면 붕소 B의 고농도 도핑을 행한다. 도핑은 예를 들면 이온 주입에 의해 행하여 도우즈량은 $2 \times 10^{15} \sim 5 \times 10^{16}/cm^2$ 정도가 최적이다. 이 도핑에 의해, 소스 영역 저저항 반도체층(7)과, 드레인 영역 저저항 반도체층(8)과, 드레인 영역 저저항 반도체층(8)으로부터 연장되는 접속 배선부(8')가 형성된다(도 6c).

다음에, 게이트 전극(5)과 게이트 절연막(4)의 상면을 산화 실리콘 등으로 덮어 층간 절연막(9)을 형성한다. 다음에, 소스 영역 저저항 반도체층(7)과 드레인 영역 저저항 반도체층(8)의 상측에 위치하는 게이트 절연막(4)과 층간 절연막(9)의 일부 영역을 포토리소그래피법에 의해 에칭 제거하고 각각 콘택트홀(10, 11)을 형성한다.

또한, 층간 절연막(9)의 상면에 제2 배선층으로서, 스퍼터링법에 의해, 막 두께 500nm 정도의 Al층을 성막하고, 포토리소그래피법에 의해 에칭 가공하여, 소스 전극(12) 및 드레인 전극(13)을 형성한다.

소스 전극(12)의 형성 재료인 Al층은 콘택트홀(10)의 내부에 충전되어 소스 영역 저저항 반도체층(7)에

접속된다. 마찬가지로, 컨택트홀(11)의 내부에도 시층이 충전되어 드레인 영역 저저항 반도체층(8)에 접속된다(도 6d).

보조 용량 전극(3)의 일부는 이온 주입법 등에 의해 저저항화되며, 이 저저항화된 부분의 상측에 위치하는 층간 절연막(9)에는 제2 배선층을 매립하기 위한 컨택트홀(15a)이 형성된다.

또한, 접속 배선부(8')의 단부 상측에 위치하는 층간 절연막(9)에도 제2 배선층을 매립하기 위한 컨택트홀(15b)이 형성된다. 이 컨택트홀(15a, 15b)에는 접속 배선으로서 기능하는 제2 배선층(14)이 매립된다.

다음에, 제2 배선층(14)의 상면에는 도 5에 도시한 바와 같이, 소자부를 보호하기 위한 절연막(16)이 형성된다. 절연막(16)의 상면에는 컬러 필터층(17)이 형성되며, 그 상면에는 오버코트층(18)이 형성되고 또한 그 상면에는 화소 전극(19)이 형성된다. 컬러 필터층(17), 오버코트층(18) 및 화소 전극(19)의 일부에는 컨택트홀이 형성되고, 이 컨택트홀에 의해 화소 전극(19)과 드레인 전극(13)을 접속하는 컨택트(20)가 형성된다(도 3).

다음에, 화소 전극(19)의 상면에는 액정 분자를 배향시키기 위한 폴리이미드로 이루어지는 배향막(21)이 형성된다. 이상의 공정에 의해, 도 4에 도시한 바와 같이 어레이 기판(50)이 완성된다.

이 어레이 기판(50)은 배향막(23), 대향 전극(24) 및 유리 기판(1)으로 이루어지는 대향 기판(51)과 대향 배치되며, 양 기판 간에 액정층(22)이 끼워져서 밀봉된다. 이상의 공정에 의해, 액정 표시 장치가 완성된다.

상술한 바와 같이, 보조 용량을 구성하는 보조 용량 전극(3)과 보조 용량 급전선(6) 간의 절연이 불충분하거나, 보조 용량 전극(3)과 보조 용량 급전선(6) 간의 게이트 절연막(4)에 도전성의 이물질이 혼입하기도 하면, 화소 전극(19)과 보조 용량 급전선(6)과의 단락 불량이 일어난다.

본 출원인은 반도체층에서 접속 배선부(8')를 구성하고, 이 접속 배선부(8')에 각각 다른 강도의 레이저를 조사했을 때, 배선부의 단면 형상과 액정의 비저항치 간에 상관성이 있는 것을 실험에 의해 확인하였다.

도 7은 이 실험 결과를 나타낸 도면으로, 횡축은 레이저의 조사 에너지, 종축은 액정의 비저항치이다. 또, 도 7은 파장 532nm의 레이저를 방사하는 NTN 제조 NRS-45를 이용한 예를 나타내고 있다.

도 7에 도시한 바와 같이 레이저의 조사 에너지에 의해, 제1기 ~ 제4기까지의 4단계의 다른 특성이 얻어졌다. 도 8a는 제1기의 배선부의 상태를 모식적으로 나타낸 도면, 도 8b는 제2기의 배선부의 상태를 모식적으로 나타낸 도면, 도 8c는 제3기의 배선부의 상태를 모식적으로 나타낸 도면, 도 8d는 제4기의 배선부의 상태를 모식적으로 나타낸 도면이다.

제1기는 접속 배선부(8')를 구성하는 폴리실리콘층이 소실·변색하는 상태이며, 이 상태에서는 레이저 조사 위치의 비저항치는 아직 높다.

제2기는 레이저의 조사 위치의 중심에서 주위의 층간 절연층(9)에 걸쳐서, 유발형의 크랙이 들어가는 상태로, 이 상태에서는 유발형의 크랙은 액정층에까지 달하지 않고, 절연층(9)은 액정층(22)에 접촉하지 않고 비저항치도 거의 저하하지 않는다.

제3기는 크랙이 커져서 공동이 가능한 상태로, 공동의 일부가 액정층(22)에 접촉하도록 되지만, 제2기보다 약간 저항치가 저하하는 것에 지나지 않는다.

제4기는 절연층(9)의 대부분이 액정 중에 비산하는 상태로, 비산물에 의해 액정 중의 비저항이 저하하고 소위 표시 얼룩이 생기기 쉽다.

본 출원인은 도 8의 제2기 내지 제4기의 일부까지의 상태를 유지하도록, 레이저의 조사 에너지를 설정함으로써 표시 품질의 향상을 도모하였다.

또한, 본 출원인은 도 9에 도시한 바와 같이, 레이저에 의해 소실하는 배선부의 체적(횡축)과, 표시 특성의 회복이 가능한 저항치를 나타내는 레이저 에너지(종축)에 상관성이 있는 것을 발견하였다.

도 9에 도시한 바와 같이, 배선부의 체적을 알면 고저항화가 가능한 레이저의 조사 에너지를 구할 수 있고, 반대로 레이저의 조사 에너지가 미리 정해져 있는 경우에는 배선부의 체적을 레이저의 조사 에너지에 따른 값으로 설정함으로써 배선부를 고저항화할 수 있다.

본 출원인은 도 8 및 도 9의 양쪽 특성을 고려하여 이하의 조건으로 실험을 행하였다. 우선, 도 8의 제2기에 상당하는 레이저 에너지를 도 3의 점선부 L1 또는 L2에 조사하여, 비저항을 저하시키지 않은 것과 같은 구조로 한다. 다음에, 도 9를 참고로 하여 레이저 에너지가 수학식 1을 만족하도록 설정하여 배선의 고저항화를 실현한다.

<수학식 1>

$$0.01 \times V + 0.6 < R < 0.1 \times V + 1.5$$

도 9에 따르면, 제2기를 실현하는 레이저 에너지는 $0.8 \mu\text{J}$ 이다. 그래서, 다결정 실리콘으로 이루어지는 배선부의 폭을 500 μm 스트럼, 배선 면적을 $6 \mu\text{m} \times 3 \mu\text{m}$ 로 하였다. 이 결과, 보조 용량 전극(3)과 보조 용량 급전선(6)이 단락한 액정 표시 장치에서는 배선부를 액정 중에 비산시키지 않고 고저항화시키는 것이 가능해지며 신뢰성이 높은 제조 프로세스가 얻어졌다.

<제2 실시 형태>

도 10은 본 발명의 제2 실시 형태인 액정 표시 장치의 평면도, 도 11은 도 10의 A·B·C선 단면도이다.

본 실시 형태의 액정 표시 장치는 종횡으로 줄지어 설치된 신호선(61) 및 주사선(62)을 갖는다. 각 신호선(61)은 층간 절연막(63)을 통하여 주사선(62) 및 보조 용량 급전선(64)에 대하여 직교하도록 배치되어 있다. 보조 용량 급전선(64)은 주사선(62)과 동일한 층에 형성됨과 함께, 주사선(62)에 대하여 평행하게 형성되어 있다. 신호선(61) 및 보조 용량 급전선(64)에 의해 구획된 영역은 일 화소 영역에 상당한다.

보조 용량 급전선(64)의 일부는 게이트 절연막(65)을 통하여 폴리실리콘막에 의해 형성된 보조 용량 전극(66)에 대향 배치되며, 보조 용량 급전선(64)과 보조 용량 전극(66) 간에서 보조 용량 소자를 형성하고 있다.

화소 전극(67)은 신호선(61) 및 보조 용량 급전선(64)의 상측에 그 주연부를 중첩하도록 배치되어 있다. 스위칭 소자로서 기능하는 화소 TFT(68; Thin Film Transistor)는 신호선(61)과 주사선(62)의 각 교점 근방에 배치되어 있다.

화소 TFT(68)는 폴리실리콘막에 의해 형성된 드레인 전극(69) 및 소스 전극(70)과, 게이트 절연막(65)을 통하여 형성된 주사선(62)의 일부 영역으로 이루어지는 게이트 전극(71)을 갖는다. 드레인 전극(69)은, 콘택트홀(72)을 통하여 신호선(61)에 전기적으로 접속되어 있다.

본 실시 형태는 보조 용량 전극(66)에 접속되는 제1 배선층(73)과, 화소 TFT(68)의 소스 전극과 제1 배선층(73)에 접속되는 제2 배선층(74)과, 보조 용량 소자의 상부 전극(75)과 화소 TFT의 소스 전극(70)에 접속되는 제3 배선층(76)을 설치하고, 제1 및 제2 배선층(73, 74)을 서로 상하에 다른 층으로 형성하는 점에 특징이 있다.

보다 구체적으로는, 화소 TFT(68)의 소스 전극(70)은 콘택트홀(77)과 제3 배선층(76)을 통하여 보조 용량 소자의 상부 전극(75)에 접속되어 있다. 보조 용량 전극(66)은 제1 배선층(73)과 콘택트홀(78)을 통하여 제2 배선층(74)에 접속되며, 이 제2 배선층(74)은 화소 TFT(68)의 소스 전극(70)에 접속되어 있다.

제1 배선층(73)은 보조 용량 전극(66)과 동일층에 형성된다. 제2 및 제3 배선층(74, 76)은 보조 용량 전극(66)의 상부 전극(75)과 동일층에 형성된다.

제1 배선층(73) 중 적어도 일부와 제2 배선층(74) 중 적어도 일부는 보조 용량 급전선(64)과 보조 용량 전극(66)에 상하로 중첩되지 않도록 배치된다. 바람직하게는 도 12에 도시한 바와 같이, 제1 배선층(73)의 길이와 제2 배선층(74)의 길이는 대략 같게 설정된다. 이에 따라, 제1 또는 제2 배선층(73, 74) 중 어느 쪽에 레이저 빔을 조사해도 그 배선층을 확실하게 절단할 수 있다.

또한, 제1 배선층(73)과, 제2 및 제3 배선층(74, 76)과는 각각 다른 재료로 형성되며, 제1 배선층(73)은 최하층의 배선층(예를 들면, 폴리실리콘층)이며 제2 및 제3 배선층(74, 76)은 최상층의 배선층(예를 들면, Ta 등)이다.

본 실시 형태에서는 어레이 기판(100)의 상태 즉 대향 기판(101)과 접합시켜서 셀을 형성하기 전의 상태에서 보조 용량 전극(66)과 보조 용량 급전선(64)과의 단락 개소가 검출된 경우에는 도 11의 화살표 y1에서 나타난 바와 같이, 어레이 기판(100)의 상측에서부터 레이저 빔을 조사하여 제2 배선층(74)을 절단한다. 한편, 셀 형성 후는 도 11의 화살표 y2로 나타난 바와 같이, 어레이 기판(100)의 하측에서부터 레이저 빔을 조사하여 제1 배선층(73)을 절단한다.

도 13은 화소 TFT(68)의 주변의 등가 회로도이다. 도 13의 「x」로 나타난 위치가 절단된다.

종래의 액정 표시 장치는 제1 배선층(73)을 포함하고 있지 않기 때문에, 어레이 기판(100)의 완성 전에 보조 용량 전극(66)과 보조 용량 급전선(64)의 단락 개소를 검출할 수 없던 경우에는 액정 셀 완성 후에 단락이 검출되어도, 그 수리를 행할 수 없었다. 그 이유는 화소 TFT(68)의 소스 전극(77)과 보조 용량 전극(66)을 접속하는 제2 배선층(74)은 화소 전극(67)의 근처에 형성되어 있기 때문에 기판의 이면측에서부터 레이저 빔을 조사하면, 화소 전극(67)이 레이저 빔의 영향을 받을 우려가 있기 때문이다. 또한, 제2 배선층(74)과 유리 기판(60) 간에는 층간 절연막(63)이 배치되어 있기 때문에, 레이저 빔을 제2 배선층(74)의 원하는 위치에 조사하는 것이 곤란하였다.

도 14는 제1 배선층(73)을 설치하지 않고 제2 배선층(74)에 의해 보조 용량 전극(66)과 화소 TFT(68)를 접속하는 종래예의 평면도이다. 도 14의 경우, 보조 용량 전극(66)과 보조 용량 급전선(64)과의 단락 불량에 일어나면, 레이저 빔에 의해 제2 배선층(74)을 절단할 필요가 있지만, 제2 배선층(74)은 상부 전극(75)과 동일층에 형성되기 때문에, 화소 전극(67)이 레이저 빔의 영향을 받을 우려가 있음과 함께, 층간 절연막(63)이 있기 때문에 레이저 빔을 정밀도 좋게 제2 배선층(74)에 조사할 수 없다는 문제가 있다.

한편, 본 실시 형태의 경우 기판의 이면측에서부터 제1 배선층(73)에 레이저 빔을 조사함으로써, 화소 전극(67)에 영향을 끼치지 않고 제2 배선층(74)을 절단할 수 있다. 즉, 도 11에 도시한 바와 같이 제1 배선층(73)의 상면에는 절연막(63)이 형성되어 있기 때문에, 화살표 y2에 도시한 바와 같이 기판의 이면측으로부터 제2 배선층(74)에 레이저 빔을 조사해도 이 레이저 빔이 화소 전극(67)에 달지는 못한다. 또한, 제1 배선층(73)은 유리 기판(60)에 밀접하여 형성되기 때문에, 레이저 빔을 확실하게 제1 배선층(73)에 조사할 수 있다. 따라서, 수리의 정밀도를 높일 수 있으며 신뢰성이 높은 액정 표시 장치가 얻어진다.

도 15는 본 실시 형태의 액정 표시 장치의 제조 공정을 나타내는 단면도이다. 이하, 도 15에 기초하여 본 실시 형태의 액정 표시 장치의 제조 공정을 설명한다. 우선, 고왜곡점 유리 기판이나 석영 기판 등의 투광성 절연성 기판 상에 CVD법 등에 의해 비정질 실리콘막을 50nm 정도 피착한다(도 15a).

다음에, 450℃에서 1시간 정도, 로어닐링을 행한 후, XeCl 엑시머 레이저를 조사하고, 비정질 실리콘을 다결정화한다. 다음에, 다결정 실리콘을 포토 에칭법에 의해 패터닝하고, 표시 영역 내의 화소 TFT(68)

의 채널층과 구동 회로 영역의 TFT (회로 TFT)의 채널층이 되는 폴리실리콘막을 형성함과 함께, 보조 용량을 형성하기 위한 보조 용량 전극(66)과, 보조 용량 전극(66)에 접속되는 제1 배선층(73)을 형성한다(도 15b).

다음에, CVD법에 의해 절연 기판의 전면에 게이트 절연막(65)이 되는 SiO_x 막을 100nm 정도 피착한 후, SiO_x 막의 상면 전체에, Ta, Cr, Al, Mo, W, Cu 등의 단체 금속, 이들 금속의 적층막 또는 합금막을 400 nm 정도 피착하고, 포토 에칭법에 의해 소정의 형상으로 패터닝한다(도 15c). 이 결과, 주사선(62), 보조 용량 급전선(64), 화소 TFT(68)의 게이트 전극(71), 회로 TFT의 게이트 전극(71) 및 구동 회로 영역 내의 각 종 배선이 형성된다.

다음에, 게이트 전극(71)을 마스크로 하여 이온 주입이나 이온 도핑법에 의해 불순물의 주입을 행하고, 화소 TFT(68)의 드레인 전극(69) 및 소스 전극(70)과, Nch형 회로 TFT(85)의 소스 전극(70) 및 드레인 전극(69)을 형성한다. 불순물의 주입은 예를 들면 가속 전압 80keV 내지 5×10^{15} atoms/ cm^2 의 도우즈량으로, PH_3/H_2 에 의해 인을 고농도 주입한다.

다음에, 화소 TFT(68)와 구동 회로 영역의 Nch형 회로 TFT(85)에 불순물이 주입되지 않도록, 이들 TFT를 레지스트로 피복한 후, Pch형 회로 TFT(86)의 게이트 전극(71)을 마스크로 하여 가속 전압 80keV에서 5×10^{15} atoms/ cm^2 의 도우즈량으로 $\text{B}_2\text{H}_6/\text{H}_2$ 에 의해 붕소를 고농도 주입하고, Pch형 회로 TFT(86)의 소스 전극(70)과 드레인 전극(69)을 형성한다.

다음에, Nch형 LDD(Lightly Doped Drain)를 형성하기 위한 불순물 주입을 행하고, 기판을 어닐링함으로써 불순물을 활성화한다. 다음에, 예를 들면 PECVD법을 이용하여 절연 기판의 전면에 SiO_2 로 이루어지는 막(63)을 500nm 정도 피착한다.

다음에, 포토 에칭법에 의해 화소 TFT(68)의 드레인 전극(69)에 이르는 콘택트홀(72)과, 소스 전극(70)에 이르는 콘택트홀(77)과, 제1 배선층(73)에 이르는 콘택트홀(78)과, 회로 TFT의 소스 전극(70) 및 드레인 전극(69)에 이르는 콘택트홀(79, 80)을 형성한다(도 15d).

다음에, Ta, Cr, Al, Mo, W, Cu 등의 단체 금속, 이들 금속의 적층막 또는 합금막을 500nm 정도 피착하고, 포토 에칭법에 의해 소정의 형상으로 패터닝하고, 신호선(61), 화소 TFT(68)의 드레인 전극(69)과 신호선(61)의 접속 영역(81), 소스 전극(70)과 제1 배선층(73)을 접속하는 제2 배선층(74), 보조 용량 소자의 상부 전극(75) 및 구동 회로 영역 내의 회로 TFT의 각 종 배선 영역 등을 형성한다(도 15d).

다음에, PECVD법에 의해, 절연 기판의 전면에 SiN_x 로 이루어지는 보호 절연막(82)을 성막하고, 포토 에칭법에 의해 보조 용량 소자의 상부 전극(75)에 이르는 콘택트홀(83)을 형성한다(도 15e).

다음에, 유기 절연막(84)을 전면에 2 μm 정도 도포하고 보조 용량 소자의 상부 전극(75)에 이르는 콘택트홀(83)을 형성한다.

마지막으로, IT0를 스퍼터법에 의해 100nm 정도 성막하고, 포토 에칭법에 의해 소정의 형상으로 패터닝하여 화소 전극(67)을 형성한다. 화소 전극(67)을 상부 전극(75)에 접속시킴으로서, 도 11에 도시하는 어레이 기판(100)이 완성된다.

한편, 투명성 절연 기판으로서 예를 들면 유리 기판(90) 상에 안료 등을 분산시킨 착색층(91)을 형성하고, 그 상면에 스퍼터법에 의해 예를 들면 IT0로 이루어지는 투명성 전극인 대향 전극(92)을 형성함으로써 대향 기판(101)이 얻어진다.

다음에, 어레이 기판(100)의 화소 전극(67) 형성면측 전면과 대향 기판(101)의 대향 전극 형성면측 전면에, 저온 경화형의 폴리이미드로 이루어지는 배향막(93, 94)을 인쇄 도포하고, 양 기판을 대향시켰을 때 배향축이 90°가 되도록 러빙 처리를 한다. 그 후, 양 기판을 대향시켜서 조립하여 셀화하고, 양 기판의 간극에 네마틱 액정을 주입하여 밀봉한다. 그리고, 양 기판의 절연 기판측에 편광판을 접착함으로써 액정 표시 장치가 얻어진다.

이와 같이 하여 완성된 액정 표시 장치는 제1 및 제2 배선층(73, 74)을 통하여 화소 TFT(68)의 소스 전극(70)과 보조 용량 전극(66)을 전기적으로 접속하기 때문에, 어레이 기판(100)의 완성 시에는 수복할 수 없던 보조 용량 전극(66) 및 보조 용량 급전선(64)의 단락 개소를 셀 완성 후에 어레이 기판(100)의 이면에서부터 레이저 빔을 조사한 배선층(73)을 절단함으로써, 보조 용량 전극(66)과 화소 전극(67)을 전기적으로 분리할 수 있다. 이 때문에, 셀 완성 후에도 보조 용량 전극(66)과 보조 용량 급전선(64)과의 단락 불량을 수리할 수 있다.

상술한 제2 실시 형태에서는 화소 TFT(68)의 채널 영역 등의 반도체층을 폴리실리콘으로 형성한 액티브 매트릭스형 액정 표시 장치에 대하여 설명하였지만, 폴리실리콘 이외의 재료를 이용하여 반도체층을 형성해도 된다.

상술한 각 실시 형태에서는 본 발명을 액정 표시 장치의 제조 방법에 적용한 예에 대하여 설명하였지만, 본 발명은 액정 표시 장치 이외의 각 종의 평면 표시 장치 예를 들면 EL(electro luminescence) 표시 장치 등에도 적용 가능하다.

발명의 효과

이상 상세히 설명한 바와 같이, 본 발명에 따르면, 스위칭 소자와 보조 용량 전극과의 접속 경로로서, 제1 및 제2 배선층을 설치하기 때문에, 어레이 기판의 완성 시에 보조 용량 전극과 보조 용량 급전선과의 단락 불량 발견된 경우에는 기판의 상측에서부터 제2 배선층에 레이저 빔을 조사하여 동 배선층을

절단하고, 평면 표시 장치의 완성 후에 보조 용량 전극과 보조 용량 급전선과의 단락 불량이 발견된 경우에는 기판의 이면측으로부터 제1 배선층에 레이저 빔을 조사하여 동 배선층을 절단할 수 있다.

(57) 청구의 범위

청구항 1

절연 기판 상에 종횡으로 줄지어 설치된 신호선층 및 주사선층과, 상기 신호선층 및 상기 주사선층의 각 교점에 스위칭 소자를 통하여 접속된 복수의 화소 전극과, 상기 스위칭 소자와 반도체 배선을 통하여 전기적으로 접속된 보조 용량 전극과, 상기 보조 용량 전극 각각에 절연층을 통하여 대향 배치되는 보조 용량 급전선을 포함하는 어레이 기판을 포함한 평면 표시 장치의 제조 방법에 있어서,

상기 반도체 배선부에 레이저의 강도 $R(\mu J)$ 과 상기 배선부의 체적 $V(\mu m^3)$ 과 수학식 1의 관계를 만족하는 레이저광을 조사하는 것을 특징으로 하는 평면 표시 장치의 제조 방법.

<수학식 1>

$$0.01 \times V + 0.6 < R < 0.1 \times V + 1.5$$

청구항 2

제1항에 있어서,

상기 레이저광은, 상기 절연 기판의 스위칭 소자 형성면과는 반대인 면방향에서부터 조사되는 것을 특징으로 하는 평면 표시 장치의 제조 방법.

청구항 3

제1항에 있어서,

상기 스위칭 소자는 활성층을 포함하고,

상기 활성층, 상기 반도체 배선 및 상기 보조 용량 전극은 동일 공정에 의해 형성되는 것을 특징으로 하는 평면 표시 장치의 제조 방법.

청구항 4

제3항에 있어서,

상기 활성층, 상기 반도체 배선 및 상기 보조 용량 전극은 다결정 실리콘을 이용하여 형성되는 것을 특징으로 하는 평면 표시 장치의 제조 방법.

청구항 5

제1항에 있어서,

레이저 조사가 결함 화소에 대하여 선택적으로 행해지는 것을 특징으로 하는 평면 표시 장치의 제조 방법.

청구항 6

제1항에 있어서,

상기 어레이 기판과 상기 어레이 기판에 대향하는 대향 기판 간에 액정층을 배치하는 것을 특징으로 하는 평면 표시 장치의 제조 방법.

청구항 7

절연 기판 상에 종횡으로 줄지어 설치된 신호선 및 주사선과, 상기 신호선 및 상기 주사선의 각 교점에 스위칭 소자를 통하여 접속된 복수의 화소 전극과, 상기 스위칭 소자 각각에 전기적으로 접속된 복수의 보조 용량 전극과, 상기 보조 용량 전극 각각에 절연층을 통하여 대향 배치된 보조 용량 급전선을 포함하는 어레이 기판을 포함한 평면 표시 장치에 있어서,

상기 보조 용량 전극에 접속되는 제1 배선층;

상기 스위칭 소자와 상기 제1 배선층에 접속되는 제2 배선층; 및

상기 화소 전극에 접속되는 상부 전극과 상기 스위칭 소자에 접속되는 제3 배선층을 포함하고,

상기 제1 및 제2 배선층은 서로 상하로 다른 층에 형성되는 것을 특징으로 하는 평면 표시 장치.

청구항 8

제7항에 있어서,

상기 제2 배선층 및 상기 보조 용량 급전선은 서로 상하에 중첩되지 않도록 형성되는 것을 특징으로 하는 평면 표시 장치.

청구항 9

제7항에 있어서,

상기 제1 배선층은, 상기 보조 용량 전극과 동일층에 형성되는 것을 특징으로 하는 평면 표시 장치.

청구항 10

제7항에 있어서,

상기 제2 및 제3 배선층은, 상기 상부 전극과 동일층에 형성되는 것을 특징으로 하는 평면 표시 장치.

청구항 11

제7항에 있어서,

상기 제1 및 제2 배선층의 길이는 대략 같게 설정되는 것을 특징으로 하는 평면 표시 장치.

청구항 12

제7항에 있어서,

상기 스위칭 소자의 채널 영역, 상기 보조 용량 전극 및 상기 제1 배선층은 다결정 실리콘을 이용하여 형성되는 것을 특징으로 하는 평면 표시 장치.

청구항 13

절연 기판 상에 종횡으로 줄지어 설치된 신호선 및 주사선과, 상기 신호선 및 상기 주사선의 각 교점에 스위칭 소자를 통하여 접속된 복수의 화소 전극과, 상기 스위칭 소자 각각에 전기적으로 접속된 복수의 보조 용량 전극과, 상기 보조 용량 전극 각각에 절연층을 통하여 대향 배치된 보조 용량 급전선을 포함하는 어레이 기판을 포함한 평면 표시 장치의 제조 방법에 있어서,

상기 스위칭 소자와 상기 보조 용량 전극을 접속하는 제1 배선층과, 상기 보조 용량 전극을 형성하는 공정;

기판 상면에 제1 절연층을 통하여 게이트 전극 및 상기 보조 용량 급전선을 형성하는 공정;

기판 상면에 제2 절연층을 통하여 상기 스위칭 소자와 상기 제1 배선층에 접속되는 제2 배선층과, 상기 화소 전극에 접속되는 상부 전극과 상기 스위칭 소자에 접속되는 제3 배선층을 형성하는 공정;

기판 상면에 보호막을 형성하는 공정;및

상기 보호막의 상면에 제3 절연막을 통하여 상기 화소 전극을 형성하는 공정을 포함하는 것을 특징으로 하는 평면 표시 장치의 제조 방법.

청구항 14

제13항에 있어서,

상기 제2 및 제3 배선층과 상기 상부 전극을 형성한 후, 상기 제3 절연막을 형성하기 전에, 상기 보조 용량 전극 및 상기 보조 용량 급전선의 단락 개소에 대응하는 상기 제1 배선층의 소정 위치에 기판 상측에서부터 레이저 빔을 조사하여 상기 제1 배선층을 절단하는 공정을 포함하는 것을 특징으로 하는 평면 표시 장치의 제조 방법.

청구항 15

제13항에 있어서,

상기 어레이 기판의 완성 후에, 상기 어레이 기판의 상기 화소 전극과 대향 기판의 대향 전극을 액정층을 끼워서 대향 배치시켜서 양 기판을 밀봉하는 공정;및

상기 어레이 기판 완성 전에 수복(修復)할 수 없던 상기 보조 용량 전극과 상기 보조 용량 급전선과의 단락 개소에 대응하는 상기 제1 배선층의 소정 위치에 상기 어레이 기판의 이면에서부터 레이저 빔을 조사하여 상기 제1 배선층을 절단하는 공정을 포함하는 것을 특징으로 하는 평면 표시 장치의 제조 방법.

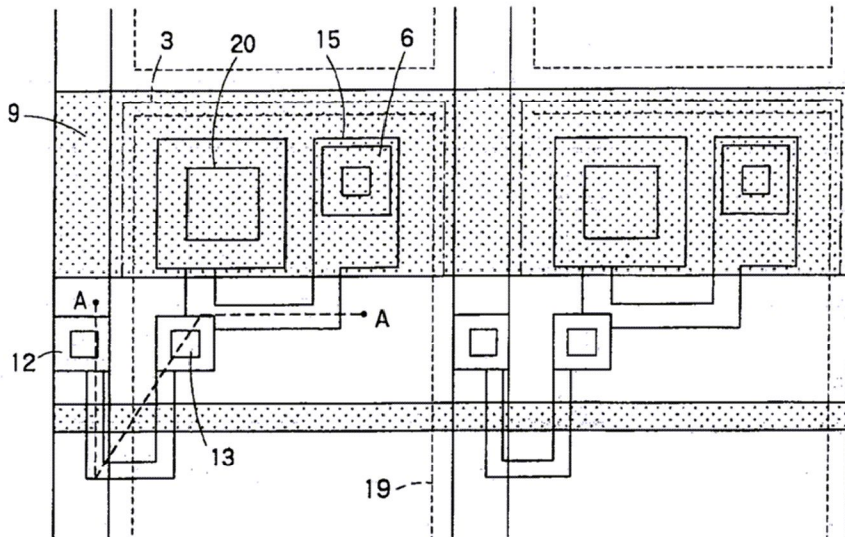
청구항 16

제13항에 있어서,

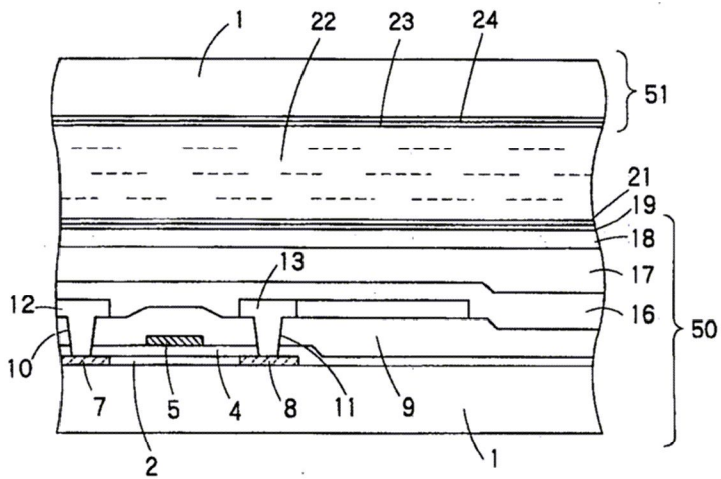
상기 제3 절연막은 유기 절연막 또는 컬러 필터층인 것을 특징으로 하는 평면 표시 장치의 제조방법.

도면

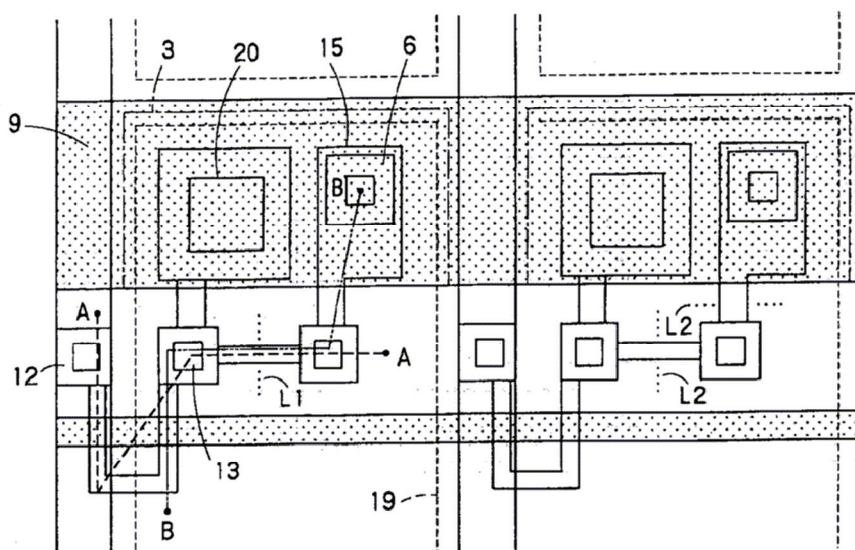
도면1



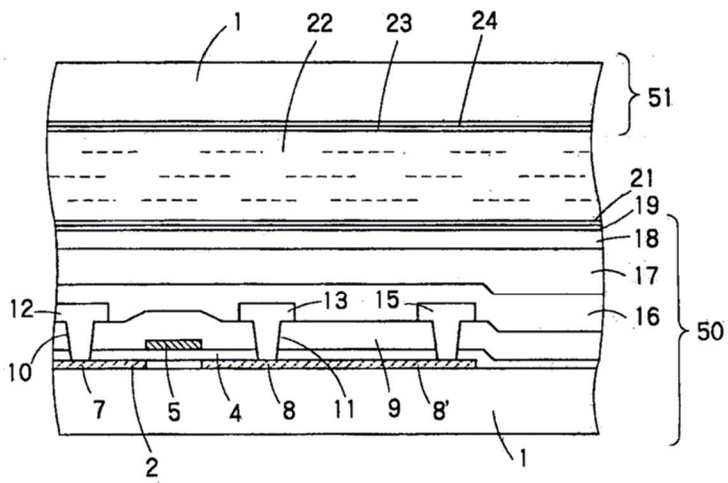
도면2



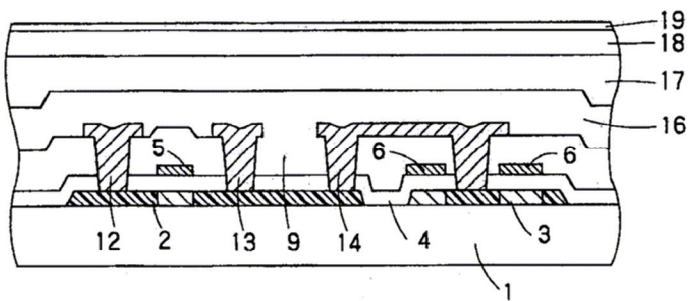
도면3



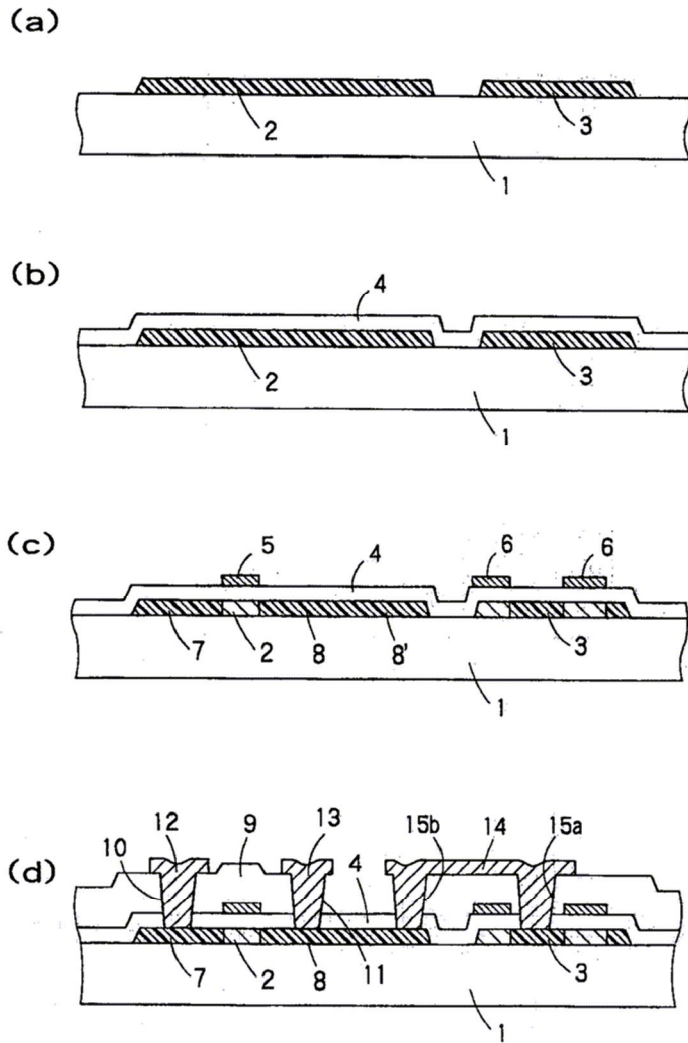
도면4



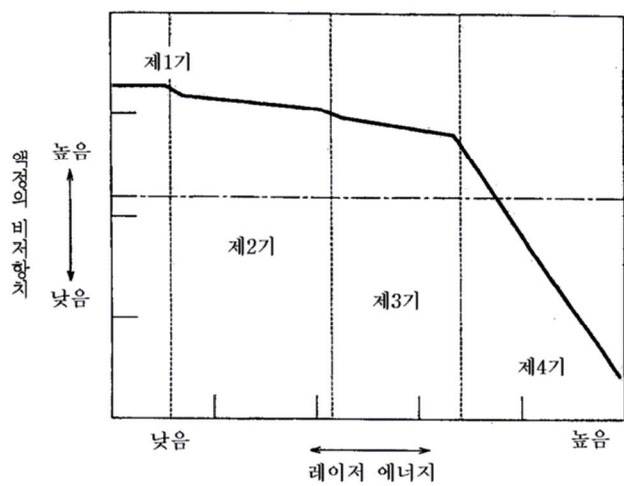
도면5



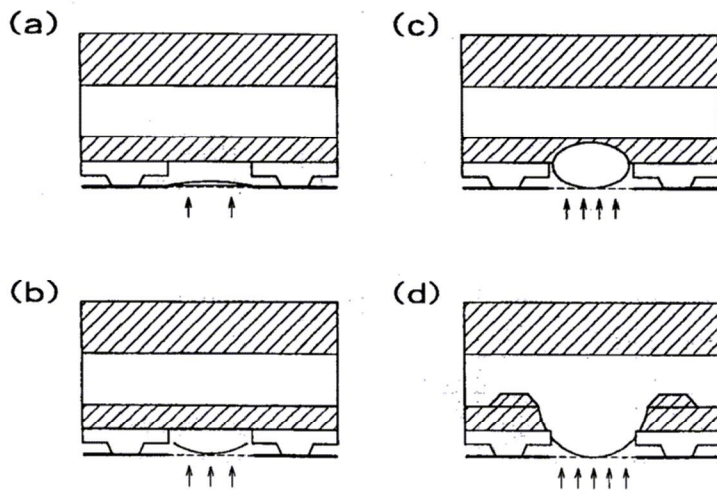
도면6



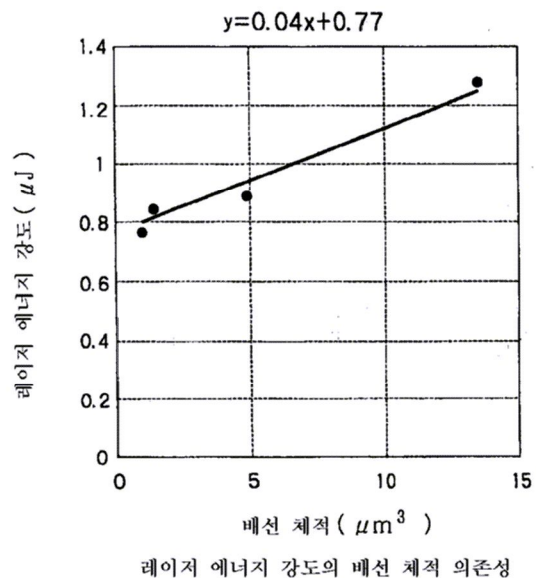
도면7



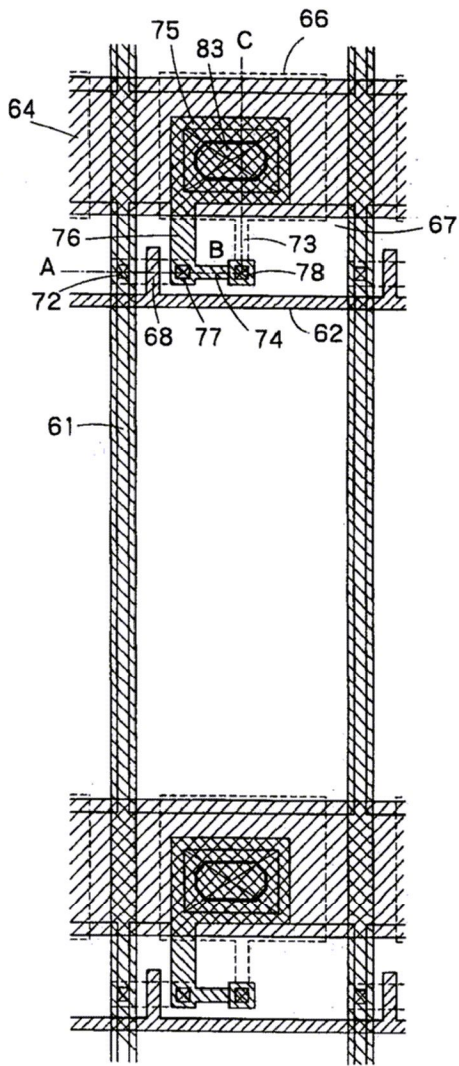
도면8



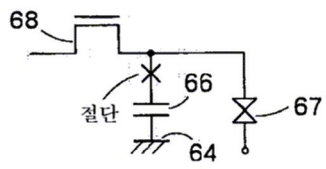
도면9



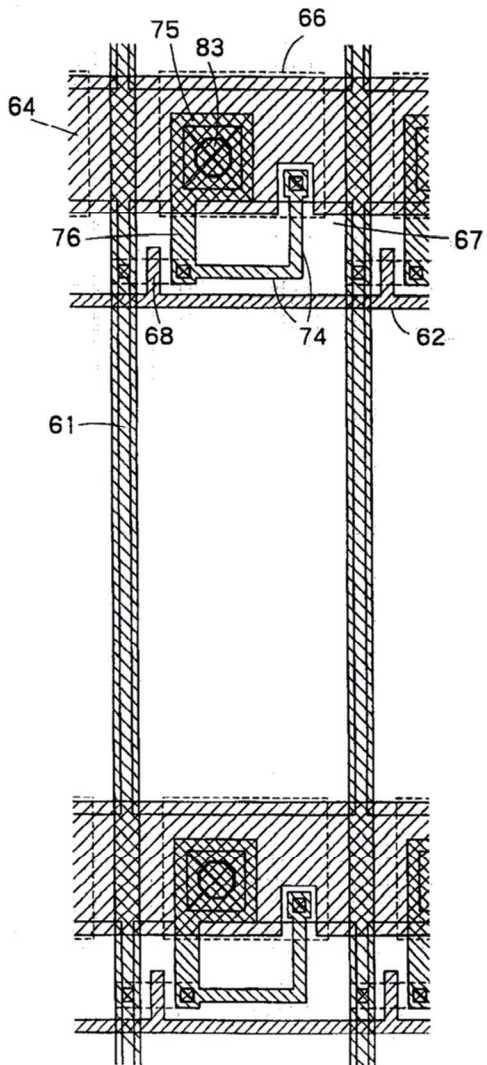
도면10



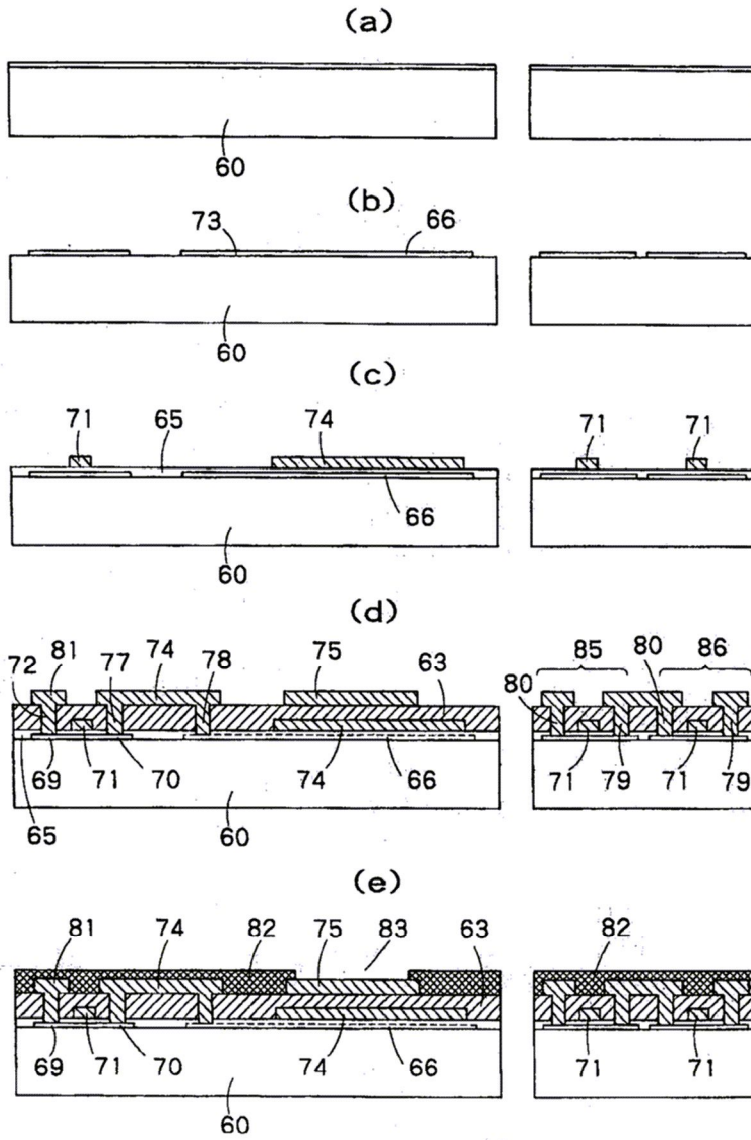
도면 13



도면 14



도면 15



专利名称(译)	平板显示装置及其制造方法		
公开(公告)号	KR1020010039914A	公开(公告)日	2001-05-15
申请号	KR1020000056009	申请日	2000-09-23
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	Sikki东芝股份有限公司		
当前申请(专利权)人(译)	Sikki东芝股份有限公司		
[标]发明人	NAKAMURA TAKAFUMI 나카무라다카후미 HANAZAWA YASUYUKI 하나자와야스유키		
发明人	나카무라다카후미 하나자와야스유키		
IPC分类号	G02F1/1368 H01L27/12 G02F1/1362 G09F9/30 G02F1/13 H01L29/786 H01L27/13 G02F1/136 H01L21/70 G09F H01L21/77 G02F H01L		
CPC分类号	G02F1/136259 G02F1/136286 G02F1/136213 H01L27/13 H01L27/1214 H01L27/12 H01L27/124 H01L27/1255		
代理人(译)	CHANG, SOO KIL		
优先权	1999271173 1999-09-24 JP 2000281164 2000-09-18 JP		
其他公开文献	KR100498181B1		
外部链接	Espacenet		

摘要(译)

本发明提供一种平面显示装置的制造方法，用于真实地修复导致显示像素缺陷的开关元件（TFT）。本发明的平板显示器是上侧和漏电极中的源电极，层间绝缘膜形成在其形成的上侧，栅极绝缘层形成在上侧和栅电极上。辅助电容馈电器形成在铜层的上侧，在铜层中形成玻璃基板上的半导体层并辅助电容电极。激光照射在像素电极和辅助电容电极之间的导线部分中，并且导线部分的电阻增加。因此，像素电极不受辅助电容馈线的电压的影响。可以降低显示像素缺陷的产生频率，并且可以提高制造产量。液晶显示器，栅极绝缘层，薄膜晶体管，光刻，多晶硅。

