



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년09월12일
(11) 등록번호 10-1307950
(24) 등록일자 2013년09월06일

(51) 국제특허분류(Int. Cl.)

G02F 1/133 (2006.01) G09G 3/36 (2006.01)

(21) 출원번호 10-2006-0120004

(22) 출원일자 2006년11월30일

심사청구일자 2011년11월24일

(65) 공개번호 10-2008-0049445

(43) 공개일자 2008년06월04일

(56) 선행기술조사문헌

KR1020050020265 A*

KR1020060037515 A*

KR100349207 B1

JP05265045 A

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

김태만

부산 중구 보수동3가 68-9번지 32/4

김홍재

경기도 고양시 일산동구 강촌로 146, 1단지 삼부

아파트 101동 1604호 (백석동, 백송마을)

(74) 대리인

특허법인로알

전체 청구항 수 : 총 4 항

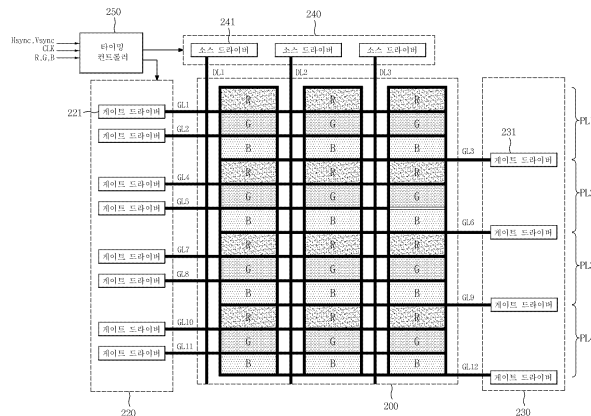
심사관 : 김홍섭

(54) 발명의 명칭 액정 표시 장치 및 그의 구동 방법

(57) 요약

좌우 양측에 배치된 게이트 구동부의 출력 편차에 의해 유발되는 휘도 및 색감 차이를 구조적으로 보상하여 화질을 개선할 수 있는 액정 표시 장치 및 그의 구동 방법이 제공된다. 액정 표시 장치는 복수의 화소로 이루어지고, 각 화소는 수직 방향으로 배열된 컬러 픽셀 그룹으로 구성되며, 서로 교차되는 제1 및 제2 게이트 라인군과 복수의 데이터 라인이 형성되어 있는 액정 패널과, 액정 패널의 일측에 배치되며 색의 시인성이 높은 종류의 컬러 픽셀과 접속된 제1 게이트 라인군을 구동하는 제1 게이트 구동부와, 액정 패널의 반대측에 배치되며 시인성이 낮은 종류의 컬러 픽셀과 접속된 제2 게이트 라인군을 구동하는 제2 게이트 구동부와, 복수의 데이터 라인을 구동하는 데이터 구동부와, 상기 데이터 구동부 및 게이트 구동부의 구동 타이밍을 제어하는 타이밍 컨트롤러를 포함한다.

대표도



특허청구의 범위

청구항 1

복수의 화소로 이루어지고, 상기 화소는 수직 방향으로 배열된 컬러 픽셀 그룹으로 구성되며, 수평 방향의 제1 및 제2 게이트 라인군과 상기 제1 및 제2 게이트 라인군에 교차되는 복수의 데이터 라인이 형성되어 있는 액정 패널;

상기 액정 패널의 일측에 배치되며, 상기 컬러 픽셀 그룹 중 색의 시인성이 높은 종류의 컬러 픽셀과 접속된 제1 게이트 라인군을 구동하는 제1 게이트 구동부;

상기 액정 패널의 반대측에 배치되며, 상기 컬러 픽셀 그룹 중 시인성이 낮은 종류의 컬러 픽셀과 접속된 제2 게이트 라인군을 구동하는 제2 게이트 구동부;

상기 복수의 데이터 라인을 구동하는 데이터 구동부; 및

상기 데이터 구동부 및 게이트 구동부의 구동 타이밍을 제어하는 타이밍 컨트롤러

를 포함하고, 상기 시인성이 낮은 종류의 컬러 픽셀은,

청색 컬러 픽셀이고, 상기 시인성이 높은 종류의 컬러 픽셀은,

적색, 녹색 컬러 픽셀인 것을 특징으로 하는 액정 표시 장치.

청구항 2

제1항에 있어서,

상기 제1 및 제2 게이트 구동부는,

상기 액정 패널에 실장되는 게이트 인 패널(GIP: Gate In Panel) 타입인 것을 특징으로 하는 액정 표시 장치.

청구항 3

청구항 3은(는) 설정등록료 납부시 포기되었습니다.

상기 컬러 픽셀 그룹은,

적색, 녹색, 청색 컬러 픽셀로 이루어진 것을 특징으로 하는 액정 표시 장치.

청구항 4

삭제

청구항 5

삭제

청구항 6

복수의 화소로 이루어지며, 수직으로 배열된 컬러 픽셀 그룹이 하나의 화소를 이루는 액정 패널로 화소 데이터와 구동 타이밍을 제어하기 위한 게이트 제어 신호 및 데이터 제어 신호가 공급되는 단계;

상기 게이트 제어 신호에 응답하여 액정 패널의 일측으로부터 상기 컬러 픽셀 그룹 중 색의 시인성이 높은 종류의 컬러 픽셀과 접속된 제1 게이트 라인군으로 제1 스캔 신호가 공급되는 단계;

상기 게이트 제어 신호에 응답하여 액정 패널의 반대측으로부터 상기 컬러 픽셀 그룹 중 시인성이 낮은 종류의 컬러 픽셀과 접속된 제2 게이트 라인군으로 제2 스캔 신호가 공급되는 단계;

상기 데이터 제어 신호에 응답하여 상기 액정 패널의 데이터 라인들로 상기 화소 데이터에 대응하는 데이터 전압이 공급되는 단계; 및

상기 제1 및 제2 스캔 신호와 상기 데이터 전압에 따라 상기 액정 패널의 각 화소에 화상이 표시되는 단계

를 포함하고, 상기 시인성이 낮은 종류의 컬러 픽셀은,
청색 컬러 픽셀이고, 상기 시인성이 높은 종류의 컬러 픽셀은,
적색, 녹색 컬러 픽셀인 것을 특징으로 하는 액정 표시 장치의 구동 방법.

청구항 7

제6항에 있어서,
상기 제1 및 제2 스캔 신호는,
수직 방향을 따라 순차적으로 쉬프트되는 클럭 신호인 것을 특징으로 하는 액정 표시 장치의 구동 방법.

청구항 8

청구항 8은(는) 설정등록료 납부시 포기되었습니다.
제6항에 있어서,
상기 컬러 픽셀 그룹은,
적색, 녹색, 청색 컬러 픽셀로 이루어진 것을 특징으로 하는 액정 표시 장치의 구동 방법.

청구항 9

삭제

청구항 10

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0010] 본 발명은 액정 표시 장치 및 그의 구동 방법에 관한 것으로, 더욱 상세하게는 수직 방향으로 배열된 컬러 픽셀들이 하나의 화소를 이루는 액정 표시 장치 및 그의 구동 방법에 관한 것이다.
- [0011] 액정 표시 장치는 투명 절연 기판인 상, 하부 기판 사이에 이방성 유전율을 갖는 액정층을 형성한 후, 액정층에 형성되는 전계의 세기를 조정하여 액정 물질의 분자 배열을 변경시키고, 이를 통하여 컬러 필터 기판에 투과되는 빛의 양을 조절함으로써 원하는 화상을 표현하는 표시 장치이다.
- [0012] 액정 표시 장치로는 박막 트랜지스터(TFT: Thin Film Transistor)를 스위칭 소자로 이용하는 박막 트랜지스터 액정 표시 장치(TFT LCD)가 주로 사용되고 있다.
- [0013] 도 1은 종래 기술에 따른 액정 표시 장치를 간략하게 나타낸 구성도이다.
- [0014] 도 1을 참조하면, 종래의 액정 표시 장치는 액정 패널(100), 게이트 드라이버(121, 131)로 이루어져 액정 패널(100)의 게이트 라인들(GL1, GL2, GL3, ...)을 구동하는 제1 및 제2 게이트 구동부(120, 130), 소스 드라이버(141)로 이루어져 액정 패널(100)의 데이터 라인들(DL1, DL2, DL3, ...)을 구동하는 데이터 구동부(140), 제1 및 제2 게이트 구동부(120, 130)와 데이터 구동부(140)의 구동 타이밍을 제어하는 타이밍 컨트롤러(150)를 구비한다.
- [0015] 액정 패널(100)에는 행(row)을 이루는 게이트 라인들(GL1, GL2, GL3, ...)과, 열(column)을 이루며 게이트 라인들(GL1, GL2, GL3, ...)과 교차되는 데이터 라인들(DL1, DL2, DL3, ...)이 매트릭스 타입으로 배열된다.
- [0016] 하나의 화소는 데이터 라인(DL1, DL2, DL3, ...)을 따라 수직 방향으로 배열되고, 서로 교차되는 게이트 라인(GL1, GL2, GL3, ...)과 데이터 라인(DL1, DL2, DL3, ...)에 의해 영역이 구분되는 적색, 녹색, 청색의 컬러 픽

셀(R, G, B)로 이루어진다.

- [0017] 그리고, 수평 방향으로 인접하는 복수의 화소들이 하나의 픽셀 라인(PL1, PL2, PL3, ...)을 이루며, 이러한 픽셀 라인들(PL1, PL2, PL3, ...)이 모여 하나의 프레임(화면)을 구성하게 된다.
- [0018] 게이트 라인(GL1, GL2, GL3, ...)에 순차적으로 스캔 신호가 인가되면, 스캔 신호에 응답하여 데이터 라인(DL1, DL2, DL3, ...)에 데이터 전압이 인가되면서, 액정 패널(100) 상에 하나의 프레임이 디스플레이 된다.
- [0019] 이러한 구조의 액정 표시 장치는 하나의 화소를 이루는 적색, 녹색, 청색의 컬러 픽셀이 게이트 라인을 따라 수평 방향으로 형성되는 스트라이프 구조에 비하여, 데이터 라인의 수가 1/3로 감소되어 구조가 간략해지는 장점이 있다.
- [0020] 데이터 라인의 수가 1/3로 감소되면, 게이트 라인의 수를 3배로 늘려야 한다.
- [0021] 그러므로, 도 1에서와 같이, 수평 방향의 스트라이프 구조보다 3배 많은 게이트 라인(GL1, GL2, GL3, ...)이 액정 패널(100)의 좌우에 배치된 제1 및 제2 게이트 구동부(120, 130)와 지그재그로 번갈아 연결되는 인터레이싱(Interlacing) 구조가 채용되는 것이 일반적이다.
- [0022] 그런데, 이러한 구조에 따르면, 제1 및 제2 게이트 구동부(120, 130)가 특정한 종류의 컬러 픽셀과만 연결되면서 컬러 픽셀들과 게이트 라인(GL1, GL2, GL3, ...)과의 접속 구조에 기인하여 충전 특성 등이 달라진다.
- [0023] 즉, 제1 게이트 구동부(120)와 제2 게이트 구동부(130)의 출력 편차가 발생할 때 픽셀 라인들(PL1, PL2, PL3, ...)의 휘도 차이로 인해 라인 덤(Line Dim)이 발생한다.
- [0024] 특히, 녹색의 경우 시인성이 높아 녹색 컬러 픽셀(G)이 좌우측의 제1 및 제2 게이트 구동부(120, 130) 중 어느 일측과만 연결되어 있어, 좌우측에서 나타나는 출력 편차를 보상하지 못하는 구조인 경우, 특정 패턴에서는 적색, 녹색, 청색 컬러의 균형이 깨져 색감이 다르게 나타나 화질 불량이 심화되는 문제점이 있다.
- [0025] 예를 들어, 도 1의 한 화소에서 픽셀 라인(PL1, PL2, PL3, ...) 단위로 그레이 패턴과 블랙 패턴을 차례로 디스플레이할 경우, 그레이 패턴이 표시되는 1번째 픽셀 라인(PL1)과 세 번째 픽셀 라인(PL3)의 적색, 청색 컬러 픽셀(R, B)은 액정 패널(100)의 좌측에 배치된 제1 게이트 구동부(120)에만 연결되고, 녹색 컬러 픽셀(G)에는 반대측의 제2 게이트 구동부(130)만 연결된다.
- [0026] 그리고, 좌측의 제1 게이트 구동부(120)를 구성하는 게이트 드라이버(121)와, 우측의 제2 게이트 구동부(130)를 구성하는 게이트 드라이버(131)가 어느 정도의 출력 편차를 갖는다.
- [0027] 이러한 경우, 그레이 패턴을 표시하는 1번째, 3번째 픽셀 라인(PL1, PL3)에서 적색, 청색 컬러 픽셀(R, B)은 모두 제1 게이트 구동부(120)에 연결되고, 녹색 컬러 픽셀(G)은 모두 제2 게이트 구동부(130)에 연결되도록 구성되어 있어, 그리니쉬(Greenish) 등의 화질 불량이 발생하게 된다.

발명이 이루고자 하는 기술적 과제

- [0028] 따라서, 본 발명이 이루고자 하는 기술적 과제는 좌우 양측에 배치된 게이트 구동부의 출력 편차에 의해 유발되는 휘도 및 색감 차이를 구조적으로 보상함으로써, 라인 덤이나 그리니쉬 등의 화질 불량을 효과적으로 개선할 수 있는 액정 표시 장치 및 그의 구동 방법을 제공하는 것이다.
- [0029] 본 발명이 이루고자 하는 다른 기술적 과제는 게이트 구동부의 설계 공간을 확보하여 출력 품질을 향상시킬 수 있는 액정 표시 장치 및 그의 구동 방법을 제공하는 것이다.
- [0030] 본 발명이 이루고자 하는 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 명확하게 이해될 수 있을 것이다.

발명의 구성 및 작용

- [0031] 상기 기술적 과제를 달성하기 위한 본 발명에 따른 액정 표시 장치는 복수의 화소로 이루어지고, 상기 화소는 수직 방향으로 배열된 컬러 픽셀 그룹으로 구성되며, 수평 방향의 제1 및 제2 게이트 라인군과 상기 제1 및 제2 게이트 라인군에 교차되는 복수의 데이터 라인이 형성되어 있는 액정 패널과, 상기 액정 패널의 일측에 배치되

며, 상기 컬러 픽셀 그룹 중 색의 시인성이 높은 종류의 컬러 픽셀과 접속된 제1 게이트 라인군을 구동하는 제1 게이트 구동부와, 상기 액정 패널의 반대측에 배치되며, 상기 컬러 픽셀 그룹 중 시인성이 낮은 종류의 컬러 픽셀과 접속된 제2 게이트 라인군을 구동하는 제2 게이트 구동부와, 상기 복수의 데이터 라인을 구동하는 데이터 구동부와, 상기 데이터 구동부 및 게이트 구동부의 구동 타이밍을 제어하는 타이밍 컨트롤러를 포함한다.

[0032] 본 발명에 따른 액정 표시 장치의 구동 방법은 복수의 화소로 이루어지며, 수직으로 배열된 컬러 픽셀 그룹이 하나의 화소를 이루는 액정 패널로 화소 데이터와 구동 타이밍을 제어하기 위한 게이트 제어 신호 및 데이터 제어 신호가 공급되는 단계와, 상기 게이트 제어 신호에 응답하여 액정 패널의 일측으로부터 상기 컬러 픽셀 그룹 중 색의 시인성이 높은 종류의 컬러 픽셀과 접속된 제1 게이트 라인군으로 제1 스캔 신호가 공급되는 단계와, 상기 게이트 제어 신호에 응답하여 액정 패널의 반대측으로부터 상기 컬러 픽셀 그룹 중 시인성이 낮은 종류의 컬러 픽셀과 접속된 제2 게이트 라인군으로 제2 스캔 신호가 공급되는 단계와, 상기 데이터 제어 신호에 응답하여 상기 액정 패널의 데이터 라인들로 상기 화소 데이터에 대응하는 데이터 전압이 공급되는 단계와, 상기 제1 및 제2 스캔 신호와 상기 데이터 전압에 따라 상기 액정 패널의 각 화소에 화상이 표시되는 단계를 포함한다.

[0033] 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다. 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

[0034] 이하, 본 발명의 일 실시예에 따른 액정 표시 장치 및 그의 구동 방법에 대하여 첨부된 도면들을 참조하여 상세히 설명한다.

[0035] 도 2는 본 발명의 일 실시예에 따른 액정 표시 장치의 구성도이다.

[0036] 도 2를 참조하면, 본 발명의 일 실시예에 따른 액정 표시 장치는 액정 패널(200), 제1 게이트 구동부(220), 제2 게이트 구동부(230), 데이터 구동부(240), 타이밍 컨트롤러(250) 등을 포함한다.

[0037] 액정 패널(200)은 서로 마주보는 두 장의 투명 절연 기판과 그 사이에 형성된 액정층을 가지며, 컬러 픽셀 그룹을 갖는 복수의 화소들로 이루어진다. 수직 방향으로 배열된 적색, 녹색, 청색 컬러 픽셀(R, G, B)이 하나의 컬러 픽셀 그룹을 이루며, 하나의 컬러 픽셀 그룹이 하나의 화소를 구성한다.

[0038] 하부의 투명 절연 기판 상에는 수평 방향의 게이트 라인들(GL1, GL2, GL3, ...)과 수직 방향의 데이터 라인들(DL1, DL2, DL3, ...)이 교차 배열되면서 각 컬러 픽셀(R, G, B)을 정의하며, 게이트 라인들(GL1, GL2, GL3, ...)과 데이터 라인들(DL1, DL2, DL3, ...)의 교차부에는 스위칭 동작을 통해 컬러 픽셀(R, G, B)을 구동하기 위한 박막 트랜지스터가 각각 형성된다.

[0039] 하나의 화소를 이루는 적색, 녹색, 청색 컬러 픽셀(R, G, B)은 데이터 라인(DL1, DL2, DL3, ...)을 따라 수직 방향으로 형성되어 수직 방향의 스트라이프 구조를 이룬다.

[0040] 이러한 구조는 수평 방향으로 배열된 적색, 녹색, 청색의 컬러 픽셀이 하나의 화소를 이루는 수평 방향의 스트라이프 구조에 비하여, 필요한 데이터 라인(DL1, DL2, DL3, ...)의 개수가 1/3 수준으로 감소되는 반면, 게이트 라인(GL1, GL2, GL3, ...)의 개수가 3배로 증가한다.

[0041] 그러므로, 제1 및 제2 게이트 구동부(220, 230)를 액정 패널(200) 상에 내장하여 구동 회로를 간소화하는 게이트 인 패널(GIP: Gate In Panel) 구조를 채용하는 것이 바람직하다.

[0042] 여기서, 액정 패널(200) 상의 게이트 라인(GL1, GL2, GL3, ...)은 일측의 제1 게이트 구동부(220)에 접속되는 제1 게이트 라인군과, 반대측의 제2 게이트 구동부(230)에 접속되는 제2 게이트 라인군으로 분류될 수 있다.

[0043] 하나의 게이트 드라이버(221, 231)는 복수의 게이트 라인(GL1, GL2, GL3, ...)을 구동하게 되나, 편의상 이하에서는, 하나의 게이트 드라이버(221, 231)가 하나의 게이트 라인(GL1, GL2, GL3, ...)과 일대일로 접속되어 하나의 컬러 픽셀(R, G, B)을 구동하는 것으로 가정한다.

[0044] 도 2의 경우, 제1 게이트 라인군으로는 1번째, 2번째, 4번째, 5번째, 7번째, 8번째 게이트 라인(GL1, GL2, GL4, GL5, GL7, GL8) 등이, 제2 게이트 라인군으로는 3번째, 6번째, 9번째, 12번째 게이트 라인(GL3, GL6, GL9, GL12)등이 각각 형성된다.

[0045] 도시되지는 않았으나, 데이터 라인(DL1, DL2, DL3, ...)과 게이트 라인(GL1, GL2, GL3, ...)의 교차 부위에 배

치되는 박막 트랜지스터는 게이트 전극, 액티브층, 소스 전극 및 데이터 전극을 갖도록 형성된다.

[0046] 박막 트랜지스터는 게이트 라인(GL1, GL2, GL3, ...)로부터 인가되는 스캔 신호에 응답하여 데이터 라인(DL1, DL2, DL3, ...) 상의 데이터 전압을 각 컬러 픽셀(R, G, B)에 공급하게 된다. 이러한 동작을 위하여 박막 트랜지스터의 게이트 전극은 게이트 라인(GL1, GL2, GL3, ...)에 접속되고, 소스 전극은 데이터 라인(DL1, DL2, DL3, ...)에 접속되며, 드레인 전극은 컬러 픽셀(R, G, B)의 화소 전극에 접속되도록 구성된다.

[0047] 제1 게이트 구동부(220) 및 제2 게이트 구동부(230)는 액정 패널(200)의 좌우 양측에 따로 형성되어 제1 게이트 라인군과 제2 게이트 라인군을 각각 구동하게 된다.

[0048] 그리고, 타이밍 컨트롤러(250)의 제어 하에 액정 패널(200)의 게이트 라인(GL1, GL2, GL3, ...)에 순차적으로 스캔 신호가 공급되면서 스캔 신호에 따라 각 컬러 픽셀(R, G, B)에 형성된 박막 트랜지스터가 스위칭된다.

[0049] 이러한 제1 및 제2 게이트 구동부(220, 230)는 여러 개의 게이트 드라이버(221, 231)를 각각 포함하며, 게이트 드라이버(221, 231)는 스캔 신호를 순차적으로 발생하는 쉬프트 레지스터와, 스캔 신호의 전압을 컬러 픽셀(R, G, B)의 구동에 적합한 레벨로 쉬프트시키기 위한 레벨 쉬프터 등으로 구성된다.

[0050] 데이터 구동부(240)는 여러 개의 소스 드라이버(241)를 포함하며, 타이밍 컨트롤러(250)의 제어에 의해 박막 트랜지스터가 턴-온된 상태에서 액정 패널(200)의 데이터 라인(DL1, DL2, DL3, ...)으로 데이터 전압을 공급한다.

[0051] 보다 구체적으로 살펴보면, 데이터 구동부(240)를 구성하는 소스 드라이버(241)는 클럭(CLK)을 샘플링하기 위한 쉬프트 레지스터, 적색, 녹색, 청색의 화소 데이터를 일시 저장하기 위한 레지스터, 쉬프트 레지스터로부터 공급되는 클럭 신호에 응답하여 화소 데이터를 1 라인분씩 저장하고, 저장된 1라인분씩의 화소 데이터를 동시에 출력하기 위한 래치, 래치로부터의 디지털 데이터 값에 대응하여 정극성/부극성의 감마 전압을 선택하기 위한 디지털-아날로그 변환기, 정극성/부극성 감마 전압에 의해 변환된 데이터 전압이 공급되는 데이터 라인(DL1, DL2, DL3, ...)을 선택하기 위한 멀티 플렉서, 멀티 플렉서와 데이터 라인(DL1, DL2, DL3, ...) 사이에 접속된 출력 버퍼 등으로 구성된다.

[0052] 타이밍 컨트롤러(250)는 외부에서 입력되는 적색, 녹색, 청색의 화소 데이터를 재정렬하여 데이터 구동부(240)로 전송하고, 게이트 제어 신호 및 데이터 제어 신호를 생성하여 제1 및 제2 게이트 구동부(220, 230)와 데이터 구동부(240)의 구동 타이밍을 제어한다.

[0053] 타이밍 컨트롤러(250)에 의해 재정렬된 적색, 녹색, 청색의 화소 데이터는 타이밍 컨트롤러(250)의 내부에 형성된 라인 메모리(미도시)에 적색, 녹색, 청색 데이터 별로 저장된다. 각각의 라인 메모리(미도시)에 저장된 각각의 적색, 녹색, 청색 데이터는 데이터 구동부(240)로 입력된다.

[0054] 또한, 타이밍 컨트롤러(250)는 수직/수평 동기신호(Vsync, Hsync)와 클럭(CLK)을 이용하여 제1 및 제2 게이트 구동부(220, 230)를 제어하기 위한 게이트 제어 신호와 데이터 구동부(240)를 제어하기 위한 데이터 제어 신호를 발생한다.

[0055] 게이트 제어 신호로는 게이트 스타트 펄스(GSP: Gate Start Pulse), 게이트 쉬프트 클럭(GSC: Gate Shift Clock), 게이트 출력 인에이블(GOE: Gate Output Enable) 신호 등이 포함된다.

[0056] 그리고, 데이터 제어 신호로는 소스 스타트 펄스(SSP: Source Start Pulse), 소스 쉬프트 클럭(SSC: Source Shift Clock), 소스 출력 인에이블(SOE: Source Output Enable), 극성 신호(POL: Polarity) 등이 포함된다.

[0057] 복수의 화소들 중 수평 방향으로 인접하는 화소들은 하나의 픽셀 라인(PL1, PL2, PL3, ...)을 이루게 된다.

[0058] 각 화소의 컬러 픽셀 그룹과 제1 및 제2 게이트 구동부(220, 230)의 구체적인 접속 구조를 살펴보면 다음과 같다.

[0059] 각 픽셀 라인(PL1, PL2, PL3, ...)의 컬러 픽셀 그룹 중 색의 시인성이 높은 종류의 컬러 픽셀은 제1 게이트 라인군(GL1, GL2, GL4, GL5, ...)과 접속되며, 액정 패널(200)의 일측에 배치된 제1 게이트 구동부(220)에 의해 구동된다.

[0060] 반면, 컬러 픽셀 그룹 중 색이 시인성이 낮은 종류의 컬러 픽셀은 제2 게이트 라인군(GL3, GL6, GL9, ...)에 접속되어 액정 패널(200)의 반대측에 배치된 제2 게이트 구동부(230)에 의해 구동된다.

[0061] 인간의 시각각에 따른 색의 시인성은 색상별로 다르므로, 각 컬러 픽셀(R, G, B)에서 동일한 정도로 그레이 레벨(Gray Level)이 변화하는 경우에도, 사람이 화상을 보고 인식하는 정도(눈의 민감도)는 색상별로 달라지게 된

다. 시인성은 사람의 눈으로 화상을 보고 인식하는 정도로, 크기, 형태, 거리 등이 같은 조건에서 화상이 잘 보이면 시인성이 높고, 잘 보이지 않을 때는 시인성이 낮다.

[0062] 청색의 시인성은 적색, 녹색에 비해 낮으므로, 그레이 레벨 변화에 대한 눈의 민감도가 낮아 사람이 그 변화에 대해 비교적 둔감하다. 예를 들어, 녹색의 그레이 레벨이 1~2만큼 변화할 때, 사람이 그 변화를 인식할 수 있다면, 적색은 4~5만큼, 청색은 12~15만큼 변화하는 경우에 관찰자가 동일한 정도의 변화를 인식할 수 있다.

[0063] 따라서, 색의 시인성을 고려하여 시인성이 높은 적색, 녹색 컬러 픽셀(R, G)을 구동하는 회로를 같은 쪽에 배치하고, 시인성이 낮은 청색 컬러 픽셀(B)을 구동하는 회로를 다른 쪽에 배치한다.

[0064] 즉, 좌측의 제1 게이트 구동부(220)가 적색, 녹색 컬러 픽셀(R, G)을 구동하고, 우측의 제2 게이트 구동부(230)가 청색 컬러 픽셀(B)을 구동함으로써, 좌, 우의 게이트 드라이버(221, 231)에서 출력 편차가 발생하더라도 이를 보상하여 픽셀 라인들(PL1, PL2, PL3, ...) 간의 휘도 차를 개선하는 것이다.

[0065] 이와 같이, 제1 및 제2 게이트 구동부(220, 230)를 좌우 양측에 나누어 배치함으로써 설계 공간을 확보하고, 좌우의 제1 및 제2 게이트 구동부(220, 230)와 각 화소의 컬러 픽셀 그룹을 적절히 연결함으로써 라인 덤 등의 불량률을 개선하여 화질을 향상시킬 수 있다.

[0066] 도 3은 도 2의 접속 구조를 설명하기 위한 참조도이고, 도 4는 도 3을 구동하는 스캔 신호를 나타낸 파형도이다.

[0067] 도 3을 참조하면, 두 픽셀 라인(PL1, PL2)에서, 제1 게이트 구동부(220)를 구성하는 제1, 제2, 제4, 제5 게이트 드라이버(221_1, 221_2, 221_3, 221_4)가 적색, 녹색 컬러 픽셀(R, G)에 접속된 제1 게이트 라인군으로 제1 스캔 신호(SP1, SP2, SP4, SP5)를 공급한다.

[0068] 그리고, 제2 게이트 구동부(230)를 구성하는 제3, 제6 게이트 드라이버(231_3, 231_6)가 청색 컬러 픽셀(B)에 접속된 제2 게이트 라인군으로 제2 스캔 신호(SP3, SP6)를 공급한다.

[0069] 제1 내지 제6 스캔 신호(SP1 내지 SP6)는 도 4에 도시된 것처럼, 순차적으로 오버랩되어 쉬프트되면서 게이트 라인들을 차례로 구동한다.

[0070] 도 3은 좌, 우의 게이트 구동부(220, 230)에서 각 게이트 드라이버(221, 231)의 출력 및 리셋을 제어하기 위한 스타트 신호(Vstart)와 리셋 신호(Vreset)를 컬러 픽셀(R, G, B)과의 접속 구조에 맞게 설계한 경우를 예시하고 있다.

[0071] 각 게이트 드라이버(221, 231)의 첫번째 또는 마지막 출력 채널로부터 출력되는 스캔 신호가 이전단이나 다음단의 게이트 드라이버(221, 231)로 전송되어 스타트 신호(Vstart)나 리셋 신호(Vreset)의 기능을 하게 된다.

[0072] 그러나, 본 발명이 이에 한정되는 것은 아니며, 좌, 우의 게이트 구동부(220, 230)에서 게이트 드라이버(221, 231) 간에 스타트 신호(Vstart)나 리셋 신호(Vreset)의 전송 구조를 적절히 설계하여 구동 효율을 높일 수 있다.

[0073] 도 5는 본 발명의 일 실시예에 따른 액정 표시 장치의 구동 방법을 나타낸 흐름도로서, 도 2의 액정 표시 장치에 적용되는 구동 방법을 예시하고 있다.

[0074] 먼저, 100 단계에서, 타이밍 컨트롤러(250)가 적색, 녹색, 청색의 화소 데이터를 재정렬 처리하여 데이터 구동부(240)로 전송한다. 그리고, 액정 패널(200)의 구동 타이밍을 제어하기 위한 게이트 제어 신호 및 데이터 제어 신호를 생성하여 제1, 제2 게이트 구동부(220, 230)와 데이터 구동부(240)로 각각 공급한다.

[0075] 액정 패널(200)에는 복수의 화소가 매트릭스 형태로 배열되며, 각 화소는 수직 방향의 데이터 라인(DL1, DL2, DL3, ...)을 따라 배치된 컬러 픽셀 그룹, 즉, 적색, 녹색 청색 컬러 픽셀(R, G, B)로 구성된다. 각 컬러 픽셀(R, G, B)은 서로 교차하는 수평 방향의 게이트 라인(GL1, GL2, GL3, ...) 및 수직 방향의 데이터 라인(DL1, DL2, DL3, ...)에 의해 영역이 정의된다.

[0076] 다음으로, S110 단계에서, 액정 패널(200)의 일측에 배치된 제1 게이트 구동부(220)가 게이트 제어 신호에 응답하여 컬러 픽셀 그룹 중 색의 시인성이 높은 종류의 컬러 픽셀, 즉, 적색, 녹색 컬러 픽셀(R, G)과 접속된 제1 게이트 라인군으로 제1 스캔 신호를 공급한다.

[0077] 다음으로, S120 단계에서, 액정 패널(200)의 일측에 배치된 제2 게이트 구동부(230)가 게이트 제어 신호에 응답하여 컬러 픽셀 그룹 중 색의 시인성이 낮은 종류의 컬러 픽셀, 즉, 청색 컬러 픽셀(B)과 접속된 제2 게이트 라

인군으로 제2 스캔 신호를 공급한다.

[0078] 여기서, 제1 및 제2 스캔 신호는 게이트 라인(GL1, GL2, GL3, ...)이 차례로 배열된 수직 방향을 따라 순차적으로 쉬프트되는 클럭 신호이다. 특히, 제1 스캔 신호는 액정 패널(200)의 일측에 배치된 제1 게이트 구동부(220)으로부터 제1 게이트 라인군으로 공급되는 신호이고, 제2 스캔 신호는 액정 패널(200)의 반대측에 배치된 제2 게이트 구동부(230)로부터 제2 게이트 라인군으로 공급되는 신호이다.

[0079] 즉, 좌측의 제1 게이트 구동부(220)로부터 적색, 녹색 컬러 픽셀(R, G)로 제1 스캔 신호가 인가되고, 우측의 제2 게이트 구동부(230)로부터 청색 컬러 픽셀(B)로 제2 스캔 신호가 인가된다.

[0080] 다음으로, S130 단계에서, 데이터 구동부(240)가 타이밍 컨트롤러(250)로부터 공급된 데이터 제어 신호에 응답하여 수직 방향의 데이터 라인(DL1, DL2, DL3, ...)으로 적색, 녹색, 청색의 화소 데이터에 대응하는 데이터 전압을 공급한다.

[0081] 다음으로, S140 단계에서, 제1 및 제2 게이트 구동부(220, 230)로부터 게이트 라인(GL1, GL2, GL3, ...)에 공급되는 제1 및 제2 스캔 신호와, 데이터 라인(DL1, DL2, DL3, ...)에 공급되는 데이터 전압에 따라 액정 패널(200)의 각 화소에 화상이 표시된다.

[0082] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다.

[0083] 따라서, 이상에서 기술한 실시예들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이므로, 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 하며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

발명의 효과

[0084] 상기한 바와 같이 이루어진 본 발명에 따른 액정 표시 장치 및 그의 구동 방법은 좌우 양측에 배치된 게이트 구동부의 출력 편차에 의해 유발되는 휘도 및 색감 차이를 구조적으로 보상함으로써, 라인 덤이나 그리니쉬 등의 화질 불량을 효과적으로 개선할 수 있다.

[0085] 또한, 본 발명에 따른 액정 표시 장치 및 그의 구동 방법은 게이트 구동부의 설계 공간을 확보하여 출력 품질을 향상시킬 수 있다.

도면의 간단한 설명

[0001] 도 1은 종래 기술에 따른 액정 표시 장치의 구성도이다.

[0002] 도 2는 본 발명의 일 실시예에 따른 액정 표시 장치의 구성도이다.

[0003] 도 3은 도 2의 접속 구조를 설명하기 위한 참조도이다.

[0004] 도 4는 도 3을 구동하는 스캔 신호를 나타낸 파형도이다.

[0005] 도 5는 본 발명의 일 실시예에 따른 액정 표시 장치의 구동 방법을 나타낸 흐름도이다.

[0006] (도면의 주요부분에 대한 부호의 설명)

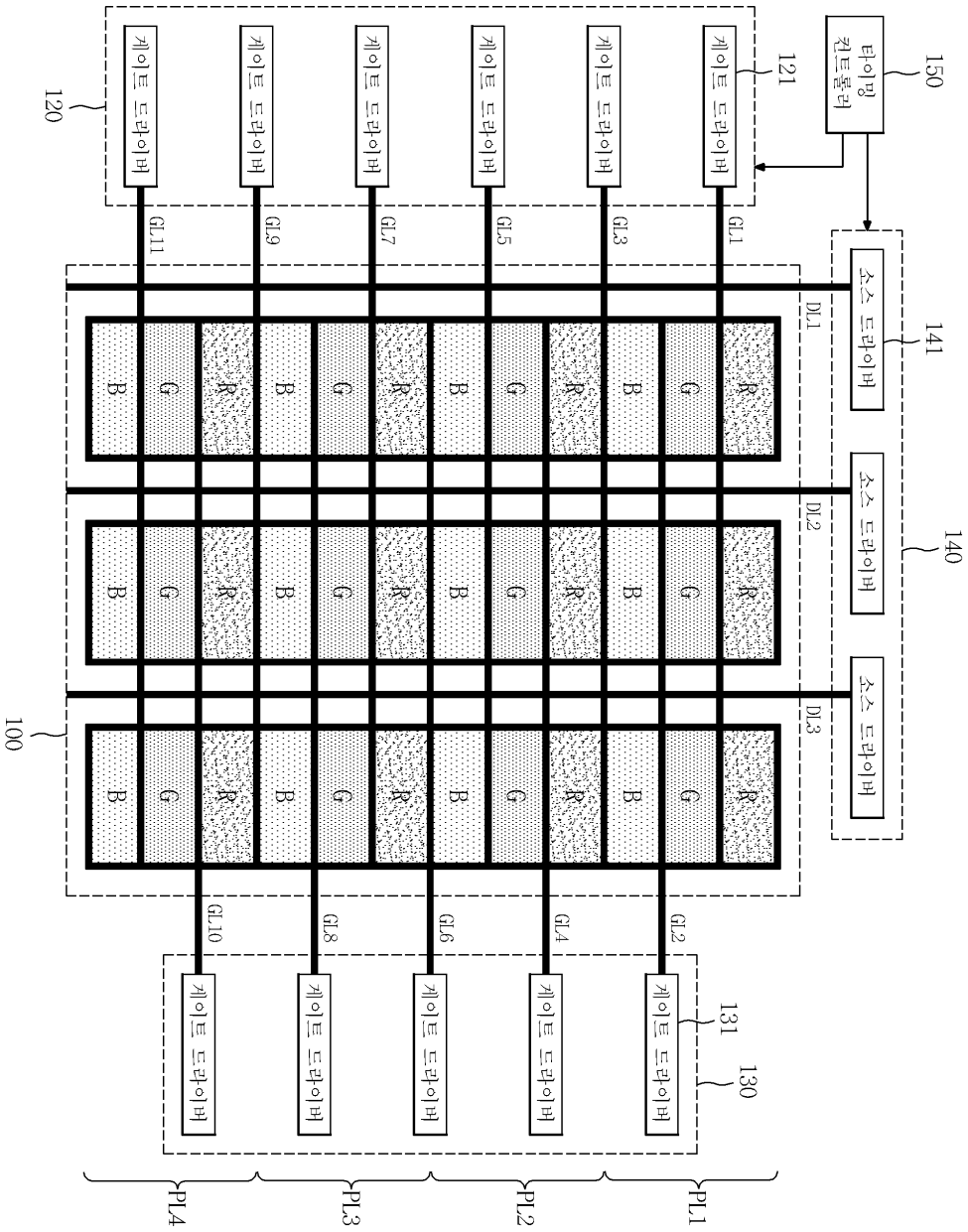
[0007] 200: 액정 패널 220: 제1 게이트 구동부

[0008] 230: 제2 게이트 구동부 240: 데이터 구동부

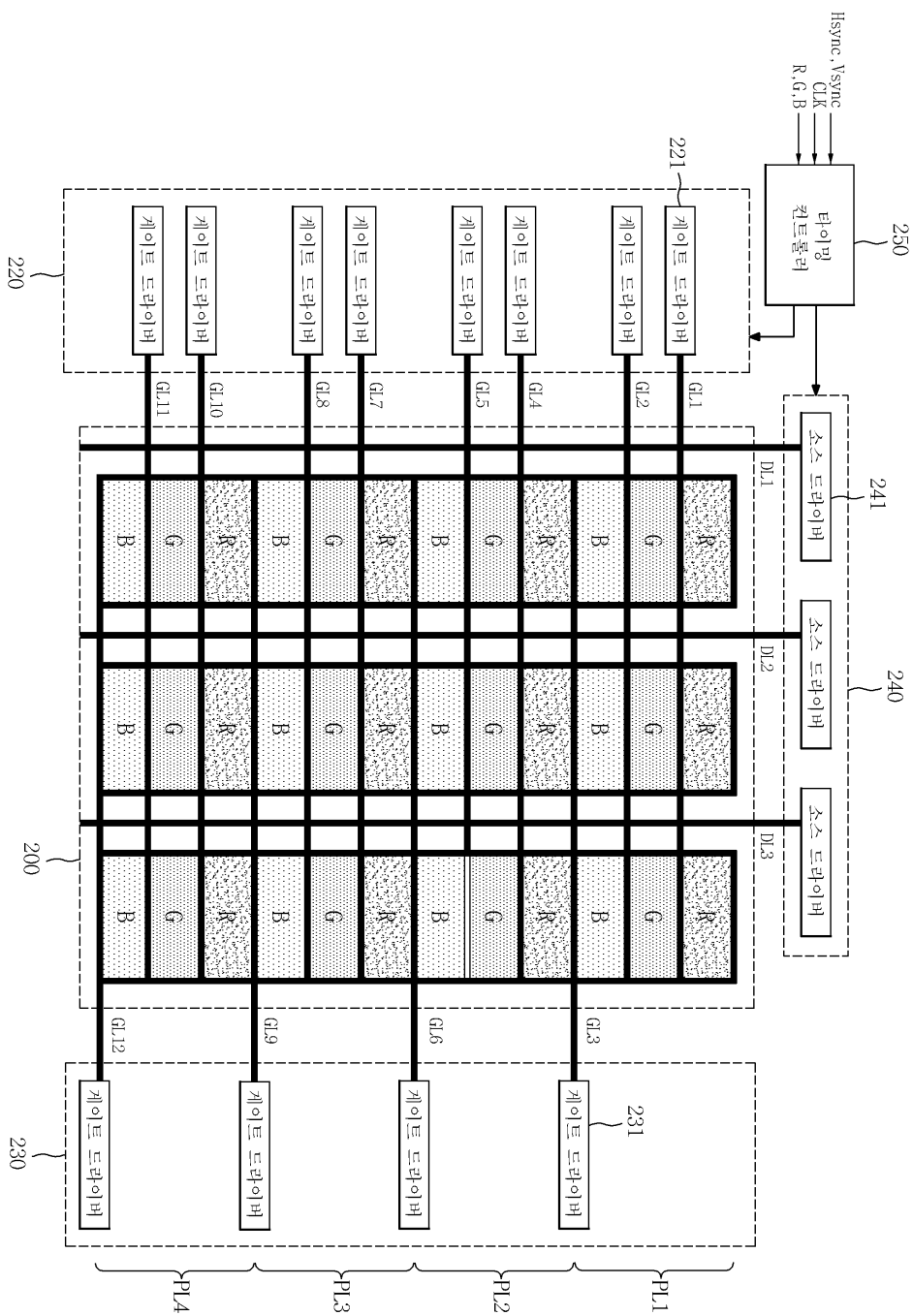
[0009] 250: 타이밍 컨트롤러

도면

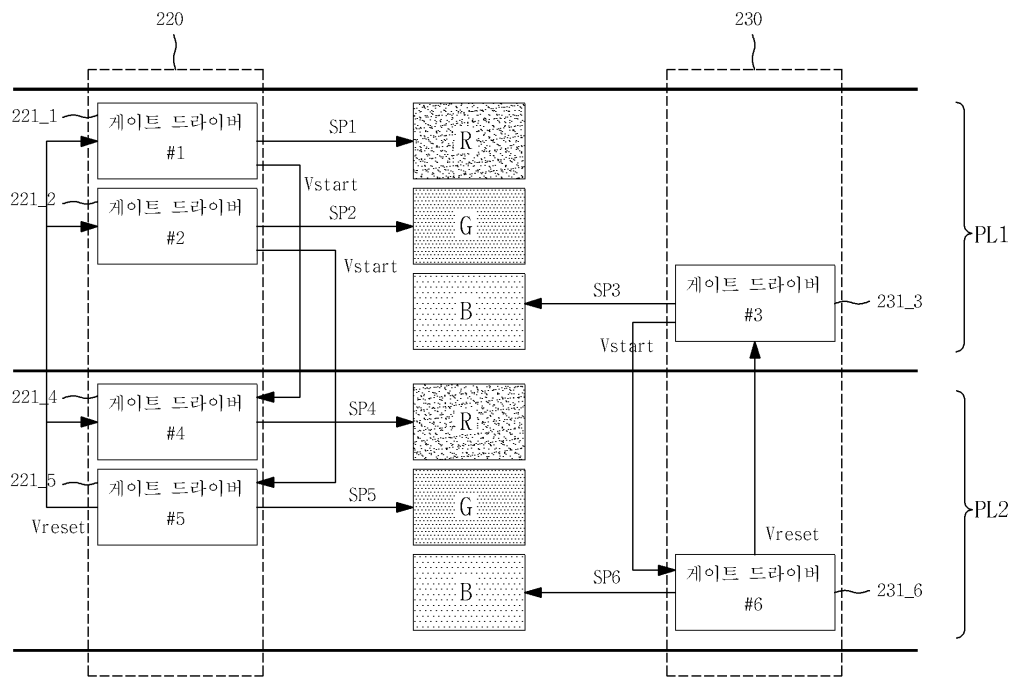
도면1



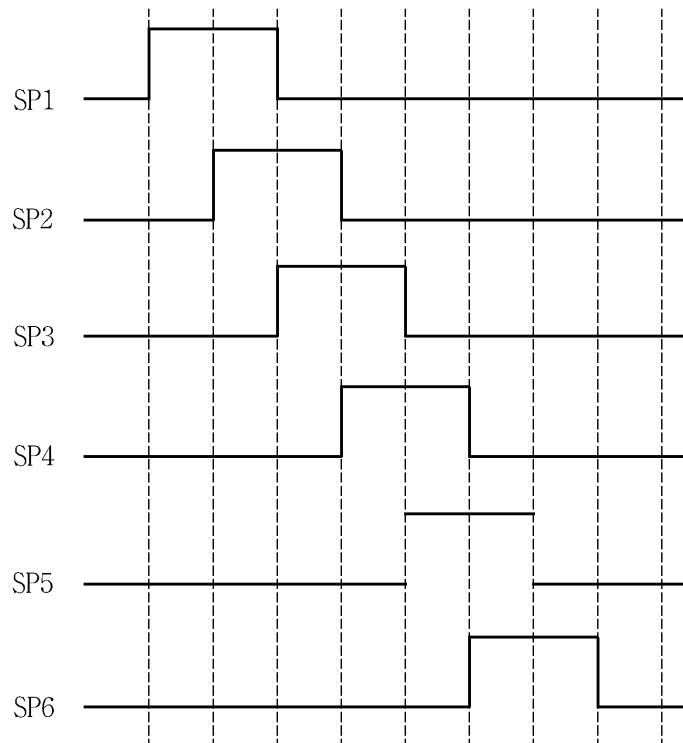
도면2



도면3



도면4



도면5

