



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년08월04일
(11) 등록번호 10-0850380
(24) 등록일자 2008년07월29일

(51) Int. Cl.

G02F 1/1343 (2006.01)

(21) 출원번호 10-2002-0052745

(22) 출원일자 2002년09월03일

심사청구일자 2007년08월28일

(65) 공개번호 10-2004-0022287

(43) 공개일자 2004년03월12일

(56) 선행기술조사문헌

KR1020010063288 A

(뒷면에 계속)

전체 청구항 수 : 총 5 항

(73) 특허권자

비오이 하이디스 테크놀로지 주식회사

경기도 이천시 부발읍 아미리 산 136-1

(72) 발명자

김귀현

경기도 수원시 권선구 세류1동216-19

이경하

경기도 이천시 부발읍 아미리현대3차아파트301-1403

(74) 대리인

나승택, 조영현

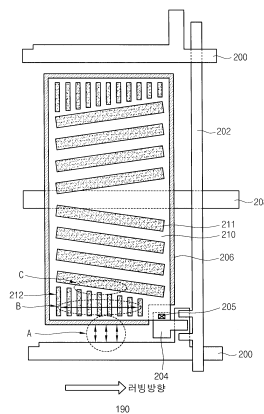
심사관 : 윤성주

(54) 횡전계 모드 액정표시장치

(57) 요약

본 발명은 횡전계 모드 액정표시장치에 관한 것으로, 블랙매트릭스가 형성된 상부기판과; 상기 상부기판과 액정층을 사이에 두고 대향하는 하부기판과; 상기 하부기판에 단위 화소를 한정하도록 배치되어 있는 게이트 버스 라인 및 데이터 버스 라인과; 상기 게이트 버스 라인에 평행하며 단위 화소를 양분하도록 배치되어 있는 스토리지 캐패시터 버스 라인과; 상기 게이트 버스 라인과 데이터 버스 라인의 교차지점 부근에 배치되어 있는 박막트랜지스터와; 상기 단위 화소내에 형성되어 있는 카운터 전극과; 상기 카운터 전극과 오버랩되어 횡전계를 형성하며 상기 박막트랜지스터와 비아홀을 통해 전기적으로 콘택되는 화소 전극을 포함하여 구성되며, 상기 액정층내의 액정 분자들을 초기 배향시키는 러빙방향은 상기 게이트 버스 라인에 평행한 방향이고, 상기 화소 전극은 상기 스토리지 캐패시터 라인을 중심으로 상하 대칭을 이루며 상기 게이트 버스 라인에 일정 각도를 이루는 사선형 슬릿을 포함하고, 상기 화소 전극의 상부 및 하부에는 상기 액정층내의 액정 분자들을 초기 배향과 동일하게끔 배열시킬 수 있는 수직형 슬릿을 포함하는 것을 특징으로 하며, 화소와 주변 전극간에 DC 전계에 의해 유발되는 빗샘 현상을 줄일 수 있어 화면 품질을 향상시킬 수 있는 효과가 있다.

대표도 - 도3



(56) 선행기술조사문헌

KR1020020043943 A

KR1020020028477 A

KR1020010064405 A

KR1019990086580 A

KR1020010109001 A

특허청구의 범위

청구항 1

블랙매트릭스가 형성된 상부기판과;
 상기 상부기판과 액정층을 사이에 두고 대향하는 하부기판과;
 상기 하부기판에 단위 화소를 한정하도록 배치되어 있는 게이트 버스 라인 및 데이터 버스 라인과;
 상기 게이트 버스 라인에 평행하며 단위 화소를 양분하도록 배치되어 있는 스토리지 캐패시터 버스 라인과;
 상기 게이트 버스 라인과 데이터 버스 라인의 교차지점 부근에 배치되어 있는 박막트랜지스터와;
 상기 단위 화소내에 형성되어 있는 카운터 전극과;
 상기 카운터 전극과 오버랩되어 횡전계를 형성하며 상기 박막트랜지스터와 비아홀을 통해 전기적으로 콘택되는 화소 전극을 포함하여 구성되며,
 상기 액정층내의 액정 분자들을 초기 배향시키는 러빙방향은 상기 게이트 버스 라인에 평행한 방향이고, 상기 화소 전극은 상기 스토리지 캐패시터 라인을 중심으로 상하 대칭을 이루며 상기 게이트 버스 라인과 일정 각도를 이루는 사선형 슬릿을 포함하고, 상기 화소 전극의 상부 및 하부에는 상기 액정층내의 액정 분자들을 초기 배향과 동일하게끔 배열시킬 수 있는 수직형 슬릿을 포함하는 것을 특징으로 하는 횡전계 모드 액정표시장치.

청구항 2

제1항에 있어서,
 상기 수직형 슬릿은 상기 카운터 전극과 상하로 중첩하는 것을 특징으로 하는 횡전계 모드 액정표시장치.

청구항 3

제1항에 있어서,
 상기 수직형 슬릿은 상기 게이트 버스 라인과 상하로 중첩하는 것을 특징으로 하는 횡전계 모드 액정표시장치.

청구항 4

제1항에 있어서,
 상기 수직형 슬릿이 형성된 영역과, 상기 수직형 슬릿과 사선형 슬릿의 경계 부분은 상기 블랙매트릭스에 의해 가려지는 것을 특징으로 하는 횡전계 모드 액정표시장치.

청구항 5

제1항에 있어서,
 상기 카운터 전극은 상기 화소전극의 수직형 슬릿 영역과 중첩하는 영역에 수직형 슬릿을 포함하는 것을 특징으로 하는 횡전계 모드 액정표시장치.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<10> 본 발명은 횡전계 모드 액정표시장치에 관한 것으로, 보다 상세하게는 빔샘을 줄여 화면품위를 향상시킬 수 있는 횡전계 모드 액정표시장치에 관한 것이다.

<11> 횡전계 모드 액정표시장치는 하부기관에 카운터 전극과 화소전극이 모두 배치되어 있고, 카운터 전극과 화소전극 사이에 횡전계가 형성되도록 하는 것이다.

<12> 한편, 횡전계 모드 액정표시장치는 화소 공간에 있는 대부분의 액정 분자들이 모두 동작되어 고개구율 및 고투과율을 얻을 수 있지만, 카운터 전극과 화소전극 사이에 전계가 형성되면 굴절을 이방성을 갖는 액정 분자들이 동일한 방향으로 일제히 동작되므로, 시야각에 따라서는 화이트 상태이어야 함에도 불구하고 소정의 색상이 나타나는 컬러 쉬프트 현상이 나타나는 바, 이의 해결을 위하여 다음과 같은 구조를 갖는 횡전계 모드 액정표시장치가 제안되었다.

<13> 종래 컬러쉬프트를 방지할 수 있는 횡전계 모드 액정표시장치는, 도 1에 도시된 바와 같이, 러빙방향인 하부 기관(90)상에 형성된 게이트 버스 라인(100)과 데이터 버스 라인(102)에 의해 한정되어지는 단위 화소를 상하로 이등분하도록 스토리지 커패시턴스 버스 라인(108)이 놓여 있으며, 상기 게이트 버스 라인(100)과 데이터 버스 라인(102)의 교차점에는 스위칭 소자인 박막트랜지스터(104)가 배치되어 있으며, 단위 화소내에는 카운터 전극(106)과 이와 중첩되는 화소 전극(110)이 배치된다.

<14> 화소 전극(110)은 비아홀(105)을 통하여 박막트랜지스터(104)내의 소오스 전극과 콘택되며, 게이트 버스 라인(100)과 일정 각도를 이루는 사선형 슬릿(111)을 포함하고 있다. 이때, 사선형 슬릿(111)은 스토리지 커패시턴스 버스 라인(108)을 중심으로 상하로 대칭되어 있다.

<15> 이러한 전극 구조를 가지므로 횡전계 역시 스토리지 커패시턴스 버스 라인(108)을 중심으로 상하로 대칭을 이루고, 이에 따라 액정 분자(미도시)들도 스토리지 커패시턴스 버스 라인(108)을 중심으로 상하로 대칭되어 배열되므로 화면의 어느 방향에서나 액정 분자의 장축 및 단축이 모두 보여지게 된다. 따라서, 액정 분자의 굴절을 이방성이 보상되어 컬러 쉬프트 현상이 방지되는 것이다.

발명이 이루고자 하는 기술적 과제

<16> 그러나, 종래 기술에 따른 횡전계 모드 액정표시장치에 있어서는 다음과 같은 문제점이 있다.

<17> 종래 기술에 있어서는, 도 1에 도시된 바와 같이, 장시간 동안 화면 동작시 게이트 버스 라인(100)과 화소 전극(110)간에 수직 전계 영역(112)이 형성된다. 이때, 수직 전계 영역(112)내에 있는 액정 분자(107)들은 수직 전계에 의해 초기의 러빙방향에서 소정의 각도로 틀어지게 된다. 그결과, 게이트 버스 라인(100) 주위로 빔샘 현상이 유발하게 되어 화면 품위가 떨어지는 문제점이 있다.

<18> 이에 본 발명은 상기한 종래 기술상의 문제점을 해결하기 위하여 안출된 것으로, 본 발명의 목적은 화소 전극의 사선형 슬릿 패턴 상하에 수직형 슬릿 패턴을 형성하여 빔샘을 유발하는 액정 분자의 전파를 차단할 수 있는 횡전계 모드 액정표시장치를 제공함에 있다.

발명의 구성 및 작용

<19> 상기 목적을 달성하기 위한 본 발명에 따른 횡전계 모드 액정표시장치는, 블랙매트릭스가 형성된 상부 기관과; 상기 상부기관과 액정층을 사이에 두고 대향하는 하부기관과; 상기 하부기관에 단위 화소를 한정하도록 배치되어 있는 게이트 버스 라인 및 데이터 버스 라인과; 상기 게이트 버스 라인에 평행하며 단위 화소를 양분하도록 배치되어 있는 스토리지 캐패시턴스 버스 라인과; 상기 게이트 버스 라인과 데이터 버스 라인의 교차지점 부근에 배치되어 있는 박막트랜지스터와; 상기 단위 화소내에 형성되어 있는 카운터 전극과; 상기 카운터 전극과 오버랩되어 횡전계를 형성하며 상기 박막트랜지스터와 비아홀을 통해 전기적으로 콘택되는 화소 전극을 포함하여 구성되며, 상기 액정층내의 액정 분자들을 초기 배향시키는 러빙방향은 상기 게이트 버스 라인에 평행한 방향이고, 상기 화소 전극은 상기 스토리지 캐패시터 라인을 중심으로 상하 대칭을 이루며 상기 게이트 버스 라인에 일정 각도를 이루는 사선형 슬릿을 포함하고, 상기 화소 전극의 상부 및 하부에는 상기 액정층내의 액정 분자들을 초기 배향과 동일하게끔 배열시킬 수 있는 수직형 슬릿을 포함하는 것을 특징으로 한다.

<20> 본 발명에 의하면, 화소와 주변 전극간에 DC 전계에 의해 유발되는 빔샘 현상을 줄일 수 있게 된다.

<21> 이하, 본 발명에 따른 횡전계 모드 액정표시장치를 첨부한 도면을 참조하여 상세히 설명한다.

<22> 도 3 및 도 4는 본 발명에 따른 횡전계 모드 액정표시장치를 도시한 평면도이다.

- <23> 본 발명에 따른 횡전계 모드 액정표시장치는, 도 3에 도시된 바와 같이, 하부기관(90)에 단위 화소를 한정하도록 배치되어 있는 게이트 버스 라인(200) 및 데이터 버스 라인(202)과, 상기 게이트 버스 라인(202)에 평행하며 단위 화소를 양분하도록 배치되어 있는 스토리지 캐패시턴스 버스 라인(208)과, 상기 게이트 버스 라인(200)과 데이터 버스 라인(202)의 교차지점 부근에 배치되어 있는 스위칭 소자인 박막트랜지스터(204)와, 상기 단위 화소내에 형성되어 있는 카운터 전극(206)과, 상기 카운터 전극(206)과 오버랩되어 횡전계를 형성하며 상기 박막트랜지스터(204)와 비아홀(205)을 통해 전기적으로 콘택되는 화소 전극(210)을 포함하여 구성되어 있다.
- <24> 한편, 도면에는 도시되지 않았지만, 상기 하부기관(90)은 블랙매트릭스(미도시)가 형성된 상부기관(미도시)과 대향하며, 상기 하부기관(90)과 상부기관(미도시)은 수개의 액정 분자들로 채워진 액정층(미도시)이 개재되어 있다.
- <25> 여기서, 상기 액정층(미도시)내의 액정 분자들을 초기 배향시키는 러빙방향은 상기 게이트 버스 라인(200)에 평행한 방향이다.
- <26> 상기 화소 전극(210)은 상기 스토리지 캐패시터 라인(208)을 중심으로 상하 대칭을 이루며 상기 게이트 버스 라인(200)과 일정 각도를 이루는 사선형 슬릿(211)을 포함한다.
- <27> 따라서, 상기 카운터 전극(206)과 화소 전극(210)간에 형성되는 횡전계 역시 상기 스토리지 캐패시턴스 버스 라인(208)을 중심으로 상하로 대칭을 이루고, 이에 따라 액정 분자(미도시)들도 상기 스토리지 캐패시턴스 버스 라인(208)을 중심으로 상하로 대칭되어 배열되므로 화면의 어느 방향에서나 액정 분자의 장축 및 단축이 모두 보여지게 되고, 이에 따라 액정 분자의 굴절을 이방성이 보상되어 컬러 쉬프트 현상은 나타나지 않게 된다.
- <28> 또한, 상기 화소 전극(210)의 상부 및 하부에는 상기 액정층(미도시)내의 액정 분자들을 러빙방향과 같은 초기 배향과 동일하게끔 배열시킬 수 있는 수직형 슬릿(212)이 포함되어 있다. 따라서, 상기 화소 전극(210)과 게이트 버스 라인(200)에 의해 형성되는 수직 전계 영역(A)과는 반대로 액정 분자들이 초기 러빙방향과 일치하도록 하는 수평 전계 영역(B)이 형성된다. 여기서, 상기 수직형 슬릿(212)이 형성된 수평 전계 영역(B)은 상기 카운터 전극(206)과 상하로 중첩한다.
- <29> 상기 수평 전계 영역(B)은 수직 전계 영역(A)에 의해 회전하는 액정 분자들이 더 이상 단위 화소내로 전파(Propagation)되지 않도록 하는 차단(Blocking) 역할을 수행한다. 따라서, 상기 게이트 버스 라인(200)으로 인해 발생하는 간섭을 줄일 수 있어서 화소내에 빛샘을 줄여 장시간 동안의 화면 동작시 더욱 안정적인 특성을 확보할 수 있다.
- <30> 또한, 상기 수직형 슬릿(212)이 형성된 영역(B)과, 상기 수직형 슬릿(212)과 사선형 슬릿(211)의 경계 부분(C)은 상부기관의 블랙매트릭스(미도시)에 의해 가려지기 때문에, C 영역에서 발생할 수 있는 빛샘 현상을 막을 수 있다.
- <31> 한편, 상기 카운터 전극(206)에 있어서 상기 수직형 슬릿(212)과 중첩하는 영역에 수직형 슬릿(미도시)을 포함할 수 있다. 따라서, 빛샘 현상을 막을 수 있는 수평 전계 효과를 최대로 할 수 있다.
- <32> 또한, 도 4에 도시된 바와 같이, 수평 전계 영역(D)을 형성하는 수직형 슬릿(312)이 게이트 버스 라인(300)과 상하로 중첩되도록 화소 전극(310)을 게이트 버스 라인(300)과 중첩하도록 배치할 수 있다. 따라서, 상기 게이트 버스 라인(300)에 의한 전계가 화소 내부로 간섭하지 않도록 할 수 있다.
- <33> 또한, 화소 전극(310)과 게이트 버스 라인(300)의 중첩으로 스토리지 캐패시턴스(Cst)가 높아지고, ΔV_p (피드쓰루 전압)이 감소되어, 그 결과 플리커(Flicker)현상이 줄어들게 된다.
- <34> 이외의 설명은 도 3에 도시된 바와 동일하므로 여기서의 상세한 설명은 생략하도록 한다.
- <35> 본 발명의 원리와 정신에 위배되지 않는 범위에서 여러 실시예는 당해 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 자명할 뿐만 아니라 용이하게 실시할 수 있다. 따라서, 본원에 첨부된 특허청구범위는 이미 상술된 것에 한정되지 않으며, 하기 특허청구범위는 당해 발명에 내재되어 있는 특허성 있는 신규한 모든 사항을 포함하며, 아울러 당해 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해서 균등하게 처리되는 모든 특징을 포함한다.

발명의 효과

<36>

이상에서 설명한 바와 같이, 본 발명에 따른 횡전계 모드 액정표시장치에 의하면, 화소와 주변 전극간에 DC 전계에 의해 유발되는 빔샘 현상을 줄일 수 있어 화면 품질을 향상시킬 수 있다.

도면의 간단한 설명

<1> 도 1은 종래 기술에 따른 횡전계 모드 액정표시장치를 도시한 평면도.

<2> 도 2는 종래 기술에 따른 횡전계 모드 액정표시장치에 있어서 빛샘 현상을 도시한 평면도.

<3> 도 3 및 도 4는 본 발명에 따른 횡전계 모드 액정표시장치를 도시한 평면도.

<4> * 도면의 주요부분에 대한 부호의 설명 *

<5> 190; 하부기관 200; 게이트 버스 라인

<6> 202; 데이터 버스 라인 204; 박막트랜지스터

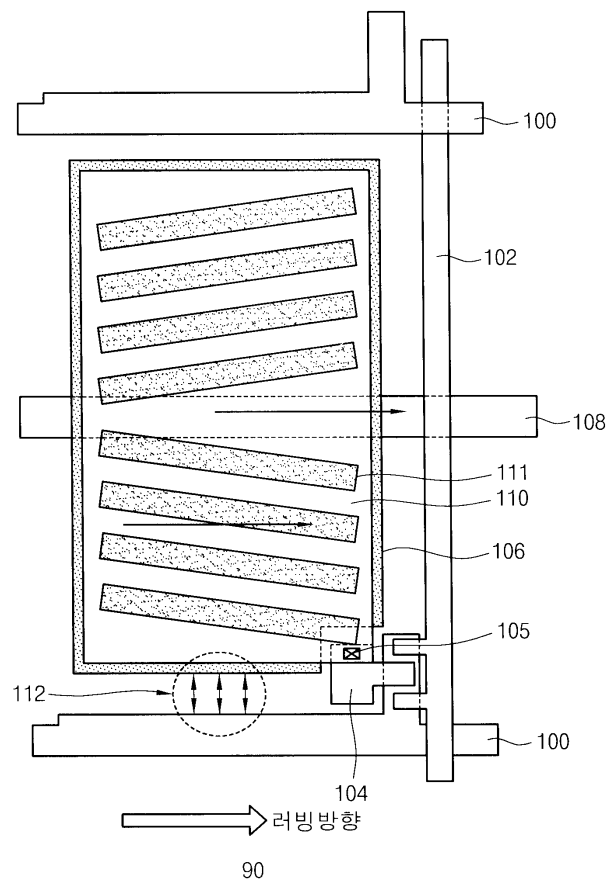
<7> 206; 카운터 전극 208; 스토리지 캐패시턴스 버스 라인

<8> 210; 화소 전극 211; 사선형 슬릿

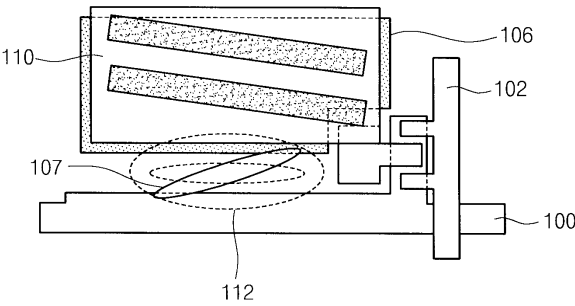
<9> 212; 수직형 슬릿

도면

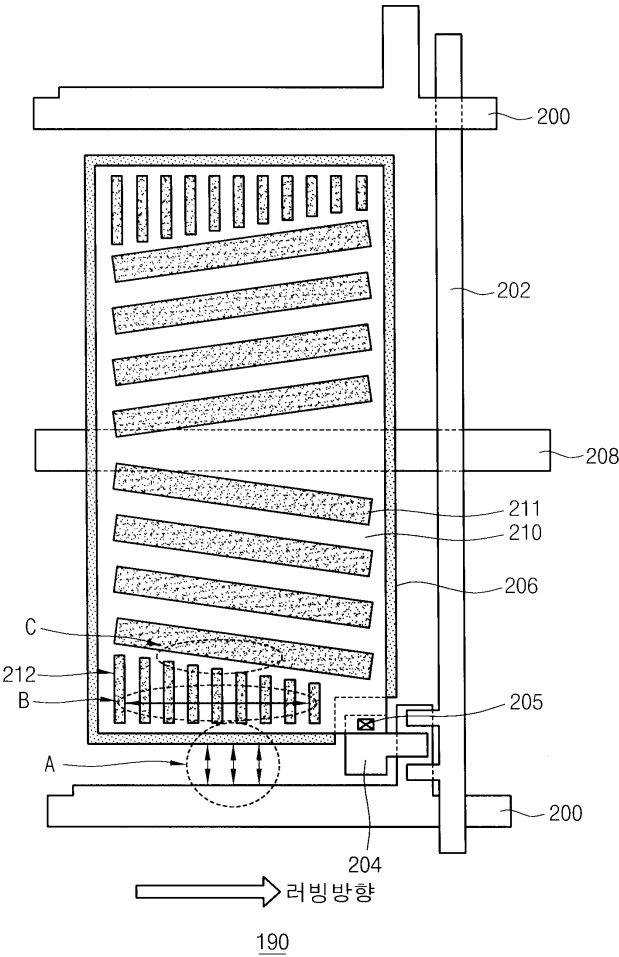
도면1



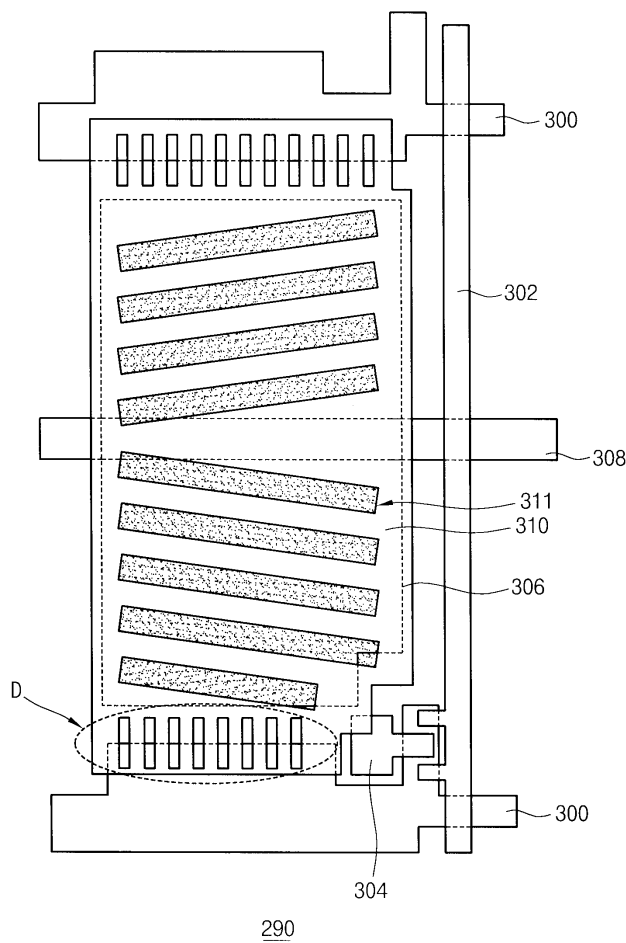
도면2



도면3



도면4



专利名称(译)	横向电场模式液晶显示器		
公开(公告)号	KR100850380B1	公开(公告)日	2008-08-04
申请号	KR1020020052745	申请日	2002-09-03
[标]申请(专利权)人(译)	HYDIS TECH HYDIS技术有限公司		
申请(专利权)人(译)	하이디스테크놀로지주식회사		
当前申请(专利权)人(译)	하이디스테크놀로지주식회사		
[标]发明人	KIM KWIHYUN 김귀현 LEE KYUNGHA 이경하		
发明人	김귀현 이경하		
IPC分类号	G02F1/1343		
CPC分类号	G02F1/13378 G02F1/134363 G02F1/136209 G02F1/136286 G02F2201/123 H01L29/786		
代理人(译)	赵龙HYUN		
其他公开文献	KR1020040022287A		
外部链接	Espacenet		

摘要(译)

本发明的作为上基板，形成在水平电场模式的液晶显示装置中的黑矩阵；面对上基板的下基板，其间插入有液晶层；栅极总线和数据总线，用于在下基板上定义单位像素；存储电容总线，与栅极总线平行，用于将单位像素一分为二；薄膜晶体管，设置在栅极总线和数据总线的交叉点附近；形成在单位像素中的对电极；形成水平电场重叠在反电极和所述薄膜是通过将晶体管和导通孔的像素电极电接触配置，液晶层中的液晶分子的初始取向的摩擦方向平行于栅极总线方向，并且所述像素电极使用竖直相对于存储电容线与所述栅极总线形成的角度的直线状的狭缝一个恒定的纱线，并且像素电极的上部和下部时，液晶分子的液晶层中的初始对称形成且其特征在于它包括一个垂直槽，其可以是相同的布置hagekkeum对准，所以可以减少由像素之间的DC电场的漏光现象和周边电极是有效提高显示质量。

