



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G02F 1/136 (2006.01)		(45) 공고일자	2007년03월23일
		(11) 등록번호	10-0698028
		(24) 등록일자	2007년03월15일
(21) 출원번호	10-2000-0038017	(65) 공개번호	10-2002-0004280
(22) 출원일자	2000년07월04일	(43) 공개일자	2002년01월16일
심사청구일자	2005년05월27일		

(73) 특허권자	엘지.필립스 엘시디 주식회사 서울 영등포구 여의도동 20번지
(72) 발명자	권순영 경상북도구미시비산동489-1번지전원리빙필807호 박재홍 경상북도칠곡군북삼면인평리현진아파트104-1704
(74) 대리인	김용인 심창섭

(56) 선행기술조사문헌	
KR1019840000852 A *	JP02150823 A *
* 심사관에 의하여 인용된 문헌	

심사관 : 임동재

전체 청구항 수 : 총 8 항

(54) 액정표시장치

(57) 요약

본 발명은 게이트 라인에 의한 신호 딜레이에 기인하는 화질의 저하를 방지하여 고화질의 액정표시장치를 구현하기 위한 것으로, 본 발명의 액정표시장치는 칼라필터층 및 공통전극을 구비한 제 1 기판과, 교차 배치되는 복수의 게이트 라인 및 데이터 라인을 구비한 제 2 기판과, 상기 각 게이트 라인의 중간지점으로 게이트 구동신호를 전달하는 신호전달 패턴들과, 상기 신호전달 패턴에 순차적으로 구동신호를 출력하는 게이트 구동부과, 상기 데이터 라인에 화상신호를 출력하는 소오스 구동부를 포함하여 구성되는 것을 특징으로 한다.

대표도

도 4

특허청구의 범위

청구항 1.

교차 배치되는 복수의 게이트 라인 및 데이터 라인과, 각 교차 부위에 형성된 박막 트랜지스터 및 화소전극을 구비한 액정 표시장치에 있어서,

상기 복수의 게이트 라인의 상부에 절연층을 사이에 두고 형성되고 상기 복수의 게이트 라인 각각의 중간지점과 전기적으로 연결되어 게이트 구동신호를 전달하는 신호전달 패턴이 더 구비됨을 특징으로 하는 액정표시장치.

청구항 2.

삭제

청구항 3.

제 1 항에 있어서, 상기 신호전달 패턴은 상기 절연층을 관통하는 콘택홀을 통해 상기 각 게이트 라인과 전기적으로 연결된 것을 특징으로 하는 액정표시장치.

청구항 4.

칼라필터층 및 공통전극을 구비한 제 1 기판;

교차 배치되는 복수의 게이트 라인 및 데이터 라인을 구비한 제 2 기판;

상기 복수의 게이트 라인과 절연층을 사이에 두고 형성되고 상기 복수의 게이트 라인 각각의 중간지점과 전기적으로 연결되어 게이트 구동신호를 전달하는 신호전달 패턴들;

상기 신호전달 패턴에 순차적으로 구동신호를 출력하는 게이트 구동부;

상기 데이터 라인에 화상신호를 출력하는 소오스 구동부를 포함하여 구성되는 것을 특징으로 하는 액정표시장치.

청구항 5.

삭제

청구항 6.

제 4 항에 있어서, 상기 신호전달 패턴은 상기 절연층을 관통하는 콘택홀을 통해 상기 각 게이트 라인과 전기적으로 연결된 것을 특징으로 하는 액정표시장치.

청구항 7.

제 4 항에 있어서, 상기 신호전달 패턴은 상기 게이트 라인의 중간지점에까지 형성되는 것을 포함함을 특징으로 하는 액정표시장치.

청구항 8.

제 7 항에 있어서, 상기 신호전달 패턴이 형성되지 않은 나머지 구간에는 상기 각 게이트 라인과 나란한 더미패턴이 형성된 것을 특징으로 하는 액정표시장치.

청구항 9.

제 4 항에 있어서, 상기 신호전달 패턴은 상기 게이트 라인과 동일평면상에 형성되는 것을 포함함을 특징으로 하는 액정표시장치.

청구항 10.

제 9 항에 있어서, 상기 신호전달 패턴은 상기 게이트 라인과 일체형인 것을 특징으로 하는 액정표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치(Liquid Crystal Display : LCD)에 관한 것으로, 특히 게이트 신호의 딜레이에 따른 화질 저하를 보상하는데 적당한 액정표시장치에 관한 것이다.

일반적으로, 액정표시장치는 도 1에 도시된 바와 같이, 제 1 기판(10)과, 제 2 기판(11) 그리고 그 사이에 봉입된 액정(미도시)으로 이루어진다.

제 1 기판(10)에는 게이트 라인(12)과 데이터 라인(14)이 서로 교차하면서 배치되어 매트릭스 형태의 화소 영역을 갖는다. 그리고, 각 화소 영역에는 하나의 박막 트랜지스터(TFT)(16)와 화소전극(18)이 구성된다.

제 2 기판(11)에는 색상을 표현하기 위한 R, G, B 칼라 필터층(15), 제 1 기판(10)에 형성된 화소 전극(18)을 제외한 부분에서 빛의 투과를 차단하기 위한 블랙 매트릭스층(14) 그리고 칼라 필터층(15)과 블랙 매트릭스층(14)을 포함한 전면이 형성되어 상기 화소전극(18)으로 공통전압을 인가하는 공통 전극(16)이 구성된다.

이하, 첨부한 도면을 참조하여 종래 기술에 따른 액정표시장치를 설명하기로 한다.

도 2는 종래 기술에 따른 액정표시장치의 구성도이다.

도 2에 도시된 바와 같이, 복수개의 게이트 라인($G_1, G_2, \dots, G_{n-1}, G_n$)들과 복수개의 데이터 라인($D_1, D_2, \dots, D_{n-1}, D_n$)들이 교차 배치되고, 각각의 교차부위마다 박막 트랜지스터, 화소전극, 액정 커패시터(C_{LC}) 및 저장 커패시터(C_S)가 구비되어 화상을 디스플레이 하는 화소 표시부(21)와, 상기 복수개의 게이트 라인에 순차적으로 구동 신호를 인가하는 게이트 구동부(22)와, 상기 복수개의 데이터 라인에 영상신호를 인가하는 소오스 구동부(23)로 구성된다.

이와 같은 종래 액정표시장치에 있어서, 게이트 라인($G_1, G_2, \dots, G_{n-1}, G_n$)에 순차적으로 구동 신호가 공급되어 박막 트랜지스터(TFT)가 동작하고, 동작된 박막 트랜지스터(TFT)를 통해 해당 데이터 라인($D_1, D_2, \dots, D_{n-1}, D_n$)의 영상 신호 전압이 액정 커패시터(C_{LC})에 인가됨으로써 화소 표시부(21)에 화상이 디스플레이 된다.

도 3은 종래 기술에 따른 게이트 라인의 구성도이다.

도 3에 도시된 바와 같이, 게이트 구동부(22)로부터 구동 신호를 받는 게이트 라인($G_1, G_2, \dots, G_{n-1}, G_n$)들은 단일 방향의 선형 구조를 가지며, 각 화소영역에 형성된 박막 트랜지스터(TFT)의 게이트 전극으로 사용되는 확장 패턴($33-1, 33-2, \dots, 33-n$)을 갖는다.

즉, 하나의 게이트 라인에는 일정한 간격을 두고 복수개의 확장 패턴(33-1, 33-2, ..., 33-n)들이 형성되며 각각의 확장 패턴들은 각각 박막 트랜지스터의 게이트 전극으로 사용된다.

이에, 상기 게이트 구동부(22)로부터 구동 신호가 인가되면, 게이트 구동부(22)에 인접한 확장 패턴(33-1)에 연결되는 박막 트랜지스터(TFT)에서부터 상기 게이트 구동부(22)로부터 가장 먼 위치의 확장 패턴(33-n)에 연결된 박막 트랜지스터(TFT)까지 턴-온 된다. 그리고, 이에 해당하는 각 데이터 라인(D1, D2, ..., Dn-1, Dn)에 실린 영상 신호 전압이 해당 화소 영역으로 전달되어 화상을 디스플레이하게 된다.

발명이 이루고자 하는 기술적 과제

그러나 상기와 같은 종래 기술의 액정표시장치는 다음과 같은 문제점이 있다.

고해상도 및 대형화를 만족시키기 위해 보다 많은 화소를 구성할 경우 박막 트랜지스터(TFT)의 수가 증가하게 되는데, 종래와 같은 구조의 게이트 라인에서는 좌측에서 우측, 또는 우측에서 좌측으로 게이트 신호가 인가되므로 신호 진행의 시작점과 끝점에서의 신호차가 발생한다. 즉, 게이트 신호가 인가되는 시작점과 끝점에서의 신호차에 의해 액정 전압에도 차이가 발생하여 플리커가 발생하고, 그에 따라 화질이 저하된다.

본 발명은 상기와 같은 종래 기술의 문제점을 해결하기 위해 안출한 것으로, 게이트 라인에 의한 구동 신호의 딜레이를 보상하여 화질을 개선시킬 수 있는 액정표시장치를 제공하는데 그 목적이 있다.

발명의 구성

상기와 같은 목적을 달성하기 위한 본 발명에 따른 액정표시장치는 교차 배치되는 복수의 게이트 라인 및 데이터 라인과, 각 교차 부위에 형성된 박막 트랜지스터 및 화소전극을 구비한 액정표시장치에 있어서, 상기 게이트 라인의 중간지점으로 게이트 구동신호를 전달하는 신호전달 패턴이 더 구비됨을 특징으로 한다. 보다 상세하게는, 칼라필터층 및 공통전극을 구비한 제 1 기판과, 교차 배치되는 복수의 게이트 라인 및 데이터 라인을 구비한 제 2 기판과, 상기 각 게이트 라인의 중간지점으로 게이트 구동신호를 전달하는 신호전달 패턴들과, 상기 신호전달 패턴에 순차적으로 구동신호를 출력하는 게이트 구동부와, 상기 데이터 라인에 화상신호를 출력하는 소오스 구동부를 포함하여 구성되는 것을 특징으로 한다.

이하, 본 발명의 액정표시장치에 대하여 첨부한 도면을 참조하여 설명하면 다음과 같다.

먼저, 본 발명의 액정표시장치는 게이트 구동부에서 출력되는 구동 신호가 게이트 라인의 중간지점으로 인가되도록 하여 구동 신호의 전달 경로를 단축시켜 게이트 라인에 의한 구동 신호의 딜레이를 최소화하였다.

이를 위해 게이트 라인의 중간지점에 연결되며 게이트 구동부에서 출력되는 구동 신호를 게이트 라인으로 전달하는 별도의 신호전달 패턴을 구성하였다.

도 4는 본 발명 제 1 실시예에 따른 액정표시장치의 구성도이다.

본 발명 액정표시장치는 크게 화소 표시부(41)와, 게이트 구동부(42) 및 소오스 구동부(43)로 구성된다.

여기서, 화소 표시부(41)는 복수개의 게이트 라인(G1, G2, ..., Gn-1, Gn)과 복수개의 데이터 라인(D1, D2, ..., Dn-1, Dn)이 교차 배치되고 그 교차부위에 박막 트랜지스터(TFT), 화소 전극(C_{LC}) 및 저장 캐패시터(Cs)들이 연결된다.

그리고, 게이트 구동부(42)에서 출력되는 구동 신호를 해당 게이트 라인으로 전달하기 위해 각 게이트 라인의 중간지점에 신호전달 패턴(44_1, 44_2, ..., 44_n)들이 연결되며, 신호전달 패턴(44_1, 44_2, ..., 44_n)과 게이트 라인(G1, G2, ..., Gn) 사이에는 절연층(미도시)이 개재되어 콘택홀을 통해 게이트 라인과 신호전달 패턴이 전기적으로 연결된다.

이와 같이 구성된 본 발명 제 1 실시예는 게이트 라인에 구동 신호를 전달하는 신호전달 패턴(44_1, 44_2, ..., 44_n)을 게이트 라인의 중간 지점에 연결함으로써, 게이트 구동부에서 출력되는 구동 신호의 전달 경로가 종래에 비해 1/2로 감소된다.

이에, 본 발명에 제 1 실시예에 따른 게이트 라인을 보다 상세하게 설명하기로 한다.

도 5a는 본 발명 제 1 실시예에 따른 게이트 라인의 평면도이고, 도 5b는 도 5a의 A-A'선에 따른 단면도이다.

도 5a 내지 5b에 도시한 바와 같이, 박막 트랜지스터(TFT)의 게이트 전극으로 사용되는 확장 패턴(51_1, 51_2, ..., 51_n)들을 갖는 게이트 라인(Gn)과, 상기 게이트 라인(Gn)의 중간 지점에서 절연층(53)을 관통하는 콘택홀(54)을 통해 게이트 라인과 연결되며 게이트 구동부(42)로부터 인가되는 구동 신호를 상기 게이트 라인(Gn)으로 전달하는 신호전달 패턴(44_n)을 포함하여 구성된다.

상기 신호전달 패턴(44_n)은 도 5b에 도시한 바와 같이, 해당 게이트 라인(Gn)과의 사이에 절연층(53)을 사이에 두고 형성되며 콘택홀(54)을 통해 해당 게이트 라인(Gn)과 전기적으로 연결된다. 그리고 게이트 라인(Gn)을 대신하여 게이트 구동부(42)와 전기적으로 연결된다.

여기서, 미설명 부호 "50"은 절연기판을 지시한다.

한편, 게이트 구동부(42)와 연결된 신호전달 패턴(44_n)은 해당 게이트 라인(Gn)의 전구간에서 걸쳐 형성하거나 또는 중간 지점까지만 형성할 수도 있다.

이때, 중간 지점까지만 형성할 경우에는 상기 신호전달 패턴(44_n)이 형성되지 않은 나머지 구간에는 즉, 도 6에 도시된 바와 같이 각각의 게이트 라인과 나란하게 더미패턴(55)을 형성한다. 이는 신호전달 패턴(44_n)이 형성된 구간의 개구율과 비교하여 차이가 없도록 하기 위함이며, 상기 더미패턴(55)의 물질은 신호전달 패턴(44_n)과 동일물질을 사용한다.

이와 같은 본 발명 제 1 실시예에 의하면, 신호전달 패턴(44_n)을 통해 게이트 라인(Gn)으로 인가되는 구동 신호는 콘택홀(54)이 형성된 지점에서 좌,우 양방향으로 진행되므로 게이트 라인(Gn)에 연결된 복수의 박막 트랜지스터(TFT)들은 딜레이 없이 거의 동시에 턴-온 된다.

한편, 도 6은 본 발명 제 2 실시예에 따른 게이트 라인의 평면도이다.

본 발명 제 1 실시예에서는 게이트 라인의 상부에서 절연층을 사이에 두고 신호전달 패턴을 형성하였으나, 본 발명 제 2 실시예는 게이트 라인(Gn)과 신호전달 패턴(44_n)을 동일 평면상에 형성하였다.

즉, 제 1 실시예에 따른 게이트 라인에 비해 폭을 최대한 줄이고, 줄어든 만큼의 폭에 상응하여 상기 게이트 라인(Gn)의 중간지점에 연결되는 신호전달 패턴(44_n)을 구성하였다. 이때, 상기 신호전달 패턴(44_n)과 게이트 라인(Gn)은 일체형으로 형성한다.

그리고 상기 신호전달 패턴(44_n)은 게이트 라인의 전구간에 걸쳐 형성할 수도 있으며, 게이트 라인(Gn)의 중간지점에까지만 형성할 수도 있다. 이때, 제 1 실시예와 마찬가지로 게이트 라인의 중간 지점에까지만 형성할 경우에는 신호전달 패턴이 형성되지 않은 나머지 구간에는 신호전달 패턴과 동일한 물질로 더미 패턴(55)을 형성한다.

즉, 본 발명 제 2 실시예에 따른 게이트 라인은 박막 트랜지스터(TFT)의 게이트 전극으로 사용되는 확장 패턴(51_1, 51_2, ..., 51_n)들을 갖는 게이트 라인(Gn)과, 상기 게이트 라인(Gn)과 동일 평면상에 형성되며 상기 게이트 라인(Gn)의 중간 지점에 전기적으로 연결되어 게이트 구동부(42)에서 출력되는 구동 신호를 해당 게이트 라인으로 전달하는 신호전달 패턴(44_n)들을 포함하여 구성된다.

이와 같이, 게이트 라인의 중간 지점에 신호전달 패턴(44_n)이 연결될 경우, 게이트 구동부(42)에서 출력되는 구동 신호는 게이트 라인(Gn)의 중간지점에서 좌,우 양방향으로 진행되므로 게이트 라인(Gn)에 연결된 복수개의 박막 트랜지스터(TFT)들은 딜레이 없이 거의 동시에 턴-온된다.

발명의 효과

이상에서 상술한 바와 같이, 본 발명에 따른 액정표시장치는 게이트 라인에 인가되는 게이트 구동 신호가 게이트 라인의 중간지점에서 인가되도록 게이트 라인과 별도의 신호전달 패턴을 구성하여 게이트 라인에 의한 신호의 딜레이를 최소화함으로써 그에 따른 액정 전압의 편차를 줄여 화질을 개선시키는 효과가 있다.

도면의 간단한 설명

도 1은 일반적인 액정표시장치의 구성도

도 2는 종래 액정표시장치에 따른 하판의 구성도

도 3은 종래 액정표시장치의 게이트 라인의 구성도

도 4는 본 발명의 제 1 실시예에 따른 액정표시장치의 구성도

도 5a는 본 발명의 제 1 실시예에 따른 게이트 라인의 평면도

도 5b는 도 5a의 A-A'선에 따른 단면도

도 6은 본 발명의 제 2 실시예에 따른 게이트 라인의 평면도

도면의 주요 부분에 대한 부호의 설명

41 : 화소 표시부 42 : 게이트 구동부

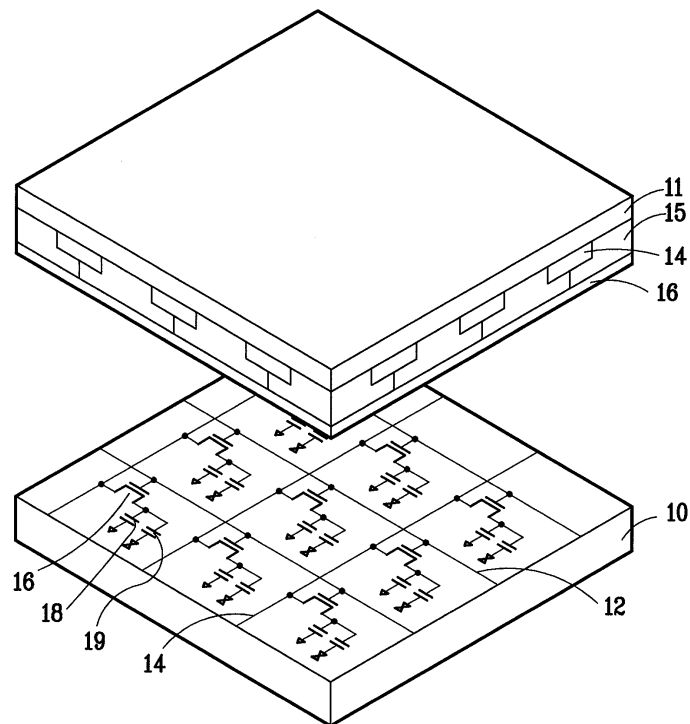
43 : 소오스 구동부 44_1, 44_2, ..., 44_n : 신호전달 패턴

54 : 콘택홀 55 : 더미 패턴

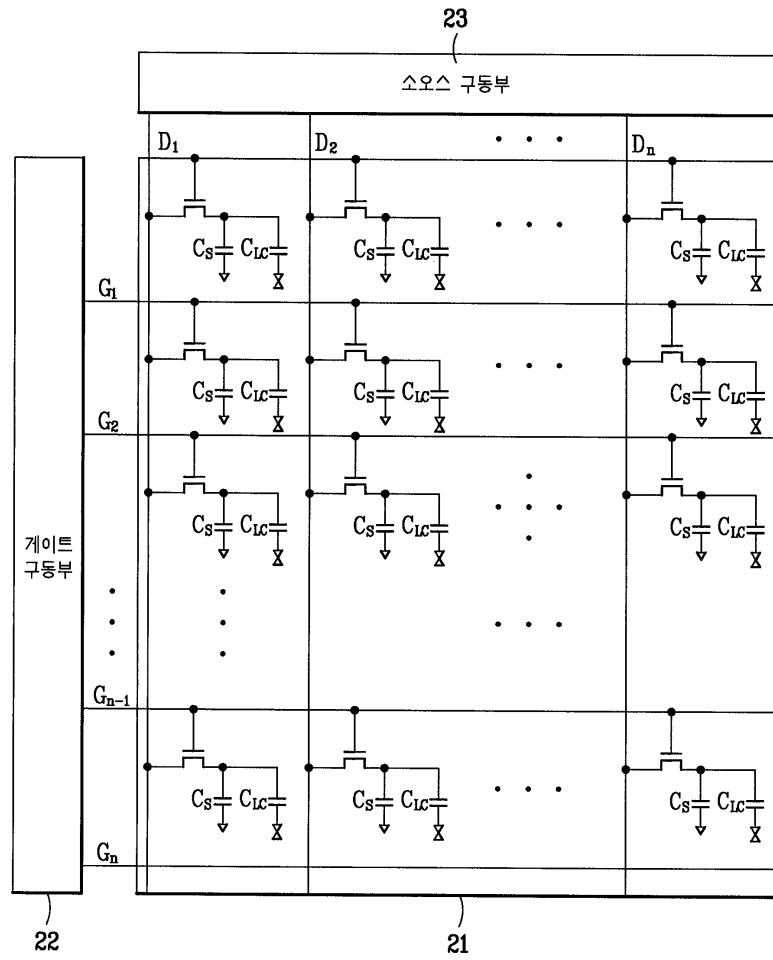
51_1, 51_2, ..., 51_n : 확장 패턴

도면

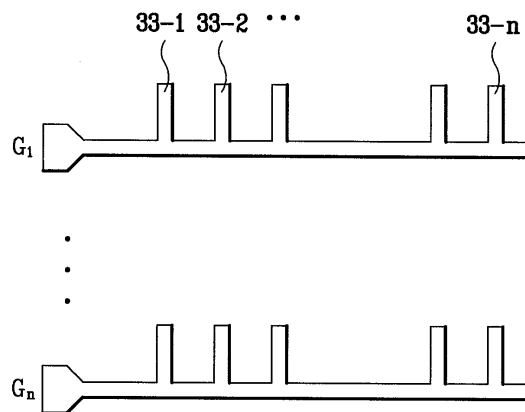
도면1



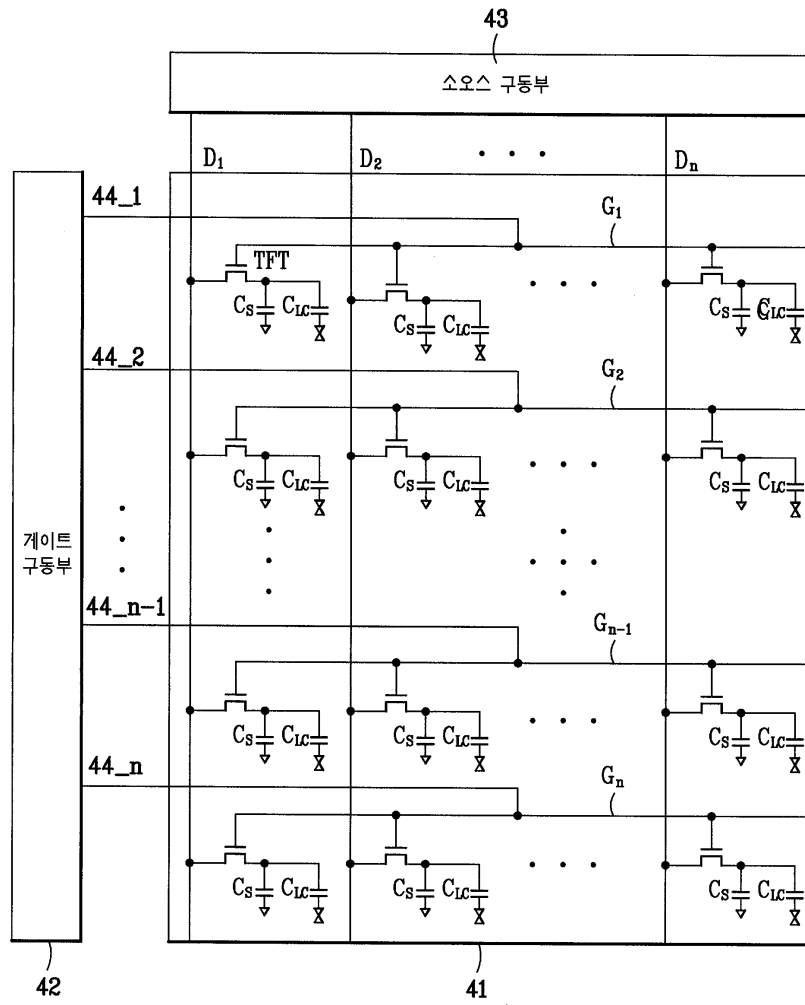
도면2



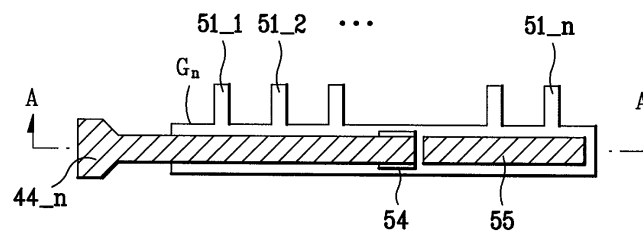
도면3



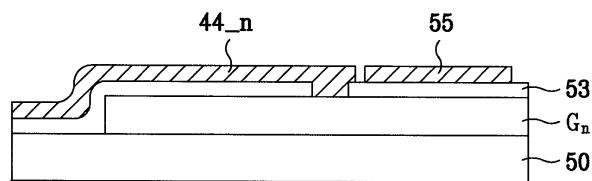
도면4



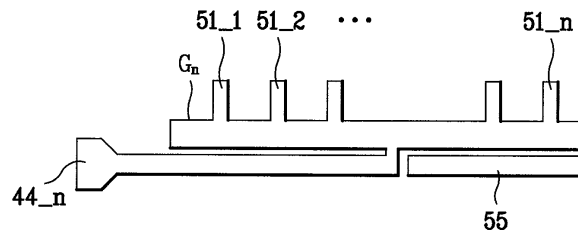
도면5a



도면5b



도면6



专利名称(译)	液晶显示器		
公开(公告)号	KR100698028B1	公开(公告)日	2007-03-23
申请号	KR1020000038017	申请日	2000-07-04
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KWON SUNYOUNG 권순영 PARK JAEHONG 박재홍		
发明人	권순영 박재홍		
IPC分类号	G02F1/136		
代理人(译)	金勇 新昌		
其他公开文献	KR1020020004280A		
外部链接	Espacenet		

摘要(译)

根据本发明的液晶显示装置包括具有滤色器层和公共电极的第一基板，具有滤色器层和公共电极的第二基板，第二基板，具有多条栅极线和布置在其中的数据线，用于顺序地向信号传输模式输出驱动信号的栅极驱动单元和用于向数据线输出图像信号的源极驱动器，特征在于，所述配置。门线，信号传输模式

