

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.⁷
G02F 1/1343

(45) 공고일자 2005년05월25일
(11) 등록번호 10-0491372
(24) 등록일자 2005년05월17일

(21) 출원번호 10-2002-0049409
(22) 출원일자 2002년08월21일

(65) 공개번호 10-2003-0017372
(43) 공개일자 2003년03월03일

(30) 우선권주장 JP-P-2001-00251088 2001년08월22일 일본(JP)

(73) 특허권자 엔이씨 엘씨디 테크놀로지스, 엘티디.
일본 가나가와Ken 가와사끼시 나카하라구 시모누마베 1753

(72) 발명자 이케노히데노리
일본국도쿄도미나토구시바5-7-1닛쁜덴끼가부시끼가이샤내

스즈키마사요시
일본국도쿄도미나토구시바5-7-1닛쁜덴끼가부시끼가이샤내

(74) 대리인 최달용

심사관 : 박진우

(54) 액정 디스플레이

요약

액정 디스플레이에서, 액정층은 배선과 박막 트랜ジ스터가 형성된 하부 기판과 하부 기판에 대면하여 배치된 대향 기판 사이에 삽입된다. 반사 전극이 형성된 반사 영역과 투명 전극이 형성된 투명 영역이 마련되고, 공통 전극이 대향 기판 상에 형성된다. 전압이 반사 전극(18), 투명 전극 및 공통 전극 사이에 인가되므로, 액정층이 구동된다. 액정층에 접촉하는 하부 기판의 표면에 인가되는 구동 전압과 액정층에 접촉하는 대향 기판의 표면에 인가되는 구동 전압 사이의 전위차는 투명 영역과 반사 영역의 정전기 용량의 용량 분할에 의해 반사 영역에서보다 투명 영역에서 더 낮아진다. 상기로 인해 투명 모드와 반사 모드에서의 회도가 최대화되며, 투명 영역과 반사 영역 사이의 경계 주위에서도 액정 분자의 배향이 교란되지 않는다.

대표도

도 6

색인어

액정 디스플레이, 반사 전극, 투명 전극, 배향막

명세서

도면의 간단한 설명

도 1은 종래의 반-투과형 액정 디스플레이를 도시하는 평면도.

도 2는 종래의 반-투과형 액정 디스플레이를 도시하는 단면도.

도 3은 종래의 반-투과형 액정 디스플레이에서 전기력선의 장애를 도시하는 도면.

도 4는 종래의 반-투과형 액정 디스플레이에서 액정 분자의 회전 방향에서의 장애를 도시하는 도면,

도 5는 반사 모드와 투과 모드에서 출사광의 강도와 액정층의 두께 사이의 관계를 도시하는 그래프.

도 6은 제 1의 실시예에 따른 반-투과형 액정 디스플레이의 부분 단면도.

도 7은 제 1의 실시예의 하부 기판의 일부를 간략한 형태로 도시하는 단면도.

도 8은 도 6 및 도 7에 도시된 등가 회로.

도 9의 A 내지 F는 제 1의 실시예의 하부 기판에 대한 제조 공정을 도시하는 도면.

도 10은 제 2의 실시예의 하부 기판의 일부를 간략한 형태로 도시하는 단면도.

도 11의 A 내지 E는 제 2의 실시예의 하부 기판에 대한 제조 공정을 도시하는 도면.

도 12는 제 3의 실시예의 하부 기판의 일부를 간략한 형태로 도시하는 단면도.

도 13의 A 내지 F는 제 3의 실시예의 하부 기판에 대한 제조 공정을 도시하는 도면.

도 14는 제 4의 실시예의 하부 기판의 일부를 간략한 형태로 도시하는 단면도.

도 15의 A 내지 F는 제 4의 실시예의 하부 기판의 제조 공정을 도시하는 도면.

♠도면의 주요 부호에 대한 부호의 설명♠

11 : 하부 기판 12 : 대향 기판

13 : 액정층 14 : 절연 기판

15 : 절연 보호막 16 : TFT

16a : 게이트 전극 16b : 드레인 전극

16c : 반도체 층 16d : 소스 전극

17 : 절연층 18 : 반사 전극

19 : 투명 전극 20 : 컨택트 홀

21 : 절연막 22 : 배향막

23 : 게이트 단자부 24 : 드레인 단자부

25 : 투명 전극 26 : 컬러 필터

27 : 절연 기판 28 : 백라이트

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

발명의 배경

발명의 분야

본 발명은 액정 디스플레이에 관한 것으로, 특히, 디스플레이 광원을 제공하기 위해 외부로부터 들어오는 입사광을 반사하고, 후면에 구비된 광원으로부터의 광을 투사하는 반-투과형 액정 디스플레이에 관한 것이다.

종래의 기술

내부에 반사판을 갖고, 반사판에 의해 외부 입사광을 반사하여 디스플레이 광원을 마련하므로, 광원으로서 백라이트가 필요하지 않은 반사형 액정 디스플레이(LCD)와 광원으로서 백라이트를 구비하는 투과형 액정 디스플레이가 있다.

반사형 액정 디스플레이의 특징은 투과형 액정 디스플레이보다 얇고 가벼우며, 전력 소모가 낮도록 설계될 수 있으므로, 휴대용 단말기에 주로 사용된다. 외부로부터 입사된 광은 디스플레이의 반사판에서 반사되기 때문에, 광은 디스플레이 광원으로서 사용될 수 있고, 따라서 백라이트가 필요하지 않다. 투과형 액정 디스플레이의 주위의 광이 어두운 경우 반사형 액정 디스플레이보다 선명도가 높다는 특징을 갖는다.

현 액정 디스플레이의 기본 구조는 TN(twisted nematic)형 액정, 단일 시트 평광형, STN(super twisted nematic)형, GH(guest-host)형, PDLC(polymer dispersed liquid crystal)형, 콜레스테릭형 등과, 액정을 구동하는 스위칭 소자 및 액정 셀 외부 또는 내부에 마련된 백라이트 또는 반사판을 포함한다. 통상의 액정 디스플레이의 스위칭 소자로서 박막 트랜지스터(TFT) 또는 금속/절연 막/금속 구조 다이오드(MIM)를 사용하여 높은 선명도와 고화질을 얻을 수 있는 액티브 매트릭스 구동 시스템을 사용하고, 반사판 또는 백라이트를 갖춘다.

종래의 반사형 액정 디스플레이 및 투과형 액정 디스플레이 양자의 장점을 갖는 액정 디스플레이로서, 도 1에 도시된 바와 같이, 액티브 매트릭스 기판의 픽셀 전극(1) 주위를 둘러싸고 서로 수직으로 교차하도록 마련된 게이트 배선(2) 및 소스 배선(3)을 갖고, 픽셀 전극(1) 상에 마련된 박막 트랜지스터(4)를 갖고, 박막 트랜지스터(4)의 소스 전극과 게이트 전극에 접속된 소스 배선(3)과 게이트 배선(2)을 갖고, 픽셀 전극(1)에 형성된 ITO의 투명 영역(6) 및 금속막의 반사 영역(5)을 갖는 반-투과형 액정 디스플레이가 일본 특허 제 2955277호에 기재되어 있다.

반사 영역과 투명 영역이 픽셀 전극에 마련되므로, 액정 디스플레이가 반사형 액정 디스플레이로서 사용될 수 있도록 주위의 광이 밝을 때는 백라이트가 오프되어, 낮은 전력 소모가 반사형 액정 디스플레이의 특성이라는 것이 증명된다. 주위의 광이 어두울 때는 백라이트가 온되어 액정 디스플레이는 투과형 액정 디스플레이로서 사용되고, 따라서 투과형 액정 디스플레이의 특징인 주위의 광이 어두운 경우 선명도가 향상된다는 것이 증명되었다. 이하, 반사형 액정 디스플레이 및 투과형 액정 디스플레이로서 사용될 수 있는 액정 디스플레이를 반-투과형 액정 디스플레이라고 한다.

그러나, 종래의 반-투과형 액정 디스플레이에 따르면, 입사광은 반사 영역(5)에서는 액정층을 왕복하고, 투명 영역(6)에서는 액정층을 통과하므로, 액정층에서 광의 경로가 상이하게 된다. 따라서, 양쪽 영역 사이에 리타데이션(retardation)의 차이가 발생하여 출사광의 강도가 최대가 되지 못한다. 이러한 문제를 해결하기 위해, 일본 특허 제 2955277호에 기재된 액정 디스플레이의 특징은 도 2에 도시된 액정 디스플레이의 단면도에 도시된 바와 같이 반사 영역(5)의 투명 전극(7) 아래에 마련된 절연층(8)과, 절연층(8) 아래 또는 위에 배치된 반사판(9)을 가지며, 반사 영역(5)에서 액정층의 두께(dr)와 투명 영역(6)에서 액정층의 두께(df)는 상이하다.

도 5는 투과 모드에서의 출사광의 강도(I_p)와 반사 모드에서의 출사광의 강도(I_λ)를 계산한 결과를 도시하는 그래프이다. 투과 모드와 반사 모드에서의 출사광의 강도는 액정층의 두께에 의해 달라진다는 것이 밝혀졌다. 반사 영역의 액정층 두께(dr)와 투명 영역의 액정층의 두께(df)의 비율을 약 1:2로 설정함으로써 반사 영역(5)과 투명 영역(6) 사이의 광 경로에서의 차이가 상쇄되고, 출사광의 특성을 근사한다. 절연층(8)의 두께는 액정층의 두께의 절반 정도이기 때문에, 제조 공정의 수가 증가하여, 투명 전극(7)의 평탄성에 악영향을 미친다. 액정 분자를 정렬시키기 위해 투명 전극 상에 형성된 배향막은 투명 전극(7)의 평탄성에 의해 영향을 받는다. 따라서, 상기에 의해 연마 공정에서 효과적인 배향이 어렵다는 문제가 발생한다.

또한, 도 3에 도시된 바와 같이, 반사 영역(5)과 투명 영역(6) 사이의 단차가 하부 기판(11)과 대향 기판(12) 사이에 생성된 전기력선(10)을 교란시키고, 따라서, 액정 디스플레이의 특성을 저해시킨다. 또한, 도 4에 도시된 바와 같이, 하부 기판(11) 상의 투명 영역(6)과 반사 영역(3) 사이의 단차부 주위의 액정층(13)에서, 하부 기판(11)의 표면 주위에서 액정 분자의 전경사각과 액정 분자의 배향 방향 사이의 관계로 인해, 액정 디스플레이가 동작할 때 액정 분자의 회전 방향에 장애가 발생되어, 액정 디스플레이의 특성이 저하된다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 투과 모드뿐 아니라 반사 모드에서의 회도를 최대화할 수 있고, 액정 분자의 배향이 반사 영역과 투명 영역 사이의 경계 주위에서도 흐트러지지 않는 반-투과형 액정 디스플레이를 제공하는 것이다.

본 발명에 따른 액정 디스플레이에는,

배선과 박막 트랜지스터가 형성된 하부 기판;

하부 기판에 대면하도록 배치된 대향 기판;

하부 기판과 대향 기판 사이의 삽입된 액정층;

하부 기판의 반사 영역에 형성된 반사 전극;

하부 기판의 투명 영역에 형성된 투명 전극;

대향 기판 상에 형성된 공통 전극; 및

반사 전극과 투명 전극과 공통 전극 사이에 전압을 인가하기 위한 구동 회로를 포함하고,

액정층에 접촉하는 하부 기판의 표면에 인가되는 구동 전압과 액정층에 접촉하는 대향 기판의 표면에 인가되는 구동 전압 사이의 전위차에 있어서, 반사 영역에서의 전위차가 투명 영역에서의 전위차보다 작다.

반사 영역에서의 액정층에 인가되는 구동 전압이 투명 영역에서의 액정층에 인가되는 구동 전압보다 작으므로, 반사 영역에서의 액정층의 복굴절은 투명 영역에서 액정층의 복굴절보다 더 작게 되고, 반사 모드와 투과 모드 각각에서의 최적 복굴절을 보장할 수 있게 된다. 상기는 양 모드에서 출사광의 강도를 최적화하는 것을 가능하게 한다.

액정 디스플레이에는 반사 영역의 정전 용량의 용량 분할에 의해 액정층에 접촉하는 하부 기판의 표면에 인가되는 구동 전압과 액정층과 접촉하는 대향 기판의 표면에 접촉하는 구동 전압 사이의 전위차가 반사 영역에서 투명 영역보다 낮도록 구성된다.

반사 영역의 정전 용량의 용량 분할은 투명 영역과 반사 영역의 구동 전압 사이의 차이를 발생시키고, 투명 영역과 반사 영역은 단일 박막 트랜지스터에 의해 공급된 전압을 사용하여 다른 전압에 의해 동시에 구동될 수 있다. 상기는 박막 트랜지스터 양의 증가를 방지하고 구동 전압 제어의 복잡함을 배제하는 것이 가능하게 하고, 액정 디스플레이의 제조 비용을 절감시킬 수 있다.

액정 디스플레이에는 투명 영역에서 액정층의 두께인 셀 갭과 반사 영역에서 액정층의 두께인 셀 갭이 동일하도록 구성될 수 있다.

투명 영역과 반사 영역에서의 셀 갭이 동일하므로, 액정층에서의 전기력선의 장애에 의해 생성된 배향 장애나 전경사각의 장애에 의해 생성된 역경사 회위(reverse tilt disclination)와 같은 배향 장애를 제거할 수 있다. 상기는 액정 디스플레이의 특성을 향상시킨다.

액정 디스플레이에는 절연층이 박막 트랜지스터 상에 적층되고, 반사 전극과 투명 전극이 소정의 영역의 절연층 상에 형성되고, 투명 전극이 절연층에 형성된 컨택트 홀을 통해 각각의 박막 트랜지스터의 소스 전극에 전기적으로 접속되며, 대향 기판이 절연막을 통해 투명 전극에 접속되도록 구성된다.

절연막을 통해 투명 전극에 반사 전극을 접속하는 것은 반사 전극과 투명 전극에 의해 커패시터를 형성하게 하고, 투명 전극과 대향 전극 사이에 삽입된 액정에 의해 형성된 커패시터를 반사 전극-액정-대향 전극에 의해 형성된 커패시터와 투명 전극-절연막-반사 전극에 의해 형성된 커패시터로 용량 분할함으로써 투명 영역과 반사 영역 사이에 전위차가 생성될 수 있다.

액정 디스플레이에는 절연층이 박막 트랜지스터 상에 적층되고, 반사 전극과 투명 전극이 소정의 영역에서 절연층 상에 형성되고, 투명 전극이 절연층에 형성된 컨택트 홀을 통해 각각의 박막 트랜지스터의 소스 전극에 전기적으로 접속되고, 대향 기판이 투명 전극에 전기적으로 접속되며, 절연막이 액정층에 접촉하는 대향 기판의 표면 상에 적층되는 구조를 갖는다.

절연막이 반사 전극 상에 적층되므로, 반사 전극과 대향 전극 사이에 삽입된 액정에 의해 형성된 커패시터는 액정에 의해 형성된 커패시터와 절연막에 의해 형성된 커패시터로 용량 분할되어, 투명 영역과 반사 영역 사이의 전위차를 생성시킨다.

액정 디스플레이에는 절연층이 박막 트랜지스터 상에 적층되고, 반사 전극과 투명 전극이 소정의 영역에서 절연층 상에 형성되고, 투명 전극이 절연층에 형성된 컨택트 홀을 통해 각각의 박막 트랜지스터의 소스 전극에 전기적으로 접속되고, 대향 기판이 투명 전극에 전기적으로 접속되며, 절연막이 반사 전극에 대면하는 대향 기판의 영역 상에 적층되는 구조를 갖는다.

절연막이 반사 전극에 대면하는 대향 기판의 영역상에 적층되므로, 반사 전극과 대향 전극 사이에 삽입된 액정에 의해 형성된 커패시터는 절연막에 의해 형성된 커패시터와 액정에 의해 형성된 커패시터로 용량 분할되어, 투명 영역과 반사 영역 사이에 전위차를 생성시킨다.

액정 디스플레이에는 절연층이 박막 트랜지스터 상에 적층되고, 반사 전극과 투명 전극이 소정의 영역에서 절연층 상에 형성되고, 투명 전극이 절연층에 형성된 컨택트 홀을 통해 각각의 박막 트랜지스터의 소스 전극에 전기적으로 접속되고, 대향 기판이 투명 전극에 전기적으로 접속되며, 절연막이 반사 전극에 대면하는 대향 기판의 영역 상에 적층되는 구조를 갖는다.

절연막은 반사 전극 및 반사 전극에 대면하는 대향 기판의 영역상에 적층되므로, 반사 전극과 대향 전극 사이에 삽입된 액정에 의해 형성된 커패시터는 액정에 의해 형성된 커패시터 및 절연막에 의해 형성된 커패시터로 분할될 수 있으므로, 투명 영역과 반사 영역 사이의 전위차를 발생시킬 수 있다.

액정 디스플레이에는 절연층이 박막 트랜지스터 상에 적층되고, 반사 전극과 투명 전극이 소정의 영역에서 절연층 상에 형성되고, 투명 전극이 절연층에 형성된 컨택트 홀을 통해 박막 트랜지스터 각각의 소스 전극에 전기적으로 접속되고, 제 2의 소스 전극이 절연막을 통해 소스 전극에 접속되며, 반사 전극은 절연층에 형성된 컨택트 홀을 통해 제 2의 소스 전극에 전기적으로 접속되는 구조를 가질 수 있다.

제 2의 소스 전극이 절연막을 통해 소스 전극에 접속되므로, 커패시터는 반사 전극과 투명 전극을 통해 소스 전극에 접속된다. 투명 전극과 대향 전극 사이에 삽입된 액정에 의해 형성된 커패시터를 투명 전극-절연막-제 2의 소스 전극에 의해 형성된 커패시터와 반사 전극-액정-대향 전극에 의해 형성된 커패시터로 분할 가능함으로 인해, 투명 영역과 반사 영역 사이에 전위차가 발생될 수 있다.

액정 디스플레이의 절연층이 박막 트랜지스터 상에 적층되고, 투명 전극이 절연층 상에 형성되고, 절연막이 투명 전극 상에 적층되고, 반사 전극이 절연막 상에 형성되고, 투명 전극이 절연층에 형성된 컨택트 홀을 통해 박막 트랜지스터 각각의 소스 전극에 전기적으로 접속되며, 개구가 반사 전극과 절연막에서 투명 전극까지에 형성되어 있는 구조를 갖는다.

절연막은 투명 전극 상에 형성되고, 반사 전극은 절연막 상에 형성되므로, 커패시터는 반사 전극과 투명 전극에 의해 형성된다. 투명 전극과 대향 전극 사이에 삽입된 액정에 의해 형성된 커패시터가 투명 전극-절연막-반사 전극에 의해 형성된 커패시터와 반사 전극-액정-대향 전극에 의해 형성된 커패시터로 분할 가능함으로 인해, 투명 전극과 반사 전극 사이에 전위차가 발생될 수 있다. 반사 전극과 절연막이 개구에서 제거되기 때문에, 개구는 투명 영역으로서 기능한다.

액정 디스플레이의 절연층 상에 요철이 형성되고, 개구가 요철의 상부 주변 영역 및/또는 하부 주변 영역에 형성되도록 구성될 수 있다.

요철의 상부 주변 영역과 하부 주변 영역에서 대향 기판으로부터 입사된 광을 관찰자를 향해 효율적으로 반사하기 어려우므로, 따라서, 개구가 투명 영역으로서의 하부 주변 영역과 상부 주변 영역에 형성되어, 반사 모드 뿐만 아니라 투과 모드에서도 효율적인 액정 디스플레이를 보장할 수 있다.

절연막은 SiN, SiO₂, Ti₂O₃, Ta₂O₅, SiO, Al₂O₅, 아크릴 및 아톤(arton) 중 하나로 형성될 수 있다.

SiN, SiO₂, Ti₂O₃, Ta₂O₅, SiO, Al₂O₅, 아크릴 및 아톤이 절연막에 대한 재료로서 사용될 수 있기 때문에, 용도, 제조 품질 및 액정 재료와 같은 다양한 조건에 따라 최적의 절연막을 선택할 수 있고, 설계 단계에서의 자유도가 높아진다.

액정 디스플레이의 제 1의 컬러 필터가 대향 기판 상에 형성되고, 제 2의 컬러 필터가 박막 트랜지스터 상에 형성되며, 반사 전극이 제 2의 컬러 필터 상에 형성되도록 구성된다.

컬러 필터가 대향 기판과 소자 기판 상에 형성되므로, 반사 모드에서의 광은 대향 기판 상의 컬러 필터를 두 번 통과하고, 투과 모드에서의 광은 소자 기판과 대향 기판 상의 컬러 필터를 한 번 통과하게 된다. 상기는 양쪽 모드에서 색의 변화를 감소시킬 수 있게 하고, 또한, 투과 모드와 반사 모드에서 색조를 각각 설정할 수 있게 한다.

발명의 구성 및 작용

본 발명의 일 실시예를 첨부된 도면을 참조하여 기재한다. 본 실시예는 본 발명의 한 형태이고, 본 발명을 한정하지 않는다.

도 6은 본 발명의 제 1의 실시예에 따른 반-투과형 액정 디스플레이의 부분 단면도이다. 도 6에 도시된 바와 같이, 반-투과형 액정 디스플레이의 내부에 하부 기판(11), 하부 기판(11)과 대면하도록 배치된 대향 기판(12), 및 하부 기판(11)과 대향 기판(12) 사이에 삽입된 액정층(13)을 갖는다. 반-투과형 액정 디스플레이의 예를 들어, 픽셀에 의해 스위칭 소자 픽셀로서 마련된 박막 트랜지스터를 갖는 액티브 매트릭스 시스템을 사용한다.

하부 기판(11)은 절연 기판(14), 절연 보호막(15), TFT(16), 절연층(17), 반사 전극(18) 및 투명 전극(19)을 갖는다. 절연 보호막(15)은 절연 기판(14) 상에 적층되고, TFT(16)는 절연 보호막(15) 상에 형성된다. 각각의 TFT(16)는 절연 기판(14) 상의 게이트 전극(16a), 게이트 전극(16a)을 피복하는 절연 보호막(15) 상에 놓여진 드레인 전극(16b), 반도체 층(16c) 및 소스 전극(16d)을 갖는다. 드레인 전극(16b)과 소스 전극(16d)의 평면적 배치는 도 1에 도시된 종래 기술과 반대로 되어 있다. 종래 기술과 본 발명과의 도시가 다른 것은 본 발명과 종래 기술에 사용된 드레인과 소스의 이름이 반대로 되어 있기 때문이다.

TFT(16)의 소스 전극(16d)에 도달하는 컨택트 홀(20)은 절연층(17)에 형성된다. 컨택트 홀(20)과 절연층(17)을 피복하는 반사 전극(18) 및 투명 전극(19)이 적층된다. 투명 전극(19)은 TFT(16)의 소스 전극(16d)에 접속되고, 픽셀 전극으로서 기능한다. 반사 전극(18)은 절연막(21)을 통해 투명 전극(19)에 전기적으로 접속되고, 픽셀 전극 및 반사판으로서 기능한다.

폴리이미드 등으로 이루어지고 액정 분자를 배향하는 배향막(22)이 적층되어, 반사 전극(18) 및 투명 전극(19)을 피복한다. 배향막(22)이 연마되어, 액정층의 액정 분자의 배향 방향이 결정된다. 액정층(13)에 접촉하는 대향 기판(12)의 표면도 배향막(22)으로 피복된다. 절연 기판(14) 상의 게이트 단자부(23) 및 게이트 단자부(23)를 피복하는 절연 보호막(15) 상의 드레인 단자부(24)는 하부 기판(11)의 주변부에 마련된 단자 영역에 형성된다.

대향 기판(12)은 액정층(13)의 측면으로부터 순서대로 적층된 투명 전극(25), 컬러 필터(26) 및 절연 기판(27)을 갖는다. 절연 기판(27)으로부터 대향 기판(12)으로 입사된 입사광은 대향 기판으로부터 전해져서, 액정층(13)을 통해 하부 기판(11)에 도달하고, 반사 전극에서 반사되어 반사광이 된다. 반사광은 액정층(13)을 다시 경유하여, 투명 전극(25)으로부터 대향 기판(12)의 밖으로 출사된다.

백라이트(28)는 하부 기판(11)의 액정층(13) 반대편에 마련된다. 백라이트(28)로부터의 광은 절연 기판(14), 절연 보호막(15), 절연층(17) 및 투명 전극(19)을 통해 액정층(13)에 도달하고, 액정층(13)을 통해 투명 전극(25)dm로부터 대향 기판(12)의 밖으로 출사된다.

도 7은 도 6의 단면도에 도시된 액정 디스플레이의 하부 기판(11)의 일부를 도시하는 단면도이다. 투명 전극(19)은 컨택트 홀(20)을 통해 TFT(16)의 소스 전극(16d)에 전기적으로 접속되므로, TFT(16)에 의해 공급된 전위는 투명 전극(19)의 전위와 동일하다. 그러나, 반사 전극(18)은 절연막(21)을 통해 투명 전극(19)에 접속되므로, 반사 전극(18)의 전위는 투명 전극(19)의 전위보다 낮아진다. 이 때, 커페시터는 반사 전극(18), 투명 전극(19) 및 절연막(21)에 의해 형성된다.

도 8은 도 6 및 도 7에 도시된 액정 디스플레이의 등가 회로이다. 하부 기판(11)과 대향 기판(12) 사이의 액정층(13)을 삽입하는 구조를 커페시터로서 간주하고, 투명 전극(19)과 대향 기판(12)의 조합을 CLC1, 반사 전극(18)과 대향 기판(12)의 조합을 CLC2, 반사 전극(18)과 투명 전극(19)이 절연막(21)을 통하여 서로 접속된 것을 C1이라고 한다. 반사 전극(18)의 영역에서 두개의 커페시터(CLC2 및 C1)가 직렬로 접속되기 때문에, TFT(16)에 의해 인가된 전압이 용량 분할되어, 액정층(13)에 인가된 전압은 투명 전극(19)의 영역에서 CLC1에만 인가된 전압보다 낮아진다.

1/4 파장판이 상위 및 하부 기판 상에 마련되어 반대되는 원형 편광이 통과하도록 $\lambda/4$ 의 위상차를 생성하는 경우에는, 예를 들어, 전압이 인가되지 않을 때 초기에 수직 배향 상태를 취하는 액정은 반사부와 투과부 양쪽에서 블랙 디스플레이가 되는 노멀리 블랙 모드가 된다. 그러나, 디스플레이에 사용되는 광의 파장이 λ 으로 설정되면, 반사형 액정 디스플레이인 액정층(13)의 복굴절(리타데이션; retardation)이 $\lambda/4$ 일 때 최고 강도의 출사광을 제공하고, 투과형 액정 디스플레이인 복굴절이 $\lambda/2$ 일 때 최고 강도의 출사광을 제공한다. 액정층(13)에 인가된 전압이 증가되면, 액정층(13)의 복굴절은 단조롭게 증가한다.

따라서, 도 8에 도시된 등가회로가 마련되기 위해, 절연막(21)을 통해 투명 전극(19)과 반사 전극(18)이 접속함으로써 반사 전극(18)과 투명 전극(19) 사이에 전위차가 생성되고 투과 모드와 반사 모드에서 액정층(13)의 복굴절이 최적화될 수 있다. 절연막(21)에 사용가능한 재료는 SiN , SiO_2 , Ti_2O_3 , Ta_2O_5 , SiO , Al_2O_5 등이다. 그러나, 도 8에서 CLC1 및 CLC2의 용량은 액정층(13)의 재료 및 두께에 의해 변하고, 인가 전압과 복굴절 사이의 관계도 액정층(13)의 재료에 따라 변하기 때문에, 절연막(21)의 두께 및 재료는 적절히 조정되어야 한다.

도 9의 A 내지 F는 도 6에 도시된 반-투과형 액정 디스플레이의 제조 공정에서 하부 기판에 대한 제조 공정을 도시하는 설명도이다. 도 7에 도시된 바와 같이, 우선, 게이트 전극(16a)이 절연 기판(14) 상에 형성되고, 절연 보호막(15)이 게이트 전극(16a) 및 드레인 전극(16b) 상에 적층되고, 반도체층(16c)과 소스 전극(16d)이 절연 보호막(15) 상에 형성되어, 스위칭 소자로서의 TFT(16)의 기판을 형성한다(도 9의 A에 도시). 또한, 절연층(17)이 TFT(16)를 피복하도록 적층되고, 소스 전극(16d)에 도달하는 컨택트 홀(20)이 형성된다(도 9의 B에 도시). 스위칭 소자는 TFT(16)에 한정되는 것이 아니라, 다이오드와 같이 다른 스위칭 소자용 기판이 준비될 수도 있다.

다음으로, ITO로 이루어진 투명 전극(19)이 절연층(17)을 피복하여, 소스 전극(16d) 및 투명 전극(19)이 컨택트 홀(20)을 통해 서로 전기적으로 접촉된다(도 9의 C). 투명 전극(19)이 적층될 때, 마스킹을 수행하는 스퍼터링을 사용함으로써 투명 영역에만 선택적으로 ITO가 적층될 수 있다. 투명 전극(19) 상에 마스크(29)를 인가하여 반사 영역과의 경계 부분만을 노출시킨 상태에서, 절연막(21)이 양극 산화법에 의해 형성된다(도 9의 D에 도시).

그리고, 투명 전극(19) 및 절연막(21)에 마스크(29)를 인가하여, 반사 전극(18) 또는 Al 막이 진공 증착법에 의해 절연층(17) 상에 형성된다(도 9의 E에 도시). 반사 전극(18)의 재료는 Al에 한정되는 것이 아니라 다른 도전성 재료가 사용될 수도 있다. 그리고, 폴리이미드의 배향막(22)이 반사 전극(18), 투명 전극(19) 및 절연막(21) 상에 도포되고, 액정의 배향시키고 싶은 방향으로 연마된다(도 9의 F). 하부 기판(11)이 상술한 방법에 따라 제조되어, 프레임 부재를 통해 컬러 필터(26)와 투명 전극(25)이 적층된 대향 기판(12)과 대면하고, 액정층(13)이 양 기판 사이에 주입되어 액정 디스플레이를 제작한다. 액정층(13)과 접촉하는 하부 기판(11)의 표면이 거의 평탄하게 형성될 수 있으므로, 액정층(13)의 배향 교란 등이 투명 영역과 반사 영역 사이의 경계 부근에서 발생하지 않는다.

본 발명의 제 2의 실시예가 이하에 개시된다. 도 6의 제 1의 실시예와 같이, 하부 기판(11)은 절연 기판(14), 절연 보호막(15; 도시되지 않음), TFT(16), 절연층(17), 반사 전극(18) 및 투명 전극(19)을 갖는다. 절연 보호막(15)은 절연 기판(14) 상에 적층되고, TFT(16)는 절연 보호막(15) 상에 형성된다. 각각의 TFT(16)는 절연 기판(14) 상에 게이트 전극(16a), 게이트 전극(16a)을 피복하는 절연 보호막(15) 상에 드레인 전극(16b), 반도체층(16c) 및 소스 전극(16d)을 갖는다. 절연 기판(14) 상의 게이트 단자부(23)와 게이트 단자부(23)를 피복하는 절연 보호막(15) 상의 드레인 단자부(24)는 하부 기판(11)의 주변부에 마련된 단자 영역에 형성된다.

도 10은 제 2의 실시예의 하부 기판의 일부를 간략한 형태로 도시하는 단면도이다. TFT(16)의 소스 전극(16d)에 도달하는 컨택트 홀(20)은 절연층(17)에 형성된다. 반사 전극(18)과 투명 전극(19)이 적층되어 컨택트 홀(20)과 절연층(17)을 피복한다. 투명 전극(19)은 TFT(16)의 소스 전극(16d)에 접속되고, 픽셀 전극으로서 기능한다. 반사 전극(18)은 절연막(21)을 통해 투명 전극(19)에 전기적으로 접속되고, 반사판과 픽셀 전극으로서 기능한다. SiO_2 등의 투명 절연막(21)은 반사 전극(18) 상에 적층된다. 이 때, 절연막(21)이 반사 전극(18)을 완전히 피복하도록 반사 전극(18)의 전체 표면상에 적층된다. 도시되지는 않았지만, 액정 분자를 배향하는 폴리이미드 등의 배향막(22)이 적층되어 반사 전극(18)과 투명 전극(19)을 피복한다. 배향막(22)이 연마되므로, 액정층(13)의 액정 분자의 배향 방향이 결정된다.

투명 전극(19)이 컨택트 홀(20)을 통해 TFT(16)의 소스 전극(16d)에 전기적으로 접속되므로, TFT(16)에 의해 공급된 전위는 투명 전극(19)의 전위와 동일하다. 반사 전극(18)이 투명 전극에 직접 전기적으로 접속되므로, 반사 전극(18)의 전위는 투명 전극(19)의 전위와 동일하게 된다. 투명 절연막(21)이 반사 전극(18) 상에 적층되므로, 액정층(13)과 접촉하는 반사 영역의 표면은 절연막(21)의 상면이 되어, 커페시터가 반사 전극(18) 및 절연막(21)의 상면에 의해 형성된다.

제 2의 실시예에 따른 액정 디스플레이의 등가 회로가 제 1의 실시예와 같이 도 8에 도시된다. 하부 기판(11)과 대향 기판(12) 사이에 액정층(13)을 삽입하는 구조를 커패시터로서 간주한다면, CLC1은 투명 전극(19)과 대향 기판(12)의 조합이 되고, C1은 절연막(21)의 상면과 반사 전극(18)의 조합이 되고, CLC2는 대향 기판(12)과 절연막(21)의 상면의 조합이 된다. 두개의 커패시터(CLC2 및 C1)가 반사 전극(18)의 영역에 직렬로 접속되므로, TFT(16)에 의해 인가된 전압이 용량 분할되어 액정층(13)에 인가된 전압은 투명 전극(19)의 영역에서 CLC1에만 인가된 전압보다 낮아진다.

디스플레이에 사용되는 광의 파장이 λ 이면, 액정층(13)의 복굴절(리타데이션)이 $\lambda/4$ 일 때 반사형 액정 디스플레이는 최고 강도의 출사광을 제공하고, 복굴절이 $\lambda/2$ 일 때 투과형 액정 디스플레이가 최고 강도의 출사광을 제공한다고 알려져 있다. 또한, 액정층(13)에 인가된 전압이 증가되므로, 액정층(13)의 복굴절이 단조롭게 증가하는 것도 알려져 있다. 따라서, 도 8에 도시된 등가 회로를 마련하도록 반사 전극(18) 상에 절연막(21)을 적층함으로써 반사 전극(18)과 투명 전극(19)에 전위차가 생기도록 하여, 투과 모드와 반사 모드 양쪽에서 액정층(13)의 복굴절을 최적화 하는 것이 가능하다. 절연막(21)에 사용 가능한 재료는 SiN, SiO₂, 아크릴 및 아톤과 같은 유기 물질이다. 도 8에서 CLC1 및 CLC2의 용량이 액정층의 두께 및 재질에 의해 변하고 인가 전압과 복굴절 사이의 관계도 액정층(13)의 재질에 따라 변하기 때문에, 절연막(21)의 두께 및 재질을 적절히 조정해야 한다.

도 11의 A 내지 E는 도 10에 도시된 반-투과형 액정 디스플레이를 제조하는 공정에서 하부 기판에 대한 제조 공정을 도시하는 설명도이다. 우선, 게이트 전극(16a)이 절연 기판(14) 상에 형성되고, 절연 보호막(15)이 게이트 전극(16a) 및 드레인 전극(16b) 상에 적층되고, 반도체층(16c) 및 소스 전극(16d)이 절연 보호막(15) 상에 형성되어, 스위치 소자로서 TFT(16)의 기판을 형성한다(도 11의 A). 또한, 절연층(17)은 TFT(16)을 피복하며 적층되고, 소스 전극(16d)에 도달하는 컨택트 홀(20)이 형성된다(도 11의 B). 스위칭 소자는 TFT(16)에 한정되는 것이 아니라, 다이오드와 같은 다른 스위칭 소자에 대한 기판이 마련할 수도 있다.

그리고, 절연층(17)을 피복하는 투명 전극(19)이 ITO로 이루어져, 소스 전극(16d) 및 투명 전극(19)이 컨택트 홀(20)을 통해 서로 전기적으로 접촉한다(도 11의 C). 투명 전극(19)이 적층될 때, 마스킹을 시행하고 스퍼터링을 사용함으로써 투명 영역에만 선택적으로 ITO가 적층될 수 있다. 투명 전극(19)상에 마스킹을 수행하여, 반사 전극(18)이 스퍼터링 등에 의해 형성된다(도 11의 D). 그리고, 투명 전극(19)에 마스킹을 시행하여, SiO₂가 CVD에 의해 반사 전극(18) 상에 적층되고, 이로 인해, 절연막(21)이 형성된다(도 11의 E). 그리고, 폴리이미드의 배향막(22)이 반사 전극(18) 상에 피복되고, 투명 전극(19) 및 절연막(21)이 액정의 소정 배향 방향으로 연마된다(도시되지 않음). 절연막(21)은 반사 전극(18)에 대면하는 대향 기판(12)의 영역에 적층될 수 있다. 또한, 절연막(21)은 반사 전극(18) 및 반사 전극(18)에 대면하는 대향 기판(12)의 영역 상에 적층될 수 있다.

반사 전극(18)의 재료는 Al에 한정되는 것이 아니라, 다른 도전 물질이 사용될 수 있다. 하부 기판(11)이 상술한 바와 같이 제조되고 프레임 부재를 통해 컬러 필터(26)와 투명 전극(25)이 적층된 대향 기판을 대면하도록 이루어지면, 액정층(13)이 양 기판 사이에 주입되어 액정 디스플레이가 제조된다. 액정층(13)에 접촉하는 하부 기판(11)의 표면이 거의 평坦화될 수 있으므로, 투명 영역과 반사 영역 사이의 경계 부근에서 액정층(13)의 배향 장애 등이 발생하지 않는다.

본 발명의 제 3의 실시예가 이하에 기재된다. 도 6의 제 1의 실시예에서와 같이, 하부 기판(11)은 절연 기판(14), 절연 보호막(15; 도시되지 않음), TFT(16), 절연층(17), 반사 전극(18) 및 투명 전극(19)을 갖는다. 절연 보호막(15)은 절연 기판(14) 상에 적층되고, TFT(16)는 절연 보호막(15) 상에 형성된다. 각각의 TFT(16)는 절연 기판(14) 상에 게이트 전극(16a), 드레인 전극(16b), 반도체층(16c), 소스 전극(16d) 및 제 2의 소스 전극(30)을 갖는다. 마지막의 네 개의 전극은 게이트 전극(16a)을 피복하는 절연 보호막(15) 상에 놓여진다. 절연 기판(14) 상의 게이트 단자부(23)와 게이트 단자부(23)를 피복하는 절연 보호막(15) 상의 드레인 단자부(24)는 하부 기판(11)의 주변부에 마련된 단자 영역에서 형성된다.

도 12는 제 2의 실시예의 하부 기판을 간략한 형태로 도시하는 단면도이다. 소스 전극(16d)과 제 2의 소스 전극(30)은 SiO의 절연막(21)을 통해 함께 접속한다. TFT(16)의 소스 전극(16d)에 도달하는 컨택트 홀(20) 및 제 2의 소스 전극(30)에 도달하는 컨택트 홀(20)은 절연층(17)에 형성된다. 반사 전극(18) 및 투명 전극(19)이 적층되어, 컨택트 홀(20) 및 절연층(17)을 피복한다. 투명 전극(19)은 TFT(16)의 드레인 전극(16b) 또는 소스 전극(16d)에 접속되고, 픽셀 전극으로서의 기능을 갖는다. 반사 전극(18)은 제 2의 소스 전극(30)에 접속되고, 반사판 및 픽셀 전극으로서의 기능을 갖는다. 반사 전극(18) 및 투명 전극(19)은 직접적이지 않게 서로 전기적으로 접속된다. 도시되지는 않았지만, 액정 분자를 배향하는 폴리이미드 등의 배향막(22)이 적층되어, 반사 전극(18)과 투명 전극(19)을 피복한다. 배향막(22)이 연마되므로, 액정층(13)의 액정 분자의 배향 방향이 결정된다.

투명 전극(19)이 컨택트 홀(20)을 통해 TFT(16)의 소스 전극(16d)에 전기적으로 접속되므로, TFT(16)에 의해 공급된 전위는 투명 전극(19)의 전위와 동일하다. 반사 전극(18)이 절연막(21)을 통해 TFT(16)와 제 2의 소스 전극(30)에 접속되므로, 반사 전극(18)의 전위는 투명 전극(19)의 전위보다 낮아지게 된다. 이 때, 반사 전극(18), 투명 전극(19) 및 절연막(21)에 의해 커패시터가 형성된다.

제 3의 실시예에 따른 액정 디스플레이의 등가 회로는 제 1 및 제 2의 실시예와 같이 도 8에 도시된 것이 된다. 하부 기판(11)과 대향 기판(12) 사이에 액정층(13)을 삽입하는 구조를 커패시터로서 간주되면, CLC1은 투명 전극(19)과 대향 기판(12)의 조합이고, CLC2는 반사 전극(18)과 대향 기판(12)의 조합이며, C1은 절연막(21)을 통해 소스 전극(16d)에 접속된 제 2의 소스 전극(30)과 반사 전극(18)이다. 두개의 커패시터(CLC2 및 C1)가 반사 전극(18)의 영역에서 직렬로 접속되기 때문에, TFT(16)에 의해 인가된 전압이 용량 분할되어 액정층(13)에 인가된 전압은 투명 전극(19)의 영역에서 CLC1에만 인가된 전압보다 낮아지게 된다.

디스플레이에 사용되는 광의 파장이 λ 이면, 액정층(13)의 복굴절(리타데이션)이 $\lambda/4$ 일 때 반사형 액정 디스플레이는 최고 강도의 출사광을 제공하고, 복굴절이 $\lambda/2$ 일 때 투과형 액정 디스플레이가 최고 강도의 출사광을 제공한다고 알려져 있다. 또한, 액정층(13)에 인가된 전압이 증가되므로, 액정층(13)의 복굴절이 단조롭게 증가하는 것도 알려져 있다. 따라서, 도 8에 도시된 등가회로가 마련되기 위해, 제 2의 소스 전극(30)과 소스 전극(16d) 사이에 절연막(21)을 삽입함으로써 반사 전극(18)과 투명 전극(19) 사이에 전위차가 생성되고 투과 모드와 반사 모드 양쪽에서 액정층(13)의 복굴절을 최적화 할

수 있다. 절연막(21)에 사용가능한 재료는 SiN, SiO₂, Ti₂O₃, Ta₂O₅, SiO, Al₂O₅ 등이다. 도 8에서 CLC1 및 CLC2의 용량은 액정층(13)의 두께 및 재질에 따라 변하고, 인가 전압과 복굴절 사이의 관계도 액정층(13)의 재질에 따라 변하기 때문에, 절연막(21)의 두께 및 재질을 적절히 조정해야 한다.

도 13의 A 내지 F는 도 12에 도시된 반-투과형 액정 디스플레이의 제조 공정에서 하부 기판에 대한 제조 공정을 도시하는 설명도이다. 우선, 게이트 전극(16a)이 절연 기판(14) 상에 형성되고, 절연 보호막(15)이 게이트 전극(16a) 상에 적층되고, 드레인 전극(16b), 반도체층(16c) 및 소스 전극(16d)이 절연 보호막(15) 상에 형성되어, 스위칭 소자로서 TFT(16)의 기판이 형성된다(도 13의 A). 스위칭 소자는 TFT(16)에 한정되는 것이 아니라, 다이오드와 같은 다른 스위칭 소자에 대한 기판이 준비될 수도 있다. 절연 보호막(15)과 TFT(16) 상에 마스크(29)를 인가하고 소스 전극(16d)의 단부만을 노출시켜, 절연막(21)이 양극 산화법에 의해 형성된다(도 13의 B에 도시).

그리고, 제 2의 소스 전극(30)이 절연막(21)을 통해 소스 전극(16d)에 접속되도록 소정의 위치에서 절연 보호막(15) 상에 패터닝된다(도 13의 C). 또한, 절연층(17)이 TFT(16)를 피복하여 퇴적되고, 소스 전극(16d)에 도달하는 컨택트 홀(20)과 제 2의 소스 전극(30)에 도달하는 컨택트 홀(20)이 절연층(17)에 형성된다(도 13의 D). 그리고, ITO의 투명 전극(19)이 컨택트 홀(20)을 통해 소스 전극(16d)과 전기적으로 접촉하도록 절연층(17) 위에 적층된다. 투명 전극(19)이 적층될 때, 마스킹을 수행하고 스퍼터링을 사용함으로써 투명 영역 상에만 선택적으로 ITO가 적층될 수 있다(도 13의 E).

따라서, Al의 반사 전극은 컨택트 홀(20)을 통해 제 2의 소스 전극(30)과 전기적으로 접촉하도록 절연층(17) 위에 형성된다. 반사 전극(18)이 적층될 때, 마스킹을 수행하고 진공 증착법에 의해 반사 영역 상에만 선택적으로 Al막이 형성될 수 있다(도 13의 F). 반사 전극(18)의 재료는 Al에만 한정되는 것이 아니라, 다른 도전성 물질이 사용될 수도 있다. 그리고, 폴리아미드의 배향막(22)이 반사 전극(18), 투명 전극(19) 및 절연막(21) 상에 피복되고, 액정의 소정 배향 방향으로 연마된다(도시되지 않음).

하부 기판(11)이 상술한 바와 같이 제조되고 프레임 부재를 통해 컬러 필터(26)와 투명 전극(25)이 적층되어 있는 대향 기판(12)과 대면하도록 이루어지며, 양 기판 사이에 액정층(13)이 주입되어 액정 디스플레이가 제조된다. 액정층(13)과 접촉하는 하부 기판(11)의 표면이 평탄하게 이루어질 수 있으므로, 액정층(13)의 배향 장애 등이 투명 영역과 반사 영역 사이의 경계 부근에서 발생하지 않는다.

본 발명의 다른 실시예를 이하에 기재한다. 도 6에 도시된 제 1의 실시예와 같이, 하부 기판(11)은 절연 기판(14), 절연 보호막(15; 도시되지 않음), TFT(16), 절연층(17), 반사 전극(18) 및 투명 전극(19)을 갖는다. 절연 보호막(15)은 절연 기판(14) 상에 적층되고, TFT(16)는 절연 보호막(15) 상에 형성된다. 각각의 TFT(16)는 절연 기판(14) 상에 게이트 전극(16a), 드레인 전극(16b), 반도체층(16c) 및 소스 전극(16d)을 갖고, 마지막의 세가지 전극은 게이트 전극(16a)을 피복하는 절연 보호막(15) 상에 놓여진다. 절연 기판(14) 상의 게이트 단부(23)와 게이트 단부(23)를 피복하는 절연 보호막(15) 상의 드레인 단부(24)는 하부 기판(11)의 주변부에 마련된 단자부에 형성된다.

도 14는 제 4의 실시 예의 하부 기판의 일부를 간략한 형태로 도시한 단면도이다. TFT(16)의 소스 전극(16d)에 도달하는 컨택트 홀(20)이 절연층(17)에 형성된다. 투명 전극(19), 절연막(21) 및 반사 전극(18)이 적층되어 컨택트 홀(20)과 절연층(17)을 피복한다. 투명 전극(19)은 TFT(16)의 소스 전극(16d)에 접속되고, 픽셀 전극으로서의 기능을 갖는다. SiO₂의 투명 절연막(21)이 투명 전극(19)과 반사 전극(18) 사이에 적층된다. 반사 전극(18)은 절연막(21)을 통해 투명 전극(19)에 전기적으로 접속되고, 반사판 및 픽셀 전극으로서의 기능을 갖는다.

절연층(17)은 요철 형상의 표면, 절연층(17) 상에 적층된 투명 전극(19)과 반사 전극(18)도 요철 형상의 표면을 갖는다. 반사 전극(18) 및 절연막(21)은 반사 전극(18)의 요철 형상의 표면의 최상 영역과 최저 영역에서 제거되고, 투명 전극(19)이 액정층(13)에 접촉하도록 개구(31)가 형성된다.

도시되지는 않았지만, 액정 분자를 배향하는 폴리아미드 등의 배향막(22)이 적층되어, 반사 전극(18)과 투명 전극(19)을 피복한다. 배향막(22)이 연마되어, 액정층(13)의 액정 분자의 배향 방향이 결정된다. 투명 전극(19)이 컨택트 홀(20)을 통해 TFT(16)의 소스 전극(16d)에 전기적으로 접속되므로, TFT(16)에 의해 공급되는 전위는 투명 전극(19)의 전위와 동일하다. 반사 전극(18)은 절연막(21)을 통해 투명 전극에 접속되지만, 반사 전극(18)의 전위는 투명 전극(19)의 전위보다 낮아지게 된다. 이 때, 반사 전극(18), 투명 전극(19) 및 절연막(21)에 의해 커패시터가 형성된다.

제 4의 실시예에 따른 액정 디스플레이의 등가 회로는 제 1 내지 제 3의 실시예와 같이 도 8에 도시된다. 하부 기판(11)과 대향 기판(12) 사이에 액정층(13)을 삽입하는 구조를 커패시터로서 간주한다면, CLC1은 관련된 개구(31)에서 대향 기판(12)과 투명 전극(19)의 조합이 되고, CLC2는 대향 기판(12)과 반사 전극(18)의 조합이 되고, C1은 절연막(21)을 통해 함께 접속된 반사 전극(18)과 투명 전극(19)이다. 두개의 커패시터(CLC2 및 C1)가 반사 전극(18)의 영역에 직렬로 접속되므로, TFT(16)에 의해 인가된 전압이 용량 분할되어 액정층(13)에 인가된 전압은 투명 전극(19)의 영역에서 CLC1에만 인가된 전압보다 낮아진다.

디스플레이에 사용되는 광의 파장이 λ 이면, 액정층(13)의 복굴절(리타데이션)이 $\lambda/4$ 일 때 반사형 액정 디스플레이는 최고 강도의 출사광을 제공하고, 복굴절이 $\lambda/2$ 일 때 투과형 액정 디스플레이가 최고 강도의 출사광을 제공한다고 알려져 있다. 또한, 액정층(13)에 인가된 전압이 증가되므로, 액정층(13)의 복굴절이 단조롭게 증가하는 것도 알려져 있다. 따라서, 도 8에 도시된 등가 회로를 마련하도록 반사 전극(18) 상에 절연막(21)을 적층함으로써 반사 전극(18)과 투명 전극(19) 사이에 전위차가 생기도록 하여, 투과 모드와 반사 모드 양쪽에서 액정층(13)의 복굴절을 최적화 하는 것이 가능하다. 절연막(21)에 사용 가능한 재료는 SiN, SiO₂, 아크릴 및 아론과 같은 유기 물질이다. 도 8에서 CLC1 및 CLC2의 용량이 액정층의 두께 및 재질에 의해 변하고 인가 전압과 복굴절 사이의 관계도 액정층(13)의 재질에 따라 변하기 때문에, 절연막(21)의 두께 및 재질을 적절히 조정해야 한다.

도 15의 A 내지 F는 도 14에 도시된 반-투과형 액정 디스플레이 제조 공정에서 하부 기판에 대한 제조 공정을 도시하는 설명도이다. 우선, 게이트 전극(16a)이 절연 기판(14) 상에 형성되고, 절연 보호막(15)이 게이트 전극(16a) 상에 적층되며,

드레인 전극(16b), 반도체 층(16c) 및 소스 전극(16d)이 절연 보호막(15) 상에 형성되어, 스위칭 소자로서 TFT(16)를 형성한다(도 15의 A). 스위칭 소자는 TFT(16)에 한정되는 것이 아니라, 다이오드와 같은 다른 스위칭 소자에 대한 기판을 사용할 수도 있다.

또한, 절연층(17)이 TFT(16) 위에 적층된다. 절연층(17) 상에 요철 형상의 표면을 형성하기 위해, 절연층(17)에 편평하게 형성한 후 마스킹을 수행하고, 포토레지스트를 사용하여 절연층(17) 상에 단차를 형성한다. 그 후, 절연층(17)의 단차의 코너 부분을 둑글게 어닐링하여 절연층(17)은 완만한 기복을 갖는 표면을 갖게 된다. 소스 전극(16d)에 도달하는 컨택트 홀(20)이 절연층(17)에 형성된다(도 15의 B). 그리고, 투명 전극(19)이 스퍼터링에 의해 절연층(17) 위에 ITO로 이루어지고, 소스 전극(16d)과 투명 전극(19)이 컨택트 홀(20)을 xdh해 서로 전기적으로 접촉한다(도 15의 C). 또한, SiO₂의 절연 막(21)이 CVD에 의해 투명 전극(19) 상에 적층된다(도 15의 D). 그리고, AI막인 반사 전극(18)이 진공 증착법에 의해 절연 막(21) 상에 형성된다(도 15의 E).

도 15의 B의 공정에서 요철 형상을 형성하기 위해 사용된 마스크에 의거하여, 반사 전극(18)의 요철 형상 표면의 최상 영역과 최저 영역을 특정하고, 최상 영역과 최저 영역에 대응하는 위치에 구멍을 갖는 마스크를 이용하여, 에칭 및 포토레지스트를 사용하여 최상 및 최저 영역에서 반사 전극(18)과 투명 전극(19)을 제거하고, 이로 인해, 개구(31)를 형성한다. 각각의 개구(31)에서, 투명 전극(19)이 노출된다(도 15의 F).

반사 전극(18)의 재료는 AI에 한정되는 것이 아니라 다른 도전성 물질이 사용될 수도 있다. 하부 기판(11)이 상기와 같은 방법으로 형성되고 프레임 부재를 통해 컬러 필터(26)와 투명 전극(25)이 적층되어 있는 대향 기판(12)과 대면하도록 이루어지며, 액정층(13) 양 기판 사이에 삽입되어 액정 디스플레이가 제조된다. 액정층(13)과 접촉하는 하부 기판(11)의 표면이 거의 평탄하게 이루어질 수 있으므로, 투명 영역과 반사 영역 사이의 경계 부근에서 액정층(13)의 배향 장애등이 발생하지 않는다.

개구(31)가 반사 전극(18)에 형성되므로, 액정층(13)을 통해 광을 통과하게 하여 투과 모드에서 백라이트 등에 의해 하부 기판(11)의 대향층으로부터 액정층(13)으로 광이 조사됨으로써 액정 표시를 행하여, 어두운 환경이더라도 디스플레이가 가능하게 된다. 개구(31)가 형성된 영역은 대향 기판(12)으로부터 관찰자를 향해 입사광이 반사될 수 없으므로, 반사 전극(18)에서 대향 기판(12)으로부터 입사광을 반사하는 반사 모드에서도 휙도가 현저히 저하되지 않는다.

하부 기판(11) 상의 TFT(16) 상에 적층된 절연층(17)이 컬러 필터(26)와 대체되는 다른 실시예의 액정 디스플레이를 설명한다. 반-투과형 액정 디스플레이의 부분적인 단면 및 반-투과형 액정 디스플레이의 제조 공정에서 반사 전극을 형성하는 공정은 제 1 내지 제 4의 실시예와 동일하고, 컬러 필터(26)와 절연층(17)이 교체된다는 점만이 다르다.

반사 모드의 디스플레이에서, 대향 기판(12)으로부터의 입사광은 출사광이 될 때 까지 대향 기판(12) 상에 마련된 컬러 필터(26)를 두 번 통과하고, 투과 모드의 디스플레이에서, 백라이트(28)로부터의 광은 출사광이 될 때 까지 대향 기판(12) 상에 마련된 컬러 필터(26)와 하부 기판(11) 상에 마련된 컬러 필터(26)를 통과한다. 반사 및 투과 모드에서, 광이 컬러 필터를 두 번 통과함으로써, 양쪽 모드에서 동일한 컬러 디스플레이를 수행하는 것이 가능하다. 투과 모드와 반사 모드 사이에서 개별적으로 표시된 색의 밸런스를 결정하는 것도 가능하다.

발명의 효과

본 발명에 따르면, 반사 영역에서 액정층에 인가된 구동 전압이 투명 영역에서 액정층에 인가된 구동 전압보다 낮으므로, 반사 영역에서 액정층의 복굴절은 투명 영역에서 액정층의 복굴절 보다 작아지게 되어 반사 모드와 투과 모드 각각에서 복굴절을 최적화 하는 것이 가능하다. 상기는 양쪽 모드에서 출사광의 강도를 최적화 할 수 있다. 용량 분할은 투명 영역과 반사 영역의 구동 전압차를 생성하여, 투명 영역과 반사 영역은 단일 박막 트랜지스터에 의해 공급된 전압에 의해 동시에 구동될 수 있다. 상기는 박막 트랜지스터의 양이 증가하거나 구동 전압 제어의 복잡성을 배제할 수 있게 하고, 액정 디스플레이의 제조 비용을 절감시킬 수 있게 한다. 투명 영역과 반사 영역에서 셀 캡이 거의 동일하므로, 액정층에서의 전기력선의 장애에 의한 배향 교란 또는 전경사각의 장애에 의해 생성된 역경사 회위와 같은 배향 교란을 배제할 수 있다. 따라서, 액정 디스플레이의 특성을 개선할 수 있다.

반사 전극이 절연막을 통해 투명 전극에 접속되고, 절연막이 반사 전극 상에 적층되고, 절연막이 반사 전극에 대면하는 대향 기판의 영역 상에 적층되고, 절연막이 반사 전극 및 반사 전극에 대면하는 대향 기판의 영역 상에 적층되고, 제 2의 소스 전극이 절연막을 통해 소스 전극에 접속되고, 절연막이 투명 전극 상에 적층되며, 반사 전극이 절연막 상에 적층되므로, 반사 전극과 투명 전극에 의해 커페시터가 형성되며, 용량 분할에 의해 투명 영역과 반사 영역 사이에 전위차가 발생될 수 있다. 반사 전극과 절연막이 개구에서 제거되기 때문에, 개구는 투명 영역으로서 기능한다.

요철 형상의 최상 주변 영역과 최저 주변 영역에서 대향 기판으로부터 입사된 광을 관찰자를 향해 효율적으로 반사하는 것은 어렵다. 따라서, 개구가 최상 주변 영역과 최저 주변 영역에서 투명 영역으로서 형성되어, 반사 모드와 투과 모드에서 효율적인 액정 디스플레이를 가능하게 한다.

절연막에 대한 재료로서 SiN, SiO₂, Ti₂O₃, Ta₂O₅, SiO, Al₂O₅, 아크릴 및 아톤이 사용되기 때문에, 용도나 제품 품질이 나 액정 재료 등의 여러 조건에 따라 최적의 절연막을 선택하는 것이 가능하다. 상기는 설계 단계에서의 자유도를 증진시킨다.

컬러 필터가 대향 기판 및 소자 기판 상에 형성되므로, 반사 모드에서 광은 대향 기판측의 컬러 필터를 2번 통과하고, 투과 모드에서 광은 대향 기판 및 소자 기판 상의 컬러 필터를 한번 통과한다. 상기는 양쪽 모드에서 색의 변화를 저감시킬 수 있게 한다. 또한, 투과 모드와 반사 모드에서 색조를 각각 설정하는 것도 가능하다.

(57) 청구의 범위

청구항 1.

배선과 박막 트랜지스터가 형성된 하부 기판;

상기 하부 기판에 대면하도록 배치된 대향 기판;

상기 하부 기판과 상기 대향 기판 사이에 삽입된 액정층;

상기 하부 기판의 반사 영역에 형성된 반사 전극;

상기 하부 기판의 투명 영역에 형성된 투명 전극;

상기 대향 기판 상에 형성된 공통 전극; 및

상기 공통 전극, 상기 투명 전극 및 상기 반사 전극 사이에 전압을 인가하기 위한 구동 회로를 포함하고,

상기 액정층과 접촉하는 상기 하부 기판의 표면에 인가되는 구동 전압과 상기 액정층에 접촉하는 상기 대향 기판의 표면에 인가되는 구동 전압 사이의 전위차에 있어서, 상기 반사 영역에서의 전위차가 상기 투명 영역에서의 전위차보다 낮은 것을 특징으로 하는 액정 디스플레이.

청구항 2.

제 1항에 있어서,

투명 영역에서 상기 액정층과 접촉하는 상기 하부 기판의 표면에 인가되는 상기 구동 전압과 상기 액정층에 접촉하는 상기 대향 기판의 표면에 인가되는 상기 구동 전압 사이의 상기 전위차에 있어서, 상기 반사 영역에서의 정전 용량의 용량 분할에 의해, 상기 반사 영역에서의 전위차가 상기 투명 영역에서의 전위차보다 낮은 것을 특징으로 하는 액정 디스플레이.

청구항 3.

제 1항에 있어서,

상기 투명 영역에서 액정층의 두께인 셀캡은 상기 반사 영역에서 액정층의 두께인 셀캡과 거의 동일한 것을 특징으로 하는 액정 디스플레이.

청구항 4.

제 1 내지 제 3항 중 어느 한 항에 있어서,

절연층은 상기 박막 트랜지스터 상에 적층되고, 상기 반사 전극과 상기 투명 전극은 소정의 영역에서 상기 절연층 상에 형성되고, 상기 투명 전극은 상기 절연층에 형성된 컨택트홀을 통해 상기 박막 트랜지스터 각각의 소스 전극에 전기적으로 접속되며, 상기 대향 기판은 절연막을 통해 상기 투명 전극에 접속되는 것을 특징으로 하는 액정 디스플레이.

청구항 5.

제 1 내지 제 3항 중 어느 한 항에 있어서,

절연층은 상기 박막 트랜지스터 상에 적층되고, 상기 반사 전극과 상기 투명 전극은 소정의 영역에서 상기 절연층 상에 형성되고, 상기 투명 전극은 상기 절연층에 형성되는 컨택트홀을 통해 상기 박막 트랜지스터 각각의 소스 전극에 전기적으로 접속되고, 상기 대향 기판은 상기 투명 전극에 전기적으로 접속되며, 절연막은 상기 액정층에 접촉하는 상기 대향 기판의 표면상에 적층되는 것을 특징으로 하는 액정 디스플레이.

청구항 6.

제 1 내지 제 3항 중 어느 한 항에 있어서,

절연층은 상기 박막 트랜지스터 상에 적층되고, 상기 반사 전극과 상기 투명 전극은 소정의 영역에서 상기 절연층 상에 형성되고, 상기 투명 전극은 상기 절연층에 형성된 컨택트 홀을 통해 상기 박막 트랜지스터 각각의 소스 전극에 전기적으로 접속되고, 상기 대향 기판은 상기 투명 전극에 전기적으로 접속되며, 절연막은 상기 반사 전극에 대면하는 상기 대향 기판의 영역 상에 적층되는 것을 특징으로 하는 액정 디스플레이.

청구항 7.

제 1항 내지 제 3항 중 어느 한 항에 있어서,

절연층은 상기 박막 트랜지스터 상에 적층되고, 상기 반사 전극과 상기 투명 전극은 소정의 영역에서 상기 절연층 상에 형성되고, 상기 투명 전극은 상기 절연층 상에 형성된 컨택트 홀을 통해 상기 박막 트랜지스터 각각의 소스 전극에 전기적으로 접속되고, 상기 대향 기판은 상기 투명 전극에 전기적으로 접속되며, 절연막은 상기 반사 전극 및 상기 반사 전극에 대면하는 상기 대향 기판의 영역 상에 적층되는 것을 특징으로 하는 액정 디스플레이.

청구항 8.

제 1 내지 제 3항 중 어느 한 항에 있어서,

절연층은 상기 박막 트랜지스터 상에 적층되고, 상기 반사 전극과 상기 투명 전극은 소정의 영역에서 상기 절연층 상에 형성되고, 상기 투명 전극은 상기 절연층에 형성된 컨택트 홀을 통해 상기 박막 트랜지스터 각각의 소스 전극에 전기적으로 접속되고, 제 2의 소스 전극은 절연막을 통해 상기 소스 전극에 접속되며, 상기 반사 전극은 상기 절연층에 형성되는 컨택트 홀을 통해 상기 제 2의 소스 전극에 전기적으로 접속되는 것을 특징으로 하는 액정 디스플레이.

청구항 9.

제 1 내지 제 3항 중 어느 한 항에 있어서,

상기 절연층은 상기 박막 트랜지스터 상에 적층되고, 상기 투명 전극은 상기 절연층 상에 형성되고, 절연막은 상기 투명 전극 상에 적층되고, 상기 반사 전극은 상기 절연막 상에 형성되고, 상기 투명 전극은 상기 절연층에 형성된 컨택트 홀을 통해 상기 박막 트랜지스터 각각의 소스 전극에 전기적으로 접속되며, 개구는 상기 반사 전극 및 상기 절연막에서 상기 투명 전극까지에 형성된 것을 특징으로 하는 액정 디스플레이.

청구항 10.

제 9항에 있어서,

상기 절연층 상에 요철 형상이 형성되고, 상기 개구는 상기 요철 형상의 최상 주변 영역 및/또는 최저 주변 영역에 형성되는 것을 특징으로 하는 액정 디스플레이.

청구항 11.

제 4항에 있어서,

상기 절연막은 SiN, SiO₂, Ti₂O₃, Ta₂O₅, SiO, Al₂O₅, 아크릴 및 아톤 중 선택된 어느 하나로 이루어지는 것을 특징으로 하는 액정 디스플레이.

청구항 12.

제 5항에 있어서,

상기 절연막은 SiN, SiO₂, Ti₂O₃, Ta₂O₅, SiO, Al₂O₅, 아크릴 및 아톤 중 선택된 어느 하나로 이루어지는 것을 특징으로 하는 액정 디스플레이.

청구항 13.

제 6항에 있어서,

상기 절연막은 SiN, SiO₂, Ti₂O₃, Ta₂O₅, SiO, Al₂O₅, 아크릴 및 아톤 중 선택된 어느 하나로 이루어지는 것을 특징으로 하는 액정 디스플레이.

청구항 14.

제 7항에 있어서,

상기 절연막은 SiN, SiO₂, Ti₂O₃, Ta₂O₅, SiO, Al₂O₅, 아크릴 및 아톤 중 선택된 어느 하나로 이루어지는 것을 특징으로 하는 액정 디스플레이.

청구항 15.

제 8항에 있어서,

상기 절연막은 SiN, SiO₂, Ti₂O₃, Ta₂O₅, SiO, Al₂O₅, 아크릴 및 아톤 중 선택된 어느 하나로 이루어지는 것을 특징으로 하는 액정 디스플레이.

청구항 16.

제 9항에 있어서,

상기 절연막은 SiN, SiO₂, Ti₂O₃, Ta₂O₅, SiO, Al₂O₅, 아크릴 및 아톤 중 선택된 어느 하나로 이루어지는 것을 특징으로 하는 액정 디스플레이.

청구항 17.

제 10항에 있어서,

상기 절연막은 SiN, SiO₂, Ti₂O₃, Ta₂O₅, SiO, Al₂O₅, 아크릴 및 아톤 중 선택된 어느 하나로 이루어지는 것을 특징으로 하는 액정 디스플레이.

청구항 18.

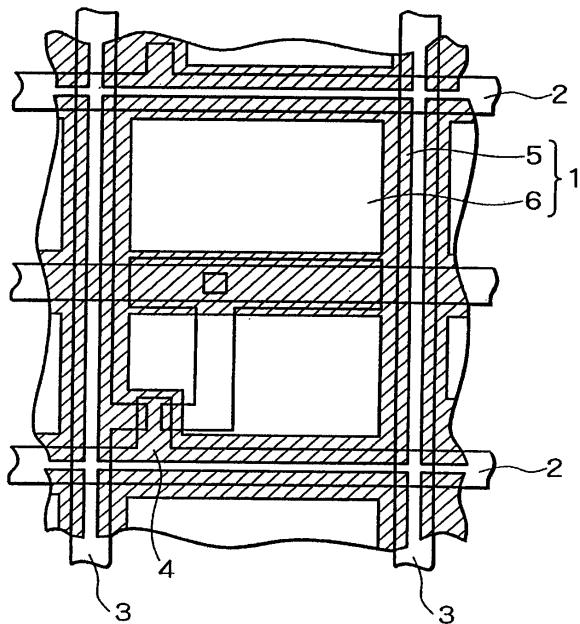
제 1항에 있어서,

제 1의 컬러 필터는 상기 대향기판 상에 형성되고, 제 2의 컬러 필터는 상기 박막 트랜지스터 상에 형성되며, 상기 반사 전극은 상기 제 2의 컬러 필터 상에 형성되는 것을 특징으로 하는 액정 디스플레이.

도면

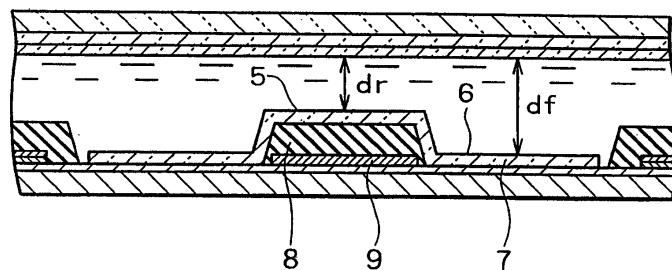
도면1

종래기술



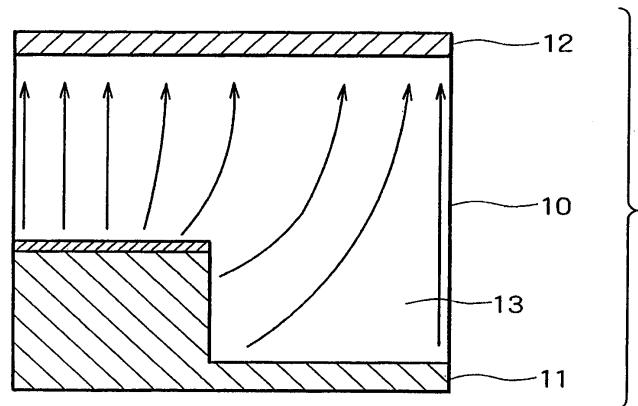
도면2

종래기술



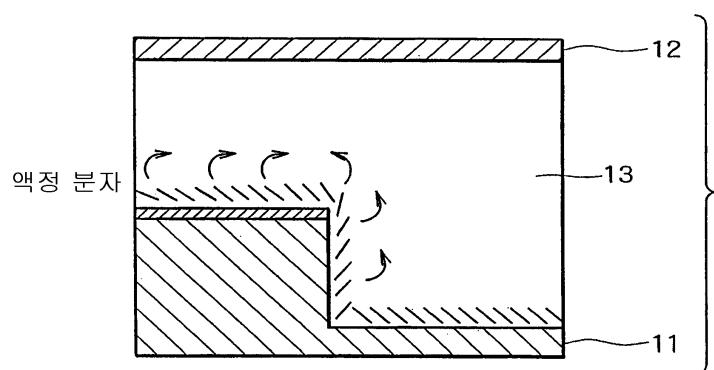
도면3

종래기술



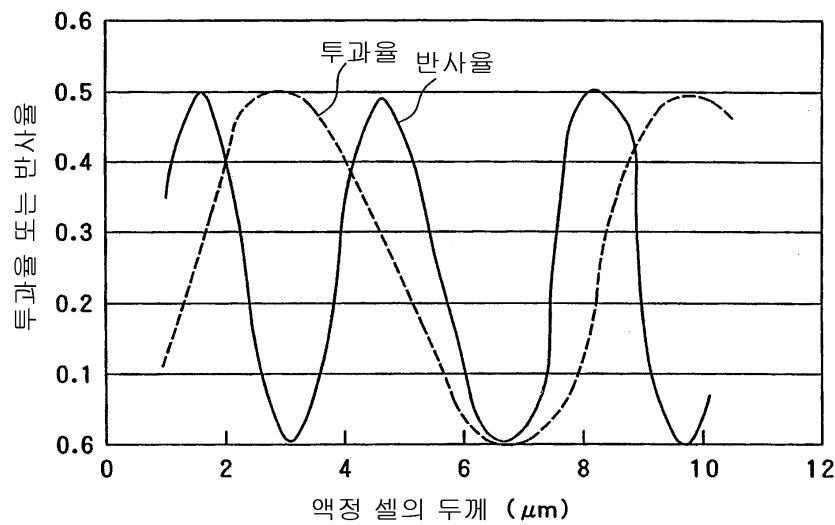
도면4

종래기술

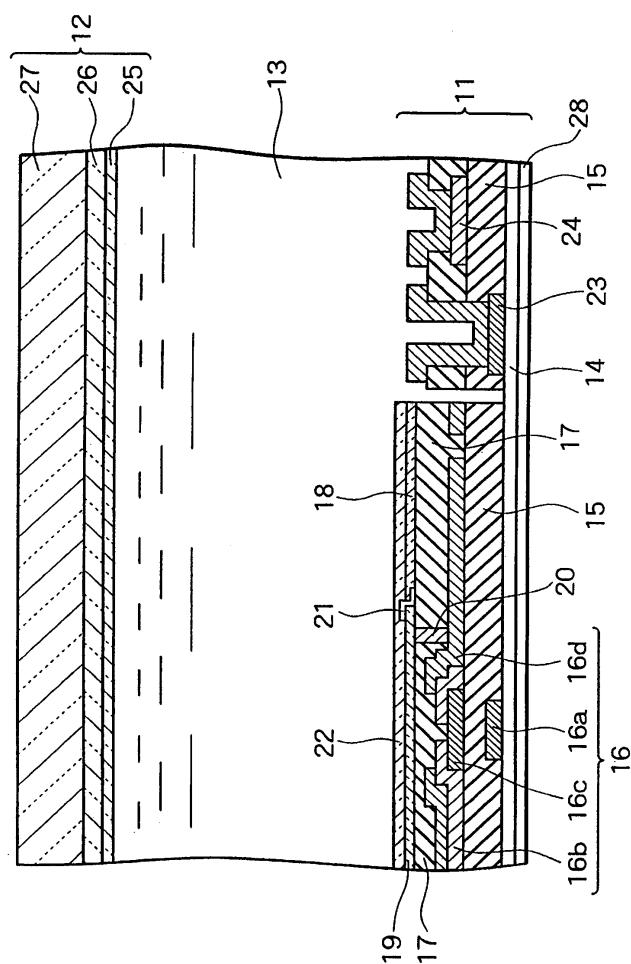


도면5

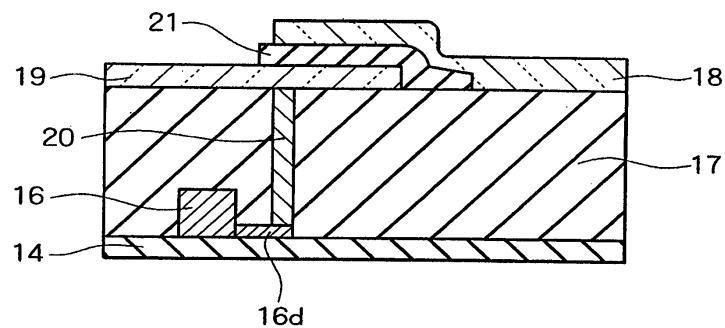
종래기술



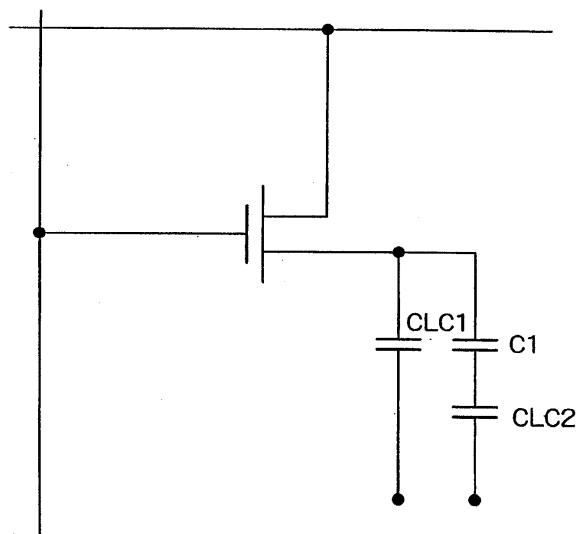
도면6



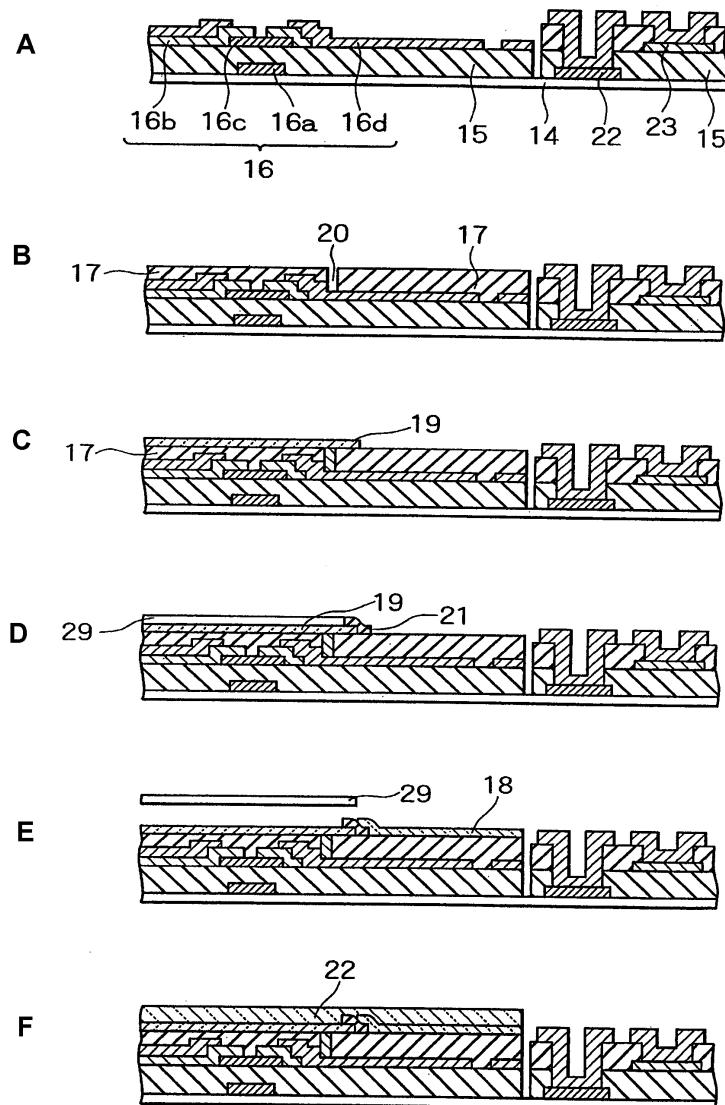
도면7



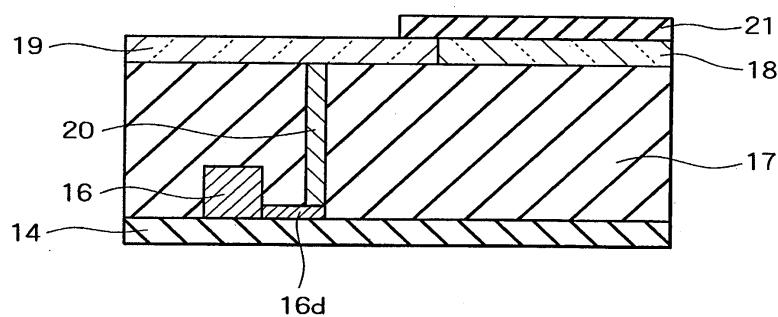
도면8



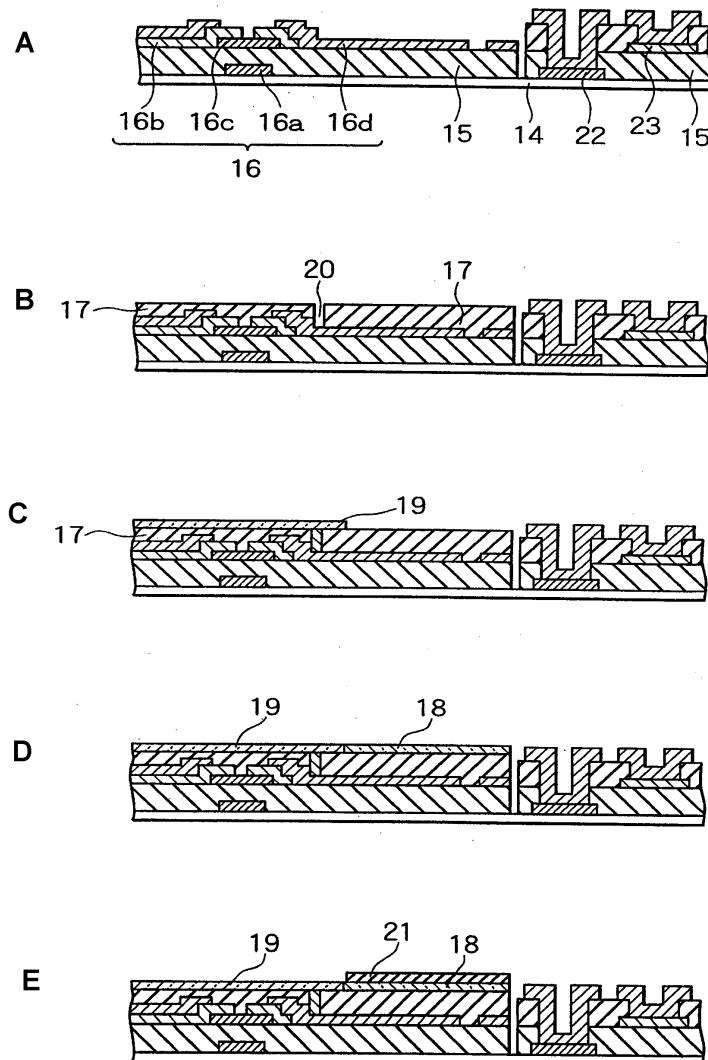
도면9



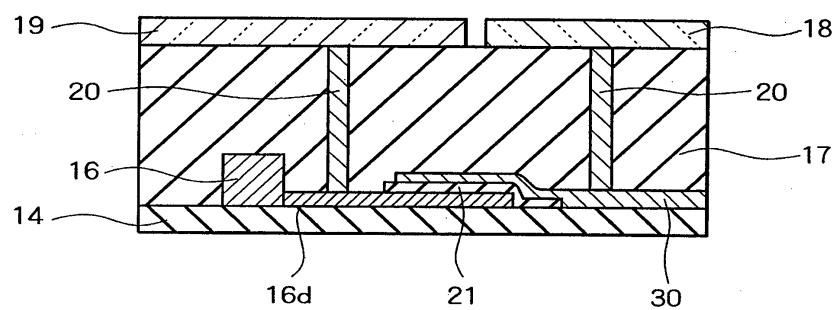
도면10



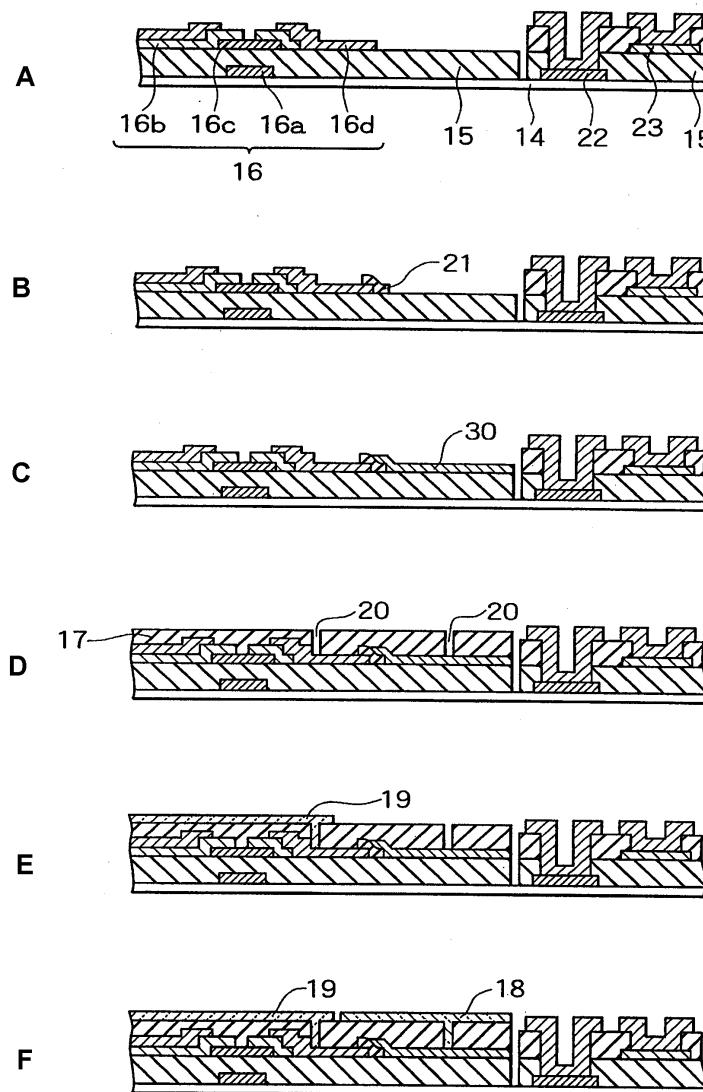
도면11



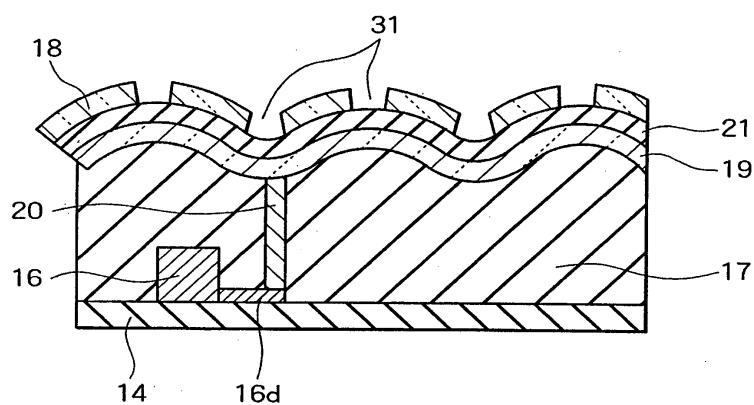
도면12



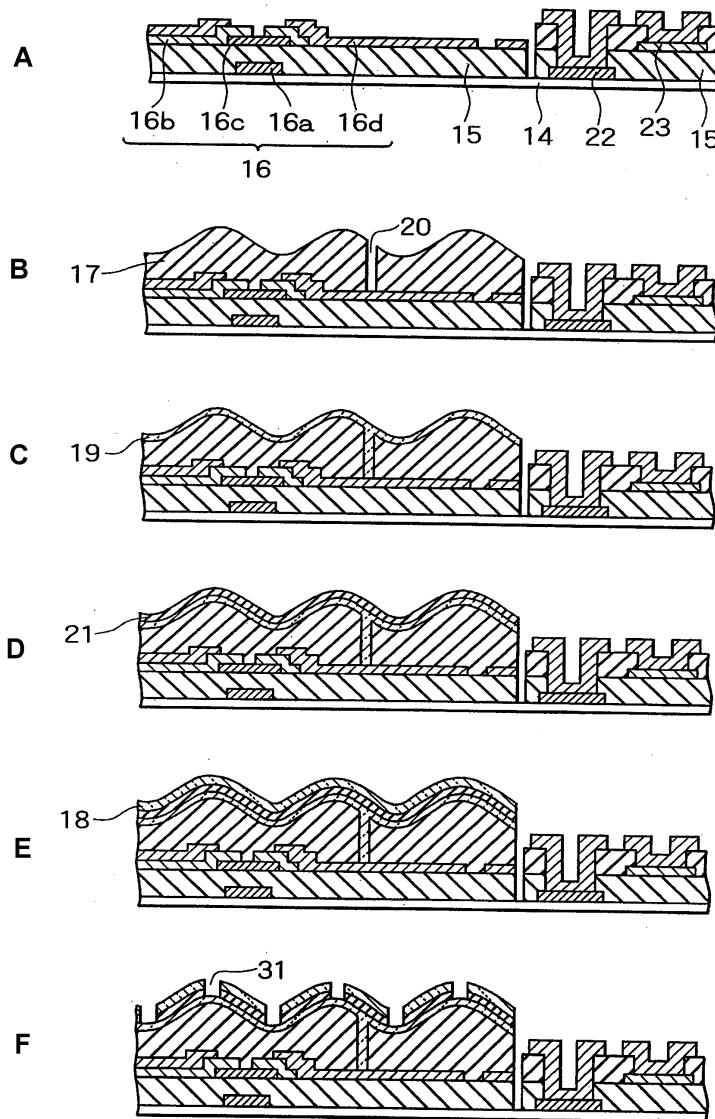
도면13



도면14



도면15



专利名称(译)	液晶显示器		
公开(公告)号	KR100491372B1	公开(公告)日	2005-05-25
申请号	KR1020020049409	申请日	2002-08-21
[标]申请(专利权)人(译)	NEC液晶技术株式会社		
申请(专利权)人(译)	日元号技术可否让这个夏		
当前申请(专利权)人(译)	日元号技术可否让这个夏		
[标]发明人	IKENO HIDENORI 이케노 히데노리 SUZUKI MASAYOSHI 스즈키 마사요시		
发明人	이케노 히데노리 스즈키 마사요시		
IPC分类号	G02F1/133 G02F1/1343 G02F1/1335		
CPC分类号	G02F1/136227 G02F1/133555		
优先权	2001251088 2001-08-22 JP		
其他公开文献	KR1020030017372A		
外部链接	Espacenet		

摘要(译)

在液晶显示器中，液晶层插入在其上形成有布线和薄膜晶体管的下基板和布置在下基板上的相对基板之间。形成其中形成有反射电极的反射区域和其中形成有透明电极的透明区域，并且在相对的基板上形成公共电极。由于在反射电极18，透明电极和公共电极之间施加电压，因此驱动液晶层。施加到下基板表面的驱动力与液晶层接触施加到对置基板的表面接触的电压到液晶层的驱动电压之间的电位差比在由透明区域的静电电容和所述反射区域的容量分割的反射区域中的透明区域被进一步降低。并且在透明模式下的亮度，并且由于最大的反射模式中，它不是在透明区域与反射区域之间的干扰周围边界的液晶分子的取向。6指数方面 液晶显示器，反射电极，透明电极，对准膜

